

# (12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织  
国际局

(43) 国际公布日  
2019 年 11 月 28 日 (28.11.2019)



(10) 国际公布号  
**WO 2019/223383 A1**

(51) 国际专利分类号:  
**G06F 13/28** (2006.01)

(21) 国际申请号: PCT/CN2019/076252

(22) 国际申请日: 2019 年 2 月 27 日 (27.02.2019)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:  
201810488487.0 2018 年 5 月 21 日 (21.05.2018) CN

(71) 申请人: 阿里巴巴集团控股有限公司 (ALIBABA GROUP HOLDING LIMITED) [—/CN]; 开曼群岛  
大开曼资本大厦一座四层 847 号邮箱,  
Grand Cayman (KY)。

(72) 发明人: 廖恬瑜 (LIAO, Tianyu); 中国浙江省杭州市余杭区文一西路 969 号 3 号楼 5 楼阿里巴巴集团法务部, Zhejiang 311121 (CN)。潘国振 (PAN, Guozhen); 中国浙江省杭州市余杭区文一西路 969 号 3 号楼 5 楼阿里巴巴集团法务部, Zhejiang 311121 (CN)。

(74) 代理人: 北京博思佳知识产权代理有限公司 (BEIJING BESTIPR INTELLECTUAL PROPERTY LAW CORPORATION); 中国北京市海淀区上地三街 9 号嘉华大厦 B 座 409, Beijing 100085 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,

(54) Title: DIRECT MEMORY ACCESS METHOD AND DEVICE, DEDICATED COMPUTING CHIP AND HETEROGENEOUS COMPUTING SYSTEM

(54) 发明名称: 直接内存存取方法、装置、专用计算芯片及异构计算系统

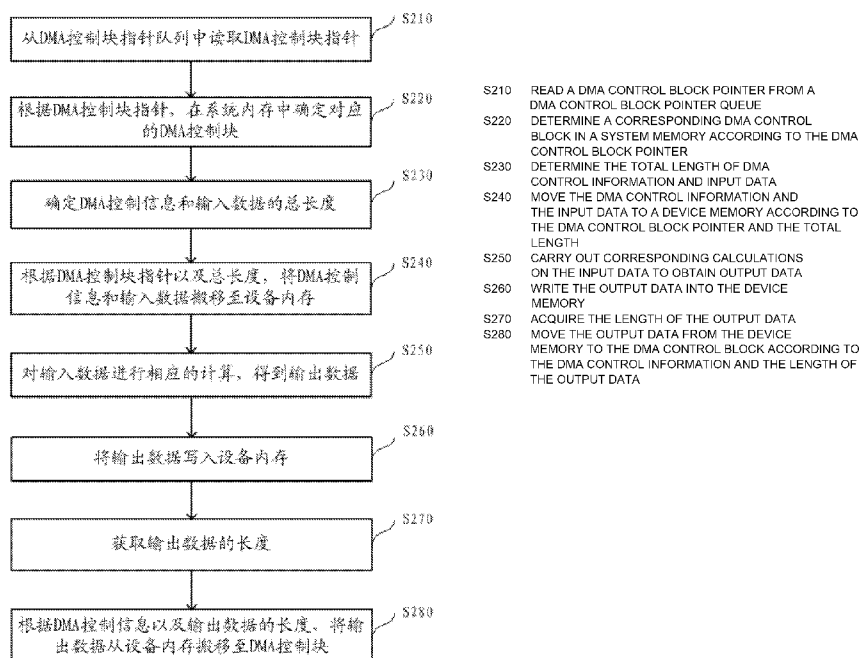


图 2

(57) Abstract: A direct memory access method and device, a dedicated computing chip and a heterogeneous computing system, the method comprising: reading a DMA control block pointer from a DMA control block pointer queue (S210); determining a corresponding DMA control block in a system memory according to the DMA control block pointer (S220); determining the total length of DMA control information and input data in a DMA control block (S230); moving the DMA control information and the input data to a device memory according to the DMA control block pointer and the total length (S240); carrying out corresponding calculations on the input

GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

data to obtain output data (S250); writing the output data into the device memory (S260); acquiring the length of the output data (S270); and moving the output data from the device memory to the DMA control block according to the DMA control information and the length of the output data (S280).

(57) 摘要: 一种直接内存存取方法、装置、专用计算芯片及异构计算系统, 在直接内存存取方法中, 从DMA控制块指针队列中读取DMA控制块指针(S210); 根据DMA控制块指针, 在系统内存中确定对应的DMA控制块(S220); 确定DMA控制块中的DMA控制信息和输入数据的总长度(S230); 根据DMA控制块指针以及总长度, 将DMA控制信息和输入数据搬移至设备内存(S240); 对输入数据进行相应的计算, 得到输出数据(S250); 将输出数据写入设备内存(S260); 获取输出数据的长度(S270); 根据DMA控制信息以及输出数据的长度, 将输出数据从设备内存搬移至DMA控制块(S280)。

## 直接内存存取方法、装置、专用计算芯片及异构计算系统

### 技术领域

[01]本说明书一个或多个实施例涉及计算机技术领域,尤其涉及一种直接内存存取方法、装置、专用计算芯片及异构计算系统。

### 5 背景技术

[02]异构计算是指由通用中央处理器(Central Processing Unit, CPU)进行数据处理整体流程的控制,当需要进行专用计算时,通用CPU调用专用计算芯片进行计算。具体地,通用CPU需要调用直接内存存取(Direct Memory Access, DMA)方法(一种通过专用的硬件模块实现内存数据的搬移方法),将专用计算的输入数据从系统内存传输到设备  
10 内存。专用计算芯片完成计算后,再把输出数据传输回系统内存。由此可以看出,在一次异构计算中,需要分别进行两次的DMA传输:输入数据的传输和输出数据的传输。

[03]具体地,输入数据的传输过程可以为:1)访问DMA描述符所在队列的指针,以读取输入数据的DMA描述符(用于描述输入数据的地址和长度)。2)访问输入数据的DMA描述符,以读取输入数据的地址和长度。3)根据输入数据的地址和长度,读取输入数据。  
15 输出数据的传输过程可以为:1)访问DMA描述符所在队列的指针,以读取输出数据的DMA描述符(用于描述输出数据的地址和长度)。2)访问输出数据的DMA描述符,以读取输出数据的地址和长度;3)根据输出数据的地址和长度,写入输出数据。综上,传统技术中,一次异构计算的过程需要执行六次访问操作。

### 发明内容

20 [04]本说明书一个或多个实施例描述了一种直接内存存取方法、装置、专用计算芯片及异构计算系统,可以减小DMA传输中的数据访问次数,从而可以提高异构计算的性能。

[05]第一方面,提供了一种直接内存存取方法,包括:

[06]从直接内存存取DMA控制块指针队列中读取DMA控制块指针;

[07]根据所述DMA控制块指针,在系统内存中确定对应的DMA控制块,所述DMA控制块的内容包括DMA控制信息和输入数据;所述系统内存是指用于存储通用中央处理器CPU使用的数据的存储空间;  
25

[08]确定所述 DMA 控制信息和所述输入数据的总长度;

[09]根据所述 DMA 控制块指针以及所述总长度,将所述 DMA 控制信息和所述输入数据搬移至设备内存;所述设备内存是指用于存储专用计算芯片的数据的存储空间;

[10]对所述输入数据进行相应的计算,得到输出数据;

5 [11]将所述输出数据写入所述设备内存;

[12]获取所述输出数据的长度;

[13]根据所述 DMA 控制信息以及所述输出数据的长度,将所述输出数据从所述设备内存搬移至所述 DMA 控制块。

10 [14]第二方面,提供了一种专用计算芯片,包括:直接内存存取 DMA 长度寄存器、DMA 控制块指针队列、DMA 数据传输模块以及专用计算模块;

[15]所述 DMA 长度寄存器,用于存储输入数据的长度以及输出数据的长度;

[16]所述 DMA 控制块指针队列,用于存储多个 DMA 控制块指针;所述 DMA 控制块指针指向系统内存中的 DMA 控制块;所述 DMA 控制块的内容包括 DMA 控制信息和输入数据;

15 [17]DMA 数据传输模块,用于根据所述输入数据的长度、所述 DMA 控制信息的长度以及所述 DMA 控制块指针,将所述 DMA 控制信息以及所述输入数据从系统内存搬移至设备内存;还用于根据所述 DMA 控制信息以及所述输出数据的长度,将所述输出数据从所述设备内存搬移至所述系统内存;

[18]所述专用计算模块,用于对所述输入数据进行计算,并得到所述输出数据。

20 [19]第三方面,提供了一种异构计算系统,包括:通用中央处理器 CPU、系统内存、如上述第二方面提供的专用计算芯片和设备内存;

[20]所述通用 CPU,用于调用所述专用计算芯片进行异构计算;

[21]所述系统内存,用于存储所述通用 CPU 使用的数据;

[22]所述设备内存,用于存储所述专用计算芯片所使用的数据。

25 [23]第四方面,提供了一种直接内存存取装置,包括:

[24]读取单元,用于从直接内存存取 DMA 控制块指针队列中读取 DMA 控制块指针;

[25]确定单元,用于根据所述读取单元读取的所述 DMA 控制块指针,在系统内存中确

定对应的 DMA 控制块，所述 DMA 控制块的内容包括 DMA 控制信息和输入数据；所述系统内存是指用于存储通用中央处理器 CPU 使用的数据的存储空间；

[26]所述确定单元，还用于确定所述 DMA 控制信息和所述输入数据的总长度；

[27]搬移单元，用于根据所述读取单元读取的所述 DMA 控制块指针以及所述确定单元确定的所述总长度，将所述 DMA 控制信息和所述输入数据搬移至设备内存；所述设备内存是指用于存储专用计算芯片的数据的存储空间；

[28]计算单元，用于对所述输入数据进行相应的计算，得到输出数据；

[29]写入单元，用于将所述计算单元计算的所述输出数据写入所述设备内存；

[30]获取单元，用于获取所述输出数据的长度；

[31]所述搬移单元，还用于根据所述 DMA 控制信息以及所述获取单元获取的所述输出数据的长度，将所述输出数据从所述设备内存搬移至所述 DMA 控制块。

[32]本说明书一个或多个实施例提供的直接内存存取方法、装置、专用计算芯片及异构计算系统，从 DMA 控制块指针队列中读取 DMA 控制块指针。根据 DMA 控制块指针，在系统内存中确定对应的 DMA 控制块。确定 DMA 控制块中的 DMA 控制信息和输入数据的总长度。根据 DMA 控制块指针以及总长度，将 DMA 控制信息和输入数据搬移至设备内存。对输入数据进行相应的计算，得到输出数据。将输出数据写入设备内存，并获取输出数据的长度。根据 DMA 控制信息以及输出数据的长度，将输出数据从设备内存搬移至 DMA 控制块。

[33]由此可以看出，本说明书提供的方案，在输入数据的传输过程，执行如下两次访问操作：第一次，访问 DMA 控制块指针队列，以读取 DMA 控制块指针。第二次，访问 DMA 控制块指针，以读取 DMA 控制信息和输入数据。相比传统的技术方案，减少了对 DMA 描述符的访问。在对输入数据进行相应的计算之后，可以直接根据 DMA 控制信息，将输出数据搬移至 DMA 控制块。也即输出数据的传输过程，只执行一次输出数据的访问，不需要再执行 DMA 描述符所在队列的指针以及输出数据的描述符的访问操作。综上，相比传统技术，两次的 DMA 传输可以减少 3 次访问操作。这可以大大提升数据的 DMA 传输效率，进而可以提高异构计算的性能。

## 附图说明

[34]为了更清楚地说明本说明书实施例的技术方案，下面将对实施例描述中所需要使用

的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本说明书的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其它的附图。

[35]图 1 为本说明书提供的异构计算系统结构示意图；

5 [36]图 2 为本说明书一个实施例提供的直接内存存取方法流程图；

[37]图 3 为本说明书一个实施例提供的直接内存存取装置示意图。

## 具体实施方式

[38]下面结合附图，对本说明书提供的方案进行描述。

[39]本说明书一个实施例提供的直接内存存取方法可以应用于如图 1 所示的异构计算系  
10 统中，该异构计算系统可以包括：通用 CPU10、系统内存 20、专用计算芯片 30 以及设备内存 40，其中，通用 CPU10 和专用计算芯片 30 也可以称为异构计算系统中的两个计算单元。

[40]通用 CPU10 用于实现异构计算的数据处理主要流程的控制。具体包括：a.异构计算  
15 输入数据的预处理和准备。b.调用专用计算芯片进行异构计算。c.查询异构计算结果（也称输出数据）返回。d.进行异构计算输出数据的后处理和输出结果。

[41]系统内存 20 用于存储通用 CPU10 使用的数据。在一种实现方式中，其可以以 DMA  
控制块（一种数据结构）的形式来存储使用的数据，该 DMA 控制块在系统内存 20 中  
占用一个物理上连续的地址空间。以使用的数据包括输入数据和输出数据为例来说，该  
DMA 控制块的内容可以包括 DMA 控制信息、输入数据和输出数据。其中，输入数据  
20 所占用的空间也可以称为输入数据块。同样，输出数据所占用的空间也可以称为输出数据块。具体地，通用 CPU10 可以在进行异构计算时，根据当前异构计算方法，确定输入数据的长度和输出数据的长度。需要说明的是，在本说明书中，对一次特定的异构计算，其对应的输入数据以及输入数据的长度和输出数据的长度通常是确定的。之后可以构造出 DMA 控制信息，具体的构造过程后续进行说明。由此，就得到了 DMA 控制块  
25 的部分内容（DMA 控制信息和输入数据）。在得到 DMA 控制块的部分内容之后，通用 CPU10 可以将该部分内容写入系统内存 20 的一个物理上连续的地址空间内。可以理解的是，由于输出数据的长度也是确定的，所以，在上述部分内容之后通常会连续地预留上述长度的地址空间，以用于写入输出数据。系统内存 20 中写入部分内容的地址空

间与预留的地址空间就构成了上述 DMA 控制块。总之，针对一次异构计算，在系统内存 20 中就可以构成一个 DMA 控制块。

[42]需要说明的是，上述 DMA 控制信息可以包括：输入数据的偏移地址、输出数据的偏移地址以及计算完成标志。其中，输入数据的偏移地址可以占用 32 个 bit 位（即 4 个字节），其可以是指输入数据所占用的空间（或者输入数据块）相对 DMA 控制块起始地址的偏移量。具体地，根据 DMA 控制块起始地址以及该偏移地址，可以确定输入数据在系统内存 20 中的实际地址。输出数据的偏移地址的定义与输入数据的偏移地址的定义相同。计算完成标志可以占用 1 个 bit 位（扩展为 4 个字节），其可以是在异构计算前被通用 CPU10 清 0。在异构计算完成后，专用计算芯片 30 将该标志位改写为 1。

5 CPU10 通过轮询该计算完成标志，确认异构计算是否完成。

[43]专用计算芯片 30 用于配合通用 CPU 完成专用计算（如，矩阵乘以及大数模乘等功能）。该专用计算芯片 30 例如可以为现场可编程门阵列（Field - Programmable Gate Array, FPGA）芯片，专用集成电路（Application Specific Integrated Circuit, ASIC）芯片，图形处理器（Graphics Processing Unit, GPU）芯片等。通用 CPU10 计算效率较低，使用专用计算芯片 30 进行计算，性价比更高。

[44]设备内存 40 用于存储专用计算芯片 30 的数据。具体地，当开始进行异构计算时，专用计算芯片 30 可以从设备内存 40 中读取输入数据。当异构计算完成时，可以将输出数据写入设备内存 40。

[45]图 1 中，专用计算芯片 30 具体可以包括：DMA 长度寄存器 31、DMA 控制块指针队列 32、DMA 数据传输模块 33 以及专用计算模块 34。

[46]DMA 长度寄存器 31 用于存储输入数据的长度以及输出数据的长度。通常对于一次特定的异构计算，输入数据的长度以及输出数据的长度是固定的。也即通用 CPU10 可以根据当前所执行的异构计算方法来确定上述长度。

[47]DMA 控制块指针队列 32 用于存储多个 DMA 控制块指针，该 DMA 控制块指针指向系统内存 20 中的 DMA 控制块，其可以占用 32bit 位。具体地，在系统内存 20 中每构成一个 DMA 控制块，通用 CPU10 就可以向 DMA 控制块指针队列 32 写入与该 DMA 控制块对应的 DMA 控制块指针。由于针对一次异构计算就可以构成一个 DMA 控制块，所以 DMA 控制块指针也是与一次异构计算相对应的。当异构处理系统中有多个进程处理任务时，DMA 控制块指针队列 32 中的多个 DMA 控制块指针就可以被同时读取，由

此可以实现多次异构计算可以并行进行，这可以大大提高异构计算的效率。需要说明的是，此处的多次异构计算属于同一类型，如，均为加密计算等。

[48]DMA 数据传输模块 33 用于根据输入数据的长度、DMA 控制信息的长度以及 DMA 控制块指针，将 DMA 控制信息以及输入数据从系统内存 20 搬移至设备内存 40；还用于根据 DMA 控制信息以及输出数据的长度，将输出数据从设备内存 40 搬移至系统内存 20。

[49]专用计算模块 34 用于实现专用计算功能。具体地，用于对输入数据进行计算，并得到输出数据。

[50]如前所述，图 1 中的通用 CPU10 可以调用专用计算芯片 30 进行异构计算。为了提高异构计算的性能，本说明书对直接内存存取方法进行了改进。在执行本说明书提供的用于异构计算的直接内存存取方法之前，可以先执行如下步骤：

[51]1) 通用 CPU10 根据当前异构计算方法，确定输入数据的长度和输出数据的长度，并把输入数据的长度和输出数据的长度写入 DMA 长度寄存器 31。

[52]2) 通用 CPU10 准备异构计算的输入数据，并构造 DMA 控制信息。由上述内容可知，DMA 控制信息可以包括：输入数据的偏移地址、输出数据的偏移地址以及计算完成标志。当 DMA 控制块中的内容按照 DMA 控制信息、输入数据以及输出数据存放时，对输入数据的偏移地址，可以根据 DMA 控制信息的长度来确定。由于 DMA 控制信息的长度=输入数据的偏移地址的长度+输出数据的偏移地址的长度+计算完成标志的长度=4+4+4=12。因此，输入数据的偏移地址可以为：12（此处为 10 进制表示方法）。对输出数据的偏移地址，可以根据 DMA 控制信息与输入数据的总长度来确定。假设输入数据的长度为 100 个字节，那么输出数据的偏移地址为：12+100=112（此处为 10 进制表示方法）。在完成上述构造过程之后，可以将 DMA 控制信息以及输入数据写入系统内存 20 的一个物理上连续的地址空间内，并将计算完成标志清 0。

[53]可以理解的是，由于输出数据的长度也是确定的，所以，在完成上述写入过程之后可以连续地预留上述长度的地址空间，以用于写入输出数据。系统内存 20 中写入数据的地址空间与预留的地址空间就构成了一个 DMA 控制块。

[54]3) 通用 CPU10 向 DMA 控制块指针队列 32 中写入 DMA 控制块指针，该 DMA 控制块指针指向构成的 DMA 控制块的起始地址。

[55]需要说明的是，针对多次异构计算，当该多次异构计算属于同一类型（如，均为加

密计算)时,上述步骤1)可以只执行一次,而步骤2)和步骤3)则可以是根据异构计算的次数循环多次执行的。

[56]可以理解的是,在DMA控制块指针队列32中写入DMA控制块指针之后,就可以执行本说明书提供的用于异构计算的直接内存存取方法。

5 [57]图2为本说明书一个实施例提供的直接内存存取方法流程图。所述方法的执行主体可以为图1中的专用计算芯片30。如图2所示,所述方法具体可以包括:

[58]步骤210,从DMA控制块指针队列中读取DMA控制块指针。

[59]此处的DMA控制块指针指向DMA控制块的起始地址,从而根据该指针可以直接对DMA控制块的内容进行访问,由此可以减少对系统内存20的访问次数,从而可以  
10 降低DMA传输延迟。

[60]具体地,专用计算芯片30可以轮询检查DMA控制块指针队列32是否为空。如果不为空,则可以从队列的头部读取DMA控制块指针。本说明书提供的DMA控制块指针队列32由于可以同时存放多个DMA控制块指针,所以可以更加方便的支  
持DMA异步操作,更加方便的支  
持多进程各自独立进行DMA操作,提高了DMA的传输效率。

15 [61]步骤220,根据DMA控制块指针,在系统内存中确定对应的DMA控制块。

[62]以图1为例来说,当读取DMA控制块指针A时,可以确定DMA控制块A;当读取DMA控制块指针B时,可以确定DMA控制块B。可以理解的是,在该步骤中读取到的DMA控制块的内容只包括DMA控制信息和输入数据。

[63]步骤230,确定DMA控制信息和输入数据的总长度。

20 [64]根据上述内容可知,本说明书中的DMA控制信息可以包括:输入数据的偏移地址、输出数据的偏移地址以及计算完成标志,且其具有固定长度。该固定长度为上述三者的长度之和。在DMA控制信息的长度固定时,上述总长度的确定过程可以为:从DMA长度寄存器31中读取输入数据的长度。根据固定长度以及输入数据的长度,确定总长度。

25 [65]步骤240,根据DMA控制块指针以及总长度,将DMA控制信息和输入数据搬移至设备内存。

[66]此处可以是由DMA数据传输模块33根据DMA控制块指针以及总长度,将DMA控制信息和输入数据搬移至设备内存40。

[67]在一种实现方式中,在执行上述搬移操作之前,可以先在设备内存 40 中划分一块物理上连续的地址空间。之后,可以根据 DMA 控制块指针以及总长度,从对应的 DMA 控制块中读取 DMA 控制信息和输入数据。此处,由于 DMA 控制块在系统内存 20 中占用物理上连续的地址空间,所以上述读取的操作也可以理解为是一种连读的读取操作。

- 5 将 DMA 控制信息和输入数据写入设备内存 40 中预先划分的物理上连续的地址空间。可以理解的是,在执行上述写入操作之后,DMA 控制信息和输入数据在设备内存 40 中的起始地址是确定的。

[68]步骤 250,对输入数据进行相应的计算,得到输出数据。

- [69]此处,可以是调用专用计算模块 34 对输入数据进行相应的计算。具体地,可以根据  
10 步骤 240 中确定的起始地址以及 DMA 控制信息中输入数据的偏移地址,确定输入数据在设备内存 40 的实际地址。之后,可以根据该实际地址,从设备内存 40 中读取该数据输入,并调用专用计算模块 34 对输入数据进行相应的计算。

[70]步骤 260,将输出数据写入设备内存。

- [71]具体地,可以根据步骤 240 中确定的起始地址以及 DMA 控制信息中输出数据的偏  
15 移地址,确定输出数据在设备内存 40 的实际地址。之后,可以将输出数据写入设备内存 40 中该实际地址对应的存储空间。

[72]步骤 270,获取输出数据的长度。

[73]如,可以是 DMA 长度寄存器 31 中读取输出数据的长度。

- [74]步骤 280,根据 DMA 控制信息以及输出数据的长度,将输出数据从设备内存搬移  
20 至 DMA 控制块。

- [75]具体地,可以是根据 DMA 控制信息中的输出数据的偏移地址以及输出数据的长度,将输出数据从设备内存 40 搬移至 DMA 控制块。该搬移过程具体可以为:获取 DMA 控制信息和输入数据在设备内存 40 的起始地址。根据偏移地址以及起始地址,确定输出数据在设备内存 40 的第一实际地址。根据偏移地址以及 DMA 控制块指针,确定输出  
25 数据在 DMA 控制块的第二实际地址。根据第一实际地址以及输出数据的长度,从设备内存 40 中读取输出数据。将输出数据写入 DMA 控制块中第二实际地址对应的位置。因为 DMA 控制块位于系统内存 20 中,所以该写入的步骤也可以为:将输出数据写入系统内存 20 中第二实际地址对应的位置。

[76]在执行完成步骤 280 之后,专用计算芯片 30 可以对 DMA 控制信息中的计算完成标

志进行改写，如，可以将计算完成标志改写为 1。通用 CPU10 可以轮询计算完成标志，当计算完成标志为 1 时，表示该异构计算完成，可以使用系统内存 20 中的输出数据。

[77] 综上，本说明书实施例提供的直接内存存取方法，可以避免单独的输出数据的 DMA 传输对系统内存的访问，利用从系统内存中获取输入数据的同时获取了输出数据的偏移地址。从而在异构计算完成后，直接根据该偏移地址进行输出数据的搬移。避免了通用 CPU 在其中的操作，减少了整个异构计算的延迟。此外，本说明书提供的 DMA 块指针队列每次只需要写入一个 32bit 的 DMA 块指针，数据量很小，直接对应一个通用 CPU 的原子写操作，提高了多进程进行并发操作的效率。

[78] 与上述直接内存存取方法对应地，本说明书一个实施例还提供的一种直接内存存取装置，如图 3 所示，该装置可以包括：

[79] 读取单元 301，用于从直接内存存取 DMA 控制块指针队列中读取 DMA 控制块指针。

[80] 确定单元 302，用于根据读取单元 301 读取的 DMA 控制块指针，在系统内存中确定对应的 DMA 控制块，该 DMA 控制块的内容包括 DMA 控制信息和输入数据。上述系统内存是指用于存储通用中央处理器 CPU 使用的数据的存储空间。

[81] 确定单元 302，还用于确定 DMA 控制信息和输入数据的总长度。

[82] 可选地，DMA 控制信息可以具有固定长度。确定单元 302 具体可以用于：

[83] 从 DMA 长度寄存器中读取输入数据的长度。该输入数据的长度是由通用 CPU 根据当前所执行的异构计算方法确定的。

[84] 根据固定长度以及输入数据的长度，确定总长度。

[85] 搬移单元 303，用于根据读取单元 301 读取的 DMA 控制块指针以及确定单元 32 确定的总长度，将 DMA 控制信息和输入数据搬移至设备内存。该设备内存是指用于存储专用计算芯片的数据的存储空间。

[86] 此处的搬移单元 303 可以由图 1 中的 DMA 数据传输模块 33 实现。

[87] 计算单元 304，用于对输入数据进行相应的计算，得到输出数据。

[88] 此处的计算单元 304 可以由图 1 中的专用计算模块 34 实现。

[89] 写入单元 305，用于将计算单元 304 计算的输出数据写入设备内存。

[90] 获取单元 306，用于获取输出数据的长度。

[91]搬移单元 303, 还用于根据 DMA 控制信息以及获取单元 306 获取的输出数据的长度, 将输出数据从设备内存搬移至 DMA 控制块。

[92]可选地, 上述 DMA 控制信息可以包括输出数据的偏移地址。

[93]搬移单元 303 具体可以用于:

5 [94]根据输出数据的偏移地址以及输出数据的长度, 将输出数据从设备内存搬移至 DMA 控制块。

[95]本说明书上述实施例装置的各功能模块的功能, 可以通过上述方法实施例的各步骤来实现, 因此, 本说明书一个实施例提供的装置的具体工作过程, 在此不复赘述。

[96]本说明书一个实施例提供的直接内存存取装置, 读取单元 301 从直接内存存取 DMA  
10 控制块指针队列中读取 DMA 控制块指针。确定单元 302 根据 DMA 控制块指针, 在系统内存中确定对应的 DMA 控制块。确定单元 302, 还用于确定 DMA 控制信息和输入数据的总长度。搬移单元 303 根据 DMA 控制块指针以及总长度, 将 DMA 控制信息和输入数据搬移至设备内存。计算单元 304 对输入数据进行相应的计算, 得到输出数据。写入单元 305 将输出数据写入设备内存。获取单元 306 获取输出数据的长度。搬移单元  
15 303 根据 DMA 控制信息以及输出数据的长度, 将输出数据从设备内存搬移至 DMA 控制块。由此, 以提高异构计算的性能。

[97]需要说明的是, 本说明书实施例提供的直接内存存取装置可以为图 1 中专用计算芯片 30 中的一个模块或者单元。

[98]本领域技术人员应该可以意识到, 在上述一个或多个示例中, 本说明书所描述的功能可以用硬件、软件、固件或它们的任意组合来实现。当使用软件实现时, 可以将这些  
20 功能存储在计算机可读介质中或者作为计算机可读介质上的一个或多个指令或代码进行传输。

[99]以上所述的具体实施方式, 对本说明书的目的、技术方案和有益效果进行了进一步详细说明, 所应理解的是, 以上所述仅为本说明书的具体实施方式而已, 并不用于限定  
25 本说明书的保护范围, 凡在本说明书的技术方案的基础之上, 所做的任何修改、等同替换、改进等, 均应包括在本说明书的保护范围之内。

### 权利要求书

1、一种直接内存存取方法，其特征在于，包括：

从直接内存存取 DMA 控制块指针队列中读取 DMA 控制块指针；

5 根据所述 DMA 控制块指针，在系统内存中确定对应的 DMA 控制块，所述 DMA 控制块的内容包括 DMA 控制信息和输入数据；所述系统内存是指用于存储通用中央处理器 CPU 使用的数据的存储空间；

确定所述 DMA 控制信息和所述输入数据的总长度；

根据所述 DMA 控制块指针以及所述总长度，将所述 DMA 控制信息和所述输入数据搬移至设备内存；所述设备内存是指用于存储专用计算芯片的数据的存储空间；

10 对所述输入数据进行相应的计算，得到输出数据；

将所述输出数据写入所述设备内存；

获取所述输出数据的长度；

根据所述 DMA 控制信息以及所述输出数据的长度，将所述输出数据从所述设备内存搬移至所述 DMA 控制块。

15 2、根据权利要求 1 所述的方法，其特征在于，所述 DMA 控制信息包括所述输出数据的偏移地址；

所述根据所述 DMA 控制信息以及所述输出数据的长度，将所述设备内存的所述输出数据搬移到所述 DMA 控制块，包括：

20 根据所述输出数据的偏移地址以及所述输出数据的长度，将所述输出数据从所述设备内存搬移至所述 DMA 控制块。

3、根据权利要求 1 所述的方法，其特征在于，所述 DMA 控制信息具有固定长度；所述确定所述 DMA 控制信息和所述输入数据的总长度，包括：

从 DMA 长度寄存器中读取所述输入数据的长度；所述输入数据的长度是由所述通用 CPU 根据当前所执行的异构计算方法确定的；

25 根据所述固定长度以及所述输入数据的长度，确定所述总长度。

4、一种专用计算芯片，其特征在于，包括：直接内存存取 DMA 长度寄存器、DMA 控制块指针队列、DMA 数据传输模块以及专用计算模块；

所述 DMA 长度寄存器，用于存储输入数据的长度以及输出数据的长度；

30 所述 DMA 控制块指针队列，用于存储多个 DMA 控制块指针；所述 DMA 控制块指针指向系统内存中的 DMA 控制块；所述 DMA 控制块的内容包括 DMA 控制信息和输入数据；

DMA 数据传输模块，用于根据所述输入数据的长度、所述 DMA 控制信息的长度以及所述 DMA 控制块指针，将所述 DMA 控制信息以及所述输入数据从系统内存搬移至设备内存；还用于根据所述 DMA 控制信息以及所述输出数据的长度，将所述输出数据从所述设备内存搬移至所述系统内存；

5        所述专用计算模块，用于对所述输入数据进行计算，并得到所述输出数据。

5、一种异构计算系统，其特征在于，包括：通用中央处理器 CPU、系统内存、如权利要求 4 所述的专用计算芯片和设备内存；

所述通用 CPU，用于调用所述专用计算芯片进行异构计算；

所述系统内存，用于存储所述通用 CPU 使用的数据；

10       所述设备内存，用于存储所述专用计算芯片所使用的数据。

6、一种直接内存存取装置，其特征在于，包括：

读取单元，用于从直接内存存取 DMA 控制块指针队列中读取 DMA 控制块指针；

确定单元，用于根据所述读取单元读取的所述 DMA 控制块指针，在系统内存中确定对应的 DMA 控制块，所述 DMA 控制块的内容包括 DMA 控制信息和输入数据；所述系统内存是指用于存储通用中央处理器 CPU 使用的数据的存储空间；

15       所述确定单元，还用于确定所述 DMA 控制信息和所述输入数据的总长度；

搬移单元，用于根据所述读取单元读取的所述 DMA 控制块指针以及所述确定单元确定的所述总长度，将所述 DMA 控制信息和所述输入数据搬移至设备内存；所述设备内存是指用于存储专用计算芯片的数据的存储空间；

20       计算单元，用于对所述输入数据进行相应的计算，得到输出数据；

写入单元，用于将所述计算单元计算的所述输出数据写入所述设备内存；

获取单元，用于获取所述输出数据的长度；

所述搬移单元，还用于根据所述 DMA 控制信息以及所述获取单元获取的所述输出数据的长度，将所述输出数据从所述设备内存搬移至所述 DMA 控制块。

25       7、根据权利要求 6 所述的装置，其特征在于，所述 DMA 控制信息包括所述输出数据的偏移地址；

所述搬移单元具体用于：

根据所述输出数据的偏移地址以及所述输出数据的长度，将所述输出数据从所述设备内存搬移至所述 DMA 控制块。

30       8、根据权利要求 6 所述的装置，其特征在于，所述 DMA 控制信息具有固定长度；所述确定单元具体用于：

从 DMA 长度寄存器中读取所述输入数据的长度；所述输入数据的长度是由所述通用 CPU 根据当前所执行的异构计算方法确定的；

根据所述固定长度以及所述输入数据的长度，确定所述总长度。

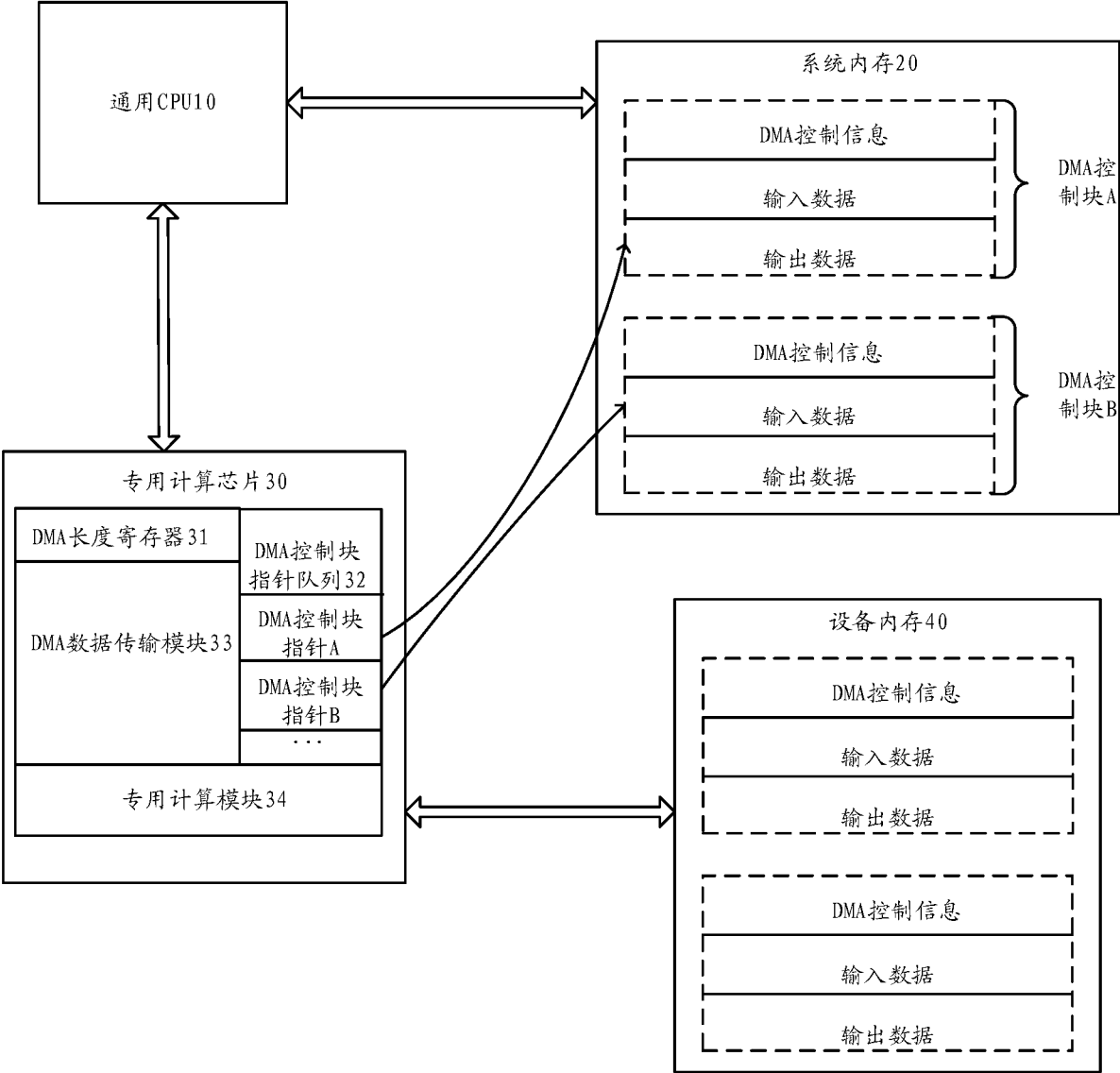


图 1

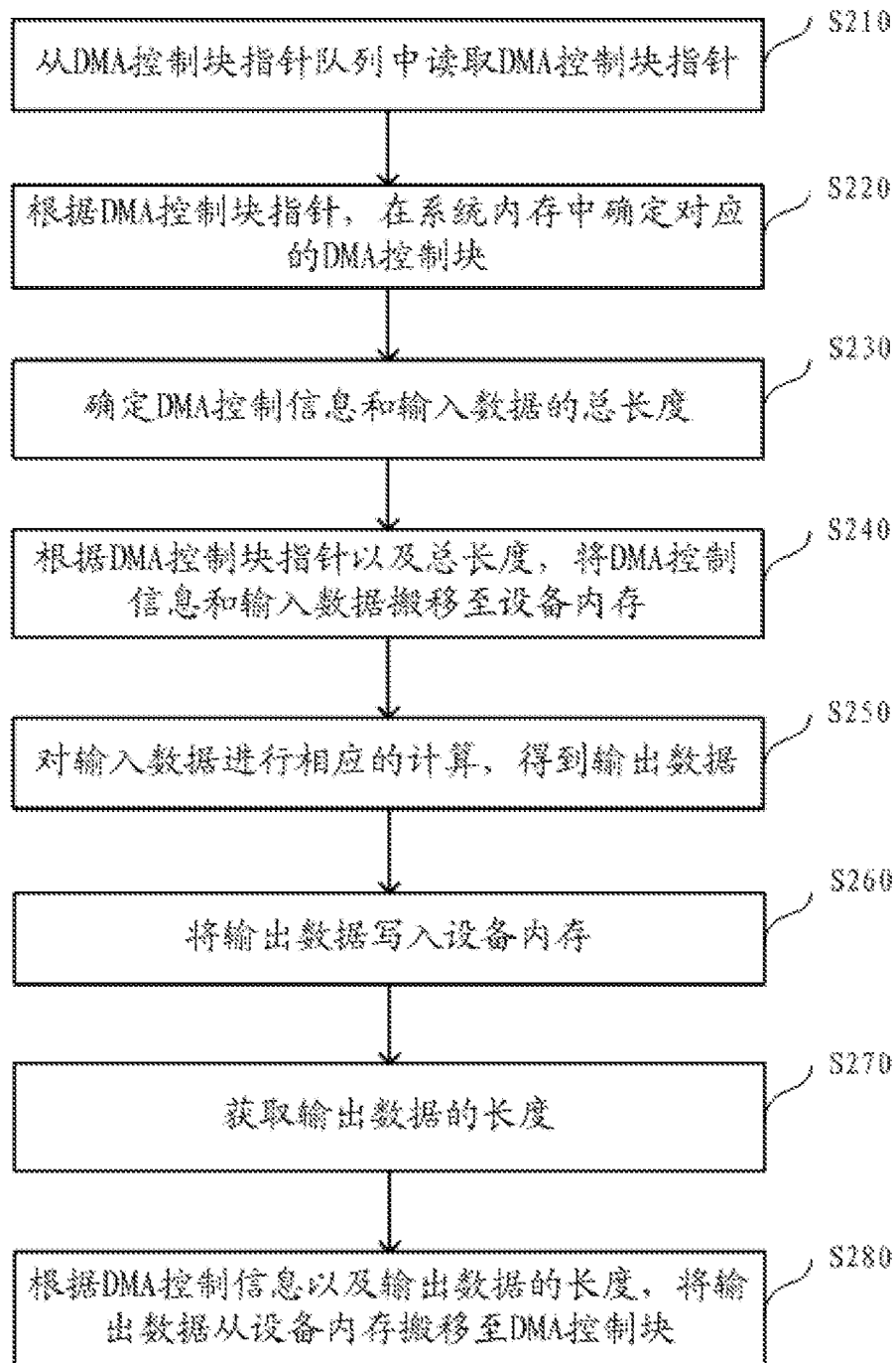


图 2

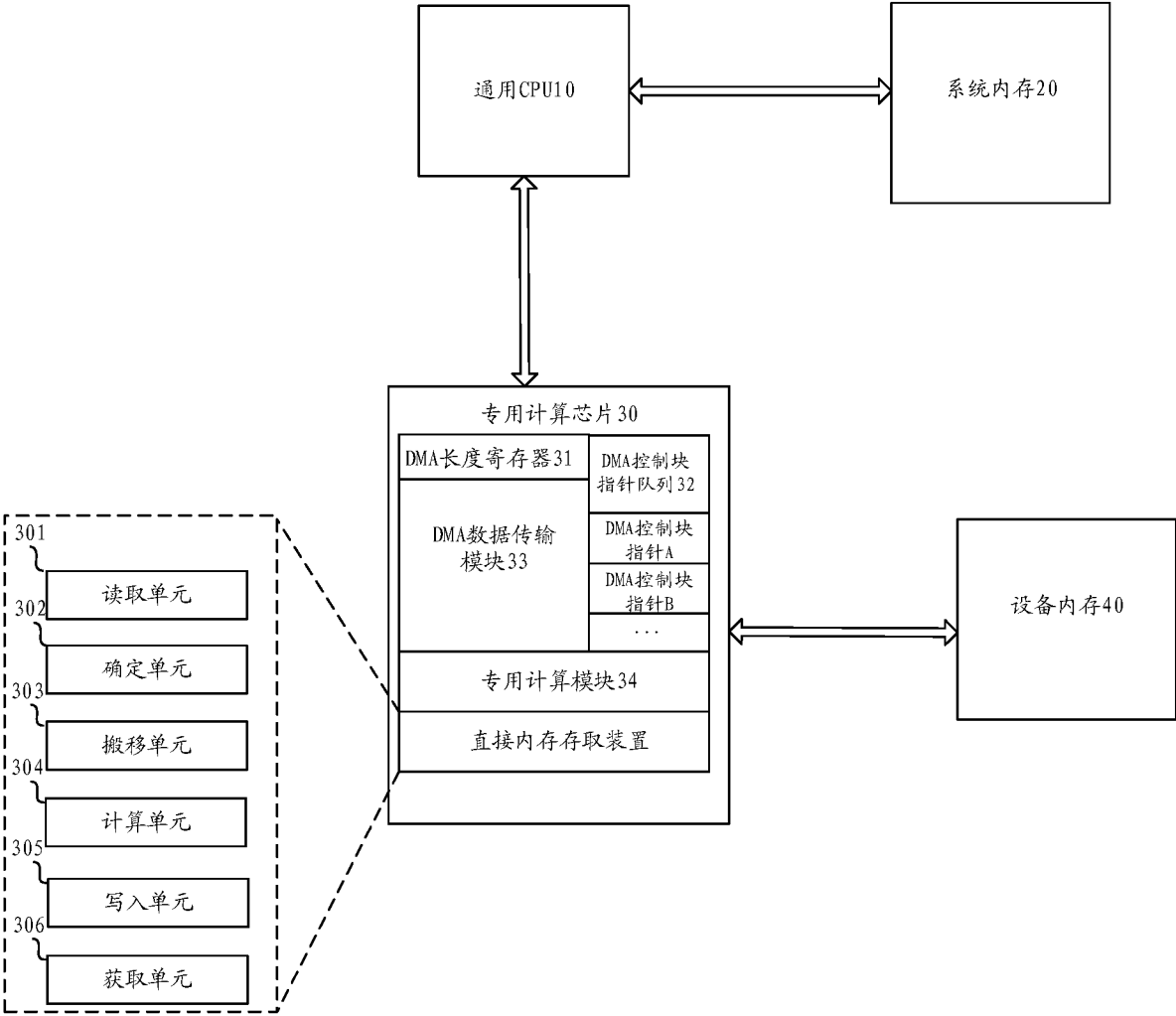


图 3

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/076252

**A. CLASSIFICATION OF SUBJECT MATTER**

G06F 13/28(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

G06F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPODOC, WPI, CNPAT, CNKI, IEEE, GOOGLE: 直接内存存取, 指针, 控制块, 数据, 长度, 队列, 搬移, 搬迁, DMA, pointer, control block, data, length, queue, move

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                | Relevant to claim No. |
|-----------|-----------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| A         | CN 106339338 A (C*CORE TECH CO., LTD.) 18 January 2017 (2017-01-18)<br>description, paragraphs [0037]-[0048], and figures 1 and 3 | 1-8                   |
| A         | CN 105512005 A (AVIC XI'AN AERONAUTICS COMPUTING TECHNIQUE RESEARCH INSTITUTE) 20 April 2016 (2016-04-20)<br>entire document      | 1-8                   |
| A         | CN 1474568 A (HUAWEI TECHNOLOGIES CO., LTD.) 11 February 2004 (2004-02-11)<br>entire document                                     | 1-8                   |
| A         | CN 1641613 A (MEDIATEK INC.) 20 July 2005 (2005-07-20)<br>entire document                                                         | 1-8                   |
| A         | CN 106569736 A (BEIJING STARBLAZE TECHNOLOGY CO., LTD.) 19 April 2017 (2017-04-19)<br>entire document                             | 1-8                   |

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

\* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&amp;” document member of the same patent family

Date of the actual completion of the international search

09 May 2019

Date of mailing of the international search report

30 May 2019

Name and mailing address of the ISA/CN

State Intellectual Property Office of the P. R. China (ISA/  
CN)  
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing  
100088  
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No.

**PCT/CN2019/076252**

| Patent document<br>cited in search report |           |   | Publication date<br>(day/month/year) | Patent family member(s) |           |   | Publication date<br>(day/month/year) |
|-------------------------------------------|-----------|---|--------------------------------------|-------------------------|-----------|---|--------------------------------------|
| CN                                        | 106339338 | A | 18 January 2017                      | None                    |           |   |                                      |
| CN                                        | 105512005 | A | 20 April 2016                        | None                    |           |   |                                      |
| CN                                        | 1474568   | A | 11 February 2004                     | None                    |           |   |                                      |
| CN                                        | 1641613   | A | 20 July 2005                         | None                    |           |   |                                      |
| CN                                        | 106569736 | A | 19 April 2017                        | CN                      | 109117092 | A | 01 January 2019                      |
|                                           |           |   |                                      | CN                      | 109117095 | A | 01 January 2019                      |

## 国际检索报告

国际申请号

PCT/CN2019/076252

## A. 主题的分类

G06F 13/28 (2006.01) i

按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类

## B. 检索领域

检索的最低限度文献 (标明分类系统和分类号)

G06F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用))

EPDOC, WPI, CNPAT, CNKI, IEEE, GOOGLE: 直接内存存取, 指针, 控制块, 数据, 长度, 队列, 搬移, 搬迁, DMA, pointer, control block, data, length, queue, move

## C. 相关文件

| 类 型* | 引用文件, 必要时, 指明相关段落                                                                      | 相关的权利要求 |
|------|----------------------------------------------------------------------------------------|---------|
| A    | CN 106339338 A (天津国芯科技有限公司) 2017年 1月 18日 (2017 - 01 - 18)<br>说明书第[0037]-[0048]段、附图1, 3 | 1-8     |
| A    | CN 105512005 A (中国航空工业集团公司西安航空计算技术研究所) 2016年 4月 20日<br>(2016 - 04 - 20)<br>全文          | 1-8     |
| A    | CN 1474568 A (华为技术有限公司) 2004年 2月 11日 (2004 - 02 - 11)<br>全文                            | 1-8     |
| A    | CN 1641613 A (联发科技股份有限公司) 2005年 7月 20日 (2005 - 07 - 20)<br>全文                          | 1-8     |
| A    | CN 106569736 A (北京忆芯科技有限公司) 2017年 4月 19日 (2017 - 04 - 19)<br>全文                        | 1-8     |

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

\* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&amp;” 同族专利的文件

国际检索实际完成的日期

2019年 5月 9日

国际检索报告邮寄日期

2019年 5月 30日

ISA/CN的名称和邮寄地址

中国国家知识产权局 (ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

吴卿

电话号码 86-(10)-53961436

国际检索报告  
关于同族专利的信息

国际申请号

PCT/CN2019/076252

| 检索报告引用的专利文件 |           |   | 公布日<br>(年/月/日) | 同族专利         | 公布日<br>(年/月/日) |
|-------------|-----------|---|----------------|--------------|----------------|
| CN          | 106339338 | A | 2017年 1月 18日   | 无            |                |
| CN          | 105512005 | A | 2016年 4月 20日   | 无            |                |
| CN          | 1474568   | A | 2004年 2月 11日   | 无            |                |
| CN          | 1641613   | A | 2005年 7月 20日   | 无            |                |
| CN          | 106569736 | A | 2017年 4月 19日   | CN 109117092 | A 2019年 1月 1日  |
|             |           |   |                | CN 109117095 | A 2019年 1月 1日  |