



FEDERÁLNÍ ÚŘAD
PRO VYNÁLEZY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

265 377

(11)

(13) B1

(51) Int. Cl.⁴
G 06 F 11/00

(21) PV 4824-87.X

(22) Přihlášeno 29 06 87

(40) Zveřejněno 10 02 89

(45) Vydáno 22.6.1990

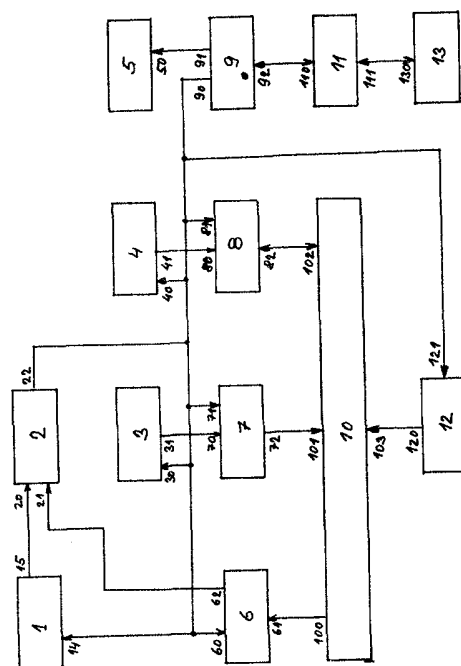
(75)
Autor vynálezu

STRONER PETR ing.,
BARTOŇEK IVAN ing., PRAHA

Zapojení pro zkoušení uživatelských integrovaných obvodů

(54)

(57) Mikroprocesorem řízený zkoušeč spouští jednotlivé testy obvodů orientované jak na ověřování elektrických, tak i funkčních vlastností zkoušeného obvodu. Pomocí soustavy multiplexerů zajišťuje přivádění vstupních signálů na požadované špičky zkoušeného obvodu, připojování zatěžovacích proudů a propojení funkčních vazeb na špičkách zkoušeného obvodu. Výsledky testů zjišťuje napěťový komparátor a zobrazují se na displeji. Využije se při zkoušení uživatelských obvodů.



Vynález se týká zapojení pro zkoušení uživatelských integrovaných obvodů.

Zkoušení uživatelských integrovaných obvodů se obtížně zajišťuje standartními testery integrovaných obvodů. Na testy uživatelských integrovaných obvodů se často kladou takové požadavky, které běžné testovací přístroje mnohdy nemohou bez dodatečných úprav splnit. Úpravy běžných testovacích přístrojů spočívají jak v oblasti fyzického připojení elektrických signálů na jednotlivé vývody testovaného zákaznického integrovaného obvodu, tak i v oblasti testovacího programu pro tyto zákaznické integrované obvody. Některé uživatelské integrované obvody pak pro efektivní testování funkce potřebují i funkční propojení některých vlastních vývodů mezi sebou s tím, že se tato propojení musí během testu měnit. Tohoto proměnného propojení není možné na běžných testerech dosáhnout. Testování uživatelských integrovaných obvodů se provádí například tak, že se celkový test obvodu skládá z několika subtestů, které se postupně provedou na tomtéž obvodu vždy po změně příslušného propojení. Testování uživatelských obvodů lze též řešit formou výstavby speciálního testovacího přípravku se značným zapojením obsluhy do testování. Při takovém řešení se pak velice obtížně dosahuje žádoucí efektivnosti testování při hromadné výrobě těchto uživatelských obvodů. Zkoušení složitých uživatelských integrovaných obvodů na univerzálních testerech je také velmi nákladné. Náklady na testování se pak projeví v konečné ceně obvodu.

Tyto nedostatky odstraňuje zapojení pro zkoušení uživatelských integrovaných obvodů podle vynálezu. Podstata vynálezu spočívá v tom, že výstup proudového zdroje je spojen s proudovým vstupem druhého propojovacího bloku. Skupinový výstup druhého propojovacího bloku je spojen s proudovým skupinovým vstupem zkoušeného obvodu. Taktovací skupinový vstup zkoušeného obvodu je spojen se skupinovým výstupem taktovacího bloku. Skupinový vstup taktovacího bloku je spojen se skupinovým obousměrným vývodem komunikačního bloku, s výstupem komparátoru, se skupinovým řídicím vstupem třetího propojovacího bloku, se skupinovým vstupem druhého propojovacího bloku, se skupinovým řídicím vstupem prvního propojovacího bloku, se skupinovým vstupem proudového zdroje, se skupinovým vstupem napěťového zdroje a se skupinovým vstupem referenčního zdroje. Výstup referenčního zdroje je spojen se srovnávacím vstupem komparátoru, jehož měřený vstup je spojen s výstupem prvního propojovacího bloku. Skupinový výběrový vstup prvního propojovacího bloku je spojen se skupinovým výstupem zkoušeného obvodu. Skupinový obousměrný vývod zkoušeného obvodu je spojen se skupinovým obousměrným vývodem třetího propojovacího bloku. Skupinový napěťový vstup třetího propojovacího bloku je spojen se skupinovým výstupem napěťového zdroje. Sběrníkový obousměrný vývod paměti je spojen se druhým sběrníkovým obousměrným vývodem procesoru. První obousměrný vývod procesoru je spojen se sběrníkovým obousměrným vývodem komunikačního bloku. Skupinový výstup komunikačního bloku je spojen se skupinovým vstupem zobrazovače.

Výhodou uspořádání podle vynálezu je, že jednoduchými prostředky zajišťuje potřebné propojení vývodů zkoušeného integrovaného obvodu jak mezi sebou, tak i jejich připojení na potřebné zdroje napětí nebo proudů. Propojení vývodů zkoušeného integrovaného obvodu nebo jejich připojení na potřebné zdroje je v průběhu zkoušení snadno měnitelné,

protože je řízena programem, který zpracovává procesorová jednotka. Informace o stavu a průběhu testu se zobrazují na připojeném zobrazovači. Zapojení podle vynálezu tak představuje ucelený zkušební systém s modifikovatelnou funkcí.

Příklad zapojení podle vynálezu je znázorněn v blokovém schématu na přiloženém výkresu.

Technické prostředky, z nichž jsou jednotlivé bloky zapojení vytvořeny, jsou vesměs známé obvody číslicové techniky a proto nejsou na výkresu podrobně rozkresleny. Jednotlivé bloky zapojení je možno charakterizovat takto. Referenční zdroj 1 je tvořen číslicově analogovým převodníkem a operačním zesilovačem. Slouží jako zdroj proměnného referenčního napětí pro porovnání s měřeným napětím v komparátoru 2. Komparátor 2 je porovnávací obvod napětí tvořený monolitickým obvodem a slouží k porovnání měřeného napětí se zadanou mezí. Proudový zdroj 3 je tvořen operačním zesilovačem zapojeným jako zdroj proudu s proměnnými hodnotami vazebních obvodů. Ty jsou ovládány číslicovými signály. Slouží k zatěžování vývodů zkoušeného obvodu 10 žádanými hodnotami proudu. Napěťový zdroj 4 je tvořen operačními zesilovači a slouží k zajištění žádaných úrovní logických proměnných pro jednotlivé špičky zkoušeného obvodu 10 v průběhu zkoušení. Zobrazovač 5 je soubor optoelektronických prvků a displej, které slouží k podávání informací o průběhu zkoušky. První propojovací blok 6 je tvořen multiplexorem a slouží k připojování požadovaných špiček zkoušeného obvodu 10 ke vstupu napěťového komparátoru 2. Druhý propojovací blok 7 je tvořen multiplexorem a slouží k připojování požadovaných špiček zkoušeného obvodu 10 k výstupu proudového zdroje 3. Třetí propojovací blok 8 je rovněž tvořen multiplexorem a slouží jednak k připojování požadovaných špiček zkoušeného obvodu 10 k výstupu napěťového zdroje 4 a dále ke vzájemnému propojení špiček zkoušeného obvodu 10 mezi sebou. Komunikační blok 9 je realizován logickými obvody a slouží k propojení procesoru

11 s ostatními bloky zapojení. Zkoušený obvod 10 je vlastní zkoušený objekt, který se zasouvá do objímky, z níž jsou vyvedeny všechny špičky potřebné pro zkoušení. Procesor 11 je centrální výpočetní jednotka celého zapojení a je tvořen mikroprocesorem a jeho podpůrnými obvody. Taktovací blok 12 je tvořen logickými hradly a klopenými obvody a slouží k vytvoření požadovaných taktovacích sekvencí pro vlastní zkoušení. Paměť 13 je paměť typu ROM a RAM a obsahuje program zkušebních sekvencí. Vstupy a výstupy, které mají společný logický nebo funkční význam, jsou znázorněny jako jeden spoj a jsou označeny jako skupinové.

Jednotlivé bloky zapojení pro zkoušení uživatelských obvodů jsou propojeny takto.

Výstup 31 proudového zdroje 3 je spojen s proudovým vstupem 70 druhého propojovacího bloku 7. Skupinový výstup 72 druhého propojovacího bloku 7 je spojen s proudovým skupinovým vstupem 101 zkoušeného obvodu 10. Taktovací skupinový vstup 103 zkoušeného obvodu 10 je spojen se skupinovým výstupem 120 taktovacího bloku 12. Skupinový vstup 121 taktovacího bloku 12 je spojen se skupinovým obousměrným vývodem 90 komunikačního bloku 9, s výstupem 22 komparátoru 2, se skupinovým řídicím vstupem 81 třetího propojovacího bloku 8, se skupinovým vstupem 71 druhého propojovacího bloku 7, se skupinovým řídicím vstupem 60 prvního propojovacího bloku 6, se skupinovým vstupem 30 proudového zdroje 3, se skupinovým vstupem 40 napěťového zdroje 4 a se skupinovým vstupem 14 referenčního zdroje 1. Výstup 15 referenčního zdroje 1 je spojen se srovnávacím vstupem 20 komparátoru 2, jehož měřený vstup 21 je spojen s výstupem 62 prvního propojovacího bloku 6. Skupinový výběrový vstup 61 prvního propojovacího bloku 6 je spojen se skupinovým výstupem 100 zkoušeného obvodu 10. Skupinový obousměrný vývod 102 zkoušeného obvodu 10 je spojen se skupinovým obousměrným vývodem 82 třetího propojovacího

bloku 8. Skupinový napěťový vstup 80 třetího propojovacího bloku 8 je spojen se skupinovým výstupem 41 napěťového zdroje 4. Sběrníkový obousměrný vývod 130 paměti 13 je spojen se druhým sběrníkovým obousměrným vývodem 111 procesoru 11. První sběrníkový obousměrný vývod 110 procesoru 11 je spojen se sběrníkovým obousměrným vývodem 92 komunikačního bloku 9. Skupinový výstup 91 komunikačního bloku 9 je spojen se skupinovým vstupem 50 zobrazovače 5.

Zapojení pracuje následovně. Program zkoušení je uložen v paměti 13 odkud jej procesor 11 čte přes svůj druhý řídicí obousměrný vývod 111. Při provádění programu zkoušení vysílá procesor 11 přes svůj první řídicí obousměrný vývod 110 do řídicího obousměrného vývodu 92 komunikačního bloku 9 údaje pro ostatní bloky zapojení. Ze skupinového výstupu 91 komunikačního bloku 9 vystupují informace o chodu zkoušení do skupinového vstupu 50 zobrazovače 5. Ze skupinového obousměrného vývodu 90 komunikačního bloku 9 vychází skupinový obousměrný řídicí a informační signál, který se přivádí do ostatních bloků zapojení s výjimkou zkoušeného obvodu 10. Skupinovým vstupem 14 referenčního zdroje 1 se nastavuje hodnota referenčního napětí, která se přivádí na srovnávací vstup 20 komparátoru 2. Skupinovým řídicím vstupem 60 prvního propojovacího bloku 6 se řídí připojení žádané špičky zkoušeného obvodu 10 k měřenému vstupu 21 komparátoru 2. První propojovací blok 6 pracuje jako multiplexer, který přepíná požadovanou špičku zkoušeného obvodu 10 na svůj výstup 62. Na skupinový výběrový vstup 60 prvního propojovacího bloku 6 se ze skupinového výstupu 100 zkoušeného obvodu 10 přivádějí všechny špičky zkoušeného obvodu 10. Z výstupu 22 komparátoru 2 se pak přes skupinový obousměrný vývod 90 komunikačního bloku 9 odebírají výsledky porovnání referenčního napětí a napětí měřeného na příslušné špičce zkoušeného obvodu 10. Přepínací funkce druhého propojovacího bloku 7 se řídí jeho skupinovým

vstupem 71. Na proudový vstup 70 druhého propojovacího bloku 7 přichází požadovaný proud z výstupu 31 proudového zdroje 3. Hodnota proudu na výstupu 31 proudového zdroje 3 se řídí jeho skupinovým vstupem 30. Tento proud, který tvoří potřebnou zátěž výstupních špiček zkoušeného obvodu 10 se přivádí přes skupinový výstup 72 druhého propojovacího bloku 7 a přes proudový skupinový vstup 101 na požadovanou špičku zkoušeného obvodu 10. Pro různé fáze zkoušení zkoušeného obvodu 10 je třeba propojovat různé kombinace jeho špiček mezi sebou a připojovat na některé ze špiček napětí logických úrovní z napěťového zdroje 4. Napětí na jeho skupinovém výstupu 41 se řídí skupinovým vstupem 40 napěťového zdroje 4. Toto napětí se přivádí na skupinový napěťový vstup 80 třetího propojovacího bloku 8. Třetí propojovací blok 8 se řídí svým řídicím skupinovým vstupem 81. Svým obousměrným vývodem 82 zajišťuje třetí propojovací blok 8 jednak vzájemné propojení špiček zkoušeného obvodu 10 a jednak připojení potřebných napětí na tyto špičky. Tyto špičky jsou vyvedeny na skupinový obousměrný vývod 102 zkoušeného obvodu 10. Přes taktovací skupinový vstup 103 se na zkoušený obvod 10 přivádějí taktovací pulsy. Ty vydává na svém skupinovém výstupu 120 taktovací blok 12, který se řídí svým řídicím vstupem 121 ze skupinového obousměrného vývodu 90 komunikačního bloku 9.

Vynálezu se využije při stavbě zařízení pro zkoušení uživatelských integrovaných obvodů tam, kde není možné nebo ekonomické užívat univerzálních zkušebních zařízení. Zapojení podle vynálezu je vhodné zejména pro hromadné zkoušení uživatelských obvodů.

PŘEDMĚT VYNÁLEZU

265 377

Zapojení pro zkoušení uživatelských integrovaných obvodů, vyznačující se tím, že výstup (31) proudového zdroje (3) je spojen s proudovým vstupem (70) druhého propojovacího bloku (7), jehož skupinový výstup (72) je spojen s proudovým skupinovým vstupem (101) zkoušeného obvodu (10), jehož taktovací skupinový vstup (103) je spojen se skupinovým výstupem (120) taktovacího bloku (12), jehož skupinový vstup (121) je spojen se skupinovým obousměrným vývodem (90) komunikačního bloku (9), s výstupem (22) komparátoru (2), se skupinovým řídicím vstupem (81) třetího propojovacího bloku (8), se skupinovým vstupem (71) druhého propojovacího bloku (7), se skupinovým řídicím vstupem (60) prvního propojovacího bloku (6), se skupinovým vstupem (30) proudového zdroje (3), se skupinovým vstupem (40) napěťového zdroje (4) a se skupinovým vstupem (14) referenčního zdroje (1), jehož výstup (15) je spojen se srovnávacím vstupem (20) komparátoru (2), jehož měřený vstup (21) je spojen s výstupem (62) prvního propojovacího bloku (6), jehož skupinový výběrový vstup (61) je spojen se skupinovým výstupem (100) zkoušeného obvodu (10), jehož skupinový obousměrný vývod (102) je spojen se skupinovým obousměrným vývodem (82) třetího propojovacího bloku (8), jehož skupinový napěťový vstup (80) je spojen se skupinovým výstupem (41) napěťového zdroje (4), přičemž sběrníkový obousměrný vývod (130) paměti (13) je spojen s druhým sběrníkovým obousměrným vývodem (111) procesoru (11), jehož první sběrníkový obousměrný vývod (110) je spojen se sběrníkovým obousměrným vývodem (92) komunikačního bloku (9), jehož skupinový výstup (91) je spojen se skupinovým vstupem (50) zobrazovače (5).

1 výkres

