





## 【發明說明書】

### 【中文發明名稱】

形成用於影像感測器之吸收增強結構之方法

### 【英文發明名稱】

METHOD OF FORMING ABSORPTION ENHANCEMENT  
STRUCTURE FOR IMAGE SENSOR

### 【技術領域】

本發明實施例係有關形成用於影像感測器之吸收增強結構之方法。

### 【先前技術】

具有影像感測器之積體電路(IC)用於廣泛範圍之現代電子裝置中，例如，諸如相機及蜂巢式電話。近年來，互補金屬氧化物半導體(CMOS)影像感測器已開始看到廣泛使用，從而極大程度地取代電荷耦合裝置(CCD)影像感測器。相較於CCD影像感測器，CMOS影像感測器歸因於低功率消耗、小大小、快速資料處理、直接資料輸出及低製造成本而日益受到青睞。CMOS影像感測器之一些類型包含前照式(FSI)影像感測器及背照式(BSI)影像感測器。

### 【發明內容】

根據本發明的一實施例，一種形成用於一影像感測器積體晶片之一吸收增強結構之方法包括：在一基板之一第一側上方形成一圖案化遮罩層；根據該圖案化遮罩層對該基板之該第一側執行一乾蝕刻製程以界定沿著該基板之該第一側配置之複數個中間突部；對該複數個中間突部執行一濕蝕刻製程以形成複數個突部；及在該複數個突部上方及之間形成一或多個吸收增強層。

根據本發明的一實施例，一種形成一影像感測器之方法包括：在一基板內形成一影像感測元件；在該基板之一第一側上該影像感測元件上方之一位置處形成一圖案化遮罩層；根據該圖案化遮罩層對該基板之該第一側執行一乾蝕刻製程以界定複數個中間突部；對該複數個中間突部執行一濕蝕刻製程以形成複數個突部；在該複數個突部上方形成一介電材料；及對該介電材料執行一平坦化製程。

根據本發明的一實施例，一種影像感測器積體晶片包括：一影像感測元件，其經配置於一基板內；複數個突部，其等沿著該基板之一第一側配置於該影像感測元件上方；一或多個吸收增強層，其等配置於該複數個突部上方及之間；其中該複數個突部分別具有一側壁，該側壁具有含有一第一側壁角度之一第一片段及上覆於該第一片段且含有大於該第一側壁角度之一第二側壁角度之一第二片段；且其中該第一側壁角度及該第二側壁角度係相對於沿著該複數個突部之底部延伸之一平面量測之銳角。

#### 【圖式簡單說明】

當結合附圖閱讀時自下列實施方式更好理解本發明之態樣。應注意，根據行業中之標準實踐，各種構件不按比例繪製。實際上，為清晰論述，各種構件之尺寸可任意增大或減小。

圖1繪示包括一吸收增強結構之一影像感測器積體晶片之一些實施例之一剖面視圖，該吸收增強結構經組態以改良積體晶片內之一影像感測器之一量子效率。

圖2A至圖2C繪示包括一吸收增強結構之一影像感測器積體晶片之一些額外實施例。

圖3繪示包括一吸收增強結構之一背側CMOS影像感測器(BSI-CIS)

之一些實施例之一剖面視圖。

圖4至圖8繪示形成用於一影像感測器積體晶片之一吸收增強結構之一方法之一一些實施例之剖面視圖。

圖9繪示形成用於一影像感測器積體晶片之一吸收增強結構之一方法之一一些實施例之一流程圖。

圖10至圖18繪示形成包括一吸收增強結構之一BSI-CIS之一方法之一一些實施例之剖面視圖。

圖19繪示形成包括一吸收增強結構之一BSI-CIS之一方法之一一些實施例之一流程圖。

圖20至圖26繪示形成包括一吸收增強結構之一BSI-CIS之一替代方法之一一些實施例之剖面視圖。

圖27繪示形成包括一吸收增強結構之一BSI-CIS之一替代方法之一一些實施例之一流程圖。

### 【實施方式】

下列揭露提供用於實施所提供標的物之不同構件之許多不同實施例或實例。在下文描述組件及配置之特定實例以簡化本發明。當然，此等僅為實例且不旨在為限制性。例如，在下列描述中之將一第一構件形成在一第二構件上方或上可包含其中將第一構件及第二構件形成為直接接觸之實施例，且亦可包含其中可在第一構件與第二構件之間形成額外構件使得第一構件及第二構件可不直接接觸之實施例。另外，本發明可在各種實例中重複參考數字及/或字母。此重複係出於簡單及清晰之目的且本身並不指示各種實施例及/或所論述組態之間的一關係。

此外，為便於描述，可在本文中使用的諸如「在...下面」、「在...下

方」、「下」、「在...上方」、「上」及類似物之空間相對術語以描述一個元件或構件與另一(若干)元件或構件之關係(如在圖中繪示)。除在圖中描繪之定向以外，空間相對術語亦旨在涵蓋使用或操作中之裝置之不同定向。設備可以其他方式定向(旋轉90度或按其他定向)且因此可同樣解釋在本文中使用的空間相對描述符。

CMOS影像感測器(CIS)通常包括一像素區陣列，其等分別具有配置於一半導體基板內之一影像感測元件。彩色濾光器經配置於影像感測元件上方且經組態以過濾提供至CIS內之不同影像感測元件之入射光。在接收光之後，影像感測元件經組態以產生對應於所接收光之電訊號。可由一訊號處理單元處理來自影像感測元件之電訊號以判定由CIS擷取之一影像。

量子效率(QE)係促成由一像素區內之一影像感測元件產生之一電訊號之光子數目對入射於像素區上之光子數目之一比。已瞭解，可使用晶片上吸收增強結構來改良一CIS之QE。例如，包括沿著一基板之一表面配置之突部之一吸收增強結構可藉由減小入射輻射之反射而增大吸收。通常使用一乾蝕刻製程形成此等突部。然而，用於形成突部之乾蝕刻製程可導致沿著突部之外邊緣之電漿損壞。電漿損壞可導致基板之一結晶結構中之缺陷(例如，間隙)，此可引起暗電流及/或白色像素數目增大。暗電流及/或白色像素數目之增大引起電荷在光未照射於一影像感測元件上時累積於該影像感測元件內，藉此變為可使CIS之影像品質降級之一主要雜訊源。

本發明實施例係關於一種在具有一影像感測元件之一基板上形成一吸收增強結構之方法及一種相關聯設備。該方法減少在該吸收增強結構之製造期間由該基板維持之電漿損壞所導致之結晶缺陷。在一些實施例中，可藉由在一基板之一第一側上方形成一圖案化遮罩層而執行該方法。根據

該圖案化遮罩層對該基板之該第一側執行一乾蝕刻製程以在一週期性圖案內界定沿著該基板之該第一側配置之複數個中間突部。對該複數個中間突部執行一濕蝕刻製程以形成複數個突部。隨後在該複數個突部上方及之間形成一或多個吸收增強層。該濕蝕刻製程移除該複數個中間突部中被該乾蝕刻製程損壞且可不利地影響該基板內之一影像感測元件之效能之一區。

圖1繪示包括一吸收增強結構之一影像感測器積體晶片100之一些實施例之一剖面視圖，該吸收增強結構經組態以改良積體晶片內之一影像感測器之一量子效率(QE)。

影像感測器積體晶片100包括具有複數個像素區103a至103b之一基板102。複數個像素區103a至103b分別包括一影像感測元件104，其經組態以將入射輻射(例如，光子)轉換為一電訊號(即，由入射輻射產生電子-電洞對)。在一些實施例中，影像感測元件104可包括一光二極體。隔離結構106(例如，淺溝槽隔離結構、深溝槽隔離結構、隔離植入物等)可配置在基板102內複數個像素區103a至103b之相鄰者之間的位置處。

複數個電晶體裝置108沿著基板102之一第一側102a配置。一後段製程(BEOL)金屬化堆疊亦沿著基板102之第一側102a配置。BEOL金屬化堆疊包括包圍複數個導電互連層112之一介電結構110。介電結構110包括複數個堆疊層間介電(ILD)層。複數個導電互連層112包括導電通路與導電線之交替層，其等電耦合至複數個電晶體裝置108。

基板102之一第二側102b包括一非平面表面，其界定配置成一週期性圖案之複數個突部114。複數個突部114藉由基板102之第二側102b內之凹槽116而彼此橫向分離。在一些實施例中，複數個突部114可包括傾斜側壁115，其等分別包括具有一第一側壁角度 $\theta_1$ (或斜率)之一第一片段115a

及上覆於第一片段115a且具有大於第一側壁角度 $\theta_1$  (或斜率)之一第二側壁角度 $\theta_2$  (或斜率)之一第二段115b。在一些實施例中，第一側壁角度 $\theta_1$ 可在約 $45^\circ$ 與約 $55^\circ$ 之間的一範圍中。在一些實施例中，第二側壁角度 $\theta_2$ 可在約 $75^\circ$ 與約 $90^\circ$ 之間的一範圍中。

一或多個吸收增強層118經配置於複數個突部114上方及凹槽116內。一或多個吸收增強層118之一者沿著非平面表面接觸基板102以界定具有一介面之一吸收增強結構120，該介面具有(例如，藉由減小來自非平面表面之一輻射反射)增大基板102之輻射吸收之一表面構形。增大基板102之輻射吸收增大影像感測元件104之一量子效率(QE)，且藉此改良影像感測器積體晶片100之效能。

圖2A至圖2C繪示包括一吸收增強結構之一影像感測器積體晶片之一些額外實施例。圖2A繪示包括一吸收增強結構之一影像感測器積體晶片之一剖面視圖200。圖2B繪示圖2A之影像感測器積體晶片之一俯視圖224，且圖2C繪示圖2A之影像感測器積體晶片之一三維視圖228。

如在剖面視圖200中展示，影像感測器積體晶片包括一基板202，基板202具有以一週期性圖案配置在包括一影像感測元件104之一像素區103內的複數個突部204。複數個突部204包括具有一第一片段205a及上覆於第一片段205a之一第二段205b的側壁205。第一片段205a具有含有一第一側壁角度 $\theta_1$ 之一線性表面(例如，沿著一結晶平面)，第一側壁角度 $\theta_1$ 係相對於沿著複數個突部204之底部延伸之一平面203量測之一第一銳角。第二段205b具有一第二側壁角度 $\theta_2$ ，第二側壁角度 $\theta_2$ 係相對於平面203量測之一第二銳角。第二側壁角度 $\theta_2$ 大於第一側壁角度 $\theta_1$ 。在一些實施例中，複數個突部204可包括錐體、錐形圓柱體或稜錐(例如，具有一n邊基

底，其中 $n=3,4,5,6,\dots$ )。在一些實施例中，複數個突部204可具有在突部204之一尖柱處相接的側壁。

複數個突部204係藉由由側壁205界定之凹槽206而彼此分離。在一些實施例中，複數個突部204之相鄰者之側壁205可在凹槽206之各自者內之一最低點處交叉。在其他實施例中，凹槽206可分別具有經配置於側壁205之間之一底表面208。底表面208可包括經直接耦合至側壁205之第一片段205a之一實質上線性表面之一實質上平坦表面或一彎曲表面。在一些實施例中，底表面208可具有在約0 nm與約25 nm之間之一範圍中之一寬度 $w$ 。在其他實施例中，底表面208具有在約0 nm與約15 nm之間之一範圍中之一寬度 $w$ 。已瞭解，隨著底表面208之一大小減小，針對電磁光譜之可見區及近紅外(NIR)區中的輻射，入射輻射201a至201b的反射減小。

複數個突部204具有(沿著一突部之最大尺寸量測之)一高度210及一寬度212。在一些實施例中，高度210與寬度212之間之一高寬比在約1與約1.25之間之一範圍中(即， $1 \leq \text{高度}/\text{寬度} \leq 1.25$ )。在其他實施例中，高寬比可在約1與約1.2之間之一範圍中。在一些實施例中，高度210可在約400 nm與約600 nm之間之一範圍中，且寬度212可在約400 nm與約500 nm之間之一範圍中。在其他實施例中，高度210及寬度212可小於400 nm。

一或多個吸收增強層222經配置於複數個突部204上方及凹槽206內。在一些實施例中，一或多個吸收增強層222可包括一介電材料(例如， $\text{SiO}_2$ )。在其他實施例中，一或多個吸收增強層222可包括一不同材料，諸如一半導體材料。一或多個吸收增強層222界定一吸收增強結構223，其包括具有經組態以增大影像感測元件104之輻射吸收之一表面構形之一介面。

在一些實施例中，吸收增強結構223經組態以藉由提供來自基板102之一低輻射反射(例如，對於具有約500 nm與約700 nm之間之一波長之輻射，小於或等於約5%之一反射)來增大輻射吸收。例如，對於具有大於一臨界角之一入射角 $\alpha_1$ 之入射輻射201a，傾斜側壁205可用於將入射輻射201a反射至凹槽206內，其中隨後可將入射輻射201a吸收至基板102中。傾斜側壁205可進一步用於減小具有相對於一或多個吸收增強層222之一頂表面之一陡角之入射輻射201b之一入射角 $\alpha_2$ ，藉此防止入射輻射201b自基板102反射。

如在俯視圖224中展示，複數個突部204係依列及行配置於像素區103內。在一些實施例中，像素區103可具有在約0.9  $\mu\text{m}$ 與約2.2  $\mu\text{m}$ 之間之一範圍中之一大小226。在各種實施例中，像素區103可包括突部204之不同數目個列及行。在一些實施例中，像素區103可包括突部204之4個列及4個行，使得像素區103包括突部204之一4 x 4陣列。已瞭解，突部204之4 x 4陣列為像素區103內之影像感測元件104提供電磁光譜之一可見區內的電磁輻射(例如，具有約400 nm與約700 nm之間的波長之電磁輻射)與電磁光譜之一近紅外(NIR)區內之電磁輻射(例如，具有約700 nm與約2000 nm之間之波長之電磁輻射)之間之一平衡QE。例如，突部204之一4 x 4陣列可提供綠光之約71%及約850 nm之NIR輻射之約34%之一QE。

再次參考剖面視圖200，複數個突部204係由經配置於像素區103之相對側上之一脊216定界。脊216包括具有複數個不同斜率之側壁及一實質上平坦上表面218。脊216具有在複數個突部204上方延伸一非零距離220之一高度。在一些實施例中，脊216可具有在比複數個突部204大約5%與約15%之間之一範圍中之一高度。例如，脊216可具有在約500 nm與約

600 nm之間之一範圍中之一高度。

如在俯視圖224中展示，脊216圍繞像素區103之一外周邊連續延伸，使得脊216包圍像素區103且完全分離像素區103與相鄰像素區。

圖3繪示包括一吸收增強結構之一背照式CMOS影像感測器(BSI-CIS)積體晶片300之一些實施例之一剖面視圖。

BSI-CIS積體晶片300包括沿著一基板302之一前側302f配置之複數個電晶體閘極結構304。在一些實施例中，複數個電晶體閘極結構304可對應於一轉移電晶體、一源極隨耦器電晶體、一系列選擇電晶體及/或一重設電晶體。複數個電晶體閘極結構304具有沿著基板302之前側302f放置之一閘極介電層304d及配置於閘極介電層304d上之一閘極電極304e。在一些實施例中，側壁間隔件304s經配置於閘極電極304e之相對側上。

在一些實施例中，對應於一轉移電晶體之一電晶體閘極結構304經橫向配置於一光二極體306與一浮動擴散井308之間。在此等實施例中，光二極體306可包括基板302內具有一第一摻雜類型(例如，n型摻雜)之一第一區305及基板302內具有不同於第一摻雜類型之一第二摻雜類型(例如，p型摻雜)之一鄰接第二區307。電晶體閘極結構304經組態以控制自光二極體306至浮動擴散井308之電荷轉移。若一電荷位準在浮動擴散井308內足夠高，則啟動一源極隨耦器電晶體(未展示)且根據用於定址之一列選擇電晶體(未展示)之操作選擇性地輸出電荷。一重設電晶體(未展示)經組態以在曝光週期之間重設光二極體306。

一介電結構110沿著基板302之前側302f配置。介電結構110可包括複數個堆疊層間介電(ILD)層。在各種實施例中，複數個堆疊層間介電(ILD)層可包括氧化物(例如， $\text{SiO}_2$ 、 $\text{SiCO}$ 等)、氟矽酸鹽玻璃、磷酸鹽玻璃(例

如，硼矽酸鹽玻璃)等之一或多者。介電結構110包圍電耦合至電晶體閘極結構304之複數個導電互連層112。在一些實施例中，例如，複數個導電互連層112可包括銅、鋁、鎢及碳奈米管之一或多者。在一些實施例中，介電結構110經耦合至一載體基板310，載體基板310經組態以對BSI-CIS積體晶片300提供結構支撐。在一些實施例中，載體基板310可包括矽。

像素區103a至103c藉由複數個隔離結構而彼此橫向分離。在一些實施例中，複數個隔離結構可包括複數個淺溝槽隔離(STI)結構312，其等包括配置於基板302之前側302f中之溝槽內之一或多個介電材料(例如， $\text{SiO}_2$ )。在一些實施例中，複數個隔離結構可包括複數個背側深溝槽隔離(BDTI)結構314，其等包括配置於基板302之一背側302b中之溝槽內之一或多個介電材料(例如， $\text{SiO}_2$ )。在一些實施例中，複數個BDTI結構314可配置在像素區103a至103c之相鄰者之間沿著基板302之背側302b(例如，沿著在圖2A中展示之具有大於突部204之一高度之一脊216)之一平坦表面內。在一些實施例中，複數個BDTI結構314可分別具有小於複數個STI結構312之一者之一寬度之一寬度。在一些實施例中，複數個隔離結構可包括一深井區316及/或一單元井區318，其等具有藉由接面隔離來提供相鄰像素區103a至103c之間的進一步隔離之一或多個摻雜類型。深井區316配置在基板302中與STI結構312及/或BDTI結構314橫向對準之一位置處。單元井區318配置在基板302中垂直介於深井區316與STI結構312之間的一位置處。

基板302之背側302b具有包括複數個突部204之一非平面表面。一或多個吸收增強層320沿著基板302之非平面背側302b配置。一或多個吸收增強層320包括於一吸收增強結構321內，吸收增強結構321經組態以改良

光二極體306之輻射吸收。在一些實施例中，一或多個吸收增強層320可包括一抗反射塗層320a及藉由抗反射塗層320a而與基板302之背側302b分離之一介電層320b。在一些實施例中，抗反射塗層320a可包括一高介電係數材料(例如，氧化鉛、氧化鎳、氧化鋯等)。在一些實施例中，介電層320b可包括氧化物(例如， $\text{SiO}_2$ )。

在一些實施例中，吸收增強結構321可包括一奈米結構。例如，在一些實施例中，吸收增強結構321可包括矽奈米柱陣列(Si-NPA)。在此等實施例中，基板302可包括配置於一結晶矽塊上方且包括複數個突部204之一多孔矽層(未展示)。與結晶矽(其係一間接能隙半導體)相比，Si-NPA能夠(歸因於Si-NPA之矽奈米結晶中之載子之量子限制效應)直接吸收光子，藉此增大基板302之輻射吸收。在其他實施例中，吸收增強結構321可包括一二維光子晶體，其經組態以選擇性地透射一特定光子能帶內之光子，而阻擋光子能帶外部之光子之透射。二維光子晶體可用於將光子透射至基板302且阻擋再發射之光子，藉此有效地捕獲基板302內部之再發射光子。隨後由基板302再吸收經捕獲之再發射光子，此增大基板302之吸收。

在一些實施例中，一介電平坦化結構322可經配置於一或多個吸收增強層320上方。介電平坦化結構322具有一實質上平坦上表面322u。在各種實施例中，介電平坦化結構322可包括一或多個堆疊介電層322a至322b。例如，在一些實施例中，介電平坦化結構322可包括包含一第一材料之一第一介電層322a及堆疊至第一介電層322a上且包含一第二材料之一第二介電層322b。在一些實施例中，例如，第一材料及/或第二材料可包括氧化物(例如， $\text{SiO}_2$ )或氮化物。

一柵格結構324經放置於介電平坦化結構322上方。柵格結構324包括界定上覆於像素區103a至103c之開口之側壁。在各種實施例中，柵格結構324可包括一金屬(例如，鋁、鈷、銅、銀、金、鎢等)及/或一介電材料(例如， $\text{SiO}_2$ 、 $\text{SiN}$ 等)。複數個彩色濾光器326a至326c經配置於柵格結構324中之開口內。複數個彩色濾光器326a至326c分別經組態以透射特定波長之入射輻射。例如，一第一彩色濾光器326a可透射具有一第一範圍內之波長之輻射(例如，對應於綠光)，而一第二彩色濾光器326b可透射具有不同於第一範圍之一第二範圍內之波長之輻射(例如，對應於紅光)等。複數個微透鏡328經配置於複數個彩色濾光器326a至326c上方。複數個微透鏡328之各自者與彩色濾光器326a至326c橫向對準且上覆於像素區103a至103c。複數個微透鏡328經組態以使入射輻射(例如，光)朝向像素區103a至103c聚焦。

圖4至圖9繪示形成用於一影像感測器積體晶片之一吸收增強結構之一方法之一些實施例之剖面視圖。儘管參考形成用於一影像感測器積體晶片之一吸收增強結構之一方法來描述在圖4至圖9中展示之剖面視圖，但將瞭解，在圖中展示之結構不限於形成方法而可獨立於該方法。

如在圖4之剖面視圖400中繪示，提供一基板402。基板402包括一第一側402a及一第二側402b。基板402可為任何類型之半導體主體(例如，矽、 $\text{SiGe}$ 、 $\text{SOI}$ 等)，諸如一半導體晶圓及/或一晶圓上之一或多個晶粒以及與其相關聯之任何其他類型之半導體及/或磊晶層。在一些實施例中，基板402可包括一基底基板404及一磊晶層406。在一些實施例中，基底基板404及/或磊晶層406可包括矽。替代性地，基底基板404及/或磊晶層406可包括矽鍺、砷化鎵或另一半導體材料。在一些實施例中，基板402可不

具有一磊晶層。

如在圖5之剖面視圖500中展示，在基板402之第一側402a上方形成一圖案化遮罩層502。圖案化遮罩層502包括界定依一週期性圖案配置於基板402上方之開口504之側壁。在一些實施例中，可藉由在基板402上方沈積一光敏材料層(例如，一正性或負性光阻劑)而形成圖案化遮罩層502。光敏材料層根據一光罩506選擇性地曝露至電磁輻射508。電磁輻射508修改光敏材料內之曝露區之一溶解性以界定可溶區。隨後使光敏材料顯影以藉由移除可溶區來界定光敏材料內之開口504。

如在圖6A之剖面視圖600中展示，根據圖案化遮罩層(圖5之502)對基板402之第一側402a執行一乾蝕刻製程。藉由將基板402之未遮罩區曝露至一乾蝕刻劑602而執行乾蝕刻製程。乾蝕刻劑602移除基板402在未遮罩區中之部分以界定配置於自基板402向外延伸之複數個中間突部604之間的複數個凹槽。在一些實施例中，複數個中間突部604包括具有一或多個傾斜側壁605之錐形突部。傾斜側壁605分別包括具有一第一斜率之一第一片段605a及上覆於第一片段605a且具有小於第一斜率之一第二斜率之一第二段605b。在一些實施例中，複數個中間突部604可包括一第一中間突部604a，其藉由包括一實質上水平底表面之一底表面606而與一第二中間突部604b分離。在一些實施例中，第一片段605a可具有一側壁，其直接耦合至底表面606且形成相對於沿著底表面606延伸之一平面之大於 $55^\circ$ 之一銳角 $\alpha_1$ 。

在一些實施例中，乾蝕刻製程可包括一電漿蝕刻製程。例如，電漿蝕刻製程可包括一耦合電漿蝕刻製程，諸如一電感式耦合電漿(ICP)蝕刻製程或一電容式耦合電漿(CCP)蝕刻製程。在其他實施例中，乾蝕刻製程

可包括一濺鍍蝕刻製程、一離子銑削製程或一反應性離子蝕刻(RIE)製程。在一些實施例中，乾蝕刻劑602可具有包括氟物種(例如， $\text{CF}_4$ 、 $\text{CHF}_3$ 、 $\text{C}_4\text{F}_8$ 等)之一蝕刻化學品。乾蝕刻製程可導致沿著複數個中間突部604之外表面配置之一損壞區608。損壞區608包含基板402之晶格內之缺陷(例如，間隙及/或空位)，其等可不利地影響一所得影像感測器積體晶片之效能。

在其中吸收增強結構包括矽奈米柱陣列(Si-NPA)之一些實施例中，可在乾蝕刻製程之前沿著基板402之第一側402a形成一多孔矽層(未展示)。在一些實施例中，可藉由將基板402之第一側402a曝露至氫氟酸而形成多孔矽層。在一些額外實施例中，可藉由將基板402之第一側402a曝露至包括氫氟酸、硝酸及水之一著色蝕刻製程而形成多孔矽層。

在一些實施例中，乾蝕刻劑602可自基板402上方移除遮罩層(圖5之502)。在其他實施例(未展示)中，可藉由在乾蝕刻製程之後且在將基板402曝露至一濕蝕刻劑(在圖6B中展示)之前執行之一電漿剝除/灰化製程來移除圖案化遮罩層(圖5之502)。在又其他實施例(未展示)中，可在將基板402曝露至一濕蝕刻劑(在圖6B中展示)時使圖案化遮罩層(圖5之502)保持在適當位置中且隨後在濕蝕刻製程期間或之後移除圖案化遮罩層。

如在圖6B之剖面視圖610中展示，在乾蝕刻製程完成之後對基板402之第一側402a執行一濕蝕刻製程。藉由將基板402之第一側402a曝露至一濕蝕刻劑612而執行濕蝕刻製程。濕蝕刻劑612移除複數個中間突部(圖6A之604)之損壞區(圖6A之608)。濕蝕刻製程亦改變複數個中間突部604之一輪廓以形成分別具有側壁115之複數個突部114，側壁115包括具有一第一斜率之一第一片段115a及上覆於第一片段115a且具有大於第一斜率之

一第二斜率之一第二段115b。在一些實施例中，第一段115a可具有在約45°與約55°之間的一範圍中之一側壁角度 $\theta_1$ 。

在一些實施例中，濕蝕刻劑612可包括氫氧化四甲基銨(TMAH)。在其他實施例中，濕蝕刻劑612可包括氫氧化鉀(KOH)或一類似蝕刻劑。濕蝕刻劑612可將經配置於突部114之間之凹槽116之一深度自第一深度 $d_1$  (在圖6A中展示)增大至一更大第二深度 $d_2$  ( $d_2 > d_1$ )。

濕蝕刻劑612亦可將底表面606之一寬度自一第一寬度 $w_1$  (在圖6A中展示)減小至小於第一寬度 $w_1$ 之一第二寬度 $w_2$ 。在一些實施例中，濕蝕刻劑612將底表面自一實質上水平表面改變為一彎曲表面。相較於在圖6A中展示之(由一乾蝕刻製程而非一濕蝕刻製程形成之)結構，減小底表面606之一寬度使來自基板402之一輻射反射減小約3%與約5%之間。此對應於相對於具有一平坦第一表面之基板之約58%與約60%之間之一反射減小。

如在圖7之剖面視圖700中展示，一或多個吸收增強層702經形成於複數個突部114上方及之間。在各種實施例中，一或多個吸收增強層702可包括一介電材料(例如，氧化矽、TEOS等)。在一些實施例中，一或多個吸收增強層702可包括一抗反射塗層320a，及藉由抗反射塗層320a而與複數個突部114分離之一介電層704。在一些實施例中，抗反射塗層320a可包括一高介電係數材料，且介電層704可包括氧化物。一或多個吸收增強層702可包括具有經配置於突部114上方且彼此交叉之複數個彎曲表面之一上表面702u。

如在圖8之剖面視圖800中展示，可在沈積一或多個吸收增強層320之後，執行一平坦化製程(例如，一化學機械平坦化製程)。平坦化製程形成沿著一或多個吸收增強層320之一上表面之一實質上平坦表面320u。實質

上平坦表面320u背對基板402。

圖9繪示形成用於一影像感測器積體晶片之一吸收增強結構之一方法900之一些實施例之一流程圖。

雖然所揭示之方法(例如，方法900、1900及2700)在本文中繪示及描述為一系列動作或事件，但將瞭解，此等動作或事件之繪示順序不應被解釋為一限制性含義。例如，一些動作可以不同順序發生，及/或與除在本文中繪示及/或描述之動作或事件以外之其他動作或事件同時發生。另外，實施本文中之描述之一或多個態樣或實施例無需所有繪示動作。此外，在本文中描繪之動作之一或多者可在一或多個分開動作及/或階段中實行。

在902，提供一基板。圖4繪示對應於動作902之一些實施例之一剖面視圖400。

在904，於基板之一第一側上方形成一圖案化遮罩層。圖5繪示對應於動作904之一些實施例之一剖面視圖500。

在906，根據圖案化遮罩層來執行一乾蝕刻製程，以在基板之第一側內界定複數個凹槽及/或中間突部。圖6A繪示對應於動作906之一些實施例之一剖面視圖600。

在908，於一些實施例中，可移除圖案化遮罩層。圖6B繪示對應於動作908之一些實施例之一剖面視圖610。

在910，於乾蝕刻製程完成之後，對基板之第一側執行一濕蝕刻製程，以自複數個中間突部界定複數個突部。圖6B繪示對應於動作910之一些實施例之一剖面視圖610。

在912，於複數個突部上方及之間形成一或多個吸收增強層。在

914，於一些實施例中，可藉由在基板之第一側上方沈積一介電材料來形成一或多個吸收增強層。在916，隨後執行一平坦化製程，以將背對基板之一平面表面賦予一或多個吸收增強層。圖7至圖8繪示對應於動作912之一些實施例之剖面視圖700及800。

圖10至圖18繪示形成包括一吸收增強結構之一BSI-CIS之一方法之一些實施例的剖面視圖。

如在圖10之剖面視圖1000中繪示，提供一基板402。在一些實施例中，基板402可包括一基底基板404及一磊晶層406。磊晶層406包括接觸基底基板404之一前側406f及一背側406b。在一些此等實施例中，磊晶層406及/或基底基板404可包括一半導體材料，諸如矽。在其他實施例中，基板402可不包括一磊晶層。

如在圖11之剖面視圖1100中展示，沿著磊晶層406之背側406b形成一圖案化遮罩層502。圖案化遮罩層502包括界定依一週期性圖案配置於磊晶層406上方之開口504的側壁。

如在圖12A之剖面視圖1200中展示，根據圖案化遮罩層(圖11之502)，對磊晶層406之背側406b執行一乾蝕刻製程。乾蝕刻製程將磊晶層406之背側406b之未遮罩區曝露至一乾蝕刻劑602，乾蝕刻劑602移除磊晶層406之部分，以界定沿著磊晶層406之背側依一週期性圖案配置之複數個中間突部604。複數個中間突部604藉由磊晶層406之背側406b內之凹槽來彼此橫向分離。在一些實施例中，複數個中間突部604可具有如在上文關於圖6A描述之一輪廓。乾蝕刻製程可導致沿著複數個中間突部604之外邊緣配置之一損壞區608。損壞區608包含磊晶層406之晶格內之缺陷(例如，間隙及/或空位)。

如在圖12B之剖面視圖1202中展示，在乾蝕刻製程完成之後對磊晶層406之背側406b執行一濕蝕刻製程。濕蝕刻製程將磊晶層406之背側406b曝露至一濕蝕刻劑612 (例如，TMAH、KOH等)。濕蝕刻劑612蝕刻磊晶層406之背側406b且移除損壞區(圖12A之608)以由複數個中間突部(圖12A之604)形成複數個突部114。濕蝕刻製程引起複數個突部114分別具有側壁115，側壁115包括具有一第一斜率之一第一片段115a及上覆於第一片段115a且具有大於第一斜率之一第二斜率之一第二段115b。

如在圖13之剖面視圖1300中展示，在複數個突部114上方及之間形成一或多個吸收增強層320。可藉由將一介電材料(例如，氧化矽、TEOS等)沈積至磊晶層406之背側406b上而形成一或多個吸收增強層320。隨後可對一或多個吸收增強層320執行一平坦化製程(例如，一CMP製程)。

如在圖14之剖面視圖1400中展示，將一或多個吸收增強層320接合至一支撐基板1402。在一些實施例中，支撐基板1402可包括矽基板。在一些實施例中，基底基板404可在接合之後被移除以薄化基板且允許輻射穿過磊晶層406至影像感測元件(圖5之104)。在各種實施例中，可藉由蝕刻及/或機械研磨基板402之一前側而移除基板402。在其中基板402並不包括一磊晶層之其他實施例中，基板402可在接合之後被薄化以減小基板402之一厚度。在各種實施例中，可藉由蝕刻及/或機械研磨基板402之一前側而薄化及/或移除基板402。

如在圖15之剖面視圖1500中展示，在磊晶層406之像素區103a至103b內形成影像感測元件104。在一些實施例中，影像感測元件104可包括藉由將一或多個摻雜劑物種植入至磊晶層406之前側406f中而形成之光二極體。例如，可藉由以下步驟形成光二極體：(例如，根據一遮罩層)選

擇性地執行一第一植入製程以形成具有一第一摻雜類型(例如，n型)之一第一區，且隨後執行一第二植入製程以形成毗鄰第一區且具有不同於第一摻雜類型之一第二摻雜類型(例如，p型)之一第二區。在一些實施例中，亦可使用第一植入製程或第二植入製程之一者形成一浮動擴散井(未展示)。

在像素區103a至103b內沿著磊晶層406之前側406f形成一或多個電晶體閘極結構304。在各種實施例中，一或多個電晶體閘極結構304可對應於一轉移電晶體、一源極隨耦器電晶體、一列選擇電晶體及一重設電晶體。在一些實施例中，可藉由在磊晶層406之前側406f上沈積一閘極介電膜及一閘極電極膜而形成一或多個電晶體閘極結構304。隨後圖案化閘極介電膜及閘極電極膜以形成一閘極介電層304d及一閘極電極304e。可在閘極電極304e之外側壁上形成側壁間隔件340s。在一些實施例中，可藉由將一間隔件層(例如，氮化物、氧化物等)沈積至磊晶層406之前側406f上及選擇性地蝕刻氮化物以形成側壁間隔件304s而形成側壁間隔件304s。

在一些實施例中，可在像素區103a至103b之相對側上磊晶層406之前側406f內形成一或多個淺溝槽隔離(STI)結構312。可藉由選擇性地蝕刻磊晶層406之前側406f以形成溝槽及隨後在溝槽內形成一或多個介電材料而形成STI結構312。在一些實施例中，可在形成一或多個電晶體閘極結構304、影像感測元件104及/或浮動擴散井之前形成STI結構312。

如在圖16之剖面視圖1600中展示，在沿著磊晶層406之前側406f形成之一介電結構110內形成複數個導電互連層112。在一些實施例中，可使用一鑲嵌製程(例如，一單鑲嵌製程或一雙鑲嵌製程)形成複數個導電互連層112。藉由以下步驟執行鑲嵌製程：在磊晶層406之前側406f上方形成

一ILD層；蝕刻ILD層以形成一通孔及/或一金屬溝槽；及使用一導電材料填充通孔及/或金屬溝槽。在一些實施例中，可由一物理氣相沈積技術(例如，PVD、CVD、PE-CVD、ALD等)沈積ILD層且可使用一沈積製程及/或一鍍覆製程(例如，電鍍、無電式電鍍)形成導電材料。在各種實施例中，例如，複數個導電互連層112可包括鎢、銅或鋁銅。

如在圖17之剖面視圖1700中展示，將介電結構110接合至一載體基板310且隨後移除支撐基板(圖16之1402)。在一些實施例中，接合製程可使用配置於介電結構與載體基板310之間的一中間接合氧化物層(未展示)。在一些實施例中，接合製程可包括一熔合接合製程。在一些實施例中，載體基板310可包括矽基板。

如在圖18之剖面視圖1800中展示，在一或多個吸收增強層320上方形成複數個彩色濾光器326a至326b。在一些實施例中，複數個彩色濾光器326a至326b可經形成於上覆於一或多個吸收增強層320之一柵格結構324中之開口內。在一些實施例中，可藉由形成一彩色濾光器層且圖案化彩色濾光器層而形成複數個彩色濾光器326a至326b。彩色濾光器層由允許具有一特定波長範圍之輻射(例如，光)之透射但阻擋特定範圍外之波長之光之一材料形成。

在複數個彩色濾光器326a至326b上方形成複數個微透鏡328。在一些實施例中，可藉由(例如，憑藉旋塗方法或沈積製程)在複數個彩色濾光器上方沈積一微透鏡材料而形成複數個微透鏡328。在微透鏡材料上方圖案化具有一彎曲上表面之一微透鏡模板(未展示)。在一些實施例中，微透鏡模板可包括一光阻劑材料，其使用一分散曝露光劑量曝光(例如，對於一負性光阻劑，在曲率之一底部處曝露較多光且在曲率之一頂部處曝露較少

光)、顯影且烘烤以形成一圓形形狀。接著藉由根據微透鏡模板選擇性地蝕刻微透鏡材料而形成複數個微透鏡328。

圖19繪示形成包括一吸收增強結構之一BSI-CIS之一方法1900之一些實施例之一流程圖。

在1902，提供一基板。圖10繪示對應於動作1902之一些實施例之一剖面視圖1000。

在1904，在基板之一背側內形成複數個凹槽及/或突部。在1906，在一些實施例中，可藉由在基板之背側上方形成一圖案化遮罩層而形成複數個凹槽及/或突部。在1908，可使用適當位置中之圖案化遮罩層執行一乾蝕刻製程以形成複數個中間突部。在1910，隨後在乾蝕刻製程完成之後執行一濕蝕刻製程以自複數個中間突部形成複數個突部。圖11至圖12B繪示對應於動作1904之一些實施例之剖面視圖。

在1912，在基板之背側上方形成一或多個吸收增強層。圖13繪示對應於動作1912之一些實施例之一剖面視圖1300。

在1914，將一或多個吸收增強層耦合至一支撐基板。圖14繪示對應於動作1914之一些實施例之一剖面視圖1400。

在1916，薄化基板以減小基板之一厚度。圖14繪示對應於動作1916之一些實施例之一剖面視圖1400。

在1918，在一基板之一像素區內形成一影像感測元件。圖15繪示對應於動作1918之一些實施例之一剖面視圖1500。

在1920，沿著基板之一前側形成用於電晶體裝置之一或多個電晶體閘極結構。圖15繪示對應於動作1920之一些實施例之一剖面視圖1500。

在1922，在沿著基板之前側之一介電結構內形成複數個導電互連

層。圖16繪示對應於動作1922之一些實施例之一剖面視圖1600。

在1924，將介電結構耦合至一載體基板且移除支撐基板。圖17繪示對應於動作1924之一些實施例之一剖面視圖1700。

在1926，在一或多個吸收增強層上方形成彩色濾光器及微透鏡。圖18繪示對應於動作1926之一些實施例之一剖面視圖1800。

圖20至圖26繪示形成包括一吸收增強結構之一BSI-CIS之一替代方法之一些實施例之剖面視圖。

如在圖20之剖面視圖2000中繪示，提供一基板402。在一些實施例中，基板402可包括一基底基板404及包括一前側406f及一背側406b之一磊晶層406。在一些此等實施例中，磊晶層406及/或基底基板404可包括矽。在其他實施例中，基板402可不包括一磊晶層。

如在圖21之剖面視圖2100中展示，在磊晶層406之像素區103a至103b內形成影像感測元件104。在一些實施例中，影像感測元件104可包括藉由將一或多個摻雜劑物種植入至磊晶層406之前側406f中而形成之光二極體。在一些實施例中，可在像素區103a至103b之相對側上磊晶層406之前側406f內形成一或多個淺溝槽隔離(STI)結構312。

如在圖22之剖面視圖2200中展示，在像素區103a至103b內沿著磊晶層406之前側406f形成一或多個電晶體閘極結構304。在沿著磊晶層406之前側406f形成之一介電結構110內形成複數個導電互連層112 (例如，銅、鋁及/或鎢金屬互連層)。在一些實施例中，可使用一鑲嵌製程(例如，一雙鑲嵌製程)形成複數個導電互連層112。

如在圖23之剖面視圖2300中展示，將介電結構110接合至一載體基板310。

如在圖24之剖面視圖2400中展示，沿著磊晶層406之背側406b形成一圖案化遮罩層502。圖案化遮罩層502包括界定依一週期性圖案配置於磊晶層406上方之開口504之側壁。

如在圖25A之剖面視圖2500中展示，根據圖案化遮罩層(圖24之502)對磊晶層406之一背側406b執行一乾蝕刻製程。乾蝕刻製程將磊晶層406之背側406b之未遮罩區曝露至一乾蝕刻劑602，乾蝕刻劑602移除磊晶層406之部分以界定沿著磊晶層406之背側依一週期性圖案配置之複數個中間突部604。在一些實施例中，複數個中間突部604可具有如在上文關於圖6A描述之一輪廓。乾蝕刻製程可導致沿著複數個中間突部604之外邊緣配置且具有磊晶層406之晶格內之缺陷之一損壞區608。

如在圖25B之剖面視圖2500中展示，在乾蝕刻製程完成之後對磊晶層406之背側406b執行一濕蝕刻製程。濕蝕刻製程將磊晶層406之背側406b曝露至一濕蝕刻劑612(例如，TMAH、KOH等)以移除損壞區(圖25A之608)以自複數個中間突部(圖25A之604)形成複數個突部114。濕蝕刻製程引起複數個突部114分別具有側壁115，側壁115包括具有一第一側壁角度之一第一片段115a及上覆於第一片段115a且具有大於第一側壁角度之一第二側壁角度之一第二片段115b。

如在圖26之剖面視圖2600中展示，在複數個突部114上方及之間形成一或多個吸收增強層320。可藉由將一介電材料(例如，氧化矽、TEOS等)沈積至磊晶層406之背側406b上而形成一或多個吸收增強層320。於一或多個吸收增強層320上方形成複數個彩色濾光器326a至326b，且於複數個彩色濾光器326a至326b上方形成複數個微透鏡328。隨後可對一或多個吸收增強層320執行一平坦化製程(例如，一CMP製程)。

圖27繪示形成包括一吸收增強結構之一BSI-CIS之一替代方法2700之一些實施例之一流程圖。

在2702，提供一基板。圖20繪示對應於動作2702之一些實施例之一剖面視圖2000。

在2704，在一基板之一像素區內形成一影像感測元件。圖21繪示對應於動作2704之一些實施例之一剖面視圖2100。

在2706，沿著基板之前側形成用於電晶體裝置之一或多個電晶體閘極結構。圖22繪示對應於動作2706之一些實施例之一剖面視圖2200。

在2708，在沿著基板之前側配置之一介電結構內形成複數個導電互連層。圖22繪示對應於動作2708之一些實施例之一剖面視圖2200。

在2710，薄化基板。在一些實施例中，介電結構在薄化之前耦合至一載體基板。圖23繪示對應於動作2710之一些實施例之一剖面視圖2300。

在2712，在基板之一背側內上覆於影像感測元件之一位置處形成複數個凹槽及/或突部。在2714，在一些實施例中，可藉由於基板之背側上方形成一圖案化遮罩層而形成複數個凹槽及/或突部。在2716，可使用適當位置中之遮罩層執行一乾蝕刻製程以形成複數個中間突部。在2718，隨後在乾蝕刻製程完成之後執行一濕蝕刻製程以自複數個中間突部形成複數個突部。圖24至圖25B繪示對應於動作2712之一些實施例之剖面視圖。

在2720，在基板之背側上方形成一或多個吸收增強層。圖26繪示對應於動作2720之一些實施例之一剖面視圖2600。

在2722，在一或多個吸收增強層上方形成彩色濾光器及微透鏡。圖26繪示對應於動作2722之一些實施例之一剖面視圖2600。

儘管已參考背側影像感測器描述所揭示之吸收增強結構，但將瞭解，所揭示之吸收增強結構不限於此等影像感測器。例如，在各種實施例中，所揭示之吸收增強結構可用於背側影像感測器中或前側影像感測器中。

本發明實施例係關於一種形成改良一積體晶片影像感測器之一量子效率(QE)之一吸收增強結構之方法及一種相關聯設備。該方法使用一乾蝕刻製程及一濕蝕刻製程以減少由吸收增強結構之形成所導致之結晶缺陷。

在一些實施例中，本發明係關於一種形成用於一影像感測器積體晶片之一吸收增強結構之方法。該方法包括：在一基板之一第一側上方形成一圖案化遮罩層；及根據該圖案化遮罩層對該基板之該第一側執行一乾蝕刻製程以界定沿著該基板之該第一側配置之複數個中間突部。該方法進一步包括：對該複數個中間突部執行一濕蝕刻製程以形成複數個突部；及在該複數個突部上方及之間形成一或多個吸收增強層。

在其他實施例中，本發明係關於一種形成一影像感測器之方法。該方法包括：在一基板內形成一影像感測元件；及在該基板之一第一側上該影像感測元件上方之一位置處形成一圖案化遮罩層。該方法進一步包括根據該圖案化遮罩層對該基板之該第一側執行一乾蝕刻製程以界定複數個中間突部。該方法進一步包括對該複數個中間突部執行一濕蝕刻製程以形成複數個突部。該方法進一步包括：在該複數個突部上方形成一介電材料；及對該介電材料執行一平坦化製程。

在又其他實施例中，本發明係關於一種影像感測器積體晶片。該影像感測器積體晶片包括：一影像感測元件，其經配置於一基板內；及複數

個突部，其等沿著該基板之一第一側配置於該影像感測元件上方。該影像感測器積體晶片進一步包括配置於該複數個突部上方及之間之一或多個吸收增強層。該複數個突部分別具有一側壁，該側壁具有含有一第一側壁角度之一第一片段及上覆於該第一片段且含有大於該第一側壁角度之一第二側壁角度之一第二片段。該第一側壁角度及該第二側壁角度係相對於沿著該複數個突部之底部延伸之一平面量測之銳角。

前述內容概括若干實施例之特徵，使得熟習此項技術者可更好理解本發明之態樣。熟習此項技術者應瞭解，其等可容易地使用本發明作為設計或修改用於實行本文中介紹之實施例之相同目的及/或達成相同優勢之其他製程及結構之一基礎。熟習此項技術者亦應認識到，此等等效構造並未脫離本發明之精神及範疇，且其等可在不脫離本發明之精神及範疇之情況下在本文中作出各種改變、替代及更改。

#### 【符號說明】

100	影像感測器積體晶片
102	基板
102a	第一側
102b	第二側
103	像素區
103a	像素區
103b	像素區
103c	像素區
104	影像感測元件
106	隔離結構

108	電晶體裝置
110	介電結構
112	導電互連層
114	突部
115	側壁
115a	第一片段
115b	第二片段
116	凹槽
118	吸收增強層
120	吸收增強結構
200	剖面視圖
201a	入射輻射
201b	入射輻射
202	基板
203	平面
204	突部
205	側壁
205a	第一片段
205b	第二片段
206	凹槽
208	底表面
210	高度
212	寬度

- 216 脊
- 218 上表面
- 220 非零距離
- 222 吸收增強層
- 223 吸收增強結構
- 224 俯視圖
- 226 大小
- 228 三維視圖
- 300 背照式CMOS影像感測器(BSI-CIS)積體晶片
- 302 基板
- 302b 背側
- 302f 前側
- 304 電晶體閘極結構
- 304d 閘極介電層
- 304e 閘極電極
- 304s 側壁間隔件
- 305 第一區
- 306 光二極體
- 307 第二區
- 308 浮動擴散井
- 310 載體基板
- 312 淺溝槽隔離(STI)結構
- 314 背側深溝槽隔離(BDTI)結構

316	深井區
318	單元井區
320	吸收增強層
320a	抗反射塗層
320b	介電層
320u	實質上平坦表面
321	吸收增強結構
322	介電平坦化結構
322a	第一介電層
322b	第二介電層
322u	上表面
324	柵格結構
326a	彩色濾光器
326b	彩色濾光器
326c	彩色濾光器
328	微透鏡
400	剖面視圖
402	基板
402a	第一側
402b	第二側
404	基底基板
406	磊晶層
406b	背側

406f	前側
500	剖面視圖
502	圖案化遮罩層
504	開口
506	光罩
508	電磁輻射
600	剖面視圖
602	乾蝕刻劑
604	中間突部
604a	第一中間突部
604b	第二中間突部
605	側壁
605a	第一片段
605b	第二片段
606	底表面
608	損壞區
610	剖面視圖
612	濕蝕刻劑
700	剖面視圖
702	吸收增強層
702u	上表面
704	介電層
800	剖面視圖

900	方法
902	動作
904	動作
906	動作
908	動作
910	動作
912	動作
914	動作
916	動作
1000	剖面視圖
1100	剖面視圖
1200	剖面視圖
1202	剖面視圖
1300	剖面視圖
1400	剖面視圖
1402	支撐基板
1500	剖面視圖
1600	剖面視圖
1700	剖面視圖
1800	剖面視圖
1900	方法
1902	動作
1904	動作

1906	動作
1908	動作
1910	動作
1912	動作
1914	動作
1916	動作
1918	動作
1920	動作
1922	動作
1924	動作
1926	動作
2000	剖面視圖
2100	剖面視圖
2200	剖面視圖
2300	剖面視圖
2400	剖面視圖
2500	剖面視圖
2600	剖面視圖
2700	方法
2702	動作
2704	動作
2706	動作
2708	動作

2710	動作
2712	動作
2714	動作
2716	動作
2718	動作
2720	動作
2722	動作
$d_1$	第一深度
$d_2$	第二深度
$w$	寬度
$w_1$	第一寬度
$w_2$	第二寬度
$\alpha_1$	入射角
$\alpha_2$	入射角
$\theta_1$	第一側壁角度
$\theta_2$	第二側壁角度



I646599

## 【發明摘要】

申請日：

IPC分類：

## 【中文發明名稱】

形成用於影像感測器之吸收增強結構之方法

## 【英文發明名稱】

METHOD OF FORMING ABSORPTION ENHANCEMENT  
STRUCTURE FOR IMAGE SENSOR

## 【中文】

在一些實施例中，本發明係關於一種形成用於一體積晶片影像感測器之一吸收增強結構的方法，其減少由該吸收增強結構之該形成所導致的結晶缺陷。可藉由在一基板之一第一側上方形成一圖案化遮罩層來執行該方法。根據該圖案化遮罩層，對該基板之該第一側執行一乾蝕刻製程，以在一週期性圖案內界定沿著該基板之該第一側配置的複數個中間突部。對該複數個中間突部執行一濕蝕刻製程，以形成複數個突部。在該複數個突部上方及之間形成一或多個吸收增強層。該濕蝕刻製程移除該等中間突部中可不利地影響該吸收增強結構之效能之一損壞區。

## 【英文】

In some embodiments, the present disclosure relates to a method of forming an absorption enhancement structure for an integrated chip image sensor that reduces crystalline defects resulting from the formation of the absorption enhancement structure. The method may be performed by forming a patterned masking layer over a first side of a substrate. A dry etching process is performed on the first side of the substrate according to the patterned masking layer to define a plurality

of intermediate protrusions arranged along the first side of the substrate within a periodic pattern. A wet etching process is performed on the plurality of intermediate protrusions to form a plurality of protrusions. One or more absorption enhancement layers are formed over and between the plurality of protrusions. The wet etching process removes a damaged region of the intermediate protrusions that can negatively impact performance of the absorption enhancement structure.

【指定代表圖】

圖1

【代表圖之符號簡單說明】

100	影像感測器積體晶片
102	基板
102a	第一側
102b	第二側
103a	像素區
103b	像素區
104	影像感測元件
106	隔離結構
108	電晶體裝置
110	介電結構
112	導電互連層
114	突部
115	側壁

115a	第一片段
115b	第二片段
116	凹槽
118	吸收增強層
120	吸收增強結構
$\theta_1$	第一側壁角度
$\theta_2$	第二側壁角度

## 【發明申請專利範圍】

### 【第1項】

一種形成用於一影像感測器積體晶片之一吸收增強結構之方法，其包括：

在一基板之一第一側上方形成一圖案化遮罩層；

根據該圖案化遮罩層，對該基板之該第一側執行一乾蝕刻製程以界定沿著該基板之該第一側配置之複數個中間突部；

對該複數個中間突部執行一濕蝕刻製程，以形成複數個突部；及

在該複數個突部上方及之間，形成一或多個吸收增強層。

### 【第2項】

如請求項1之方法，

其中該濕蝕刻製程引起該複數個突部分別具有一側壁，該側壁包括具有含有一第一側壁角度之一線性表面之一第一片段；及

其中該第一側壁角度係相對於沿著該複數個突部之底部延伸之一平面量測之一第一銳角。

### 【第3項】

如請求項2之方法，

其中該濕蝕刻製程引起該側壁具有上覆於該第一片段，且具有大於該第一側壁角度之一第二側壁角度之一第二片段；且

其中該第二側壁角度係相對於沿著該複數個突部之底部延伸之該平面量測之一第二銳角。

### 【第4項】

如請求項1之方法，其中該乾蝕刻製程形成沿著該複數個中間突部之

外邊緣之具有結晶缺陷之一損壞區，且該濕蝕刻製程移除該損壞區。

**【第5項】**

如請求項1之方法，其中藉由將該複數個中間突部曝露至包括氫氧化四甲基銨(TMAH)之一濕蝕刻劑來執行該濕蝕刻製程。

**【第6項】**

如請求項1之方法，進一步包括：

在執行該乾蝕刻製程之後且在執行該濕蝕刻製程之前，移除該圖案化遮罩層。

**【第7項】**

如請求項1之方法，

其中該乾蝕刻製程經組態以形成一第一中間突部，其藉由經配置於其與一第二中間突部之間之一底表面來與該第二中間突部分離；且

其中該濕蝕刻製程減小延伸於由該第一中間突部形成之一第一突部與由該第二中間突部形成之一第二突部之間之該底表面之一寬度。

**【第8項】**

如請求項1之方法，

其中該乾蝕刻製程經組態以形成一第一中間突部，其藉由經配置於其與一第二中間突部之間之一水平底表面來與該第二中間突部分離；且

其中該濕蝕刻製程使該水平底表面改變為一彎曲底表面。

**【第9項】**

一種形成一影像感測器之方法，其包括：

在一基板內，形成一影像感測元件；

在該基板之一第一側上該影像感測元件上方之一位置處，形成一圖

案化遮罩層；

根據該圖案化遮罩層，對該基板之該第一側執行一乾蝕刻製程以界定複數個中間突部；

對該複數個中間突部執行一濕蝕刻製程以形成複數個突部；

在該複數個突部上方形成一介電材料；及

對該介電材料執行一平坦化製程。

### 【第10項】

一種影像感測器積體晶片，其包括：

一影像感測元件，其經配置於一基板內；

複數個突部，其等係沿著該基板之一第一側配置於該影像感測元件上方；

一或多個吸收增強層，其等係配置於該複數個突部上方及之間；

其中該複數個突部分別具有一側壁，該側壁具有含有一第一側壁角度之一第一片段，及上覆於該第一片段且含有大於該第一側壁角度之一第二側壁角度之一第二片段；且

其中該第一側壁角度及該第二側壁角度係相對於沿著該複數個突部之底部延伸之一平面量測的銳角。