

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 8 月 7 日(07.08.2014)



(10) 国際公開番号
WO 2014/119362 A1

- (51) 国際特許分類:
H03H 7/01 (2006.01)
- (21) 国際出願番号: PCT/JP2014/050494
- (22) 国際出願日: 2014 年 1 月 15 日(15.01.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-018772 2013 年 2 月 1 日(01.02.2013) JP
特願 2013-080953 2013 年 4 月 9 日(09.04.2013) JP
特願 2013-128826 2013 年 6 月 19 日(19.06.2013) JP
- (71) 出願人: 株式会社村田製作所 (MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 Kyoto (JP).
- (72) 発明者: 馬場貴博(BABA, Takahiro); 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社村田製作所内 Kyoto (JP). 吉永保子(YOSHINAGA, Yasuko); 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社村田製作所内 Kyoto (JP). 石野聡(ISHINO, Satoshi); 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社村田製作所内 Kyoto (JP).

府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社村田製作所内 Kyoto (JP). 佐々木純(SASAKI, Jun); 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社村田製作所内 Kyoto (JP). 加藤登(KATO, Noboru); 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社村田製作所内 Kyoto (JP). 用水邦明(YOSUI, Kuniaki); 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社村田製作所内 Kyoto (JP).

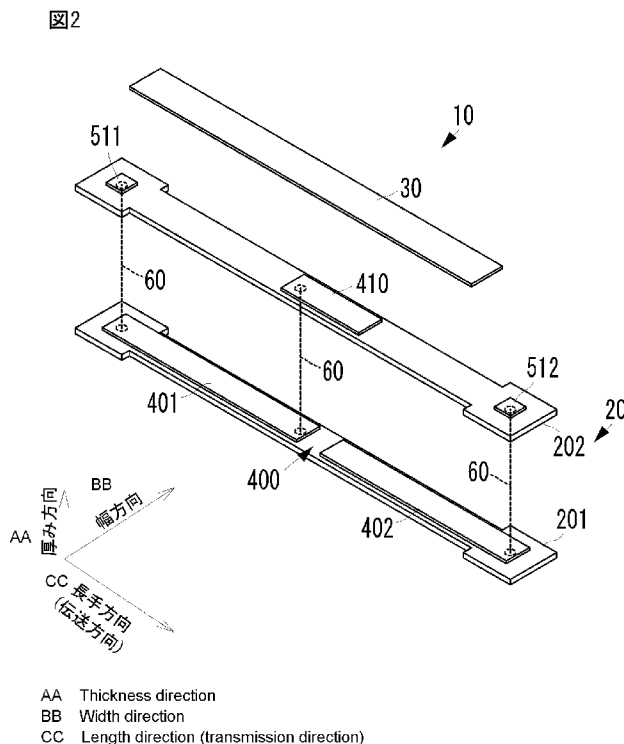
(74) 代理人: 特許業務法人 楓国際特許事務所 (KAEDE PATENT ATTORNEYS' OFFICE); 〒5400011 大阪府大阪市中央区農人橋 1 丁目 4 番 3 4 号 Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,

[続葉有]

(54) Title: FLAT CABLE-TYPE HIGH-FREQUENCY FILTER, FLAT CABLE-TYPE HIGH-FREQUENCY DIPLEXER, AND ELECTRONIC DEVICE

(54) 発明の名称: フラットケーブル型高周波フィルタ、フラットケーブル型高周波ダイプレクサ、および電子機器



(57) Abstract: This flat cable-type high-frequency filter (10) comprises a dielectric substrate (20) which extends in a direction in which a high-frequency signal is transmitted. The dielectric substrate (20) has a structure constructed by laminating dielectric layers (201, 202) together. Long conductor patterns (401, 402) are formed on a flat plate surface of dielectric layer (201) so as to face dielectric layer (202). The conductor patterns (401, 402) are formed as wide as possible relative to the dielectric substrate (20) in accordance with a desired inductance. A capacitive-coupling conductor pattern (410) is formed so as to face conductor pattern (402) with a predetermined area across dielectric layer (202). The capacitive-coupling conductor pattern (410) is connected to conductor pattern (401) by means of a connecting conductor (60).

(57) 要約: フラットケーブル型高周波フィルタ (10) は、高周波信号の伝送方向に伸長する誘電体基材 (20) を備える。誘電体基材 (20) は、誘電体層 (201, 202) を重ねた構造からなる。長尺状の導体パターン (401, 402) は、誘電体層 (201) の誘電体層 (202) 側の平板面に形成されている。導体パターン (401, 402) は、誘電体基材 (20) に対して、所望とするインダクタンスに応じて可能な限り幅広に形成されている。容量結合用導体パターン (410) は、誘電体層 (202) を挟んで、導体パターン (402) と所定面積で対向するように形成されている。容量結合用導体パターン (410) は、接続導体 (60) により導体パターン (401) に接続されている。

WO 2014/119362 A1



SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーロ
シア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI,

FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK,
MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),
OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM,
ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：

フラットケーブル型高周波フィルタ、フラットケーブル型高周波ダイプレクサ、および電子機器

技術分野

[0001] 本発明は、周波数選択機能を有し薄い平膜状からなるフラットケーブル型高周波フィルタ、フラットケーブル型高周波ダイプレクサ、および当該フラットケーブル型高周波フィルタまたはフラットケーブル型高周波ダイプレクサを備える電子機器に関する。

背景技術

[0002] 従来、携帯端末等の高周波信号を利用する電子機器では、不要な高周波信号や高調波信号から必要とする周波数帯域の高周波信号を選択するために、高周波フィルタを備えている。

[0003] 従来の高周波フィルタは、特許文献1に示すような構造からなる。特許文献1に記載の高周波フィルタは、誘電体層を複数層積層して焼結した実装型の積層体からなる。高周波フィルタを構成するインダクタおよびキャパシタは、当該積層体内に形成された導体パターンによって実現される。

[0004] このような実装型の積層体からなる高周波フィルタは、電子機器の小型化に伴って実装領域が制限される傾向にあり、これに伴い、高周波フィルタの小型化が要求されている。この場合、積層体内に形成されるインダクタおよびキャパシタとなる導体パターンも小型化、細線化する。

先行技術文献

特許文献

[0005] 特許文献1：特開2002-57543号公報

発明の概要

発明が解決しようとする課題

[0006] しかしながら、上述のように小型化された実装型の高周波フィルタでは、この小型化により、インダクタやキャパシタの素子特性が悪化する。例えば、インダクタでは、細線化によりESR（等価直列抵抗）が大きくなったり、キャパシタでは、高周波フィルタを構成するための複雑な配線パターンによりESL（等価直列インダクタンス）が大きくなる。これにより、高周波フィルタのQ値が劣化してしまい、損失が大きくなってしまう。

[0007] また、複数の実装基板の回路間に高周波フィルタを接続する場合、上述の従来の実装型の高周波フィルタでは、一方の実装基板上に高周波フィルタを実装して、他方の実装基板にフラットケーブルで接続するか、二つの実装基板間に別の中間実装基板を配置し、当該中間実装基板に高周波フィルタを実装する等して、それぞれの実装基板にフラットケーブルで接続する構造となる。

[0008] このような場合、各フラットケーブルでの伝送損失が発生してしまい、上述の高周波フィルタでの損失とともに、更なる伝送損失の増加を招いてしまう。

[0009] また、高周波フィルタを実現する実装型の積層体は、或程度以上の高さを必要とするため、実装基板の実装面上に、この積層体の高さに応じたスペースを必要とする。

[0010] したがって、本発明の目的は、低損失な伝送特性を有する省スペースな高周波フィルタを実現することにある。

課題を解決するための手段

[0011] この発明のフラットケーブル型高周波フィルタは、誘電体基材、複数の導体パターン、および容量結合用導体パターンを備える。誘電体基材は、高周波信号の伝送方向に伸長する平膜状からなる。複数の導体パターンは、誘電体基材に形成されており、該誘電体基材の伸長する方向の途中位置で導体パターンが分断されることにより構成される。容量結合用導体パターンは、複数の導体パターン間を容量結合する。そして、このフラットケーブル型高周波フィルタでは、複数の導体パターンによりインダクタを形成し、容量結合

用導体パターンによりキャパシタを形成している。

[0012] この構成では、平膜状の誘電体基材に形成された導体パターンによってインダクタとキャパシタの直列共振回路が構成され、このLC直列共振回路により高周波フィルタが実現される。

[0013] また、この発明のフラットケーブル型高周波フィルタでは、誘電体基材は、誘電正接が0.005以下であることが好ましい。

[0014] この構成では、LC共振回路すなわち高周波フィルタのQ値が向上する。これにより、さらに伝送特性に優れるフラットケーブル型高周波フィルタを実現できる。

[0015] また、この発明のフラットケーブル型高周波フィルタでは、誘電体基材は、液晶ポリマからなることが好ましい。

[0016] この構成では、上述のような優れた誘電正接を有しながら、可撓性に優れた薄型の誘電体基材を実現できる。

[0017] また、この発明の誘電体基材には、グランド電位に接続する導体パターンが形成されていないことが好ましい。

[0018] この構成では、導体パターンとグランドとの間の浮遊容量が発生しないので、フィルタ特性および伝送特性がさらに優れる。

[0019] また、この発明のフラットケーブル型高周波フィルタでは、キャパシタを形成していない複数の導体パターンの平膜面に対して所定距離をおいて対向する平膜状のシールド導体パターンを備えることが好ましい。

[0020] この構成では、インダクタの領域では、導体パターンの外部との電磁干渉を抑制でき、キャパシタの領域では、所望とするキャパシタンスを高精度に実現することができる。

[0021] また、この発明のフラットケーブル型高周波フィルタでは、シールド導体パターンは、導体パターンを挟み込むように導体パターンの両側に配置されていることが好ましい。

[0022] この構成では、外部干渉をさらに抑圧することができる。

[0023] また、この発明のフラットケーブル型高周波フィルタでは、誘電体基材の

伝送方向に沿った容量結合用導体パターンの形成領域と異なる位置が折り曲げ部であることが好ましい。

[0024] この構成では、フラットケーブル型高周波フィルタを折り曲げて配置する場合であっても、キャパシタの形成部が折り曲げられないので、キャパシタンスが変化せず、高周波フィルタの特性が変化しない。

[0025] また、この発明のフラットケーブル型高周波フィルタでは、容量結合用導体パターンは、複数の導体パターンの一方に対して誘電体基材を構成する誘電体層を挟んで対向するように配設される平板導体パターンと、該平板導体パターンに対向する前記一方の導体パターンの平板領域と、によって形成されてもよい。

[0026] また、この発明のフラットケーブル型高周波フィルタでは、容量結合用導体パターンは、複数の導体パターンに対して誘電体基材を構成する誘電体層を挟んで対向するように配設される平板導体パターンと、該平板導体パターンに対向する複数の導体パターンの平板領域と、によって形成されていてもよい。

[0027] また、この発明のフラットケーブル型高周波フィルタでは、複数の導体パターンは、誘電体基材を構成する誘電体層を挟むそれぞれ別の面に形成されており、容量結合用導体パターンは、複数の導体パターンが誘電体層を挟んで対向する領域によって構成されていてもよい。

[0028] これらの構成では、キャパシタの形成部の具体的な形状を示している。この構成では、誘電体層の平膜面に平行な対向面の面積と誘電体層の厚みによってキャパシタンスが設定される。これにより、比較的大きなキャパシタンスを実現できる。

[0029] また、この発明のフラットケーブル型高周波フィルタでは、容量結合用導体パターンに対向する導体パターンの伝送方向に直交する方向の幅と、容量結合用導体パターンに対向しない導体パターンの前記幅とは、略同じであることが好ましい。

[0030] この構成では、インダクタのESRをできる限り小さくすることができる

。これにより、高周波フィルタの特性を通過特性および伝送特性を更に向上させることができる。

[0031] また、この発明のフラットケーブル型高周波フィルタでは、導体パターンの幅は、誘電体基材の幅と略同じであることが好ましい。

[0032] この構成では、導体パターンの耐環境性を確保しながら、できる限りESRを低下させる。

[0033] また、この発明のフラットケーブル型高周波フィルタでは、容量結合用導体パターンは、複数の導体パターンの対向する端部に一体形成されており、伝送方向に沿った所定距離で対向する櫛歯状導体であってもよい。

[0034] この構成では、導体パターンが形成される層が一層でインダクタとキャパシタを備えるLC直列共振回路からなる高周波フィルタを実現することができる。これにより、フラットケーブル型高周波フィルタを、さらに薄型に形成することができる。

[0035] また、この発明のフラットケーブル型高周波フィルタでは、次の構成であってもよい。導体パターンは、互いの一方端が接続された第1部分導体パターンと第2部分導体パターンとから構成されている。第1部分導体パターンは、第2部分導体パターンよりも幅広で、伝送方向に沿って直線状である。第2部分導体パターンはループ状である。第1部分導体パターンによってキャパシタが構成され、第2部分導体パターンによってインダクタが構成される。

[0036] このような構成では、フラットケーブルによって所望の特性を有する高周波フィルタを実現することができる。

[0037] また、この発明のフラットケーブル型高周波フィルタでは、第1部分導体パターンおよび第2部分導体パターンは、誘電体基材を構成する複数層に形成されている。

[0038] この構成では、インダクタのESRを低下することでき、キャパシタのキャパシタンスをより大きくすることができる。

[0039] また、この発明のフラットケーブル型高周波ダイプレクサは、上述のフラ

ットケーブル型高周波フィルタの構成を有する帯域通過フィルタと、誘電体基材に形成された別の導体パターンによって構成された帯域阻止フィルタと、を備えることを特徴としている。

[0040] この構成では、優れた伝送特性のダイプレクサを薄型に形成することができる。

[0041] この発明の電子機器は、上述のいずれかに記載のフラットケーブル型高周波フィルタまたはフラットケーブル型高周波ダイプレクサと、複数の実装回路基板と、を備え、複数の実装回路基板は、フラットケーブル型高周波フィルタまたはフラットケーブル型高周波ダイプレクサによって接続されていることを特徴としている。

[0042] この構成では、複数の実装回路部材間に高周波フィルタまたは高周波ダイプレクサを接続する態様であっても、全体を小型化でき、高周波フィルタまたは高周波ダイプレクサとしての伝送特性を得ながら、複数の実装回路部材間での伝送損失を抑圧できる。

[0043] また、この発明の電子機器では、フラットケーブル型高周波フィルタまたはフラットケーブル型高周波ダイプレクサは、複数の実装回路基板のそれぞれに対して所定の空隙を置いて配置されている。

[0044] この構成では、各実装回路基板とフラットケーブル型高周波フィルタまたはフラットケーブル型高周波ダイプレクサとの間での電磁干渉を抑制することができる。

発明の効果

[0045] この発明によれば、省スペースな形状でありながら低損失な伝送特性を有する高周波フィルタを実現することができる。

図面の簡単な説明

[0046] [図1]本発明の第1の実施形態に係るフラットケーブル型高周波フィルタの外観斜視図である。

[図2]本発明の第1の実施形態に係るフラットケーブル型高周波フィルタの分解斜視図である。

[図3]本発明の第1の実施形態に係るフラットケーブル型高周波フィルタの分解平面図である。

[図4]本発明の第1の実施形態に係るフラットケーブル型高周波フィルタの分解側面図である。

[図5]本発明の第1の実施形態に係るフラットケーブル型高周波フィルタの等価回路およびフィルタ特性図である。

[図6]本発明の第1の実施形態に係る携帯電子機器の部品構成を示す側面断面図および平面断面図である。

[図7]フラットケーブル型高周波フィルタの湾曲部の形成方法を示す部分側面図である。

[図8]本発明の第2の実施形態に係るフラットケーブル型高周波フィルタの分解平面図である。

[図9]本発明の第3の実施形態に係るフラットケーブル型高周波フィルタの分解側面図である。

[図10]本発明の第4の実施形態に係るフラットケーブル型高周波フィルタの分解側面図である。

[図11]本発明の第5の実施形態に係るフラットケーブル型高周波フィルタの分解側面図である。

[図12]本発明の第6の実施形態に係るフラットケーブル型高周波フィルタの分解側面図である。

[図13]本発明の第7の実施形態に係るフラットケーブル型高周波フィルタの分解側面図である。

[図14]本発明の第7の実施形態に係るフラットケーブル型高周波フィルタの等価回路図である。

[図15]本発明の第8の実施形態に係るフラットケーブル型高周波フィルタの外観斜視図である。

[図16]本発明の第8の実施形態に係るフラットケーブル型高周波フィルタの分解斜視図である。

[図17]本発明の第8の実施形態に係るフラットケーブル型高周波フィルタの分解側面図である。

[図18]本発明の第8の実施形態に係るアンテナ接続部の構成を示すブロック図である。

[図19]本発明の第8の実施形態に係るアンテナ接続部の構成を示す側面図である。

[図20]本発明の第9の実施形態に係るフラットケーブル型高周波フィルタの分解斜視図である。

[図21]本発明の第9の実施形態に係るフラットケーブル型高周波フィルタの等価回路図である。

[図22]本発明の第9の実施形態に係るフラットケーブル型高周波フィルタの伝送特性を示すグラフである。

[図23]本発明の第10の実施形態に係るフラットケーブル型高周波フィルタの分解斜視図である。

[図24]本発明の第11の実施形態に係るフラットケーブル型高周波フィルタの分解斜視図である。

[図25]本発明の実施形態に係る通信機器モジュールのブロック図である。

[図26]本発明の実施形態に係る通信機器モジュールの概略構成を示す側面図である。

[図27]本発明の第12の実施形態に係るフラットケーブル型高周波ダイプレクサの分解斜視図である。

発明を実施するための形態

[0047] 本発明の第1の実施形態に係るフラットケーブル型高周波フィルタについて、図を参照して説明する。図1は、本発明の第1の実施形態に係るフラットケーブル型高周波フィルタの外観斜視図である。図2は、本発明の第1の実施形態に係るフラットケーブル型高周波フィルタの分解斜視図である。図3は、本発明の第1の実施形態に係るフラットケーブル型高周波フィルタの分解平面図である。図4は、本発明の第1の実施形態に係るフラットケーブ

ル型高周波フィルタの分解側面図である。

[0048] 図1に示すように、フラットケーブル型高周波フィルタ10（以下、特に必要でない限り、単に「高周波フィルタ10」と称する。）は、誘電体基材20、保護層30、外部接続用導体511, 512を備える。誘電体基材20の一方主面には、外部接続用導体511, 512が配設されている。また、この誘電体基材20の一方主面には、絶縁性を有する保護層30が配設されている。保護層30は、外部接続用導体511, 512が露出し、後述する容量結合用導体パターン410を覆うように配設されている。

[0049] 誘電体基材20は、高周波信号の伝送方向に沿って伸長する長尺状の平膜からなり、所定の厚みを有する。この伸長する方向を長手方向とし、当該長手方向および厚み方向に直交する方向を幅方向とする。

[0050] 図2、図3、図4に示すように、誘電体基材20は、平膜状（例えば、厚みが $25\mu\text{m}$ ～ $50\mu\text{m}$ ）の誘電体層201, 202が厚み方向に沿って重ねられた構造からなる。誘電体基材20（誘電体層201, 202）は、誘電正接（ $\tan\delta$ ）が低い誘電体を材料としている。より好ましくは、誘電体基材20（誘電体層201, 202）は、誘電正接が0.005未満の材料から形成されている。具体的には、液晶ポリマを材料とするとよい。

[0051] 誘電体層201の誘電体層202側の平板面には、導体パターン401, 402が形成されている。導体パターン401, 402は、導電性の高い材料からなり、例えば、銅（Cu）を材料としている。本実施形態では、厚みが $10\mu\text{m}$ ～ $20\mu\text{m}$ の銅箔を用いた。

[0052] 導体パターン401, 402は長尺状からなる。導体パターン401, 402の長手方向は、誘電体基材20の長手方向を一致する。導体パターン401は、誘電体層201の一方端付近から長手方向の途中まで伸長する形状である。導体パターン402は、誘電体層201の他方端付近から長手方向の途中まで伸長する形状である。導体パターン401, 402は、互いに接続されておらず、互いの対向する側の端部間にはギャップ400が形成されている。導体パターン401, 402の長さ（長手方向に沿った長さ）は、

高周波フィルタ１０のインダクタとして所望するインダクタンスを実現するように決定されている。

[0053] 導体パターン４０１，４０２の幅は、誘電体基材２０の幅にできる限り近い方が好ましい、言い換えれば、導体パターン４０１，４０２は誘電体基材２０に対して形成可能な範囲においてできる限り広い方が好ましいが、高周波フィルタ１０のインダクタとして所望するインダクタンスを実現するように、適宜設定すればよい。例えば、導体パターン４０１，４０２の幅は、誘電体基材２０の幅の８０％以上が好ましく、特に、９０％程度であるとよい。すなわち、導体パターン４０１，４０２の幅は、誘電体基材の幅２０と略同じであるとよい。この構成では、導体パターンの耐環境性を確保しながら、できる限りＥＳＲを低下させる。

[0054] 誘電体層２０２における誘電体層２０１と反対側の平板面には、容量結合用導体パターン４１０が形成されている。容量結合用導体パターン４１０も、導電性の高い材料からなり、例えば、銅（Ｃｕ）を材料としている。本実施形態では、厚みが１０μｍ～２０μｍの銅箔を用いた。容量結合用導体パターン４１０は、長方形状からなる。容量結合用導体パターン４１０は、ギャップ４００を挟んで対向する導体パターン４０１，４０２の端部付近の領域と、誘電体層２０２を介して対向している。この際、容量結合用導体パターン４１０と導体パターン４０２との対向面積は、高周波フィルタ１０のキャパシタとして所望するキャパシタンスを実現するように決定されている。

[0055] 容量結合用導体パターン４１０と導体パターン４０１は、誘電体層２０２を貫通する導電性ビアからなる接続導体６０が形成可能な面積で対向している。そして、容量結合用導体パターン４１０は、導体パターン４０１と、接続導体６０を介して接続されている。

[0056] 誘電体層２０２における誘電体層２０１と反対側の平板面の一方端には、外部接続用導体５１１が形成されている。外部接続用導体５１１は略方形状である。外部接続用導体５１１は、導電性の高い材料からなり、例えば、銅（Ｃｕ）を材料としている。本実施形態では、厚みが１０μｍ～２０μｍの

銅箔を用いた。外部接続用導体 5 1 1 は、誘電体層 2 0 2 を貫通する接続導体 6 0 を介して、導体パターン 4 0 1 における導体パターン 4 0 2 と反対側の端部付近に接続している。

[0057] 誘電体層 2 0 2 における誘電体層 2 0 1 と反対側の平板面の方端には、外部接続用導体 5 1 2 が形成されている。外部接続用導体 5 1 2 は略方形状である。外部接続用導体 5 1 2 は、導電性の高い材料からなり、例えば、銅 (Cu) を材料としている。外部接続用導体 5 1 2 は、誘電体層 2 0 2 を貫通する接続導体 6 0 を介して、導体パターン 4 0 2 における導体パターン 4 0 1 と反対側の端部付近に接続している。

[0058] このような構成とすることで、外部接続用導体 5 1 1 から入力された高周波信号は、導体パターン 4 0 1 を介して容量結合用導体パターン 4 1 0 に伝送される。伝送された高周波信号は、容量結合用導体パターン 4 1 0 と導体パターン 4 0 2 の容量結合により、導体パターン 4 0 2 に伝送され、外部接続用導体 5 1 2 から出力される。

[0059] さらに、このような構成では、導体パターン 4 0 1 および導体パターン 4 0 2 がインダクタとして機能し、容量結合用導体パターン 4 1 0 と導体パターン 4 0 2 とが誘電体層 2 0 2 を介して対向する部分がキャパシタとして機能する。図 5 (A) は本発明の第 1 の実施形態に係るフラットケーブル型高周波フィルタの等価回路図である。図 5 (A) に示すように、上述の構成とすることで、外部接続用導体 5 1 1, 5 1 2 間に、インダクタ、キャパシタ、インダクタの順で直列接続された LC 直列共振回路が実現される。この際、上述のように、導体パターン 4 0 1, 4 0 2 の形状および、容量結合用導体パターン 4 1 0 の形状を適宜設定することで、各インダクタのインダクタンスおよびキャパシタのキャパシタンスを所望値に決定できる。これにより、所定の周波数帯域を通過帯域とし、当該周波数帯域外を減衰帯域とするフィルタを実現することができる。

[0060] さらに、本実施形態の構成を用いることで、インダクタとして機能する導体パターン 4 0 1, 4 0 2 を、従来の実装型積層体に形成するインダクタの

導体パターンよりも幅広に形成することができるので、インダクタの等価直列抵抗 ESR を低減することができる。これにより、高周波フィルタの Q 値を向上させ、伝送損失を抑圧することができる。

[0061] また、同時に、容量結合用導体パターン 410 と導体パターン 402 の対向面積を広くすることができ、フラットケーブル型高周波フィルタ 10 の外形形状の範囲内で、大きなキャパシタンスを実現できる。これにより、高周波フィルタとして必要なキャパシタンスの実現範囲を広くすることができる。これにより、所望とする高周波フィルタの特性を実現しやすくなる。

[0062] さらに、本実施形態の構成を用いることで、従来の実装型積層体のようなインダクタとキャパシタとを接続する引き回し導体を必要としない。したがって、キャパシタに接続する不要なインダクタンス成分が生じず、高周波フィルタの Q 値をさらに向上させ、伝送損失をさらに抑圧することができる。

[0063] さらに、本実施形態に示すように、誘電正接 ($\tan \delta$) の極小さい材質（具体的には、例えば $\tan \delta \leq 0.005$ の材質）を誘電体基材に利用することで、高周波フィルタの Q 値をさらに向上させ、伝送損失をさらに抑圧することができる。特に、誘電体基材を液晶ポリマとすることで、上述の特性を得ながら、高い可撓性を有する高周波フィルタを実現することができる。

[0064] さらに、本実施形態の構成では、グランド導体を用いていない。このような構成とすることで、導体パターン 401、402、容量結合用導体パターン 410 がグランドと結合することを防止できる。これにより、浮遊容量が発生せず、所望とする Q 値を実現でき、より高精度で優れたフィルタ特性の高周波フィルタを実現することができる。

[0065] 図 5 (B) は、本発明の第 1 の実施形態に係るフラットケーブル型高周波フィルタのフィルタ特性図である。なお、図 5 (B) は S_{11} 、 S_{21} のシミュレーション結果であり、 $Wi-Fi$ に利用されることを想定して、2.4 GHz 付近から 5.0 GHz 付近の周波数帯域を通過帯域とし、それよりも低い周波数帯（例えば 700 MHz 帯）は阻止帯域内とするように、導体

パターン４０１，４０２、容量結合用導体パターン４１０を構成した場合を示す。

[0066] 図５（Ｂ）に示すように、本実施形態の構成とすることで、所望とする２．４ＧＨｚ付近から５．０ＧＨｚ付近の周波数帯域の高周波信号を低損失で通過させ、当該通過帯域外の高周波信号を減衰させることができる。特に、通過帯域よりも低周波数帯域の高周波信号を大幅に減衰させることができる。

[0067] 以上のように、本実施形態の構成を用いることで、伝送損失が低く、優れたフィルタ特性を有する高周波フィルタを、薄型で且つ省スペースに実現することができる。

[0068] なお、本実施形態では、容量結合用導体パターン４１０の幅ＷＣと導体パターン４０１，４０２の幅ＷＬは同じである。しかしながら、略同じであればよい。このような構成では、インダクタとして機能する導体パターン４０１，４０２の幅を広く設定でき、インダクタのＥＳＲを低くすることができ、高周波フィルタのＱ値を高くすることができる。容量結合用導体パターン４１０の幅ＷＣと導体パターン４０１，４０２の幅ＷＬの比は、例えば、 $1.0 \geq W_L / W_C \geq 0.8$ であることが好ましい。

[0069] 上述の構造からなるフラットケーブル型高周波フィルタ１０は、次に示す携帯型の電子機器に用いることができる。図６（Ａ）は本発明の第１の実施形態に係る携帯電子機器の部品構成を示す側面断面図であり、図６（Ｂ）は当該携帯電子機器の部品構成を説明する平面断面図である。

[0070] 電子機器１は、薄型の機器筐体２を備える。機器筐体２内には、回路要素である実装回路基板３Ａ，３Ｂ（本発明の「実装回路部材」に相当する。）が配置されている。実装回路基板３Ａ，３Ｂの表面には、複数のＩＣチップ５および実装部品６が実装されている。実装回路基板３Ａ，３Ｂは、機器筐体２を平面視して隣り合うように、機器筐体２に設置されている。実装回路基板３Ｂは、実装回路基板３Ａよりも厚く形成されている。例えば、実装回路基板３Ｂは、内装回路が多機能に形成されており、実装回路基板３Ａは内

装回路が比較的簡素な場合等に、このような厚みの関係となる。

- [0071] 機器筐体 2 はできる限り薄型に形成されているので、機器筐体 2 の厚み方向においては、実装回路基板 3 B と機器筐体 2 との間隔が極狭い。したがって、実装回路基板 3 A, 3 B を接続するために、同軸ケーブルを配置することができない。
- [0072] しかしながら、本実施形態に示したフラットケーブル型高周波フィルタ 10 を、当該フラットケーブル型高周波フィルタ 10 の厚み方向と、機器筐体 2 の厚み方向とが一致するように配置することで、実装回路基板 3 A, 3 B と機器筐体 2 との間に、フラットケーブル型高周波フィルタ 10 を通すことができる。
- [0073] さらに、実装回路基板 3 A と実装回路基板 3 B とを接続する伝送経路に高周波フィルタを挿入する必要がある場合、本実施形態のフラットケーブル型高周波フィルタ 10 を用いることで、伝送線路であるフラットケーブルと高周波フィルタとを別途用意する場合よりも、省スペース化することができる。また、高周波フィルタを積層体の実装部品で実現するよりも、薄型に形成することができる。
- [0074] また、実装回路基板 3 A, 3 B の厚みが異なるような場合であっても、本実施形態のフラットケーブル型高周波フィルタ 10 は可撓性を有するので、フラットケーブル型高周波フィルタ 10 を湾曲もしくは屈曲させて配置することで、フラットケーブル型高周波フィルタを機器筐体 2 内に効率的に配置することができる。これにより、フラットケーブル型高周波フィルタの配置スペースを省スペース化できる。
- [0075] この際、湾曲位置は、キャパシタの形成領域、すなわち容量結合用導体パターン 410 の形成領域を除く位置とする。これにより、湾曲によるキャパシタンスの変化を防止でき、所望のフィルタ特性を実現することができる。
- [0076] さらに、この際、可撓性を有する誘電体基材 20 の誘電体層 201, 202 の厚みと、所定の剛性を有する導体パターン 401, 402 および容量結合用導体パターン 420 の厚みを適宜設定することで、湾曲した形状を保持

することができる。具体的には、例えば、誘電体層の厚みを $25\ \mu\text{m} \sim 50\ \mu\text{m}$ とし、導体パターンおよび容量結合用導体パターンの厚みを誘電体層の半分程度とするとよい。

[0077] このような構成とすることで、図6に示すように、フラットケーブル型高周波フィルタ10を実装回路基板3A、3Bから離間して（接触させることなく）、配置することができる。これにより、フラットケーブル型高周波フィルタ10と実装回路基板3A、3Bとの電磁干渉を抑制することができ、実装回路基板3A、3B間の伝送特性および高周波フィルタ特性を向上させることができる。特に、 $100\ \mu\text{m}$ 以上離間すれば、十分な電磁干渉の抑制効果を得ることができる。

[0078] このような湾曲した形状は、図7に示すような製法で形成することができる。図7は、フラットケーブル型高周波フィルタの湾曲部の形成方法を示す部分側面図である。図7（A）はフラットケーブル型高周波フィルタと湾曲形成治具とを示す図であり、図7（B）は湾曲形成後のフラットケーブル型高周波フィルタを示す図である。

[0079] 図7（A）に示すように、フラットケーブル型高周波フィルタ10は、厚み方向に沿った段差911を有する第1治具901と、厚み方向に沿った段差912を有する第2治具902とによって挟み込まれる。この際、段差911、912がフラットケーブル型高周波フィルタ10を両面から当接した状態で挟み込んで噛み合うように、第1治具901および第2治具902がフラットケーブル型高周波フィルタ10を挟み込み、必要に応じて熱を加える。これにより、フラットケーブル型高周波フィルタ10を、長手方向の所定位置で湾曲させることができる。

[0080] この際、段差911、912のエッジ部には面取り処理がされており、断面視してR面取りされた形状となっている。このような構成とすることで、フラットケーブル型高周波フィルタ10を傷つけることなく、湾曲部Be10を形成することができる。

[0081] 次に、第2の実施形態に係るフラットケーブル型高周波フィルタについて

、図を参照して説明する。図8は、本発明の第2の実施形態に係るフラットケーブル型高周波フィルタの分解平面図である。本実施形態のフラットケーブル型高周波フィルタ10Aは、容量結合用導体パターン410Wの形状のみが、第1の実施形態に係るフラットケーブル型高周波フィルタ10と異なる。したがって、異なる箇所のみを具体的に説明する。

[0082] フラットケーブル型高周波フィルタ10Aの容量結合用導体パターン410Wの幅WCAは、導体パターン401、402の幅WLよりも広い。このような構成であっても、LC直列共振回路を実現でき、第1の実施形態と同様の作用効果を得ることができる。なお、容量結合用導体パターン410Wの幅WCと導体パターン401、402の幅WLの比は、例えば、 $1.0 \geq WL/WC \geq 0.8$ とすることが好ましい。

[0083] さらに、本実施形態の構成を用いることで、誘電体層201、202を積層する際に、幅方向に誘電体層201、202の位置関係がずれても、幅の差分の範囲で、対向面積が変化しない。したがって、所望とするキャパシタンスを実現するフラットケーブル型高周波フィルタ10Aを、より容易に製造することができる。また、製品間での特性ばらつきを小さくすることができる。

[0084] 次に、第3の実施形態に係るフラットケーブル型高周波フィルタについて、図を参照して説明する。図9は、本発明の第3の実施形態に係るフラットケーブル型高周波フィルタの分解側面図である。本実施形態のフラットケーブル型高周波フィルタ10Bは、容量結合用導体パターン410Bの形状、および、容量結合用導体パターン410Bと導体パターン401の関係が、第1の実施形態に係るフラットケーブル型高周波フィルタ10と異なる。したがって、異なる箇所のみを具体的に説明する。

[0085] 容量結合用導体パターン410Bは、導体パターン401と所定面積で対向するように形成されている。そして、導体パターン401と容量結合用導体パターン410Bとは、接続導体60によって接続されていない。言い換えれば、導体パターン401と容量結合用導体パターン410Bとは、誘電

体層 202 を挟んで単に対向している。

[0086] このような構成とすることで、インダクタ、キャパシタ、キャパシタ、インダクタの順で直列接続された LC 直列共振回路を実現できる。したがって、容量結合用導体パターン 410B と、導体パターン 401, 402 との対向面積を適宜設定することで、所望とするキャパシタンスを実現できる。これにより、第 1 の実施形態と同様の作用効果を得ることができる。

[0087] さらに、本実施形態の構成を用いることで、長手方向に沿った誘電体層 201, 202 の積層位置がずれても、容量結合用導体パターン 410B と導体パターン 401 との対向面積が増加すれば容量結合用導体パターン 410B と導体パターン 402 との対向面積が減少し、容量結合用導体パターン 410B と導体パターン 401 との対向面積が減少すれば容量結合用導体パターン 410B と導体パターン 402 との対向面積が増加する。これにより、積層位置ずれによるキャパシタンスの変化を抑制することができる。これにより、所望とするキャパシタンスを実現するフラットケーブル型高周波フィルタ 10B を、より確実に製造することができる。また、製品間での特性ばらつきを小さくすることができる。

[0088] 次に、第 4 の実施形態に係るフラットケーブル型高周波フィルタについて、図を参照して説明する。図 10 は、本発明の第 4 の実施形態に係るフラットケーブル型高周波フィルタの分解側面図である。本実施形態のフラットケーブル型高周波フィルタ 10C は、導体パターン 401C の形状が、第 1 の実施形態に係るフラットケーブル型高周波フィルタ 10 と異なる。したがって、異なる箇所のみを具体的に説明する。

[0089] 導体パターン 401C は、誘電体層 202 の誘電体層 201 と反対側の面に形成されている。導体パターン 401C の長手方向の一方端は、外部接続用導体 511 に接続されている。導体パターン 401C の他方端付近の所定領域は、導体パターン 402 と所定面積で対向している。

[0090] このような構成であっても、上述の第 1 の実施形態と同様の作用効果を得ることができる。さらに、本実施形態の構成では、導体パターン 401C が

同一平面で外部接続用導体 5 1 1 に接続されているので、接続導体の形成数を減らすことができる。これにより、フラットケーブル型高周波フィルタ 1 0 C の構造を、より単純化でき、信頼性を高めることができる。

[0091] 次に、第 5 の実施形態に係るフラットケーブル型高周波フィルタについて、図を参照して説明する。図 1 1 は、本発明の第 5 の実施形態に係るフラットケーブル型高周波フィルタの分解側面図である。

[0092] 本実施形態のフラットケーブル型高周波フィルタ 1 0 D は、第 1 の実施形態に係るフラットケーブル型高周波フィルタ 1 0 と同じ材質からなるが、誘電体基材および導体パターンの構成が異なる。したがって、異なる箇所のみを具体的に説明する。

[0093] 誘電体基材 2 0 D は、単層の誘電体からなる。誘電体基材 2 0 D の一方の平板面には、導体パターン 4 0 1 D、4 0 2 D が形成されている。導体パターン 4 0 1 D、4 0 2 D は、誘電体基材 2 0 D の長手方向に並んで形成されている。

[0094] 誘電体基材 2 0 D の長手方向の一方端には外部接続用導体 5 1 1 が形成されており、誘電体基材 2 0 D の長手方向の他方端には外部接続用導体 5 1 2 が形成されている。導体パターン 4 0 1 D は、外部接続用導体 5 1 1 に接続されており、導体パターン 4 0 2 D は、外部接続用導体 5 1 2 に接続されている。

[0095] 導体パターン 4 0 1 D の導体パターン 4 0 2 D と近接する端部（外部接続用導体 5 1 1 と反対側の端部）付近には、橢歯状の容量結合用導体パターン 4 1 1 D が形成されている。導体パターン 4 0 2 D の導体パターン 4 0 1 D と近接する端部（外部接続用導体 5 1 2 と反対側の端部）付近には、橢歯状の容量結合用導体パターン 4 1 2 D が形成されている。

[0096] 容量結合用導体パターン 4 1 1 D、4 1 2 D は、長手方向に沿って伸長する互いの導体指が幅方向に所定間隔を空けた状態で長手方向に沿って所定長に亘って対向するように、配置されている。このような構成により、単層の誘電体基材 2 0 D の平板面上において、キャパシタを構成することができる。

。

[0097] このような構成であっても、上述の第1の実施形態と同様の作用効果を得ることができる。さらに、本実施形態の構成では、単層の誘電体基材20Dを用いるので、フラットケーブル型高周波フィルタ10Dの構造を、より単純化、薄型化でき、信頼性を高めることができる。

[0098] 次に、第6の実施形態に係るフラットケーブル型高周波フィルタについて、図を参照して説明する。図12は、本発明の第6の実施形態に係るフラットケーブル型高周波フィルタの分解側面図である。

[0099] 本実施形態のフラットケーブル型高周波フィルタ10Eは、第3の実施形態に係るフラットケーブル型高周波フィルタ10Cに対して、さらにシールド導体711、712、721、722を追加した構成からなる。したがって、第3の実施形態に係るフラットケーブル型高周波フィルタ10Cと異なる箇所のみを具体的に説明する。

[0100] 誘電体基材20Eは、誘電体層201、202、211、212を積層してなる。誘電体層201、202を挟んで誘電体層211、212が配置されている。誘電体層211は、誘電体層201に当接し、誘電体層212は、誘電体層202に当接している。

[0101] 誘電体層201の誘電体層202側の平板面には、導体パターン402E、容量結合用導体パターン412Eが形成されている。誘電体層202の誘電体層212側の平板面には、導体パターン401E、容量結合用導体パターン411Eが形成されている。

[0102] 容量結合用導体パターン411E、412Eは、誘電体層202を挟んで対向している。

[0103] 誘電体層212の誘電体層202と反対側の平板面には、シールド導体711、712、外部接続用導体511、512が形成されている。外部接続用導体511は、接続導体60により導体パターン401Eに接続されている。外部接続用導体512は、接続導体60により導体パターン402Eに接続されている。

- [0104] 誘電体層 2 1 1 の誘電体層 2 0 1 と反対側の平板面には、シールド導体 7 2 1, 7 2 2 が形成されている。
- [0105] シールド導体 7 1 1, 7 2 1 は、厚み方向に見て、導体パターン 4 0 1 E と重なり、容量結合用導体パターン 4 1 1 E, 4 1 2 E と重ならないように、配置されている。シールド導体 7 1 2, 7 2 2 は、厚み方向に見て、導体パターン 4 0 2 E と重なり、容量結合用導体パターン 4 1 1 E, 4 1 2 E と重ならないように、配置されている。
- [0106] このような構成とすることで、導体パターン 4 0 1 E, 4 0 2 E が外部回路と電磁干渉することを防止できる。さらに、容量結合用導体パターン 4 1 1 E, 4 1 2 E によるキャパシタのキャパシタンスがシールド導体 7 1 1, 7 1 2, 7 2 1, 7 2 2 によって変化することを抑制できる。これにより、さらに、伝送特性、フィルタ特性に優れたフラットケーブル型高周波フィルタを実現できる。
- [0107] なお、シールド導体は、上述の四カ所の少なくとも一カ所に形成されていれば、少なくとも、本実施形態に特有の作用効果を得ることができる。
- [0108] また、シールド導体は、図 1 2 に示すようにベタ導体であってもよく、メッシュ状導体であってもよい。
- [0109] 次に、第 7 の実施形態に係るフラットケーブル型高周波フィルタについて、図を参照して説明する。図 1 3 は、本発明の第 7 の実施形態に係るフラットケーブル型高周波フィルタの分解側面図である。
- [0110] 本実施形態のフラットケーブル型高周波フィルタ 1 0 F は、導体パターンの構成が、第 1 の実施形態に係るフラットケーブル型高周波フィルタ 1 0 と異なる。したがって、異なる箇所のみを具体的に説明する。
- [0111] 誘電体層 2 0 1 の誘電体層 2 0 2 側の平板面には、容量結合用導体パターン 4 1 0 F, 4 1 1 F が形成されている。誘電体層 2 0 2 の誘電体層 2 0 1 側とは反対側の平板面には、導体パターン 4 0 1 F, 4 0 2 F, 4 0 3 F が形成されている。導体パターン 4 0 1 F, 4 0 2 F, 4 0 3 F は、誘電体層 2 0 2 の長手方向に並んで形成されている。

- [0112] 導体パターン401Fの一方端は、外部接続用導体511に接続されている。導体パターン401Fの他方端は、接続導体60により容量結合用導体パターン410Fに接続されている。
- [0113] 導体パターン403Fの一方端は外部接続用導体512に接続されている。導体パターン403Fの他方端は、接続導体60により容量結合用導体パターン411Fに接続されている。
- [0114] 導体パターン402Fの一方端付近の所定領域は、容量結合用導体パターン410Fと所定面積で対向している。導体パターン402Fの他方端付近の所定領域は、容量結合用導体パターン411Fと所定面積で対向している。
- [0115] このような構成では、導体パターン402Fがインダクタとして機能する。容量結合用導体パターン410F、411Fと導体パターン402Fとが誘電体層202を介して対向する部分がキャパシタとして機能する。図14は本発明の第7の実施形態に係るフラットケーブル型高周波フィルタの等価回路図である。図14に示すように、上述の構成とすることで、外部接続用導体511、512間に、キャパシタ、インダクタ、キャパシタの順で直列接続されたLC直列共振回路が実現される。この際、上述のように、導体パターン402Fの形状および、容量結合用導体パターン410F、411Fの形状を適宜設定することで、インダクタのインダクタンスおよび各キャパシタのキャパシタンスを所望値に決定できる。これにより、所定の周波数帯域を通過帯域とし、当該周波数帯域外を減衰帯域とするバンドパスフィルタを実現することができる。
- [0116] また、フラットケーブル型高周波フィルタ10Fは可撓性を有するので、フラットケーブル型高周波フィルタ10Fを湾曲もしくは屈曲させて配置することができる。この際、湾曲位置は、キャパシタの形成領域、すなわち容量結合用導体パターン410F、411Fの形成領域を除く位置とする。これにより、湾曲によるキャパシタンスの変化を防止でき、所望のフィルタ特性を実現することができる。

[0117] 次に、第8の実施形態に係るフラットケーブル型高周波フィルタについて、図を参照して説明する。図15は、本発明の第8の実施形態に係るフラットケーブル型高周波フィルタの外観斜視図である。図16は、本発明の第8の実施形態に係るフラットケーブル型高周波フィルタの分解斜視図である。図17は、本発明の第8の実施形態に係るフラットケーブル型高周波フィルタの分解側面図である。

[0118] 本実施形態のフラットケーブル型高周波フィルタ10Gは、外部接続用導体512Gの位置が、第3の実施形態に係るフラットケーブル型高周波フィルタ10Cと異なる。したがって、第3の実施形態に係るフラットケーブル型高周波フィルタ10Cと異なる箇所のみを具体的に説明する。

[0119] 誘電体基材20は、誘電体層201、202、211を積層してなる。誘電体層201を挟んで誘電体層202、211が配置されている。誘電体層211は誘電体層201に当接している。

[0120] 誘電体層211の誘電体層201側とは反対側の平板面には、外部接続用導体512Gが形成されている。外部接続用導体512Gは、接続導体60により導体パターン402に接続されている。

[0121] 誘電体基材20を挟んで保護層301、302が配設されている。保護層301は、外部接続用導体512Gが露出するように配設されている。保護層302は、外部接続用導体511が露出し、導体パターン401Cを覆うように配設されている。

[0122] コネクタ611は、フラットケーブル型高周波フィルタ10Gの一方の主面に形成され、外部接続用導体511に接続されている。コネクタ612は、フラットケーブル型高周波フィルタ10Gの他方の主面に形成され、外部接続用導体512Gに接続されている。

[0123] 導体パターン401Cと導体パターン402とが対向している領域、すなわち、キャパシタの形成領域は、コネクタ612の近傍に形成されている。

[0124] 上述の構造からなるフラットケーブル型高周波フィルタ10Gは、例えば、次に示すアンテナ接続部に用いることができる。図18は、本発明の第8

の実施形態に係るアンテナ接続部の構成を示すブロック図である。図 19 は、本発明の第 8 の実施形態に係るアンテナ接続部の構成を示す側面図である。

[0125] 図 18 (A) に示すように、アンテナ 52 と給電回路 51 との間に、フラットケーブル型高周波フィルタ 10G が接続されている。アンテナ 52 とフラットケーブル型高周波フィルタ 10G との接続点は、グラウンドに接続されている。

[0126] なお、アンテナ接続部は図 18 (B) に示す構成でもよい。図 18 (B) では、アンテナ 52 とグラウンドとの間に、フラットケーブル型高周波フィルタ 10G が接続されている。給電回路 51 は、アンテナ 52 とフラットケーブル型高周波フィルタ 10G と接続点に接続されている。

[0127] 図 19 に示すように、給電回路 51 は、実装基板 3、IC チップ 5 および実装部品 6 を備える。実装基板 3 の表面には、複数の IC チップ 5 および実装部品 6 が実装されている。アンテナ 52 は、実装基板 3 から離れた位置に配置されている。

[0128] フラットケーブル型高周波フィルタ 10G のコネクタ 611 はアンテナ 52 に接続され、コネクタ 612 は給電回路 51 に接続されている。すなわち、フラットケーブル型高周波フィルタ 10G に係るキャパシタの形成領域は、アンテナ 52 から離れた位置に配置されている。

[0129] アンテナ 52 の配置位置がキャパシタの形成領域の近傍である場合、Q 値が悪くなるおそれがあるところ、この構成では、キャパシタの形成領域がアンテナ 52 から一定距離離れるため、アンテナ特性の劣化を抑制することができる。また、フラットケーブル型高周波フィルタ 10G のうち、キャパシタの形成領域よりアンテナ 52 側の部分は、線状導体であるので、この部分をアンテナの一部として機能させることができる。

[0130] さらに、上述のように、フラットケーブル型高周波フィルタ 10G の湾曲位置は、キャパシタの形成領域を除く位置とする。これにより、湾曲によるキャパシタンスの変化を防止でき、所望のフィルタ特性を実現することがで

きる。また、この湾曲位置をキャパシタの形成領域にできる限り近づければ、アンテナと兼用する部分を長くできる。また、この湾曲位置を調整することで、アンテナのインピーダンスを調整できる。

[0131] さらに、コネクタ 6 1 1 はフラットケーブル型高周波フィルタ 1 0 G の一方の主面に形成されている。コネクタ 6 1 2 は、コネクタ 6 1 1 が形成された主面と反対側の主面に形成されている。これにより、コネクタを接続するだけのためにフラットケーブル型高周波フィルタ 1 0 G を折り返す必要がない。このため、アンテナ 5 2 と実装基板 3 との間隔が極狭くても、アンテナ 5 2 と実装基板 3 との間に、フラットケーブル型高周波フィルタ 1 0 G を通すことができる。

[0132] さらに、ＩＣチップ 5 または実装部品 6 の上にアンテナ 5 2 が配置されるような場合であっても、フラットケーブル型高周波フィルタ 1 0 G を湾曲もしくは屈曲させることで、アンテナ 5 2 と実装基板 3 との間にフラットケーブル型高周波フィルタ 1 0 G を配置することができる。

[0133] 次に、本発明の第 9 の実施形態に係るフラットケーブル型高周波フィルタについて、図を参照して説明する。図 2 0 は、本発明の第 9 の実施形態に係るフラットケーブル型高周波フィルタの分解斜視図である。なお、図 2 0 では、保護層およびコネクタの図示を省略している。

[0134] 本実施形態のフラットケーブル型高周波フィルタ 1 0 H は、第 1 の実施形態に係るフラットケーブル型高周波フィルタ 1 0 と同様に、誘電体基材 2 0 H の一方の主面側で外部回路に接続する構成を備える。また、本実施形態のフラットケーブル型高周波フィルタ 1 0 H の各構成要素は、上述の各実施形態に示したフラットケーブル型高周波フィルタの各構成要素と同じである。したがって、本実施形態に特徴な箇所のみを具体的に説明する。

[0135] フラットケーブル型高周波フィルタ 1 0 H は、平板状の誘電体基材 2 0 H を備える。誘電体基材 2 0 H は、誘電体層 2 0 1 H, 2 0 2 H, 2 0 3 H, 2 0 4 H が順に積層されてなる。

[0136] 誘電体層 2 0 1 H における誘電体層 2 0 2 H 側と反対側の主面（誘電体基

材 20H の一方主面) には、導体パターン 401H1, 403H1 が形成されている。導体パターン 401H1 は、第 1 部分導体パターン 401H11 と第 2 部分導体パターン 401H12 とを備える。

[0137] 第 1 部分導体パターン 401H11 と導体パターン 403H1 は、誘電体層 201H の長手方向に沿って間隔を空けて配置されている。第 1 部分導体パターン 401H11 と導体パターン 403H1 は、略同じ幅であり、第 2 部分導体パターン 401H12 よりも幅広に形成されている。機能的に示せば、後述するキャパシタの形成に必要な幅で形成されている。

[0138] 第 2 部分導体パターン 401H12 は、誘電体層 201H の幅方向に沿って、第 1 部分導体パターン 401H11 に隣接して配置されている。第 2 部分導体パターン 401H12 は、ループ状の導体パターンである。ループ状の導体パターンとは、環状の一部を切断した形状である。

[0139] 第 1 部分導体パターン 401H11 における誘電体層 201H の一方端側端部と、第 2 部分導体パターン 401H12 の一方端 (外周側端部) は、誘電体層 201H の一方端付近で接続されている。これら第 1 部分導体パターン 401H11 と第 2 部分導体パターン 401H12 は、誘電体層 201H の一方端付近に形成された引き出し導体パターン 441 に接続されている。

[0140] 導体パターン 403H1 における誘電体層 201H の他方端側端部は、誘電体層 201H の他方端付近に形成された引き出し導体パターン 442 に接続されている。

[0141] 誘電体層 202H の誘電体層 201H 側の主面には、導体パターン 401H2 と容量結合用導体パターン 410H1 が形成されている。導体パターン 401H2 は、第 1 部分導体パターン 401H21 と第 2 部分導体パターン 401H22 を備える。

[0142] 第 1 部分導体パターン 401H21 は、矩形であり、誘電体層 201H を介して第 1 部分導体パターン 401H11 の一部に対向している。第 1 部分導体パターン 401H21 は、誘電体層 201H を厚み方向に貫通する接続導体 60 によって、第 1 部分導体パターン 401H11 に接続されている。

- [0143] 第2部分導体パターン401H22は、誘電体層202Hの幅方向に沿って、第1部分導体パターン401H21に隣接して配置されている。第2部分導体パターン401H22は、ループ状の導体パターンである。第2部分導体パターン401H22は、主面に直交する方向に見て、第2部分導体パターン401H12と重なるように形成されている。第2部分導体パターン401H22の一方端（外周側端部）は、第1部分導体パターン401H21に接続されている。第2部分導体パターン401H22の他方端（内周側端部）は、誘電体層201Hを厚み方向に貫通する接続導体60によって、第2部分導体パターン401H12の他方端（内周側端部）に接続されている。
- [0144] 容量結合用導体パターン410H1は、矩形あり、誘電体層201Hを介して、第1部分導体パターン401H11と導体パターン403H1の両方に対向している。容量結合用導体パターン410H1と第1部分導体パターン401H11との対向部が、キャパシタC21Hとなる。容量結合用導体パターン410H1と導体パターン403H1との対向部が、キャパシタC10Hとなる。
- [0145] 誘電体層203Hの誘電体層202H側の主面には、容量結合用導体パターン410H2と導体パターン402H1とが形成されている。導体パターン402H1は、第1部分導体パターン402H11と第2部分導体パターン402H12とを備える。
- [0146] 容量結合用導体パターン410H2と第1部分導体パターン402H11は、誘電体層203Hの長手方向に沿って間隔を空けて配置されている。容量結合用導体パターン410H2と第1部分導体パターン402H11は、略同じ幅である。容量結合用導体パターン410H2は、誘電体層202Hを厚み方向に貫通する接続導体60によって、第1部分導体パターン401H21に接続されている。
- [0147] 第1部分導体パターン402H11は、矩形であり、誘電体層202Hを介して容量結合用導体パターン410H1の一部に対向している。第1部分

導体パターン402H11は、誘電体層202Hを厚み方向に貫通する接続導体60によって、容量結合用導体パターン410H1に接続されている。

[0148] 第2部分導体パターン402H12は、誘電体層203Hの幅方向に沿って、容量結合用導体パターン410H2に隣接して配置されている。第2部分導体パターン402H12は、ループ状の導体パターンである。第2部分導体パターン402H12の一方端（外周側端部）は、第1部分導体パターン402H11に接続されている。第2部分導体パターン402H12の他方端（内周側端部）は、主面に直交する方向に見て、第2部分導体パターン401H22、401H12の他方端（内周側端部）に重なっている。第2部分導体パターン402H12の他方端（内周側端部）は、誘電体層202Hを厚み方向に貫通する接続導体60によって、第2部分導体パターン401H22の他方端（内周側端部）に接続されている。

[0149] 容量結合用導体パターン410H2は、矩形あり、誘電体層202Hを介して、第1部分導体パターン401H21と容量結合用導体パターン410H1と対向している。容量結合用導体パターン410H2は、誘電体層202Hを厚み方向に貫通する接続導体60によって、第1部分導体パターン401H21に接続されている。容量結合用導体パターン410H1、410H2が対向する部分がキャパシタC22Hとなる。

[0150] 誘電体層204Hの誘電体層203H側の主面には、導体パターン402H2が形成されている。導体パターン402H2は、第1部分導体パターン402H21と第2部分導体パターン402H22とを備える。

[0151] 第1部分導体パターン402H21は、矩形であり、誘電体層203Hを介して容量結合用導体パターン410H2の一部と、第1部分導体パターン402H11に対向している。第1部分導体パターン402H21は、誘電体層203Hを厚み方向に貫通する接続導体60によって、第1部分導体パターン402H11に接続されている。第1部分導体パターン402H21と容量結合用導体パターン410H2が対向する部分がキャパシタC23Hとなる。

- [0152] 第2部分導体パターン402H22は、ループ状の導体パターンである。第2部分導体パターン402H22は、主面に直交する方向に見て、第2部分導体パターン402H12に重なっている。第2部分導体パターン402H22の一方端（外周側端部）は、第1部分導体パターン402H21に接続されている。第2部分導体パターン402H22の他方端（内周側端部）は、誘電体層203Hを厚み方向に貫通する接続導体60によって、第2部分導体パターン402H12の他方端（内周側端部）に接続されている。
- [0153] そして、上述のように、第2部分導体パターン401H12、401H22、402H12、402H22が配置され、これらの導体パターンの内周側端部が接続導体60で接続されることで、誘電体基材20Hの厚み方向を軸方向とするスパイラル形状のインダクタL10Hが形成される。
- [0154] このような構成とすることで、本実施形態のフラットケーブル型高周波フィルタ10Hは、図21に示す回路を構成できる。図21は、本発明の第9の実施形態に係るフラットケーブル型高周波フィルタの等価回路図である。
- [0155] 引き出し導体パターン441、442間に、インダクタL10HとキャパシタC10Hの直列回路が接続される。インダクタL10Hには、キャパシタC21H、C22H、C23Hが並列接続される。すなわち、LC直列共振とLC並列共振をともに有するフィルタ回路を構成できる。
- [0156] このような回路構成を備えることで、図22に示すような伝送特性を得ることができる。図22は、本発明の第9の実施形態に係るフラットケーブル型高周波フィルタの伝送特性を示すグラフである。図22（A）は通過特性を示し、図22（B）は反射特性を示す。本実施形態では、周波数 f_0 の高周波信号を通過させ、周波数 f_1 の高周波信号を減衰させる特性を得るように、インダクタL10HおよびキャパシタC10H、C21H、C22H、C23Hの素子値が決定されている。すなわち、この素子値となるように、誘電体基材10Hおよび各導体パターンの形状が決定されている。
- [0157] 本実施形態の構成を用いることで、図22（A）に示すように、通過させたい周波数 f_0 の高周波信号は低損失で伝送し、図22（B）に示すように

、減衰させたい周波数 f_1 の高周波信号は、大きく減衰させることができる。

[0158] この際、図 22 に示すように、通過させたい周波数 f_0 と減衰させたい周波数 f_1 とが近接していても、周波数 f_0 の高周波信号を低損失で伝送し、周波数 f_1 の高周波信号を大幅に減衰させることができる。具体的には、周波数 f_0 は GPS 信号の周波数で略 1.575 GHz であり、周波数 f_1 は通信バンドの 1.7 GHz 帯である。このように、周波数差が略 200 MHz であっても、通過させたい周波数 f_0 (1.575 GHz) の高周波信号を低損失で伝送し、減衰させたい周波数 f_1 (1.7 GHz 帯) の高周波信号を大幅に減衰させることができる。

[0159] このように、本実施形態の構成を用いることで、通過帯域の高周波数側に急峻な減衰を得られるフィルタを構成することができる。

[0160] また、本実施形態の構成では、インダクタ L10H を構成する導体パターンの同じ部分を複数層の導体パターンで形成している。これにより、インダクタ L10H の ESR を低減でき、さらに低損失で且つ急峻な通過、減衰特性を実現することができる。

[0161] 次に、本発明の第 10 の実施形態に係るフラットケーブル型高周波フィルタについて、図を参照して説明する。図 23 は、本発明の第 10 の実施形態に係るフラットケーブル型高周波フィルタの分解斜視図である。なお、図 23 でも、保護層およびコネクタの図示を省略している。

[0162] 本実施形態のフラットケーブル型高周波フィルタ 10I は、第 9 の実施形態に示したフラットケーブル型高周波フィルタ 10H に対して、導体パターンの一部の構成が異なるものであり、基本的な他の構成は同じである。

[0163] フラットケーブル型高周波フィルタ 10I は、誘電体層 201I, 202I, 203I, 204I を積層した誘電体基材 20I を備える。誘電体層 201I, 202I, 203I の各導体パターンの構成は、第 9 の実施形態に示した誘電体層 201H, 202H, 203H と同じである。

[0164] 誘電体層 204I の誘電体層 203I 側と反対側の主面には、導体パター

ン４０２１２と引き出し導体４４３が形成されている。導体パターン４０２１２は、第９の実施形態に示した導体パターン４０２Ｈ２を誘電体層の主面を基準面として、面对称となる形状である。引き出し導体４４３は、誘電体基材２０１の主面に直交する方向に見て、引き出し導体４４１に重なる形状で形成されている。引き出し導体４４３は、誘電体層２０１１，２０２１，２０３１，２０４１を貫通する、すなわち誘電体基材２０１を貫通する接続導体６０によって、引き出し導体４４１と接続されている。引き出し導体４４３は、外部接続導体やコネクタに接続されており、引き出し導体４４１は外部に露出していない。

[0165] このような構成であっても、第９の実施形態と同様の作用効果を得ることができる。また、本実施形態の構成を用いることで、第８の実施形態と同様に、フラットケーブル型高周波フィルタ１０１の一方の外部接続部が一方主面側となり、他方の外部接続部が他方主面側となる。これにより、フラットケーブル型高周波フィルタ１０１を厚み方向に挟んで、接続すべき外部回路基板が配置されていても、これらの外部回路基板を容易に接続することができる。

[0166] 次に、本発明の第１１の実施形態に係るフラットケーブル型高周波フィルタについて、図を参照して説明する。図２４は、本発明の第１１の実施形態に係るフラットケーブル型高周波フィルタの分解斜視図である。なお、図２４でも、保護層およびコネクタの図示を省略している。

[0167] 本実施形態のフラットケーブル型高周波フィルタ１０Ｊは、第１０の実施形態に示したフラットケーブル型高周波フィルタ１０Ｊに対して、誘電体層を２層削除したものであり、基本的な他の構成は同じである。

[0168] フラットケーブル型高周波フィルタ１０Ｊは、誘電体層２０１Ｊ，２０４Ｊを積層した誘電体基材２０Ｊを備える。誘電体層２０１Ｊ，２０４Ｊの各導体パターンの構成は、第１０の実施形態に示した誘電体層２０１１，２０４１と同じである。なお、第１部分導体パターン４０２Ｊ２１は、容量結合用導体パターンを兼ねている。

[0169] このような構成であっても、第10の実施形態に示したフラットケーブル型高周波フィルタ10Iと同様の作用効果を得ることができる。但し、本実施形態に係るフラットケーブル型高周波フィルタ10Jは、インダクタに並列接続されるキャパシタが1つとなるので、所望とする伝送特性が得られるのであれば、この構成を用いればよい。そして、この構成を用いることで、誘電体層の層数を少なくでき、フラットケーブル型高周波フィルタ10Jをより薄く形成することができる。

[0170] 帯域通過フィルタを実現する上述の各実施形態に示した各フラットケーブル型高周波フィルタは、次に示す通信機器モジュールに適用することができる。図25は、本発明の実施形態に係る通信機器モジュールのブロック図である。図26は、本発明の実施形態に係る通信機器モジュールの概略構成を示す側面図である。なお、図25、図26では、第10の実施形態に示したフラットケーブル型高周波フィルタ10Iを用いる態様を示す。

[0171] 図25に示すように、本実施形態に通信機器モジュール900は、アンテナ930、Wi-Fi送受信部931、セルラー送受信部932、GPS受信部933、帯域阻止フィルタ(BEF)921、および帯域通過フィルタ(BPF)922を備える。

[0172] アンテナ930は、帯域阻止フィルタ921を介して、Wi-Fi送受信部931およびセルラー送受信部932に接続されている。また、アンテナ930は、帯域通過フィルタ922を介してGPS受信部933に接続されている。

[0173] Wi-Fi送受信部931は、例えば2.4GHz帯等の周波数帯域を利用したWi-Fi通信信号を送受信する。セルラー送受信部932は、900MHz帯等の周波数帯域や1.7GHz帯、2.0GHz帯等の周波数帯域を利用したセルラー通信信号を送受信する。GPS受信部933は、1.5GHz付近のGPS信号を受信する。

[0174] 帯域阻止フィルタ921は、GPS信号の周波数帯域を減衰させ、Wi-Fi通信信号およびセルラー通信信号の周波数帯域を通過する。帯域通過フィ

ルタ 922 は、GPS 信号の周波数帯域を通過し、GPS 信号の周波数帯域以外の周波数帯域を減衰させる。

[0175] この帯域通過フィルタ 922 に、上述の第 10 の実施形態に示したフラットケーブル型高周波フィルタ 101 を用いる。このフラットケーブル型高周波フィルタ 101 を用いることで、急峻な減衰特性で、減衰帯域が狭い帯域阻止フィルタを実現できる。したがって、GPS 信号の周波数帯域に減衰極を設定すれば、GPS 信号を減衰させ、且つ、当該 GPS 信号の周波数帯域に近い、他の通信信号（例えば、セルラー通信信号の 1.7 GHz 帯）等を減衰させることなく伝送することができる。

[0176] このような回路構成の通信機器モジュール 900 は、フロントエンド基板 990、アンテナ基板 991、およびフラットケーブル型高周波フィルタ 101 によって構成される。フロントエンド基板 990 の実装面には、上述の Wi-Fi 送受信部 931、セルラー送受信部 932、GPS 受信部 933 等を実現する回路部品が実装されている。アンテナ基板 991 には、アンテナ 930 が形成されている。アンテナ基板 991 は、フロントエンド基板 990 の実装面側に、当該フロントエンド基板 990 から離間して配置されている。

[0177] 図 26 に示すように、フラットケーブル型高周波フィルタ 101 に装着されたコネクタ 611 は、アンテナ基板 991 におけるフロントエンド基板 990 側の面に接続されている。フラットケーブル型高周波フィルタ 101 に装着されたコネクタ 612 は、フロントエンド基板 990 におけるアンテナ基板 991 側の面（実装面）に接続されている。フラットケーブル型高周波フィルタ 101 は、可撓性を有するので、伸長方向の途中に屈曲部を形成することができる。このように、屈曲部を形成することで、フラットケーブル型高周波フィルタ 101 は、回路部品に接触しないような形状に成形された状態で、フロントエンド基板 990 とアンテナ基板 991 とを接続することができる。

[0178] そして、上述のように、帯域通過フィルタをフラットケーブル型高周波フ

フィルタ１０１に備えていることで、フロントエンド基板９９０やアンテナ基板９９１に帯域通過フィルタを形成する必要が無い。したがって、フロントエンド基板９９０やアンテナ基板９９１を小型に形成することができる。また、帯域通過フィルタをフラットケーブル型高周波フィルタ１０１に設けることで、帯域通過フィルタのフィルタ特性（通過特性および減衰特性）が優れる。したがって、通信機器モジュール９００の通信特性を向上させることができる。

[0179] 次に、本発明の第１２の実施形態に係るフラットケーブル型高周波ダイプレクサについて、図を参照して説明する。図２７は、本発明の第１２の実施形態に係るフラットケーブル型高周波ダイプレクサの分解斜視図である。なお、図２７では、保護層およびコネクタの図示を省略している。

[0180] 本実施形態のフラットケーブル型高周波ダイプレクサ９０は、誘電体層２０１Ｋ，２０２Ｋ，２０３Ｋ，２０４Ｋを積層してなる誘電体基材２０Ｋを備える。

[0181] 誘電体層２０１Ｋは、部分領域２０１Ｋ１，２０１Ｋ２，２０１Ｋ３からなる。部分領域２０１Ｋ１，２０１Ｋ２は、長手方向に沿って伸延する長尺状であり、幅方向に間隔を空けて配置されている。部分領域２０１Ｋ３は、部分領域２０１Ｋ１，２０１Ｋ２の長手方向の一方端に配置され、部分領域２０１Ｋ１，２０１Ｋ２を接続している。この構成により、誘電体層２０１Ｋは、長手方向の途中で、幅方向に２つの領域に分割される形状である。

[0182] 誘電体層２０２Ｋは、部分領域２０２Ｋ１，２０２Ｋ２，２０２Ｋ３からなる。部分領域２０２Ｋ１，２０２Ｋ２は、長手方向に沿って伸延する長尺状であり、幅方向に間隔を空けて配置されている。部分領域２０２Ｋ３は、部分領域２０２Ｋ１，２０２Ｋ２の長手方向の一方端に配置され、部分領域２０２Ｋ１，２０２Ｋ２を接続している。誘電体層２０２Ｋは、長手方向の途中で、幅方向に２つの領域に分割される形状である。

[0183] 誘電体層２０３Ｋは、部分領域２０３Ｋ１，２０３Ｋ２，２０３Ｋ３からなる。部分領域２０３Ｋ１，２０３Ｋ２は、長手方向に沿って伸延する長尺

状であり、幅方向に間隔を空けて配置されている。部分領域 203K3 は、部分領域 203K1、203K2 の長手方向の一方端に配置され、部分領域 203K1、203K2 を接続している。誘電体層 203K は、長手方向の途中で、幅方向に 2 つの領域に分割される形状である。

[0184] 誘電体層 204K は、部分領域 204K1、204K2、204K3 からなる。部分領域 204K1、204K2 は、長手方向に沿って伸延する長尺状であり、幅方向に間隔を空けて配置されている。部分領域 204K3 は、部分領域 204K1、204K2 の長手方向の一方端に配置され、部分領域 204K1、204K2 を接続している。誘電体層 204K は、長手方向の途中で、幅方向に 2 つの領域に分割される形状である。

[0185] 誘電体基材 20K における部分領域 201K1、202K1、203K1、204K1 からなる第 1 基材部には、上述の第 9 の実施形態に示した導体パターンと同じ導体パターンが形成されている。これにより、誘電体基材 20K における部分領域 201K1、202K1、203K1、204K1 からなる部分には、引き出し導体 441K、442K 間に接続された帯域通過フィルタが実現される。

[0186] 誘電体層 201K の部分領域 201K2 には、ループ状導体パターン 601 が形成されている。ループ状導体パターン 601 は、それぞれ直線状の第 1 導体パターン 6011、第 2 導体パターン 6012、第 3 導体パターン 6013、第 4 導体パターン 6014、および第 5 導体パターン 6015 からなる。

[0187] 第 1 導体パターン 6011 は、部分領域 201K2 の幅方向に伸延する形状であり、部分領域 201K2 の長手方向における部分領域 201K3 側の端部付近に形成されている。第 1 導体パターン 6011 は、引き出し導体 441K に接続されている。第 2 導体パターン 6012 は、部分領域 201K2 の幅方向に伸延する形状であり、部分領域 201K2 の長手方向における部分領域 201K3 側の端部と反対側の端部付近に形成されている。第 2 導体パターン 6012 は、部分領域 201K2 の長手方向における部分領域 2

01K3側の端部と反対側の端部付近に形成された引き出し導体443Kに接続されている。この引き出し導体443Kは、引き出し導体442Kと同様に、図示しないコネクタ等に接続される。

[0188] 第3導体パターン6013は、部分領域201K2の長手方向に伸延する形状であり、部分領域201K2に部分領域201K1側の端部付近に形成されている。第3導体パターン6013は、第1導体パターン6011と第2導体パターン6012に接続している。

[0189] 第4、第5導体パターン6014、6015は、部分領域201K2の長手方向に伸延する形状であり、部分領域201K2に部分領域201K1側と反対側の端部付近に形成されている。第4、第5導体パターン6014、6015は、部分領域201K2の長手方向に沿って間隔を空けて配置されている。第4導体パターン6014は、第1導体パターン6011に接続し、第5導体パターン6015は、第2導体パターン6012に接続している。

[0190] 誘電体層202Kの部分領域202K2には、ループ状導体パターン602が形成されている。ループ状導体パターン602は、それぞれ直線状の第1導体パターン6021、第2導体パターン6022、第3導体パターン6023、第4導体パターン6024、および第5導体パターン6025からなる。

[0191] 第1導体パターン6021は、部分領域202K2の幅方向に伸延する形状であり、部分領域202K2の長手方向における部分領域202K3側の端部付近に形成されている。第1導体パターン6021は、誘電体基材20Kの主面に直交する方向に見て、第1導体パターン6011と重なるように形成されている。第2導体パターン6022は、部分領域202K2の幅方向に伸延する形状であり、部分領域202K2の長手方向における部分領域202K3側の端部と反対側の端部付近に形成されている。第2導体パターン6022は、誘電体基材20Kの主面に直交する方向に見て、第2導体パターン6012と重なるように形成されている。第3導体パターン6023

は、部分領域 202K2 の長手方向に伸延する形状であり、部分領域 202K2 に部分領域 202K1 側の端部付近に形成されている。第3導体パターン 6023 は、第1導体パターン 6021 と第2導体パターン 6022 に接続している。第3導体パターン 6023 は、誘電体基材 20K の主面に直交する方向に見て、第3導体パターン 6013 と重なるように形成されている。

[0192] 第4、第5導体パターン 6024, 6025 は、部分領域 202K2 の長手方向に伸延する形状であり、部分領域 202K2 に部分領域 202K1 側と反対側の端部付近に形成されている。第4、第5導体パターン 6024, 6025 は、部分領域 202K2 の長手方向に沿って間隔を空けて配置されている。第4導体パターン 6024 は、第1導体パターン 6021 に接続し、第5導体パターン 6025 は、第2導体パターン 6022 に接続している。第4導体パターン 6024 は、誘電体基材 20K の主面に直交する方向に見て、第4導体パターン 6014 と重なるように形成されている。第5導体パターン 6025 は、誘電体基材 20K の主面に直交する方向に見て、第4導体パターン 6014 および第5導体パターン 6015 と重なるように形成されている。

[0193] 誘電体層 203K の部分領域 203K2 には、ループ状導体パターン 603 が形成されている。ループ状導体パターン 603 は、それぞれ直線状の第1導体パターン 6031、第2導体パターン 6032、第3導体パターン 6033、第4導体パターン 6034、および第5導体パターン 6035 からなる。

[0194] 第1導体パターン 6031 は、部分領域 203K2 の幅方向に伸延する形状であり、部分領域 203K2 の長手方向における部分領域 203K3 側の端部付近に形成されている。第1導体パターン 6031 は、誘電体基材 20K の主面に直交する方向に見て、第1導体パターン 6011, 6021 と重なるように形成されている。第2導体パターン 6032 は、部分領域 203K2 の幅方向に伸延する形状であり、部分領域 203K2 の長手方向におけ

る部分領域 203K3 側の端部と反対側の端部付近に形成されている。第2導体パターン 6032 は、誘電体基材 20K の主面に直交する方向に見て、第2導体パターン 6012, 6022 と重なるように形成されている。第3導体パターン 6033 は、部分領域 203K2 の長手方向に伸延する形状であり、部分領域 203K2 に部分領域 203K1 側の端部付近に形成されている。第3導体パターン 6033 は、第1導体パターン 6031 と第2導体パターン 6032 に接続している。第3導体パターン 6033 は、誘電体基材 20K の主面に直交する方向に見て、第3導体パターン 6013, 6023 と重なるように形成されている。

[0195] 第4、第5導体パターン 6034, 6035 は、部分領域 203K2 の長手方向に伸延する形状であり、部分領域 203K2 に部分領域 203K1 側と反対側の端部付近に形成されている。第4、第5導体パターン 6034, 6035 は、部分領域 203K2 の長手方向に沿って間隔を空けて配置されている。第4導体パターン 6034 は、第1導体パターン 6031 に接続し、第5導体パターン 6035 は、第2導体パターン 6032 に接続している。第4導体パターン 6034 は、誘電体基材 20K の主面に直交する方向に見て、第4導体パターン 6024 および第5導体パターン 6025 と重なるように形成されている。第5導体パターン 6035 は、誘電体基材 20K の主面に直交する方向に見て、第5導体パターン 6025 と重なるように形成されている。

[0196] 誘電体層 204K の部分領域 204K2 には、ループ状導体パターン 604 が形成されている。ループ状導体パターン 604 は、それぞれ直線状の第1導体パターン 6041、第2導体パターン 6042、第3導体パターン 6043、第4導体パターン 6044、および第5導体パターン 6045 からなる。

[0197] 第1導体パターン 6041 は、部分領域 204K2 の幅方向に伸延する形状であり、部分領域 204K2 の長手方向における部分領域 204K3 側の端部付近に形成されている。第1導体パターン 6041 は、誘電体基材 20

Kの主面に直交する方向に見て、第1導体パターン6011, 6021, 6031と重なるように形成されている。第2導体パターン6042は、部分領域204K2の幅方向に伸延する形状であり、部分領域202K2の長手方向における部分領域204K3側の端部と反対側の端部付近に形成されている。第2導体パターン6042は、誘電体基材20Kの主面に直交する方向に見て、第2導体パターン6012, 6022, 6032と重なるように形成されている。第3導体パターン6043は、部分領域204K2の長手方向に伸延する形状であり、部分領域204K2に部分領域204K1側の端部付近に形成されている。第3導体パターン6043は、第1導体パターン6041と第2導体パターン6042に接続している。第3導体パターン6043は、誘電体基材20Kの主面に直交する方向に見て、第3導体パターン6013, 6023, 6033と重なるように形成されている。

[0198] 第4、第5導体パターン6044, 6045は、部分領域204K2の長手方向に伸延する形状であり、部分領域204K2に部分領域204K1側と反対側の端部付近に形成されている。第4、第5導体パターン6044, 6045は、部分領域204K2の長手方向に沿って間隔を空けて配置されている。第4導体パターン6044は、第1導体パターン6041に接続し、第5導体パターン6045は、第2導体パターン6042に接続している。第4導体パターン6044は、誘電体基材20Kの主面に直交する方向に見て、第4導体パターン6034と重なるように形成されている。第5導体パターン6045は、誘電体基材20Kの主面に直交する方向に見て、第4導体パターン6034および第5導体パターン6035と重なるように形成されている。

[0199] 各層の第1導体パターン6011, 6021, 6031, 6041は、誘電体基材20Kの厚み方向に伸延する接続導体60によって接続されている。各層の第2導体パターン6012, 6022, 6032, 6042は、誘電体基材20Kの厚み方向に伸延する接続導体60によって接続されている。各層の第3導体パターン6013, 6023, 6033, 6043は、誘

電体基材 20K の厚み方向に伸延する接続導体 60 によって接続されている。各層の第 4 導体パターン 6014, 6024, 6034, 6044 は、誘電体基材 20K の厚み方向に伸延する接続導体 60 によって接続されている。各層の第 5 導体パターン 6015, 6025, 6035, 6045 は、誘電体基材 20K の厚み方向に伸延する接続導体 60 によって接続されている。

[0200] このような構成では、主として第 3 導体パターン 6013, 6023, 6033, 6043 からなる部分がインダクタとなる。また、第 1 導体パターン 6011, 6021, 6031, 6041 における引き出し導体 441K に接続する点から第 3 導体パターンに接続する端部までの領域、および第 2 導体パターン 6012, 6022, 6032, 6043 における引き出し導体 443K に接続する点から第 3 導体パターンに接続する端部までの領域も、第 3 導体パターン 6013, 6023, 6033, 6043 からなるインダクタに連続するインダクタとして機能する。

[0201] 第 4 導体パターン 6014 と第 5 導体パターン 6025 の対向部、第 5 導体パターン 6025 と第 4 導体パターン 6034 の対向部、第 4 導体パターン 6034 と第 5 導体パターン 6045 の対向部がキャパシタとなる。

[0202] これにより、誘電体基材 20K における部分領域 201K2, 202K2, 203K2, 204K2 からなる第 2 基材部には、インダクタとキャパシタが並列接続された LC 並列共振型の帯域阻止フィルタが実現される。すなわち、誘電体基材 20K における部分領域 201K1, 202K1, 203K1, 204K1 からなる部分に、引き出し導体 441K, 443K 間に接続された帯域阻止フィルタが実現される。この帯域阻止フィルタは、上述の帯域通過フィルタと同様に、フラットケーブル自体が帯域阻止フィルタであるので、帯域阻止特性（減衰特性）に優れる。

[0203] そして、帯域阻止フィルタの阻止帯域（減衰帯域）を、帯域通過フィルタの通過帯域に合わせることにより、各導体パターンが形成された誘電体基材 20K によって、高周波ダイプレクサを実現することができる。これにより、

薄型で伝送特性に優れる高周波ダイプレクサを実現することができる。

[0204] なお、本実施形態のフラットケーブル型高周波ダイプレクサ90は、例えば、上述の図25の回路図に示す、帯域阻止フィルタ（BEF）921および帯域通過フィルタ（BPF）922と、これらをアンテナ930に接続する伝送線路部とからなる部分に利用することができる。

[0205] また、本実施形態のフラットケーブル型高周波ダイプレクサ90は、例えば、上述の図26のような実装態様でアンテナ基板991とフロントエンド基板990とを接続することができる。

[0206] なお、上述のフラットケーブル型高周波フィルタやフラットケーブル型高周波ダイプレクサに対して、可変容量素子を装着して、上述の高周波フィルタを構成するインダクタおよびキャパシタに直列接続してもよい。この場合、例えば、外部接続用導体の配置位置付近に、実装型可変容量素子を実装可能なランド導体を形成して、当該ランド導体に実装型可変容量素子を実装すればよい。

符号の説明

[0207] 1：携帯電子機器、
2：機器筐体、
3，3A，3B：実装回路基板、
4：バッテリーパック、
5：ICチップ、
6：実装部品、
10，10A，10B，10C，10D，10E，10F，10G，10H，
10I，10J：フラットケーブル型高周波フィルタ、
20，20D，20H，20I，20J，20K：誘電体基材、
30，301，302：保護層、
51：給電回路、
52：アンテナ、
90：ダイプレクサ、

201, 202, 211, 212, 201H, 202H, 203H, 204H, 201I, 202I, 203I, 204I, 201J, 204J, 201K, 202K, 203K, 204K : 誘電体層、

201K1, 201K2, 201K3, 202K1, 202K2, 202K3, 203K1, 203K2, 203K3, 204K1, 204K2, 204K3 : 部分領域、

401, 402, 401C, 401D, 402D, 401E, 401F, 402F, 403F, 401H1, 401H2, 402H1, 402H2, 403H1, 401I1, 401I2, 402I1, 402I2, 403I1, 401J1, 402J2, 403J1 : 導体パターン、

401H11, 401H21, 402H11, 402H21, 401I11, 401I21, 402I11, 402I21, 401J11, 402J21 : 第1部分導体パターン

401H12, 401H22, 402H12, 402H22, 401I12, 401I22, 402I12, 402I22, 401J12, 402J22 : 第2部分導体パターン

410, 410B, 410W, 411D, 412D, 411E, 412E, 410F, 411F, 410H1, 410H2, 410I1, 410I2 : 容量結合用導体パターン、

441, 442, 443 : 引き出し導体パターン

511, 512, 512G : 外部接続用導体、

601, 602, 603, 604 : ループ状導体パターン、

6011, 6021, 6031, 6041 : 第1導体パターン、

6012, 6022, 6032, 6042 : 第2導体パターン、

6013, 6023, 6033, 6043 : 第3導体パターン、

6014, 6024, 6034, 6044 : 第4導体パターン、

6015, 6025, 6035, 6045 : 第5導体パターン、

611, 612 : コネクタ、

7 1 1, 7 1 2, 7 2 1, 7 2 2 : シールド導体、
9 0 0 : 通信機器モジュール、
9 2 1 : 帯域阻止フィルタ (B E F) 、
9 2 2 : 帯域通過フィルタ (B P F) 、
9 3 0 : アンテナ、
9 3 1 : W i F i 送受信部、
9 3 2 : セルラー送受信部、
9 3 3 : G P S 受信部、
9 9 0 : フロントエンド基板、
9 9 1 : アンテナ基板、
9 0 1 : 第 1 治具、
9 0 2 : 第 2 治具、
9 1 1, 9 1 2 : 段差

請求の範囲

- [請求項1] 高周波信号の伝送方向に伸長する形状からなる平膜状の誘電体基材と、
該誘電体基材に形成され、該誘電体基材の伸長する方向の途中位置で分断された複数の導体パターンと、
前記複数の導体パターン間を容量結合する容量結合用導体パターンと、を備え、
前記複数の導体パターンによりインダクタを形成し、前記容量結合用導体パターンによりキャパシタを形成してなるフラットケーブル型高周波フィルタ。
- [請求項2] 前記誘電体基材は、誘電正接が0.005以下である、請求項1に記載のフラットケーブル型高周波フィルタ。
- [請求項3] 前記誘電体基材は、液晶ポリマからなる、請求項2に記載のフラットケーブル型高周波フィルタ。
- [請求項4] 前記誘電体基材には、グランド電位に接続する導体パターンが形成されていない、請求項1乃至請求項3のいずれかに記載のフラットケーブル型高周波フィルタ。
- [請求項5] 前記キャパシタを形成していない前記複数の導体パターンの平膜面に対して所定距離をおいて対向する平膜状のシールド導体パターンを備える、請求項1乃至請求項4のいずれかに記載のフラットケーブル型高周波フィルタ。
- [請求項6] 前記シールド導体パターンは、前記導体パターンを挟み込むように前記導体パターンの両側に配置されている、請求項5に記載のフラットケーブル型高周波フィルタ。
- [請求項7] 前記誘電体基材の前記伝送方向に沿った前記容量結合用導体パターンの形成領域と異なる位置が折り曲げ部である、請求項1乃至請求項6のいずれかに記載のフラットケーブル型高周波フィルタ。
- [請求項8] 前記容量結合用導体パターンは、前記複数の導体パターンの一方に

対して前記誘電体基材を構成する誘電体層を挟んで対向するように配設される平板導体パターンと、該平板導体パターンに対向する前記一方の導体パターンの平板領域と、によって形成されている、請求項 1 乃至請求項 7 のいずれかに記載のフラットケーブル型高周波フィルタ。

[請求項9] 前記容量結合用導体パターンは、前記複数の導体パターンに対して前記誘電体基材を構成する誘電体層を挟んで対向するように配設される平板導体パターンと、該平板導体パターンに対向する前記複数の導体パターンの平板領域と、によって形成されている、請求項 1 乃至請求項 7 のいずれかに記載のフラットケーブル型高周波フィルタ。

[請求項10] 前記複数の導体パターンは、前記誘電体基材を構成する誘電体層を挟むそれぞれ別の面に形成されており、

前記容量結合用導体パターンは、前記複数の導体パターンが前記誘電体層を挟んで対向する領域によって構成されている、請求項 1 乃至請求項 7 のいずれかに記載のフラットケーブル型高周波フィルタ。

[請求項11] 前記容量結合用導体パターンに対向する導体パターンの前記伝送方向に直交する方向の幅と、前記容量結合用導体パターンに対向しない導体パターンの前記幅とは、略同じである、請求項 8 乃至請求項 10 のいずれかに記載のフラットケーブル型高周波フィルタ。

[請求項12] 前記導体パターンの幅は、前記誘電体基材の幅と略同じである、請求項 11 に記載のフラットケーブル型高周波フィルタ。

[請求項13] 前記容量結合用導体パターンは、前記複数の導体パターンの対向する端部に一体形成されており、前記伝送方向に沿った所定距離に対向する櫛歯状導体である、請求項 1 乃至請求項 7 のいずれかに記載のフラットケーブル型高周波フィルタ。

[請求項14] 前記導体パターンは、互いの一方端が接続された第 1 部分導体パターンと第 2 部分導体パターンとから構成され、

前記第 1 部分導体パターンは、前記第 2 部分導体パターンよりも幅

広で、前記伝送方向に沿って直線状であり、

前記第 2 部分導体パターンはループ状であり、

前記第 1 部分導体パターンによって、前記キャパシタが構成され、

前記第 2 部分導体パターンによって、前記インダクタが構成される

、

請求項 1 乃至請求項 7 のいずれかに記載のフラットケーブル型高周波フィルタ。

[請求項15] 前記第 1 部分導体パターンおよび前記第 2 部分導体パターンは、前記誘電体基材を構成する複数層に形成されている、請求項 1 4 に記載のフラットケーブル型高周波フィルタ。

[請求項16] 請求項 1 4 または請求項 1 5 に記載のフラットケーブル型高周波フィルタの構成を有する帯域通過フィルタと、

前記誘電体基材に形成された別の導体パターンによって構成された帯域阻止フィルタと、を備えたフラットケーブル型高周波ダイプレクサ。

[請求項17] 請求項 1 乃至請求項 1 5 のいずれかに記載のフラットケーブル型高周波フィルタと、

複数の実装回路部材と、を備え、

前記複数の実装回路部材は、前記フラットケーブル型高周波フィルタによって接続されている、電子機器。

[請求項18] 前記フラットケーブル型高周波フィルタは、前記複数の実装回路基板のそれぞれに対して所定の空隙を置いて配置されている、請求項 1 7 に記載の電子機器。

[請求項19] 請求項 1 6 に記載のフラットケーブル型高周波ダイプレクサと、複数の実装回路部材と、を備え、

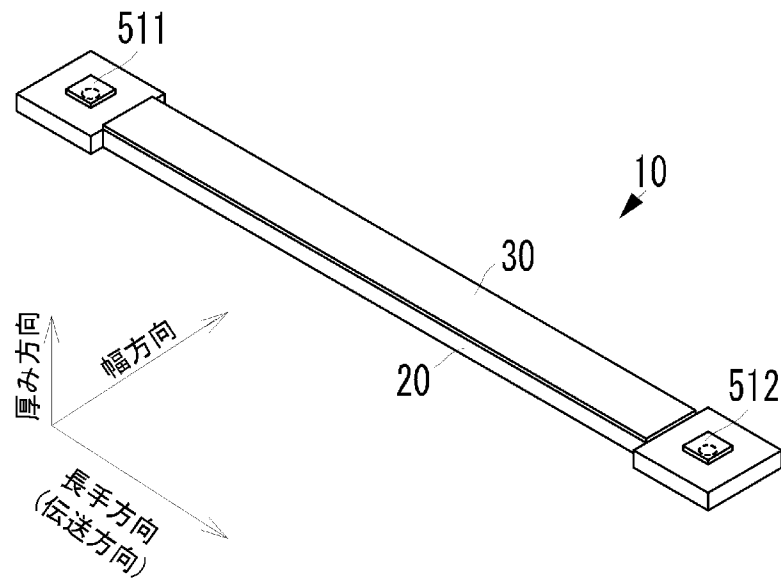
前記複数の実装回路部材は、前記フラットケーブル型高周波ダイプレクサによって接続されている、電子機器。

[請求項20] 前記フラットケーブル型高周波ダイプレクサは、前記複数の実装回

路基板のそれぞれに対して所定の空隙を置いて配置されている、請求項 19 に記載の電子機器。

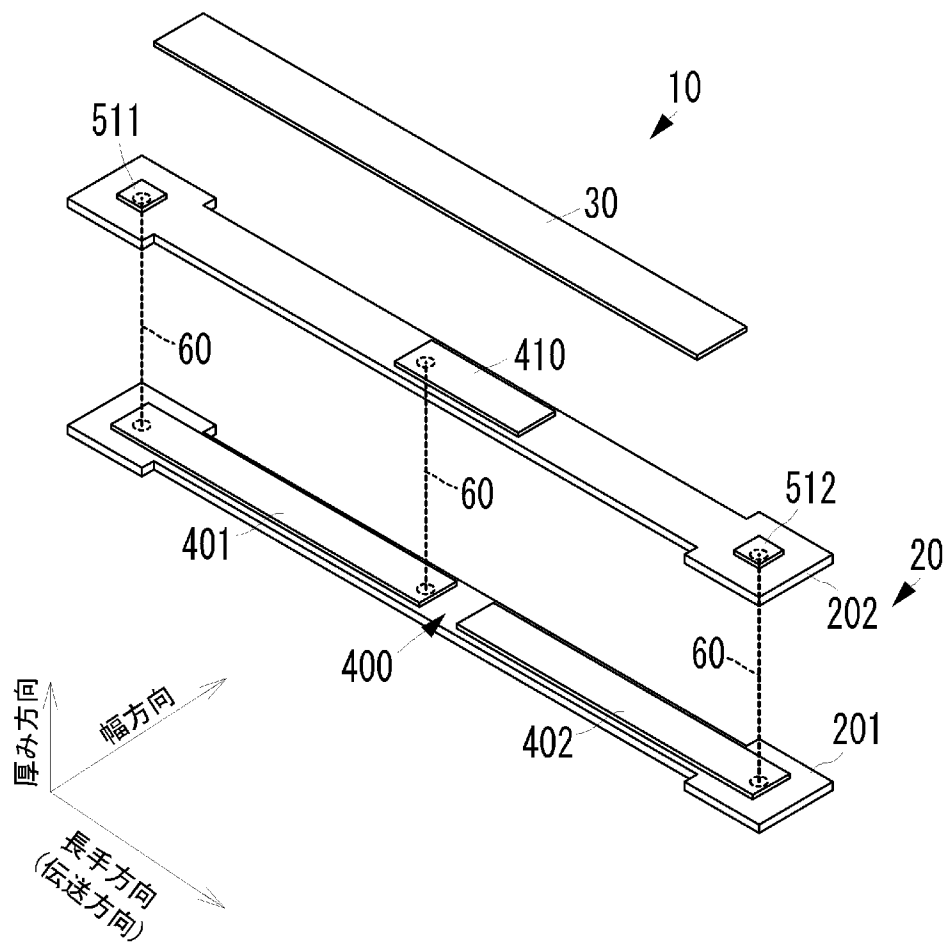
[図1]

図1



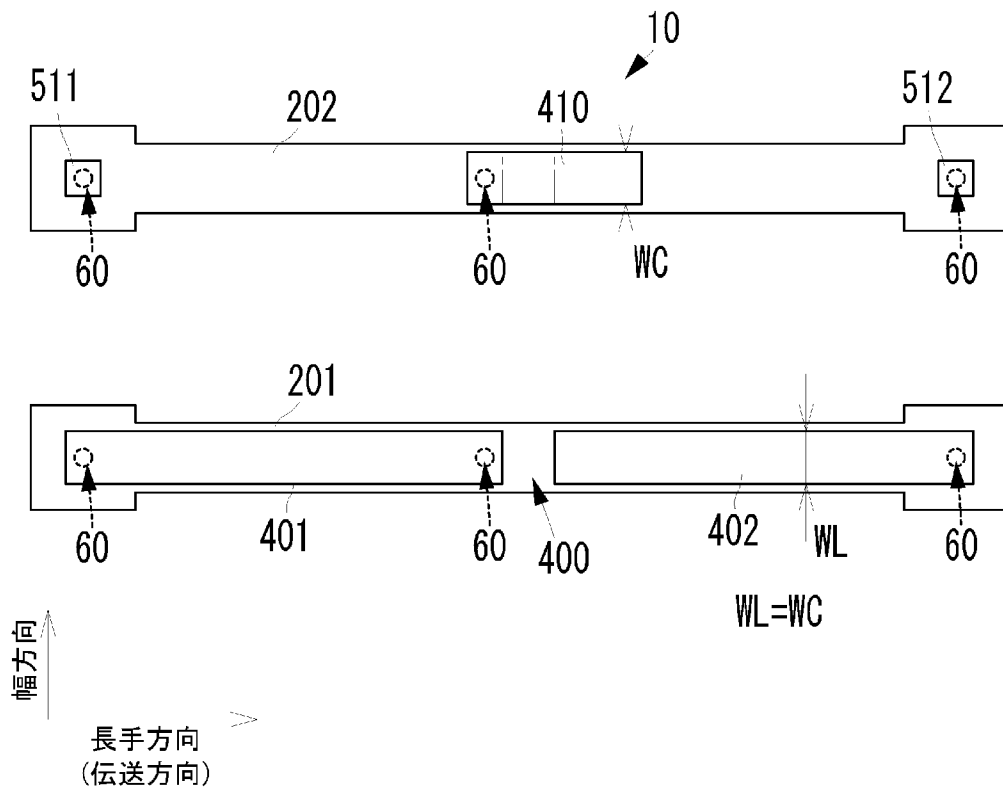
[図2]

図2



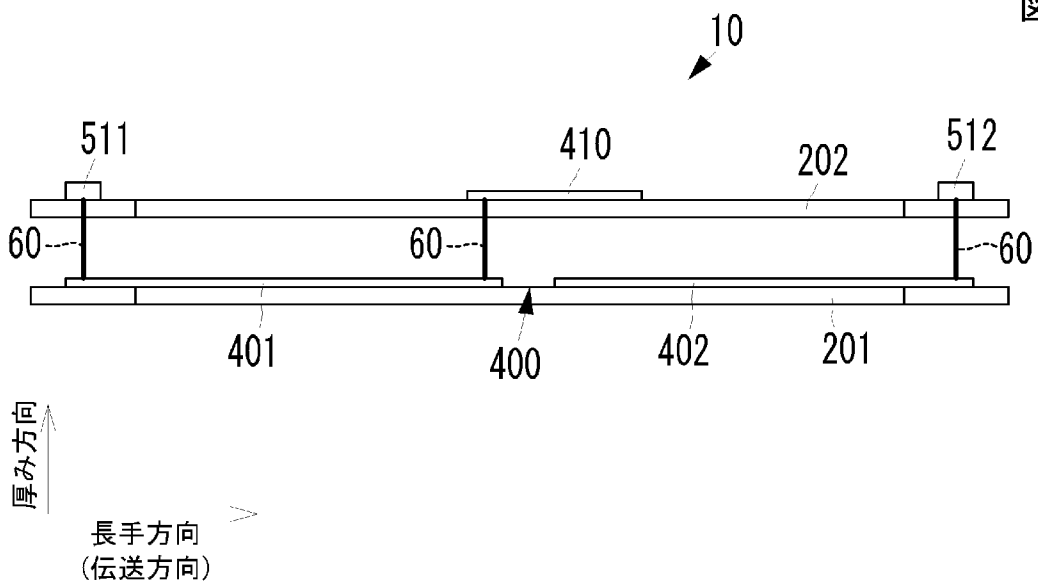
[図3]

図3



[図4]

図4



[図5]

図5

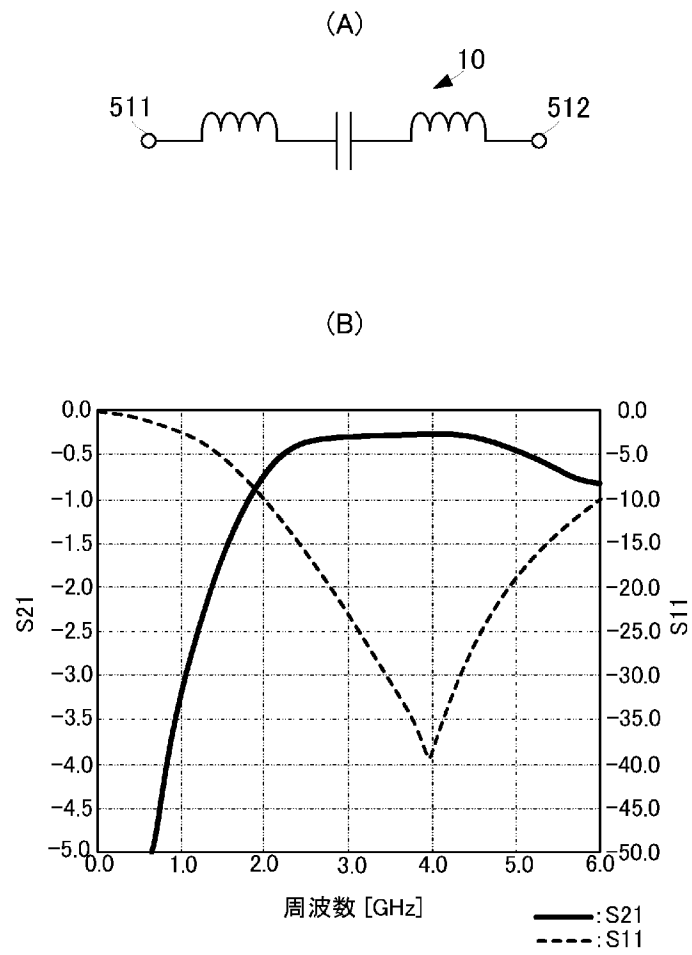
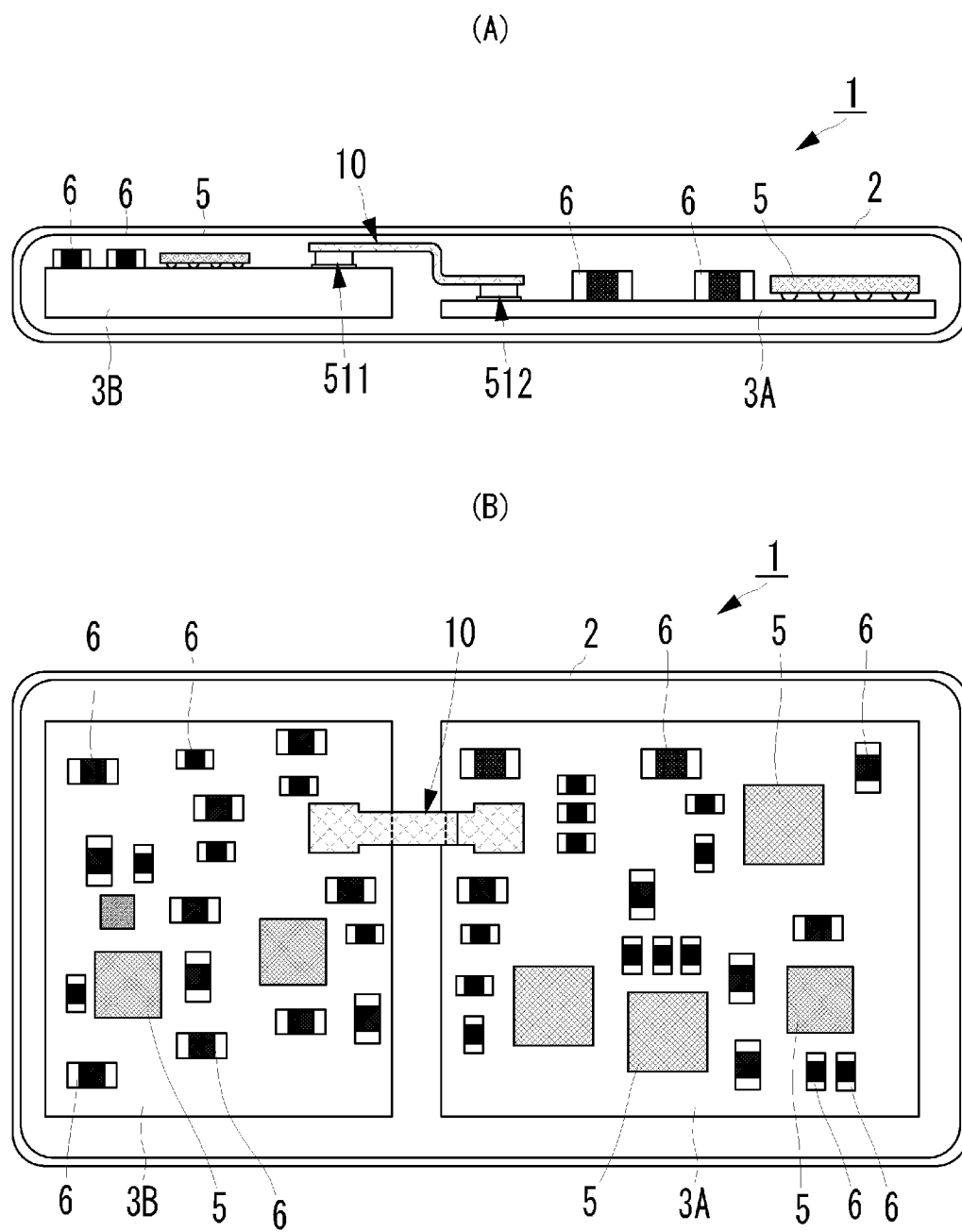
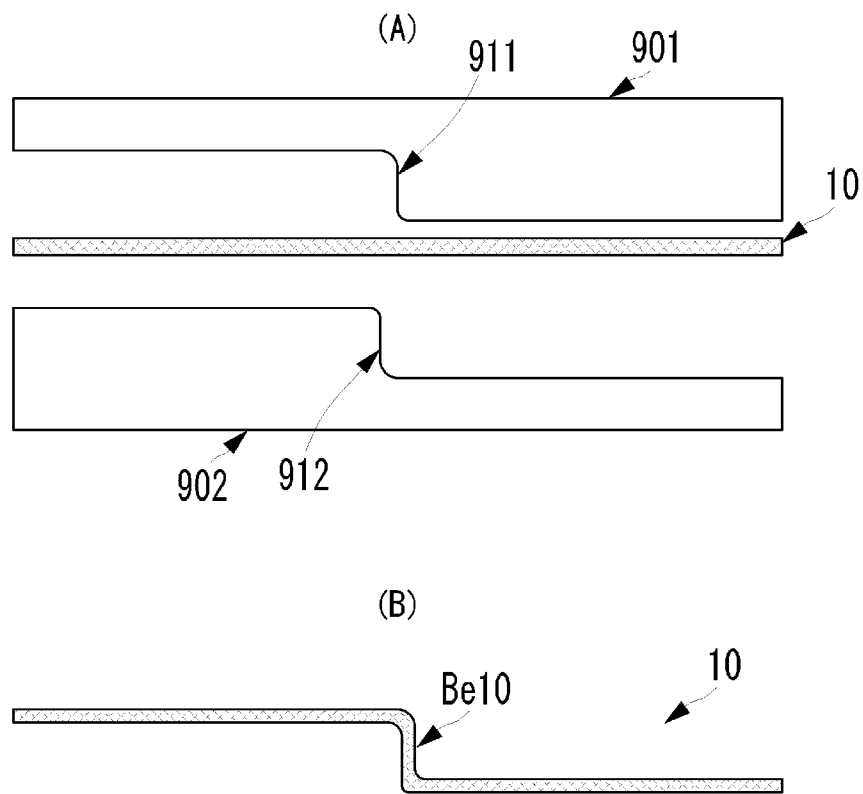


图6



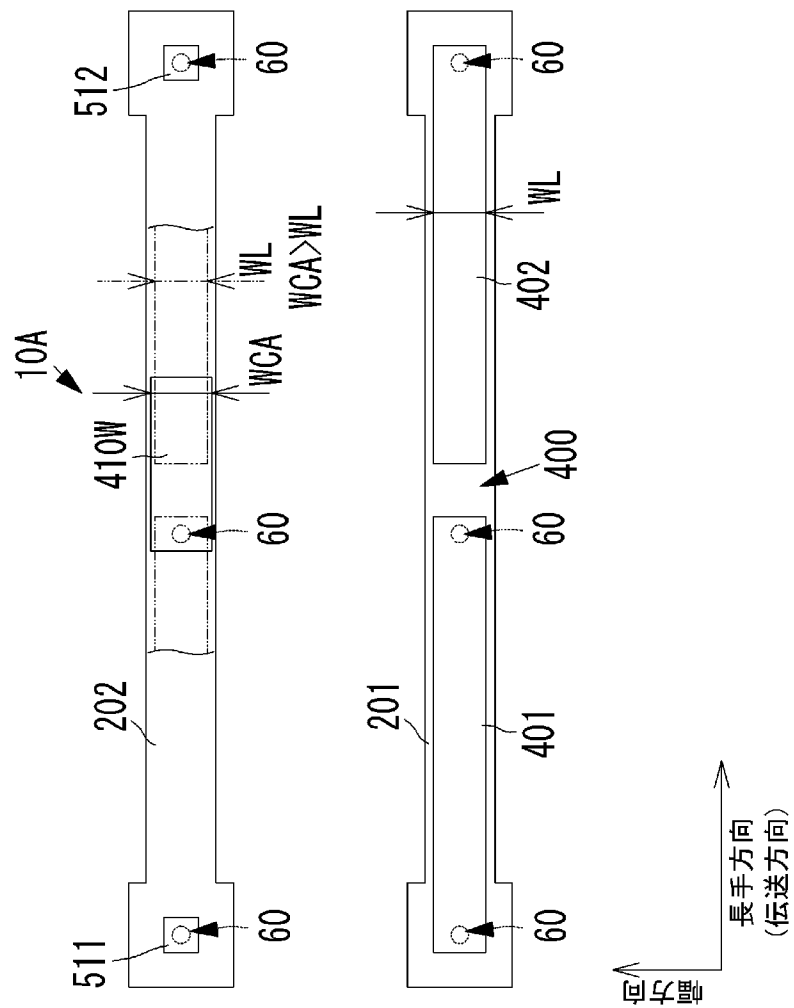
[図7]

図7



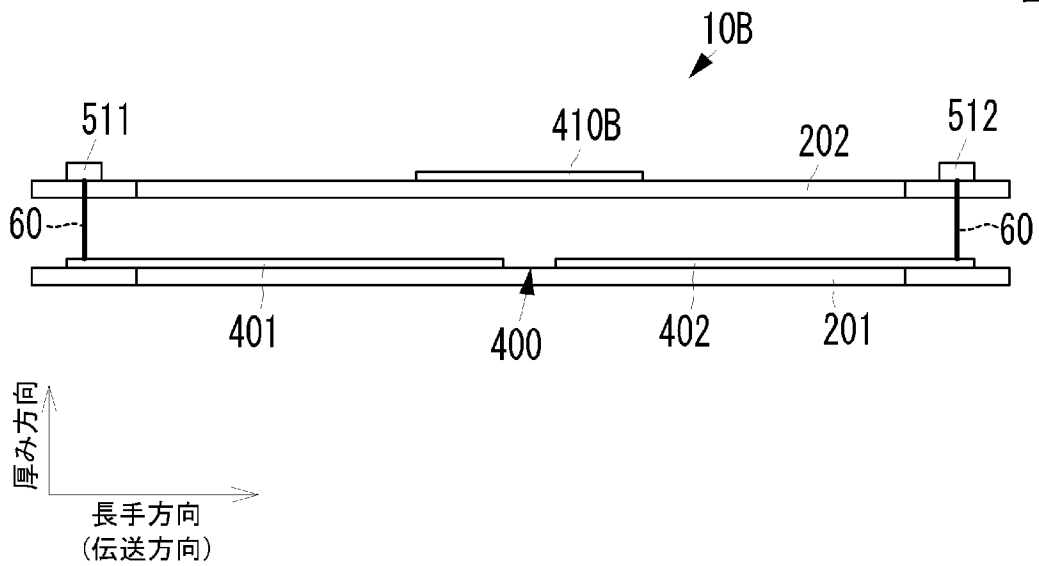
[図8]

図8



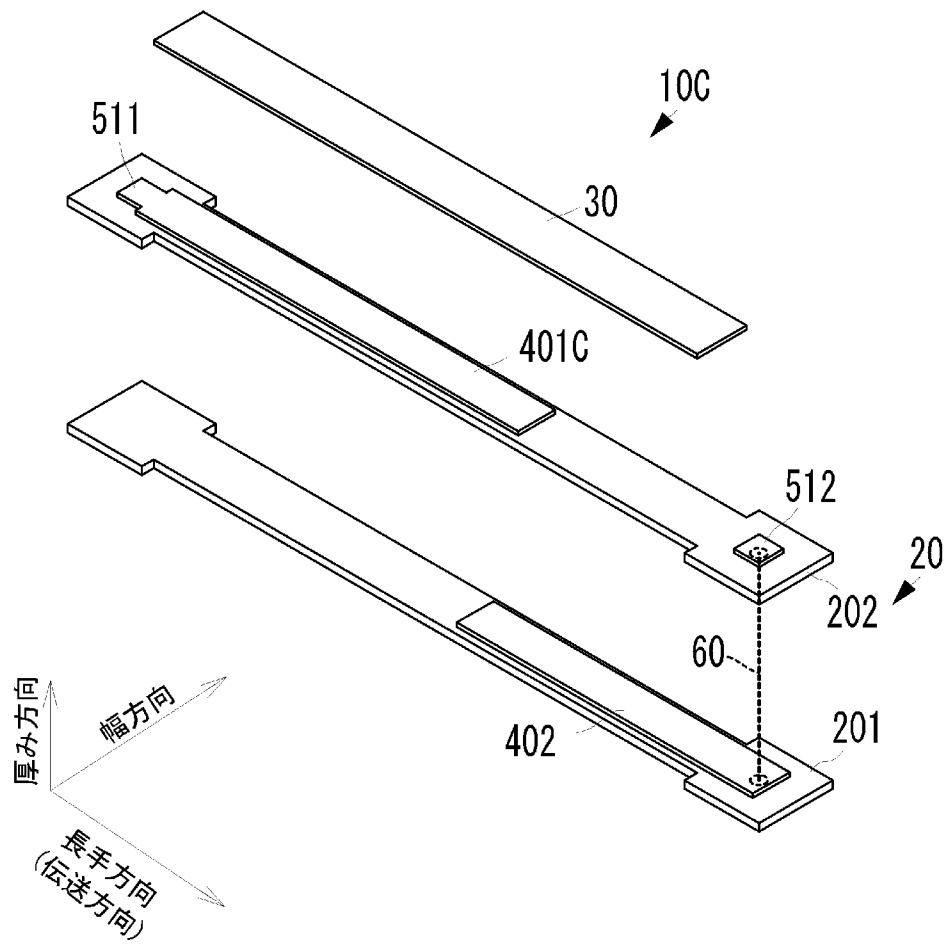
[図9]

図9



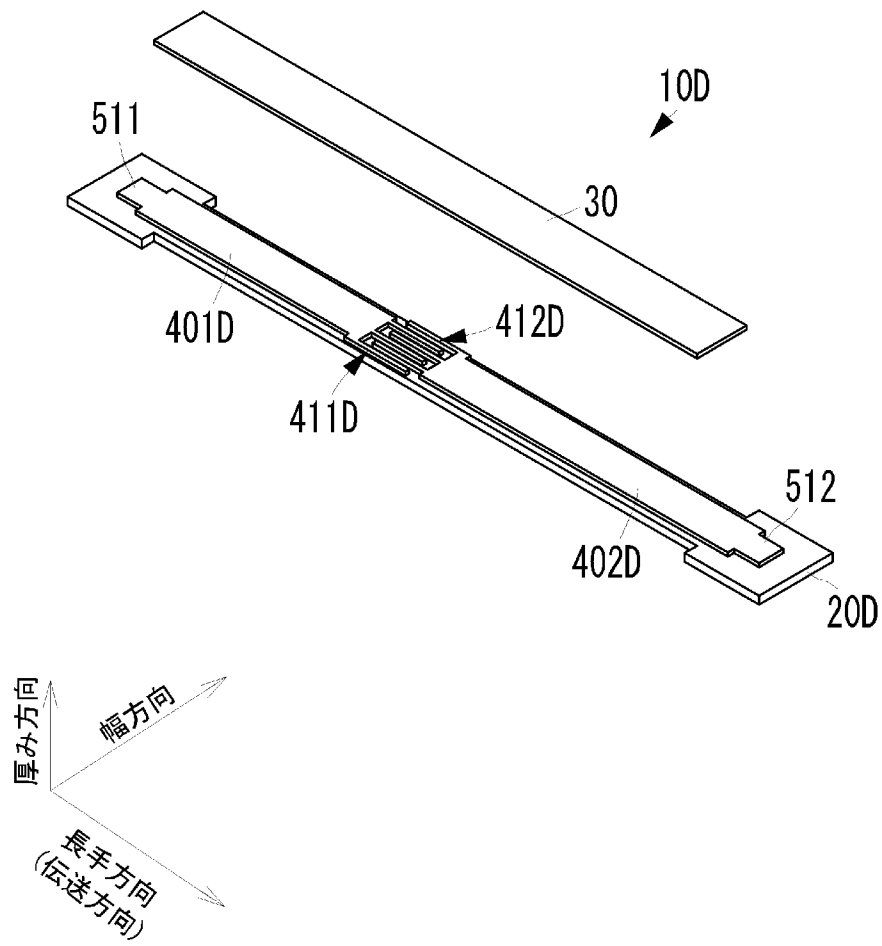
[図10]

図10



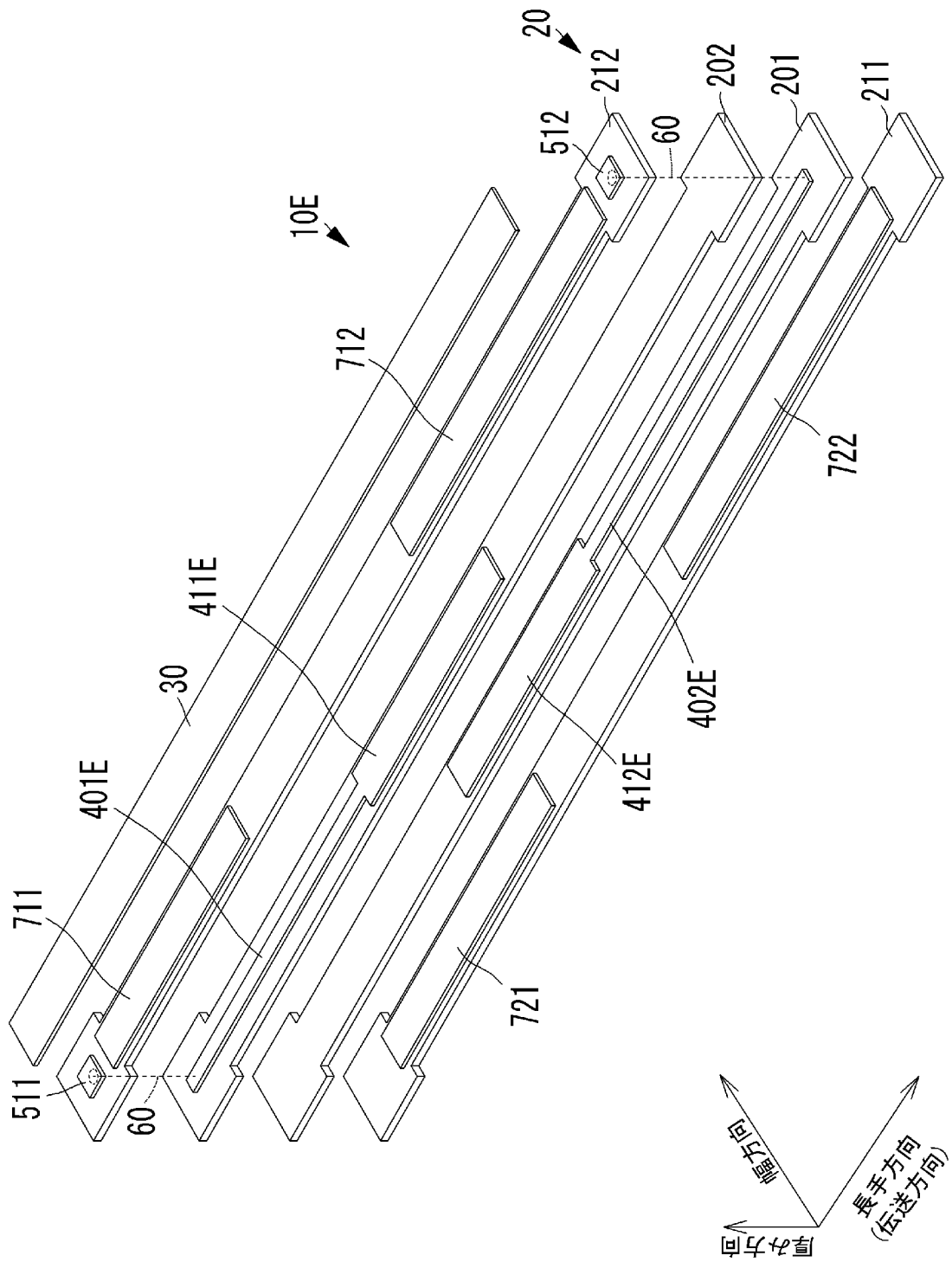
[図11]

図11



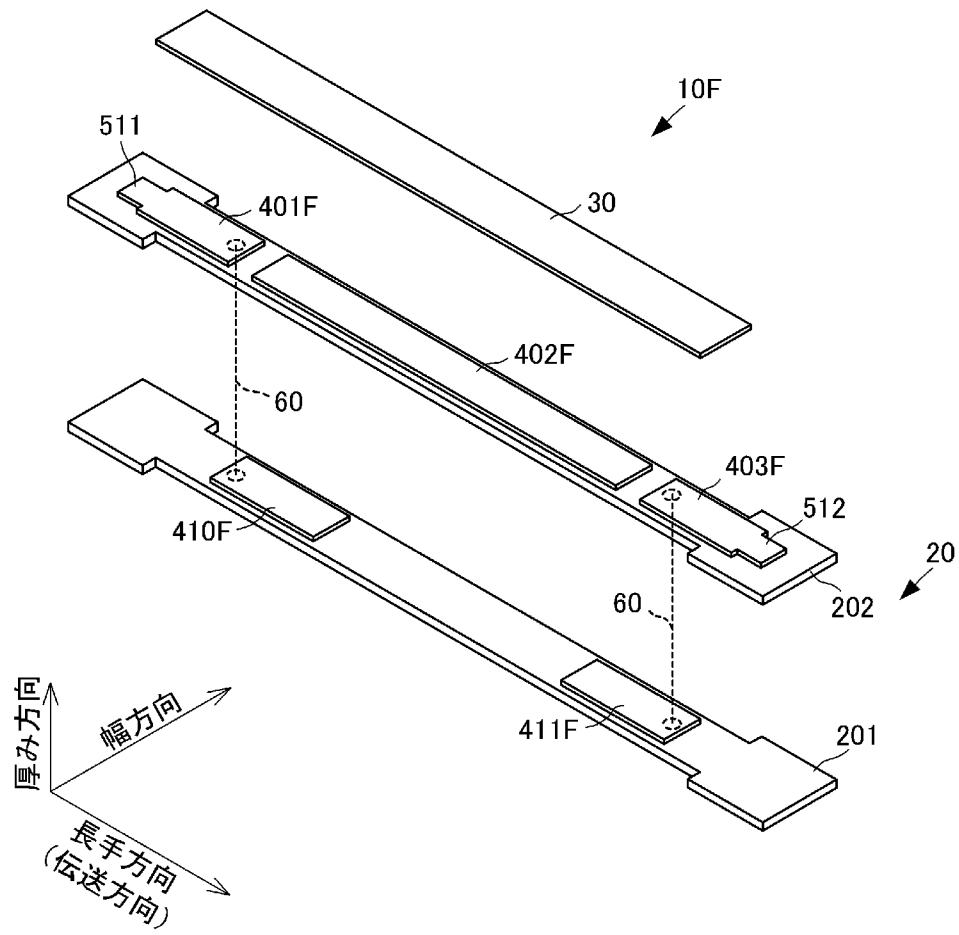
[図12]

図12



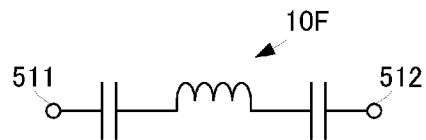
[図13]

図13



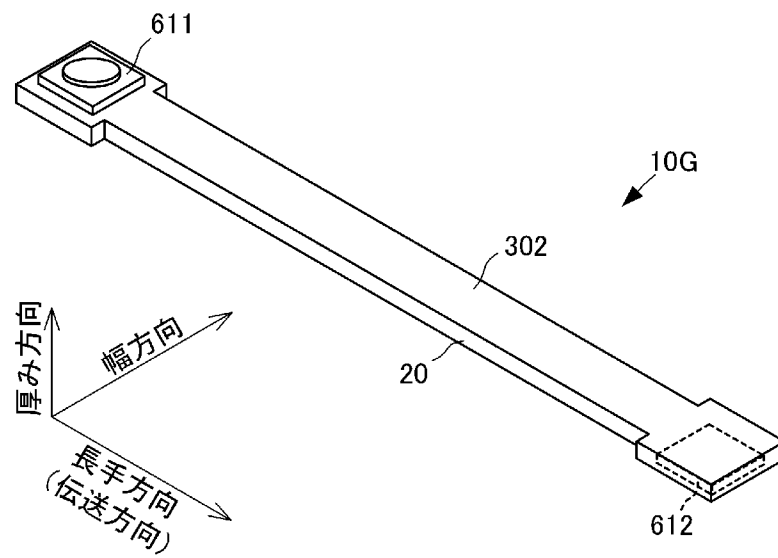
[図14]

図14



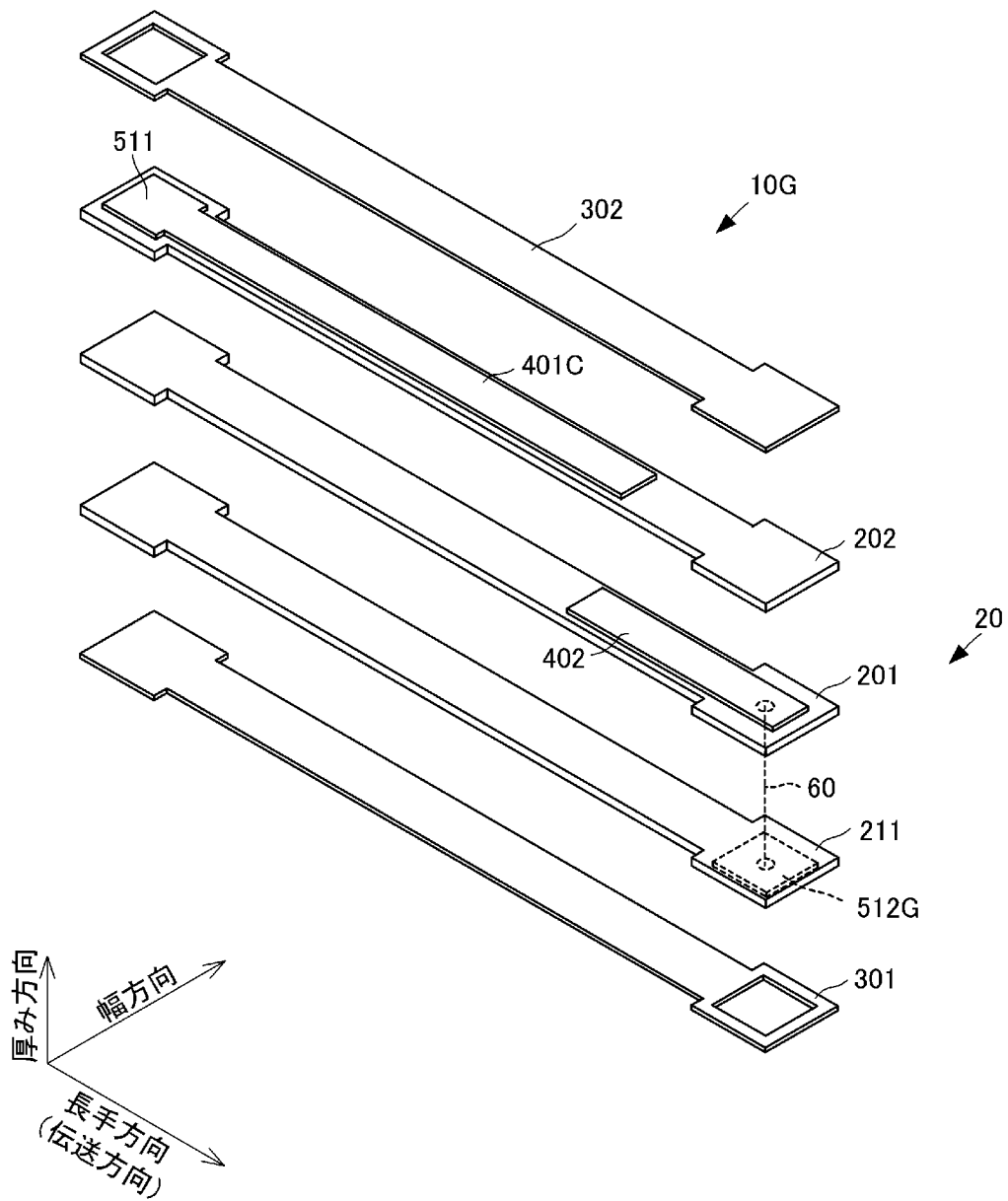
[図15]

図15



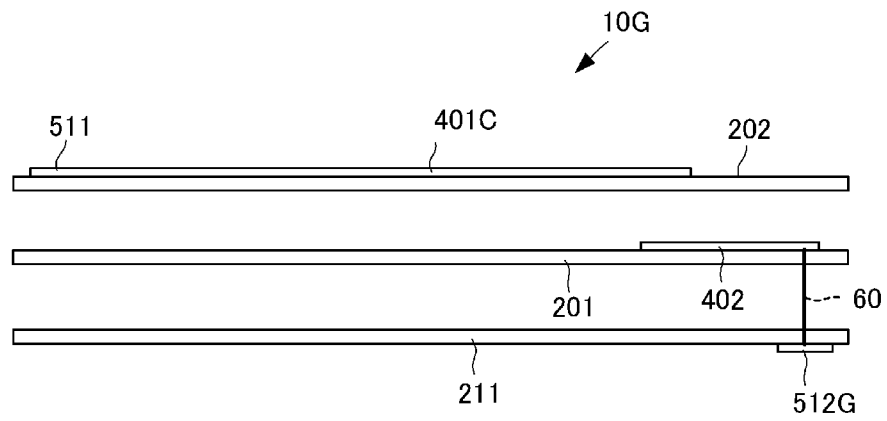
[図16]

図16



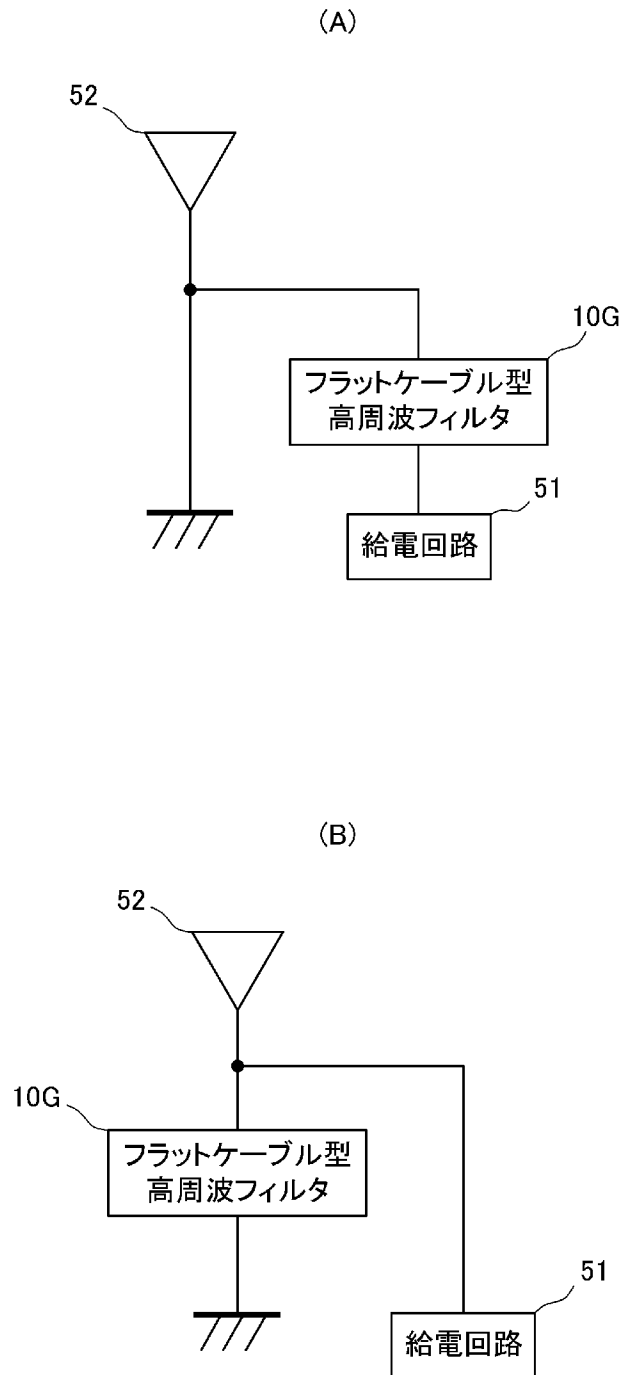
[図17]

図17



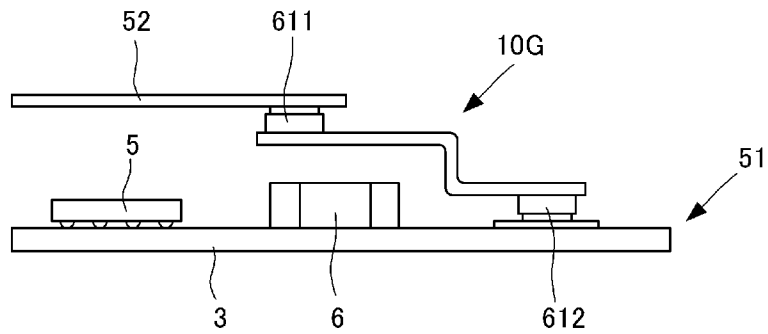
[図18]

図18



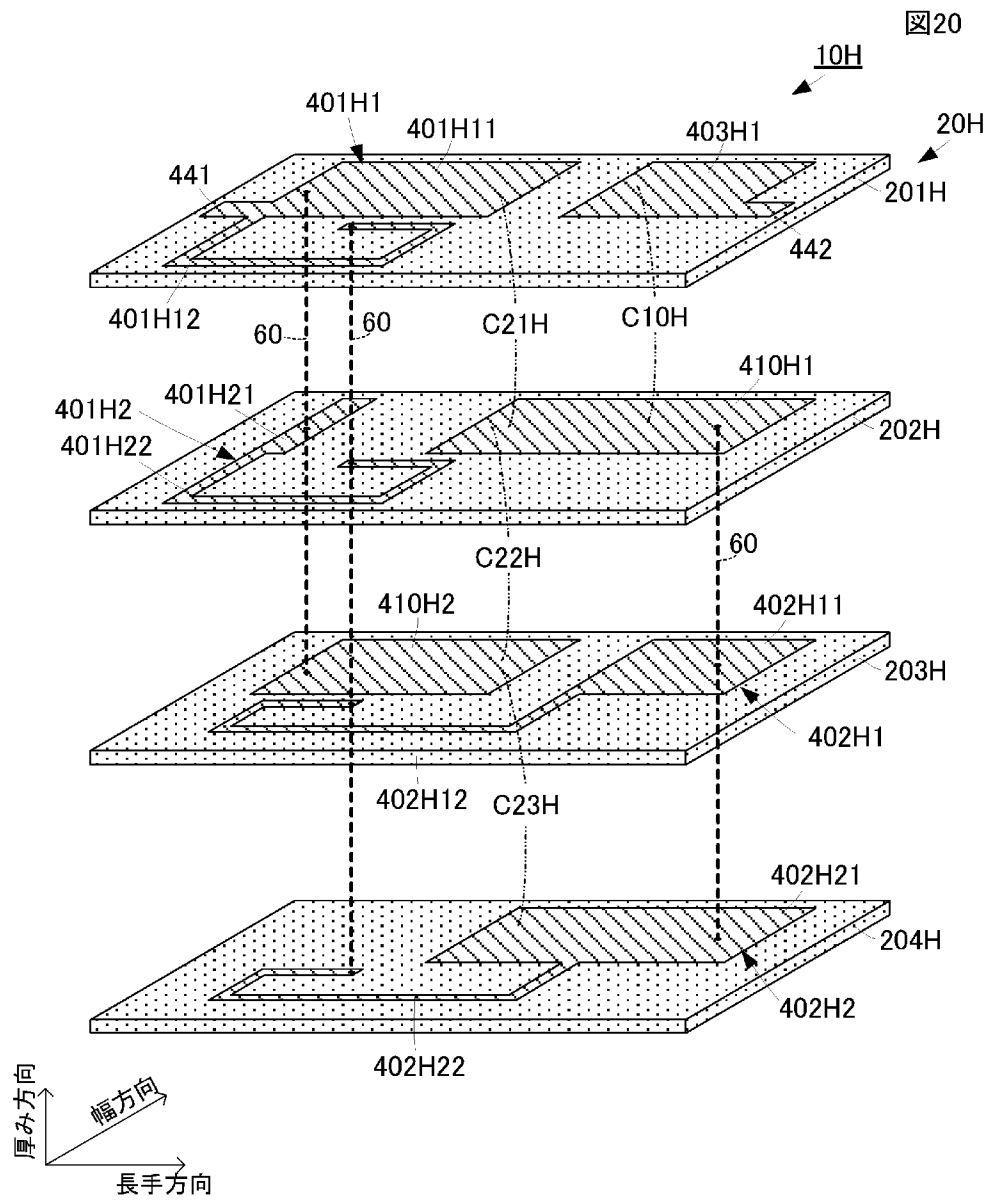
[図19]

図19

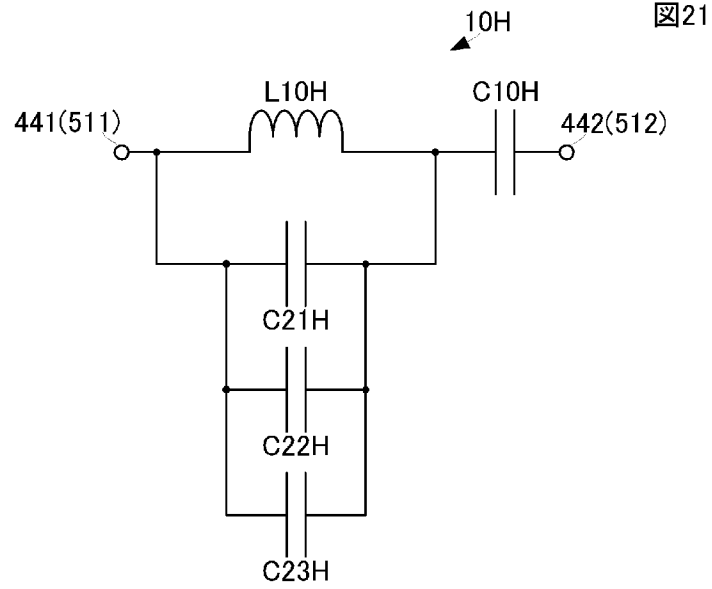


[図20]

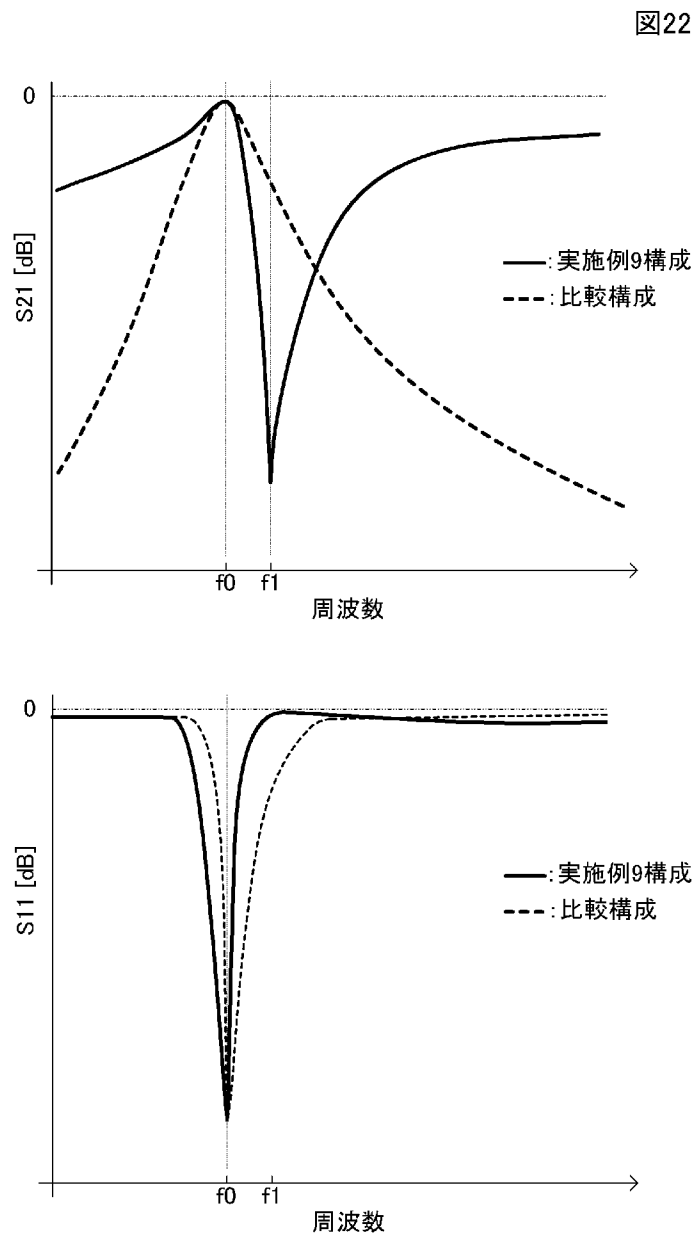
図20



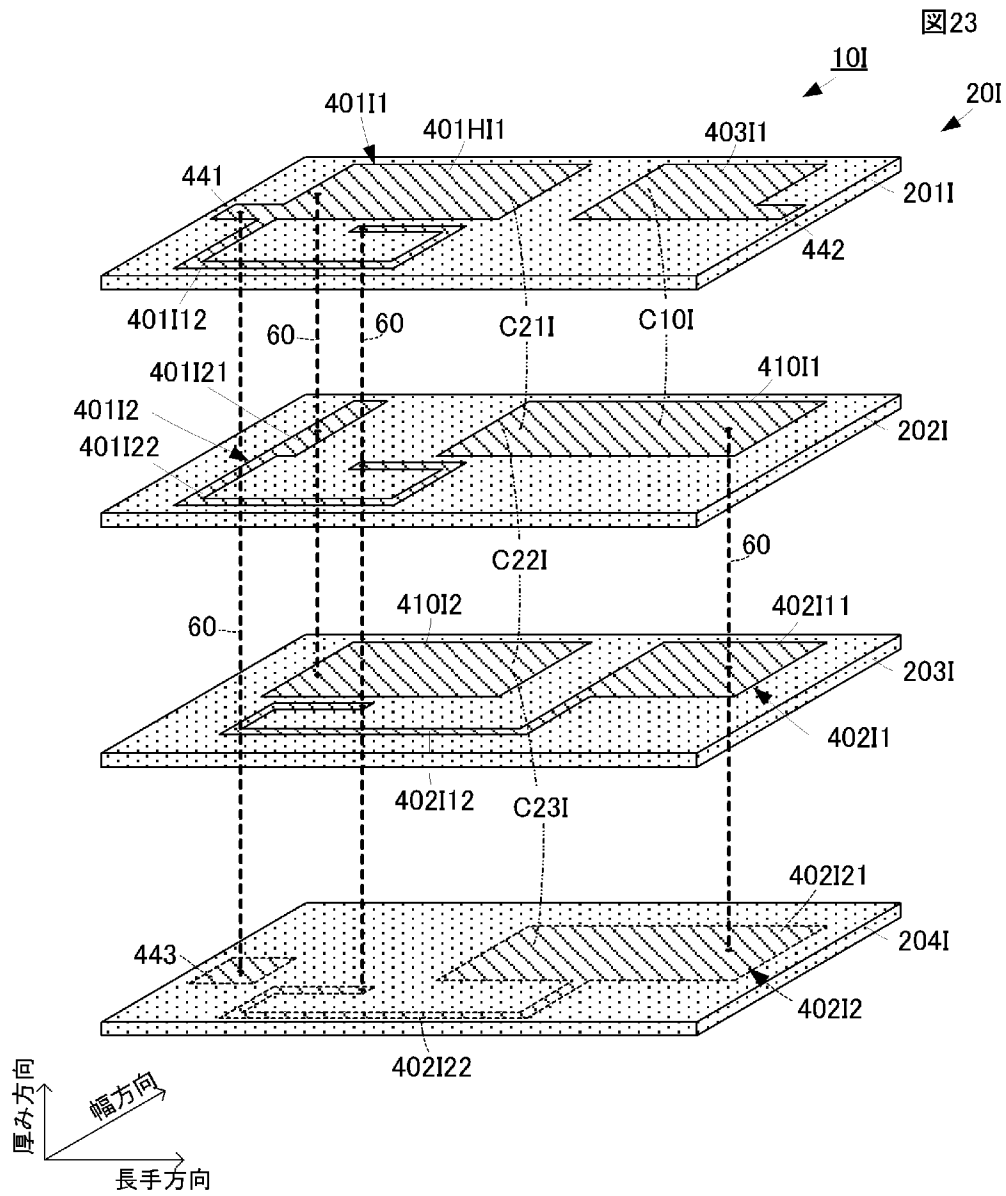
[図21]



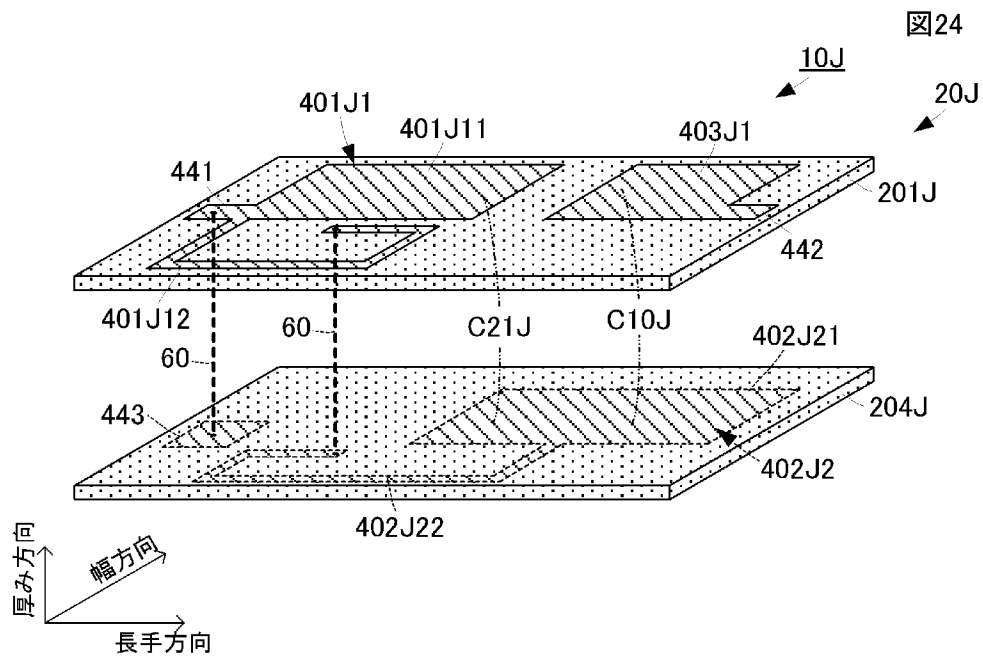
[図22]



[図23]

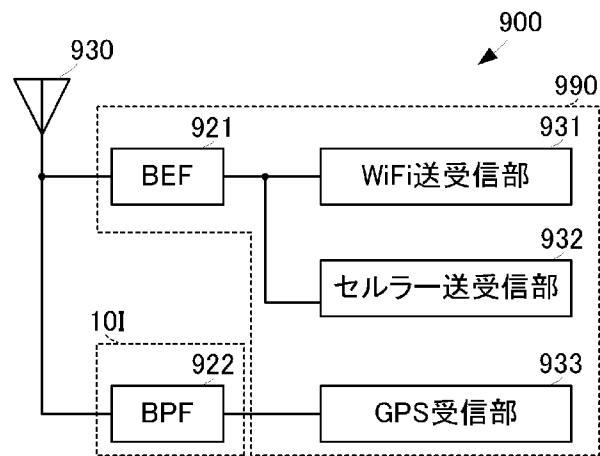


[図24]



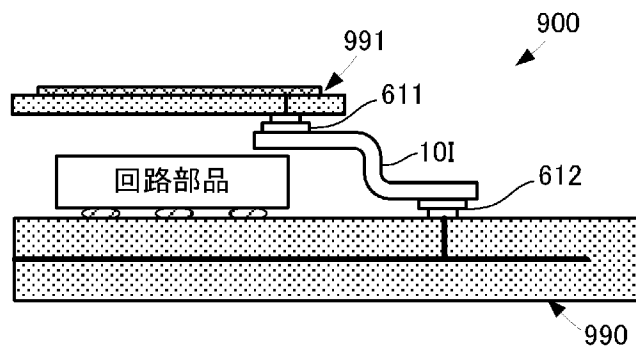
[図25]

図25



[図26]

図26



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/050494

A. CLASSIFICATION OF SUBJECT MATTER

H03H7/01(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03H7/01

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 06-037510 A (Murata Mfg. Co., Ltd.), 10 February 1994 (10.02.1994), paragraphs [0009] to [0014]; fig. 1 to 6 (Family: none)	1-6, 8-20 7
Y A	JP 05-226908 A (Watkins-Johnson Co.), 03 September 1993 (03.09.1993), paragraphs [0010] to [0014]; fig. 2 to 3 & US 5175518 A & GB 2260646 A	1-3, 5, 6, 8-20 4, 7
Y	JP 06-309950 A (Murata Mfg. Co., Ltd.), 04 November 1994 (04.11.1994), page 1, abstract & US 5525953 A & CN 1097082 A	1-6, 8-20

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
09 April, 2014 (09.04.14)

Date of mailing of the international search report
22 April, 2014 (22.04.14)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/050494

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 06-139831 A (Hitachi Zosen Corp.), 20 May 1994 (20.05.1994), page 1, abstract; paragraphs [0001], [0008] (Family: none)	1-6, 8-20
Y	JP 2005-192150 A (Daido Steel Co., Ltd.), 14 July 2005 (14.07.2005), page 1, abstract & US 2004/0145433 A1 & EP 1443587 A1	1-6, 8-20
Y	JP 11-317607 A (Matsushita Electric Industrial Co., Ltd.), 16 November 1999 (16.11.1999), page 1, abstract (Family: none)	5, 6, 11, 12, 13, 16, 19, 20
Y	JP 62-030404 A (Murata Mfg. Co., Ltd.), 09 February 1987 (09.02.1987), page 1, left column, claims; fig. 1, 2 (Family: none)	13, 16, 19, 20
Y	JP 2008-271187 A (Kyocera Corp.), 06 November 2008 (06.11.2008), page 1, abstract (Family: none)	16, 19, 20
Y	JP 10-247861 A (Kokusai Electric Co., Ltd.), 14 September 1998 (14.09.1998), page 1, abstract (Family: none)	16, 19, 20

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H03H7/01(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H03H7/01

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 4 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 4 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 4 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 06-037510 A（株式会社村田製作所）1994.02.10, 段落【0009】－【0014】、図1－図6（ファミリーなし）	1-6, 8-20 7
Y A	JP 05-226908 A（ワトキンズージョンソン カンパニー） 1993.09.03, 段落【0010】－【0014】、図2－図3 & US 5175518 A & GB 2260646 A	1-3, 5, 6, 8-20 4, 7
Y	JP 06-309950 A（株式会社村田製作所）1994.11.04, 1 ページ【要 約】 & US 5525953 A & CN 1097082 A	1-6, 8-20

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 9 . 0 4 . 2 0 1 4

国際調査報告の発送日

2 2 . 0 4 . 2 0 1 4

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

畑中 博幸

5 W

9 1 8 0

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 7 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 06-139831 A (日立造船株式会社) 1994. 05. 20, 1 ページ【要約】、段落【0001】、【0008】 (ファミリーなし)	1-6, 8-20
Y	JP 2005-192150 A (大同特殊鋼株式会社) 2005. 07. 14, 1 ページ【要約】 & US 2004/0145433 A1 & EP 1443587 A1	1-6, 8-20
Y	JP 11-317607 A (松下電器産業株式会社) 1999. 11. 16, 1 ページ【要約】 (ファミリーなし)	5, 6, 11, 12, 13 , 16, 19, 20
Y	JP 62-030404 A (株式会社村田製作所) 1987. 02. 09, 1 ページ左欄「特許請求の範囲」、第1図、第2図 (ファミリーなし)	13, 16, 19, 20
Y	JP 2008-271187 A (京セラ株式会社) 2008. 11. 06, 1 ページ【要約】 (ファミリーなし)	16, 19, 20
Y	JP 10-247861 A (国際電気株式会社) 1998. 09. 14, 1 ページ【要約】 (ファミリーなし)	16, 19, 20