

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004年6月24日 (24.06.2004)

PCT

(10) 国際公開番号
WO 2004/054334 A1

(51) 国際特許分類⁷:

H05K 1/02, 1/11, 1/18

(BABA,Shunji) [JP/JP]; 〒211-8588 神奈川県 川崎市中原区上小田中4丁目1番1号 富士通株式会社内 Kanagawa (JP).

(21) 国際出願番号:

PCT/JP2002/012863

(22) 国際出願日: 2002年12月9日 (09.12.2002) (74) 代理人: 遠山 勉, 外(TOYAMA,Tsutomu et al.); 〒103-0004 東京都 中央区 東日本橋3丁目4番10号 ヨコヤマビル6階 Tokyo (JP).

(25) 国際出願の言語:

日本語

(81) 指定国(国内): JP, US.

(71) 出願人(米国を除く全ての指定国について): 富士通株式会社 (FUJITSU LIMITED) [JP/JP]; 〒211-8588 神奈川県川崎市中原区上小田中4丁目1番1号 Kanagawa (JP).

(72) 発明者; および

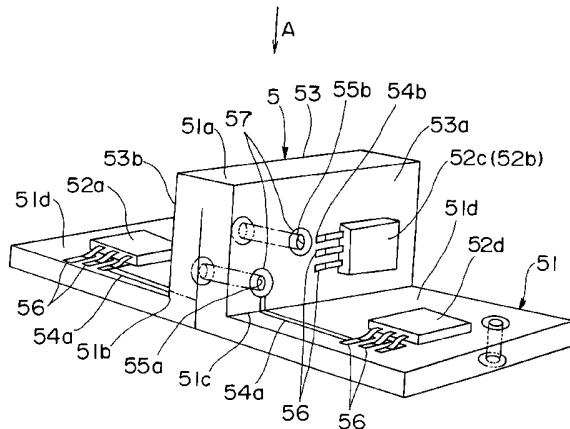
(75) 発明者/出願人(米国についてのみ): 馬場 俊二

添付公開書類:
— 國際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイドスノート」を参照。

(54) Title: ELECTRONIC PART MOUNTING STRUCTURE AND MOUNTING METHOD

(54) 発明の名称: 電子部品の実装構造及び実装方法



(57) Abstract: An electronic part mounting structure includes a printed circuit board, a plurality of electronic parts mounted on the printed circuit board, a folded portion of the printed circuit board bent and layered between the electronic parts, through holes formed in both sides of the folded portion, and a wiring connecting the electronic parts via the through holes and connecting the electronic parts to the through holes.

(57) 要約:

プリント基板と、このプリント基板上に搭載された複数の電子部品と、前記電子部品の間で折り曲げられ積層された前記プリント基板の折り重ね部分と、前記折り重ね部分の両面に形成されたスルーホールと、前記スルーホールを介して前記電子部品間を接続し、前記電子部品と前記スルーホールとを接続する配線と、を備えている。

WO 2004/054334 A1

明細書

電子部品の実装構造及び実装方法

技術分野

本発明は、メモリモジュールや液晶ディスプレイ用ドライバなどに適用して好適な電子部品の実装構造及び実装方法に関する。

背景技術

従来、プリント基板は平板状に形成され、その表面に搭載された電子部品（回路部品）が配線で接続されていた。FIG. 23は、このような従来のプリント基板1を示す。

このプリント基板1は、その表面に複数の電子部品10a～10dが搭載されている。そして、両端の電子部品10a, 10dが配線11aで接続され、その間の電子部品10b, 10cが配線11bによって接続されている。

また、FIG. 24に示すように、可撓性フィルムによって形成された絶縁層13が、所定の折り返し部分14で折り返されて厚さ方向に積層された多層配線基板15が提案されている（例えば、特許文献1参照。）。

この多層配線基板15は、折り返す前の展開された絶縁層13上に一層の導体回路層16を形成し、これを折り返すことで導体回路層16を多層化することができる。従って、複数の導体回路層16を一層ずつ積層する場合に比べて製造工程を簡略化することができる。

なお、FIG. 24中の符号17, 18は絶縁層13の孔に挿入された導電性部材、19は層間絶縁層、20は電子部品、21はマザーボードを示す。

【特許文献1】

特開2002-171069号公報 (FIG. 5)

しかしながら、従来の平板状のプリント基板1(FIG. 23参照)は、接続すべき電子部品10a, 10dの間隔が大きい場合には、その間の配線11aの長さL3が長くなるという問題があった。

このように、電子部品10a, 10d間の配線11aの長さL3が長くなると、クロストーク、信号遅延などの問題が発生するおそれがある。

このような問題は、上記折り返されて積層された多層配線基板 15 (FIG. 24 参照)においても、同様に発生する。すなわち、この多層配線基板 15においては、その両面に配置された電子部品 20 とマザーボード 21 とを接続する場合、その間の配線（図示せず）は導体回路層 16 を展開した状態で形成される。

そのため、導体回路層 16 の展開状態で、電子部品 20 側の導電性部材 17 とマザーボード 21 側の導電性部材 18 との間隔が大きい場合には、その間を接続する配線の長さも長くなってしまう。

発明の開示

本発明は、このような問題に鑑みてなされたもので、電子部品を接続する配線の長さを短くすることができる電子部品の実装構造及び実装方法の提供を課題とする。

本発明は、前記課題を解決するため、以下の手段を採用した。すなわち、本発明は、プリント基板と、このプリント基板上に搭載された複数の電子部品と、前記電子部品の間で折り曲げられ積層された前記プリント基板の折り重ね部分と、前記折り重ね部分の両面に形成されたスルーホールと、前記スルーホールを介して前記電子部品間を接続し、前記電子部品と前記スルーホール間に設けられた配線と、を備えたことを特徴とする。

上記プリント基板は、折り曲げが容易なフレキシブル基板を使用するのが好ましい。

本発明によれば、折り重ね部分の両面側に搭載された電子部品が、前記折り重ね部分に形成されたスルーホールを通る配線によって接続されているので、折り重ね部分を展開したと同様な平板状のプリント基板上で電子部品を接続する場合に比べて、配線の長さが短くなる。

ここで、前記配線は、前記プリント基板の前記折り重ね部分外に搭載された前記電子部品と、前記折り重ね部分の前記スルーホール間を接続するようにできる。

また、前記折り重ね部分と前記電子部品が搭載されている面とを、略直交させることができる。

また、前記折り重ね部分にも前記接続すべき電子部品を搭載することができる。

更に、前記折り重ね部分における積層された前記プリント基板を、互いに固定することができる。この場合は、積層されたプリント基板の間に隙間ができるのを防止できるので、配線が切断されるのを防止でき信頼性が向上する。

また、前記スルーホールの両端面にランド部を形成することができる。この場合には、配

線とスルーホールを確実に接続することができる。

また、前記折り重ね部分を2個以上形成することができる。ここで、前記2個以上の折り重ね部分を並列に配置することができる。また、前記2個以上の折り重ね部分を放射方向に配置することもできる。

更に、前記折り重ね部分を3個形成し、これらの折り重ね部分と、前記プリント基板の両端部を積層した部分とで十字形を形成することができる。

このように、折り重ね部分を複数設けることによって、プリント基板上に搭載された多数の電子部品を接続する配線の長さを短くすることができる。

なお、上記各構成要素は、本発明の趣旨を逸脱しない限り、互いに組み合わせることが可能である。

また、本発明は、プリント基板に配線のパターンを形成する工程と、前記プリント基板を前記パターンの断続部分で折り曲げ積層させて折り重ね部分を形成する工程と、前記折り重ね部分にその両面に形成された前記パターンを接続する貫通孔を形成する工程と、前記パターン及び前記貫通孔の内面を導電性物質で皮膜して前記配線を形成する工程と、前記プリント基板上に前記電子部品を搭載し前記配線に接続する工程と、を有することを特徴とする。

なお、上記各工程は、本発明の趣旨を逸脱しない限り、互いに組み合わせることが可能である。

図面の簡単な説明

F I G. 1は本発明の第1実施形態を示す斜視図であり、

F I G. 2はF I G. 1のA矢視図であり、

F I G. 3 (a)は本発明の第1実施形態を示す上面図であり、(b)は本発明の第1実施形態の折り重ね部分を展開した状態を示す上面図であり、

F I G. 4は本発明の第2実施形態を示すフローチャートであり、

F I G. 5は本発明の第2実施形態を説明する上面図であり、

F I G. 6は本発明の第2実施形態を説明する正面図であり、

F I G. 7はF I G. 6のB矢視図であり、

F I G. 8はF I G. 7のC矢視図であり、

F I G. 9は本発明の第2実施形態を説明する側面図であり、

F I G. 10 は本発明の第2実施形態を説明する上面図であり、

F I G. 11 は本発明の第2実施形態を説明する側面図であり、

F I G. 12 は本発明の第2実施形態の別の例を示すフローチャートであり、

F I G. 13 は本発明の第3実施形態を示す斜視図であり、

F I G. 14 は本発明の第3実施形態を示す斜視図であり、

F I G. 15 は本発明の第4実施形態を示す正面図であり、

F I G. 16 は F I G. 15 の D 矢視図であり、

F I G. 17 は F I G. 15 の E 矢視図であり、

F I G. 18 は本発明の第5実施形態を説明する正面図であり、

F I G. 19 は本発明の第5実施形態を説明する正面図であり、

F I G. 20 は本発明の第6実施形態を説明する上面図であり、

F I G. 21 (a) は本発明の第6実施形態の折り重ね部分を直立させた状態を示す正面図であり、(b) は折り重ね部分を倒した状態を示す正面図であり、

F I G. 22 は本発明の第6実施形態を示す正面図であり、

F I G. 23 は従来例を示す斜視図であり、

F I G. 24 は別の従来例を示す断面図である。

発明を実施するための最良の形態

以下、図面を参照して、本発明の最良の形態を説明する。

《第1実施形態》

F I G. 1 は、本発明を適用した第1実施形態のメモリモジュール 5 を示す。このメモリモジュール 5 は、プリント基板 5 1 と、このプリント基板 5 1 上に搭載された複数の電子部品 5 2 a ~ 5 2 d (F I G. 2 参照) と、これらの電子部品 5 2 a ~ 5 2 d の間で折り曲げられ積層されたプリント基板 5 1 の折り重ね部分 5 3 とを備えている。本例では、折り重ね部分 5 3 が二重に積層されている。

また、このメモリモジュール 5 は、上記折り重ね部分 5 3 の両面に形成されたスルーホール (P T H : P r i n t e d T h r o u g h H o l e) 5 5 a, 5 5 b と、これらのスルーホール 5 5 a, 5 5 b を介して電子部品 5 2 a ~ 5 2 d 間を接続し、電子部品 5 2 a ~ 5 2 d とスルーホール 5 5 a, 5 5 b 間に設けられた配線 5 4 a, 5 4 b と、を備えている。

次に、上記各構成要素について説明する。プリント基板51は、折り曲げが容易なフレキシブル基板を使用するのが好ましい。電子部品52a～52dは、必要に応じて各種のものを使用することができる。

ここでは、リード付きの電子部品52a～52dが使用されている。プリント基板51の所定の位置には、配線54a, 54bと各電子部品52a～52dのリードとを接続する端子56が形成されている。これらの端子56の近辺に電子部品52a～52dが搭載されている。

これらの電子部品52a～52dのうち、両端に配置されその間隔が大きい方の電子部品52a, 52dが、配線54aによって接続されている。また、互いの間隔が小さい方の電子部品52b, 52cが配線54bによって接続されている。

折り重ね部分53は、接続されている電子部品52a, 52d, 52b, 52cの間でプリント基板51を折り曲げて、積層することによって形成されている。

折り重ね部分53外に搭載された間隔が大きい方の電子部品52a, 52dを接続する配線54a, 54aは、電子部品52a, 52dから折り重ね部分53の両面まで延びている。折り重ね部分53に搭載された間隔が小さい方の電子部品52b, 52cを接続する配線54b, 54bは、それぞれ折り重ね部分53の表面にだけ形成されている。

折り重ね部分53は、接続されている電子部品52a, 52d, 52b, 52cの略中央部分51aで180°の角度で山折りに折り曲げられている。

更に、この折り曲げられた略中央部分51aから両側に略等距離だけ離れた部分51b, 51cが、略90°の角度で谷折りに折り曲げられている。

これによって、折り重ね部分53は、間隔が大きい方の電子部品52a, 52dが搭載されている平坦面51dに対して、略直交するように突出して形成されている。この折り重ね部分53を構成するプリント基板51, 51は、例えば接着剤などで互いに固定されている。

また、折り重ね部分53の両面には、FIG. 2に示すように、間隔が小さい方の電子部品52b, 52cが略対称の位置に搭載されている。

FIG. 1のスルーホール55a, 55bの位置は、配線54a, 54bの長さができるだけ短くなるように設定されている。

すなわち、プリント基板51の折り重ね部分53外の平坦面51dに搭載された電子部品52a, 52dを接続するためのスルーホール55aは、折り重ね部分53の根元部分51

b, 51cにできるだけ近い位置に形成されている。

また、折り重ね部分53に搭載された電子部品52b, 52cを接続するためのスルーホール55bは、電子部品52b, 52cにできるだけ近い位置に形成されている。なお、これらのスルーホール55a, 55bの両端には、ランド部57が形成されている。

次に、このメモリモジュール5の作用を説明する。FIG. 3(a)はメモリモジュール5の上面図であり、FIG. 3(b)はメモリモジュール5の折り重ね部分53を展開した状態で示す上面図である。

なお、FIG. 3(b)は、説明を簡略にするため間隔が大きい方の電子部品52a, 52dと、間隔が小さい方の電子部品52b, 52cとを、一列に配列した状態で示す。

ここでは、FIG. 3(a)に示すように、折り重ね部分53の厚さをL1とする。また、FIG. 3(b)に示すように、各電子部品52a～52dと、スルーホール55a, 55bとの間隔を同一寸法L2とする。

FIG. 3(b)に示すように、プリント基板51の平坦面51dに搭載された間隔が大きい方の電子部品52a, 52dを接続する配線54aの全長Laは、 $L_a = L_2 + L_2 + L_1$ となる。また、折り重ね部分53に搭載された間隔が小さい方の電子部品52b, 52cを接続する配線54bの全長Lbは、 $L_b = L_2 + L_2 + L_1$ となる。つまり、 $L_a = L_b$ となる。

このように、本発明のメモリモジュール5は、プリント基板51の展開状態(FIG. 3(b)参照)において、同一面上に搭載されている電子部品52a～52dについては、その間隔が異なる場合でも、同一長さ($L_a = L_b$)の配線54a, 54bによって接続することができる。

また、配線54a, 54bの長さLa, Lbは、従来の平板状に形成されたプリント基板1における配線11a, 11bの長さL3, L4(FIG. 23参照)に比べて、スルーホール55a, 55a間又は55b, 55b間の寸法だけ短くなる。

従って、接続すべき電子部品52a, 52dの間隔が大きい場合であっても、その間の配線54aを相当短くできるので、クロストークや信号遅延などが発生するのを抑制することができる。

《第2実施形態》

次に、上記メモリモジュール5の製造方法について説明する。FIG. 4は、メモリモジ

ュール5の製造工程を示すフローチャートである。

ここでは、FIG. 4に示すように、まずプリント基板51に配線54a, 54b及びランド部57のパターンを形成する（ステップ1）。

次に、プリント基板51を折り曲げて、折り重ね部分53を形成する（ステップ2）。次に、折り重ね部分53にドリルなどで貫通孔をあける（ステップ3）。

続いて、配線54a, 54bのパターン、貫通孔の内面、及びランド部57を、銅などの導電性物質で被覆する。これによって、配線54a, 54b、スルーホール55a, 55b及びランド部57が形成される（ステップ4）。なお、導電性物質による被覆は、メッキ処理などによって行うことができる。

次に、電子部品52a～52dをプリント基板51の所定の位置に搭載する（ステップ5）。これでメモリモジュール5の製造工程が終了する。

次に、上記ステップ1～ステップ5の各工程について説明する。ステップ1のパターン形成工程では、FIG. 5に示すように、通常のプリント配線板と同様のプロセスで端子56（FIG. 1参照）のパターン60、配線54a, 54bのパターン61a, 61b、及びランド部57のパターン62を形成する。

ステップ2の折り重ね部分53の形成工程では、FIG. 6に示すように、プリント基板51の略中央部分51aを、180°の角度で山折りに折り曲げる。更に、略中央部分51aから両側に等距離だけ離れた部分51b, 51cを、略90°の角度で谷折りに折り曲げる。

これにより、折り重ね部分53は、プリント基板51の平坦面51dに対して略直角に突出した形状となる。ここで、折り重ね部分53を構成する積層されたプリント基板51, 51を例えば接着剤63などで固定する。

この折り重ね部分53を形成することによって、FIG. 7に示すように、上記端子56のパターン60の半数、及び配線54aのパターン61aの一部が、プリント基板51の平坦面51dに配置される。

残りのパターン60の半数、パターン61aの残部、パターン61bの全部、及びパターン62の全部は、FIG. 8に示すように、折り重ね部分53の両面にそれぞれ半数ずつ配置される。

上記ステップ3の貫通孔の形成工程では、FIG. 9に示すように、ドリルなどを用いて

ランド部 5 7 のパターン 6 2 上に、パターン 6 2 より小径の貫通孔 6 4 を形成する。

ステップ 4 の導電性物質による被覆工程では、パターン 6 0, 6 1 a, 6 1 b, 6 2 及び貫通孔 6 4 の内周面に、メッキ処理によって例えば銅などの導電性物質を被覆させる。

これによって、FIG. 1 の配線 5 4 a, 5 4 b、スルーホール 5 5 a, 5 5 b、端子 5 6 及びランド部 5 7 が形成される。

ステップ 5 の電子部品 5 2 a ~ 5 2 d の実装工程では、FIG. 1 0 に示すように、プリント基板 5 1 の平坦面 5 1 d に形成された端子 5 6 上に、電子部品 5 2 a, 5 2 a のリードを載せた状態で搭載し、リードと端子 5 6 とをはんだ付けして、電子部品 5 2 a, 5 2 d を固定する。

また、FIG. 1 1 に示すように、プリント基板 5 1 の折り重ね部分 5 3 に形成された端子 5 6 上に、電子部品 5 2 b, 5 2 c のリードを載せた状態で搭載し、リードと端子 5 6 とをはんだ付けして、電子部品 5 2 b, 5 2 c を固定する。

なお、上記の製造工程では、ステップ 2 で折り重ね部分 5 3 を形成した後、ステップ 3 で貫通孔 6 4 を形成したが、貫通孔 6 4 を形成した後、折り重ね部分 5 3 を形成することもできる。

この場合には、FIG. 1 2 に示すように、パターン 6 0 ~ 6 2 の形成（ステップ 1 1）、貫通孔 6 4 の形成（ステップ 1 2）、折り重ね部分 5 3 の形成（ステップ 1 3）、パターン 6 0 ~ 6 2 及び貫通孔 6 4 内面の導電性物質による被覆（ステップ 1 4）、電子部品 5 2 a ~ 5 2 d の搭載（ステップ 1 5）の順に行う。

なお、上記各工程は、FIG. 1 1 及び FIG. 1 2 に示した順序に限らず、本発明の趣旨を逸脱しない限り、自由に組み合わせて行うことができる。

《第 3 実施形態》

FIG. 1 3 は本発明の第 3 実施形態であり、上記メモリモジュール 5 をマザーボード 6 5 に搭載した状態を示す。この場合は、マザーボード 6 5 にコネクタ 6 6 を取り付ける。また、FIG. 1 4 に示すように、メモリモジュール 5 の端部に外部接続用端子 6 7 を形成する。

そして、FIG. 1 3 に示すように、メモリモジュール 5 の折り重ね部分 5 3 を上にした状態で、メモリモジュール 5 の平坦部分 6 8, 6 8 をマザーボード 6 5 上に載置する。

この状態で、メモリモジュール 5 をスライドさせて、その端部をコネクタ 6 6 に挿入する。

これによって、メモリモジュール5の外部接続用端子67が、コネクタ66の端子（図示せず）に接続される。

《第4実施形態》

F I G. 15は、本発明の第4実施形態のメモリモジュール7を示す。このメモリモジュール7は、プリント基板71に3個の折り重ね部分72a～72cが形成されている。

また、プリント基板71の両端部71a, 71bが積層されている（以下、両端積層部分76という）。そして、これらの折り重ね部分72a～72cと両端積層部分76とが、断面十字形に形成されている。

各折り重ね部分72a～72c及び両端積層部分76を構成する両側のプリント基板71, 71は、接着剤73によって固定されている。

各折り重ね部分72a～72cの両面、及び両端積層部分76の両面には、電子部品74a～74hが搭載されている。更に、各折り重ね部分72a～72c及び両端積層部分76の根元付近には、スルーホール75が形成されている。

各折り重ね部分72a～72c及び両端積層部分76に搭載された電子部品74a～74hは、その反対側の折り重ね部分72a～72c又は両端積層部分76に搭載された電子部品74a～74hに接続されている。

すなわち、例えばF I G. 15における上側の折り重ね部分72aの右表面に搭載された電子部品74bは、その反対側の折り重ね部分72cの右表面に搭載された電子部品74gに接続されている。

これらの電子部品74b, 74gは、F I G. 16に示すように、その間に挟まれた両端積層部分76のスルーホール75を通る配線77aによって接続されている。

また、F I G. 15における両端積層部分76の上面に搭載された電子部品74aは、その反対側の折り重ね部分72bの上面に搭載された電子部品74dに接続されている。

これらの電子部品74a, 74dは、F I G. 17に示すように、その間に挟まれた折り重ね部分72aのスルーホール75を通る配線77bによって接続されている。

なお、このメモリモジュール7は、F I G. 18に示すように、両端積層部分76とその反対側の折り重ね部分72bの端部に、外部接続用端子78が形成されている。この外部接続用端子78は、次に説明するように、メモリモジュール7をマザーボード80に取り付ける場合に使用する。

《第5実施形態》

F I G. 18 及び F I G. 19 は、本発明の第5実施形態を示す。ここでは、上記メモリモジュール7をマザーボード80に搭載する場合について説明する。

この場合には、F I G. 18 に示すように、マザーボード80に2個のコネクタ81, 82が所定の間隔をあけて取り付けられている。そして、メモリモジュール7の外部接続用端子78が形成されている方の端部を、コネクタ81, 82に挿入する。これにより、F I G. 19 に示すように、マザーボード80にメモリモジュール7が固定される。

《第6実施形態》

F I G. 20 ~ F I G. 22 は、本発明の第6実施形態を示す。上記第1 ~ 第5実施形態では、接続すべき電子部品を折り重ね部分に対して対称となる位置に配置したが、F I G. 20 に示すように、プリント基板90に形成した折り重ね部分91に対して、非対称となる位置に接続すべき電子部品92a, 92bを配置することができる。

この場合は、折り重ね部分91の任意の位置、好ましくは電子部品92a, 92bの任意の位置にスルーホール93を形成する。そして、電子部品92a, 92bを接続するため折り重ね部分の両側に形成された配線94a, 94bを、スルーホール93で接続する。

また、F I G. 21 (a) に示すように、プリント基板95に2個以上、ここでは3個の折り重ね部分96a ~ 96cを形成し、これらの折り重ね部分96a ~ 96cを並列に配置することができる。

この場合、折り重ね部分96a ~ 96cを平坦部分97に対して略直角に突出させると共に、これらの折り重ね部分96a ~ 96cを並列に配置することができる。

また、F I G. 21 (b) に示すように、複数の折り重ね部分96a ~ 96cを平坦部分97側に倒すこともできる。

F I G. 21 (a), (b) の場合には、2個以上、ここでは3個の折り重ね部分96a ~ 96cを挟んで電子部品98a, 98bを搭載する。また、電子部品98a, 98bの間に配置された全ての折り重ね部分96a ~ 96cの根元付近に、スルーホール99を形成する。

そして、電子部品98a, 98bを接続するために、各電子部品98a, 98bから、それぞれ最も近い折り重ね部分96a, 96bの表面における所定の位置まで延びる配線100a, 100bを形成する。

また、折り重ね部分 9 6 a～9 6 c の間にも、配線 1 0 0 c, 1 0 0 d を形成する。これらの配線 1 0 0 c, 1 0 0 d は、その両端を両側の折り重ね部分 9 6 a～9 6 c の表面における所定の位置まで延ばす。

次に、折り重ね部分 9 6 a～9 6 c の根元付近で、折り重ね部分 9 6 a～9 6 c の両面に形成されている配線 1 0 0 c, 1 0 0 d の端部に接触する位置に、スルーホール 9 9 を形成する。

これによって、折り重ね部分 9 6 a～9 6 c の両面に形成されている配線 1 0 0 a～1 0 0 d が、スルーホール 9 9 によって接続される。

更に、FIG. 22 に示すように、プリント基板 1 2 0 に複数、ここでは 7 個の折り重ね部分 1 2 1 a～1 2 1 g と、プリント基板 1 2 0 の両端部 1 2 0 a, 1 2 0 b を積層した両端積層部分 1 2 1 h を形成し、これらの折り重ね部分 1 2 1 a～1 2 1 g 及び両端積層部分 1 2 1 h を放射状に配置することができる。

この場合は、任意の折り重ね部分 1 2 1 a～1 2 1 g 又は両端積層部分 1 2 1 h に搭載された電子部品 1 2 2 a, 1 2 2 b を、その間に挟まれている折り重ね部分 1 2 1 a～1 2 1 g 又は両端積層部分 1 2 1 h に形成されたスルーホール 1 2 3 を介して接続することができる。

ここでは、折り重ね部分 1 2 1 b, 1 2 1 f に電子部品 1 2 2 a, 1 2 2 b が搭載されている。また、これらの電子部品 1 2 2 a, 1 2 2 b に挟まれた折り重ね部分 1 2 0 c～1 2 0 e の根元付近に、スルーホール 1 2 3 が形成されている。

そして、電子部品 1 2 2 a, 1 2 2 b を接続するため、折り重ね部分 1 2 1 b～1 2 1 f に形成された配線 1 2 4 がスルーホール 1 2 3 によって接続されている。

また、この場合には、折り重ね部分 1 2 1 a～1 2 1 g 及び両端積層部分 1 2 1 h に多数の電子部品を搭載し、任意の折り重ね部分 1 2 1 a～1 2 1 g に搭載された電子部品をスルーホール 1 2 3 を介して接続することができる。これによって、配線 1 2 4 の長さを短くすることができる。

なお、上記実施形態では、本発明をメモリモジュール 5, 7 に適用した場合について説明したが、本発明はこれ以外に、液晶ディスプレイ用ドライバなど各種の電子回路装置に適用することができる。

産業上の利用可能性

本発明は、コンピュータなど各種の電子機器に利用できる。

請求の範囲

1. プリント基板と、
このプリント基板上に搭載された複数の電子部品と、
前記電子部品の間で折り曲げられ積層された前記プリント基板の折り重ね部分と、
前記折り重ね部分の両面に形成されたスルーホールと、
前記スルーホールを介して前記電子部品間を接続し、前記電子部品と前記スルーホール間に設けられた配線と、を備えた電子部品の実装構造。
2. 前記配線は、前記プリント基板の前記折り重ね部分外に搭載された前記電子部品と、前記折り重ね部分の前記スルーホール間を接続する請求項1に記載の電子部品の実装構造。
3. 前記折り重ね部分と前記電子部品の搭載されている面とが、略直交している請求項1に記載の電子部品の実装構造。
4. 前記折り重ね部分に前記接続すべき電子部品が搭載されている請求項1に記載の電子部品の実装構造。
5. 前記折り重ね部分を構成する積層された前記プリント基板が、互いに固定されている請求項1に記載の電子部品の実装構造。
6. 前記スルーホールの両端にはランド部が形成されている請求項1に記載の電子部品の実装構造。
7. 前記折り重ね部分が2個以上形成されている請求項1に記載の電子部品の実装構造。
8. 前記2個以上の折り重ね部分が並列に配置されている請求項6に記載の電子部品の実装構造。

9. 前記 2 個以上の折り重ね部分が放射方向に配置されている請求項 6 に記載の電子部品の実装構造。

10. 前記折り重ね部分が 3 個形成され、これらの折り重ね部分と、前記プリント基板の両端部を積層した部分とによって十字形が形成されている請求項 8 に記載の電子部品の実装構造。

11. プリント基板に配線のパターンを断続的に形成する工程と、

前記プリント基板を前記パターンの断続部分で折り曲げ積層させて折り重ね部分を形成する工程と、

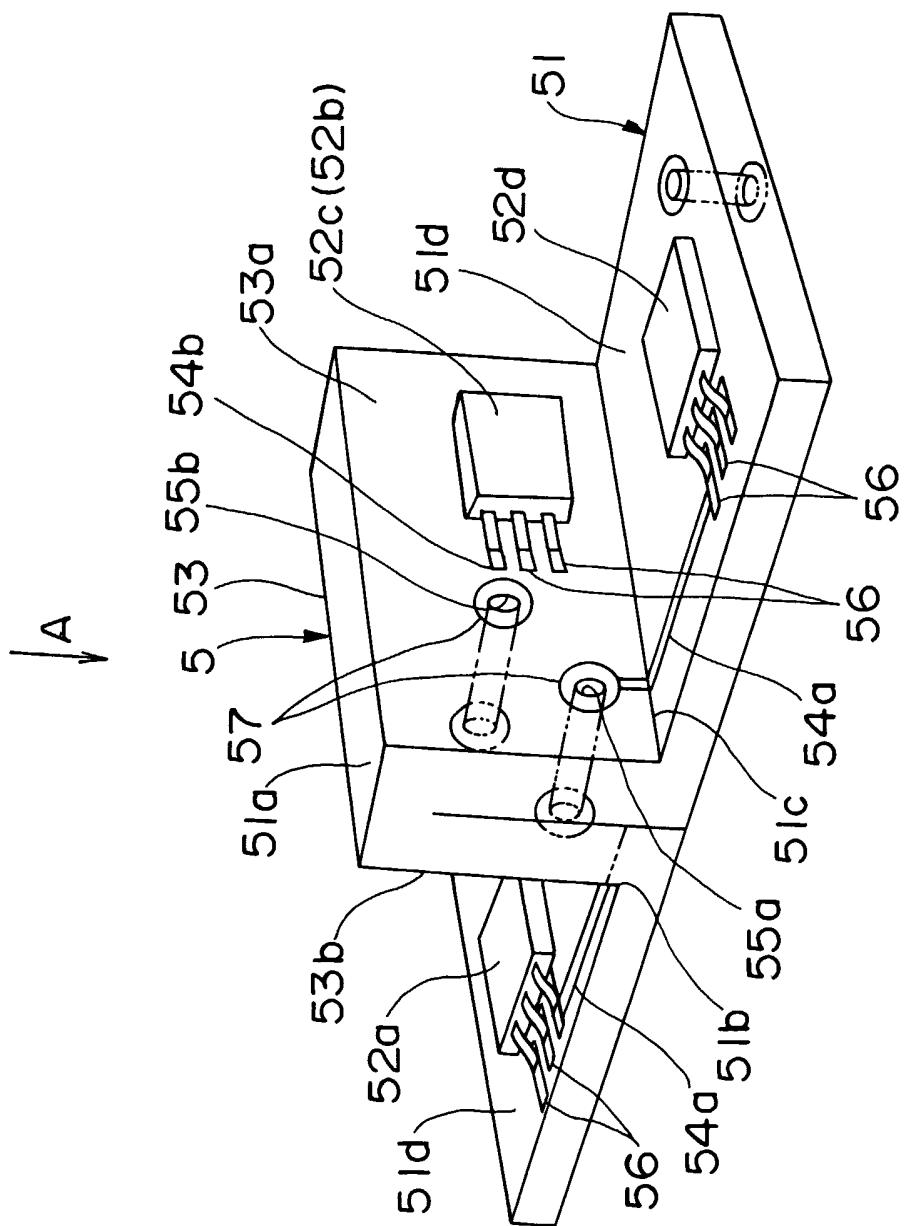
前記折り重ね部分にその両面に形成された前記パターンを接続する貫通孔を形成する工程と、

前記パターン及び前記貫通孔の内面を導電性物質で皮膜して前記配線を形成する工程と、

前記プリント基板上に前記電子部品を搭載し前記配線に接続する工程と、を有する電子部品の実装方法。

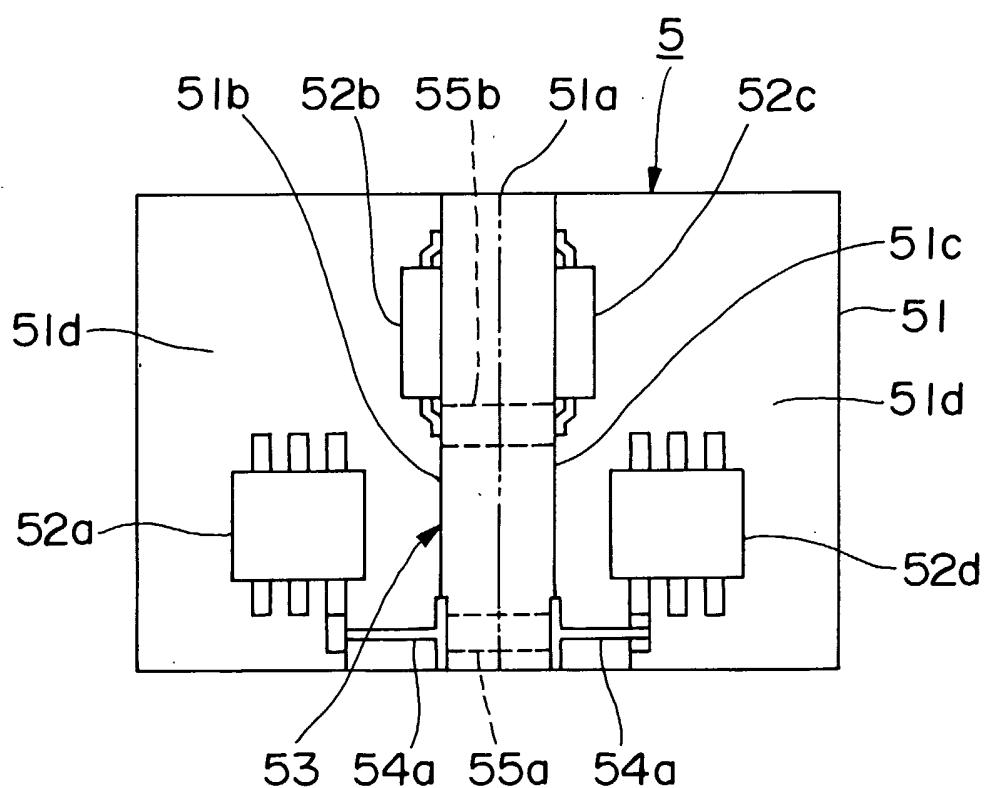
1 / 24

FIG. 1



2 / 24

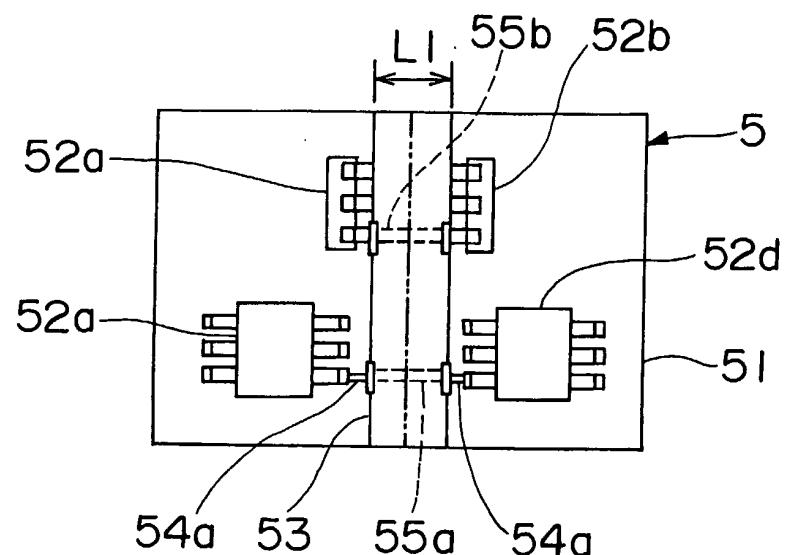
FIG. 2



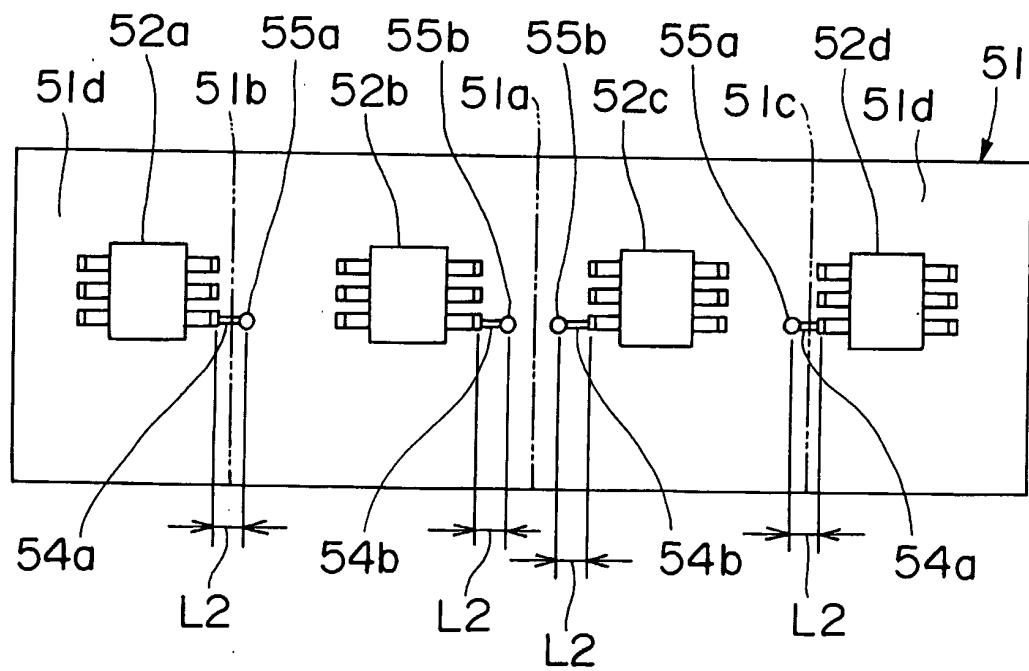
3 / 24

FIG. 3

(a)

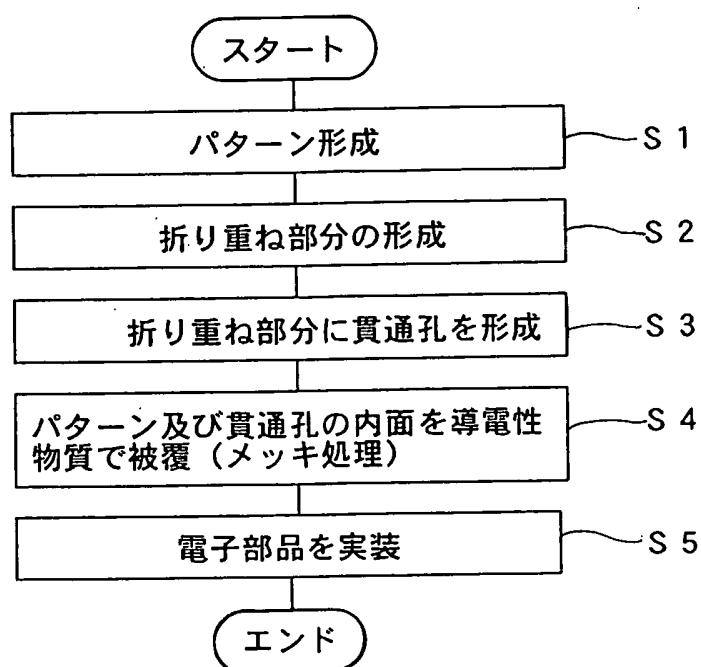


(b)



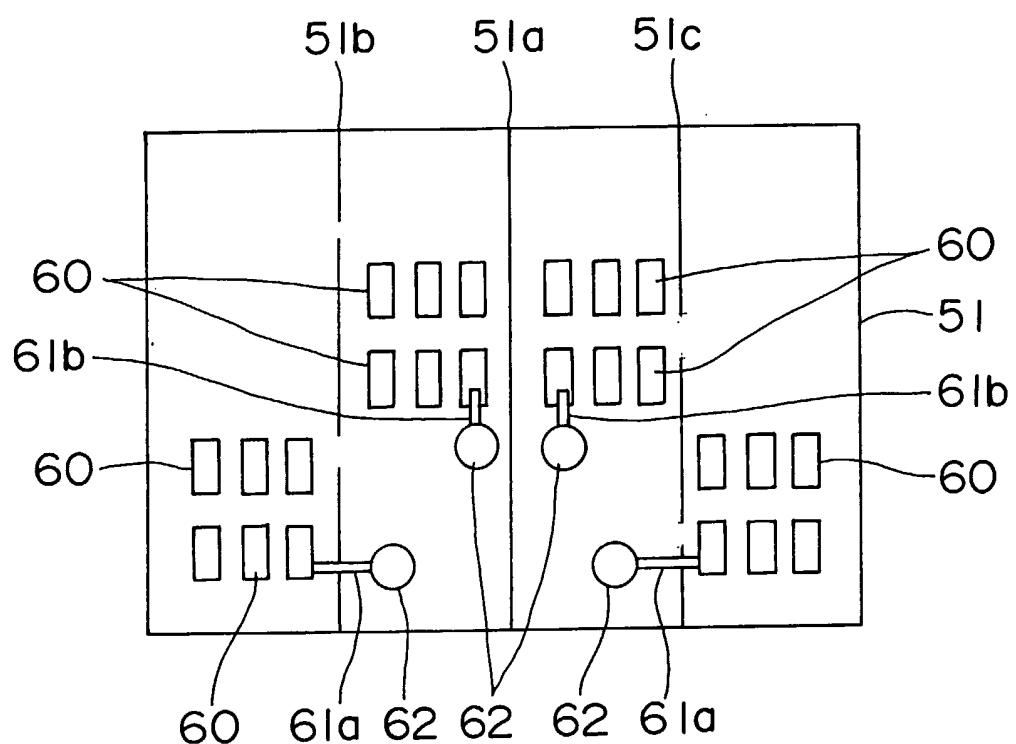
4 / 24

FIG. 4



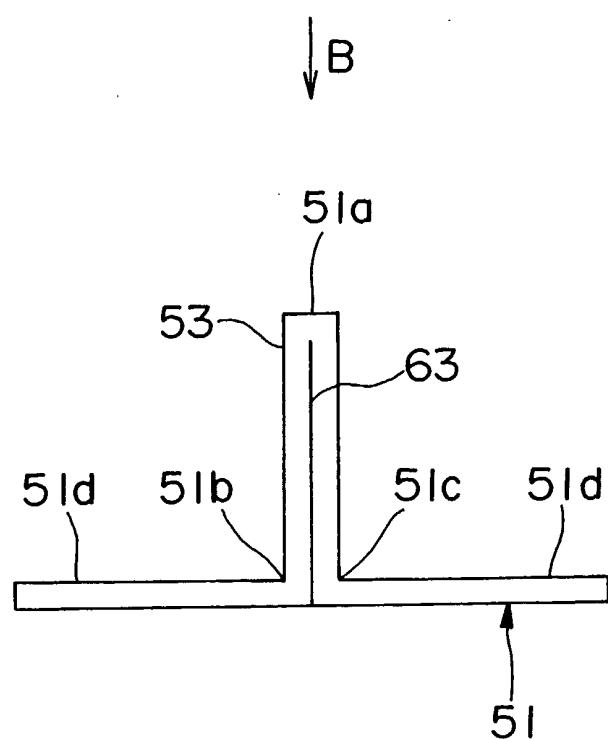
5 / 24

FIG. 5



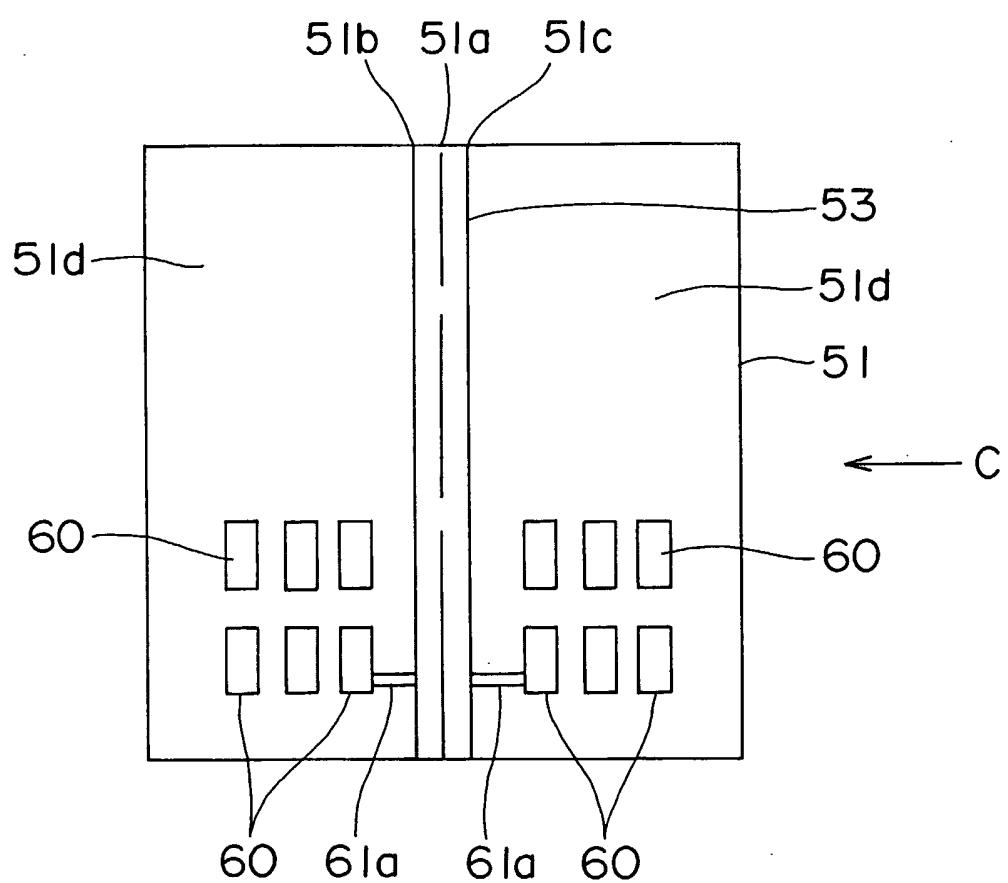
6 / 24

FIG. 6



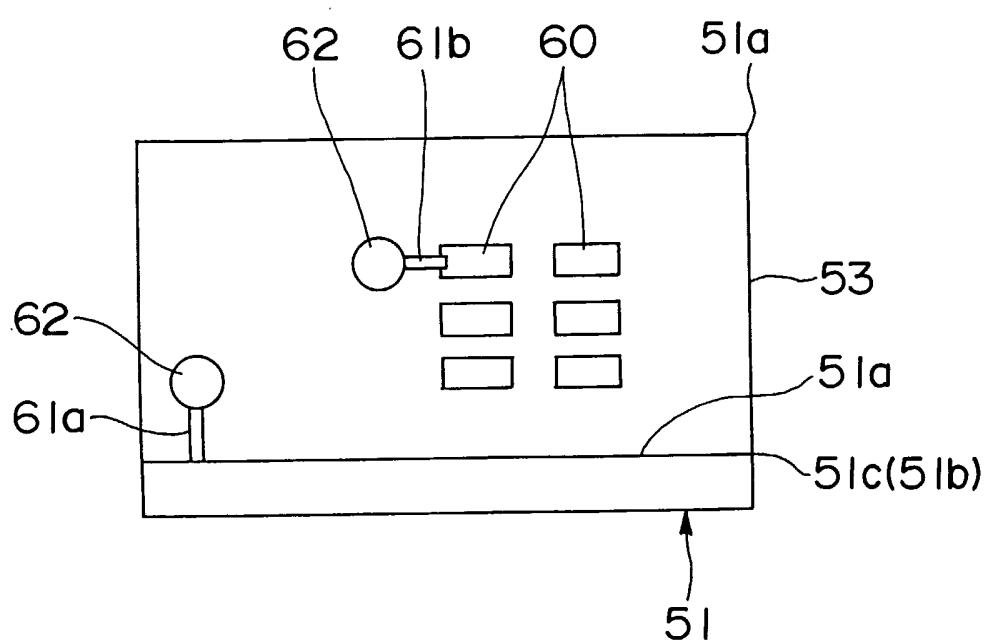
7/24

FIG. 7



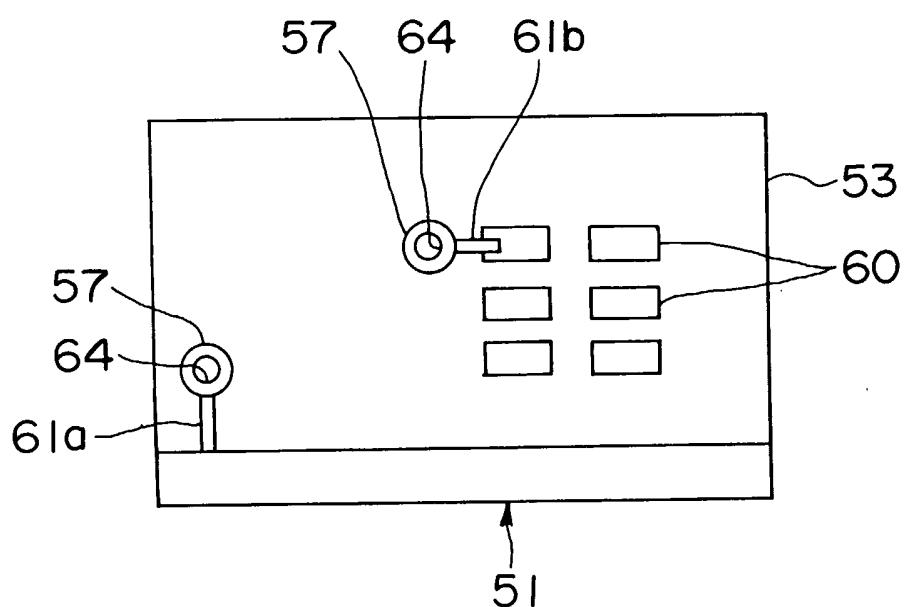
8 / 24

FIG. 8



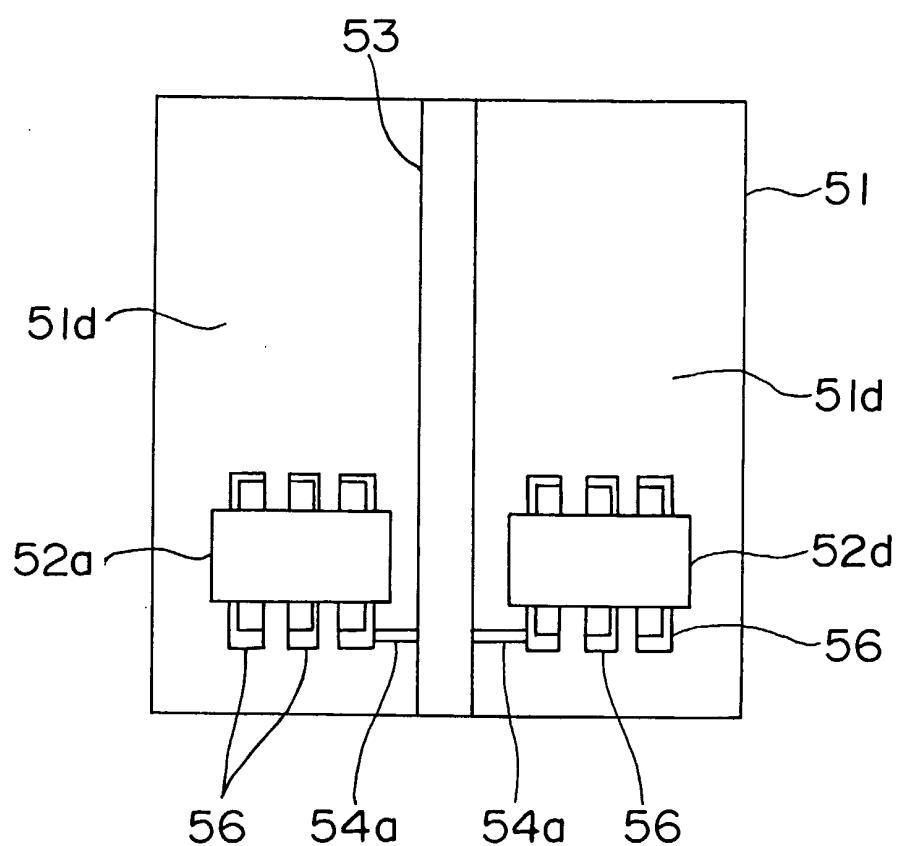
9 / 24

FIG. 9



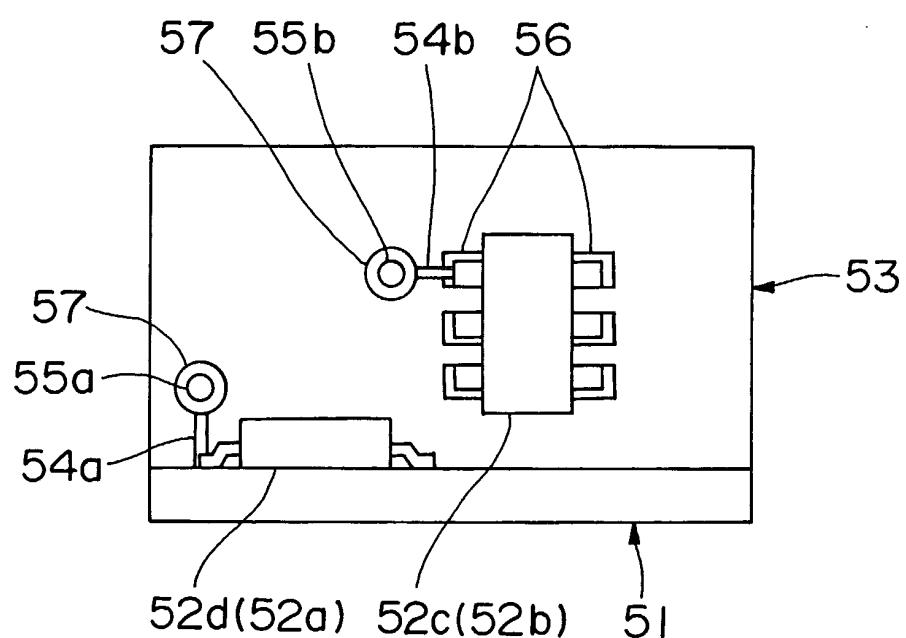
10 / 24

FIG. 10



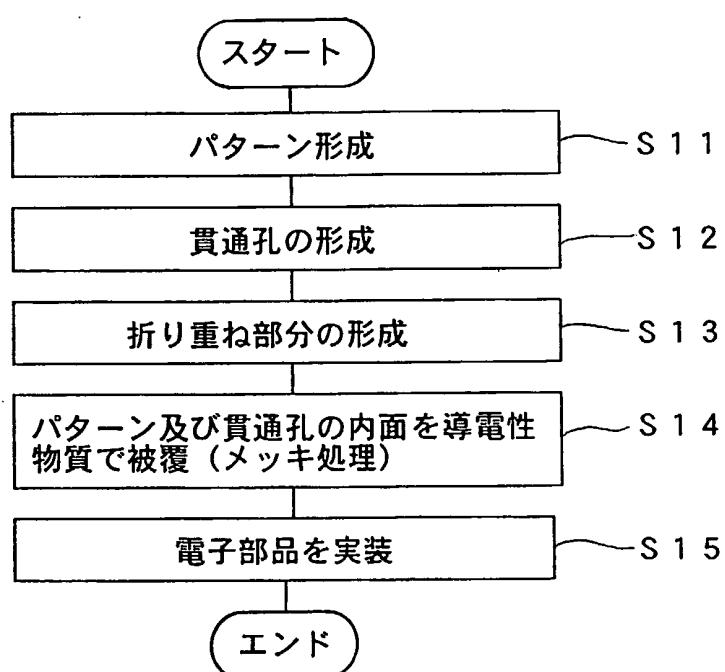
11 / 24

FIG. 11



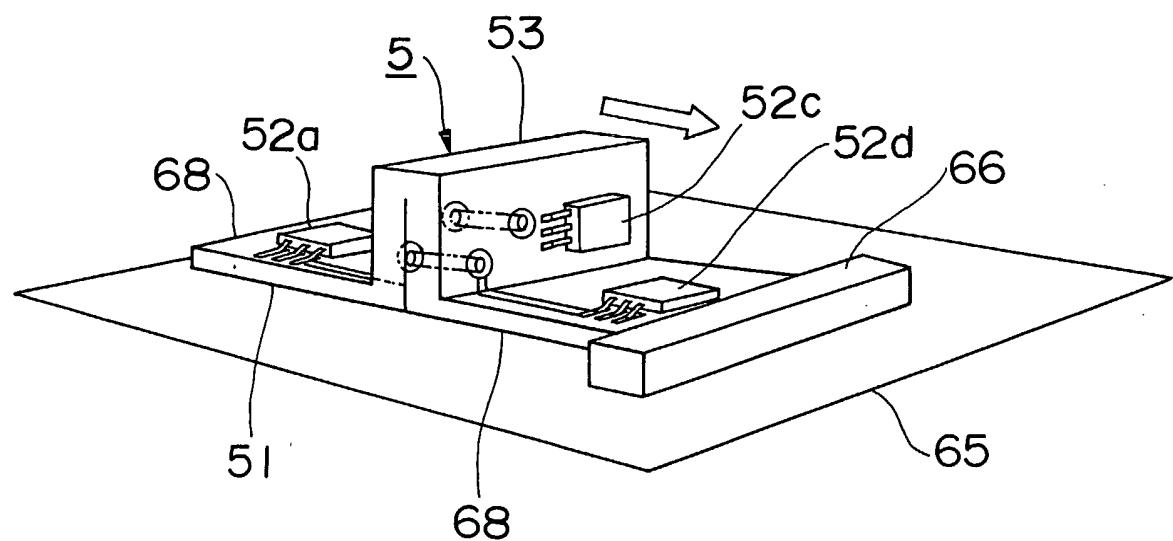
12 / 24

FIG. 12



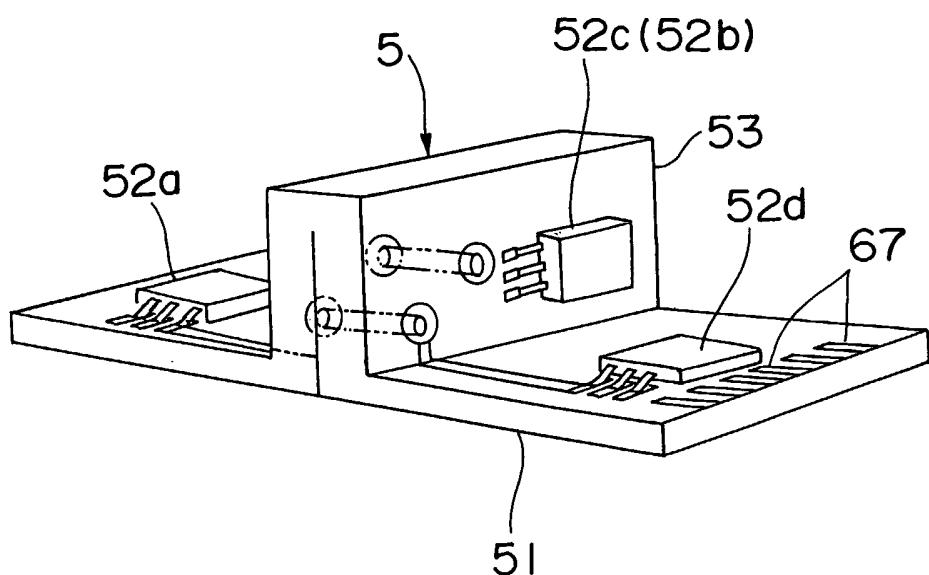
13/24

FIG. 13



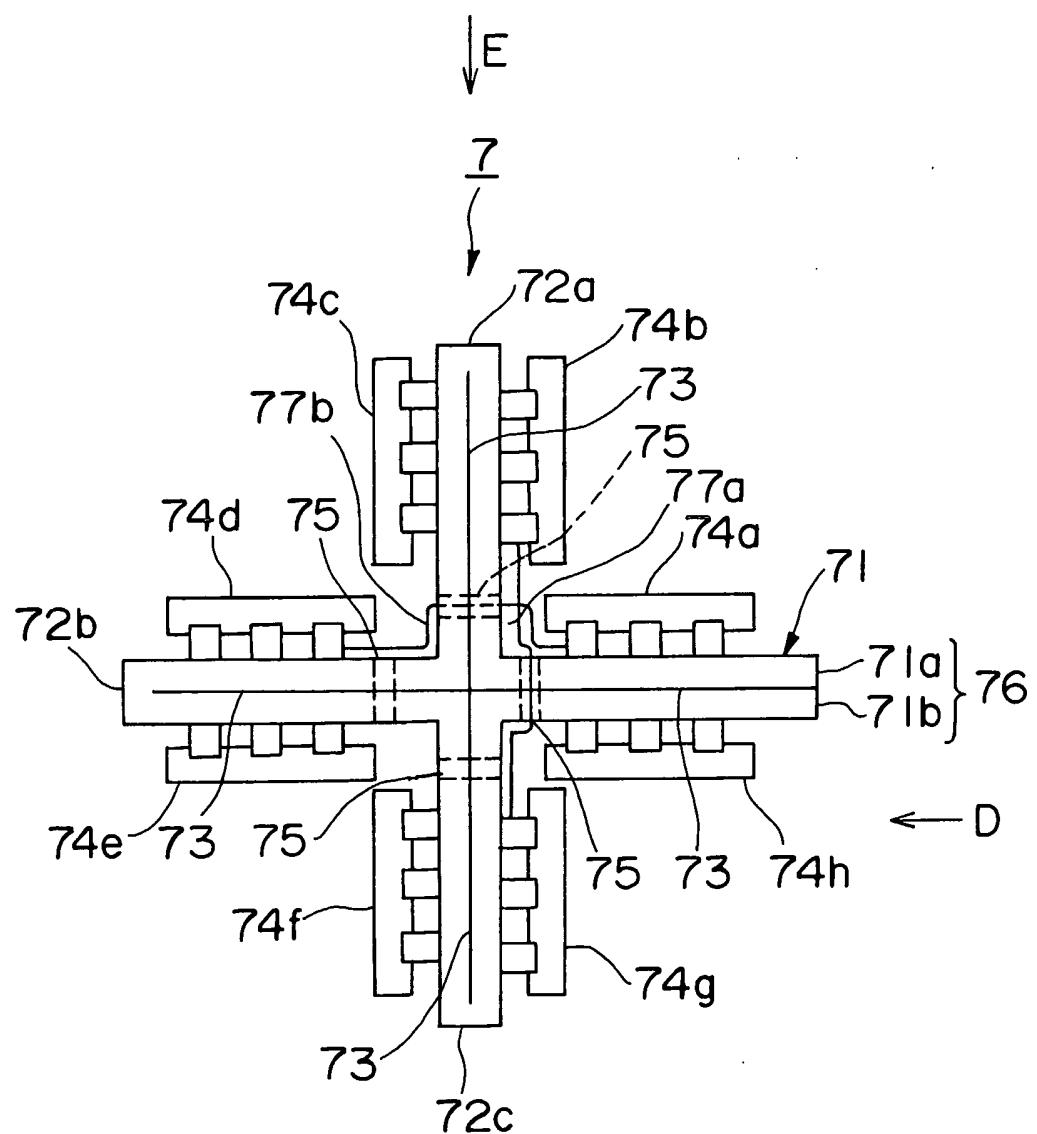
14 / 24

FIG. 14



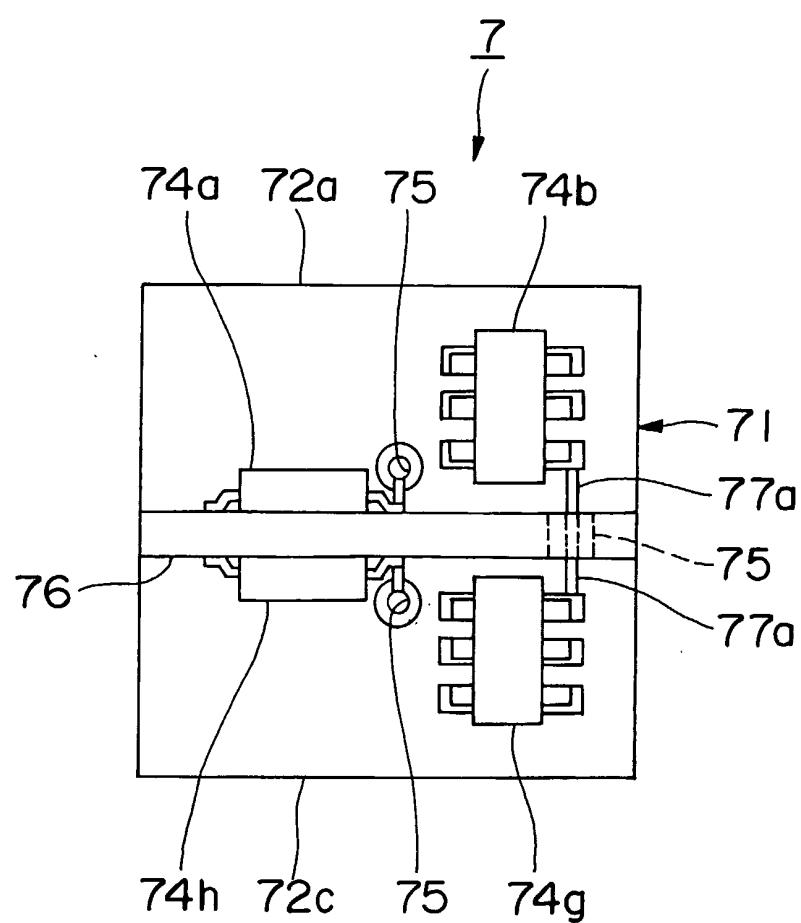
15 / 24

FIG. 15



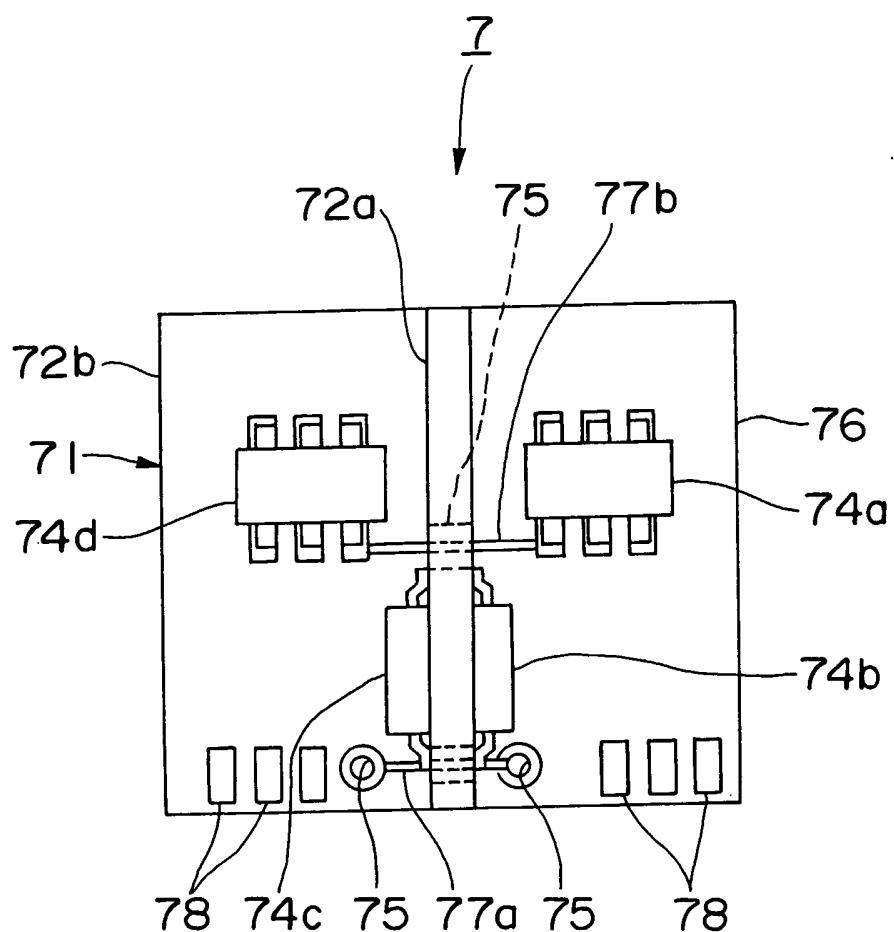
16 / 24

FIG. 16



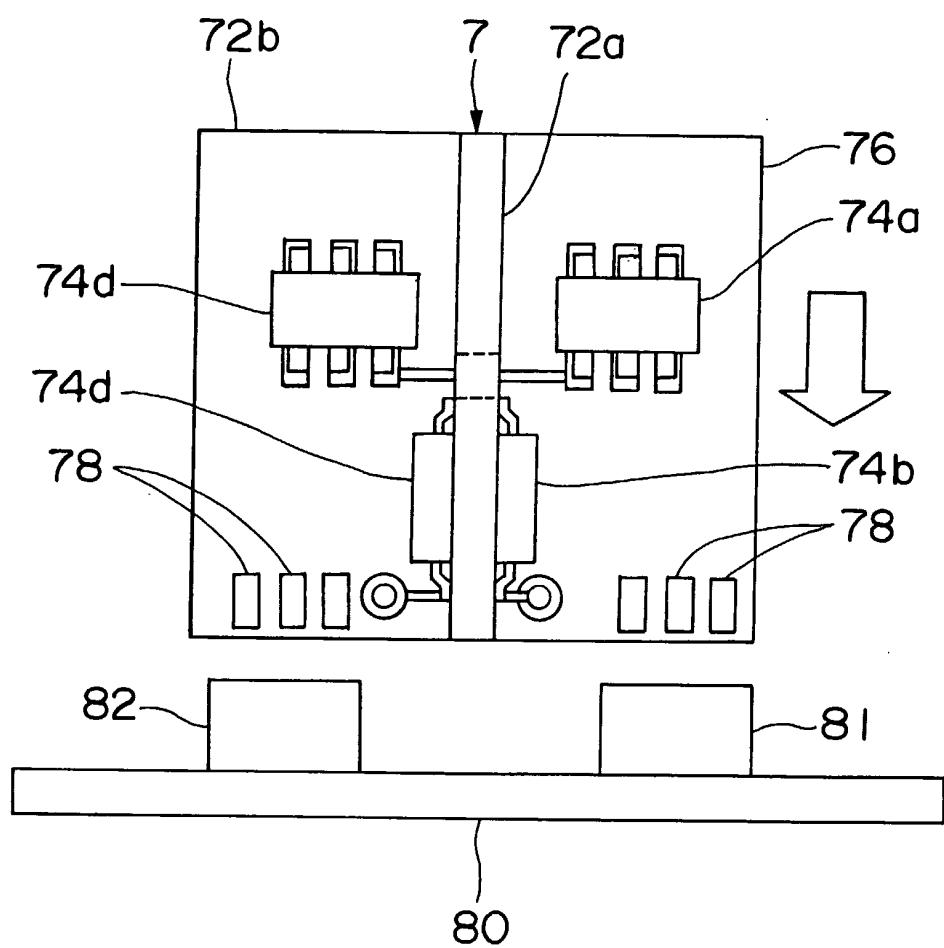
17 / 24

FIG. 17



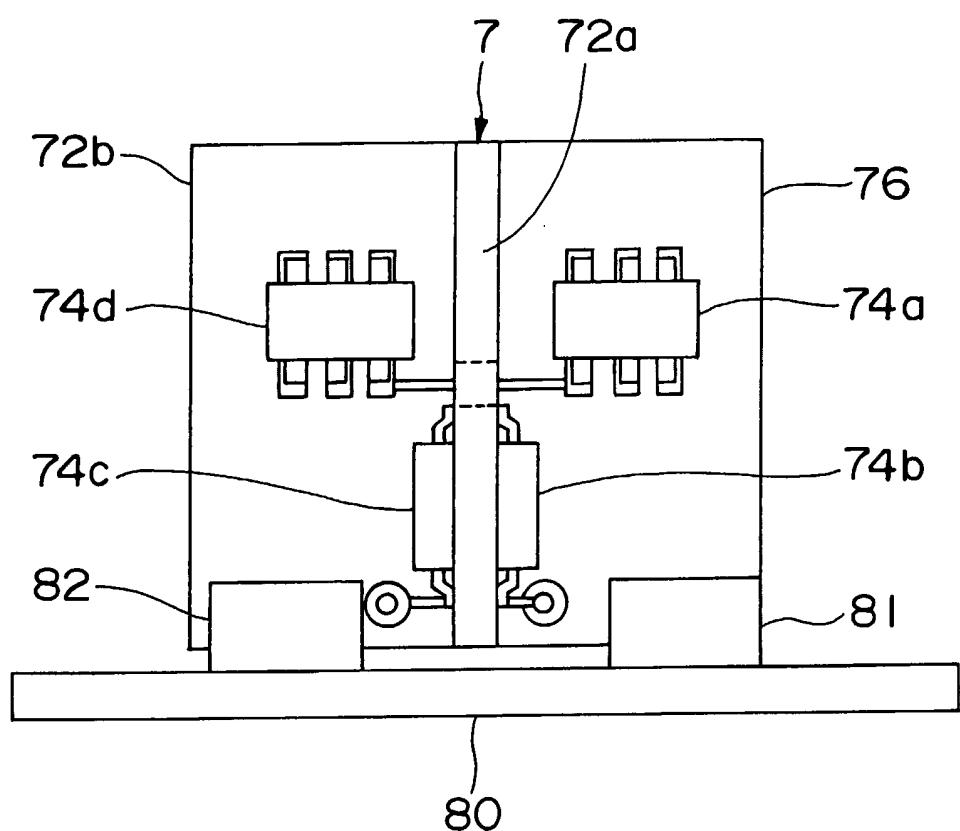
18 / 24

FIG. 18



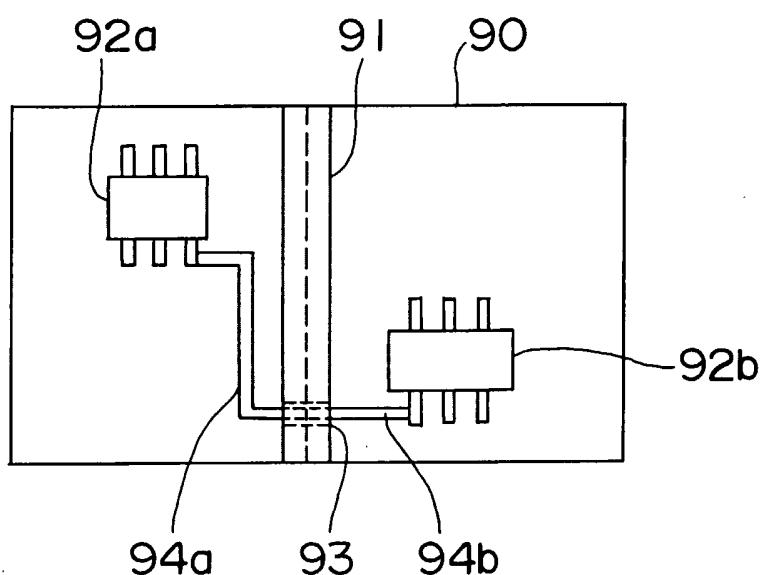
19/24

FIG. 19



20/24

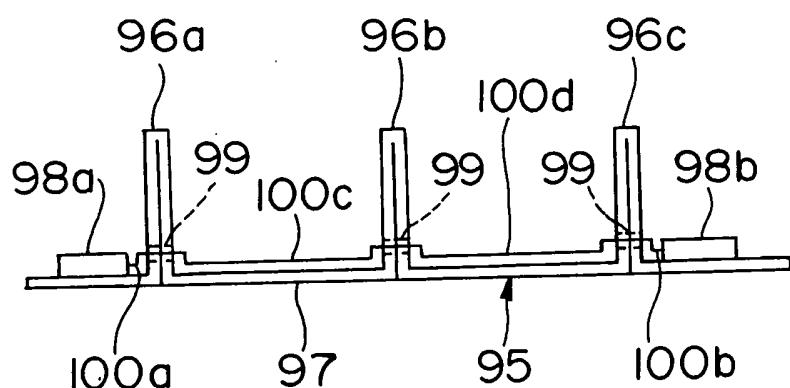
FIG. 20



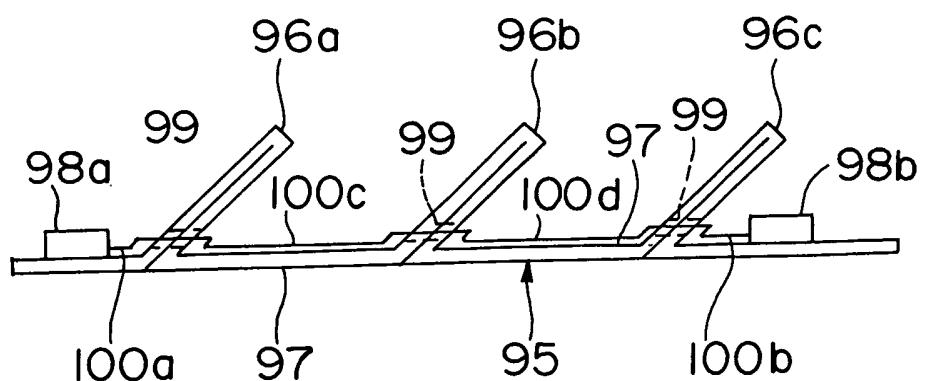
21/24

FIG. 21

(a)

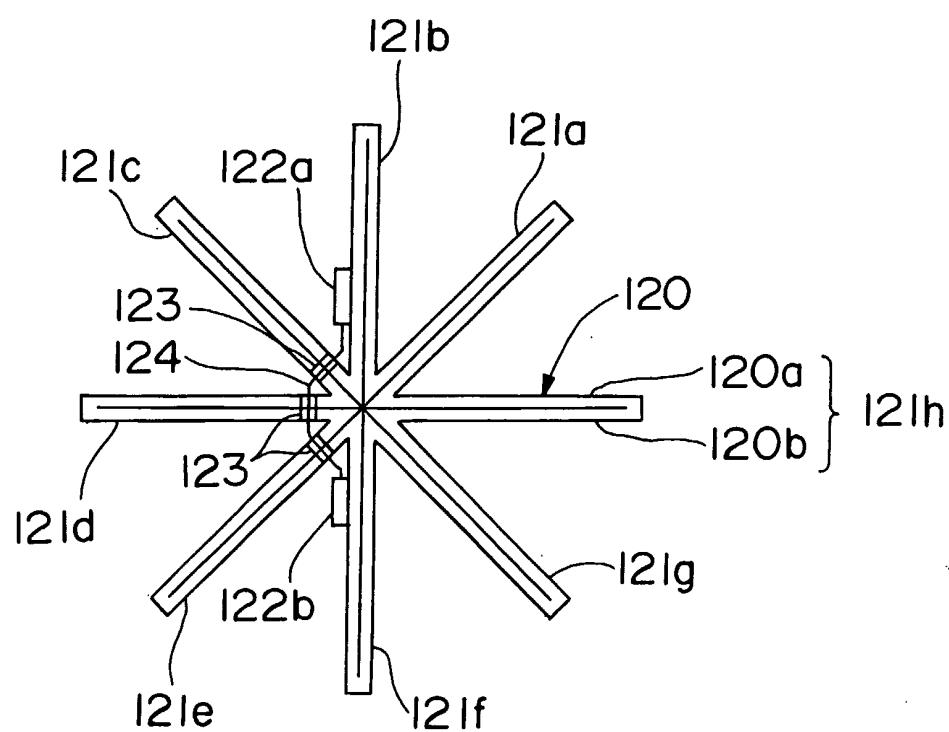


(b)



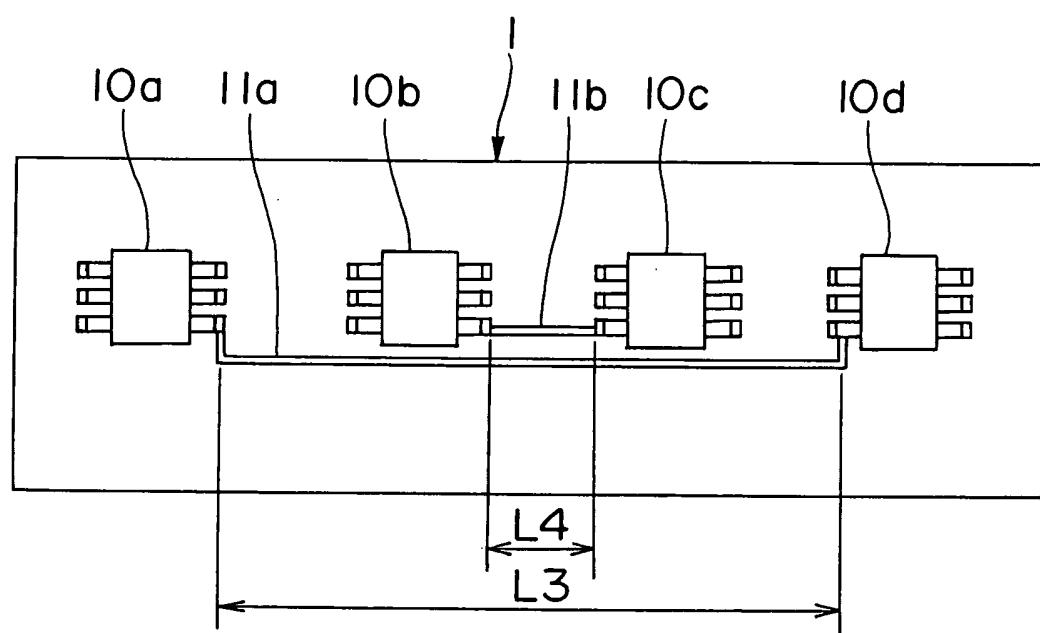
22/24

FIG. 22



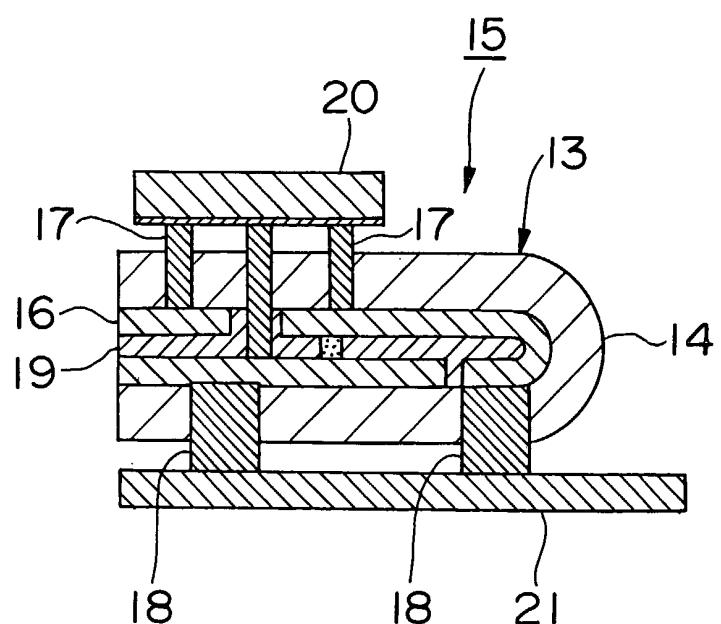
23 / 24

FIG. 23



24 / 24

FIG. 24



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP02/12863

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H05K1/02, 1/11, 1/18

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ H05K1/02, 1/11, 1/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
 Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-2002
 Kokai Jitsuyo Shinan Koho 1971-2002 Jitsuyo Shinan Toroku Koho 1996-2002

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|-----------|--|-----------------------|
| Y A | CD-ROM of the specification and drawings annexed to the request of Japanese Utility Model Application No. 62533/1991 (Laid-open No. 8969/1993) (Nippon Chemi-Con Corp.), 05 February, 1993 (05.02.93), Full text; Figs. 1 to 2 (Family: none) | 1-8, 11 9-10 |
| Y A | CD-ROM of the specification and drawings annexed to the request of Japanese Utility Model Application No. 10437/1991 (Laid-open No. 7265/1994) (Nippon Chemi-Con Corp.), 28 January, 1994 (28.01.94), Full text; Fig. 1 (Family: none) | 1-8, 11 9-10 |
| Y A | JP 11-17288 A (Minolta Co., Ltd.), 22 January, 1999 (22.01.99), Full text; Fig. 1 (Family: none) | 1-8, 11 9-10 |

Further documents are listed in the continuation of Box C. See patent family annex.

| | |
|---|--|
| * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed | "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family |
|---|--|

| | |
|--|---|
| Date of the actual completion of the international search 10 March, 2003 (10.03.03) | Date of mailing of the international search report 25 March, 2003 (25.03.03) |
| Name and mailing address of the ISA/ Japanese Patent Office | Authorized officer |
| Facsimile No. | Telephone No. |

A. 発明の属する分野の分類(国際特許分類(IPC))

Int. Cl⁷ H05K1/02, 1/11, 1/18

B. 調査を行った分野

調査を行った最小限資料(国際特許分類(IPC))

Int. Cl⁷ H05K1/02, 1/11, 1/18

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報(1926-1996年)

日本国公開実用新案公報(1971-2002年)

日本国登録実用新案公報(1994-2002年)

日本国実用新案登録公報(1996-2002年)

国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求の範囲の番号 |
|-----------------|--|------------------|
| Y A | 日本国実用新案登録出願3-62533号(日本国実用新案登録出願公開5-8969号)の願書に添付した明細書及び図面の内容を記録したCD-ROM(日本ケミコン株式会社) 1993.02.05 全文、第1-2図(ファミリーなし) | 1-8, 11 9-10 |
| Y A | 日本国実用新案登録出願3-10437号(日本国実用新案登録出願公開6-7265号)の願書に添付した明細書及び図面の内容を記録したCD-ROM(日本ケミコン株式会社) 1994.01.28 全文、第1図(ファミリーなし) | 1-8, 11 9-10 |
| Y A | JP 11-17288 A(ミノルタ株式会社) 1999.01.22 全文、図1(ファミリーなし) | 1-8, 11 9-10 |

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

10.03.03

国際調査報告の発送日

25.03.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官(権限のある職員)

林 茂樹

3 S 8915



電話番号 03-3581-1101 内線 6226