

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2022년 9월 1일 (01.09.2022)



(10) 국제공개번호
WO 2022/181889 A1

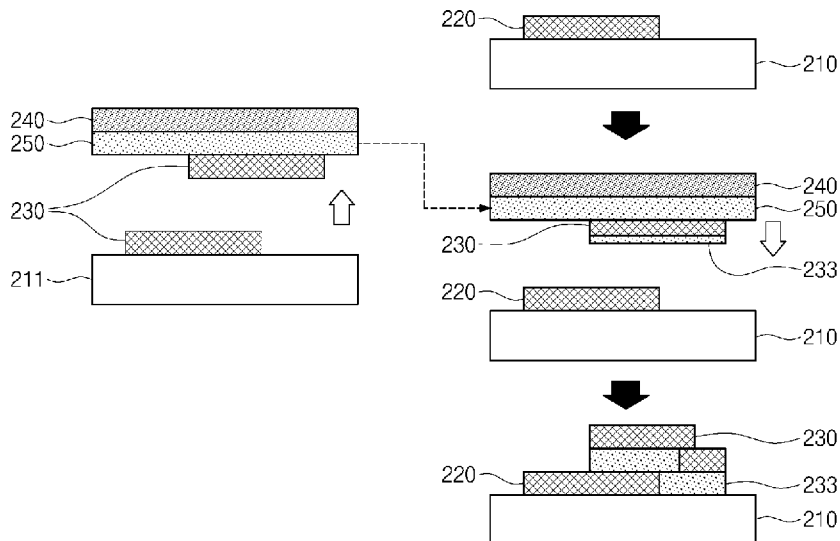
- (51) 국제특허분류:
H01L 29/739 (2006.01) *H01L 29/66* (2006.01)
- (21) 국제출원번호: PCT/KR2021/007067
- (22) 국제출원일: 2021년 6월 7일 (07.06.2021)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2021-0026173 2021년 2월 26일 (26.02.2021) KR
- (71) 출원인: 고려대학교 산학협력단 (KOREA UNIVERSITY RESEARCH AND BUSINESS FOUNDATION) [KR/KR]; 02841 서울시 성북구 안암로 145, Seoul (KR).
- (72) 발명자: 유현용 (YU, Hyun Yong); 06544 서울시 서초구 신반포로 270, Seoul (KR). 한규현 (HAN, Kyu Hyun); 04746 서울시 성동구 고산자로 164, Seoul (KR).
- (74) 대리인: 특허법인 주연 (JOOYON IP & LAW); 04794 서울시 성동구 아차산로 103, 711호, Seoul (KR).

- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

(54) Title: TUNNELING DEVICE MANUFACTURING METHOD WHICH FORMS INTERMEDIATE LAYER BY USING NATIVE OXIDE FILM

(54) 발명의 명칭: 자연 산화막을 이용하여 중간층을 형성하는 터널링 소자 제작 방법

200



(57) Abstract: A tunneling device, according to one embodiment of the present invention, comprises: a first semiconductor piece formed on the top of a first oxide substrate; a second semiconductor piece stacked and formed on the first semiconductor piece; and an intermediate layer formed between the first semiconductor piece and the second semiconductor piece, wherein the intermediate layer is a native oxide film formed by natural oxidation on one surface of the second semiconductor piece for a predetermined time.

(57) 요약서: 본 발명의 일 실시예에 따른 터널링 소자는, 제1 산화물 기판 상부에 형성된 제1 반도체 조각; 상기 제1 반도체 조각 위에 적층되어 형성된 제2 반도체 조각; 및 상기 제1 반도체 조각 및 상기 제2 반도체 조각 사이에 형성된 중간층을 포함하며, 상기 중간층은 상기 제2 반도체 조각의 일면에서 소정 시간 자연 산화되어 형성된 자연 산화막이다.

[다음 쪽 계속]

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

명세서

발명의 명칭: 자연 산화막을 이용하여 중간층을 형성하는 터널링 소자 제작 방법

기술분야

- [1] 본 발명은 자연 산화막을 이용하여 중간층을 형성하는 터널링 소자의 제작 방법에 관한 것이다.

배경기술

- [2] 최근 미래에 실리콘을 대체할 새로운 반도체 재료로 각광받고 있는 2D 반도체 물질인 전이 금속 다이칼코젠(MoS_2 , WS_2 , MoTe_2 , MoSe_2 , ReS_2 , ReSe_2 , HfS_2 , BP 등)을 기반으로 한 여러 종류의 소자에 대한 연구가 활발히 진행 중이다. 특히, 2D 반도체 물질들이 서로 접합한 헤테로 구조를 통한 터널링 현상을 이용한 부정 미분 저항 (Negative Differential resistance) 소자, 공명 터널링 소자, 터널링 FET 등의 분야에서 활발히 연구가 진행 중이다.
- [3] 2D 반도체 헤테로 구조를 통한 터널링 소자들은 기존에 터널링 소자 제작에 사용되고 있는 Si, Ge, SiGe, GaAs (3-5족) 등의 헤테로 구조를 통해 제작하는 것보다 계면에서 atomic sharpness가 더 뛰어나기 때문에 계면 트랩에 의한 소자의 성능 감소가 매우 적어 많은 각광을 받고 있다. 특히, 일부 터널링 소자는 서로 같은 2D 반도체 물질, 서로 다른 2D 반도체 물질들 사이에 절연체 물질을 터널링 층으로 삽입하여 높은 PVCR (peak to valley ratio) 갖는 부정 미분 저항 (Negative Differential resistance)을 구현이 가능하여 크게 각광을 받고 있다.

발명의 상세한 설명

기술적 과제

- [4] 본 발명의 목적은, 터널링 소자의 제작 공정을 단시간으로 매우 간편화하는 것이다.

기술적 해결방법

- [5] 본 발명의 일 실시예에 따른 터널링 소자는, 제1 산화물 기판 상부에 형성된 제1 반도체 조각; 상기 제1 반도체 조각 위에 적층되어 형성된 제2 반도체 조각; 및 상기 제1 반도체 조각 및 상기 제2 반도체 조각 사이에 형성된 중간층을 포함하며, 상기 중간층은 상기 제2 반도체 조각의 일면에서 소정 시간 자연 산화되어 형성된 자연 산화막이다.
- [6] 일 실시예에 있어서, 상기 제1 반도체 조각은, 상기 제1 산화물 기판 상부에 스탬프를 이용하여 형성되고, 상기 제2 반도체 조각은, 상기 제1 산화물 기판과 다른 제2 산화물 기판의 상부에 형성된 상태에서, 상기 스탬프와 유기 필름을 이용하여 상기 제1 반도체의 상부에 적층된다.
- [7] 일 실시예에 있어서, 상기 스탬프는 PDMS(polydimethylsiloxane) 스탬프이고, 상기 유기 필름은 PPC(propylene carbonate)인 것을 특징으로 한다.

- [8] 일 실시예에 있어서, 상기 제1 반도체 조각은, MX_2 분자 구조 계열의 전이 금속 다이칼코겐 물질들 중 어느 하나이다.
- [9] 일 실시예에 있어서, 전이 금속 상기 다이칼코겐 물질들은, MoS_2 , WSe_2 , $MoTe_2$, WS_2 , $MoSe_2$, ReS_2 , $ReSe_2$ 및 WTe_2 중 어느 하나이다.
- [10] 일 실시예에 있어서, 상기 제2 반도체 조각은, 상기 자연 산화가 15분 이내 발생하는 물질인 것을 특징으로 한다.
- [11] 일 실시예에 있어서, 상기 제2 반도체 조각은, HfS_2 , MoS_2 , BP, $HfSe_2$, $HfTe_5$, $HfTe_2$, ZrS_2 , $ZrSe_2$, $ZrTe_2$, ZrS_3 , ZrS_5 및 $ZrTe_3$ 중 어느 하나의 물질이다.
- [12] 일 실시예에 있어서, 상기 중간층의 두께는 1 나노미터(nm) 내지 2 나노미터(nm) 사이의 값을 갖는다.
- [13] 본 발명의 일 실시예에 따른 터널링 소자의 제작 방법은, 스탬프를 이용하여 제1 산화물 기판의 상부에 제1 반도체 조각을 제조하는 단계; 상기 스탬프를 이용하여 제2 산화물 기판의 상부에 제2 반도체 조각을 제조하는 단계; 상기 제2 반도체 조각을 유기 필름을 이용하여 픽업하고, 상기 제2 반도체 조각을 소정 시간 방치하여 상기 제2 반도체 조각의 일면을 자연 산화시켜 자연 산화막을 생성시키는 단계; 상기 제1 반도체 조각의 상부에 상기 자연 산화된 제2 반도체 조각을 접합시키는 단계; 상기 유기 필름을 제거하는 단계; 상기 제1 산화물 기판의 상부에 접합된 상기 제1 반도체 조각 및 상기 제2 반도체 조각에 대해 PR 패터닝 후 금속을 장착하는 단계; 및 상기 패터닝된 PR을 제거하는 lift-off를 실행하는 단계를 포함한다.
- [14] 일 실시예에 있어서, 상기 lift-off 이후에, I-V특성을 측정하여 부계 미분 저항 특성을 측정한다.
- [15] 일 실시예에 있어서, 상기 제1 반도체 조각의 상부에 상기 자연 산화된 제2 반도체 조각이 접합될 경우, 상기 자연 산화막이 중간층으로 형성된다.

발명의 효과

- [16] 본 발명의 실시예에 따른 터널링 소자 제작 방법은, 반도체의 계면에 결함이 생길 수 있는 요소가 크게 감소될 수 있고, 단시간에 성능 저하 없이 터널링 소자 제작이 가능할 수 있다.

도면의 간단한 설명

- [17] 도 1a는 본 발명의 일 실시예에 따른 터널링 소자의 공정 과정 중 제1 과정을 보여주는 도면이다.
- [18] 도 1b는 본 발명의 일 실시예에 따른 터널링 소자의 공정 과정 중 제2 과정을 보여주는 도면이다.
- [19] 도 1c는 본 발명의 일 실시예에 따른 터널링 소자의 공정 과정의 마지막 과정까지 완료된 터널링 소자를 보여주는 도면이다.
- [20] 도 2는 본 발명의 일 실시예에 따른 터널링 소자의 공정 과정의 순서도를 보여주는 도면이다.

- [21] 도 3a는 본 발명의 다른 실시예에 따른 터널링 소자의 공정 과정의 제1 과정을 보여주는 도면이다.
- [22] 도 3b는 본 발명의 다른 실시예에 따른 터널링 소자의 공정 과정의 마지막 과정까지 완료된 터널링 소자를 보여주는 도면이다.
- [23] 도 4는 본 발명의 다른 실시예에 따른 터널링 소자의 공정 과정의 순서도를 보여주는 도면이다.
- [24] 도 5는 본 발명의 다른 실시예에 따른 터널링 소자의 공정 과정에 따른 결과 그래프를 보여주는 도면이다.

발명의 실시를 위한 형태

- [25] 본 발명은 터널링 소자 제작시 자연 산화층을 갖는 반도체 물질을 다른 반도체 물질과 접합하는 기술을 적용해 기존 터널링 소자의 필수적인 중간층 절연체 삽입 공정을 생략하여 고효율 터널링 소자 제작 공정 기술에 관한 것이다.
- [26] 본 발명과 관련된 터널링 소자는 서로 같은 물질 혹은 다른 반도체 물질 사이에 터널링이 가능한 얇은 절연체 물질을 삽입하여 2D 반도체/절연체 중간층/2D 반도체 구조를 형성한 후, 게이트와 드레인 전압에 의한 밴드갭과 페르미 레벨의 위치 조절을 통해 전자의 터널링을 조절하여 부성 미분 저항을 구현하는 원리이다.
- [27] 이하, 첨부된 도면을 참조하여 본 개시(present disclosure)를 설명한다. 본 개시는 다양한 변경을 가할 수 있고 여러 가지 실시 예를 가질 수 있는 바, 특정 실시 예들이 도면에 예시되고 관련된 상세한 설명이 기재되어 있다. 그러나, 이는 본 개시를 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 개시의 사상 및 기술 범위에 포함되는 모든 변경 및/또는 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 도면의 설명과 관련하여, 유사한 구성요소에 대해서는 유사한 참조 부호가 사용되었다.
- [28] 본 개시 가운데 "제 1," "제2," "첫째," 또는 "둘째," 등의 표현들이 본 개시의 다양한 구성요소들을 수식할 수 있지만, 해당 구성요소들을 한정하지 않는다. 예를 들어, 상기 표현들은 해당 구성요소들의 순서 및/또는 중요도 등을 한정하지 않는다. 상기 표현들은 한 구성요소를 다른 구성요소와 구분 짓기 위해 사용될 수 있다. 예를 들어, 제1 사용자 기기와 제 2 사용자 기기는 모두 사용자 기기이며, 서로 다른 사용자 기기를 나타낸다. 예를 들어, 본 개시의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2구성요소도 제1 구성요소로 명명될 수 있다.
- [29] 도 1a는 본 발명의 일 실시예에 따른 터널링 소자의 공정 과정 중 제1 과정을 보여주는 도면이다.
- [30] 도 1a를 참조하면, 본 발명의 일 실시예에 따른 터널링 소자(100)의 공정 과정 중 제1 과정은 제1 산화물 기판(110), 제2 산화물 기판(111), 제1 반도체 조각(120), h-bn 절연체 조각(130), 스탬프(140) 및 유기 필름(150)을 포함한다.

- [31] 제1 산화물 기판(110) 및 제2 산화물 기판(111)은 게이트 산화물로서, 실리콘옥사이드(SiO_2)와 같은 산화물 또는 실리콘나이트라이드(SiN_x)와 같은 질화물로 형성될 수 있다. 또한, 제1 산화물 기판(110) 및 제2 산화물 기판(111)은 유전상수 값이 큰(high-k) 유전물질로 형성될 수도 있다. 예컨대, 제1 산화물 기판(110) 및 제2 산화물 기판(111)은 하프늄옥사이드(HfO_2), 하프늄실리콘옥사이드(HfSiO_4), 란타넘옥사이드(La_2O_3), 란타넘알루미늄옥사이드(LaAlO_3), 지르코늄옥사이드(ZrO_2), 지르코늄실리콘옥사이드(ZrSiO_4), 탄탈륨옥사이드(Ta_2O_5), 티타늄옥사이드(TiO_2), 스트론튬티타늄옥사이드(SrTiO_3), 이트륨옥사이드(Y_2O_3), 알루미늄옥사이드(Al_2O_3), 레드스칸듐탄탈륨옥사이드($\text{PbSc}_{0.5}\text{T}_{0.5}\text{aO}_3$), 레드징크니오베이트(PbZnNbO_3) 등을 포함할 수 있다.
- [32] 또한, 제1 산화물 기판(110) 및 제2 산화물 기판(111)은 알루미늄옥시나이트라이드(AlON), 지르코늄옥시나이트라이드(ZrON), 하프늄옥시나이트라이드(HfON), 란타넘옥시나이트라이드(LaON), 이트륨옥시나이트라이드(YON)과 같은 금속질화산화물, 그들의 실리케이트 또는 알루미늄네이트로 형성될 수 있다. 상기 실리케이트 또는 알루미늄네이트는 예컨대, ZrSiON , HfSiON , LaAlON , YsiON , ZrAlON , HfAlON 등일 수 있다.
- [33] 더 나아가 제1 산화물 기판(110) 및 제2 산화물 기판(111)은 페로브스카이트형 산화물(perovskite-type oxides), 니오베이트(niobate) 또는 탄탈레이트(tantalate) 시스템 물질, 텅스텐-브론즈(tungsten-bronze) 시스템 물질, 그리고 Bi-layered 페로브스카이트 시스템 물질 등으로도 형성될 수 있다.
- [34] 제1 반도체 조각(120)은 제1 산화물 기판(110) 상부에 스탬프(140)를 이용하여 제조될 수 있다.
- [35] 여기서, 제1 반도체 조각(120)은 2D 반도체 일 수 있으며, MoS_2 , WSe_2 , MoTe_2 , WS_2 , MoSe_2 , ReS_2 , ReSe_2 , HfS_2 , BP, WTe_2 등과 같은 MX_2 분자 구조 계열의 전이 금속 다이칼코젠 물질들이 모두 포함될 수 있다. 다만, 본 발명의 기술적 사상이 이에 한정된 것이 아님이 이해될 것이다.
- [36] h-bn 절연체 조각(130)은 제2 산화물 기판(111) 상부에 스탬프(140)를 이용하여 제조될 수 있다.
- [37] 스탬프(140)는 제1 산화물 기판(110)의 상부에 제1 반도체 조각(120)을 제조하고, 제2 산화물 기판(111)의 상부에 h-bn 절연체 조각(130)을 제조할 수 있다.
- [38] 여기서, 스탬프(140)는 기존의 당연한 방식으로 형성될 수 있다. 예를 들어, 스탬프(140)는 릴리프 형태(이는 스탬프 릴리프 구조체와 반대임)를 제공하는 표면을 갖는 마스터 상에서 재료의 층을 성형하고 경화시킴으로써 제조될 수 있다. 스탬프(140)는 화학 방사선에의 노광, 가열 또는 이들의 조합으로 경화될 수 있다. 따라서, 스탬프(140)는 탄성중합체층, 경화층, 또는 경화 탄성중합체층으로 지칭될 수 있는, 탄성중합체성 재료의 층을 포함한다.

스탬프는 또한, 예를 들어, 릴리프 구조체를 생성하는 방식으로 재료를 용융 제거(ablating) 또는 각인(engraving)함으로써 제조될 수 있다. 스탬프의 릴리프 구조체는 볼록 표면이 볼록 표면과 기관의 선택적인 접촉에 충분한 오목 표면으로부터의 높이를 갖도록 되어 있다.

- [39] 스탬프(140)의 재료는, 스탬프의 적어도 볼록 부분이 기관의 표면에 정합되게 하여 마스크 재료가 그에 완전히 전사되는 것을 촉진하기 위하여 탄성중합체이다. 중합체 재료가 탄성중합체성 스탬프를 형성하는 데 적합하며, 이는 예를 들어, 실리콘 중합체, 예컨대 폴리다이메틸실록산(PDMS); 에폭시 중합체, 폴리아이소프렌, 1,2폴리부타디엔, 1,4폴리부타디엔, 및 부타디엔/아크릴로니트릴을 포함하는, 콘주게이션된 다이올레핀 탄화수소의 중합체; A-B-A형 블록 공중합체의 탄성중합체성 블록 공중합체 (여기서, A는 비-탄성중합체성 블록, 바람직하게는 비닐 중합체, 그리고 가장 바람직하게는 폴리스티렌을 나타내고, B는 탄성중합체성 블록, 바람직하게는 폴리부타디엔 또는 폴리아이소프렌을 나타냄); 아크릴레이트 중합체; 및 플루오로중합체를 포함하는 것으로 한정되지 않는다. A-B-A 블록 공중합체의 예는 폴리(스티렌-부타디엔-스티렌) 및 폴리(스티렌-아이소프렌-스티렌)을 포함하지만 이에 한정되지 않는다. 중합체 재료는 탄성중합체일 수 있거나, 또는 경화시 탄성중합체로 될 수 있다.
- [40] 본 발명의 일 실시예에 따른 터널링 소자의 제조 공정 과정에서 스탬프(140)는 PDMS(polydimethylsiloxane) 스탬프를 이용할 수 있다.
- [41] 유기 필름(150)은 propylene carbonate(이하, PPC) 필름으로, PDMS 스탬프(140)와 접합하여, 제1 산화물 기관(110) 위에 제조된 제1 반도체 조각(120)과 제2 산화물 기관(111) 위에 제조된 h-bn 절연체 조각(130)을 픽업(pick-up)할 수 있다.
- [42] 먼저, 본 발명의 일 실시예에 따르면, 제1 산화물 기관(110) 상부에 스탬프(140)를 이용하여 제1 반도체 조각(120)을 제조할 수 있다. 그 후, 제2 산화물 기관(111)의 상부에 스탬프(140)를 이용하여 제조된 h-bn 절연체 조각(130)을 스탬프(140)와 유기 필름(150)을 이용하여 픽업(pick-up)할 수 있다.
- [43] 이 때, 픽업(pick-up)된 h-bn 절연체 조각(130)은 제2 산화물 기관(111)과 분리될 수 있다.
- [44] 픽업(pick-up)되어 제2 산화물 기관(111)과 분리되고, 유기 필름(150)과 접촉한 h-bn 절연체 조각(130)은 제1 산화물 기관(110) 상부에 형성된 제1 반도체 조각(120)과 접합될 수 있다.
- [45] 이에 따라, 제1 산화물 기관(110)의 상부에 제1 반도체 조각(120)과 h-bn 절연체 조각(130)이 적층될 수 있다.
- [46] 제1 반도체 조각(120)과 h-bn 절연체 조각(130)이 적층된 이후, h-bn 절연체 조각(150)과 접촉한 유기 필름(150)이 제거될 수 있다.
- [47] 도 1b는 본 발명의 일 실시예에 따른 터널링 소자의 공정 과정 중 제2 과정을

보여주는 도면이다.

- [48] 도 1b를 참조하면, 본 발명의 일 실시예에 따른 터널링 소자(100)는 제3 산화물 기판(112) 및 제2 반도체 조각(160)을 더 포함한다.
- [49] 제3 산화물 기판(112)은 제1 산화물 기판(110) 및 제2 산화물 기판(111)과 동일한 재질로 이루어질 수 있다.
- [50] 제2 반도체 조각(160)은 제3 산화물 기판(112) 위에 스탬프(140)를 이용하여 제조될 수 있다.
- [51] 여기서, 제2 반도체 조각(160)은 2D 반도체 일 수 있으며, MoS_2 , WSe_2 , MoTe_2 , WS_2 , MoSe_2 , ReS_2 , ReSe_2 , HfS_2 , BP, WTe_2 등과 같은 MX_2 분자 구조 계열의 전이 금속 다이칼코겐 물질들이 모두 포함될 수 있다. 다만, 본 발명의 기술적 사상이 이에 한정된 것이 아님이 이해될 것이다.
- [52] 제3 산화물 기판(112)의 상부에 스탬프(140)를 이용하여 제조된 제2 반도체 조각(160)을 스탬프(140)와 유기 필름(150)을 이용하여 픽업(pick-up)할 수 있다.
- [53] 이 때, 픽업(pick-up)된 제2 반도체 조각(160)은 제3 산화물 기판(112)과 분리될 수 있다.
- [54] 픽업(pick-up)되어 제3 산화물 기판(112)과 분리되고, 유기 필름(150)과 접촉한 제2 반도체 조각(160)은 제1 산화물 기판(110) 상부에 형성된 h-bn 절연체 조각(130)과 접합될 수 있다.
- [55] 이에 따라, 제1 산화물 기판(110)의 상부에 제1 반도체 조각(120)과 h-bn 절연체 조각(130) 및 제2 반도체 조각(160)이 적층될 수 있다.
- [56] 제1 반도체 조각(120)과 h-bn 절연체 조각(130) 및 제2 반도체 조각(160)이 적층된 이후, h-bn 절연체 조각(150)과 접촉한 유기 필름(150)이 제거될 수 있다.
- [57] 도 1c는 본 발명의 일 실시예에 따른 터널링 소자의 공정 과정의 마지막 과정까지 완료된 터널링 소자를 보여주는 도면이다.
- [58] 도 1c를 참조하면, 본 발명의 일 실시예에 따른 터널링 소자(100)의 공정이 완료된 도면을 확인할 수 있다.
- [59] 도 1b의 공정 과정 이후, 본 발명의 터널링 소자(100)가 공명 터널링 소자의 기본 구조인 반도체/중간층/반도체 구조가 완성될 수 있다. 그 이후, 필요한 곳에 금속이 증착될 수 있도록 PR 패터닝을 진행할 수 있으며, 소스 전극(30)과 드레인 전극(40)을 증착 시킨 후, lift-off 공정을 통해 PR을 모두 제거할 수 있다.
- [60] 이에 따라, 본 발명의 일 실시예에 따른 터널링 소자(100)가 완성될 수 있다.
- [61] 여기서, lift-off 공정은, 아세톤에 소자를 담금하여 불필요한 부분의 PR을 모두 제거하는 공정일 수 있다.
- [62] 이 후, I-V 특성 측정을 통해 부계 미분 저항 특성을 확인할 수 있다.
- [63] 도 2는 본 발명의 일 실시예에 따른 터널링 소자의 공정 과정의 순서도를 보여주는 도면이다.
- [64] 도 2를 참조하면, S110 단계에서, 본 발명의 일 실시예에 따른 터널링 소자(100)의 공정 과정은 먼저, 산화물 기판들을 클리닝하고, 스탬프를 이용하여

반도체 조각을 제조할 수 있다.

[65] 예를 들어, SiO_2 의 게이트 산화물로 이루어진 산화물 기판들을 클리닝 하고, PDMS 스탬프를 이용하여 제1 산화물 기판의 상부에 제1 반도체 조각을 제조할 수 있다.

[66] 그 후, S120 단계에서, 다른 산화물 기판의 상부에 스탬프를 이용하여 h-bn 절연체 조각을 제조하고, 유기 필름을 이용하여 h-bn 절연체 조각을 픽업(pick-up)할 수 있다.

[67] 예를 들어, S110 단계의 산화물 기판과 다른 SiO_2 의 게이트 산화물로 이루어진 제2 산화물 기판의 상부에 PDMS 스탬프를 이용하여 h-bn 절연체 조각을 제조하고, PPC 유기 필름을 이용하여 h-bn 절연체 조각을 픽업(pick-up)할 수 있다.

[68] S130 단계에서, S110 단계에서 제조된 반도체 조각 위에 S120 단계에서 픽업(pick-up)한 h-bn 절연체를 이동후 접합 시킬 수 있다.

[69] S140 단계에서, 반도체 조각과 h-bn 절연체가 접합되어 적층된 후, PPC 유기 필름을 제거할 수 있다.

[70] S150 단계에서, S110 및 S120 단계의 산화물 기판과는 또 다른 산화물 기판의 상부에 스탬프를 이용하여 S110단계의 반도체 조각과 다른 반도체 조각을 제조하고, 스탬프와 유기 필름을 이용하여 제조된 반도체 조각을 픽업(pick-up)할 수 있다.

[71] 예를 들어, 제3 산화물 기판의 상부에 PDMS 스탬프를 이용하여 제2 반도체 조각을 제조하고, PDMS 스탬프와 PPC 유기 필름을 이용하여 제2 반도체 조각을 픽업(pick-up)할 수 있다.

[72] S160 단계에서, S150 단계에서 픽업(pick-up)된 다른 반도체 조각인 제2 반도체 조각을 h-bn 절연체 위로 이동시킨 후 접합할 수 있다.

[73] S170 단계에서, S160 단계의 제2 반도체 조각과 h-bn 절연체가 접합되어 적층된 후, ppc 유기 필름을 제거할 수 있다.

[74] S180 단계에서, PPC 유기 필름이 제거된 터널링 소자에 대해 PR 패터닝 후, 소스 전극과 드레인 전극을 증착하고, lift-off(PR 제거)를 실행할 수 있다.

[75] 그 이후, S190 단계에서, I-V 특성 측정을 통해 터널링 소자의 부계 미분 저항 특성을 확인할 수 있다.

[76] 도 3a는 본 발명의 다른 실시예에 따른 터널링 소자의 공정 과정의 제1 과정을 보여주는 도면이다.

[77] 도 3b는 본 발명의 다른 실시예에 따른 터널링 소자의 공정 과정의 마지막 과정까지 완료된 터널링 소자를 보여주는 도면이다.

[78] 도 3a 및 도 3b의 터널링 소자(200)는 도 1a 내지 도 1c의 터널링 소자(100)와 유사하다. 따라서, 동일하거나 유사한 구성 요소는 동일하거나 유사한 참조 부호를 사용하여 표기되었으며, 중복되는 설명은 간략한 설명을 위하여 생략될 것이다.

- [79] 도 3a를 참조하면, 본 발명의 다른 실시예에 따른 터널링 소자(200)의 공정 과정 중 제1 과정은 제1 산화물 기판(210), 제2 산화물 기판(211), 제1 반도체 조각(220), 제2 반도체 조각(230), 스탬프(240) 및 유기 필름(250)을 포함한다.
- [80] 제1 산화물 기판(210) 및 제2 산화물 기판(211)은 본 발명의 일 실시예에 따른 터널링 소자(100)의 제1 및 제2 산화물 기판(110, 111)과 동일한 물질로 이루어질 수 있다.
- [81] 제1 반도체 조각(220)은 제1 산화물 기판(210) 상부에 스탬프(240)를 이용하여 제조될 수 있다.
- [82] 여기서, 제1 반도체 조각(220)은 MoS_2 , WSe_2 , MoTe_2 , WS_2 , MoSe_2 , ReS_2 , ReSe_2 , WTe_2 등과 같은 MX_2 분자 구조 계열의 전이 금속 다이칼코젠 물질들이 모두 포함될 수 있다.
- [83] 예를 들어, 제1 반도체 조각(220)은 차세대 신물질로 각광받고 있는 2D 반도체 물질인 전이 금속 다이칼코젠(MoS_2 , ReS_2 , ReSe_2 , WS_2 , MoTe_2 , WSe_2 , BP, MoSe_2 , HfS_2 , HfSe_2 , ZrS_2 , ZrSe_2 , etc.) 물질들을 서로 접합한 헤테로 구조로 PDMS 스탬프(240)에 의해 제작될 수 있다. 다만, 이는 예시적인 것이며 본 발명의 기술적 사상이 이에 한정된 것이 아님이 이해될 것이다.
- [84] 제2 반도체 조각(230)은 제1 산화물 기판(210)과 다른 제2 산화물 기판(211) 상부에 스탬프(240)를 이용하여 제조될 수 있다.
- [85] 여기서 제2 반도체 조각(230)은 자연적으로 산화가 빠르게 발생하는 물질을 사용할 수 있다.
- [86] 예를 들면, 제2 반도체 조각(230)은 HfS_2 , MoS_2 , BP, HfSe_2 , HfTe_5 , HfTe_2 , ZrS_2 , ZrSe_2 , ZrTe_2 , ZrS_3 , ZrS_5 , ZrTe_3 등과 같은 MO_x/MX_2 구조를 갖는 물질들 중 어느 하나로 이루어질 수 있다.
- [87] 이에 따라, 제2 반도체 조각(230)은 소정 시간 자연 산화되어 형성되는 자연 산화막(233)을 포함한다.
- [88] 자연 산화막(233)은 제2 반도체 조각(230)의 일면으로서, 터널링 소자(200)의 공정 과정이 완료될 경우, 제1 반도체 조각(220)과 제2 반도체 조각(230) 사이에 형성된 중간층(233)으로 이루어질 수 있다.
- [89] 즉, 제2 반도체 조각(230)은 공기 중에서 산소와의 반응이 빨라 계면에서 산화막이 형성되는 물질로 이루어져, 절연체 중간층/2D 반도체의 형태로 이루어질 수 있다.
- [90] 또한, 제2 반도체 조각(230)은 15분 이내에 산화가 가능한 물질로 이루어져, 공정 단계가 획기적으로 감소되어 소자 제작 시간이 15분 이내로 단축되는 효과를 얻을 수 있다.
- [91] 스탬프(240)는 본 발명의 일 실시예에 따른 터널링 소자(100)의 스탬프(140)와 동일하다.
- [92] 예를 들어, 본 발명의 다른 실시예에 따른 터널링 소자(200)의 스탬프(240)는 PDMS(polydimethylsiloxane) 스탬프를 이용할 수 있다.

- [93] 스탬프(240)는 본 발명의 다른 실시예에 따른 터널링 소자(200)의 제1 산화물 기관(210)의 상부에 제1 반도체 조각(220)을 제조하고, 제2 산화물 기관(211)의 상부에 제2 반도체 조각(230)을 제조할 수 있다.
- [94] 유기 필름(250)은 본 발명의 일 실시예에 따른 터널링 소자(100)의 유기 필름(150)과 동일하다.
- [95] 유기 필름(250)은 propylene carbonate(이하, PPC) 필름으로, PDMS 스탬프(240)와 접합하여, 제1 산화물 기관(210) 위에 제조된 제1 반도체 조각(220)과 제2 산화물 기관(211) 위에 제조된 제2 반도체 조각(230)을 픽업(pick-up)할 수 있다.
- [96] 먼저, 본 발명의 다른 실시예에 따르면, 제1 산화물 기관(210) 상부에 스탬프(240)를 이용하여 제1 반도체 조각(220)을 제조할 수 있다. 또한, 제1 산화물 기관(210)과 다른 제2 산화물 기관(211)의 상부에 스탬프(240)를 이용하여 제조된 제2 반도체 조각(230)을 제조할 수 있다.
- [97] 그 후, 제2 반도체 조각(230)을 스탬프(240)와 유기 필름(250)을 이용하여 픽업(pick-up)할 수 있다.
- [98] 이 때, 픽업(pick-up)된 제2 반도체 조각(230)은 제2 산화물 기관(211)과 분리될 수 있다.
- [99] 픽업(pick-up)되어 제2 산화물 기관(211)과 분리되고, 유기 필름(150)과 접촉한 제2 반도체 조각(230)은 소정 시간 자연 산화될 수 있으며, 이에 따라 제2 반도체 조각(230)의 일면에 자연 산화막(233)이 형성될 수 있다.
- [100] 소정 시간이 경과되어 자연 산화막(233)이 형성된 제2 반도체 조각(230)은 제1 산화물 기관(210) 상부에 형성된 제1 반도체 조각(220)과 접합될 수 있다.
- [101] 여기서, 제1 반도체 조각(220)은 제2 반도체 조각(230)에 형성된 자연 산화막(233)과 접촉하여 접합될 수 있으며, 이에 따라, 제1 반도체 조각(220)/자연 산화막(233)/제2 반도체 조각(230)의 순서로 적층될 수 있다.
- [102] 이에 따라, 자연 산화막(233)은 제1 반도체 조각(220)과 제2 반도체 조각(230) 사이의 중간층으로 이루어질 수 있다.
- [103] 제1 반도체 조각(220), 자연 산화막(233) 및 제2 반도체 조각(230)이 적층된 이후, 제2 반도체 조각(230)과 접촉한 유기 필름(250)이 제거될 수 있다.
- [104] 도 3b를 참조하면, 본 발명의 다른 실시예에 따른 터널링 소자(200)는, 제1 산화물 기관(210) 상부에 형성된 제1 반도체 조각(220), 제1 반도체 조각(220) 위에 적층되어 형성된 제2 반도체 조각(230) 및 제1 반도체 조각(220)과 제2 반도체 조각(230) 사이에 형성된 자연 산화막으로 이루어진 중간층(230)으로 구성될 수 있다.
- [105] 또한, 본 발명의 다른 실시예에 따른 터널링 소자(200)는 공명 터널링 소자의 기본 구조인 반도체/중간층/반도체 구조가 완성될 수 있으며, 그 이후, 필요한 곳에 금속이 증착될 수 있도록 PR 패터닝을 진행할 수 있고, 소스 전극(30)과 드레인 전극(40)을 증착 시킨 후, lift-off 공정을 통해 PR을 모두 제거하여 소스

전극(30)과 드레인 전극(40)이 본 발명의 터널링 소자(200)에 적층된 형태로 제공될 수 있다.

- [106] 즉, 본 발명의 다른 실시예에 따른 터널링 소자(200) 공정 과정은, 본 발명의 일 실시예에 따른 터널링 소자(100)의 제2 과정을 생략한 제1 과정만으로 공정 단계가 획기적으로 감소되어 소자 제작 시간이 15분 이내로 단축되는 효과를 얻을 수 있다.
- [107] 본 발명은 중간층과 윗면 2D 반도체 제작 공정을 1개로 통합하여 단순화하였으며, 대량 생산으로 소자를 제작할 시 높은 수율과 고성능의 터널링 소자 제작이 가능한 획기적인 기술로서 본 공명 터널링 소자 제작 분야 이외에도 플래시 메모리, 시냅스 소자 등 다른 단순 산화막을 필요로 하는 공정 기술 개발에도 크게 기여할 것으로 예상된다.
- [108] 도 4는 본 발명의 다른 실시예에 따른 터널링 소자의 공정 과정의 순서도를 보여주는 도면이다.
- [109] 도 4를 참조하면, S210 단계에서, 본 발명의 다른 실시예에 따른 터널링 소자(200)의 공정 과정은 먼저, 산화물 기판들을 클리닝하고, 스탬프를 이용하여 반도체 조각을 제조할 수 있다.
- [110] 예를 들어, SiO_2 의 게이트 산화물로 이루어진 산화물 기판들을 클리닝 하고, PDMS 스탬프를 이용하여 제1 산화물 기판의 상부에 제1 반도체 조각을 제조할 수 있다.
- [111] 그 후, S220 단계에서, 다른 산화물 기판의 상부에 스탬프를 이용하여 S210과정의 반도체 조각과 다른 자연 산화가 용이한 반도체 조각을 제조하고, 유기 필름을 이용하여 제조된 자연 산화가 용이한 반도체 조각을 픽업(pick-up)할 수 있다.
- [112] 예를 들어, S220 단계는, S210 단계의 산화물 기판과 다른 SiO_2 의 게이트 산화물로 이루어진 제2 산화물 기판의 상부에 PDMS 스탬프를 이용하여 자연 산화가 용이한 제2 반도체 조각을 제조하고, PPC 유기 필름을 이용하여 자연 산화가 용이한 제2 반도체 조각을 픽업(pick-up)할 수 있다.
- [113] S230 단계에서, 픽업(pick-up)된 자연 산화가 용이한 반도체 조각을 소정 시간 자연 산화시킨다.
- [114] 예를 들어, PPC 유기 필름에 의해 픽업(pick-up)된 제2 반도체 조각을 소정 시간 자연 산화시켜 제2 반도체 조각의 일면에 자연 산화막을 형성한다.
- [115] 여기서 소정 시간은 15분 이내일 수 있으며, 제2 반도체 조각은 산화가 용이한 fS_2 , MoS_2 , BP, HfSe_2 , HfTe_5 , HfTe_2 , ZrS_2 , ZrSe_2 , ZrTe_2 , ZrS_3 , ZrS_5 , ZrTe_3 등과 같은 물질로 이루어질 수 있다.
- [116] S240 단계에서, S210 단계에서 제조된 반도체 조각 위에 S230 단계에서 일면이 자연 산화된 반도체 조각을 이동 및 접합시킬 수 있다.
- [117] 예를 들어, 제1 산화물 기판 상부에 형성된 제1 반도체 조각의 상부로 자연 산화막이 형성된 제2 반도체 조각을 접합하여, 제1 반도체 조각/자연 산화막/제2

- 반도체조각 형태로 자연 산화막이 중간층을 형성할 수 있도록 적층될 수 있다.
- [118] S250 단계에서, 반도체 조각과 일면이 산화된 반도체 조각이 접합되어 적층된 후, PPC 유기 필름을 제거할 수 있다.
- [119] S260 단계에서, PPC 유기 필름이 제거된 터널링 소자에 대해 PR 패터닝 후, 소스 전극과 드레인 전극을 증착하고, lift-off(PR 제거)를 실행할 수 있다.
- [120] 그 이후, S270 단계에서, I-V 특성 측정을 통해 터널링 소자의 부계 미분 저항 특성을 확인할 수 있다.
- [121] 본 발명의 다른 실시예에 따른 터널링 소자(200) 공정 과정은, 기존에 사용하던 중간층 형성을 위한 인위적인 공정이 생략되는 대신 윗 층 2D 반도체 물질이 자연 산화된 산화막/2D 반도체 형태로 밑의 층 2D 반도체 물질과 접합하여 통합적으로 중간층을 형성하는 획기적인 공정 기술이다.
- [122] 이러한 발명의 장점에 의해 기존 공정의 시간이 3시간~1일 이상에서 15분 내로 획기적으로 감소하는 발명 기술이다.
- [123] 또한, 기존에 알려진 ALD, sputter, e-beam evaporator 등의 장비를 통한 HfO_2 , Al_2O_3 , HZO, Y_2O_3 , hBN, TiO_2 , ZrO_2 등의 high-k 물질, SiO_2 등의 절연체를 고진공 고온에서 장시간 동안 중간층으로 증착하는 기술보다 월등히 낮은 저온에서 고진공이 필요없이 15분 이내에 단순 공기중에서 가능한 매우 고효율적인 공정이다.
- [124] 더불어, 진공 장비를 통한 중간층 증착 방식은 5시간~1일이 소요되어 중간층이 제작되는데 반해 본 발명은 15분 이내의 매우 단시간에 공명 터널링 소자 제작이 모두 완료되는 매우 획기적인 공정이다.
- [125] 도 5는 본 발명의 다른 실시예에 따른 터널링 소자의 공정 과정에 따른 결과 그래프를 보여주는 도면이다.
- [126] 도 5를 참조하면, 본 발명의 다른 실시예에 따른 공정 과정을 통해 만들어진 터널링 소자는 자연 산화막이 형성된 2D 반도체와 2D 반도체의 접합을 통해 2D 반도체/산화막 중간층/2D 반도체 구조를 제작하여 부계 미분 저항 특성이 나타났음을 확인할 수 있는 그래프이다.
- [127] 다만, 이는 예시적인 것이며 본 발명의 2D 반도체는 3D 반도체로 대체가 가능하다.
- [128] 이에 따라, 본 발명의 기술이 실제 공명 터널링 소자 제작에 적용이 가능하다.
- [129] 즉, 본 발명에 따른 터널링 소자는, 대량 생산 기술에 적용시 계면의 결함을 최소화하기 위해 공정 개수를 줄이기 위한 기술로서 적용이 가능한 기술이다.
- [130] 본 발명은 공명 터널링 소자의 공정 개선을 위한 기술에 대한 것이며, 이를 통해 다수 로직 소자 제작시 공정의 효율성을 크게 높일 수 있는 기술이다.
- [131] 본 발명은 자연 산화된 산화막/2D 반도체 구조를 이용하는 방식이며, 본 발명의 기술은 터널링 소자 제작뿐 아니라 플래시 메모리, 시냅스 소자, 다수 로직 소자 등의 분야에 적용이 가능한 획기적인 기술이다.
- [132] 이상과 같이 본 발명에 대해서 예시한 도면을 참조로 하여 설명하였으나, 본

명세서에 개시된 실시 예와 도면에 의해 본 발명이 한정되는 것은 아니며, 본 발명의 기술사상의 범위 내에서 통상의 기술자에 의해 다양한 변형이 이루어질 수 있음은 자명하다. 아울러 앞서 본 발명의 실시 예를 설명하면서 본 발명의 구성에 따른 작용 효과를 명시적으로 기재하여 설명하지 않았을 지라도, 해당 구성에 의해 예측 가능한 효과 또한 인정되어야 함은 당연하다.

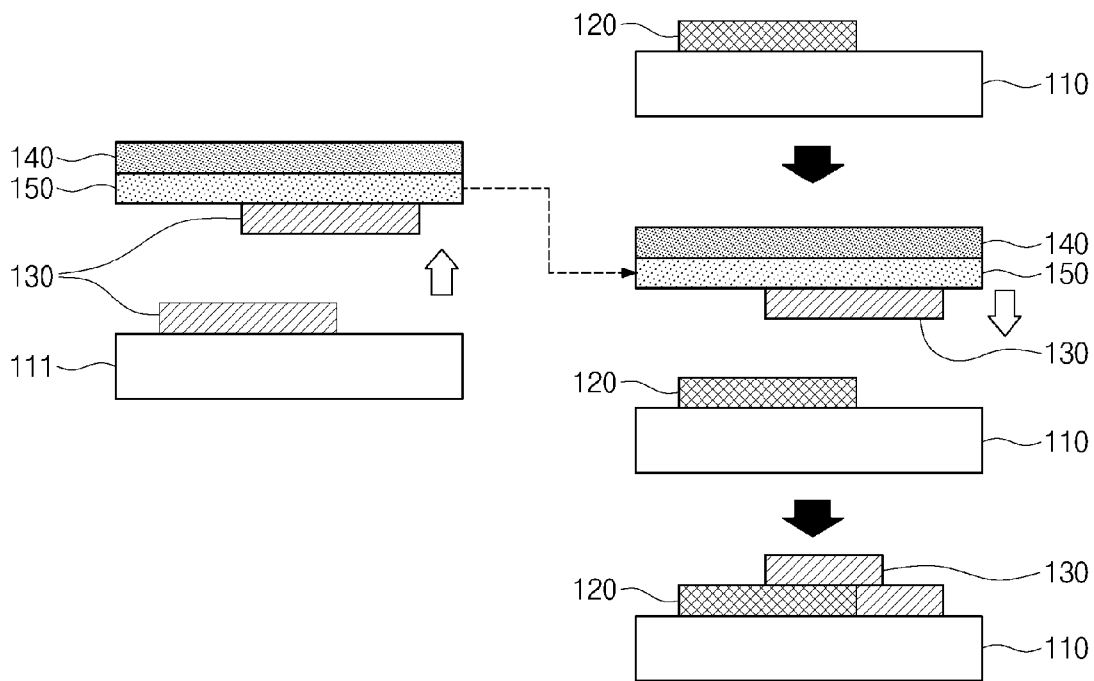
청구범위

- [청구항 1] 제1 산화물 기판 상부에 형성된 제1 반도체 조각;
상기 제1 반도체 조각 위에 적층되어 형성된 제2 반도체 조각; 및
상기 제1 반도체 조각 및 상기 제2 반도체 조각 사이에 형성된 중간층을 포함하며,
상기 중간층은 상기 제2 반도체 조각의 일면에서 소정 시간 자연 산화되어 형성된 자연 산화막인, 터널링 소자.
- [청구항 2] 제1 항에 있어서
상기 제1 반도체 조각은,
상기 제1 산화물 기판 상부에 스탬프를 이용하여 형성되고,
상기 제2 반도체 조각은,
상기 제1 산화물 기판과 다른 제2 산화물 기판의 상부에 형성된 상태에서,
상기 스탬프와 유기 필름을 이용하여 상기 제1 반도체의 상부에 적층되는, 터널링 소자.
- [청구항 3] 제2 항에 있어서,
상기 스탬프는 PDMS(polydimethylsiloxane) 스탬프이고,
상기 유기 필름은 PPC(propylene carbonate)인 것을 특징으로하는, 터널링 소자.
- [청구항 4] 제1 항에 있어서,
상기 제1 반도체 조각은,
 MX_2 분자 구조 계열의 전이 금속 다이칼코겐 물질들 중 어느 하나인,
터널링 소자.
- [청구항 5] 제4 항에 있어서,
상기 전이 금속 상기 다이칼코겐 물질들은,
 MoS_2 , WSe_2 , $MoTe_2$, WS_2 , $MoSe_2$, ReS_2 , $ReSe_2$ 및 WTe_2 중 어느 하나인,
터널링 소자.
- [청구항 6] 제1 항에 있어서,
상기 제2 반도체 조각은,
상기 자연 산화가 15분 이내 발생하는 물질인 것을 특징으로 하는, 터널링 소자.
- [청구항 7] 제1 항에 있어서
상기 제2 반도체 조각은,
 HfS_2 , MoS_2 , BP, $HfSe_2$, $HfTe_5$, $HfTe_2$, ZrS_2 , $ZrSe_2$, $ZrTe_2$, ZrS_3 , ZrS_5 및 $ZrTe_3$ 중 어느 하나의 물질인, 터널링 소자.
- [청구항 8] 제1 항에 있어서,
상기 중간층의 두께는 1 나노미터(nm) 내지 2 나노미터(nm) 사이의 값을 갖는, 터널링 소자.

- [청구항 9] 스탬프를 이용하여 제1 산화물 기판의 상부에 제1 반도체 조각을 제조하는 단계;
상기 스탬프를 이용하여 제2 산화물 기판의 상부에 제2 반도체 조각을 제조하는 단계;
상기 제2 반도체 조각을 유기 필름을 이용하여 픽업하고, 상기 제2 반도체 조각을 소정 시간 방치하여 상기 제2 반도체 조각의 일면을 자연 산화시켜 자연 산화막을 생성시키는 단계;
상기 제1 반도체 조각의 상부에 상기 자연 산화된 제2 반도체 조각을 접합시키는 단계;
상기 유기 필름을 제거하는 단계;
상기 제1 산화물 기판의 상부에 접합된 상기 제1 반도체 조각 및 상기 제2 반도체 조각에 대해 PR 패터닝 후 금속을 장착하는 단계;
상기 패터닝된 PR을 제거하는 lift-off를 실행하는 단계를 포함하는, 터널링 소자 제작 방법.
- [청구항 10] 제9 항에 있어서,
상기 lift-off 이후에, I-V 특성을 측정하여 부계 미분 저항 특성을 측정하는, 터널링 소자 제작 방법.
- [청구항 11] 제9 항에 있어서,
상기 제1 반도체 조각의 상부에 상기 자연 산화된 제2 반도체 조각이 접합될 경우, 상기 자연 산화막이 중간층으로 형성되는, 터널링 소자 제작 방법.

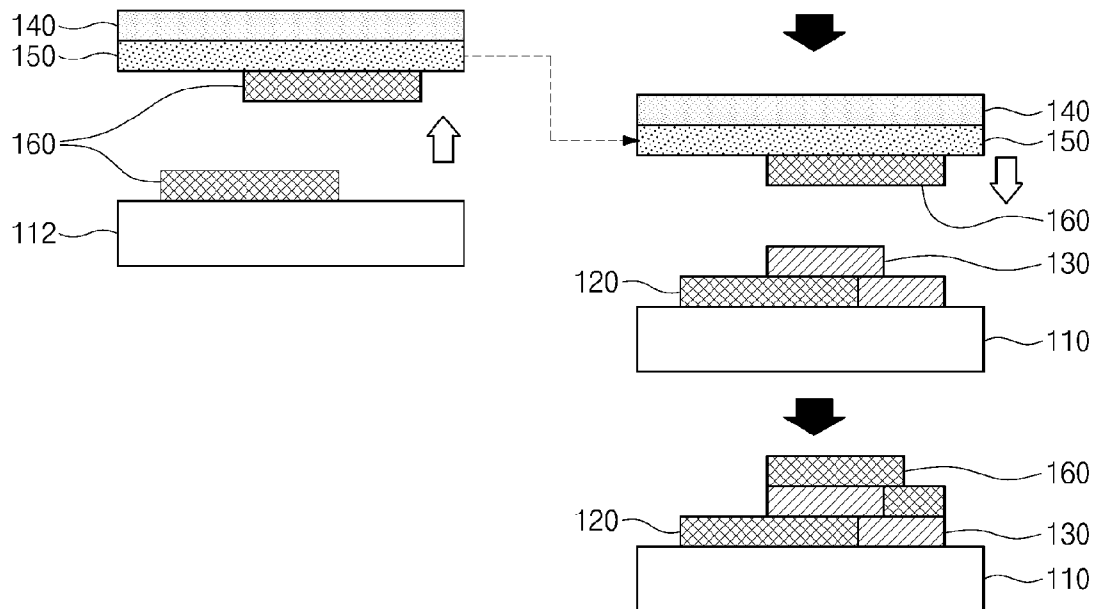
[도 1a]

100

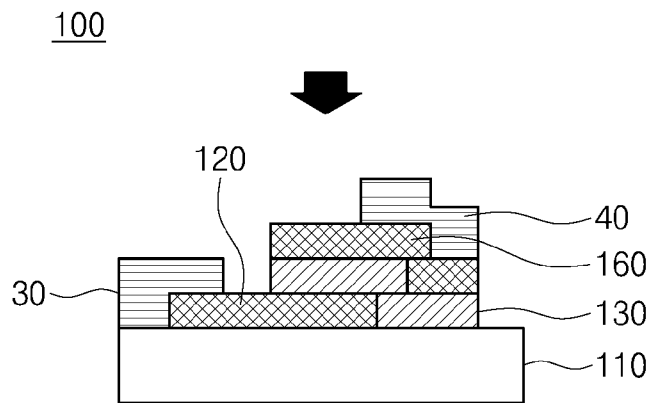


[도 1b]

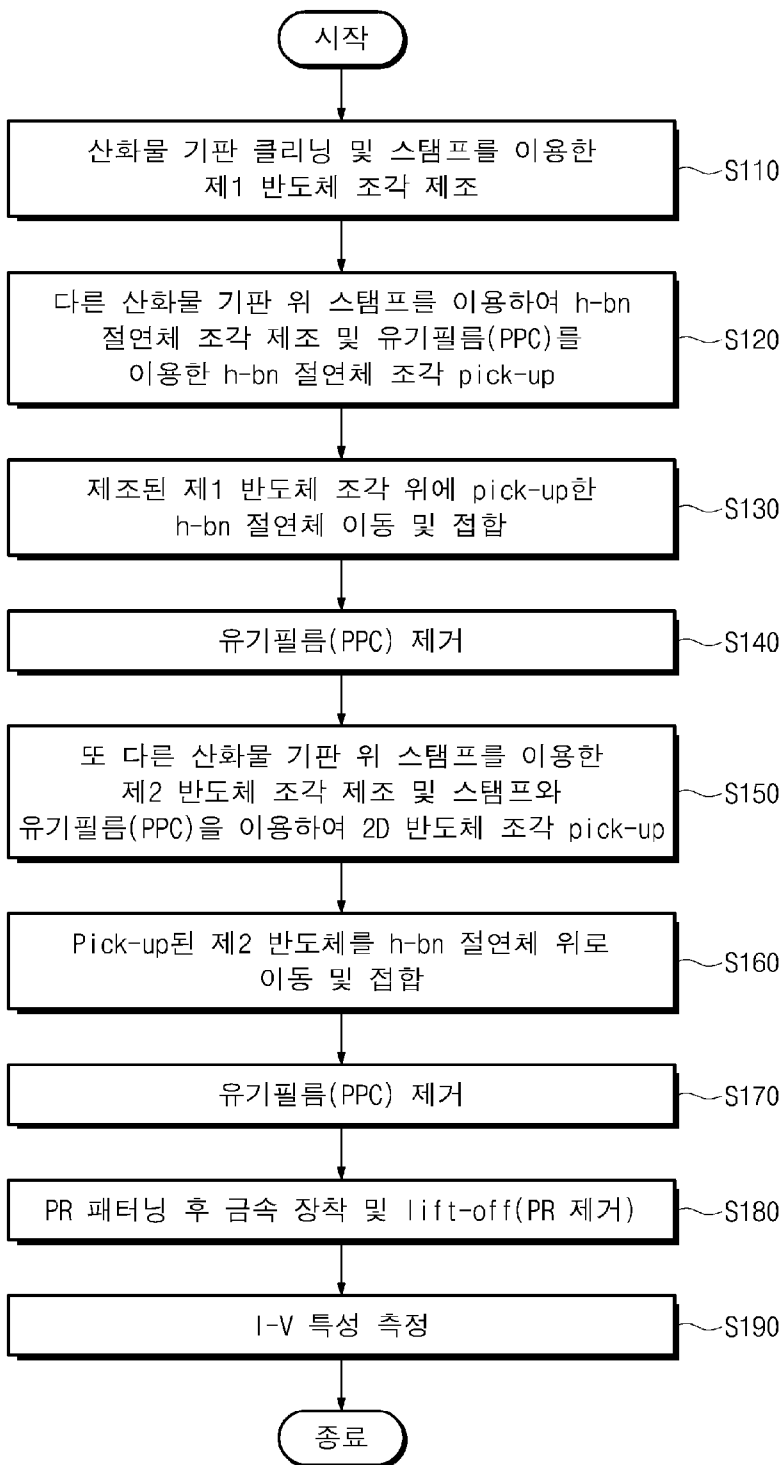
100



[도 1c]

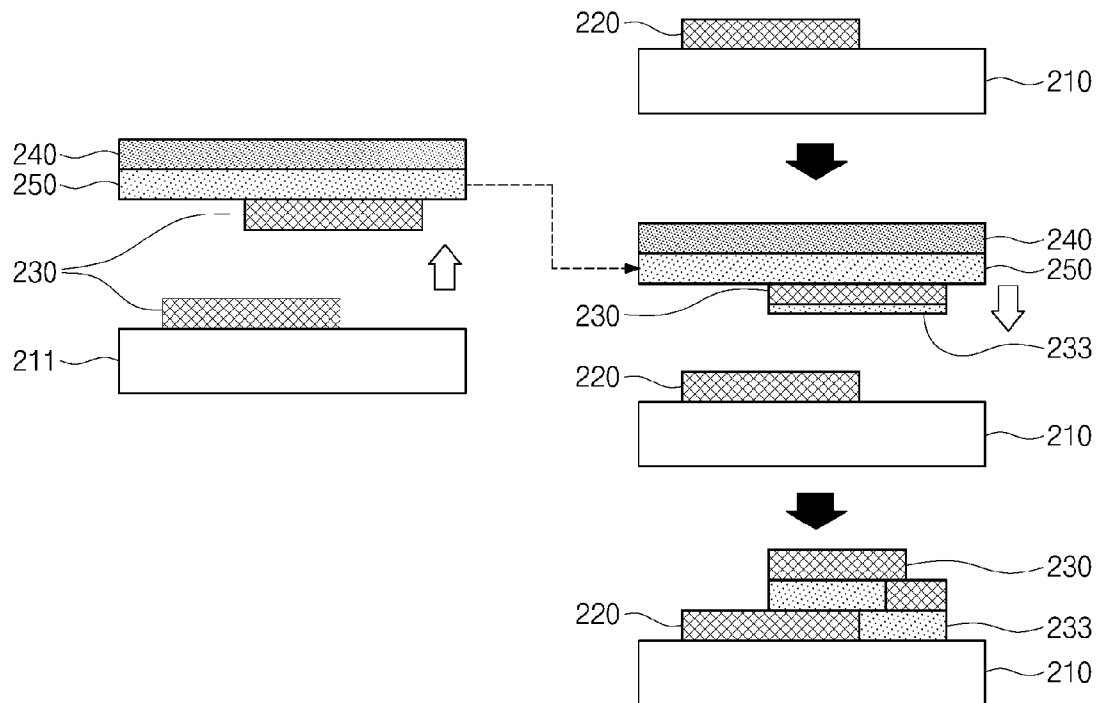


[도2]



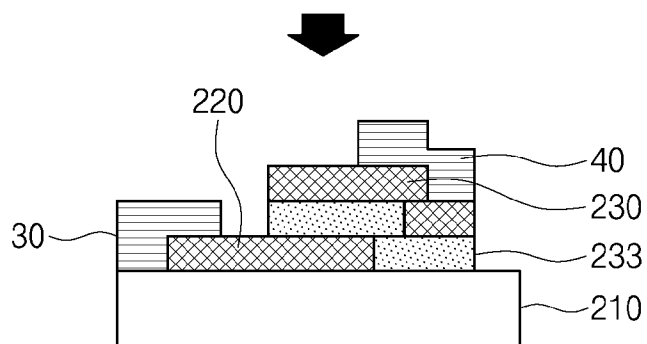
[도3a]

200

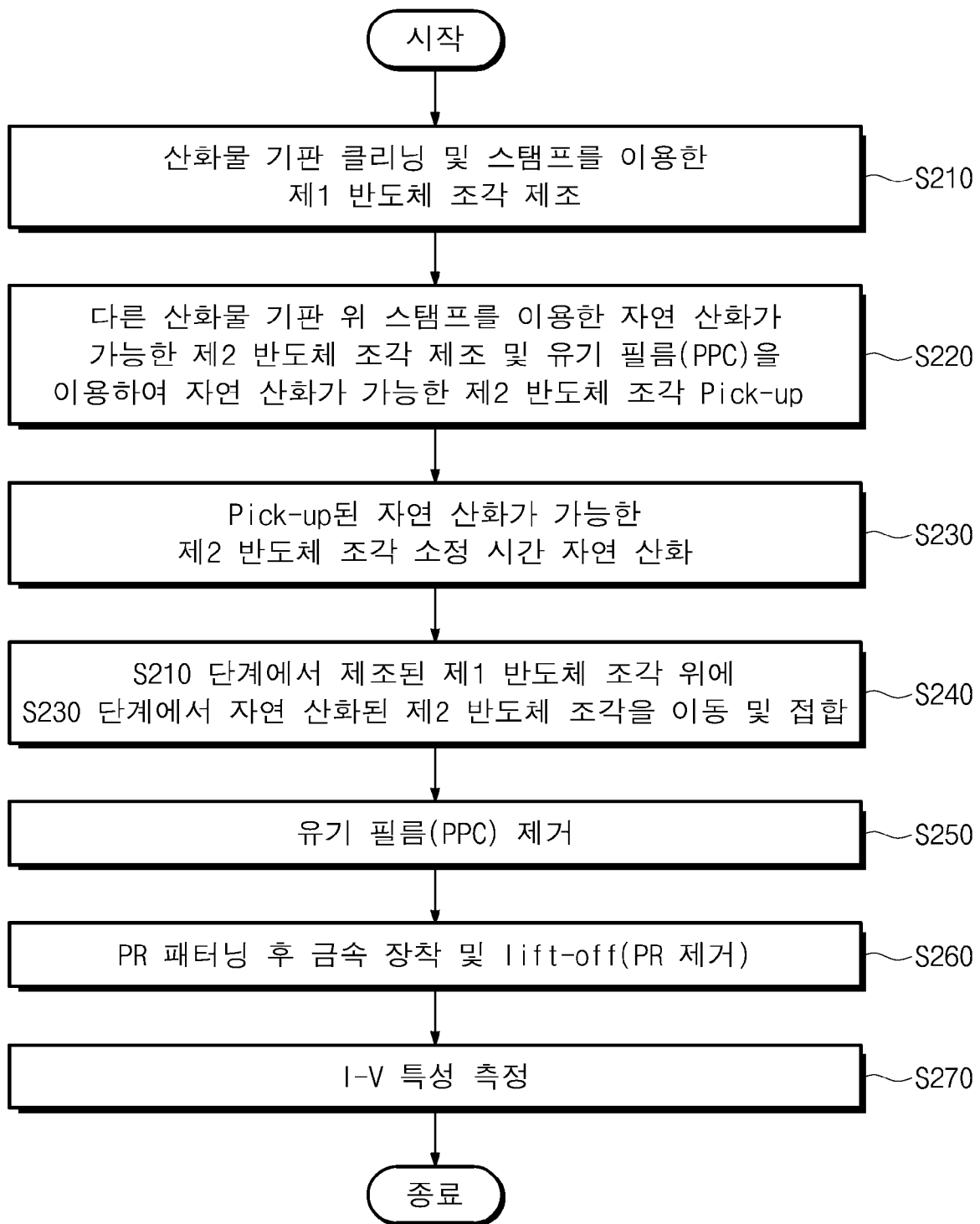


[도3b]

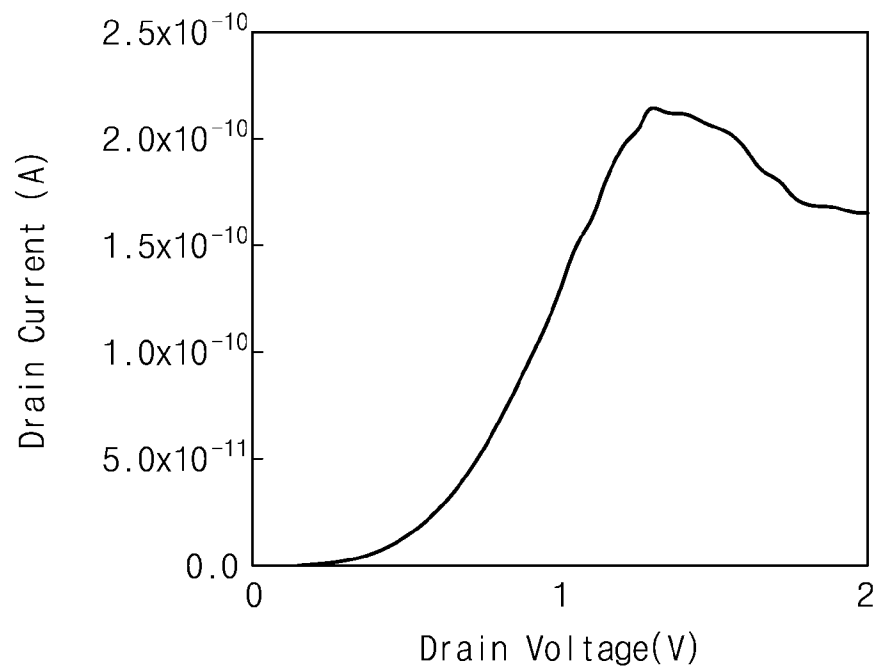
200



[도4]



[도5]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2021/007067

A. CLASSIFICATION OF SUBJECT MATTER H01L 29/739(2006.01)i; H01L 29/66(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L 29/739(2006.01); H01L 21/28(2006.01); H01L 21/336(2006.01); H01L 27/14(2006.01); H01L 29/16(2006.01); H01L 29/423(2006.01); H01L 29/49(2006.01); H01L 29/78(2006.01); H01L 29/792(2006.01); H01L 33/04(2010.01) Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models: IPC as above Japanese utility models and applications for utility models: IPC as above Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS (KIPO internal) & keywords: 반도체조각(semiconductor piece), 중간층(intermediate layer), 소정시간(predetermined time), 자연산화막(natural oxide film), 스탬프(stamp), 다이칼코겐(dichalcogen)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	KR 10-1805827 B1 (RESEARCH & BUSINESS FOUNDATION SUNGKYUNKWAN UNIVERSITY) 10 January 2018 (2018-01-10) See paragraphs [0002]-[0069] and figures 1-5.	1,4-8 2-3,9-11
A	KR 10-2020-0114797 A (INDUSTRY-ACADEMIC COOPERATION FOUNDATION, YONSEI UNIVERSITY) 07 October 2020 (2020-10-07) See paragraphs [0044]-[0050] and figures 3a-4a.	1-11
A	KR 10-2100415 B1 (SAMSUNG ELECTRONICS CO., LTD. et al.) 14 April 2020 (2020-04-14) See claims 1-8 and figures 1-10.	1-11
A	KR 10-2018-0132503 A (ELECTRONICS AND TELECOMMUNICATIONS RESEARCH INSTITUTE) 12 December 2018 (2018-12-12) See entire document.	1-11
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 22 November 2021		Date of mailing of the international search report 22 November 2021
Name and mailing address of the ISA/KR Korean Intellectual Property Office Government Complex-Daejeon Building 4, 189 Cheongsaro, Seo-gu, Daejeon 35208 Facsimile No. +82-42-481-8578		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2021/007067

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2015-0294875 A1 (UNIVERSITY OF CENTRAL FLORIDA RESEARCH FOUNDATION, INC.) 15 October 2015 (2015-10-15) See entire document.	1-11

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2021/007067

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)		Publication date (day/month/year)
KR	10-1805827	B1	10 January 2018	KR 10-2017-0109457	A	29 September 2017
				WO 2017-164617	A1	28 September 2017
KR	10-2020-0114797	A	07 October 2020	KR 10-2239885	B1	12 April 2021
KR	10-2100415	B1	14 April 2020	KR 10-2015-0008770	A	23 January 2015
				US 2015-0014630	A1	15 January 2015
				US 9269775	B2	23 February 2016
KR	10-2018-0132503	A	12 December 2018	KR 10-2277139	B1	16 July 2021
				US 10483300	B2	19 November 2019
				US 2018-0350852	A1	06 December 2018
US	2015-0294875	A1	15 October 2015	US 9472396	B2	18 October 2016

A. 발명이 속하는 기술분류(국제특허분류(IPC)) H01L 29/739(2006.01)i; H01L 29/66(2006.01)i		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) H01L 29/739(2006.01); H01L 21/28(2006.01); H01L 21/336(2006.01); H01L 27/14(2006.01); H01L 29/16(2006.01); H01L 29/423(2006.01); H01L 29/49(2006.01); H01L 29/78(2006.01); H01L 29/792(2006.01); H01L 33/04(2010.01) 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 반도체조각(semiconductor piece), 중간층(intermediate layer), 소정시간(predetermined time), 자연산화막(natural oxide film), 스탬프(stamp), 다이칼코겐(dichalcogen)		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X A	KR 10-1805827 B1 (성균관대학교산학협력단) 2018.01.10 단락 [0002]-[0069] 및 도면 1-5	1,4-8 2-3,9-11
A	KR 10-2020-0114797 A (연세대학교 산학협력단) 2020.10.07 단락 [0044]-[0050] 및 도면 3a-4a	1-11
A	KR 10-2100415 B1 (삼성전자주식회사 등) 2020.04.14 청구항 1-8 및 도면 1-10	1-11
A	KR 10-2018-0132503 A (한국전자통신연구원) 2018.12.12 전체 문헌	1-11
A	US 2015-0294875 A1 (UNIVERSITY OF CENTRAL FLORIDA RESEARCH FOUNDATION, INC.) 2015.10.15 전체 문헌	1-11
☐ 추가 문헌이 C(계속)에 기재되어 있습니다. ☒ 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 “D” 본 국제출원에서 출원인이 인용한 문헌 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다. “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. “&” 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일 2021년11월22일(22.11.2021)		국제조사보고서 발송일 2021년11월22일(22.11.2021)
ISA/KR의 명칭 및 우편주소 대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사) 팩스 번호 +82-42-481-8578		심사관 박혜련 전화번호 +82-42-481-3463

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-1805827 B1	2018/01/10	KR 10-2017-0109457 A	2017/09/29
		WO 2017-164617 A1	2017/09/28
KR 10-2020-0114797 A	2020/10/07	KR 10-2239885 B1	2021/04/12
KR 10-2100415 B1	2020/04/14	KR 10-2015-0008770 A	2015/01/23
		US 2015-0014630 A1	2015/01/15
		US 9269775 B2	2016/02/23
KR 10-2018-0132503 A	2018/12/12	KR 10-2277139 B1	2021/07/16
		US 10483300 B2	2019/11/19
		US 2018-0350852 A1	2018/12/06
US 2015-0294875 A1	2015/10/15	US 9472396 B2	2016/10/18