

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
G09G 3/28

(11) 공개번호 10-2005-0041143
(43) 공개일자 2005년05월04일

(21) 출원번호 10-2003-0076198
(22) 출원일자 2003년10월30일

(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575
(72) 발명자 최학기
충청남도 천안시 성성동 500번지 우성아파트 105동 1301호

(74) 대리인 이영필
이혜영

심사청구 : 있음

(54) 플라즈마 디스플레이 패널 구동방법 및 장치

요약

본 발명은 스캔 드라이브 집적회로에 인가되는 스캔 제어 신호의 전기적 절연을 위해 사용되는 절연소자를 제거하여, 주사 전극의 회로 구성을 간소화하고 양산시의 수율을 상승시킬 수 있는 플라즈마 디스플레이 패널 구동방법 및 장치에 관한 것이다. 본 발명에 의한 플라즈마 디스플레이 패널의 구동방법은, X 전극 라인들과 Y 전극 라인들이 교대로 나란히 배열되는 유지전극 라인 쌍들에 대하여 어드레스 전극 라인들이 교차되는 영역에 방전셀들이 형성되는 플라즈마 디스플레이 패널에 대하여, 디스플레이 주기로서의 프레임마다 시분할 계조 디스플레이를 위한 복수의 서브-필드들이 존재하고, 각각의 서브-필드마다 리셋 주기, 어드레스 주기, 및 유지방전 주기들이 존재한다. 상기 리셋 주기 및 상기 유지방전 주기에는 Y 전극 라인들이 기준 레벨로 유지된다. 상기 어드레스 주기에는 Y 전극 라인들이 제1 레벨로 바이어싱된 상태에서, Y 전극 라인들에 기준 레벨의 주사 신호가 순차적으로 인가됨에 따라 어드레싱이 수행된다.

대표도

도 9

명세서

도면의 간단한 설명

도 1은 통상적인 3-전극 먼방전 방식의 플라즈마 디스플레이 패널의 구조를 보여주는 내부 사시도이다.

도 2는 도 1의 패널의 단위 디스플레이 셀의 구성을 보여주는 단면도이다.

도 3은 도 1의 플라즈마 디스플레이 패널의 통상적인 구동 장치를 보여주는 블록도이다.

도 4는 도 1의 플라즈마 디스플레이 패널의 통상적인 구동방법을 보여주는 타이밍도이다.

도 5는 도 4의 단위 서브-필드에서 도 1의 플라즈마 디스플레이 패널의 전극 라인들에 인가되는 구동 신호들을 보여주는 타이밍도이다.

도 6은 종래의 플라즈마 디스플레이 패널의 구동장치의 Y 구동부를 개략적으로 도시한 회로도이다.

도 7은 도 6의 구동장치에서 스캔 구동 시에 스캔 드라이브 집적회로에 입력되는 스캔 제어 신호들의 예를 도시한 타이밍도이다.

도 8은 종래의 플라즈마 디스플레이 패널의 구동방법에서의 스캔 제어 신호의 예를 도시한 타이밍도이다.

도 9는 본 발명의 바람직한 실시예에 따른 플라즈마 디스플레이 패널의 구동방법을 도시한 타이밍도이다.

도 10은 본 발명의 바람직한 다른 실시예에 따른 플라즈마 디스플레이 패널의 구동방법을 도시한 타이밍도이다.

도 11은 본 발명의 바람직한 다른 실시예에 따른 플라즈마 디스플레이 패널의 구동장치를 개략적으로 도시한 블록도이다.

도 12는 도 11의 플라즈마 디스플레이 패널의 구동장치의 스캔 드라이브를 개략적으로 도시한 블록도이다.

도 13은 본 발명에 따른 플라즈마 디스플레이 패널의 구동방법에서의 스캔 제어 신호의 예를 도시한 타이밍도이다.

<도면의 주요 부분에 대한 부호의 설명>

- 41: 제어부, 42: 어드레스 구동부,
- 43: X 구동부, 44: 리셋/유지 회로부,
- 45: Y 구동부, 451: 스캔 드라이브 집적회로.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 플라즈마 디스플레이 패널 구동방법 및 장치에 관한 것으로서, 보다 상세하게는 스캔 드라이브 집적회로에 인가되는 스캔 제어 신호의 전기적 절연을 위해 사용되는 절연소자를 제거하여, 주사 전극의 회로 구성을 간소화하고 양산시의 수율을 상승시킬 수 있는 플라즈마 디스플레이 패널 구동방법 및 장치에 관한 것이다.

도 1은 통상적인 3-전극 면방전 방식의 플라즈마 디스플레이 패널의 구조를 보여주는 내부 사시도이다. 도 2는 도 1의 패널의 단위 디스플레이 셀의 구성을 보여주는 단면도이다.

도면을 참조하면, 통상적인 면방전 플라즈마 디스플레이 패널(1)의 앞쪽 및 뒤쪽 글라스 기판들(10, 13) 사이에는, 어드레스 전극 라인들($A_{R1}, A_{G1}, \dots, A_{Gm}, A_{Bm}$), 유전층(11, 15), Y 전극 라인들(Y_1, \dots, Y_n), X 전극 라인들(X_1, \dots, X_n), 형광층(16), 격벽(17) 및 보호층으로서의 일산화마그네슘(MgO)층(12)이 마련되어 있다.

어드레스 전극 라인들($A_{R1}, A_{G1}, \dots, A_{Gm}, A_{Bm}$)은 뒤쪽 글라스 기판(13)의 앞쪽에 일정한 패턴으로 형성된다. 아래쪽 유전층(15)은 어드레스 전극 라인들($A_{R1}, A_{G1}, \dots, A_{Gm}, A_{Bm}$)의 앞쪽에서 전면(全面) 도포된다. 아래쪽 유전층(15)의 앞쪽에는 격벽(17)들이 어드레스 전극 라인들($A_{R1}, A_{G1}, \dots, A_{Gm}, A_{Bm}$)과 평행한 방향으로 형성된다. 이 격벽(17)들은 각 방전셀의 방전 영역을 구획하고 각 방전셀 사이의 광학적 간섭(cross talk)을 방지하는 기능을 한다. 형광층(16)은, 격벽(17)들 사이에서 형성된다.

X 전극 라인들(X_1, \dots, X_n)과 Y 전극 라인들(Y_1, \dots, Y_n)은 어드레스 전극 라인들($A_{R1}, A_{G1}, \dots, A_{Gm}, A_{Bm}$)과 직교되도록 앞쪽 글라스 기판(10)의 뒤쪽에 일정한 패턴으로 형성된다. 각 교차점은 상응하는 방전셀을 설정한다. 각 X 전극 라인(X_1, \dots, X_n)과 각 Y 전극 라인(Y_1, \dots, Y_n)은 ITO(Indium Tin Oxide) 등과 같은 투명한 도전성 재료의 투명 전극 라인과 전도도를 높이기 위한 금속 전극 라인이 결합되어 형성된다. 앞쪽 유전층(11)은 X 전극 라인들(X_1, \dots, X_n)과 Y 전극 라인들(Y_1, \dots, Y_n)의 뒤쪽에 전면(全面) 도포되어 형성된다. 강한 전계로부터 패널(1)을 보호하기 위한 보호층(12) 예를 들어, 일산화마그네슘(MgO)층은 앞쪽 유전층(11)의 뒤쪽에 전면 도포되어 형성된다. 방전 공간(14)에는 플라즈마 형성용 가스가 밀봉된다.

상기한 바와 같은 구조의 플라즈마 디스플레이 패널(1)의 구동방법으로, 주로 사용되는 어드레스-디스플레이 분리 구동방법이 미국특허 제5541618호에 개시되어 있다.

도 3은 도 1의 플라즈마 디스플레이 패널의 통상적인 구동 장치를 보여주는 블록도이다.

플라즈마 표시 패널(1)의 통상적인 구동 장치(2)는 영상 처리부(26), 논리 제어부(22), 어드레스 구동부(23), X 구동부(24) 및 Y 구동부(25)를 포함한다. 영상 처리부(26)는 외부 아날로그 영상 신호를 디지털 신호로 변환하여 내부 영상 신호 예를 들어, 각각 8 비트의 적색(R), 녹색(G) 및 청색(B) 영상 데이터, 클럭 신호, 수직 및 수평 동기 신호들을 발생시킨다. 논리 제어부(22)는 영상 처리부(26)로부터의 내부 영상 신호에 따라 구동 제어 신호들(S_A, S_Y, S_X)을 발생시킨다.

이때, 어드레스 구동부(23), X 구동부(24) 및 Y 구동부(25) 등의 구동부에서 상기 구동 제어 신호들(S_A, S_Y, S_X)로부터 입력받아 각각의 구동 신호들을 발생시키고, 발생된 구동 신호를 각각의 전극 라인들에 인가한다.

즉, 어드레스 구동부(23)는, 논리 제어부(22)로부터의 구동 제어 신호들(S_A, S_Y, S_X)중에서 어드레스 신호(S_A)를 처리하여 표시 데이터 신호를 발생시키고, 발생된 표시 데이터 신호를 어드레스 전극 라인들에 인가한다. X 구동부(24)는 논리 제어

부(22)로부터의 구동 제어 신호들(S_A, S_Y, S_X)중에서 X 구동 제어 신호(S_X)를 처리하여 X 전극 라인들에 인가한다. Y 구동부(25)는 논리 제어부(22)로부터의 구동 제어 신호들(S_A, S_Y, S_X)중에서 Y 구동 제어 신호(S_Y)를 처리하여 Y 전극 라인들에 인가한다.

도 4는 도 1의 플라즈마 디스플레이 패널의 통상적인 구동방법을 보여주는 타이밍도이다.

도면을 참조하면, 단위 프레임은 시분할 계조 표시를 실현하기 위하여 8 개의 서브필드들(SF1, ..., SF8)로 분할된다. 또한, 각 서브필드(SF1, ..., SF8)는 리셋 주기(R1, ..., R8)와, 어드레스 주기(A1, ..., A8) 및, 유지방전 주기(S1, ..., S8)로 분할된다.

플라즈마 디스플레이 패널의 휘도는 단위 프레임에서 차지하는 유지방전 주기(S1, ..., S8)의 길이에 비례한다. 단위 프레임에서 차지하는 유지방전 주기(S1, ..., S8)의 길이는 255T(T는 단위 시간)이다. 이때, 제 n 서브필드(SFn)의 유지방전 주기(Sn)에는 2n에 상응하는 시간이 각각 설정된다. 이에 따라, 8 개의 서브필드들중에서 표시될 서브필드를 적절히 선택하면, 어느 서브필드에서도 표시되지 않는 0(영) 계조를 포함하여 모두 256 계조의 표시가 수행될 수 있음을 알 수 있다.

도 5는 도 4의 단위 서브-필드에서 도 1의 플라즈마 디스플레이 패널의 전극 라인들에 인가되는 구동 신호들을 보여주는 타이밍도이다.

도 5에서 참조부호 $S_{AR1..ABm}$ 은 각 어드레스 전극 라인(도 1의 $A_{R1}, A_{G1}, \dots, A_{Gm}, A_{Bm}$)에 인가되는 구동 신호를, $S_{X1..Xn}$ 은 X 전극 라인들(도 1의 X_1, \dots, X_n)에 인가되는 구동 신호를, 그리고 $S_{Y1..Yn}$ 은 각 Y 전극 라인(도 1의 Y_1, \dots, Y_n)에 인가되는 구동 신호를 가리킨다.

도면을 참조하면, 단위 서브-필드(SF)의 리셋 주기(PR)에서는, 먼저 X 전극 라인들(X_1, \dots, X_n)에 인가되는 전압을 접지 전압(V_G)으로부터 제2 전압(V_S) 예를 들어, 155 볼트(V)까지 지속적으로 상승시킨다. 여기서, Y 전극 라인들(Y_1, \dots, Y_n)과 어드레스 전극 라인들($A_{R1}, A_{G1}, \dots, A_{Gm}, A_{Bm}$)에는 접지 전압(V_G)이 인가된다.

다음에, Y 전극 라인들(Y_1, \dots, Y_n)에 인가되는 전압이 제2 전압(V_S) 예를 들어, 155 볼트(V)부터 제2 전압(V_S)보다 제3 전압(V_{SET})만큼 더 높은 최고 전압($V_{SET} + V_S$) 예를 들어, 355 볼트(V)까지 지속적으로 상승된다. 여기서, X 전극 라인들(X_1, \dots, X_n)과 어드레스 전극 라인들($A_{R1}, A_{G1}, \dots, A_{Gm}, A_{Bm}$)에는 접지 전압(V_G)이 인가된다.

다음에, X 전극 라인들(X_1, \dots, X_n)에 인가되는 전압이 제2 전압(V_S)으로 유지된 상태에서, Y 전극 라인들(Y_1, \dots, Y_n)에 인가되는 전압이 제2 전압(V_S)으로부터 접지 전압(V_G)까지 지속적으로 하강된다. 여기서, 어드레스 전극 라인들($A_{R1}, A_{G1}, \dots, A_{Gm}, A_{Bm}$)에는 접지 전압(V_G)이 인가된다.

이에 따라, 이어지는 어드레스 주기(PA)에서, 어드레스 전극 라인들에 표시 데이터 신호가 인가되고, 제2 전압(V_S)보다 낮은 제4 전압(V_{SCAN})으로 바이어싱된 Y 전극 라인들(Y_1, \dots, Y_n)에 접지 전압(V_G)의 주사 신호가 순차적으로 인가됨에 따라, 원활한 어드레싱이 수행될 수 있다. 각 어드레스 전극 라인($A_{R1}, A_{G1}, \dots, A_{Gm}, A_{Bm}$)에 인가되는 표시 데이터 신호는 방전셀을 선택할 경우에 정극성 어드레스 전압(V_A)이, 그렇지 않을 경우에 접지 전압(V_G)이 인가된다. 이에 따라 접지 전압(V_G)의 주사 펄스가 인가되는 동안에 정극성 어드레스 전압(V_A)의 표시 데이터 신호가 인가되면 상응하는 방전셀에서 어드레스 방전에 의하여 벽전하들이 형성되며, 그렇지 않은 방전셀에서는 벽전하들이 형성되지 않는다. 여기서, 보다 정확하고 효율적인 어드레스 방전을 위하여, X 전극 라인들(X_1, \dots, X_n)에 제2 전압(V_S)이 인가된다.

이어지는 유지방전 주기(PS)에서는, 모든 Y 전극 라인들(Y_1, \dots, Y_n)과 X 전극 라인들(X_1, \dots, X_n)에 제2 전압(V_S)의 디스플레이 유지 펄스가 교호하게 인가되어, 상응하는 어드레스 주기(PA)에서 벽전하들이 형성된 방전셀들에서 디스플레이 유지를 위한 방전을 일으킨다.

도 6은 종래의 플라즈마 디스플레이 패널의 구동장치의 Y 구동부를 개략적으로 도시한 회로도이다. 도 7은 도 6의 구동장치에서 스캔 구동 시에 스캔 드라이브 집적회로에 입력되는 스캔 제어 신호들의 예를 도시한 타이밍도이다. 도 8은 종래의 플라즈마 디스플레이 패널의 구동방법에서의 스캔 제어 신호의 예를 도시한 타이밍도이다.

도면을 참조하면, Y 구동부(25)는 논리 제어부(도 3의 22)로부터의 구동 제어 신호들(S_A, S_Y, S_X)중에서 Y 구동 제어 신호(S_Y)를 처리하여 Y 전극 라인들에 인가한다. 여기서, Y 구동부(25)는 리셋 주기(PR), 어드레스 주기(PA), 유지방전 주기(PS) 각각의 경우에 Y 전극 라인들에 다양한 레벨의 전압(V_s, V_{set}, V_{scan})이 인가될 수 있도록 하는 회로부와 어드레스 주기(PA)에 Y 전극 라인들에 순차적으로 스캔 펄스가 인가될 수 있도록 하는 스캔 드라이브 집적회로(251)를 포함하여 이루어진다.

이때, 스캔 드라이브 집적회로는 각각 소정 개수의 출력을 할 수 있도록 구성되므로, 스캔 드라이브 집적회로의 출력 개수와 Y 전극 라인들의 수에 따라 필요한 복수개의 스캔 드라이브 집적회로가 사용된다.

스캔 드라이브 집적회로는 도 7에 도시된 바와 같은 스캔 제어 신호들을 입력받아 스캔 구동 시에 Y 전극 라인들에 스캔 펄스를 출력한다. 스캔 제어 신호들은 사용되는 스캔 드라이브 집적회로에 따라 달라질 수 있으나, 이들 신호들로는 통상적으로 클럭 신호(CLK), 데이터 신호(Data), 출력 가능 신호(STB), 블랭킹 제어 신호(BLK), 및 하이 임피던스 제어 신호(HIZ) 등이 있다.

스캔 드라이브 집적회로(251)는 어드레스 주기(PA)에는 스캔 펄스를 출력시킴으로써 어드레싱을 수행하고, 유지방전 주기(PS)와 리셋 주기(PR)에는 유지 방전 펄스와 리셋 펄스를 스캔 드라이브 집적회로의 내부 다이오드 경로를 통과시킨다. 따라서, 도 8에 도시한바와 같이 스캔 드라이브 집적회로의 접지 전위 레벨로는 절대 영 전위 레벨이 아닌 시간에 따라 그 전위가 계속 변하는 플로팅 그라운드(floating ground)가 사용된다. 이를 하드웨어적으로 구현하기 위해서는 스캔 드라이브 집적회로의 제어 신호의 입력과 출력을 전기적으로 절연시켜주는 장치가 필요하다.

통상적으로 신호의 입출력을 전기적으로 절연하기 위하여 사용하는 방법은 오프토크플러(252) 또는 트랜스포머(transformer)가 사용되는데, 일반적으로 플라즈마 디스플레이 패널의 구동장치의 설계에 있어서는 도 6에 도시한 바와 같이 주로 전자인 오프토크플러(252)가 사용된다. 하지만, 제품의 양산 단계에 있어서 오프토크플러는 부품의 산포도와 불량률의 면에서 양산 수율을 떨어뜨리는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기와 같은 문제점을 해결하기 위한 것으로, 스캔 드라이브 집적회로에 인가되는 스캔 제어 신호의 전기적 절연을 위해 사용되는 절연소자 없이도 플라즈마 디스플레이 패널을 구동할 수 있는 플라즈마 디스플레이 패널 구동방법 및 장치를 제공하는 것을 목적으로 한다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명에 의한 플라즈마 디스플레이 패널의 구동방법은, X 전극 라인들과 Y 전극 라인들이 교대로 나란히 배열되는 유지전극 라인 쌍들에 대하여 어드레스 전극 라인들이 교차되는 영역에 방전셀들이 형성되는 플라즈마 디스플레이 패널에 대하여, 디스플레이 주기로서의 프레임마다 시분할 계조 디스플레이를 위한 복수의 서브-필드들이 존재하고, 각각의 서브-필드마다 리셋 주기, 어드레스 주기, 및 유지방전 주기들이 존재한다.

상기 리셋 주기 및 상기 유지방전 주기에는 Y 전극 라인들이 기준 레벨로 유지된다. 상기 어드레스 주기에는 Y 전극 라인들이 제1 레벨로 바이어싱된 상태에서, Y 전극 라인들에 기준 레벨의 주사 신호가 순차적으로 인가됨에 따라 어드레싱이 수행된다.

상기 리셋 주기에는, X 전극 라인들에 제2 레벨로부터 제3 레벨의 하강 램프 펄스의 전압이 인가된 후에 기준 레벨로부터 제4 레벨까지 상승하는 램프 파형의 전압이 인가된다.

상기 어드레스 주기에는, X 전극 라인들에 인가되는 전압이 제4 레벨로 유지된다.

상기 유지방전 주기에는, X 전극 라인들에 기준 레벨을 기준으로 제2 레벨의 크기를 갖는 양과 음의 유지펄스가 교호하게 인가된다.

본 발명의 다른 측면에 의한 플라즈마 디스플레이 패널의 구동방법은, X 전극 라인들과 Y 전극 라인들이 교대로 나란히 배열되는 유지전극 라인 쌍들에 대하여 어드레스 전극 라인들이 교차되는 영역에 방전셀들이 형성되는 플라즈마 디스플레이 패널에 대하여, 디스플레이 주기로서의 프레임마다 시분할 계조 디스플레이를 위한 복수의 서브-필드들이 존재하고, 각각의 서브-필드마다 리셋 주기, 어드레스 주기, 및 유지방전 주기들이 존재한다.

상기 리셋 주기는, Y 전극 라인들이 기준 레벨을 기준으로 제1 레벨로 바이어싱되는 제1 리셋 구간과 기준 레벨을 유지하는 제2 리셋 구간을 포함하여 이루어진다. 상기 어드레스 주기에는, Y 전극 라인들이 제1 레벨로 바이어싱된 상태에서 기준 레벨의 주사 신호가 순차적으로 인가됨에 따라 어드레싱이 수행된다. 상기 유지방전 주기에는, Y 전극 라인들에 기준 레벨을 기준으로 제1 레벨의 Y 유지펄스가 반복하여 인가된다.

상기 리셋 주기에는, X 전극 라인들에 제5 레벨로부터 제6 레벨의 하강 램프 펄스의 전압이 인가된 후에 기준 레벨로부터 제4 레벨까지 상승하는 램프 파형의 전압이 인가된다. 이때, X 전극 라인들에, 제1 리셋 구간에는 하강 램프 펄스의 전압이 인가되고, 제2 리셋 구간에는 상승하는 램프 파형의 전압이 인가된다.

상기 어드레스 주기에는, X 전극 라인들에 인가되는 전압이 제4 레벨로 유지된다. 상기 유지방전 주기에는, X 전극 라인들에 기준 레벨을 기준으로 제2 레벨의 크기를 갖는 양의 유지펄스와 제5 레벨의 음의 유지펄스가 교호하게 인가된다.

Y 전극 라인들에 인가되는 Y 유지펄스와 X 전극 라인들에 인가되는 음의 유지펄스가 각각 시간적으로 동기되어 인가되는 것이 바람직하다.

제5 레벨이 Y 전극 라인들에 인가되는 제1 레벨과 X 전극 라인들에 인가되는 제2 레벨의 차에 해당하는 것이 바람직하다.

본 발명의 다른 측면에 의한 플라즈마 디스플레이 패널의 구동장치는, X 전극 라인들과 Y 전극 라인들이 교대로 나란히 배열되는 유지전극 라인 쌍들에 대하여 어드레스 전극 라인들이 교차되는 영역에 방전셀들이 형성되는 플라즈마 디스플레이

패널에 대하여, 디스플레이 주기로서의 프레임마다 시분할 계조 디스플레이를 위한 복수의 서브-필드들이 존재하고, 각각의 서브-필드마다 리셋 주기, 어드레스 주기, 및 유지방전 주기들이 존재하는 구동방법에 의하여 플라즈마 디스플레이 패널을 구동하는 것으로서, 제어부와; Y 구동부와; 어드레스 구동부와; 리셋/유지 회로부; 및 X 구동부를 구비한다.

상기 제어부는 외부로부터 입력되는 영상 데이터를 처리하여, 스캔 제어 신호, 어드레스 제어 신호, 리셋/유지 제어 신호, 및 공통 제어 신호를 발생한다. 상기 Y 구동부는 스캔 제어 신호에 따른 스캔 구동 신호를 Y 전극 라인들에 인가한다. 상기 어드레스 구동부는 어드레스 제어 신호에 따른 어드레스 구동 신호를 어드레스 전극 라인들에 인가한다. 상기 리셋/유지 회로부는 리셋 및 유지 제어 신호에 따른 리셋/유지 구동 신호를 X 전극 라인들에 인가한다. 상기 X 구동부는 공통 제어 신호에 따른 공통 구동 신호를 X 전극 라인들에 인가한다.

상기 Y 구동부가, 어드레스 주기에는 Y 전극 라인들에 스캔 펄스를 인가하여 어드레싱을 수행하는 스캔 드라이버를 구비하는 것이 바람직하다.

이때, 제어부로부터 스캔 드라이버로 입력되는 스캔 제어 신호가 전기적으로 절연되지 아니하고 스캔 드라이버로 전기적으로 직접 입력되는 것이 바람직하며, 스캔 드라이버에 연결되는 그라운드가 절대 그라운드가 아닌 것이 바람직하다. 또한, 스캔 제어 신호가, 리셋 주기 및 유지방전 주기에는 접지 레벨을 유지하는 것이 바람직하다.

상기 X 구동부가, 상기 리셋 주기 및 상기 유지방전 주기에는 리셋 펄스와 유지방전 펄스를 통과시키고, 상기 어드레스 주기에는 상기 X 전극 라인들을 기준 레벨을 기준으로 제4 레벨로 바이어싱시키는 것이 바람직하다.

본 발명에 따르면, 스캔 드라이브 집적회로에 인가되는 스캔 제어 신호의 전기적 절연을 위해 사용되는 절연소자를 제거하여, 주사 전극의 회로 구성을 간소화하고 양산시의 수율을 상승시킬 수 있다.

이하, 첨부된 도면을 참조하여 바람직한 실시예에 따른 본 발명을 상세히 설명하기로 한다.

도 9는 본 발명의 바람직한 실시예에 따른 플라즈마 디스플레이 패널의 구동방법을 도시한 타이밍도이다. 도 13은 본 발명에 따른 플라즈마 디스플레이 패널의 구동방법에서의 스캔 제어 신호의 예를 도시한 타이밍도이다.

도면을 참조하면, 본 발명에 의한 플라즈마 디스플레이 패널의 구동방법은, X 전극 라인들(도 1의 X_1, \dots, X_n)과 Y 전극 라인들(도 1의 Y_1, \dots, Y_n)이 교대로 나란히 배열되는 유지전극 라인 쌍들에 대하여 어드레스 전극 라인들(도 1의 $A_{R1}, A_{G1}, \dots, A_{Gm}, A_{Bm}$)이 교차되는 영역에 방전셀들이 형성되는 플라즈마 디스플레이 패널에 대하여, 디스플레이 주기로서의 프레임마다 시분할 계조 디스플레이를 위한 복수의 서브-필드(SF)들이 존재하고, 각각의 서브-필드(SF)마다 리셋 주기(PR), 어드레스 주기(PA), 및 유지방전 주기(PS)들이 존재한다.

상기 리셋 주기(PR) 및 상기 유지방전 주기(PS)에는 Y 전극 라인들(도 1의 Y_1, \dots, Y_n)이 기준 레벨(GND)로 유지된다. 상기 어드레스 주기(PA)에는 Y 전극 라인들(도 1의 Y_1, \dots, Y_n)이 제1 레벨(Vscan)로 바이어싱된 상태에서, Y 전극 라인들(도 1의 Y_1, \dots, Y_n)에 기준 레벨(GND)의 주사 신호가 순차적으로 인가됨에 따라 어드레싱이 수행된다.

상기 리셋 주기(PR)에는, Y 전극 라인들(도 1의 Y_1, \dots, Y_n)과 어드레스 전극 라인들(도 1의 $A_{R1}, A_{G1}, \dots, A_{Gm}, A_{Bm}$)이 기준 레벨(GND)로 유지되고, X 전극 라인들(도 1의 X_1, \dots, X_n)에 제2 레벨(Vs)로부터 제3 레벨(Vs+Vset)의 하강 램프 펄스의 전압이 인가된 후에 기준 레벨(GND)로부터 제4 레벨(Ve)까지 상승하는 램프 파형의 전압이 인가된다.

상기 어드레스 주기(PA)에는, X 전극 라인들(도 1의 X_1, \dots, X_n)에 인가되는 전압이 제4 레벨(Ve)로 유지된다. Y 전극 라인들(도 1의 Y_1, \dots, Y_n)이 제1 레벨(Vscan)로 바이어싱된 상태에서, Y 전극 라인들(도 1의 Y_1, \dots, Y_n)에 기준 레벨(GND)의 주사 신호가 순차적으로 인가됨에 따라 어드레싱이 수행된다. 이때, 표시될 방전셀에 위치되는 어드레스 전극 라인들에는 Y 전극 라인들에 인가되는 주사 신호에 동기되어 어드레스 전압(V_A)이 인가된다.

상기 유지방전 주기(PS)에는, X 전극 라인들(도 1의 X_1, \dots, X_n)에 기준 레벨(GND)을 기준으로 제2 레벨(Vs)의 크기를 갖는 양과 음의 유지펄스가 교호하게 인가된다. 이때, 어드레스 전극 라인들(도 1의 $A_{R1}, A_{G1}, \dots, A_{Gm}, A_{Bm}$)은 기준 레벨(GND)로 유지된다.

따라서, Y 전극 라인들에는 유지방전 펄스와 리셋 펄스를 인가하지 아니하고 오직 스캔 펄스만 인가하는 것이다. 리셋 방전과 유지 방전을 위한 신호의 인가는 모두 X 전극에서 이루어진다. 따라서, X 전극과 Y 전극간의 벽전하의 생성 및 변화와 방전 관계는 도 5에서 도시한 통상의 플라즈마 디스플레이 패널의 구동방법의 파형에 의한 경우와 동일하다.

본 실시예에서 제시하는 구동방법에 의하는 경우에는, Y 전극을 구동하기 위해서는 리셋 및 유지 구동을 위한 회로부는 필요 없어지고, 스캔 펄스를 생성하는 스캔 드라이브 집적회로만으로 충분하게 된다. 따라서, 통상의 구동장치에서와는 달리 스캔 라인 집적회로의 그라운드로는 플로팅 그라운드(floating)가 아닌 절대 그라운드의 사용이 가능해진다. 또한, 플로팅 그라운드 생성을 위하여 스캔 드라이브 집적회로를 전기적으로 절연시키기 위하여 필요한 절연소자가 필요 없게된다.

따라서, 통상적으로 플라즈마 디스플레이 패널의 구동장치에서 절연소자로 사용되는 오토커플러(도 6의 252)가 필요 없게되어, 제품의 양산 단계에 있어서 양산 수율을 제고할 수 있다.

이때, 스캔 드라이브 집적회로에서 플로팅 그라운드(가 아닌) 절대 그라운드를 사용할 수 있게 됨에 따라, 스캔 드라이브 집적회로에 인가되는 스캔 제어 신호들도 절대 그라운드(GND)를 기준으로 어드레스 주기에서만 필요한 신호 레벨을 갖는다.

도 13에는 본 실시예에 의한 플라즈마 디스플레이 패널의 구동방법의 구동 파형에 의한 경우에 있어서, 플로팅 그라운드가 아닌 절대 그라운드를 기준으로 인가되는 스캔 제어 신호들의 예를 도시되어 있다. 스캔 제어 신호들로는 클럭 신호(CLK), 데이터 신호(Data), 출력 가능 신호(STB), 블랭킹 제어 신호(BLK), 및 하이 임피던스 제어 신호(HIZ) 등이 있는데, 데이터 신호(Data)는 상위 레벨의 신호(OUTH)와 하위 레벨의 신호(OUTL)간의 스위칭으로 이루어진다. 이때, 하위 레벨의 데이터 신호(OUTL)는 절대 그라운드(GND)의 레벨을 갖는다.

도 10은 본 발명의 바람직한 다른 실시예에 따른 플라즈마 디스플레이 패널의 구동방법을 도시한 타이밍도이다. 도 13은 본 발명에 따른 플라즈마 디스플레이 패널의 구동방법에서의 스캔 제어 신호의 예를 도시한 타이밍도이다.

도면을 참조하면, 본 발명의 다른 실시예에 의한 플라즈마 디스플레이 패널의 구동방법은, X 전극 라인들(도 1의 X_1, \dots, X_n)과 Y 전극 라인들(도 1의 Y_1, \dots, Y_n)이 교대로 나란히 배열되는 유지전극 라인 쌍들에 대하여 어드레스 전극 라인들(도 1의 $A_{R1}, A_{G1}, \dots, A_{Gm}, A_{Bm}$)이 교차되는 영역에 방전셀들이 형성되는 플라즈마 디스플레이 패널에 대하여, 디스플레이 주기로서의 프레임마다 시분할 계조 디스플레이를 위한 복수의 서브-필드(SF)들이 존재하고, 각각의 서브-필드(SF)마다 리셋 주기(PR), 어드레스 주기(PA), 및 유지방전 주기(PS)들이 존재한다.

상기 리셋 주기(PR)는, Y 전극 라인들(도 1의 Y_1, \dots, Y_n)이 기준 레벨(GND)을 기준으로 제1 레벨(V_{scan})로 바이어싱되는 제1 리셋 구간과 기준 레벨(GND)을 유지하는 제2 리셋 구간을 포함하여 이루어진다. 상기 어드레스 주기(PA)에는, Y 전극 라인들(도 1의 Y_1, \dots, Y_n)이 제1 레벨(V_{scan})로 바이어싱된 상태에서 기준 레벨(GND)의 주사 신호가 순차적으로 인가됨에 따라 어드레싱이 수행된다. 상기 유지방전 주기(PS)에는, Y 전극 라인들(도 1의 Y_1, \dots, Y_n)에 기준 레벨(GND)을 기준으로 제1 레벨(V_{scan})의 Y 유지펄스(P_{ys})가 반복하여 인가된다.

상기 리셋 주기(PR)에는, X 전극 라인들(도 1의 X_1, \dots, X_n)에 제5 레벨(V_5)로부터 제6 레벨(V_6)의 하강 램프 펄스의 전압이 인가된 후에 기준 레벨(GND)로부터 제4 레벨(V_e)까지 상승하는 램프 파형의 전압이 인가된다. 또한, Y 전극 라인들(도 1의 Y_1, \dots, Y_n)이 기준 레벨(GND)을 기준으로 제1 레벨(V_{scan})로 바이어싱되는 제1 리셋 구간과 기준 레벨(GND)을 유지하는 제2 리셋 구간을 포함하여 이루어진다. 또한, 어드레스 전극 라인들(도 1의 $A_{R1}, A_{G1}, \dots, A_{Gm}, A_{Bm}$)이 기준 레벨(GND)로 유지된다.

이때, X 전극 라인들(도 1의 X_1, \dots, X_n)에, 제1 리셋 구간에는 하강 램프 펄스의 전압이 인가되고, 제2 리셋 구간에는 상승하는 램프 파형의 전압이 인가된다.

상기 어드레스 주기에는, X 전극 라인들(도 1의 X_1, \dots, X_n)에 인가되는 전압이 제4 레벨(V_e)로 유지된다. Y 전극 라인들(도 1의 Y_1, \dots, Y_n)이 제1 레벨(V_{scan})로 바이어싱된 상태에서 기준 레벨(GND)의 주사 신호가 순차적으로 인가됨에 따라 어드레싱이 수행된다. 이때, 표시될 방전셀에 위치되는 어드레스 전극 라인들에는 Y 전극 라인들에 인가되는 주사 신호에 동기되어 어드레스 전압(V_A)이 인가된다.

상기 유지방전 주기에는, X 전극 라인들(도 1의 X_1, \dots, X_n)에 기준 레벨(GND)을 기준으로 제2 레벨(V_s)의 크기를 갖는 양의 유지펄스(P_{ps})와 제5 레벨(V_5)의 음의 유지펄스(P_{ms})가 교호하게 인가된다. 또한, Y 전극 라인들(도 1의 Y_1, \dots, Y_n)에 기준 레벨(GND)을 기준으로 제1 레벨(V_{scan})의 Y 유지펄스(P_{ys})가 반복하여 인가된다. 또한, 어드레스 전극 라인들(도 1의 $A_{R1}, A_{G1}, \dots, A_{Gm}, A_{Bm}$)이 기준 레벨(GND)로 유지된다.

이때, Y 전극 라인들(도 1의 Y_1, \dots, Y_n)에 인가되는 Y 유지펄스(P_{ys})와 X 전극 라인들(도 1의 X_1, \dots, X_n)에 인가되는 음의 유지펄스(P_{ms})가 각각 시간적으로 동기되어 인가되는 것이 바람직하다. 즉, Y 전극에 인가되는 Y 유지펄스(P_{ys})의 레벨과 X 전극 라인들(도 1의 X_1, \dots, X_n)에 인가되는 음의 유지펄스(P_{ms})의 레벨의 차가 통상의 유지펄스의 크기(V_s)와 동일하게 되어 유지방전의 조건이 통상의 경우와 동일하게 되는 것이 바람직하다.

또한, 제5 레벨(V_5)이 Y 전극 라인들(도 1의 Y_1, \dots, Y_n)에 인가되는 제1 레벨(V_{scan})과 X 전극 라인들(도 1의 X_1, \dots, X_n)에 인가되는 제2 레벨(V_s)의 차에 해당하는 것이 바람직하다. 즉, 제1 리셋 구간에서의 X 전극과 Y 전극간의 전기적 관계가 통상의 경우와 동일하게 되는 것이 바람직하다.

본 실시예의 경우에도 도 9에 도시한 실시예와 동일한 기능을 수행하는 것으로, 그 작용 및 효과에 대한 자세한 설명을 도 9에 도시한 실시예에 대한 설명을 참조하고 자세한 설명은 생략한다.

도 11은 본 발명의 바람직한 다른 실시예에 따른 플라즈마 디스플레이 패널의 구동장치를 개략적으로 도시한 블록도이다. 도 12는 도 11의 플라즈마 디스플레이 패널의 구동장치의 스캔 드라이브를 개략적으로 도시한 블록도이다. 도 13은 본 발명에 따른 플라즈마 디스플레이 패널의 구동방법에서의 스캔 제어 신호의 예를 도시한 타이밍도이다.

도면을 참조하면, 플라즈마 디스플레이 패널의 구동장치(4)는, X 전극 라인들(도 1의 X_1, \dots, X_n)과 Y 전극 라인들(도 1의 Y_1, \dots, Y_n)이 교대로 나란히 배열되는 유지전극 라인 쌍들에 대하여 어드레스 전극 라인들(도 1의 $A_{R1}, A_{G1}, \dots, A_{Gm}, A_{Bm}$)이 교차되는 영역에 방전셀들이 형성되는 플라즈마 디스플레이 패널에 대하여, 디스플레이 주기로서의 프레임마다 시분할 계조 디스플레이를 위한 복수의 서브-필드(SF)들이 존재하고, 각각의 서브-필드(SF)마다 리셋 주기(PR), 어드레스 주기(PA), 및 유지방전 주기(PS)들이 존재하는 구동방법에 의하여 플라즈마 디스플레이 패널을 구동하는 것으로서, 제어부(41)와; Y 구동부(45)와; 어드레스 구동부(42)와; 리셋/유지 회로부(44); 및 X 구동부(43)를 구비한다.

상기 제어부(41)는 외부로부터 입력되는 영상 데이터를 처리하여, 스캔 제어 신호, 어드레스 제어 신호, 리셋/유지 제어 신호, 및 공통 제어 신호를 발생한다. 상기 Y 구동부(45)는 스캔 제어 신호에 따른 스캔 구동 신호를 Y 전극 라인들(도 1의 Y_1, \dots, Y_n)에 인가한다. 상기 어드레스 구동부(42)는 어드레스 제어 신호에 따른 어드레스 구동 신호를 어드레스 전극 라인들에 인가한다. 상기 리셋/유지 회로부(44)는 리셋 및 유지 제어 신호에 따른 리셋/유지 구동 신호를 X 전극 라인들(도 1의 X_1, \dots, X_n)에 인가한다. 상기 X 구동부(43)는 공통 제어 신호에 따른 공통 구동 신호를 X 전극 라인들에 인가한다.

상기 Y 구동부(45)가, 어드레스 주기(PA)에는 Y 전극 라인들(도 1의 Y_1, \dots, Y_n)에 스캔 펄스를 인가하여 어드레싱을 수행하는 스캔 드라이버(451)를 구비하는 것이 바람직하다.

이때, 제어부(41)로부터 스캔 드라이버(451)로 입력되는 스캔 제어 신호가 전기적으로 절연되지 아니하고 스캔 드라이버로 전기적으로 직접 입력되는 것이 바람직하며, 스캔 드라이버(451)에 연결되는 그라운드가 절대 그라운드(GND)인 것이 바람직하다. 또한, 스캔 제어 신호가, 리셋 주기 및 유지방전 주기에는 접지 레벨(GND)을 유지하는 것이 바람직하다.

상기 X 구동부(43)가, 리셋 주기(PR) 및 유지방전 주기(PS)에는 리셋 펄스와 유지방전 펄스를 통과시키고, 어드레스 주기(PA)에는 X 전극 라인들(도 1의 X_1, \dots, X_n)을 기준 레벨(GND)을 기준으로 제4 레벨(V_e)로 바이어싱시키는 것이 바람직하다.

본 실시예에 따른 구동장치는 도 9 또는 도 10에 도시된 구동방법을 구현하기 위한 것으로서, 도 9 또는 도 10에 도시된 실시예와 같은 구동 과정에 의하여 구동되는 것으로, 도 9에서 설명한 기능을 수행하는 것으로 그 작용 및 효과 등에 대한 이를 참조하고 자세한 설명은 생략한다.

발명의 효과

본 발명에 따른 플라즈마 디스플레이 패널 구동방법 및 장치에 의하면, 스캔 드라이브 집적회로에 인가되는 스캔 제어 신호의 전기적 절연을 위해 사용되는 절연소자를 제거하여, 주사 전극의 회로 구성을 간소화할 수 있다.

또한, 종래의 플라즈마 디스플레이 패널의 양산 라인에서 가장 고질적인 문제인 습도 커플러(Optocoupler) 등의 절연 소자 불량에 의한 문제를 해결하여, 양산시의 수율을 대폭 상승시킬 수 있다.

또한, 주사 전극에서는 스캔 동작만 수행함으로 X, Y 통합 구동보드의 설계를 용이하게 할 수 있다.

또한, 플라즈마 디스플레이 패널의 생산비용 중에서 상당한 비중을 차지하는 습도 커플러(Optocoupler) 등의 절연 소자를 모두 제거할 수 있으므로, 생산비용을 절감할 수 있다.

본 발명은 첨부된 도면에 도시된 일 실시예를 참고로 설명되었으나, 이는 예시적인 것에 불과하며, 당해 기술분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 수 있을 것이다. 따라서, 본 발명의 진정한 보호 범위는 첨부된 청구 범위에 의해서만 정해져야 할 것이다.

(57) 청구의 범위

청구항 1.

X 전극 라인들과 Y 전극 라인들이 교대로 나란히 배열되는 유지전극 라인 쌍들에 대하여 어드레스 전극 라인들이 교차되는 영역에 방전셀들이 형성되는 플라즈마 디스플레이 패널에 대하여, 디스플레이 주기로서의 프레임마다 시분할 계조 디스플레이를 위한 복수의 서브-필드들이 존재하고, 상기 각각의 서브-필드마다 리셋 주기, 어드레스 주기, 및 유지방전 주기가 존재하는 플라즈마 디스플레이 패널의 구동방법에 있어서,

상기 리셋 주기 및 상기 유지방전 주기에는 상기 Y 전극 라인들이 기준 레벨로 유지되고;

상기 어드레스 주기에는 상기 Y 전극 라인들이 제1 레벨로 바이어싱된 상태에서, 상기 Y 전극 라인들에 기준 레벨의 주사 신호가 순차적으로 인가됨에 따라 어드레싱이 수행되는 플라즈마 디스플레이 패널의 구동방법.

청구항 2.

제1항에 있어서,

상기 리셋 주기에는, 상기 X 전극 라인들에 제2 레벨로부터 제3 레벨의 하강 램프 펄스의 전압이 인가된 후에 기준 레벨로부터 제4 레벨까지 상승하는 램프 파형의 전압이 인가되는 플라즈마 디스플레이 패널의 구동방법.

청구항 3.

제2항에 있어서,

상기 어드레스 주기에는, 상기 X 전극 라인들에 인가되는 전압이 제4 레벨로 유지되는 플라즈마 디스플레이 패널의 구동방법.

청구항 4.

제1항에 있어서,

상기 유지방전 주기에는, 상기 X 전극 라인들에 기준 레벨을 기준으로 제2 레벨의 크기를 갖는 양과 음의 유지펄스가 교호하게 인가되는 플라즈마 디스플레이 패널의 구동방법.

청구항 5.

제1항에 있어서,

상기 기준 레벨의 전압이 접지 전압인 플라즈마 디스플레이 패널의 구동방법.

청구항 6.

X 전극 라인들과 Y 전극 라인들이 교대로 나란히 배열되는 유지전극 라인 쌍들에 대하여 어드레스 전극 라인들이 교차되는 영역에 방전셀들이 형성되는 플라즈마 디스플레이 패널에 대하여, 디스플레이 주기로서의 프레임마다 시분할 계조 디스플레이를 위한 복수의 서브-필드들이 존재하고, 상기 각각의 서브-필드마다 리셋 주기, 어드레스 주기, 및 유지방전 주기가 존재하는 플라즈마 디스플레이 패널의 구동방법에 있어서,

상기 리셋 주기가, 상기 Y 전극 라인들이 기준 레벨을 기준으로 제1 레벨로 바이어싱되는 제1 리셋 구간과 기준 레벨을 유지하는 제2 리셋 구간을 포함하여 이루어지고;

상기 어드레스 주기에는, 상기 Y 전극 라인들이 제1 레벨로 바이어싱된 상태에서 기준 레벨의 주사 신호가 순차적으로 인가됨에 따라 어드레싱이 수행되고;

상기 유지방전 주기에는, 상기 Y 전극 라인들에 기준 레벨을 기준으로 제1 레벨의 Y 유지펄스가 반복하여 인가되는 플라즈마 디스플레이 패널의 구동방법.

청구항 7.

제6항에 있어서,

상기 리셋 주기에, 상기 X 전극 라인들에 제5 레벨로부터 제6 레벨의 하강 램프 펄스의 전압이 인가된 후에 기준 레벨로부터 제4 레벨까지 상승하는 램프 파형의 전압이 인가되는 플라즈마 디스플레이 패널의 구동방법.

청구항 8.

제7항에 있어서,

상기 X 전극 라인들에, 상기 제1 리셋 구간에는 상기 하강 램프 펄스의 전압이 인가되고, 상기 제2 리셋 구간에는 상기 상승하는 램프 파형의 전압이 인가되는 플라즈마 디스플레이 패널의 구동방법.

청구항 9.

제7항에 있어서,

상기 어드레스 주기에는, 상기 X 전극 라인들에 인가되는 전압이 제4 레벨로 유지되는 플라즈마 디스플레이 패널의 구동 방법.

청구항 10.

제7항에 있어서,

상기 유지방전 주기에는, 상기 X 전극 라인들에 기준 레벨을 기준으로 제2 레벨의 크기를 갖는 양의 유지펄스와 제5 레벨의 음의 유지펄스가 교호하게 인가되는 플라즈마 디스플레이 패널의 구동 방법.

청구항 11.

제10항에 있어서,

상기 Y 전극 라인들에 인가되는 Y 유지펄스와 상기 X 전극 라인들에 인가되는 음의 유지펄스가 각각 시간적으로 동기되어 인가되는 플라즈마 디스플레이 패널의 구동 방법.

청구항 12.

제7항에 있어서,

상기 제5 레벨이 상기 Y 전극 라인들에 인가되는 제1 레벨과 상기 X 전극 라인들에 인가되는 제2 레벨의 차에 해당하는 플라즈마 디스플레이 패널의 구동 방법.

청구항 13.

제6항에 있어서,

상기 기준 레벨의 전압이 접지 전압인 플라즈마 디스플레이 패널의 구동 방법.

청구항 14.

X 전극 라인들과 Y 전극 라인들이 교대로 나란히 배열되는 유지전극 라인 쌍들에 대하여 어드레스 전극 라인들이 교차되는 영역에 방전셀들이 형성되는 플라즈마 디스플레이 패널에 대하여, 디스플레이 주기로서의 프레임마다 시분할 계조 디스플레이를 위한 복수의 서브-필드들이 존재하고, 상기 각각의 서브-필드마다 리셋 주기, 어드레스 주기, 및 유지방전 주기가 존재하는 구동방법에 의하여 플라즈마 디스플레이 패널을 구동하는 플라즈마 디스플레이 패널의 구동장치 있어서,

외부로부터 입력되는 영상 데이터를 처리하여, 스캔 제어 신호, 어드레스 제어 신호, 리셋/유지 제어 신호, 및 공통 제어 신호를 발생하는 제어부와;

상기 스캔 제어 신호에 따른 스캔 구동 신호를 상기 Y 전극 라인들에 인가하는 Y 구동부와;

상기 어드레스 제어 신호에 따른 어드레스 구동 신호를 상기 어드레스 전극 라인들에 인가하는 어드레스 구동부와;

상기 리셋 및 유지 제어 신호에 따른 리셋/유지 구동 신호를 상기 X 전극 라인들에 인가하는 리셋/유지 회로부; 및

상기 공통 제어 신호에 따른 공통 구동 신호를 X 전극 라인들에 인가하는 X 구동부를 구비하는 플라즈마 디스플레이 패널의 구동장치.

청구항 15.

제14항에 있어서,

상기 Y 구동부가,

상기 어드레스 주기에는 상기 Y 전극 라인들에 스캔 펄스를 인가하여 어드레싱을 수행하는 스캔 드라이버를 구비하는 플라즈마 디스플레이 패널의 구동장치.

청구항 16.

제15항에 있어서,

상기 제어부로부터 상기 스캔 드라이버로 입력되는 상기 스캔 제어 신호가 전기적으로 절연되지 아니하고 상기 스캔 드라이버로 전기적으로 직접 입력되는 플라즈마 디스플레이 패널의 구동장치.

청구항 17.

제15항에 있어서,

상기 스캔 드라이버에 연결되는 그라운드가 절대 그라운드인 플라즈마 디스플레이 패널의 구동장치.

청구항 18.

제14항에 있어서,

상기 X 구동부가,

상기 리셋 주기 및 상기 유지방전 주기에는 리셋 펄스와 유지방전 펄스를 통과시키고, 상기 어드레스 주기에는 상기 X 전극 라인들을 기준 레벨을 기준으로 제4 레벨로 바이어싱시키는 플라즈마 디스플레이 패널의 구동장치.

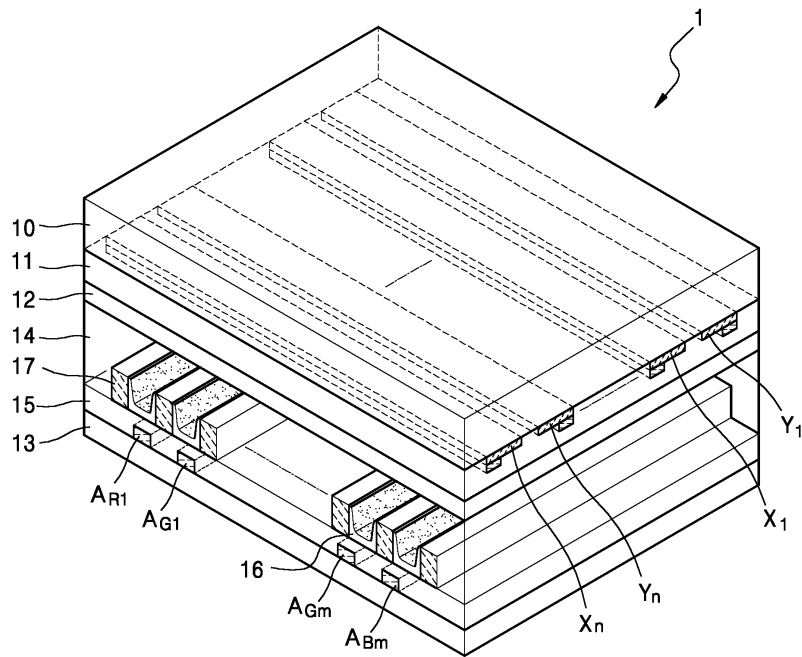
청구항 19.

제14항에 있어서,

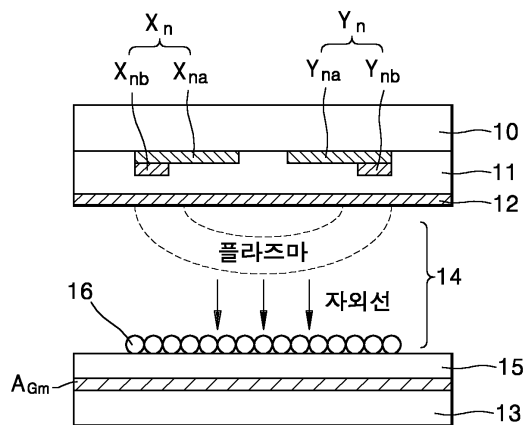
상기 스캔 제어 신호가, 상기 리셋 주기 및 상기 유지방전 주기에는 접지 레벨을 유지하는 플라즈마 디스플레이 패널의 구동장치.

도면

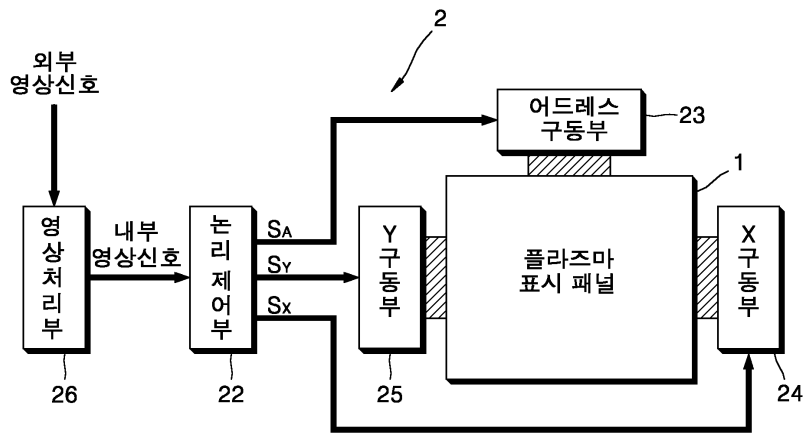
도면1



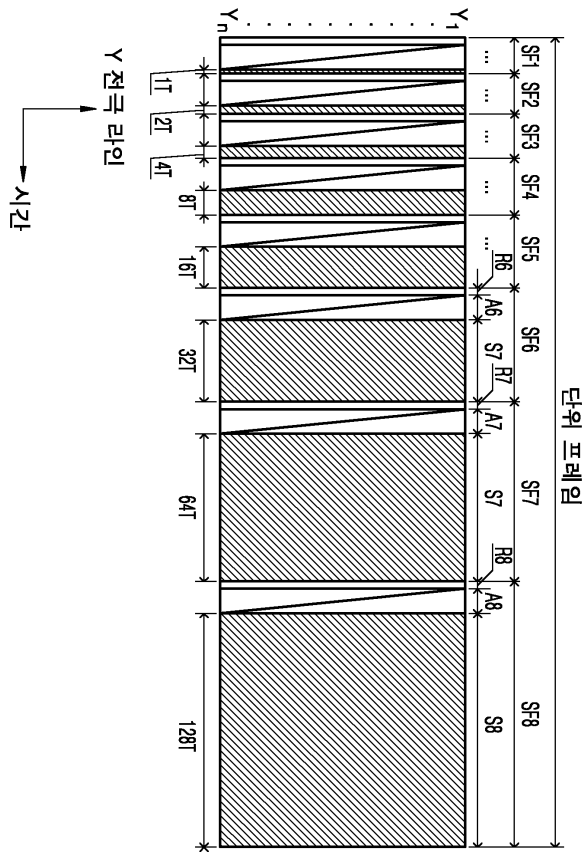
도면2



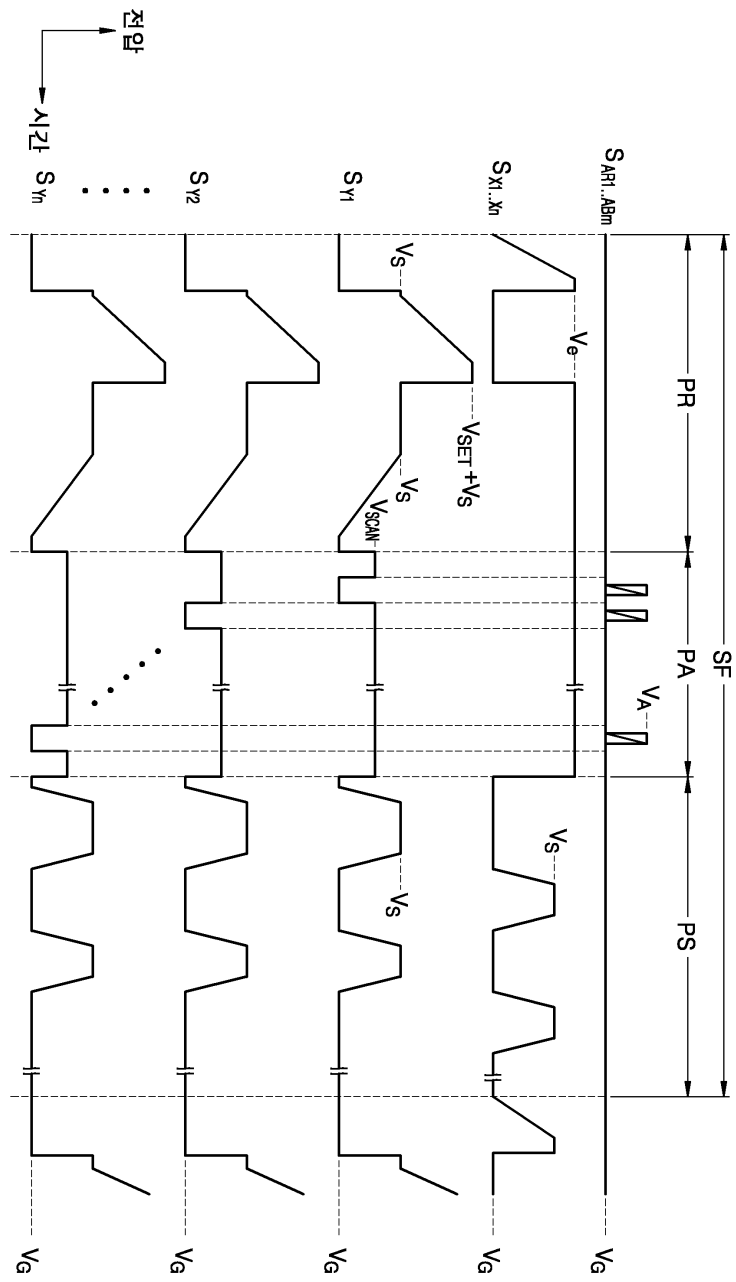
도면3



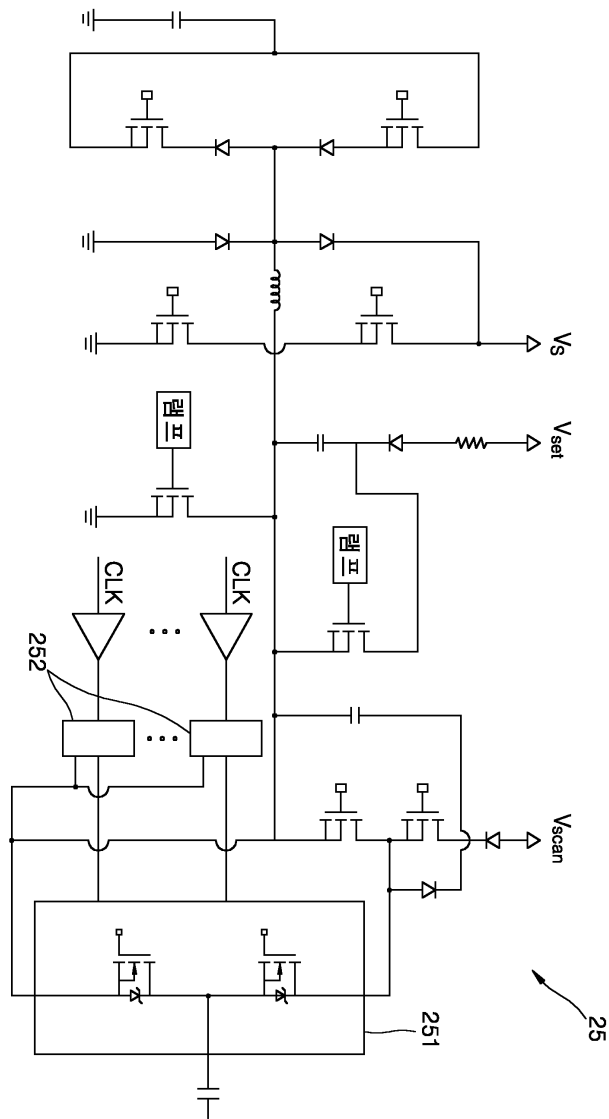
도면4



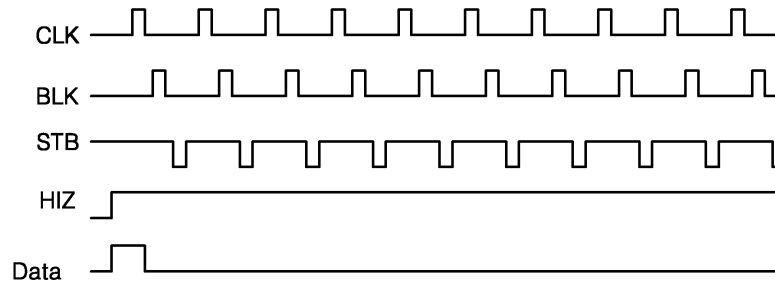
도면5



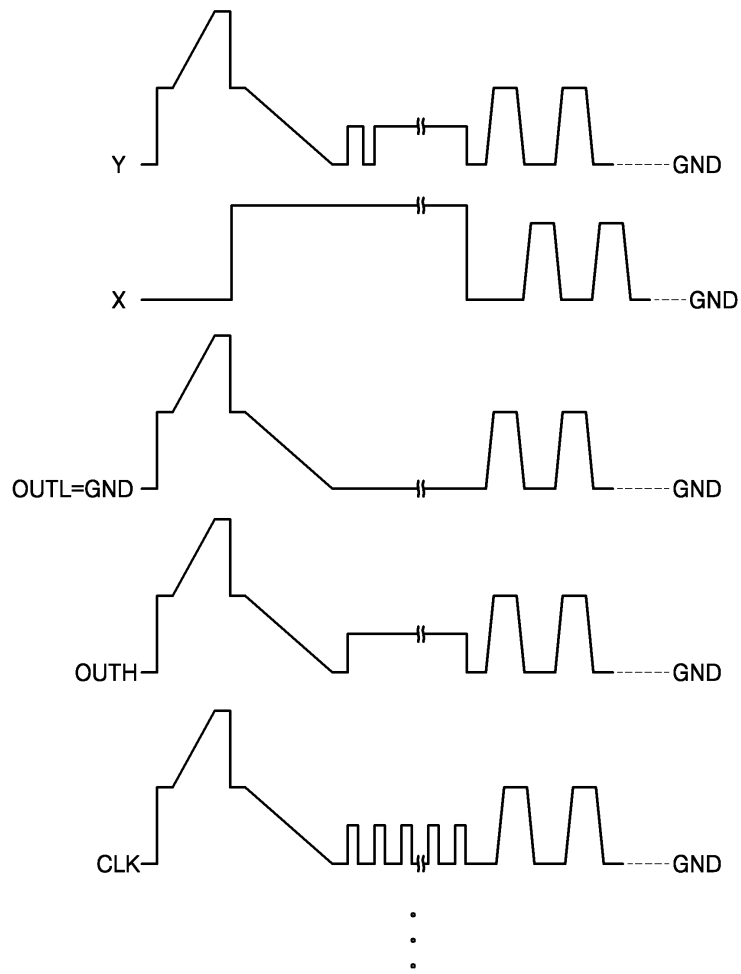
도면6



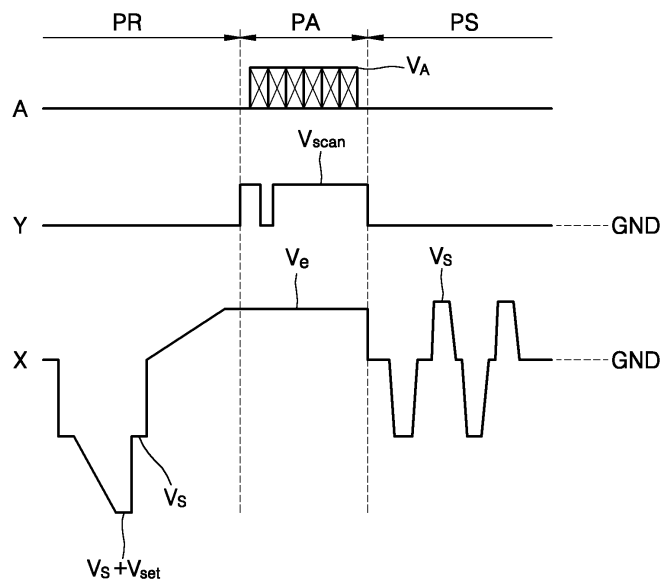
도면7



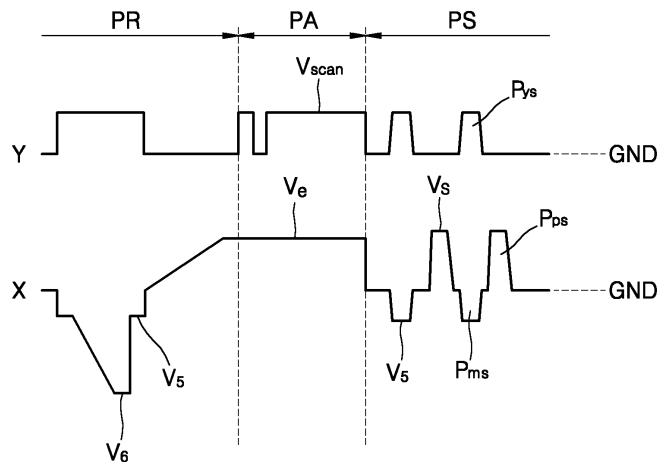
도면8



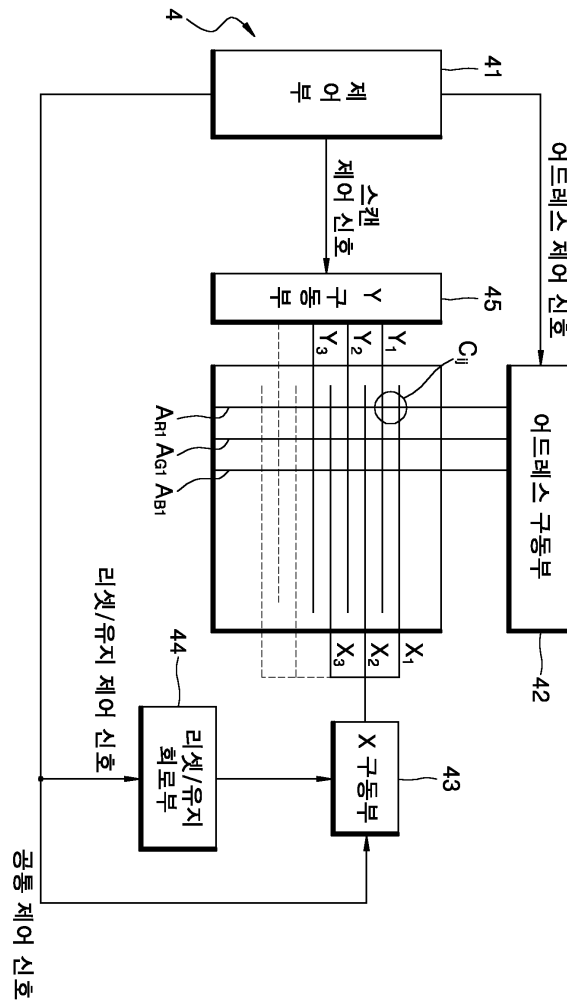
도면9



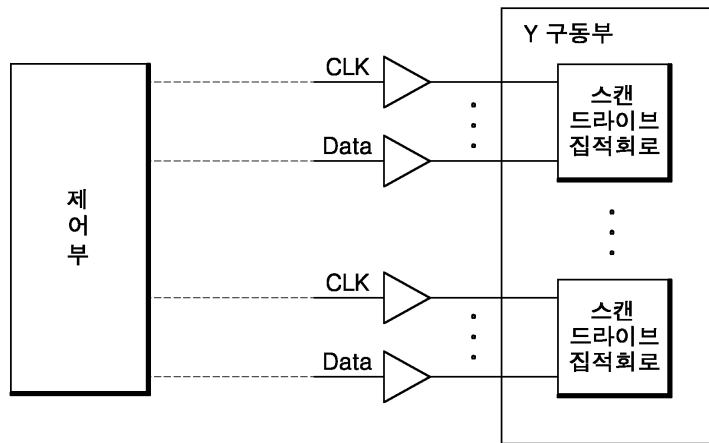
도면10



도면11



도면12



도면13

