



ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГНТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 4707582/24
(22) 19.06.89
(46) 23.05.92. Бюл. № 19
(72) А.П. Батюнин, А.Н. Мирзаханова
и Ю.А. Янин
(53) 681.333(088.8)
(56) Модуль аналогового вывода
СМ1800.9202.

Авторское свидетельство СССР
№ 399885, кл. G 06 G 7/48, 1972.
(54) УСТРОЙСТВО ДЛЯ МОДЕЛИРОВАНИЯ
ИЗМЕРИТЕЛЬНЫХ ПРИБОРОВ
(57) Изобретение относится к анало-
го-цифровой вычислительной технике и
предназначено для применения в раз-

Изобретение относится к аналого-
цифровой вычислительной технике и
может быть использовано в различно-
го рода моделях технологических сис-
тем и тренажерах, работающих в ре-
жиме реального времени.

Известны модули аналогового выво-
да, в основе которых лежит метод пре-
образования цифрового кода в анало-
говое напряжение с помощью цифро-
аналоговых преобразователей.

Однако применение этих модулей ве-
дет к значительному увеличению опера-
ции цикла "Вывод" при выполнении
управляющей программы, а при большом
количестве измерительных приборов в
системах - к отсутствию воспроизве-
дения режима реального времени.

Наиболее близким к изобретению
является устройство для моделирова-
ния измерительных приборов, содержа-

личного рода моделях технологических
систем и тренажерах, работающих в
режиме реального времени. Цель изоб-
реждения - повышение точности модели-
рования. Для достижения поставленной
цели в устройство введены блок фор-
мирования адреса, блок хранения вход-
ной информации, состоящий из двух ре-
гистров, блок хранения выходной ин-
формации и мультиплексор. Устройство
позволяет принять от ЭВМ значение
параметра и два значения скорости
его изменения, отобразить текущее
значение параметра на индикаторе и
переслать его в ЭВМ. 2 ил.

шее цифроаналоговый преобразователь,
выход которого подключен к входу
блока индикации, схему сравнения и
блок выбора скорости, выход которого
соединен со счетным входом реверсивно-
го счетчика, а синхровход - с одно-
именным входом устройства.

Недостатком известного устройст-
ва является наличие "жесткой" схемы
логического управления, создаваемой
каждый раз для конкретного технологи-
ческого процесса и невысокая точность
при сравнении аналоговых сигналов.

Целью изобретения является повы-
шение точности моделирования.

На фиг.1 приведена блок-схема уст-
ройства; на фиг.2 - ее функциональная
схема.

Устройство состоит из блока 1
формирования адреса, блока 2 хране-
ния выходной информации, блока 3 хра-

нения входной информации, блока 4 выбора скорости изменения значения параметра, схемы 5 сравнения, реверсивного счетчика 6, мультиплексора 7, цифроаналогового преобразователя 8 и блока 9 индикации.

Блок 1 (фиг.2) состоит из дешифратора адреса, собранного на компараторах 10, 11 и элементе ИЛИ-НЕ 12. На входы блока 1 приходит байт входной информации, причем младший разряд входной информации, поступающей на элемент 12, указывает, какую информацию должно принимать устройство.

Байт 2 хранения выходной информации представляет собой универсальный восьмиразрядный регистр с синхронной параллельной записью информации, который запоминает выходное состояние реверсивного счетчика 6 при наличии разрешающего сигнала от блока 1.

Блок хранения входной информации 3 состоит из двух универсальных восьмиразрядных регистров 13, 14 с синхронной параллельной записью информации, на каждый из которых поступает старший байт входной информации.

При этом, информация на регистрах 13, 14 запоминается при наличии разрешающего сигнала от блока 1.

Блок 4 выполнен на мультиплексоре 15, двоично-десятичном дешифраторе 16, выходы которого связаны с делителем частоты - программируемым счетчиком 17 с управляемым коэффициентом деления частоты.

Схема 5 сравнения выполнена в виде двух четырехразрядных компараторов 18, 19, причем выходы $A =$ и $A <$ компаратора 18, сравнивающего младшие разряды входного числа, соединены соответственно с входами $A =$ и $A <$ компаратора 19, сравнивающего старшие разряды входного числа.

Реверсивный счетчик 6 представляет собой два последовательно соединенных четырехразрядных реверсивных счетчика 20, 21, режим прямого или обратного счета которых определяется выходом $A <$ компаратора 19.

Мультиплексор 7 собран на двух мультиплексорах 22, 23 с управляющими входами V_x и V_y .

Преобразователь 8 представляет собой умножающий цифроаналоговый преобразователь с функцией записи и хранения двоичного кода.

В качестве блока 9 индикации может быть применен вольтметр, шкала которого проградуирована в единицах моделирования параметра.

Устройство работает следующим образом.

При первом обращении к устройству при совпадении с кодом адреса и нулевом значении младшего разряда входной информации блок 1 выдает разрешающий сигнал, инициирующий второй регистр 13 хранения входной информации, в котором по стробируемому сигналу "Вывод данных BD" записывается байт информации, определяющий величину положительного и отрицательного изменения скорости измеряемого параметра, скорость прямого и обратного счета и режим работы мультиплексора 7.

При втором обращении к устройству при совпадении с кодом адреса и при единичном значении младшего разряда входной информации блок 1 инициирует прием значений измеряемого параметра в первый регистр 14 и запись из счетчика 6 в регистр, блока 2 хранения выходной информации.

Схема 5 сравнения сравнивает текущее значение состояния реверсивного счетчика 6 и величину параметра, задаваемого первым регистром 14 блока 3.

В том случае, если цифровое значение на выходах регистра 14 оказалось больше числового значения, определяющего состояние реверсивного счетчика 6, схема 5 сравнения выдает разрешающий сигнал для прямого счета на реверсивный счетчик 6, а также разрешает прохождение скорости прямого счета, поступающей на входы мультиплексора 15, через дешифратор 16 - на программируемый счетчик 17, изменяя его коэффициент деления.

В счетчике 17 происходит программируемое деление входной частоты, например 10 кГц, в результате чего на реверсивный счетчик 6 приходит заданная частота счета, определяющая скорость увеличения моделируемого параметра.

Если числовое значение на выходах регистра 14 оказалось меньше числового значения на выходах реверсивного счетчика 6, схема 5 сравнения разрешает обратный счет счетчика 6, а также разрешает прохождение скорости

ти обратного счета с входов у мультиплексора 15 через дешифратор 16 и программируемый счетчик 17 на вход реверсивного счетчика 6, обеспечивая тем самым уменьшение моделируемого параметра.

При равенстве числовых значений заданного параметра на регистре 14 и числового значения на выходах счетчика 6 схема 5 сравнения выходным сигналом А- запрещает счет по входу С1 счетчика 20.

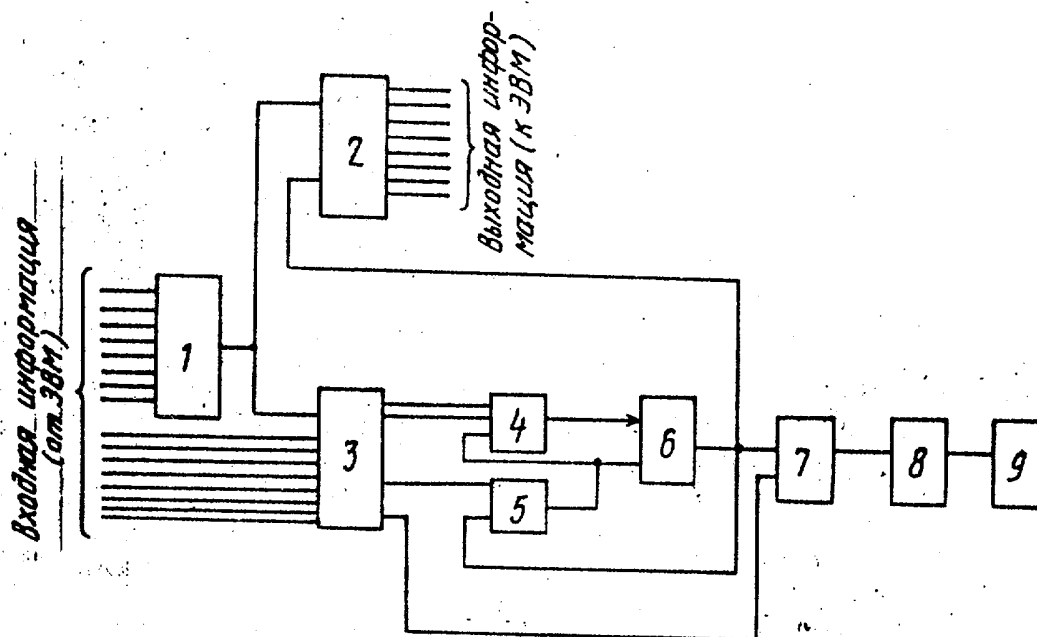
Цифровые выходы реверсивного счетчика 6 через мультиплексор 7 поступают на преобразователь 8, который подает соответствующий аналоговый сигнал на блок 9. Стрелка блока 9 индикации будет при этом показывать текущее значение технологического параметра.

При нулевом значении старшего разряда второго регистра 13 блока 3 на вход преобразователя 8 подается заданное числовое значение (в данном примере нулевое значение) моделируемого параметра.

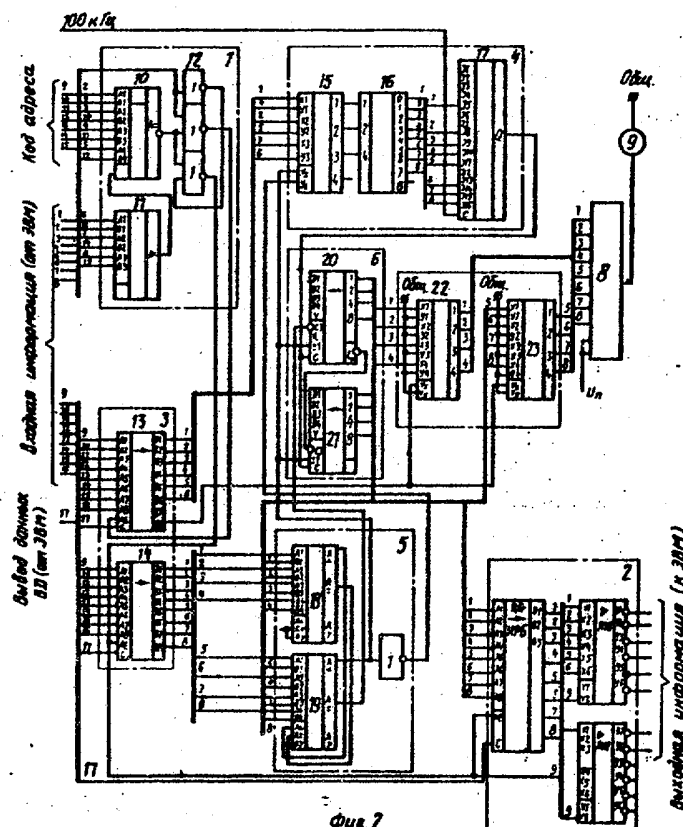
Ф о р м у л а и з о б р е т е н и я

Устройство для моделирования измерительных приборов, содержащее цифро-аналоговый преобразователь, выход которого подключен к входу блока индикации, схему сравнения и блок выбора скорости, изменения значения параметра, включающий последовательно соединенные мультиплексор, дешифратор и делитель частоты, выход которого соединен со счетным входом реверсивного счетчика, а синхровход - с одноименным входом устройства, отличающемся тем, что, с целью повышения точности моделирования, в него введены блок формирования адреса, блок хранения входной информации,

состоящий из двух регистров, блок хранения выходной информации и мультиплексор, выход измеряемых величин которого подключен к входу цифро-аналогового преобразователя, первая группа информационных входов устройства соединена с входами блока формирования адреса соответственно, выход которого соединен с входом разрешения приема первого регистра блока хранения входной информации, входом разрешения приема блока хранения выходной информации и к одноименному входу второго регистра блока хранения входной информации, выход первого регистра блока хранения входной информации соединен с первым входом схемы сравнения, выход которой подключен к управляющему входу реверсивного счетчика и к первому управляющему входу мультиплексора блока выбора скорости изменения значения параметра, информационные входы которого соединены соответственно с выходами второго регистра блока хранения входной информации, выход старшего разряда второго регистра блока хранения входной информации подключен к управляющему входу мультиплексора устройства, информационный вход мультиплексора соединен с выходом реверсивного счетчика, с вторым входом схемы сравнения и с информационным входом блока хранения выходной информации, выход которого является информационным выходом устройства, вторая группа информационных входов которого соединена с информационными входами первого и второго регистров блока хранения входной информации, синхровходы которых соединены с синхровходом блока хранения выходной информации и с синхровходом устройства.



Фиг. 1



Фиг. 2

Составитель А. Яицков

Редактор Н. Гунько

Техред М. Моргентал

Корректор М. Самборская

Заказ 1818

Тираж

Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101