



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. H02M 3/155 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년05월16일 10-0718522 2007년05월09일
---	-------------------------------------	--

(21) 출원번호	10-2005-0099844	(65) 공개번호	10-2006-0106605
(22) 출원일자	2005년10월21일	(43) 공개일자	2006년10월12일
심사청구일자	2005년10월21일		

(30) 우선권주장 JP-P-2005-00103940 2005년03월31일 일본(JP)

(73) 특허권자 후지쯔 가부시끼가이샤
일본국 가나가와켄 가와사키시 나카하라꾸 가미고다나카 4초메 1-1

(72) 발명자 이토 히데노부
일본국 아이치켄 가스가이시 고조지쵸 2-1844-2 후지쯔브이엘에스아이 가부시끼가이샤 나이

(74) 대리인 김태홍
송승필

(56) 선행기술조사문헌
KR 1020020033506 A KR 1020010109197 A

심사관 : 임창수

전체 청구항 수 : 총 10 항

(54) DC-DC 컨버터, DC-DC 컨버터의 제어 회로, 및 DC-DC 컨버터의 제어 방법

(57) 요약

본 발명은 갑작스러운 전원 차단에서의 문제점을 방지할 수 있는 DC-DC 컨버터를 제공하는 것을 목적으로 한다.

DC-DC 컨버터(20)는 메인 스위칭용 출력 트랜지스터(T1)와 동기 정류용의 출력 트랜지스터(T2)를 포함하고, 양 트랜지스터(T1, T2)의 온/오프에 의해 생성하는 출력 전압을 평활용 콘덴서(C3)에 의해 평활화한다. 제어 회로(21)는 입력 전압(Vi)을 전압 변환한 출력 전압(Vo)을 생성하기 위해 설치되어 있는 동기 정류용 출력 트랜지스터(T2)를 입력 전압(Vi)의 저하시에 온으로 함으로써, 평활용 콘덴서(C1)에 축적된 전하가 조속히 방전된다.

대표도

도 1

특허청구의 범위

청구항 1.

직렬 접속된 메인 스위칭용 트랜지스터 및 동기 정류용 트랜지스터와, 양 트랜지스터 사이에 접속된 초크 코일과, 상기 초크 코일을 통해서 출력되는 출력 전압을 평활화하는 평활용 콘덴서를 포함하고, 상기 메인 스위칭용 트랜지스터와 상기 동기 정류용 트랜지스터를 상보적으로 온/오프로 제어하여 상기 메인 스위칭용 트랜지스터에 공급되는 입력 전압을 전압 변환한 출력 전압을 생성하는 DC-DC 컨버터에 있어서,

상기 입력 전압의 저하시에 상기 메인 스위칭용 트랜지스터를 오프로 하는 동시에, 상기 동기 정류용 트랜지스터를 온으로 하는 제어 회로를 포함하는 것을 특징으로 하는 DC-DC 컨버터.

청구항 2.

제1항에 있어서, 상기 제어 회로는,

상기 입력 전압에 기초하여 전원용 콘덴서를 충전하고, 상기 입력 전압의 저하시에 상기 전원용 콘덴서의 축적 전하에 기초하는 제2 전원을 생성하는 전원 회로를 포함하며,

상기 입력 전압의 차단시에 상기 제2 전원에 의해 동작하여 상기 메인 스위칭용 트랜지스터를 오프로 하는 동시에 상기 동기 정류용 트랜지스터를 온으로 하는 것을 특징으로 하는 DC-DC 컨버터.

청구항 3.

제1항 또는 제2항에 있어서, 상기 제어 회로는,

상기 출력 전압의 분압 전압과 기준 전압을 비교하는 오차 증폭기와,

상기 오차 증폭기의 출력 신호와 삼각파 발전기의 출력 신호를 전압 비교하고, 상기 비교 결과에 따라서 상보적인 제1 및 제2 출력 신호를 출력하는 PWM 비교기와,

상기 제1 출력 신호에 기초하여 생성한 제1 제어 신호를 상기 메인 스위칭용 트랜지스터에 공급하는 제1 구동 회로와,

상기 제2 출력 신호에 기초하여 생성한 제2 제어 신호를 상기 동기 정류용 트랜지스터에 공급하는 제2 구동 회로를 포함하고,

상기 오차 증폭기와 상기 PWM 비교기와 상기 삼각파 발전기에는 상기 입력 전압이 제1 전원으로 공급되며,

상기 제2 구동 회로에는 제2 전원이 공급되는 것을 특징으로 하는 DC-DC 컨버터.

청구항 4.

제2항에 있어서, 상기 전원 회로는,

상기 입력 전압을 검출하여 검출 결과에 따른 제어 신호를 출력하는 입력 전압 검출부와, 상기 입력 전압을 상기 전원용 콘덴서에 공급하는 경로에 설치된 스위치 소자를 가지며, 상기 제어 신호에 기초하여, 상기 입력 전압이 동작 가능 전압보다 높을 때에는 상기 스위치 소자를 온으로 하고, 상기 입력 전압이 동작 가능 전압보다 낮을 때에는 상기 스위치 소자를 오프로 하는 전원부를 포함하는 것을 특징으로 하는 DC-DC 컨버터.

청구항 5.

직렬 접속된 메인 스위칭용 트랜지스터 및 동기 정류용 트랜지스터와, 양 트랜지스터 사이에 접속된 초크 코일과, 상기 초크 코일을 통해 출력되는 출력 전압을 평활화하는 평활용 콘덴서를 포함하고, 상기 메인 스위칭용 트랜지스터와 상기 동기 정류용 트랜지스터를 상보적으로 온/오프로 제어하여 상기 메인 스위칭용 트랜지스터에 공급되는 입력 전압을 전압 변환한 출력 전압을 생성하는 DC-DC 컨버터의 제어 회로에 있어서,

상기 입력 전압의 저하시에 상기 메인 스위칭용 트랜지스터를 오프로 하는 동시에, 상기 동기 정류용 트랜지스터를 온으로 하는 것을 특징으로 하는 DC-DC 컨버터의 제어 회로.

청구항 6.

제5항에 있어서, 상기 입력 전압에 기초하여 전원용 콘덴서를 충전하고, 상기 입력 전압의 저하시에 상기 전원용 콘덴서의 축적 전하에 기초하는 제2 전원을 생성하는 전원 회로를 포함하며,

상기 입력 전압의 차단시에 상기 제2 전원에 의해 동작하여 상기 메인 스위칭용 트랜지스터를 오프로 하는 동시에, 상기 동기 정류용 트랜지스터를 온으로 하는 것을 특징으로 하는 DC-DC 컨버터의 제어 회로.

청구항 7.

입력 전압을 수신하는 메인 스위칭용 트랜지스터와,

상기 메인 스위칭용 트랜지스터에 직렬 접속된 동기 정류용 트랜지스터와,

상기 메인 스위칭용 트랜지스터와 상기 동기 정류용 트랜지스터 사이의 노드에 접속된 초크 코일과,

상기 초크 코일에 접속된 평활용 콘덴서

를 포함하는 DC-DC 컨버터의 제어 방법으로서,

상기 메인 스위칭용 트랜지스터와 상기 동기 정류용 트랜지스터를 상보적으로 온/오프로 제어함으로써, 상기 입력 전압에 기초하여 노드에서의 DC-DC 컨버터의 출력 전압을 생성하는 단계와;

상기 입력 전압의 저하시에 상기 메인 스위칭용 트랜지스터를 오프로 하는 동시에, 상기 동기 정류용 트랜지스터를 온으로 하는 단계

를 포함하는 것을 특징으로 하는 DC-DC 컨버터의 제어 방법.

청구항 8.

제7항에 있어서, 상기 DC-DC 컨버터는 상기 메인 스위칭용 트랜지스터와 상기 동기 정류용 트랜지스터를 제어하는 제어 회로, 및 상기 제어 회로에 접속된 전원용 콘덴서를 포함하고,

상기 DC-DC 컨버터의 제어 방법은,

상기 입력 전압으로 상기 전원용 콘덴서를 충전하는 단계와;

상기 입력 전압의 저하시에 상기 전원용 콘덴서의 축적 전하에 기초하는 전원 전압을 생성하는 단계와;

상기 입력 전압의 차단시에 상기 제어 회로가 상기 메인 스위칭용 트랜지스터를 오프로 하는 동시에, 상기 동기 정류용 트랜지스터를 온으로 하도록 상기 전원 전압을 상기 제어 회로에 공급하는 단계

를 더 포함하는 것을 특징으로 하는 DC-DC 컨버터의 제어 방법.

청구항 9.

제7항에 있어서, 상기 DC-DC 컨버터는,

상기 출력 전압의 분압 전압과 기준 전압을 비교하여 증폭된 오차 신호를 생성하는 오차 증폭기와,

삼각파 신호를 생성하는 삼각파 발진기와,

상기 오차 증폭기와 상기 삼각파 발진기에 접속되어, 상기 증폭된 오차 신호의 전압과 상기 삼각파 신호의 전압을 비교하고, 이 비교 결과에 따라서 제1 및 제2 출력 신호를 출력하는 PWM 비교기와,

상기 PWM 비교기와 상기 메인 스위칭용 트랜지스터에 접속되어, 상기 제1 출력 신호에 기초하여 제1 제어 신호를 생성하고, 이 제1 제어 신호를 상기 메인 스위칭용 트랜지스터에 공급하는 제1 구동 회로와,

상기 PWM 비교기와 상기 동기 정류용 트랜지스터에 접속되어, 상기 제2 출력 신호에 기초하여 제2 제어 신호를 생성하고, 이 제2 제어 신호를 상기 동기 정류용 트랜지스터에 공급하는 제2 구동 회로를 포함하고,

상기 DC-DC 컨버터의 제어 방법은,

상기 오차 증폭기와 상기 PWM 비교기와 상기 삼각파 발진기에는 상기 입력 전압을 제1 전원 전압으로서 공급하는 단계와;

상기 입력 전압으로 전원용 콘덴서를 충전하는 단계와;

상기 입력 전압의 저하시에 상기 전원용 콘덴서의 축적 전하에 따라서 제2 전원 전압을 생성하는 단계와;

상기 제2 구동 회로에 상기 제2 전원 전압을 공급하는 단계

를 더 포함하는 것을 특징으로 하는 DC-DC 컨버터의 제어 방법.

청구항 10.

제7항에 있어서, 상기 DC-DC 컨버터는 상기 입력 전압과 상기 전원용 콘덴서 사이에 접속된 스위치 소자를 포함하고,

상기 DC-DC 컨버터의 제어 방법은,

상기 입력 전압을 검출하여 상기 입력 전압의 레벨을 나타내는 제어 신호를 생성하는 단계와;

상기 제어 신호에 응답하여, 상기 입력 전압이 상기 DC-DC 컨버터의 동작 가능 전압보다 높을 때에는 상기 스위치 소자를 온으로 하고, 상기 입력 전압이 상기 DC-DC 컨버터의 동작 가능 전압보다 낮을 때에는 상기 스위치 소자를 오프로 하는 단계

를 더 포함하는 것을 특징으로 하는 DC-DC 컨버터의 제어 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 DC-DC 컨버터, DC-DC 컨버터의 제어 회로, 및 DC-DC 컨버터의 제어 방법에 관한 것이다.

노트북이나 게임기기 등의 휴대형 전자기기에는 복수의 반도체 집적 회로 장치가 내장되어 있고, 반도체 집적 회로 장치에 공급하는 동작 전원을 배터리로부터 공급하고 있다. 배터리의 출력 전압은 방전에 따라서 저하하기 때문에, 동작 전원 전압을 일정하게 유지하기 위해 DC-DC 컨버터를 이용하고 있다. DC-DC 컨버터의 동작 중에 상기 DC-DC 컨버터에 입력 되는 전원이 갑자기 차단되면, 반도체 집적 회로 장치의 래치업이나 소손(燒損) 등의 문제점이 발생할 우려가 있기 때문에, 이들 문제점을 방지해야 한다.

도 8은 종래의 DC-DC 컨버터의 회로도이다.

DC-DC 컨버터(1)는 전압 제어 모드형 DC-DC 컨버터이며, 제어 회로(2), 초크 코일(L1), 평활용 콘덴서(C1), 방전용 저항(BR)을 포함한다.

제어 회로(2)에는 입력 전압(V_i)이 전원(V_{cc})으로서 공급된다. 또한, 제어 회로(2)에는 출력 전압(V_o)이 귀환 신호(FB)로서 입력된다.

제어 회로(2)는 전원 회로(3)를 포함하고, 상기 전원 회로(3)는 전원(V_{cc})에 기초하여 생성한 내부 전원을 오차 증폭기(4), PWM 비교기(5), 삼각파 발진기(6)에 공급한다.

제어 회로(2)의 오차 증폭기(4)는 귀환 신호(FB)를 저항(R_1 , R_2)으로 분할한 전압과, 기준 전원(e_1)의 전압과의 차전압을 증폭시켜 PWM 비교기(5)의 비반전 입력 단자에 출력한다. 기준 전원(e_1)은 출력 전압(V_o)이 규격치에 달했을 때, 저항(R_1 , R_2)에 의한 분압 전압과 일치하도록 설정된다.

PWM 비교기(5)의 반전 입력 단자에는 삼각파 발진기(6)로부터 일정 주파수의 삼각파 신호가 입력된다. PWM 비교기(5)는 비반전 입력 단자의 입력 전압이 반전 입력 단자의 전압보다 높을 때, H 레벨의 출력 신호(QH)와 L 레벨의 출력 신호(QL)를 출력하고, 비반전 입력 단자의 입력 전압이 반전 입력 단자의 전압보다 낮을 때, L 레벨의 출력 신호(QH)와 H 레벨의 출력 신호(QL)를 출력한다.

구동 회로(DRVH)(7)는 PWM 비교기(5)의 출력 신호(QH)를 레벨 변환한 제어 신호(DH)를 출력 트랜지스터(T1)의 게이트에 공급한다. 구동 회로(DRVL)(8)는 PWM 비교기(5)의 출력 신호(QL)를 레벨 변환한 제어 신호(DL)를 출력 트랜지스터(T2)의 게이트에 공급한다. 출력 트랜지스터(T1)는 P 채널 MOS 트랜지스터이며, 소스에 제1 전원(V_{cc})이 공급된다. 출력 트랜지스터(T2)는 N 채널 MOS 트랜지스터이며, 소스가 저전위 전원(그라운드)에 접속되어 있다. 출력 트랜지스터(T1)는 L 레벨의 제어 신호(DH)에 응답하여 온으로 하고, 출력 트랜지스터(T2)는 H 레벨의 제어 신호(DL)에 응답하여 온으로 된다.

이러한 전압 제어 모드형 DC-DC 컨버터로는, 출력 트랜지스터(T1)는 삼각파 발진기(6)의 출력 신호에 기초하여 일정 주기로 온으로 되고, 출력 트랜지스터(T1)의 온으로 동작에 기초하여 출력 전압(V_o)이 상승한다. 출력 전압(V_o)은 평활용 콘덴서(C1)에 의해 평활된다. 출력 트랜지스터(T1)가 오프로 되면, 초크 코일(L1)에 축적되어 있는 에너지가 방출된다. 초크 코일(L1)에 축적된 에너지가 감소하여 출력 전압(V_o)이 저하되고, 저항(R_1 , R_2)에 의한 분할 전압이 기준 전원(e_1)의 전압보다 낮아지면, 출력 트랜지스터(T1)가 온으로 된다.

출력 전압(V_o)이 높아지면 오차 증폭기(4)의 출력 전압이 저하되어 출력 트랜지스터(T1)의 온 시간이 줄어들고, 출력 전압(V_o)이 낮아지면 오차 증폭기(4)의 출력 전압이 상승하여 출력 트랜지스터(T1)의 온 시간이 길어진다. 이러한 동작에 의해, 출력 전압(V_o)이 기준 전원(e_1)에 기초하여 일정 전압으로 유지된다.

평활용 콘덴서(C1)에는 방전용 저항(BR)이 병렬로 접속되어 있다. 이 방전용 저항(BR)은 입력 전압(V_i)이 차단되었을 때에 제어 회로(2)를 보호하기 위해 설치되어 있다. 즉, 부하가 극단적으로 가벼울 때 혹은 DC-DC 컨버터(1)가 무(無)부하이면, 평활용 콘덴서(C1)에 축적된 전하에 의해 DC-DC 컨버터(1)의 출력 전압(V_o)은 장시간 높은 전압으로 유지된다. 이 때, 오차 증폭기(4)는 입력 전압(V_i)이 차단되어 있기 때문에, 전원 회로(3)로부터 동작 전원이 공급되어 있지 않다. 따라

서, 오차 증폭기(4)는 입력 단자에 전원 단자의 전압보다 높은 전압이 공급되어 있기 때문에 래치업이나 소손 등의 문제점이 발생한다. 이 때문에 방전용 저항(BR)은 평활용 콘덴서(C1)에 축적된 전하를 방전시켜 DC-DC 컨버터의 출력 전압(V_o)은 급속히 0 V로 저하한다.

그러나, 도 8에 도시하는 회로 구성으로는, 방전용 저항(BR)에 항상 전류가 흐르기 때문에 DC-DC 컨버터의 효율이 좋지 않다. 이를 방지하기 위해서 방전 저항(RB)에 직렬로 스위치 소자를 접속하고, 콘덴서의 전하를 방전시킬 때의 스위치 소자를 온으로 하는 방법이 있다(예컨대, 특허 문헌 1 참조). 그러나, 이 방법은, 방전용 저항뿐만 아니라 스위치 소자 및 그 스위치 소자를 구동하는 구동 회로 등이 필요로 된다.

도 9는 다른 종래예를 도시하는 회로도이다.

DC-DC 컨버터(10)는 제어 회로(11), 초크 코일(L1), 평활용 콘덴서(C1), 소프트 스타트용 콘덴서(C2)를 포함하고 있다. 소프트 스타트용 콘덴서(C2)는 오차 증폭기(4a)의 반전 입력 단자에 접속되어 있다. 소프트 스타트용 콘덴서(C2)는 제어 회로(11)의 스위치(SW)를 통해 정전류원(12) 또는 저항(R3)과 접속된다. 제어 회로(11)는 스위치(SW)를 제어하여 전원 투입시에 소프트 스타트용 콘덴서(C2)를 정전류원(12)에 접속한다. 그렇게 하면, 소프트 스타트용 콘덴서(C2)는 정전류원(12)으로부터 공급되는 전류에 따른 전하가 축적되고, 전하의 축적에 따라서 소프트 스타트 신호(SS)의 전압이 상승한다. 시간 경과와 함께 상승하는 소프트 스타트 신호(SS)의 전압이 기준 전원(e_1)의 전압보다 낮을 때, DC-DC 컨버터(10)의 출력 전압(V_o)은 소프트 스타트 신호(SS)의 전압 상승과 같은 속도로 상승한다. 소프트 스타트 신호(SS)의 전압이 기준 전원(e_1)의 전압보다 높아지면, 오차 증폭기(4a)는 기준 전원(e_1)과 DC-DC 컨버터(10)의 출력 전압(V_o)의 차를 증폭시키도록 동작하기 때문에, DC-DC 컨버터(10)의 출력 전압(V_o)은 기준 전원(e_1)에 의해서 제어된다. 이와 같이 DC-DC 컨버터(10)는 기동시의 출력 전압의 기울기가 소프트 스타트 신호(SS)의 전압, 즉 콘덴서(C2)의 전압으로 제어되고, DC-DC 컨버터(10)의 부하에 의존하지 않는다.

DC-DC 컨버터(10)의 정지시에 콘덴서(C2)가 스위치(SW)에 의해서 저항(R3)에 접속된다. 따라서, 콘덴서(C2)의 전하는 저항(R3)을 통해 방전되고, 소프트 스타트 신호(SS)의 전압이 서서히 저하한다. DC-DC 컨버터의 기동시와 마찬가지로 소프트 스타트 신호(SS)의 전압이 서서히 저하함으로써, DC-DC 컨버터(10)의 출력 전압(V_o)도 서서히 저하한다. 즉, DC-DC 컨버터(10)는 정지시의 출력 전압의 기울기가 소프트 스타트 신호(SS)의 전압, 즉 콘덴서(C2)의 전압으로 제어되고, DC-DC 컨버터(10)의 부하에 의존하지 않는다.

따라서, DC-DC 컨버터(10)는 부하에 의존하지 않고, 방전용 저항이나 스위치 소자를 이용하지 않고서 출력 전압(V_o)을 서서히 저하시킬 수 있다. 또한, 상기와 같은 DC-DC 컨버터에 유사한 구성이 특허 문헌 2, 특허 문헌 3에 개시되어 있다.

[특허 문헌 1] 특허 공개 5-30755호 공보

[특허 문헌 2] 특허 공개 9-154275호 공보

[특허 문헌 3] 특허 공개 10-323026호 공보

발명이 이루고자 하는 기술적 과제

그러나, 도 9에 도시하는 DC-DC 컨버터(10)로는, 입력 전압(V_i)이 공급되어 있을 때에는 출력 전압(V_o)을 서서히 저하시킬 수 있으나, 입력 전압(V_i)이 갑자기 차단된 경우에는 평활용 콘덴서(C1)에 전하가 축적된 상태가 된다. 따라서, 오차 증폭기(4a)는 입력 단자에 전원 단자의 전압보다 높은 전압이 공급되어 있기 때문에 래치업이나 소손 등의 문제점을 발생시킨다고 하는 문제가 있었다.

본 발명은 상기 문제점을 해결하기 위해 이루어진 것으로서, 그 목적은, 갑작스러운 전원 차단에서의 문제점을 방지할 수 있는 DC-DC 컨버터, DC-DC 컨버터의 제어 회로, 및 DC-DC 컨버터의 제어 방법을 제공하는 것에 있다.

발명의 구성

상기 목적을 달성하기 위해, 청구항(1항, 5항, 7항)에 기재한 발명에 의하면, 입력 전압을 전압 변환한 출력 전압을 생성하기 위해 설치되어 있는 동기 정류용 트랜지스터를 입력 전압의 저하시에 온으로 함으로써 평활용 콘덴서에 축적된 전하가

조속히 방전된다. 이 때문에, 평활용 콘덴서에 축적된 전하에 의한 래치업이나 소손 등의 문제점을 방지할 수 있다. 또한, 방전용 저항을 평활용 콘덴서에 병렬로 접속하는 경우와 비교하여, 온으로 한 동기 정류용 트랜지스터의 저항치는 방전용 저항의 저항치보다 낮기 때문에, 방전 시간이 줄어든다.

청구항(2항, 6항, 8항)에 기재한 발명에 의하면, 전원 회로는 입력 전압에 기초하여 전원용 콘덴서를 충전하고, 입력 전압의 저하시에 전원용 콘덴서의 축적 전하에 기초하여 제2 전원을 생성한다. 그리고, 입력 전압의 차단시에 제2 전원에 의해 동작하여 메인 스위칭용 트랜지스터를 오프로 하는 동시에 동기 정류용 트랜지스터를 온으로 된다. 따라서, 평활용 콘덴서의 전하를 방전시킬 때까지, 동기 정류용 트랜지스터를 온 상태로 유지하여 평활용 콘덴서의 전하를 확실하게 방전시킬 수 있다.

청구항(3항, 9항)에 기재한 발명에 의하면, 제어 회로의 오차 증폭기는 출력 전압의 분압 전압과 기준 전압을 비교하고, PWM 비교기는 오차 증폭기의 출력 신호와 삼각파 발진기의 출력 신호를 전압 비교하여, 상기 비교 결과에 따라서 상보적인 제1 및 제2 출력 신호를 출력한다. 제1 구동 회로는 제1 출력 신호에 기초하여 생성한 제1 제어 신호를 메인 스위칭용 트랜지스터에 공급한다. 또한, 제2 구동 회로는 제2 출력 신호에 기초하여 생성한 제2 제어 신호를 동기 정류용 트랜지스터에 공급한다. 오차 증폭기와 PWM 비교기와 삼각파 발진기는 공급되는 제1 전원(입력 전압)에 의해 동작되고, 제2 구동 회로는 공급되는 제2 전원에 의해 동작된다. 따라서, 전원용 콘덴서의 축적 전하에 의해 생성하는 제2 전원을 공급하는 회로를 한정함으로써, 제2 전원의 공급 계속 시간을 길게 하고, 평활용 콘덴서의 전하를 방전시킬 때까지, 동기 정류용 트랜지스터를 온 상태로 유지하여 평활용 콘덴서의 전하를 확실하게 방전시킬 수 있다.

청구항(4항, 10항)에 기재한 발명에 의하면, 전원 회로는 입력 전압 검출부와 전원부를 포함한다. 입력 전압 검출부는 입력 전압을 검출하여 검출 결과에 따라 제어 신호를 출력한다. 전원부는 입력 전압을 전원용 콘덴서에 공급하는 경로에 설치된 스위치 소자를 가지며, 제어 신호에 기초하여, 입력 전압이 동작 가능 전압보다 높을 때에는 스위치 소자를 온으로 하고, 입력 전압이 동작 가능 전압보다 낮을 때에 스위치 소자를 오프로 된다. 따라서, 입력 전압의 저하를 확실하게 검출할 수 있다. 또한, 입력 전압이 동작 가능 전압보다 높을 때에 전원용 콘덴서를 확실하게 충전할 수 있다.

[실시예]

(제1 실시예)

이하, 본 발명을 구체화한 제2 실시예를 도 1 내지 도 3에 따라서 설명한다.

도 1은 본 실시예의 DC-DC 컨버터(20)의 회로도이다. DC-DC 컨버터(20)는 휴대형 전자기기(예컨대, 노트북)에 내장되고, 배터리로부터의 입력 전압(V_{in})을 변환하며, CPU 등의 내부 회로를 동작시키기 위한 정전압의 출력 전압(V_o)을 출력한다.

이 DC-DC 컨버터(20)는 전압 제어 모드형 DC-DC 컨버터이며, 1 칩의 집적 회로상에 형성되는 제어 회로(21)와, 외부 부작 소자로서의 초크 코일(L1), 평활용 콘덴서(C1), 소프트 스타트용 콘덴서(C2), 전원용 콘덴서(C3)로 구성된다.

제어 회로(21)의 출력 단자에는 초크 코일(L1)의 제1 단자가 접속되고, 상기 초크 코일(L1)의 제2 단자는 부하로서의 반도체 집적 회로 장치(도시 생략)에 접속되어 있다. 제어 회로(21)는 초크 코일(L1)을 통해 부하에 출력 전압(V_o)을 공급한다.

초크 코일(L1)의 제2 단자에는 평활용 콘덴서(C1)가 접속되고, 상기 콘덴서(C1)는 출력 전압(V_o)을 평활화한다. 또한, 초크 코일(L1) 제1 단자는 제어 회로(21)에 접속되고, 상기 제2 단자에 있어서의 전압, 즉 출력 전압(V_o)을 갖는 귀환 신호(FB)가 제어 회로(21)에 입력된다. 제어 회로(21)에는 소프트 스타트용 콘덴서(C2)가 접속되고, 상기 콘덴서(C2)에 축적된 전하에 의한 전압을 갖는 소프트 스타트 신호(SS)가 입력된다.

제어 회로(21)에는 입력 전압(V_i)이 제1 전원(V_{cc})으로서 공급된다. 또한, 제어 회로(21)에는 전원용 콘덴서(C3)가 접속되고, 상기 콘덴서(C3)에 축적된 전하에 따른 전압이 제2 전원(V_{dd})으로서 입력된다.

제어 회로(21)는 전원 회로(31), 오차 증폭기(32), PWM 비교기(33), 삼각파 발진기(34), 구동 회로(DRVH)(35), 구동 회로(DRVL)(36), 정전류원(37), 메인 스위칭용 트랜지스터로서의 출력 트랜지스터(T1), 동기 정류용 트랜지스터로서의 출력 트랜지스터(T2), 저항(R1 내지 R3), 기준 전원($e1$), 다이오드(D1)를 포함하고 있다.

전원 회로(31)에는 입력 전압(V_i)이 제1 전원(V_{cc})으로서 입력되고, 전원용 콘덴서(C3)가 접속되어 있다. 전원 회로(31)는 제1 전원(V_{cc})에 기초하여 오차 증폭기(32), PWM 비교기(33), 삼각파 발진기(34)의 동작 전원을 생성하도록 구성되어 있다. 또한, 전원 회로(31)는 제1 전원(V_{cc})의 전압을 감시하고, 그 감시 결과에 따라 제어 신호(Rdy)를 출력하도록 구성되어 있다. 또한, 전원 회로(31)는 제1 전원(V_{cc})의 공급시에 전원용 콘덴서(C3)를 충전하는 동시에 상기 제1 전원(V_{cc})을 제2 전원(V_{dd})으로서 제1 구동 회로(35) 및 제2 구동 회로(36)에 공급하고, 제1 전원(V_{cc})의 차단시에 상기 콘덴서(C3)에 축적된 전하에 따른 제2 전원(V_{dd})을 제1 구동 회로(35) 및 제2 구동 회로(36)에 공급하도록 구성되어 있다.

저항(R1, R2)은 분압 회로를 구성하고, 귀환 신호(FB)를 분압한 전압을 생성한다. 오차 증폭기(32)는 제1 및 제2 비반전 입력 단자를 포함하고, 양 비반전 입력 단자의 입력 전압 중, 보다 저레벨의 입력 전압과, 반전 입력 단자의 입력 전압의 전위 차에 기초하여 출력 전압을 출력한다. 따라서, 오차 증폭기(32)의 출력 전압은 제1 또는 제2 비반전 입력 단자의 전압이 반전 입력 단자의 전압보다 높아지면, 그 전위 차에 따라서 상승하고, 제1 또는 제2 비반전 입력 단자의 전압이 반전 입력 단자의 전압보다 낮아지면, 그 전위 차에 따라서 저하한다.

제1 비반전 입력 단자에는, 스위치(SW) 및 콘덴서(C2)에 접속되어 콘덴서(C2)의 축적 전하에 따른 전압을 갖는 소프트 스타트 신호(SS)가 입력된다. 제2 비반전 입력 단자에는 기준 전압(e_1)이 접속되어 있다. 오차 증폭기(32)의 반전 입력 단자에는 저항(R1, R2)에 의해 귀환 신호(FB)를 분압한 전압, 즉 출력 전압(V_o)의 분압 전압이 입력된다. 따라서, 오차 증폭기(32)는 출력 전압(V_o)의 분압 전압과, 소프트 스타트 신호(SS)의 전압 또는 기준 전압(e_1)의 전압의 비교 결과에 따라 출력 전압을 출력한다.

스위치(SW)는, 공통 단자와 제1 및 제2 단자를 가지며, 공통 단자가 오차 증폭기(32)에 접속되고, 제1 단자가 정전류원(37)에 접속되며, 제2 단자가 저항(R3)을 통해 그라운드에 접속되어 있다. 따라서, 공통 단자와 제1 단자가 접속되면, 정전류원(37)에 흐르는 전류에 의해 콘덴서(C2)에 전하가 축적되어 소프트 스타트 신호(SS)의 전압이 상승한다. 또한, 공통 단자와 제2 단자가 접속되면, 콘덴서(C2)에 축적된 전하가 저항(R3)을 통해 방전되어 소프트 스타트 신호(SS)의 전압이 하강한다.

오차 증폭기(32)의 출력 전압은 PWM 비교기(33)에 공급된다. PWM 비교기(33)는 비반전 입력 단자와 반전 입력 단자를 가지며, 비반전 입력 단자에는 오차 증폭기(32)의 출력 전압이 입력되고, 반전 입력 단자에는 삼각파 발진기(34)의 출력 신호가 입력된다. PWM 비교기(33)는 오차 증폭기(32)의 출력 신호와 삼각파 발진기(34)의 출력 신호를 비교한다. PWM 비교기(33)는 오차 증폭기(32)의 출력 전압이 삼각파 발진기(34)의 출력 신호보다 높을 때, H 레벨의 출력 신호(QH)와 L 레벨의 출력 신호(QL)를 출력하고, 오차 증폭기(32)의 출력 전압이 삼각파 발진기(34)의 출력 신호보다 낮을 때, L 레벨의 출력 신호(QH)와 H 레벨의 출력 신호(QL)를 출력한다.

구동 회로(DRVH)(35)는 공급되는 제2 전원(V_{dd})에 기초하여 동작하고, PWM 비교기(33)의 출력 신호(QH)를 레벨 변환한 제어 신호(DH)를 출력 트랜지스터(T1)의 게이트에 공급한다. 구동 회로(DRVL)(36)는 공급되는 제2 전원(V_{dd})에 기초하여 동작하고, PWM 비교기(33)의 출력 신호(QL)를 레벨 변환한 제어 신호(DL)를 출력 트랜지스터(T2)의 게이트에 공급한다. 출력 트랜지스터(T1)는 P 채널 MOS 트랜지스터이며, 소스에 입력 전압(V_i)이 공급된다. 출력 트랜지스터(T2)는 N 채널 MOS 트랜지스터이며, 소스가 저전위 전원(그라운드)에 접속되어 있다. 출력 트랜지스터(T1)는 L 레벨의 제어 신호(DH)에 응답하여 온으로 하고, 출력 트랜지스터(T2)는 H 레벨의 제어 신호(DL)에 응답하여 온으로 된다.

양 출력 트랜지스터(T1, T2) 사이의 노드에는 다이오드(D1)의 캐소드가 접속되고, 다이오드(D1)의 애노드는 그라운드에 접속되어 있다. 또한, 양 트랜지스터(T1, T2) 사이의 노드에는 초크 코일(L1)이 접속되어 있다.

도 2에 도시한 바와 같이, 전원 회로(31)는 입력 전압 검출부(31a)와 전원부(31b)를 포함하고 있다.

입력 전압 검출부(31a)는 정전류원(38a), 전압 비교기(38b), 저항(R11 내지 R14)을 포함하고 있다. 정전류원(38a)에는 입력 전압(V_i)이 공급되고, 정전류원(38a)은 정전류를 저항(R11)에 공급한다. 저항(R11) 및 저항(R12)은 직렬 접속되어 있고, 정전류원(38a)으로부터 공급되는 전류에 의해 기준 전압(V_r)을 생성한다. 저항(R13)의 제1 단자에는 입력 전압(V_i)이 공급되고, 저항(R13)의 제2 단자는 저항(R14)의 제1 단자에 접속되며, 저항(R14)의 제2 단자는 그라운드에 접속되어 있다. 따라서, 저항(R13, R14)은 입력 전압(V_i)을 분압한 분압 전압(V_1)을 생성한다.

전압 비교기(38b)의 비반전 입력 단자에는 분압 전압(V1)이 입력되고, 전압 비교기(38b)의 반전 입력 단자에는 기준 전압(Vr)이 입력되어 있다. 따라서, 전압 비교기(38b)는 분압 전압과 기준 전압을 비교하여, 분압 전압이 기준 전압보다 높을 때에는 H 레벨의 제어 신호(Rdy)를 출력하고, 분압 전압이 기준 전압보다 낮을 때에는 L 레벨의 제어 신호(Rdy)를 출력한다.

정전류원(38a)의 전류치와 저항(R11 내지 R14)의 저항치는, 입력 전압(Vi)과 DC-DC 컨버터(20)의 동작 가능 전압에 기초하여 설정되어 있다. 자세히는 입력 전압(Vi)이 DC-DC 컨버터(20)의 동작 가능 전압보다 높을 때, 정전류원(38a)과 저항(R11, R12)에 의해 작성되는 기준 전압(Vr) 쪽이, 저항(R13, R14)에 의해 입력 전압(Vi)을 분압한 분압 전압(V1)보다 낮아지도록 설정되어 있다. 그 결과, 전압 비교기(38b)는 DC-DC 컨버터(20)의 입력 전압(Vi)이 DC-DC 컨버터의 동작 가능 전압보다 높을 때에 H 레벨의 제어 신호(Rdy)를 출력하고, DC-DC 컨버터(20)의 입력 전압(Vi)이 DC-DC 컨버터(20)의 동작 가능 전압보다 낮을 때에 L 레벨의 제어 신호(Rdy)를 출력한다.

전원부(31b)는 스위치 소자로서의 트랜지스터(T11), 증폭기(39), 기준 전원(e2), 스위치(SW2), 저항(R15)을 포함하고 있다.

트랜지스터(T11)는 npn 트랜지스터이며, 콜렉터에 입력 전압(Vi)이 공급되고, 베이스가 저항(R15)을 통해 그라운드에 접속되며, 이미터가 콘덴서(C3)에 접속되어 있다. 또한, 콘덴서(C3)는 오차 증폭기(32)의 반전 입력 단자에 접속되어 있다. 오차 증폭기(32)의 비반전 입력 단자에는 기준 전원(e2)이 접속되고, 오차 증폭기(32)의 출력 단자는 제어 신호(Rdy)에 의해 온/오프로 제어되는 스위치(SW2)를 통해 트랜지스터(T11)와 저항(R15) 사이의 노드에 접속되어 있다.

증폭기(39)는 트랜지스터(T11)와 콘덴서(C3) 사이의 노드에서의 전압과 기준 전원(e2)의 전압과 차를 증폭시킨 전압을 갖는 신호를 출력한다. 기준 전원(e2)의 전압은 입력 전압(Vi)으로 설정되어 있다.

스위치(SW2)는 H 레벨의 제어 신호(Rdy)에 응답하여 온으로 하고, L 레벨의 제어 신호(Rdy)에 응답하여 오프로 된다. 따라서, 스위치(SW2)는 입력 전압(Vi)이 동작 가능 전압보다 높을 때에 온으로 하고, 입력 전압(Vi)이 동작 가능 전압보다 낮을 때에 오프로 된다. 그리고, 스위치(SW2)가 온으로 되었을 때, 증폭기(39)의 출력 전압이 트랜지스터(T11)의 베이스에 인가된다. 따라서, 노드의 전압이 기준 전원(e2)의 전압보다 높을 때에는 트랜지스터(T11)가 오프로 되고, 노드의 전압이 기준 전원(e2)의 전압보다 낮을 때에는 트랜지스터(T11)가 온으로 된다. 트랜지스터(T11)가 온으로 되면, 입력 전압(Vi)이 트랜지스터(T11)를 통하여 콘덴서(C3)에 공급되고, 입력 전압(Vi)이 제2 전원(Vdd)으로서 구동 회로(35)에 공급된다. 콘덴서(C3)는 공급되는 입력 전압(Vi)에 의한 전하를 축적한다. 트랜지스터(T11)가 오프로 되면, 콘덴서(C3)에 축적된 전하에 의한 제2 전원(Vdd)이 구동 회로(36)에 공급된다.

또한, 스위치(SW2)는 제어 신호(Rdy)에 의해 온/오프된다. 따라서, 입력 전압(Vi)이 동작 가능 전압보다 낮을 때에 제어 신호(Rdy)에 의해 스위치(SW2)가 오프되고, 트랜지스터(T11)의 베이스가 저항(R15)을 통해서 접지된다. 이 때문에, 트랜지스터(T11)가 오프로 되고, 콘덴서(C3)에 축적된 전하에 의한 제2 전원(Vdd)이 구동 회로(36)에 공급된다.

도 3에 도시한 바와 같이, 구동 회로(35)는 스위치(SW11)와 1 단 인버터 회로(35a)에 의해 구성되어 있다. 스위치(SW11)는 공통 단자와 제1 및 제2 단자를 가지며, 제1 단자가 PWM 비교기(33)에 접속되고, 제2 단자가 그라운드에 접속되며, 공통 단자가 인버터 회로(35a)의 입력 단자에 접속되어 있다. 인버터 회로(35a)의 출력 단자는 도 1에 도시하는 출력 트랜지스터(T1)의 게이트에 접속되어 있다.

스위치(SW11)는 제어 신호(Rdy)에 응답하여 공통 단자를 제1 단자 또는 제2 단자에 접속한다. 자세히는, 스위치(SW11)는 H 레벨의 제어 신호(Rdy)에 응답하여 공통 단자를 제1 단자에 접속하고, L 레벨의 제어 신호(Rdy)에 응답하여 공통 단자를 제2 단자에 접속한다. 인버터 회로(35a)는 직렬 접속된 P 채널 MOS 트랜지스터와 N 채널 MOS 트랜지스터로 구성되고, P 채널 MOS 트랜지스터의 소스에는 제2 전원(Vdd)이 공급되며, N 채널 MOS 트랜지스터의 소스는 그라운드에 접속되어 있다.

따라서, 제어 신호(Rdy)가 H 레벨일 때에 인버터 회로(35a)의 입력 단자에는 PWM 비교기(33)의 출력 신호(QH)가 입력되고, 제어 신호(Rdy)가 L 레벨일 때에 인버터 회로(35a)의 입력 단자는 그라운드에 접속된다. 이 결과, 인버터 회로(35a)는 제어 신호(Rdy)가 H 레벨일 때에 출력 신호(QH)에 기초하여, 출력 신호(QH)와 반대의 논리이며, 제2 전원(Vdd)의 레벨 또는 그라운드 레벨의 제어 신호(DH)를 출력한다. 한편, 인버터 회로(35a)는 제어 신호(Rdy)가 L 레벨일 때에 제2 전원(Vdd) 레벨의 제어 신호(DH)를 출력한다.

도 3에 도시한 바와 같이, 구동 회로(36)는 스위치(SW12)와 2단 인버터 회로(36a, 36b)에 의해 구성되어 있다. 스위치(SW12)는 공통 단자와 제1 및 제2 단자를 가지며, 제1 단자가 PWM 비교기(33)에 접속되고, 제2 단자에 제2 전원(Vdd)이 공급되며, 공통 단자가 제1 인버터 회로(36a)의 입력 단자에 접속되어 있다. 제1 인버터 회로(36a)의 출력 단자는 제2 인버터 회로(36b)의 입력 단자에 접속되어 있다. 제2 인버터 회로(36b)의 출력 단자는 도 1에 도시하는 출력 트랜지스터(T2)의 게이트에 접속되어 있다.

스위치(SW12)는 제어 신호(Rdy)에 응답하여 공통 단자를 제1 단자 또는 제2 단자에 접속한다. 자세히는, 스위치(SW12)는 H 레벨의 제어 신호(Rdy)에 응답하여 공통 단자를 제1 단자에 접속하고, L 레벨의 제어 신호(Rdy)에 응답하여 공통 단자를 제2 단자에 접속한다. 양 인버터 회로(36a, 36b)는 직렬 접속된 P 채널 MOS 트랜지스터와 N 채널 MOS 트랜지스터로 구성되어, P 채널 MOS 트랜지스터의 소스에는 제2 전원(Vdd)이 공급되고, N 채널 MOS 트랜지스터의 소스는 그라운드에 접속되어 있다.

따라서, 제어 신호(Rdy)가 H 레벨일 때에 제1 인버터 회로(36a)의 입력 단자에는 PWM 비교기(33)의 출력 신호(QL)가 입력되고, 제어 신호(Rdy)가 L 레벨일 때에 제1 및 제2 인버터 회로(36a, 36b)의 입력 단자에는 제2 전원(Vdd)이 공급된다. 이 결과, 인버터 회로(36a, 36b)는 제어 신호(Rdy)가 H 레벨일 때에 출력 신호(QH)에 기초하여, 출력 신호(QL)와 같은 논리이며, 제2 전원(Vdd)의 레벨 또는 그라운드 레벨의 제어 신호(DL)를 출력한다. 한편, 인버터 회로(36a, 36b)는 제어 신호(Rdy)가 L 레벨일 때에 제2 전원(Vdd) 레벨의 제어 신호(DL)를 출력한다.

상기한 바와 같이 구성된 DC-DC 컨버터(20)는, 입력 전압(Vi)이 DC-DC 컨버터(20)의 동작 가능 전압보다 높을 때에, 입력 전압 검출부(31a)가 H 레벨의 제어 신호(Rdy)를 출력한다. 따라서, 전원부(31b)는 입력 전압(Vi)과 실질적으로 동일한 전압을 갖는 제2 전원(Vdd)을 제1 구동 회로(35) 및 제2 구동 회로(36)에 공급한다.

제어 회로(21)는 스위치(SW)를 제어하여 전원 투입시에 소프트 스타트용 콘덴서(C2)를 정전류원(37)에 접속한다. 그렇게 하면, 소프트 스타트용 콘덴서(C2)는 정전류원(37)으로부터 공급되는 전류에 따른 전하가 축적되고, 전하의 축적에 따라서 소프트 스타트 신호(SS)의 전압이 상승한다. 시간 경과와 함께 상승하는 소프트 스타트 신호(SS)의 전압이 기준 전원(e1)의 전압보다 낮을 때, DC-DC 컨버터(20)의 출력 전압(Vo)은 소프트 스타트 신호(SS)의 전압 상승과 동일한 속도로 상승한다. 소프트 스타트 신호(SS)의 전압이 기준 전원(e1)의 전압보다 높아지면, 오차 증폭기(32)는 기준 전원(e1)과 DC-DC 컨버터(20)의 출력 전압(Vo)의 차를 증폭하도록 동작하기 때문에, DC-DC 컨버터(20)의 출력 전압(Vo)은 기준 전원(e1)에 의해서 제어된다. 이와 같이 DC-DC 컨버터(20)는 기동시의 출력 전압의 기울기가 소프트 스타트 신호(SS)의 전압, 즉 콘덴서(C2)의 전압으로 제어되고, DC-DC 컨버터(20)의 부하에 의존하지 않는다.

PWM 비교기(33)는 삼각파 발진기(34)의 출력 신호와 오차 증폭기(32)의 출력 신호의 비교 결과에 따라 펄스 파형을 갖는 출력 신호(QH)와, 그 출력 신호(QH)와 상보적인 출력 신호(QL)를 출력한다. 제1 구동 회로(35)는 H 레벨의 제어 신호(Rdy)에 기초하여, 출력 신호(QH)와 반대의 논리의 제어 신호(DH)를 출력 트랜지스터(T1)에 출력한다. 제2 구동 회로(36)는 H 레벨의 제어 신호(Rdy)에 기초하여, 출력 신호(QL)와 같은 논리의 제어 신호(DL)를 출력 트랜지스터(T2)에 출력한다. 출력 트랜지스터(T1)는 P 채널 MOS 트랜지스터이며, 출력 트랜지스터(T2)는 N 채널 MOS 트랜지스터이다. 따라서, 출력 트랜지스터(T1, T2)는 제어 신호(DH, DL)에 의해 상보적으로 온/오프로 된다.

출력 트랜지스터(T1)의 온 동작에 기초하여, 출력 전압(Vo)이 상승한다. 출력 전압(Vo)은 평활용 콘덴서(C1)에 의해 평활된다. 출력 트랜지스터(T1)가 오프로 되면, 초크 코일(L1)에 축적되어 있는 에너지가 방출된다. 초크 코일(L1)에 축적된 에너지가 감소하여 출력 전압(Vo)이 저하하고, 저항(R1, R2)에 의한 분할 전압이 기준 전원(e1)보다 낮아지면, 출력 트랜지스터(T1)가 온으로 된다.

출력 전압(Vo)이 높아지면, 오차 증폭기(32)의 출력 전압이 저하하여 출력 트랜지스터(T1)의 온 시간이 줄어들고, 출력 전압(Vo)이 낮아지면, 오차 증폭기(32)의 출력 전압이 상승하여 출력 트랜지스터(T1)의 온 시간이 길어진다. 이러한 동작에 의해, 출력 전압(Vo)이 기준 전원(e1)에 기초하여 일정 전압으로 유지된다.

DC-DC 컨버터(20)의 정지시에 콘덴서(C2)가 스위치(SW)에 의해서 저항(R3)에 접속된다. 따라서, 콘덴서(C2)의 전하는 저항(R3)을 통해 방전되고, 소프트 스타트 신호(SS)의 전압이 서서히 저하한다. DC-DC 컨버터의 기동시와 마찬가지로, 소프트 스타트 신호(SS)의 전압이 서서히 저하함으로써, DC-DC 컨버터(20)의 출력 전압(Vo)도 서서히 저하한다. 즉, DC-DC 컨버터(20)는 정지시의 출력 전압의 기울기가 소프트 스타트 신호(SS)의 전압, 즉 콘덴서(C2)의 전압으로 제어되고, DC-DC 컨버터(20)의 부하에 의존하지 않는다.

급격한 차단 등에 의해 입력 전압(V_i)이 DC-DC 컨버터(20)의 동작 가능 전압보다 낮아지면, 입력 전압 검출부(31a) 레벨의 제어 신호(Rdy)를 출력한다. 따라서, 전원부(31b)는 트랜지스터(T11)를 오프로 하여 콘덴서(C3)의 축적 전하에 의해 제2 전원(V_{dd})을 제1 구동 회로(35) 및 제2 구동 회로(36)에 공급한다.

제1 구동 회로(35)는 L 레벨의 제어 신호(Rdy)에 응답하여 제2 전원(V_{dd}) 레벨의 제어 신호(DH)를 출력 트랜지스터(T1)에 출력하고, 제2 구동 회로(36)는 L 레벨의 제어 신호(Rdy)에 응답하여 제2 전원(V_{dd}) 레벨의 제어 신호(DL)를 출력 트랜지스터(T2)에 출력한다. 따라서, 제어 회로(21)는 출력 트랜지스터(T2)를 온으로 하고, 콘덴서(C1)에 축적된 전하를 온으로 한 출력 트랜지스터(T2)를 통해 방전한다. 이에 따라, 평활용 콘덴서(C1)의 전압이 급속히 0 V(제로 볼트)로 저하한다.

그 결과, 콘덴서(C1)에 축적된 전하에 의해, 출력 트랜지스터(T1)의 드레인 전위가 출력 트랜지스터(T1)의 소스 전위보다 높아지는 것을 방지한다. 한편, 출력 트랜지스터(T1)의 게이트에는 제2 전원(V_{dd}) 레벨의 제어 신호(DH)가 공급되어 있다. 따라서, 출력 트랜지스터(T1)는 오프하고, 콘덴서(C3)에 입력측으로부터 전류가 흐르는 것을 방지한다.

이상 기술한 바와 같이, 본 실시예에 의하면, 이하의 효과를 나타낸다.

(1) 제어 회로(21)는 입력 전압(V_i)을 전압 변환한 출력 전압(V_o)을 생성하기 위해 설치되는 동기 정류용 출력 트랜지스터(T2)를 입력 전압(V_i)의 저하시에 온으로 함으로써 평활용 콘덴서(C1)에 축적된 전하가 조속히 방전된다. 이 때문에, 평활용 콘덴서(C1)에 축적된 전하에 의한 래치업이나 소손 등의 문제점을 방지할 수 있다. 또한, 방전용 저항을 평활용 콘덴서(C1)에 병렬로 접속하는 경우와 비교해서, 온으로 한 출력 트랜지스터(T1)의 저항치는 방전용 저항의 저항치보다 낮기 때문에, 방전 시간이 줄어든다.

(2) 전원 회로(31)는 입력 전압(V_i)에 기초하여 전원용 콘덴서(C3)를 충전하고, 입력 전압(V_i)의 저하시에 전원용 콘덴서(C3)의 축적 전하에 기초하여 제2 전원(V_{dd})을 생성한다. 그리고, 입력 전압(V_i)의 차단시에 제2 전원(V_{dd})에 의해 동작하여 메인 스위칭용 출력 트랜지스터(T1)를 오프로 하는 동시에 동기 정류용 출력 트랜지스터(T2)를 온한다. 따라서, 평활용 콘덴서(C1)의 전하를 방전할 때까지, 출력 트랜지스터(T2)를 온 상태로 유지하여 평활용 콘덴서(C1)의 전하를 확실하게 방전할 수 있다.

(3) 제어 회로(21)의 오차 증폭기(32)는 출력 전압(V_o)의 분압 전압과 기준 전원($e1$)의 전압을 비교하고, PWM 비교기(33)는 오차 증폭기(32)의 출력 신호와 삼각파 발진기(34)의 출력 신호를 전압 비교하며, 상기 비교 결과에 따라서 상보적인 제1 및 제2 출력 신호(QH, QL)를 출력한다. 제1 구동 회로(35)는 제1 출력 신호(QH)에 기초하여 생성한 제1 제어 신호(DH)를 출력 트랜지스터(T1)에 공급한다. 또한, 제2 구동 회로(36)는 제2 출력 신호(QL)에 기초하여 생성한 제2 제어 신호(DL)를 출력 트랜지스터(T2)에 공급한다. 오차 증폭기(32)와 PWM 비교기(33)와 삼각파 발진기(34)는 공급되는 제1 전원(V_{cc})[입력 전압(V_i)]에 의해 동작하고, 제2 구동 회로(36)는 공급되는 제2 전원(V_{dd})에 의해 동작한다. 따라서, 전원용 콘덴서(C3)의 축적 전하에 의해 생성하는 제2 전원(V_{dd})을 공급하는 회로를 한정함으로써, 제2 전원(V_{dd})의 공급 계속 시간을 길게하고, 평활용 콘덴서(C1)의 전하를 방전시킬 때까지, 출력 트랜지스터(T2)를 온 상태로 유지하여, 평활용 콘덴서(C1)의 전하를 확실하게 방전시킬 수 있다.

(4) 전원 회로(31)는 입력 전압 검출부(31a)와 전원부(31b)를 포함한다. 입력 전압 검출부(31a)는 입력 전압(V_i)을 검출하여 검출 결과에 따라 제어 신호(Rdy)를 출력한다. 전원부(31b)는 입력 전압(V_i)을 전원용 콘덴서(C3)에 공급하는 경로에 설치된 트랜지스터(T11)를 가지며, 제어 신호(Rdy)에 기초하여, 입력 전압(V_i)이 동작 가능 전압보다 높을 때에는 트랜지스터(T11)를 온으로 하여 전원용 콘덴서(C3)를 충전하고, 입력 전압(V_i)이 동작 가능 전압보다 낮을 때에 트랜지스터(T11)를 오프한다. 따라서, 입력 전압(V_i)의 저하를 확실하게 검출할 수 있다. 또한, 입력 전압(V_i)이 동작 가능 전압보다 높을 때에 전원용 콘덴서(C3)를 확실하게 충전할 수 있다. 또한, 입력 전압(V_i)이 동작 가능 전압보다 낮을 때에 트랜지스터(T11)를 오프로 함으로써, 전원용 콘덴서(C3)의 축적 전하의 방전을 적게 하여, 제2 전원(V_{dd})의 공급 계속 시간을 길게 할 수 있다.

(제2 실시예)

이하, 본 발명을 구체화한 제2 실시예를 도 4에 따라서 설명한다.

또한, 설명의 편의상, 도 1과 같은 구성에 대해서는 동일한 부호를 붙여 그 설명을 일부 생략한다.

도 4는, 본 실시예의 DC-DC 컨버터(40)의 회로도이다.

DC-DC 컨버터(40)는 1 칩의 집적 회로상에 형성되는 제어 회로(41)와, 외부 부착 소자로서의 출력 트랜지스터(T1, T2), 초크 코일(L1), 평활용 콘덴서(C1), 소프트 스타트용 콘덴서(C2), 전원용 콘덴서(C3)로 구성된다. 제어 회로(41)는 제1 실시예의 제어 회로(21)와 비교하여, 출력 트랜지스터(T1, T2)가 생략된 구성을 갖는다.

즉, 제어 회로(41)는 제1 실시예와 비교하여, 출력 트랜지스터(T1, T2)가 외부 부착 소자로서 접속되도록 구성되어 있다. 따라서, 본 실시예는 제1 실시예에서의 효과와 동일한 효과를 나타낸다.

(제3 실시예)

이하, 본 발명을 구체화한 제3 실시예를 도 5, 도 6에 따라 설명한다.

또한, 설명의 편의상, 도 1, 도 4와 같은 구성에 대해서는 동일한 부호를 붙여 그 설명을 일부 생략한다.

도 5는 본 실시예의 DC-DC 컨버터(50)의 회로도이다.

DC-DC 컨버터(50)는 1 칩의 집적 회로상에 형성되는 제어 회로(51)와, 외부 부착 소자로서, 메인 스위칭용 트랜지스터로서의 출력 트랜지스터(T21), 동기 정류용 트랜지스터로서의 출력 트랜지스터(T22), 초크 코일(L1), 평활용 콘덴서(C1), 소프트 스타트용 콘덴서(C2), 전원용 콘덴서(C3, C4), 다이오드(D1, D2)로 구성된다.

본 실시예의 출력 트랜지스터(T21, T22)는 N 채널 MOS 트랜지스터이다. 이것은, 출력 트랜지스터(T21)에서의 온 저항을 작게 하여, 전력 손실을 저감하기 때문에 유효하다. 그리고, 이 실시예의 DC-DC 컨버터(50)는 N 채널 MOS 트랜지스터로 이루어지는 출력 트랜지스터(T21)를 구동하기 위해 구성되어 있다.

즉, DC-DC 컨버터(50)의 출력 트랜지스터(T21)로서 N 채널 MOS 트랜지스터를 이용하는 경우, 상기 트랜지스터(T21)를 구동하기 위한 제1 제어 신호(DH)로서 입력 전압(Vi) 보다 높은 전압이 필요로 된다. 그 때문에, 이 DC-DC 컨버터(50)로는, 출력 트랜지스터(T21)가 온/오프될 때에 그 소스 전위가 그라운드 전위부터 입력 전압(Vi) 사이에서 변하는 것을 이용하여, 차지 펌프에 의해 트랜지스터(T21)의 구동 전압을 생성하도록 하고 있다.

구체적으로는, PWM 비교기(33)의 출력 신호(QH)는 제1 구동 회로(52)를 통해 제1 제어 신호(DH)로서 출력 트랜지스터(T21)의 게이트에 입력되고, 출력 신호(QL)는 제2 구동 회로(36)를 통해 제2 제어 신호(DL)로서 출력 트랜지스터(T22)의 게이트에 입력되어 있다.

출력 트랜지스터(T21)의 소스에는 콘덴서(C4)의 제2 단자가 접속되고, 콘덴서(C4)의 제1 단자는 다이오드(D2)의 캐소드에 접속되며, 다이오드(D2)의 애노드가 콘덴서(C3)에 접속되어 있다. 콘덴서(C4)의 양 단자는 제1 구동 회로(52)의 고전위측 전원 단자와 저전위측 전원 단자에 접속되어 있다.

도 6에 도시한 바와 같이, 제1 구동 회로(52)는 스위치(SW21)와 2 단 인버터 회로(52a, 52b)에 의해 구성되어 있다. 제1 인버터 회로(52a)의 출력 단자는 제2 인버터 회로(52b)의 입력 단자에 접속되고, 제2 인버터 회로(52b)의 출력 단자는 도 5에 도시하는 출력 트랜지스터(T21)의 게이트에 접속되어 있다.

양 인버터 회로(52a, 52b)는 직렬 접속된 P 채널 MOS 트랜지스터와 N 채널 MOS 트랜지스터로 구성되고, P 채널 MOS 트랜지스터의 소스와 N 채널 MOS 트랜지스터의 소스 사이에 콘덴서(C4)가 접속되어 있다.

이 DC-DC 컨버터(50)에 있어서, 출력 트랜지스터(T21)가 오프, 출력 트랜지스터(T22)가 온일 때, 출력 트랜지스터(T21)의 소스 전위는 그라운드 전위가 된다. 이 때, 다이오드(D2)를 통해 콘덴서(C4)에 전류가 흐르고, 콘덴서(C4)는 그 전압이 제2 전원(Vdd)과 같아질 때까지 충전된다. 계속해서, 콘덴서(C4)의 충전 전압을 이용하고, 제1 구동 회로(52)로부터 제어 신호(DH)가 출력됨으로써 출력 트랜지스터(T21)가 온으로 된다.

출력 트랜지스터(T21)가 온으로 되면, 상기 트랜지스터(T21)의 소스 전위가 입력 전압(Vi)까지 상승한다. 이 때, 콘덴서(C4)는 트랜지스터(T21)의 소스에 접속되어 있기 때문에, 상기 콘덴서(C4)로부터 제1 구동 회로(52)에 공급되는 전압도 상승하여 입력 전압(Vi)보다 높아진다. 여기서, 트랜지스터(T21)의 소스 전위가 상승하였다고 해도, 상기 소스 전위에 대한 제1 제어 신호(DH)의 전압은 변화하지 않고 입력 전압(Vi) 레벨로 되어있다.

그리고, 그 제1 제어 신호(DH)에 의해 출력 트랜지스터(T21)가 구동된다. 또한, 이 때 다이오드(D2)는, 전압이 제2 전원(Vdd)보다 높아진 콘덴서(C4)의 전하가 입력측인 콘덴서(C3)측으로 역류하는 것을 방지하는 역류 방지 회로로서 기능한다.

이상 기술한 바와 같이, 본 실시예에 의하면, 제1 실시예의 효과에 추가하여, 이하의 효과를 나타낸다.

(1) 전원용 콘덴서(C3)는 N 채널 MOS 트랜지스터인 출력 트랜지스터(T1)의 온 저항을 작게 하고, 전력 손실을 저감하기 위해 접속되는 콘덴서와 같이 이용되고 있다. 따라서, 외부 부차 부품의 개수의 증가를 억제하고, DC-DC 컨버터(50)의 면적의 증가를 억제할 수 있어 유효하다.

(제4 실시예)

이하, 본 발명을 구체화한 제4 실시예를 도 7에 따라서 설명한다.

또한, 설명의 편의상, 도 1, 도 4, 도 5와 같은 구성에 대해서는 동일한 부호를 붙여 그 설명을 일부 생략한다.

도 7은 본 실시예의 DC-DC 컨버터(60)의 회로도이다.

DC-DC 컨버터(60)는 전류 제어 모드 방식의 DC-DC 컨버터이며, 1 칩의 집적 회로상에 형성되는 제어 회로(61)와, 외부 부차 소자로서의 출력 트랜지스터(T1, T2), 초크 코일(L1), 평활용 콘덴서(C1), 소프트 스타트용 콘덴서(C2), 전원용 콘덴서(C3), 다이오드(D1), 전류 검출용 저항(Rs)으로 구성된다. 출력 전압(Vo)은 전류 검출용 저항(Rs)을 통해 출력된다.

제어 회로(61)의 전압 증폭기(62)에는 전류 검출용 저항(Rs)의 양 단자 전압이 입력된다. 그리고, 전압 증폭기(62)는 전류 검출용 저항(Rs)에 흐르는 출력 전류에 기초하여 전류 검출용 저항(Rs)의 양 단자 사이에 발생하는 전압을 증폭시켜 비교기(63)에 출력한다. 제어 회로(61)의 오차 증폭기(32)는 출력 전압(Vo)을 저항(R1, R2)으로 분할한 전압과, 기준 전원(e1)의 출력 전압과의 차전압을 증폭시켜 비교기(63)에 출력한다.

비교기(63)는 전압 증폭기(62)의 출력 전압과, 오차 증폭기(32)의 출력 전압을 비교하여, 전압 증폭기(62)의 출력 전압이 오차 증폭기(32)의 출력 전압보다 높아지면 H 레벨의 출력 신호를 플립플롭 회로(이하, FF 회로)(64)의 리셋 단자(R)에 출력한다. 또한, 전압 증폭기(62)의 출력 전압이 오차 증폭기(32)의 출력 전압보다 낮을 때에는 L 레벨의 출력 신호를 리셋 단자(R)에 출력한다.

FF 회로(64)의 세트 단자(S)에는, 발진기(65)로부터 일정 주파수의 펄스 신호가 입력된다. FF 회로(64)는 세트 단자(S)에 H 레벨의 신호가 입력되면, 출력 단자(Q)로부터 H 레벨의 출력 신호(QH)를 출력하는 동시에 반전 출력 단자(Q)로부터 L 레벨의 출력 신호(QL)를 출력하고, 리셋 단자(R)에 H 레벨의 신호가 입력되면, L 레벨의 출력 신호(QH)와 H 레벨의 출력 신호(QL)를 출력한다.

이와 같이 구성된 제어 회로(61)는 발진기(65)의 출력 신호의 수직 상승에 기초하여, 일정 주기로 출력 트랜지스터(T1)를 온 시킨다. 출력 트랜지스터(T1)가 온으로 되면, 초크 코일(L1) 및 전류 검출용 저항(Rs)에 흐르는 전류(IL)가 증대하여 전압 증폭기(62)의 출력 전압이 상승한다. 그리고, 전압 증폭기(62)의 출력 전압이 오차 증폭기(32)의 출력 전압보다 높아지면, FF 회로(64)의 리셋 단자(R)에 H 레벨의 신호가 출력되기 때문에, 출력 트랜지스터(T1)가 오프되고, 출력 트랜지스터(T2)가 온으로 되어 초크 코일(L1)에 축적된 에너지가 출력된다.

상기와 같은 출력 트랜지스터의 온·오프 동작시에, 출력 전압(Vo)이 낮아지면, 오차 증폭기(32)의 출력 전압이 높아지고, 비교기(63)의 출력 신호가 H 레벨이 될 때까지의 시간이 길어지기 때문에, 출력 트랜지스터(T1)의 온 시간이 길어진다. 또한, 출력 전압(Vo)이 높아지면, 오차 증폭기(32)의 출력 전압이 낮아져 비교기(63)의 출력 신호가 H 레벨이 될 때까지의 시간이 줄어들기 때문에, 출력 트랜지스터(T1)의 온 시간이 줄어든다. 이러한 동작에 의해, 출력 트랜지스터(T1)는 발진

기(65)의 출력 신호 주파수에 기초하여 일정 주기로 온으로 되고, 출력 트랜지스터(T1)가 오프로 되는 타이밍은 출력 전류(IL)의 증대에 기초하여 결정된다. 그리고, 출력 전압(V_o)의 고저에 기초하여 그 타이밍이 변화하여 출력 전압(V_o)이 일정히 유지된다.

이상 기술한 바와 같이, 본 실시예에 의하면, 이하의 효과를 나타낸다.

(1) DC-DC 컨버터(60)는 전류 제어 모드 방식의 DC-DC 컨버터이며, 전류 검출용 저항(R_s)에 흐르는 전류를 검출하여 출력 전압(V_o)을 일정 전압으로 유지한다. 이와 같이 전류 제어 모드 방식의 DC-DC 컨버터에서도 제1 실시예와 마찬가지로, 제어 회로(61)는 입력 전압(V_i)을 전압 변환한 출력 전압(V_o)을 생성하기 위해 설치되어 있는 동기 정류용 출력 트랜지스터(T2)를 입력 전압(V_i)의 저하시에 온으로 함으로써, 평활용 콘덴서(C1)에 축적된 전하가 조속히 방전된다. 이 때문에, 평활용 콘덴서(C1)에 축적된 전하에 의한 래치업이나 소손 등의 문제점을 방지할 수 있다. 또한, 방전용 저항을 평활용 콘덴서(C1)에 병렬로 접속하는 경우와 비교해서, 온으로 한 출력 트랜지스터(T1)의 저항치는 방전용 저항의 저항치보다 낮기 때문에, 방전 시간이 줄어든다.

또한, 상기 각 실시예는 이하의 형태로 실시하더라도 좋다.

제3 실시예에 있어서, 제1 실시예의 제어 회로(21)와 마찬가지로, 제어 회로(51)에 출력 트랜지스터(T21, T22)를 일체화한 구성으로 하여도 좋다. 또한, 제4 실시예에 있어서, 제1 실시예의 제어 회로(21)와 마찬가지로, 제어 회로(61)에 출력 트랜지스터(T1, T2)를 일체화한 구성으로 하여도 좋다.

상기 각 실시예에서는, 입력 전압(V_i)을 강압한 전압(V_o)을 출력하는 강압형 DC-DC 컨버터(20, 40, 50, 60)로 구체화하였지만, 전압(V_o)을 적절하게 변경하더라도 좋다. 즉, DC-DC 컨버터는 강압형, 승압형에 한하지 않고, 출력 전압(V_o)을 공급하는 반도체 회로의 구성에 따라서 음의 전압을 생성하는 DC-DC 컨버터나 상이한 복수의 전압을 생성하는 DC-DC 컨버터로 구체화하더라도 좋다.

상기 각 형태로부터 파악할 수 있는 기술적 사상을 이하에 기재한다.

(부기 1)

직렬 접속된 메인 스위칭용 트랜지스터 및 동기 정류용 트랜지스터와, 양 트랜지스터 사이에 접속된 초크 코일과, 상기 초크 코일을 통해 출력되는 출력 전압을 평활화하는 평활용 콘덴서를 포함하고, 상기 메인 스위칭용 트랜지스터와 상기 동기 정류용 트랜지스터를 상보적으로 온/오프로 제어하여 상기 메인 스위칭용 트랜지스터에 공급되는 입력 전압을 전압 변환한 출력 전압을 생성하는 DC-DC 컨버터에 있어서,

상기 입력 전압의 저하시에 상기 메인 스위칭용 트랜지스터를 오프로 하는 동시에, 상기 동기 정류용 트랜지스터를 온으로 하는 제어 회로를 포함하는 것을 특징으로 하는 DC-DC 컨버터.

(부기 2)

상기 제어 회로는,

상기 입력 전압에 기초하여 전원용 콘덴서를 충전하고, 상기 입력 전압의 저하시에 상기 전원용 콘덴서의 축적 전하에 기초하여 제2 전원을 생성하는 전원 회로를 포함하며,

상기 입력 전압의 차단시에 상기 제2 전원에 의해 동작하여 상기 메인 스위칭용 트랜지스터를 오프로 하는 동시에 상기 동기 정류용 트랜지스터를 온으로 하는 것을 특징으로 하는 부기 1 기재의 DC-DC 컨버터.

(부기 3)

상기 제어 회로는,

상기 출력 전압의 분압 전압과 기준 전압을 비교하는 오차 증폭기와,

상기 오차 증폭기의 출력 신호와 삼각파 발진기의 출력 신호를 전압 비교하고, 상기 비교 결과에 따라서 상보적인 제1 및 제2 출력 신호를 출력하는 PWM 비교기와,

상기 제1 출력 신호에 기초하여 생성한 제1 제어 신호를 상기 메인 스위칭용 트랜지스터에 공급하는 제1 구동 회로와,

상기 제2 출력 신호에 기초하여 생성한 제2 제어 신호를 상기 동기 정류용 트랜지스터에 공급하는 제2 구동 회로를 포함하고,

상기 오차 증폭기와 상기 PWM 비교기와 상기 삼각파 발진기에는 상기 입력 전압이 제1 전원으로 공급되며,

상기 제2 구동 회로에는 제2 전원이 공급되는 것을 특징으로 하는 부기 1 또는 부기 2 기재의 DC-DC 컨버터.

(부기 4)

상기 전원 회로는,

상기 입력 전압을 검출하여 검출 결과에 따라 제어 신호를 출력하는 입력 전압 검출부와, 상기 입력 전압을 상기 전원용 콘덴서에 공급하는 경로에 설치된 스위치 소자를 가지며, 상기 제어 신호에 기초하여, 상기 입력 전압이 동작 가능 전압보다 높을 때에는 상기 스위치 소자를 온으로 하고, 상기 입력 전압이 동작 가능 전압보다 낮을 때에 상기 스위치 소자를 오프로 하는 전원부를 포함하는 것을 특징으로 하는 부기 2 기재의 DC-DC 컨버터.

(부기5)

직렬 접속된 메인 스위칭용 트랜지스터 및 동기 정류용 트랜지스터와, 양 트랜지스터 사이에 접속된 초크 코일과, 상기 초크 코일을 통해 출력되는 출력 전압을 평활화하는 평활용 콘덴서를 포함하고, 상기 메인 스위칭용 트랜지스터와 상기 동기 정류용 트랜지스터를 상보적으로 온/오프로 제어하여 상기 메인 스위칭용 트랜지스터에 공급되는 입력 전압을 전압 변환한 출력 전압을 생성하는 DC-DC 컨버터의 제어 회로에 있어서,

상기 입력 전압의 저하시에 상기 메인 스위칭용 트랜지스터를 오프로 하는 동시에, 상기 동기 정류용 트랜지스터를 온으로 하는 것을 특징으로 하는 DC-DC 컨버터의 제어 회로.

(부기 6)

상기 입력 전압에 기초하여 전원용 콘덴서를 충전하고, 상기 입력 전압의 저하시에 상기 전원용 콘덴서의 축적 전하에 기초하여 제2 전원을 생성하는 전원 회로를 포함하며,

상기 입력 전압의 차단시에 상기 제2 전원에 의해 동작하여 상기 메인 스위칭용 트랜지스터를 오프로 하는 동시에 상기 동기 정류용 트랜지스터를 온으로 하는 것을 특징으로 하는 부기 5 기재의 DC-DC 컨버터의 제어 회로.

(부기 7)

상기 출력 전압의 분압 전압과 기준 전압을 비교하는 오차 증폭기와,

상기 오차 증폭기의 출력 신호와 삼각파 발진기의 출력 신호를 전압 비교하고, 상기 비교 결과에 따라서 상보적인 제1 및 제2 출력 신호를 출력하는 PWM 비교기와,

상기 제1 출력 신호에 기초하여 생성한 제1 제어 신호를 상기 메인 스위칭용 트랜지스터에 공급하는 제1 구동 회로와,

상기 제2 출력 신호에 기초하여 생성한 제2 제어 신호를 상기 동기 정류용 트랜지스터에 공급하는 제2 구동 회로를 포함하고,

상기 오차 증폭기와 상기 PWM 비교기와 상기 삼각파 발진기에는 상기 입력 전압이 제1 전원으로 공급되며,

상기 제2 구동 회로에는 제2 전원이 공급되는 것을 특징으로 하는 부기 5 또는 부기 6 기재의 DC-DC 컨버터의 제어 회로.

(부기 8)

상기 전원 회로는,

상기 입력 전압을 검출하여 검출 결과에 따라 제어 신호를 출력하는 입력 전압 검출부와, 상기 입력 전압을 상기 전원용 콘덴서에 공급하는 경로에 설치된 스위치 소자를 가지며, 상기 제어 신호에 기초하여, 상기 입력 전압이 동작 가능 전압보다 높을 때에는 상기 스위치 소자를 온으로 하고, 상기 입력 전압이 동작 가능 전압보다 낮을 때에는 상기 스위치 소자를 오프로 하는 전원부를 포함하는 것을 특징으로 하는 부기 6 기재의 DC-DC 컨버터의 제어 회로.

(부기 9)

직렬 접속된 메인 스위칭용 트랜지스터 및 동기 정류용 트랜지스터와, 양 트랜지스터 사이에 접속된 초크 코일과, 상기 초크 코일을 통해 출력되는 출력 전압을 평활화하는 평활용 콘덴서를 포함하고, 상기 메인 스위칭용 트랜지스터와 상기 동기 정류용 트랜지스터를 상보적으로 온/오프로 제어하여 상기 메인 스위칭용 트랜지스터에 공급되는 입력 전압을 전압 변환한 출력 전압을 생성하는 DC-DC 컨버터의 제어 방법에 있어서,

상기 입력 전압의 저하시에 상기 메인 스위칭용 트랜지스터를 오프로 하는 동시에, 상기 동기 정류용 트랜지스터를 온으로 하는 것을 특징으로 하는 DC-DC 컨버터의 제어 방법.

(부기 10)

상기 입력 전압에 기초하여 전원용 콘덴서를 충전하고, 상기 입력 전압의 저하시에 상기 전원용 콘덴서의 축적 전하에 기초하여 제2 전원을 생성하는 전원 회로를 포함하며,

상기 입력 전압의 차단시에 상기 제2 전원에 의해 동작하여 상기 메인 스위칭용 트랜지스터를 오프로 하는 동시에, 상기 동기 정류용 트랜지스터를 온으로 하는 것을 특징으로 하는 부기 9 기재의 DC-DC 컨버터의 제어 방법.

(부기 11)

상기 출력 전압의 분압 전압과 기준 전압을 비교하는 오차 증폭기와,

상기 오차 증폭기의 출력 신호와 삼각파 발진기의 출력 신호를 전압 비교하고, 상기 비교 결과에 따라서 상보적인 제1 및 제2 출력 신호를 출력하는 PWM 비교기와,

상기 제1 출력 신호에 기초하여 생성한 제1 제어 신호를 상기 메인 스위칭용 트랜지스터에 공급하는 제1 구동 회로와,

상기 제2 출력 신호에 기초하여 생성한 제2 제어 신호를 상기 동기 정류용 트랜지스터에 공급하는 제2 구동 회로를 포함하고,

상기 오차 증폭기와 상기 PWM 비교기와 상기 삼각파 발진기에는 상기 입력 전압이 제1 전원으로서 공급되며,

상기 제2 구동 회로에는 제2 전원이 공급되는 것을 특징으로 하는 부기 9 또는 부기 10 기재의 DC-DC 컨버터의 제어 방법.

(부기 12)

상기 전원 회로는,

상기 입력 전압을 검출하여 검출 결과에 따라 제어 신호를 출력하는 입력 전압 검출부와, 상기 입력 전압을 상기 전원용 콘덴서에 공급하는 경로에 설치된 스위치 소자를 가지며, 상기 제어 신호에 기초하여, 상기 입력 전압이 동작 가능 전압보다 높을 때에는 상기 스위치 소자를 온으로 하고, 상기 입력 전압이 동작 가능 전압보다 낮을 때에는 상기 스위치 소자를 오프로 하는 전원부를 포함하는 것을 특징으로 하는 부기 10 기재의 DC-DC 컨버터의 제어 방법.

(부기 13)

상기 부기 1 내지 4 중 어느 하나에 기재한 DC-DC 컨버터를 포함하는 반도체 소자.

(부기 14)

상기 부기 1 내지 4 중 어느 하나에 기재한 DC-DC 컨버터를 포함하는 모듈.

(부기 15)

상기 부기 1 내지 4 중 어느 하나에 기재한 DC-DC 컨버터를 포함하는 전원 장치.

(부기 16)

상기 부기 1 내지 4 중 어느 하나에 기재한 DC-DC 컨버터를 포함하는 전자 기기 장치.

발명의 효과

이상 기술한 바와 같이, 본 발명에 의하면 갑작스러운 전원 차단에 있어서의 문제점을 방지할 수 있는 DC-DC 컨버터, DC-DC 컨버터의 제어 회로, 및 DC-DC 컨버터의 제어 방법을 제공할 수 있다.

도면의 간단한 설명

도 1은 제1 실시예의 DC-DC 컨버터의 블록 회로도.

도 2는 전원 회로의 회로도.

도 3은 제1 실시예의 드라이브 회로의 회로도.

도 4는 제2 실시예의 DC-DC 컨버터의 블록 회로도.

도 5는 제3 실시예의 DC-DC 컨버터의 블록 회로도.

도 6은 제3 실시예의 드라이브 회로의 회로도.

도 7은 제4 실시예의 DC-DC 컨버터의 블록 회로도.

도 8은 종래의 DC-DC 컨버터의 블록 회로도.

도 9는 종래의 DC-DC 컨버터의 블록 회로도.

<도면의 주요부분에 대한 부호의 설명>

21, 41, 51, 61: 제어 회로

32: 오차 증폭기

33: PWM 비교기

34: 삼각파 발진기

35, 52: 제1 구동 회로

36: 제2 구동 회로

C1: 평활용 콘덴서

C3: 전원용 콘덴서

L1: 초크 코일

T1, T21: 메인 스위칭용 트랜지스터

T2, T22: 동기 정류용 트랜지스터

QH, QL: 출력 신호

DH, DL: 제어 신호

Vcc: 제1 전원

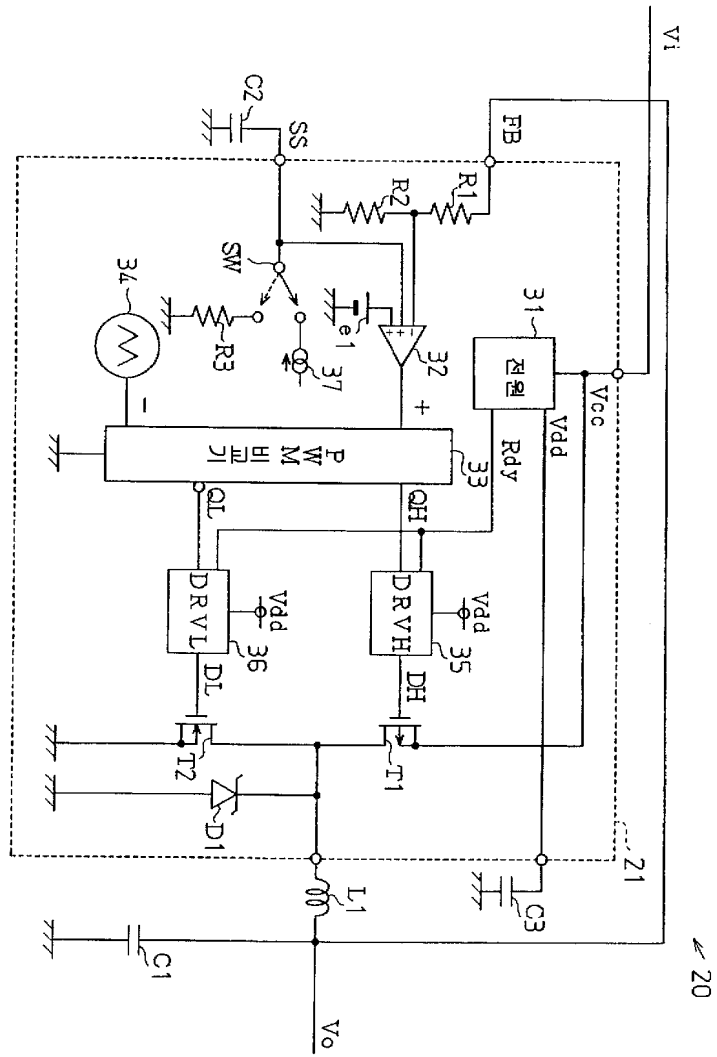
Vdd: 제2 전원

Vi: 입력 전압

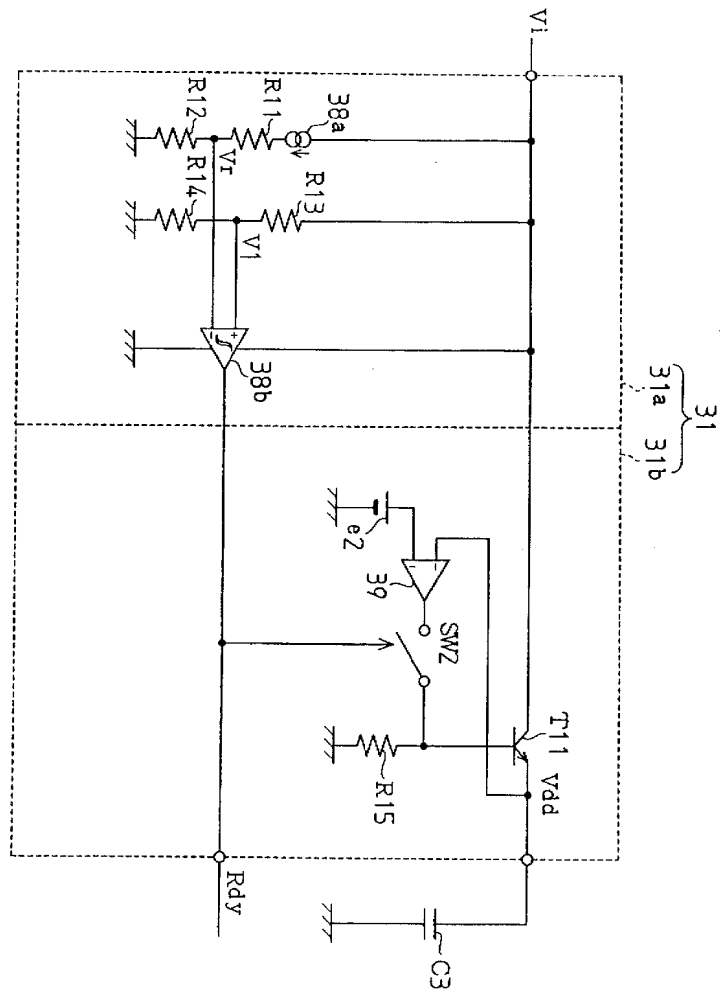
Vo: 출력 전압

도면

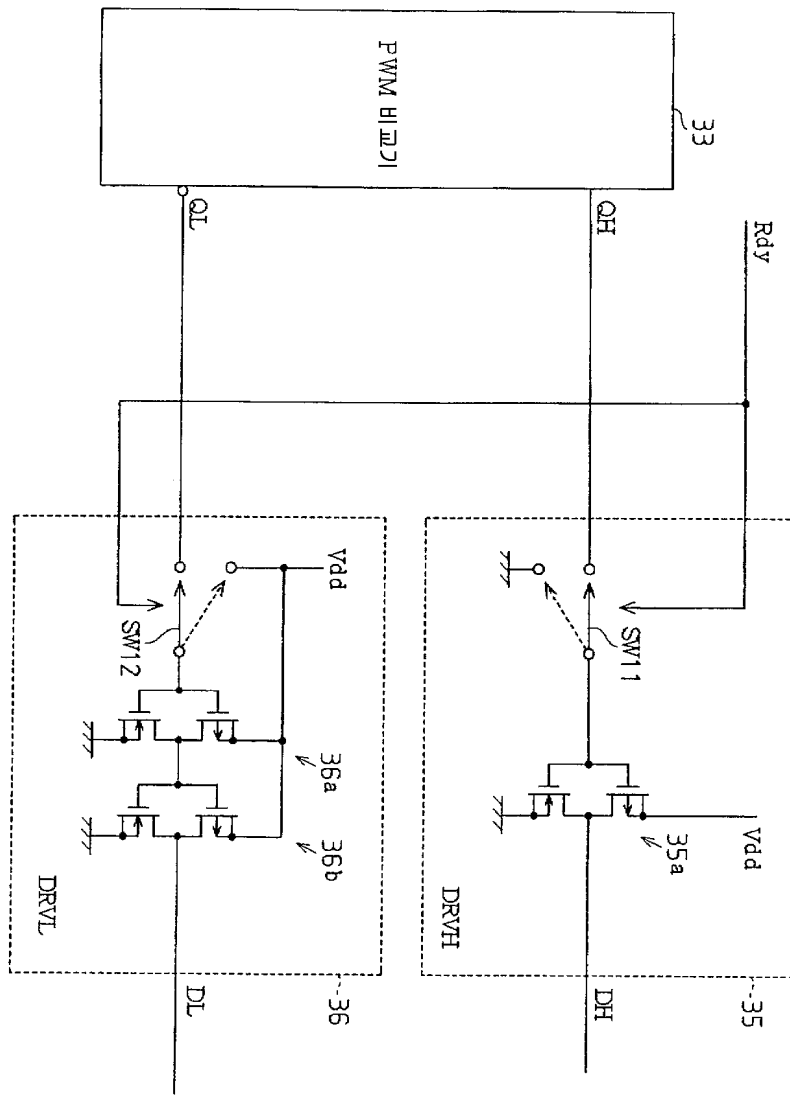
도면1



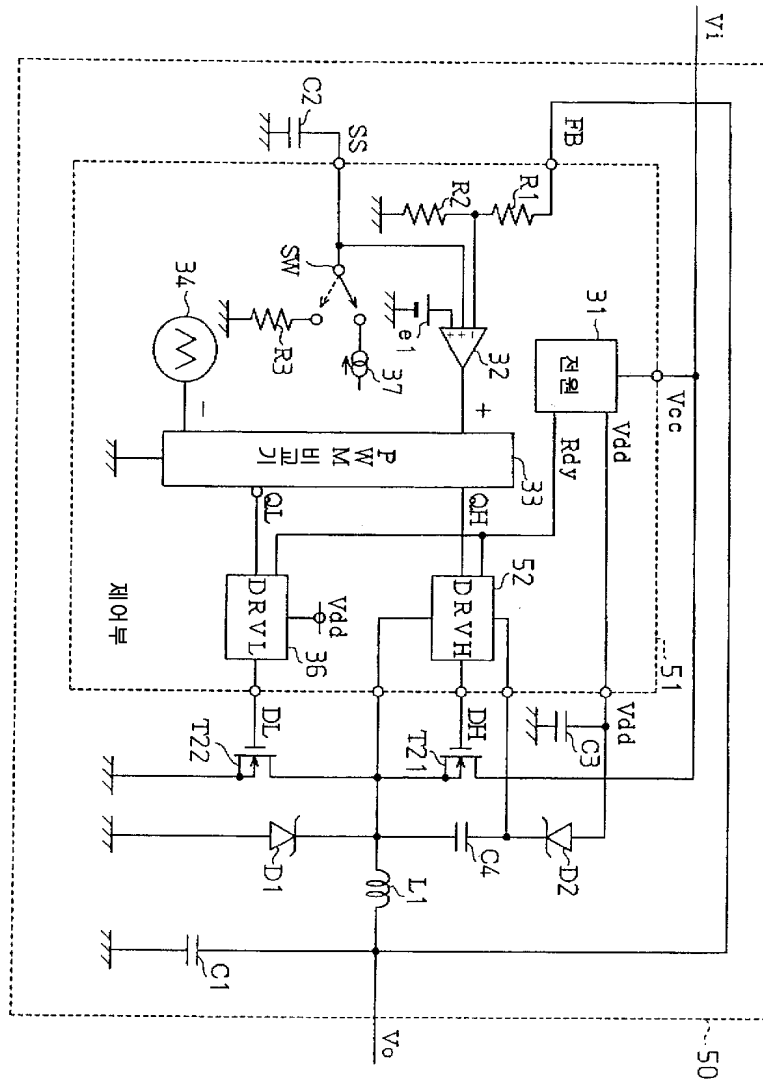
도면2



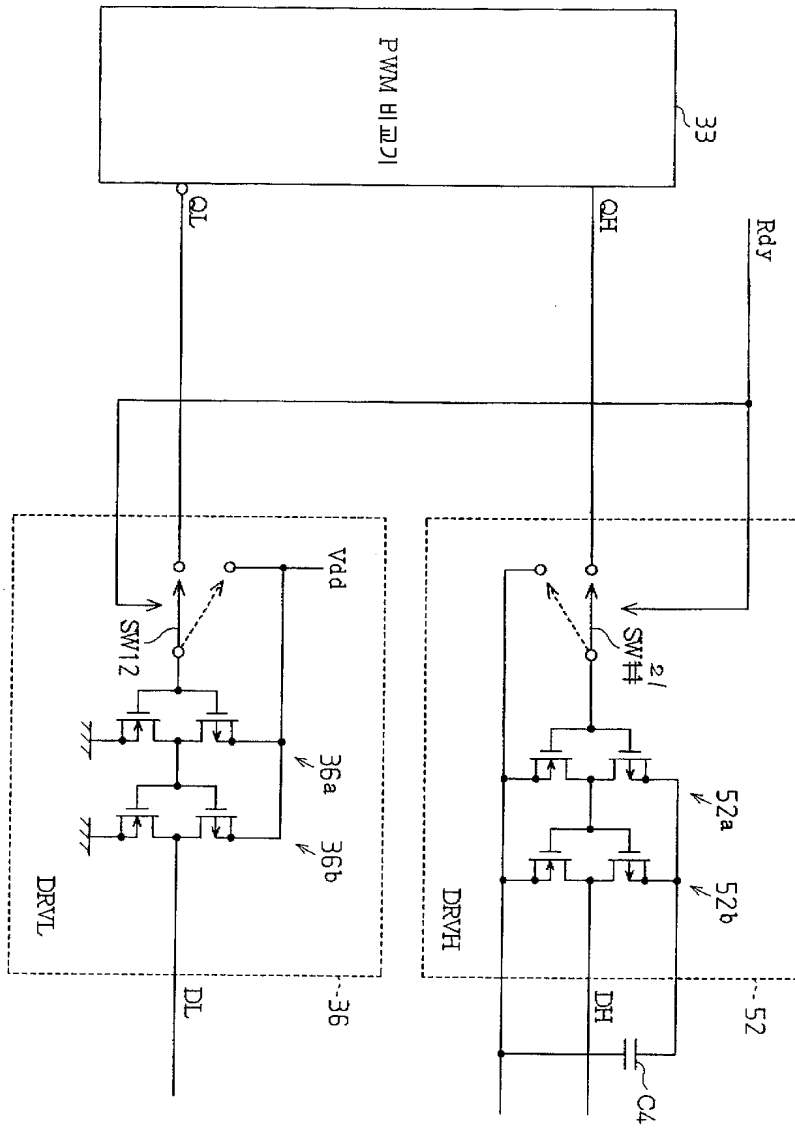
도면3



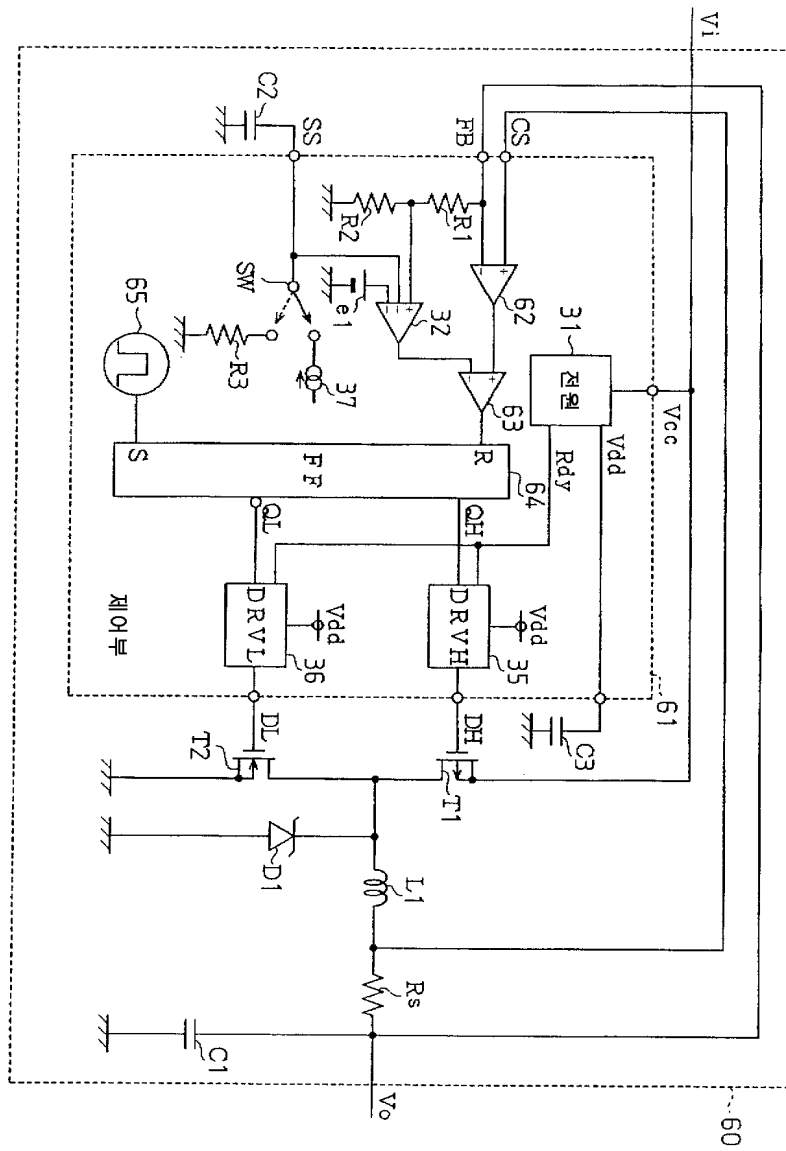
도면5



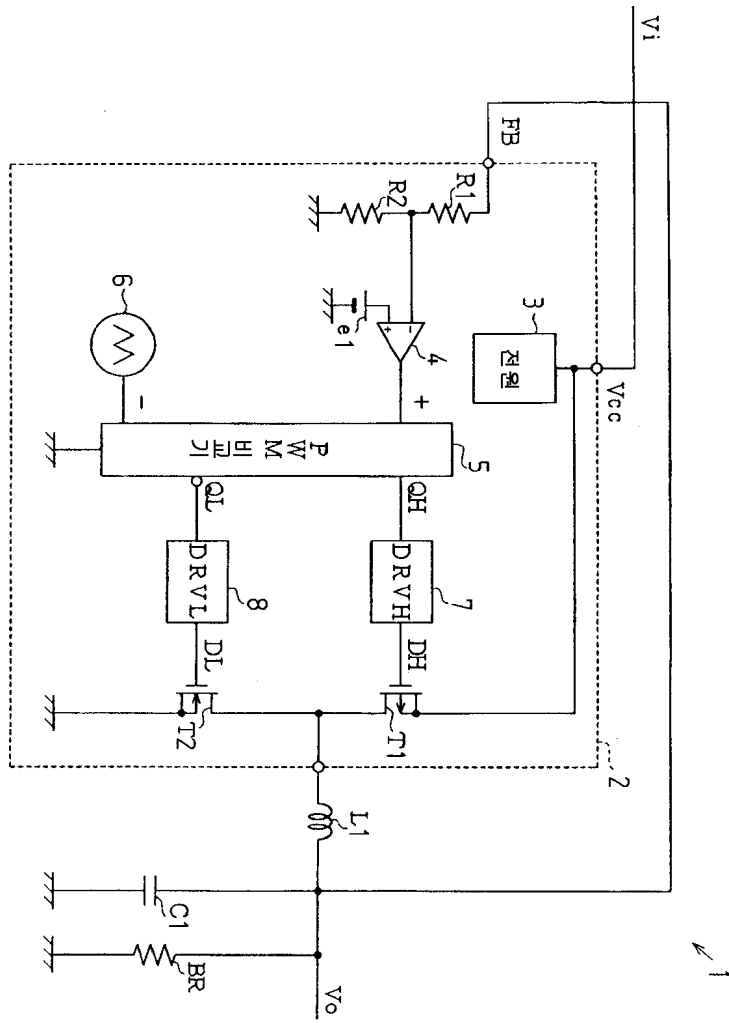
도면6



도면7



도면8



도면9

