



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0016103
(43) 공개일자 2024년02월06일

(51) 국제특허분류(Int. Cl.)

H10N 70/00 (2024.01)

(52) CPC특허분류

H10N 70/24 (2023.02)

H10N 70/011 (2023.02)

(21) 출원번호 10-2022-0094184

(22) 출원일자 2022년07월28일

심사청구일자 2022년07월28일

(71) 출원인

고려대학교 산학협력단

서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)

(72) 발명자

유현용

서울특별시 서초구 신반포로 270(반포동, 반포자이)

김민수

서울특별시 강서구 공항대로71길 31(염창동, 극동상록수아파트)

(74) 대리인

특허법인주연케이알피

전체 청구항 수 : 총 14 항

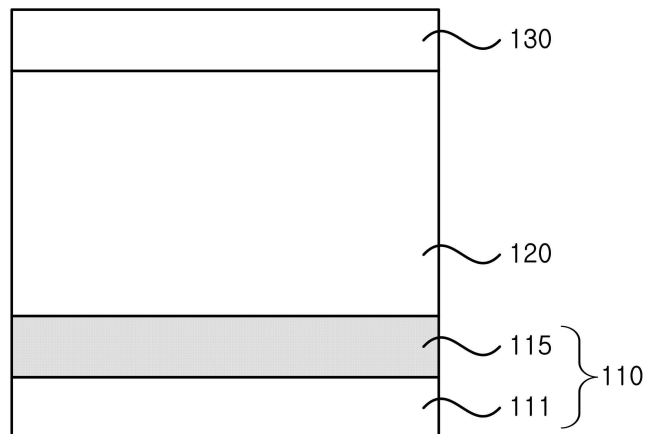
(54) 발명의 명칭 전기화학적 금속화 스위치 및 이의 제조 방법

(57) 요약

본 발명의 전기화학적 금속화 스위치는 제1 전극; 상기 제1 전극 상에 배치되는 유전층; 및 상기 유전층 상에 배치되는 제2 전극을 포함하고, 상기 제1 전극은 제1 도전층; 및 상기 제1 도전층과 상기 유전층 사이에 마련되는 제2 도전층을 포함하며, 상기 제2 도전층은 화학적으로 불활성인 2차원 준금속을 포함할 수 있다.

대표도 - 도1

100



(52) CPC특허분류

H10N 70/826 (2023.02)

H10N 70/841 (2023.02)

H10N 70/883 (2023.02)

이 발명을 지원한 국가연구개발사업

과제고유번호 1711157071

과제번호 2020R1A2C2004029

부처명 과학기술정보통신부

과제관리(전문)기관명 한국연구재단

연구사업명 개인기초연구(과기정통부)

연구과제명 차세대 반도체 소자를 위한 steep switching 특성 기반의 Hybrid Conductance Transition Steep Switching (HYCOS) FET 소자 개발

기 여 율 1/1

과제수행기관명 고려대학교

연구기간 2022.03.01 ~ 2023.02.28

명세서

청구범위

청구항 1

제1 전극;

상기 제1 전극 상에 배치되는 유전층; 및

상기 유전층 상에 배치되는 제2 전극을 포함하고,

상기 제1 전극은

제1 도전층; 및

상기 제1 도전층과 상기 유전층 사이에 마련되는 제2 도전층을 포함하며,

상기 제2 도전층은 화학적으로 불활성인 2차원 준금속을 포함하는 전기화학적 금속화 스위치.

청구항 2

제1 항에 있어서,

상기 제1 도전층은 텅스텐(W), 백금(Pt), 레늄(Re), 루테튬(Ru), 로듐(Rh), 팔라듐(Pd), 오스뮴(Os), 이리듐(Ir) 및 금(Au) 중 적어도 하나를 포함하며,

상기 제2 전극은 양전하를 갖는 금속 이온을 상기 유전층에 공급하는 금속 물질을 포함하는 전기화학적 금속화 스위치.

청구항 3

제2 항에 있어서,

상기 제2 도전층은 상기 제1 도전층보다 낮은 일함수를 가지며 층상 구조로 형성된 전기화학적 금속화 스위치.

청구항 4

제3 항에 있어서,

상기 제2 도전층은 전이 금속 다이칼코겐을 포함하는 전기화학적 금속화 스위치.

청구항 5

제4 항에 있어서,

상기 제2 도전층은 상기 제1 도전층에 포함되는 물질의 다이칼코겐 화합물을 포함하는 전기화학적 금속화 스위치.

청구항 6

제5 항에 있어서,

상기 제2 도전층은 백금 디셀레나이드(PtSe_2), 백금 디텔루라이드(PtTe_2), 텅스텐 디텔루라이드(WTe_2) 및 팔라듐 디텔루라이드(PdTe_2) 중 적어도 하나를 포함하는 전기화학적 금속화 스위치.

청구항 7

제4 항에 있어서,

상기 유전층은 산화물 기반의 유전 물질을 포함하는 전기화학적 금속화 스위치.

청구항 8

제1 항 내지 제7 항 중 어느 한 항의 전기화학적 금속화 스위치를 포함하는 뉴로모픽 소자.

청구항 9

제1 도전층을 형성하는 단계;

상기 제1 도전층 상에 열 보조 변환 화학 기상 증착 방법 방법을 이용하여 제2 도전층을 형성하여 제1 전극을 형성하는 단계;

상기 제2 도전층 상에 산화물 기반의 유전 물질을 포함하는 유전층을 형성하는 단계; 및

상기 유전층 상에 제2 전극을 형성하는 단계를 포함하고,

상기 제2 도전층은 화학적으로 불활성인 2차원 준금속을 포함하는 전기화학적 금속화 스위치의 제조 방법.

청구항 10

제9 항에 있어서,

상기 제1 도전층은 텅스텐(W), 백금(Pt), 레늄(Re), 루테튬(Ru), 로듐(Rh), 팔라듐(Pd), 오스뮴(Os), 이리듐(Ir) 및 금(Au) 중 적어도 하나를 포함하며,

상기 제2 전극은 양전하를 갖는 금속 이온을 상기 유전층에 공급하는 금속 물질을 포함하는 전기화학적 금속화 스위치의 제조 방법.

청구항 11

제10 항에 있어서,

상기 제2 도전층은 상기 제1 도전층보다 낮은 일함수를 가지며 층상 구조로 형성된 전기화학적 금속화 스위치의 제조 방법.

청구항 12

제11 항에 있어서,

상기 제2 도전층은 전이 금속 다이칼코겐을 포함하는 전기화학적 금속화 스위치의 제조 방법.

청구항 13

제12 항에 있어서,

상기 제2 도전층은 상기 제1 도전층에 포함되는 물질의 다이칼코겐 화합물을 포함하는 전기화학적 금속화 스위치의 제조 방법.

청구항 14

제9 항에 있어서,

상기 제2 도전층은 상기 열 보조 변환 화학 기상 증착 방법을 이용하여 형성된 후, PDMS 스탬프를 이용하여 상기 제1 도전층 상에 배치되는 전기화학적 금속화 스위치의 제조 방법.

발명의 설명**기술 분야**

[0001] 본 발명은 전기화학적 금속화 스위치 및 이의 제조 방법에 관한 것이다.

배경 기술

- [0002] 전기화학적 금속화 스위치는 빠른 동작 속도, 큰 온/오프(On/Off) 비율, 휘발성 스위칭 특성과 활성 전극/유전층/불활성 전극의 단순한 적층 구조를 가질 수 있다. 따라서, 전기화학적 금속화 스위치는 메모리 소자의 셀렉터, 인공 뉴런 혹은 논리 회로 등에 사용되며 많은 연구가 진행되고 있다.
- [0003] 전기화학적 금속화 스위치의 활성 전극에 양 전압이 가해지면 활성 전극 금속이 활성 금속 양이온으로 산화되어 전기장에 의해 유전층 내부로 양이온들이 이동하고, 불활성 전극에서 일어나는 산화, 환원 반응으로부터 전자를 제공받아 활성 금속 원자로 환원되어 금속 필라멘트가 형성될 수 있다.
- [0004] 유전층 내부에 형성된 금속 필라멘트가 지속적인 산화, 환원 반응으로 인해 활성 전극으로부터 성장하여 불활성 전극에 닿게 되면 전류가 급격히 흐르기 시작하고, 저 저항 상태가 될 수 있다.
- [0005] 활성 전극에 가해지던 양 전압이 약해지면, 필라멘트의 표면 에너지를 줄이고자 하는 특성 때문에 필라멘트는 별도의 리셋 과정 없이 스스로 붕괴되고, 고 저항 상태로 바뀔 수 있다.
- [0006] 이때, 유전층 내부에 매우 많은 활성 금속 원자들로 구성된 필라멘트가 형성되면, 다수의 필라멘트가 형성되어 동작 특성이 불안정해지고, 스스로 붕괴되지 않아 내구성이 약해질 수 있다.
- [0007] 따라서, 전기화학적 금속화 스위치의 신뢰성을 높이기 위해서는 유전층 내부에 적은 금속 원자들로 구성된 얇고 약한 금속 필라멘트가 형성되어 필라멘트의 형성과 붕괴가 정밀하게 조절되어야 한다.

발명의 내용

해결하려는 과제

- [0008] 본 발명은 상기와 같은 종래 기술의 문제점을 해결하고자 창출된 것으로서, 본 발명의 일 목적은 불활성의 귀금속 도전층과 유전층 사이에 마련된 불활성의 2차원 준금속 도전층에 의해 신뢰성이 향상된 전기화학적 금속화 스위치 및 이의 제조 방법을 제공하기 위한 것이다.

과제의 해결 수단

- [0009] 본 발명의 일 측면에 따른 전기화학적 금속화 스위치는 제1 전극; 상기 제1 전극 상에 배치되는 유전층; 및 상기 유전층 상에 배치되는 제2 전극을 포함하고, 상기 제1 전극은 제1 도전층; 및 상기 제1 도전층과 상기 유전층 사이에 마련되는 제2 도전층을 포함하며, 상기 제2 도전층은 화학적으로 불활성인 2차원 준금속을 포함할 수 있다.
- [0010] 본 발명의 일 실시예에 있어서, 상기 제1 도전층은 텅스텐(W), 백금(Pt), 레늄(Re), 루테튬(Ru), 로듐(Rh), 팔라듐(Pd), 오스뮴(Os), 이리듐(Ir) 및 금(Au) 중 적어도 하나를 포함하며, 상기 제2 전극은 양전하를 갖는 금속 이온을 상기 유전층에 공급하는 금속 물질을 포함할 수 있다.
- [0011] 본 발명의 일 실시예에 있어서, 상기 제2 도전층은 상기 제1 전극보다 낮은 일함수를 가지며 층상 구조로 형성될 수 있다.
- [0012] 본 발명의 일 실시예에 있어서, 상기 제2 도전층은 전이 금속 다이칼코겐을 포함할 수 있다.
- [0013] 본 발명의 일 실시예에 있어서, 상기 제2 도전층은 상기 제1 전극에 포함되는 물질의 다이칼코겐 화합물을 포함할 수 있다.
- [0014] 본 발명의 일 실시예에 있어서, 상기 제2 도전층은 백금 디셀레나이드(PtSe_2), 백금 디텔루라이드(PtTe_2), 텅스텐 디텔루라이드(WTe_2) 및 팔라듐 디텔루라이드(PdTe_2) 중 적어도 하나를 포함할 수 있다.
- [0015] 본 발명의 일 실시예에 있어서, 상기 유전층은 산화물 기반의 유전 물질을 포함할 수 있다.
- [0016] 본 발명의 일 측면에 따른 뉴로모픽 소자는 상술한 전기화학적 금속화 스위치를 포함할 수 있다.
- [0017] 본 발명의 일 측면에 따른 전기화학적 금속화 스위치의 제조 방법은 제1 도전층을 형성하는 단계; 상기 제1 도전층 상에 열 보조 변환 화학 기상 증착 방법 방법 또는 PDMS 스탬프를 이용하여 제2 도전층을 형성하여 제1 전극을 형성하는 단계; 상기 제2 도전층 상에 산화물 기반의 유전 물질을 포함하는 유전층을 형성하는 단계; 및 상기 유전층 상에 제2 전극을 형성하는 단계를 포함하고, 상기 제2 도전층은 화학적으로 불활성인 2차원 준금속을 포함할 수 있다.

[0018] 본 발명의 일 실시예에 있어서, 상기 제2 도전층은 상기 열 보조 변환 화학 기상 증착 방법을 이용하여 형성된 후, PDMS 스탬프를 이용하여 상기 제1 도전층 상에 배치될 수 있다.

발명의 효과

[0019] 본 발명에 따른 전기화학적 금속화 스위치 및 이의 제조 방법은 불활성 귀금속의 도전층 전극과 유전층 사이에 마련된 불활성의 2차원 준금속 도전층에 의해 신뢰성이 향상된 전기화학적 금속화 스위치의 소자 신뢰성을 향상시킬 수 있다.

[0020] 또한, 본 발명에 따른 전기화학적 금속화 스위치는 반복 동작시 균일한 특성을 보이며, 10^6 회 이상의 펄스 반복 동작 수행이 가능할 수 있다.

[0021] 본 발명에 따른 전기화학적 금속화 스위치는 고신뢰성 차세대 논리 회로, 뉴로모픽 소자 및 메모리 셀렉터에 적용될 수 있다.

도면의 간단한 설명

[0022] 도 1은 본 발명의 일 실시예에 따른 전기화학적 금속화 스위치를 설명하기 위한 단면도이다.

도 2는 도 1에 도시된 제2 도전층에 사용되는 전이 금속 다이칼코겐을 설명하기 위한 도면이다.

도 3은 도 1에 도시된 제2 도전층의 층상 구조를 설명하기 위한 도면이다.

도 4 및 도 5는 도 1에 도시된 전기화학적 금속화 스위치의 동작을 설명하기 위한 단면도이다.

도 6은 본 발명의 일 실시예에 따른 전기화학적 금속화 스위치의 I-V 커브를 설명하기 위한 도면이다.

도 7은 본 발명의 일 실시예에 따른 전기화학적 금속화 스위치의 펄스 반복 동작을 설명하기 위한 도면이다.

도 8 및 도 9는 일반적인 전기화학적 금속화 스위치의 동작을 설명하기 위한 도면들이다.

도 10은 일반적인 전기화학적 금속화 스위치의 I-V 커브를 설명하기 위한 도면이다.

도 11 내지 도 13은 본 발명의 일 실시예에 따른 전기 화학적 금속화 스위치의 제조 방법을 설명하기 위한 공정 단면도들이다.

도 14는 열 보조 변환 화학 기상 증착 장치를 설명하기 위한 도면이다.

발명을 실시하기 위한 구체적인 내용

[0023] 본 발명의 목적, 특정한 장점들 및 신규한 특징들은 첨부된 도면들과 연관되는 이하의 상세한 설명과 바람직한 실시예로부터 더욱 명백해질 것이다. 본 명세서에서 각 도면의 구성요소들에 참조번호를 부가함에 있어서, 동일한 구성 요소들에 한해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 번호를 가지도록 하고 있음에 유의하여야 한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다.

[0024] 또한, 첨부된 도면은 본 명세서에 개시된 실시 예를 쉽게 이해할 수 있도록 하기 위한 것일 뿐, 첨부된 도면에 의해 본 명세서에 개시된 기술적 사상이 제한되지 않으며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.

[0025] 또한, 제 1, 제 2 등과 같이 서수를 포함하는 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되지는 않는다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다.

[0027] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하기로 한다.

[0028] 도 1은 본 발명의 일 실시예에 따른 전기화학적 금속화 스위치를 설명하기 위한 단면도이며, 도 2는 도 1에 도시된 제2 도전층에 사용되는 전이 금속 다이칼코겐을 설명하기 위한 도면이며, 도 3은 도 1에 도시된 제2 도전층의 층상 구조를 설명하기 위한 도면이다.

- [0029] 도 1 내지 도 3을 참조하면, 본 발명의 일 실시예에 따른 전기화학적 금속화 스위치(100)는 제1 도전층(111), 제1 도전층(111) 상에 마련되는 유전층(120), 유전층(120) 상에 마련되는 제2 전극(130)을 포함할 수 있다.
- [0030] 제1 전극(110)은 제1 도전층(111) 및 제2 도전층(115)을 포함할 수 있다.
- [0031] 제1 도전층(111)은 불활성 물질을 포함하는 전극으로, 높은 일함수를 갖는 물질을 포함할 수 있다. 즉, 제1 도전층(111)은 전압을 인가하여도 금속 이온이 유전층(120)으로 이동되지 않는 화학적으로 비활성인 도전 물질을 포함할 수 있다. 예를 들면, 제1 도전층(111)은 귀금속(noble metal) 물질 또는 이에 준하는 물질을 포함할 수 있다.
- [0032] 상술한 비활성인 도전 물질은 일반적인 금속과 달리 산화가 잘 되지 않는 금속으로, 제1 도전층(111)은 텅스텐(W), 백금(Pt), 레늄(Re), 루테튬(Ru), 로듐(Rh), 팔라듐(Pd), 오스뮴(Os), 이리듐(Ir) 및 금(Au) 중 적어도 하나를 포함할 수 있다.
- [0033] 제1 도전층(111)은 증착 공정을 통해 형성되어, 표면 거칠기(Surface Roughness)가 높을 수 있다.
- [0034] 제2 도전층(115)은 2차원 준금속을 포함하는 불활성 전극일 수 있다. 여기서, 2차원 준금속은 하기의 화학식 1로 표시되는 화합물일 수 있다.

화학식 1

- [0035] MX_2
- [0036] 여기서, M은 전이 금속 원소이며, X는 칼코겐 원소일 수 있다. 즉 2차원 준금속은 전이 금속 다이칼코겐 물질일 수 있다. 즉, 제2 도전층(115)은 전이 금속의 양이온과 칼코겐 음이온이 결합한 화합물일 수 있다. 바람직하게는 제2 도전층(115)은 제1 도전층(111)에 포함되는 귀금속 물질 또는 이에 준하는 물질의 다이칼코겐 화합물일 수 있다. 예를 들면, 제2 도전층(115)은 백금 디셀레나이드($PtSe_2$), 백금 디텔루라이드($PtTe_2$), 텅스텐 디텔루라이드(WTe_2) 및 팔라듐 디텔루라이드($PdTe_2$) 중 적어도 하나를 포함할 수 있다.
- [0037] 전이 금속 다이칼코겐 물질은 도 2 및 도 3에 도시된 바와 같이 그래핀과 유사한 층상 구조를 가질 수 있다. 즉, 제2 도전층(115)은 매우 얇은 두께로 형성될 수 있다.
- [0038] 전이 금속 다이칼코겐 물질이 층상 구조를 가짐에 따라, 제2 도전층(115)의 유전층(120) 방향의 표면은 평탄할 수 있다. 제2 도전층(115)이 2차원 준금속을 포함하여 평탄한 표면을 가지므로, 유전층(120)의 유효 두께를 일정하게 유지할 수 있다.
- [0039] 또한, 본 발명의 일 실시예에 따른 전기화학적 금속화 스위치(100)는 제1 도전층(111) 및 제2 도전층(115)이 유전층(120) 하부의 불활성 전극을 구성하므로, 불활성 전극의 특성은 제2 도전층(115)의 특성에 의해 결정될 수 있다. 여기서, 제2 도전층(115)에 포함되는 전이 금속 다이칼코겐 물질은 반도체와 금속 사이의 전기적 특성을 가지며, 금속보다 적은 전자를 가질 수 있다. 특히, 전이 금속 다이칼코겐 물질은 백금과 같이 제1 도전층(111)에 포함되는 물질보다 낮은 일함수를 가질 수 있다. 따라서, 제1 도전층(111)이 유전층(120)과 직접 접하는 경우에 비하여, 제2 도전층(115)은 유전층(120)으로 적은 수의 전자를 제공하여 약한 필라멘트 형성에 기여할 수 있다.
- [0040] 상술한 바와 같은 전극 금속 다이칼코겐 물질을 포함하는 제2 도전층(115)은 화학 기상 증착 방식(CVD) 또는 스탬핑 공정을 통하여 제1 도전층(111)의 표면에 대면적으로 형성하는 것이 가능하다. 바람직하게는, 제2 도전층(115)은 열 보조 변환 화학 기상 증착(CVD) 방법을 통하여 제1 도전층(111)의 표면에 대면적으로 형성하는 것이 가능하다.
- [0041] 또한, 제2 도전층(115)은 별도의 기판 상에 열 보조 변환 화학 기상 증착(CVD) 방법을 통하여 형성된 후, 폴리디메틸실록산(PDMS) 스탬프를 이용하는 트랜스퍼 방식으로 제1 도전층(111) 상에 형성될 수도 있다.
- [0042] 스탬핑 공정은 폴리디메틸실록산(PDMS) 스탬프를 이용하는 트랜스퍼 방식으로, 전이 금속 다이칼코겐 물질을 포함하는 제2 도전층(115)을 제1 도전층(111) 상에 형성할 수 있다.
- [0043] 유전층(120)은 제1 전극(110)과 제2 전극(130) 사이에 마련될 수 있다. 여기서, 유전층(120)은 내부에 다수의

베이컨시(vacancy)를 가질 수 있다. 제2 전극(130)에서 발생하는 금속 이온이 베이컨시로 이동하며, 이에 유전층(120) 내에 필라멘트가 형성될 수 있다.

[0044] 유전층(120)은 산화물 기반의 유전 물질을 포함할 수 있다. 예를 들면, 유전층(120)은 Al_2O_3 , MgO , Cr_2O_3 , MnO_2 , Fe_2O_3 , Co_3O_4 , NiO , CeO_2 , ZrO_2 , SiO_2 , CuO , Cu_2O , Ta_2O_5 , TiO_2 , ZnO , HfO_2 , MoO_2 , In_2O_3 , SnO_2 및 W_2O_3 중 적어도 어느 하나를 포함할 수 있다.

[0045] 한편, 본 발명의 일 실시예에서는 유전층(120)이 산화물 기반의 유전 물질을 예로서 설명하였으나, 이에 한정되는 것은 아니다. 예를 들면, 유전층(120)은 $PCMO(Pr_3-YSrMnO_3-X)$, $YBCO(YBa_2Cu_3O_{7-x})$, $SR0(SrRuO_3)$ 또는 $LA0(LaAlO_3)$ 과 같은 페로브스카이트 물질, GeS , $GeSe$, $GeTe$, SiS , $SiSe$, $SiTe$, ZnS , $ZnSe$, $ZnTe$, SbS , $SbSe$ 또는 $SbTe$ 와 같은 페로브스카이트 물질, Si , Ge , As , Sb 또는 Te 와 같은 반도체 물질 중 적어도 어느 하나를 포함할 수도 있다.

[0046] 제2 전극(130)은 유전층(120)에 양전하를 갖는 금속 이온을 공급하는 금속 물질을 포함할 수 있다. 즉, 제2 전극(130)에 전압을 인가하였을 때, 제2 전극(130)에서 양전하를 갖는 금속 이온이 발생되며, 금속 이온은 유전층(120)으로 이동할 수 있다. 예를 들면, 제2 전극(130)은 구리(Cu), 은(Ag) 및 구리 텔루라이드($CuTe$) 중 적어도 어느 하나를 포함할 수 있다.

[0048] 도 4 및 도 5는 도 1에 도시된 전기화학적 금속화 스위치의 동작을 설명하기 위한 단면도이며, 도 6은 본 발명의 일 실시예에 따른 전기화학적 금속화 스위치의 I-V 커브를 설명하기 위한 도면이며, 도 7은 본 발명의 일 실시예에 따른 전기화학적 금속화 스위치의 펄스 반복 동작을 설명하기 위한 도면이다.

[0049] 우선, 도 4 및 도 5에 도시된 전기화학적 금속화 스위치(100)는 백금(Pt)을 포함하는 제1 도전층(111)과 백금 디셀레나이드($PtSe_2$)를 포함하는 제2 도전층(115)을 포함하는 제1 전극(110), 하프늄 산화물(HfO_2)을 포함하는 유전층(120), 및 은(Ag)을 포함하는 제2 전극(130)의 적층 구조를 가질 수 있다.

[0050] 제1 도전층(111) 및 제2 전극(130) 각각은 백금(Pt) 및 은(Ag)을 물리적 기상 증착(PVD) 방법을 통하여 형성될 수 있다.

[0051] 물리적 기상 증착 방법을 통하여 형성된 제1 도전층(111)의 평균 표면 거칠기는 3.526nm일 수 있다.

[0052] 제2 도전층(115)은 백금 디셀레나이드(Pt)를 열 보조 변환 화학 기상 증착(CVD) 방법을 통하여 형성될 수 있다. 열 보조 변환 화학 기상 증착(CVD) 방법을 통하여 형성된 제2 도전층(115)의 표면 거칠기는 0.842nm일 수 있다.

[0053] 상술한 바와 같은 구조를 갖는 전기화학적 금속화 스위치(100)는 제2 전극(130)에 인가되는 전압에 따라 고저항 상태 및 저저항 상태의 저항 특성이 변화될 수 있다. 예를 들면, 제2 전극(130)에 양 전압이 인가되는 경우, 고저항 상태에서 저저항 상태로 저항 특성이 급속하게 변화될 수 있다. 또한, 제2 전극(130)에 인가된 양 전압이 작아지거나 제거되면, 저저항 상태에서 고저항 상태로 저항 특성이 급속하게 변화될 수 있다. 상술한 바와 같이, 제2 전극(130)에 인가되는 전압에 따라 고저항 상태 및 저저항 상태가 반복하여 변화되므로, 본 발명의 일 실시예에 따른 전기화학적 금속화 스위치(100)는 반복된 스위치 특성을 구현할 수 있다.

[0054] 제2 전극(130)에 전압이 인가되는 경우, 활성 전극인 제2 전극(130)의 금속이 이온화되고, 제2 전극(130)의 분극 방향 및 외부 전기장에 의해 제2 전극(130) 내로 유입되거나 제2 전극(130)의 외부로 유출되는 필라멘트가 형성될 수 있다.

[0055] 특히, 제2 전극(130)에 양 전압이 인가되는 경우에, 도 3에 도시된 바와 같이, 금속 필라멘트가 형성될 수 있다. 금속 필라멘트에 의해 금속 이온과 전자가 매우 빠른 속도로 이동할 수 있다. 상술한 이러한 금속 이온과 전자의 이동에 의해, 본 발명의 일 실시예에 따른 전기화학적 금속화 스위치(100)는 일반적인 이온 이동 기반의 메모리 특성이 구현되지 않고, 스위치 소자의 특성이 구현될 수 있다. 이러한 특성은 휘발성 메모리 장치에 이용될 수 있다.

[0056] 또한, 본 발명의 일 실시예에 따른 전기화학적 금속화 스위치(100)는 2차원 준금속을 포함하는 불활성 전극인 제2 도전층(115)을 포함할 수 있다. 여기서, 제2 도전층(115)은 제1 도전층(111)에 비하여 낮은 일함수를 가지고 전자를 제공하는 능력이 낮을 수 있다. 따라서, 본 발명의 일 실시예에 따른 전기화학적 금속화 스위치(100)의 유전층(120)에 형성되는 필라멘트는 제2 도전층(115)이 생략된 전기화학적 금속화 스위치의 유전층에 형성되는 필라멘트에 비하여 약할 수 있다. 이에 따라, 도 6에 도시된 바와 같이, 본 발명의 일 실시예에 따른 전기

화학적 금속화 스위치(100)의 임계 전압의 분포가 작아질 수 있다. 즉, 본 발명의 일 실시예에 따른 전기화학적 금속화 스위치(100)의 임계 전압은 균일할 수 있다. 따라서, 본 발명의 일 실시예에 따른 전기화학적 금속화 스위치(100)의 소자 신뢰성이 향상될 수 있다.

[0057] 또한, 제2 도전층(115)은 2차원 준금속을 포함하므로 평탄한 표면을 가지므로, 유전층(120)의 유효 두께를 일정하게 유지할 수 있다. 유전층(120)의 유효 두께가 일정하게 유지되면, 국부적으로 유전층(120)의 두께가 작아짐에 따라 세부 필라멘트가 형성되는 문제를 방지될 수 있다. 따라서, 도 7에 도시된 바와 같이, 본 발명의 일 실시예에 따른 전기화학적 금속화 스위치(100)는 반복 동작에도 매우 균일한 동작 특성을 보이며, 10^6 회 이상의 펄스 반복 동작이 가능할 수 있다.

[0059] 도 8 및 도 9는 일반적인 전기화학적 금속화 스위치의 동작을 설명하기 위한 도면들이며, 도 10은 일반적인 전기화학적 금속화 스위치의 I-V 커브를 설명하기 위한 도면이다.

[0060] 우선, 도 8 및 도 9에 도시된 일반적인 전기화학적 금속화 스위치(100')는 백금(Pt)을 포함하는 제1 도전층(111), hafnium 산화물(HfO_2)을 포함하는 유전층(120), 및 은(Ag)을 포함하는 제2 전극(130)의 적층 구조를 가질 수 있다.

[0061] 유전층(120)은 제1 도전층(111)과 제2 전극(130) 사이에 마련되며, 제2 전극(130)에서 발생하는 금속 이온에 의해 필라멘트가 유전층(120)에 형성될 수 있다.

[0062] 제1 도전층(111)은 일반적인 전기화학적 금속화 스위치(100')에서 유전층(120)의 하부에 마련되는 전극으로 작동할 수 있다. 제1 도전층(111)은 증착 공정을 통해 형성되어, 표면 거칠기(Surface Roughness)가 높을 수 있다. 따라서, 제1 도전층(111) 및 제2 전극(130) 사이에 마련되는 유전층(120)의 유효 두께가 불균일할 수 있다. 유전층(120)의 유효 두께가 불균일하면, 국부적으로 유전층(120)의 두께가 작아짐에 따라 세부 필라멘트가 형성될 수 있다.

[0063] 또한, 제1 도전층(111)에 포함되는 백금과 같은 귀금속 물질은 산화 환원 반응의 표준 포텐셜이 낮아, 유전층(120)으로 많은 수의 전자를 제공하고, 제2 전극(130)이 유전층(120) 내부로 매우 많은 금속 이온을 제공할 수 있다. 따라서, 유전층(120) 내에서 필라멘트는 두껍게 형성될 수 있다. 즉, 복수의 필라멘트가 그룹화되어 형성되며, 이에 따라 일반적인 전기화학적 금속화 스위치(100')의 동작 특성이 불안정해질 수 있다. 따라서, 도 10에 도시된 바와 같이, 일반적인 전기화학적 금속화 스위치(100')의 임계 전압의 분포가 매우 커질 수 있다. 따라서, 일반적인 전기화학적 금속화 스위치(100')의 소자 신뢰성이 낮아질 수 있다.

[0064] 또한, 그룹화된 필라멘트는 스스로 붕괴되지 않아, 일반적인 전기화학적 금속화 스위치(100')의 내구성이 약해질 수 있다.

[0066] 상술한 바와 같이, 일반적인 전기화학적 금속화 스위치(100')와는 달리, 본 발명의 일 실시예에 따른 전기화학적 금속화 스위치(100)는 제1 도전층(111)과 유전층(120) 사이에 2차원 준금속 물질을 포함하는 제2 도전층(115)을 포함함으로써, 약한 필라멘트를 형성하여 소자 신뢰성이 향상될 수 있다. 또한, 본 발명의 일 실시예에 따른 전기화학적 금속화 스위치(100)는 반복 동작시 균일한 특성을 보이며, 10^6 회 이상의 펄스 반복 동작 수행이 가능할 수 있다.

[0067] 또한, 본 발명의 일 실시예에 따른 전기화학적 금속화 스위치(100)는 균일한 임계 전압을 가지므로, 고신뢰성 차세대 논리 회로에 적용될 수 있다.

[0068] 또한, 본 발명의 일 실시예에 따른 전기화학적 금속화 스위치(100)는 필라멘트의 형성을 이용하여 저저항 상태 및 고저항 상태로 변화되며, 균일한 임계 전압을 가지므로, 뉴로모픽 소자 및 메모리 셀렉터에 적용될 수 있다. 여기서, 뉴로모픽 소자는 AI와 같은 인공지능 뉴로모픽 회로에 사용되는 소자로, 소자 내의 필라멘트 스위칭(filamentary switching)을 이용할 수 있다. 또한, 메모리 셀렉터는 메모리 어레이 내의 누설 전류를 방지하기 위한 것으로, 온/오프 전류비가 1000 이상인 소자일 수 있다.

[0070] 하기에서는 도 11 내지 도 14를 참조하여, 본 발명의 일 실시예에 따른 전기화학적 금속화 스위치(100)의 제조

방법을 설명한다.

- [0071] 도 11 내지 도 13은 본 발명의 일 실시예에 따른 전기 화학적 금속화 스위치의 제조 방법을 설명하기 위한 공정 단면도들이며, 도 14는 열 보조 변환 화학 기상 증착 장치를 설명하기 위한 도면이다.
- [0072] 우선, 도 11을 참조하면, 제1 도전층(111)을 형성한다. 여기서, 제1 도전층(111)은 불활성 전극으로, 높은 일함수를 갖는 물질을 포함할 수 있다. 즉, 제1 도전층(111)은 전압을 인가하여도 금속 이온이 유전층(120)으로 이동되지 않는 화학적으로 비활성인 도전 물질을 포함할 수 있다. 예를 들면, 제1 도전층(111)은 귀금속(noble metal) 물질 또는 이에 준하는 물질을 포함할 수 있다.
- [0073] 상술한 비활성인 도전 물질은 일반적인 금속과 달리 산화가 잘 되지 않는 금속으로, 제1 도전층(111)은 텅스텐(W), 백금(Pt), 레늄(Re), 루테튬(Ru), 로듐(Rh), 팔라듐(Pd), 오스뮴(Os), 이리듐(Ir) 및 금(Au) 중 적어도 하나를 포함할 수 있다.
- [0074] 제1 도전층(111)은 물리적 기상 증착(PVD) 방법을 통하여 형성되어, 표면 거칠기(Surface Roughness)가 높을 수 있다.
- [0075] 제1 도전층(111)을 형성한 후, 제1 도전층(111) 상에 제2 도전층(115)을 형성한다. 제1 도전층(111) 및 제2 도전층(115)은 본 발명의 일 실시예에 따른 전기화학적 금속화 스위치(100)의 제1 전극(110)으로 동작할 수 있다.
- [0076] 제2 도전층(115)은 불활성 물질인 2차원 준금속을 포함할 수 있다. 여기서, 2차원 준금속은 하기의 화학식 2로 표시되는 화합물일 수 있다.

화학식 2

- [0077] MX_2
- [0078] 여기서, M은 전이 금속 원소이며, X는 칼코젠 원소일 수 있다. 즉 2차원 준금속은 전이 금속 다이칼코젠 물질일 수 있다. 즉, 제2 도전층(115)은 전이 금속의 양이온과 칼코젠 음이온이 결합한 화합물일 수 있다. 바람직하게는 제2 도전층(115)은 제1 도전층(111)에 포함되는 귀금속 물질 또는 이에 준하는 물질의 다이칼코젠 화합물일 수 있다. 예를 들면, 제2 도전층(115)은 백금 디셀레나이드($PtSe_2$), 백금 디텔루라이드($PtTe_2$), 텅스텐 디텔루라이드(WTe_2) 및 팔라듐 디텔루라이드($PdTe_2$) 중 적어도 하나를 포함할 수 있다.
- [0079] 상술한 바와 같은 전극 금속 다이칼코젠 물질을 포함하는 제2 도전층(115)은 도 14에 도시된 열 보조 변환 화학 기상 증착 장치를 이용하는 열 보조 변환 화학 기상 증착(CVD) 방법을 통하여 제1 도전층(111) 상에 형성되므로, 대면적의 기판에 균일하게 형성될 수 있다. 따라서, 전기화학적 금속화 스위치(100)의 대량 생산에 유리할 수 있다.
- [0080] 또한, 열 보조 변환 화학 기상 증착(CVD) 방법을 통하여 형성된 제2 도전층(115)의 표면 거칠기는 제1 도전층(111)의 표면 거칠기보다 작을 수 있다.
- [0081] 한편, 본 실시예에서는 제2 도전층(115)이 열 보조 변환 화학 기상 증착(CVD) 방법을 통하여 형성됨을 예로서 설명하였으나, 이에 한정되는 것은 아니다. 예를 들면, 제2 도전층(115)은 스탬핑 공정을 통하여 형성될 수도 있다. 스탬핑 공정은 폴리디메틸실록산(PDMS) 스탬프를 이용하는 트랜스퍼 방식으로, 전이 금속 다이칼코젠 물질을 포함하는 제2 도전층(115)을 제1 도전층(111) 상에 형성할 수도 있다.
- [0082] 도 12를 참조하면, 제2 도전층(115)을 형성한 후, 제2 도전층(115) 상에 유전층(120)을 형성할 수 있다. 유전층(120)은 산화물 기반의 유전 물질을 포함할 수 있다. 예를 들면, 유전층(120)은 Al_2O_3 , MgO , Cr_2O_3 , MnO_2 , Fe_2O_3 , Co_3O_4 , NiO , CeO_2 , ZrO_2 , SiO_2 , CuO , Cu_2O , Ta_2O_5 , TiO_2 , ZnO , HfO_2 , MoO_2 , In_2O_3 , SnO_2 및 W_2O_3 중 적어도 어느 하나를 포함할 수 있다.
- [0083] 또한, 유전층(120)은 내부에 다수의 베이컨시(vacancy)를 가질 수 있다.
- [0084] 도 13을 참조하면, 유전층(120)을 형성한 후, 유전층(120) 상에 제2 전극(130)을 형성할 수 있다.
- [0085] 제2 전극(130)은 유전층(120)에 양전하를 갖는 금속 이온을 공급하는 금속 물질을 포함할 수 있다. 예를 들면,

제2 전극(130)은 구리(Cu), 은(Ag) 및 구리 텔루라이드(CuTe) 중 적어도 어느 하나를 포함할 수 있다.

[0086] 제2 전극(130)에 전압을 인가하였을 때, 제2 전극(130)에서 양전하를 갖는 금속 이온이 발생되며, 금속 이온은 유전층(120)으로 이동할 수 있다.

[0087] 또한, 유전층(120)은 내부에 다수의 베이컨시(vacancy)를 가질 수 있다. 따라서, 제2 전극(130)에서 발생하는 금속 이온이 유전층(120)의 베이컨시로 이동함에 의해 필라멘트가 유전층(120)에 형성될 수 있다.

[0089] 본 발명은 상기에서 설명된 실시예로 한정되지 않으며, 상기 실시예들 중 적어도 둘 이상을 조합한 것이나 상기 실시예들 중 적어도 어느 하나와 공지기술을 조합한 것을 새로운 실시예로 포함할 수 있음은 물론이다.

[0090] 이상 본 발명을 구체적인 실시예를 통하여 상세히 설명하였으나, 이는 본 발명을 구체적으로 설명하기 위한 것으로, 본 발명은 이에 한정되지 않으며, 본 발명의 기술적 사상 내에서 당해 분야의 통상의 지식을 가진 자에 의해 그 변형이나 개량이 가능함은 명백하다고 할 것이다.

[0091] 본 발명의 단순한 변형 내지 변경은 모두 본 발명의 영역에 속하는 것으로 본 발명의 구체적인 보호 범위는 첨부된 특허청구범위에 의하여 명확해질 것이다.

부호의 설명

[0092] 100: 전기화학적 금속화 스위치

110: 제1 전극

111: 제1 도전층

115: 제2 도전층

120: 유전층

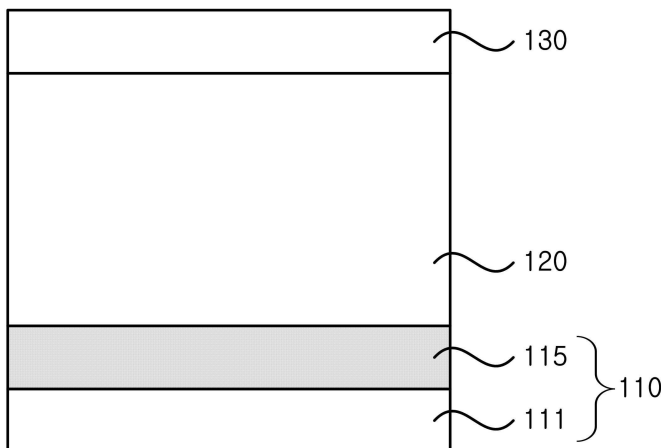
130: 제2 전극

140: 제2 도전층

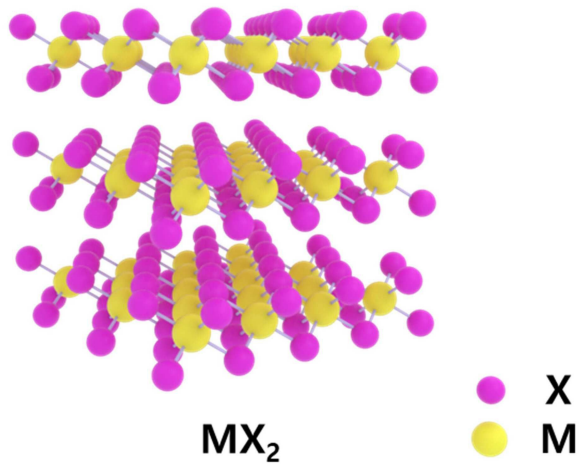
도면

도면1

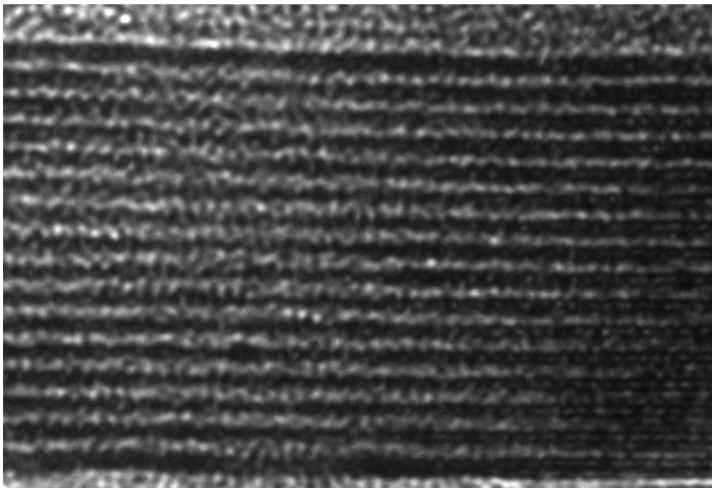
100



도면2

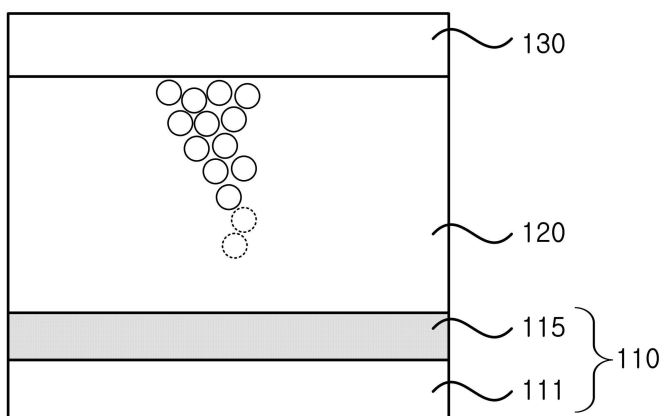


도면3

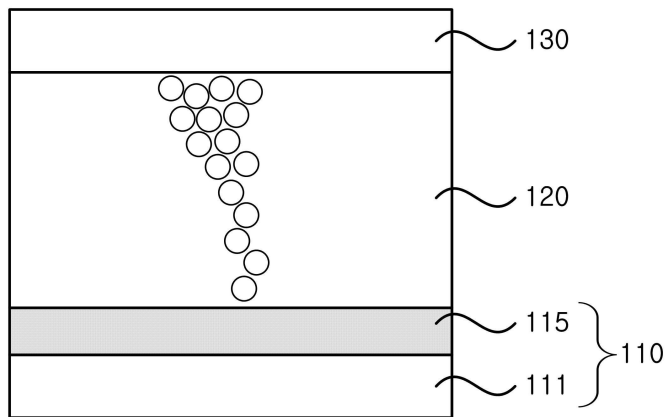


도면4

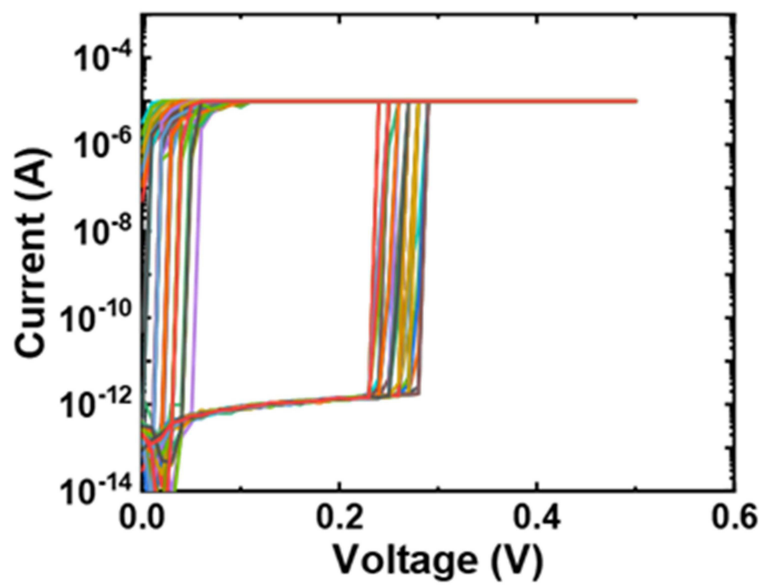
100



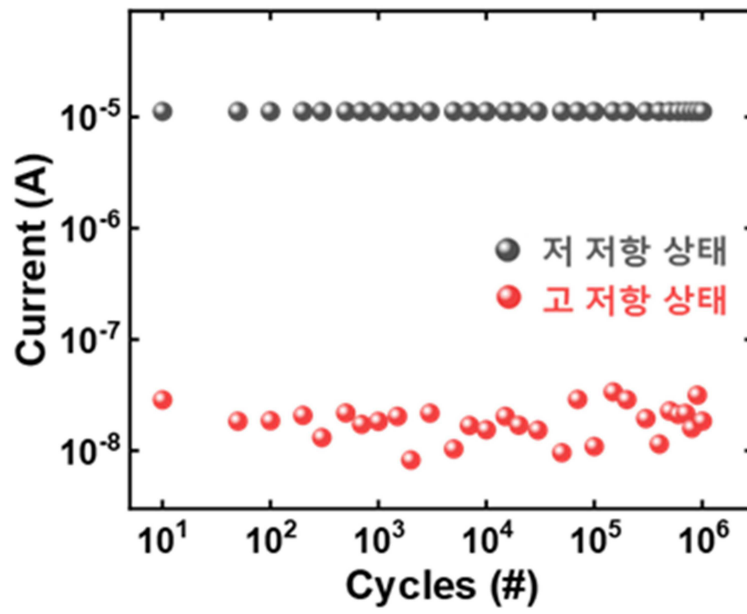
도면5



도면6

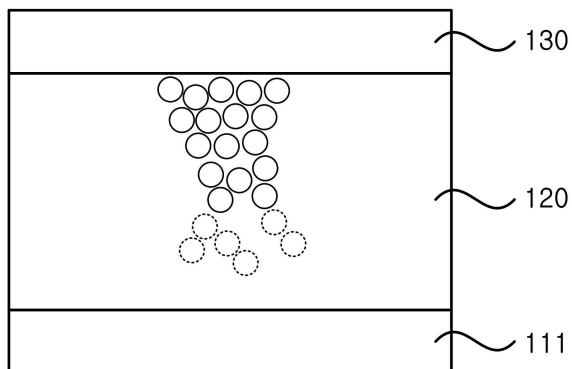


도면7



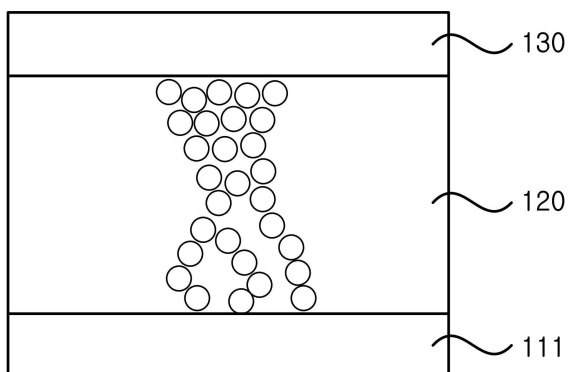
도면8

100'

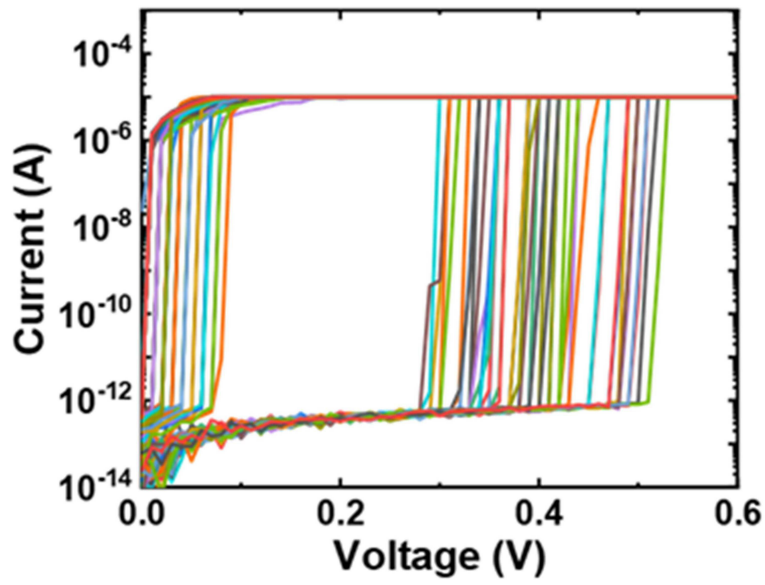


도면9

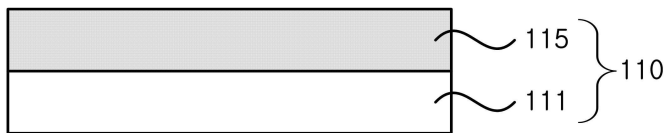
100'



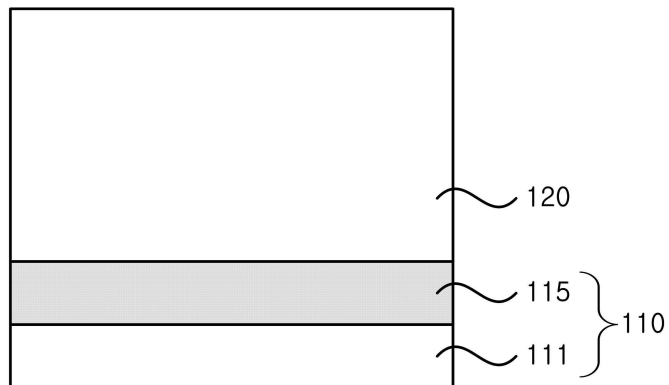
도면10



도면11

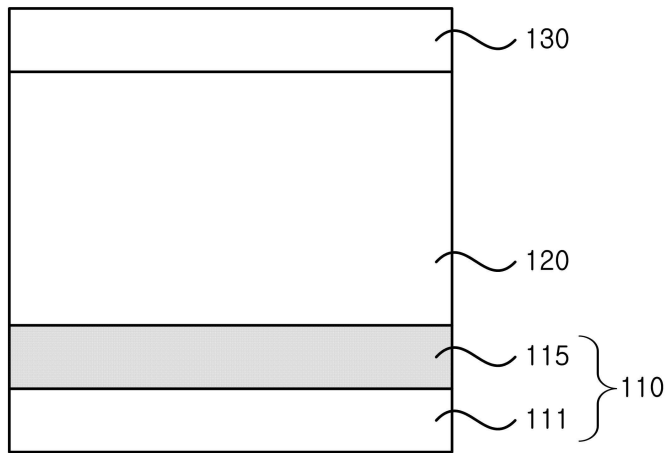


도면12



도면13

100



도면14

CVD Growth

