

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第6403231号
(P6403231)

(45) 発行日 平成30年10月10日(2018.10.10)

(24) 登録日 平成30年9月21日(2018.9.21)

(51) Int.Cl.
G05B 9/03 (2006.01)

F I
G05B 9/03

請求項の数 12 (全 16 頁)

(21) 出願番号	特願2016-522414 (P2016-522414)	(73) 特許権者	501493037
(86) (22) 出願日	平成26年6月20日 (2014.6.20)		ビルツ ゲーエムベーハー アンド コー
(65) 公表番号	特表2016-524252 (P2016-524252A)		. カーゲー
(43) 公表日	平成28年8月12日 (2016.8.12)		ドイツ連邦共和国, D-73760 オス
(86) 国際出願番号	PCT/EP2014/063036		トフィルデルン, フェーリクス-ヴァンケ
(87) 国際公開番号	W02014/206885		ルーシュトラーセ 2番地
(87) 国際公開日	平成26年12月31日 (2014.12.31)	(74) 代理人	100087701
審査請求日	平成29年3月2日 (2017.3.2)		弁理士 稲岡 耕作
(31) 優先権主張番号	102013106739.5	(74) 代理人	100101328
(32) 優先日	平成25年6月27日 (2013.6.27)		弁理士 川崎 実夫
(33) 優先権主張国	ドイツ (DE)	(74) 代理人	100149766
			弁理士 京村 順二
		(74) 代理人	100110799
			弁理士 丸山 温道

最終頁に続く

(54) 【発明の名称】 フェイルセーフな入力を有する安全開閉装置

(57) 【特許請求の範囲】

【請求項 1】

技術的設備（12）をフェイルセーフに停止する、安全開閉装置（10）であって、
第1入力（30）および少なくとも1つの第2入力（30'）を備え、
前記第1入力（30）は第1入力回路（32）によって第1入力信号（38）を受信し、
前記第2入力（30'）は第2入力回路によって第2入力信号（38'）を受信し、
前記第1入力回路（32）および前記第2入力回路は、互いに直流電氣的に分離された
第1回路部（I）および第2回路部（II）に分割されており、
前記第1回路部（I）には、第1信号入力回路（40）ならびに前記第1入力回路（32）
の光結合要素（42）が配置されるとともに、第2信号入力回路（40'）ならびに前記
第2入力回路の入力状態を閾値検出機能を用いて検出するための第2閾値要素（44'）
および第2の光結合要素（42'）が配置され、
前記第1回路部（I）には、第3の光結合要素（48）を有する第1テスト装置（46）
が備えられ、前記第1テスト装置（46）は前記第1閾値要素（44）および前記第2
閾値要素（44'）から接地端子（64）への電流経路を遮断するように構成され、これに
より前記閾値検出機能が正常に働いているかどうかをテストすることができ、
前記第2回路部（II）には、前記第1入力（30）の入力状態を後続の回路部分（35,
35'）に引き渡すための第1遷移回路（54）と、前記第2入力（30'）の入力
状態を後続の回路部分（35, 35'）に引き渡すための第2遷移回路（54'）とが配

10

20

置され、前記後続の回路部分（３５，３５'）において、さらなる信号処理が行われ、

前記第２回路部（ＩＩ）には、前記第１入力（３０）に関連して前記後続の回路部分のエラーを識別するための第２テスト装置（５２）と、前記第２入力（３０'）に関連して前記後続の回路部分のエラーを識別するための第３テスト装置（５２'）とがさらに備えられ、

前記第１、第２および第３の光結合要素（４２、４２'、４８）は前記第１回路部（Ｉ）および第２回路部（ＩＩ）を互いに接続する、安全開閉装置（１０）。

【請求項２】

前記第２テスト装置（５２）は第１スイッチング要素（６８）を備え、前記第３テスト装置（５２'）は第２スイッチング要素を備え、前記第１スイッチング要素（６８）は前記第１の光結合要素（４２）と前記第１遷移回路（５４）との間の電流経路に配置され、前記第２スイッチング要素は前記第２の光結合要素（４２'）と前記第２遷移回路（５４'）との間の電流経路に配置されている、請求項１に記載の装置。

10

【請求項３】

前記第１および第２信号入力回路（４０、４０'）は、少なくとも１つの電圧制限装置（６０、６０'）を備える、請求項１または請求項２に記載の装置。

【請求項４】

前記第１および第２信号入力回路（４０、４０'）は、前記第１および第２入力回路（３０、３０'）への電流の流れを制限する電流制限部品（６２、６２'）を備える、請求項１～請求項３のいずれか１項に記載の装置。

20

【請求項５】

前記第１および第２遷移回路（５４、５４'）は、その後の２チャンネル冗長信号処理手順のために、前記第１入力信号（３８）を２つのチャンネルに分割するよう構成され、前記第２入力信号（３８'）を２つのチャンネルに分割するよう構成される、請求項１～請求項４のいずれか１項に記載の装置。

【請求項６】

前記遷移回路（５４、５４'）は、各チャンネルに分離要素（５８、５８'）を備え、負のフィードバック効果を抑制する、請求項５に記載の装置。

【請求項７】

前記その後の信号処理手順の各２つのチャンネルは異なった態様で具体化される、請求項５または請求項６に記載の装置。

30

【請求項８】

前記第１テスト装置（４６）は、前記第２テスト装置および第３テスト装置（５２、５２'）に対して非同期に機能するよう構成される、請求項１～請求項７のいずれか１項に記載の装置。

【請求項９】

前記第１および第２遷移回路（５４、５４'）には、後続の冗長な回路（３５、３５'）が続き、前記第１テスト装置（４６）は前記入力（３０、３０'）の検出能力をテストするよう構成され、前記第２および第３テスト装置（５２、５２'）は前記冗長な回路（３５、３５'）におけるエラーを識別してエラーの蓄積を抑制するよう構成される、請求項１、請求項５～請求項７のいずれか１項に記載の装置。

40

【請求項１０】

前記第１および第２閾値要素（４４）は冗長的に設計されている、請求項１～請求項９のいずれか１項に記載の装置。

【請求項１１】

フィルタ要素を有する論理演算装置（３５）が前記第１および第２遷移回路（５４、５４'）に続いて配置され、低速の干渉信号をフィルタ処理する、請求項１～請求項４のいずれか１項に記載の装置。

【請求項１２】

安全開閉装置（１０）の第１入力（３０）および少なくとも１つの第２入力（３０'）

50

において2値状態をフェイルセーフに読み込む方法であって、

前記第1入力(30)は第1入力回路(32)によって第1入力信号(38)を受信し、前記第2入力(30')は第2入力回路によって第2入力信号(38')を受信し、

前記第1入力回路(32)および前記第2入力回路は、互いに直流電氣的に分離された第1回路部(I)および第2回路部(II)に分割されており、

前記第1回路部(I)には、第1信号入力回路(40)ならびに前記第1入力回路(32)の入力状態を閾値検出機能を用いて検出するための第1閾値要素(44)および第1の光結合要素(42)が配置されるとともに、第2信号入力回路(40')ならびに前記第2入力回路の入力状態を閾値検出機能を用いて検出するための第2閾値要素(44')および第2の光結合要素(42')が配置され、

10

前記第1回路部(I)には、第3の光結合要素(48)を有する第1テスト装置(46)が備えられ、

前記第1テスト装置(46)は前記第1閾値要素(44)および前記第2閾値要素(44')から接地端子(64)への電流経路を遮断し、これにより前記閾値検出機能が正常に働いているかどうかをテストすることができ、

前記第2回路部(II)には、前記第1入力(30)の入力状態を後続の回路部分(35, 35')に引き渡すための第1遷移回路(54)と、前記第2入力(30')の入力状態を後続の回路部分(35, 35')に引き渡すための第2遷移回路(54')とが配置され、前記後続の回路部分(35, 35')において、さらなる信号処理を行い、

前記第2回路部(II)には、前記第1入力(30)に関連して前記後続の回路部分のエラーを識別するための第2テスト装置(52)と、前記第2入力(30')に関連して前記後続の回路部分のエラーを識別するための第3テスト装置(52')とがさらに備えられ、

20

前記第1、第2および第3の光結合要素(42、42'、48)は前記第1回路部(I)および第2回路部(II)を互いに接続している、方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、技術的設備をフェイルセーフに停止するための安全開閉装置に関し、この安全開閉装置は、信号装置から入力信号を受信する第1および少なくとも1つの第2入力を備えている。

30

【0002】

本発明はさらに、安全開閉装置の入力をテストする方法に関するものである。

【背景技術】

【0003】

本発明は一般に、例えば完全に自動化されたロボットといった自動的に機能する技術的設備または機械によってもたらされる危険から人および/または物的に価値のあるものを保護するという点から、機械安全の分野に関する。

【0004】

この種の設備を安全にするために、例えば非常停止スイッチ、ポジションスイッチ、または光バリアや光アレイといった電氣的検知保護装置など、種々の信号装置を使用することができ、それにより、設備へのアクセスを監視することと設備が安全に機能していることを監視することができる。信号装置は、信号装置に基づいて技術的設備を安全な、危険でない状態、特に設備を停止させる状態、に移行することができる安全開閉装置に連結されている。したがって、信号装置によって送信される状態、特に設備を停止すべきオフ状態は、安全開閉装置によって正確に識別されることが非常に重要である。

40

【0005】

不正確な入力がある場合に技術的設備をフェイルセーフに停止できるように、信号装置は、2つの入力を介して2チャンネルで冗長的に安全開閉装置に連結されることが多い。チャンネルの1つでエラーが発生した場合であっても冗長性によって確実に設備を停止す

50

る。この処置は、危険なエラーの影響を防止するが、危険なエラーを速やかに識別しない。換言すれば、設備の安全機能は確保されるが、チャンネルの1つにおけるエラーそのものは発見されない。

【0006】

エラーの影響を防止するだけでなくエラーも識別するために、安全開閉装置の入力には自己診断機能が備えられている。それにより、安全開閉装置は個々の入力の検出能力をテストすることができる。この種の入力回路は、例えば特許文献1または特許文献2から知られている。

【0007】

特許文献1は、信号入力回路と、結合部材によってオンにすることができる評価回路とを備えた、信号装置からの入力信号を読み込むための入力回路を開示している。結合部材は基準電圧源に接続され、入力信号が超えるべきスイッチング閾値を設定する。さらに、入力回路は、基準電圧源をテストするための第1テスト回路と、結合部材をテストするために電圧を信号入力回路へ注入することができる第2テスト回路とを備えている。

【0008】

しかし、図示の入力回路は、信号入力回路とテストを開始する後続の論理演算装置との間に直流電気的分離を設けるために、テスト回路がそれぞれ、互いに直流電気的に分離された1つまたは2つの結合要素を有する点で不利である。この種の結合要素は、入力の他の部品に比して高価であり、莫大な設置空間を必要とし、故障率が高い。

【0009】

特許文献2は、信号入力回路と、結合部材によってオンにすることができる評価回路とを有する別の入力回路を開示している。入力信号の電流または入力信号の電圧のいずれかによって安全な状態を検出することができるように追加のトランジスタ回路が結合部材の前に配置されている。スイッチング閾値は電圧基準によって設定される。特許文献1と同様に、2つのテスト回路が設けられている。第1テスト回路は結合部材とトランジスタをテストし、第2テスト回路は基準電圧をテストするために使用される。第1および第2テスト回路は、信号入力回路とその後ろに接続される論理演算装置との間に直流電気的分離を設けるための結合要素を備えている。合計で少なくとも3つの結合要素がテスト装置に必要とされる。図示の入力回路の利点は、たった1つの基準電圧源が必要であり、したがって、その基準電圧源のテスト回路が1つだけ必要となることである。

【0010】

しかし、図示の回路におけるスイッチング閾値は電圧基準に依存しているだけでなく他の部品のパラメータ、特にその上流に接続されるトランジスタ回路のパラメータにも依存しているため、スイッチング閾値を設定するために使用されるすべてのパラメータが第2テスト回路によって完全にチェックされないことは不利である。

【先行技術文献】

【特許文献】

【0011】

【特許文献1】独国特許第10 2006 030 114 B4号明細書

【特許文献2】独国特許出願公開第10 2011 015 498 A1号明細書

【発明の概要】

【発明が解決しようとする課題】

【0012】

以上のような背景の下、本発明の目的は、テスト能力を向上させ、費用対効果がより大きく、設置空間が小さい、冒頭で述べた安全開閉装置の代替入力回路を提供することである。

【課題を解決するための手段】

【0013】

本発明の一態様によれば、前記目的は、第1入力および少なくとも1つの第2入力を備えた、技術的設備をフェイルセーフに停止するための安全開閉装置によって達成される。

この装置は、第1入力回路によって第1入力信号を受信し、第2入力回路によって第2入力信号を受信する。前記第1および第2入力回路は、互いに直流電氣的に分離された第1および第2回路部に分割され、前記第1入力回路の第1信号入力回路、第1閾値要素、および第1結合要素と、前記第2入力回路の第2信号入力回路、第2閾値要素、および第2結合要素とは前記第1回路部に配置されている。前記第1回路部は第3結合要素を有する第1テスト装置をさらに備え、前記第1テスト装置は前記第1および第2閾値要素から接地端子への電流経路を遮断するよう構成されている。前記第2回路部は、第2テスト装置と、前記第1入力の第1遷移回路と、第3テスト装置と、前記第2入力の第2遷移回路とを備え、前記第1、第2および第3結合要素は前記第1および第2回路部を互いに接続している。

10

【0014】

本発明の別の態様によれば、前記目的は、安全開閉装置の第1入力および少なくとも1つの第2入力から2値状態をフェイルセーフに読み込む方法によって達成される。この方法によれば、前記第1入力は第1入力回路によって第1入力信号を受信し、前記第2入力は第2入力回路によって第2入力信号を受信する。前記第1および第2入力回路は、互いに直流電氣的に分離された第1および第2回路部に分割され、前記第1入力回路の第1信号入力回路、第1閾値要素、および第1結合要素と、第2入力回路の第2信号入力回路、第2閾値要素、および第2結合要素とは前記第1回路部に配置されている。前記第1回路部は第3結合要素を有する第1テスト装置をさらに備え、前記第1テスト装置は前記第1および第2閾値要素から接地端子への電流経路を遮断するよう構成されている。前記第2回路部は、第2テスト装置と、前記第1入力の第1遷移回路と、第3テスト装置と、前記第2入力の第2遷移回路とを備え、前記第1、第2および第3結合要素は前記第1および第2回路部を互いに接続している。

20

【0015】

したがって、本発明の思想は、1つの入力回路を、互いに直流電氣的に分離され、結合要素によってできるだけ少ない規定箇所でのみ接続された2つの分離領域に分割することである。各領域は別個のテスト装置を備え、それにより、2段階テスト手順において一方では入力の検出能力をテストすることができ、他方では後続の冗長回路部におけるエラーの蓄積を検出することができる。

【0016】

第1回路部は各入力に別個の信号入力回路と別個の閾値要素とを備えている。信号入力回路によって入力信号を受信し、入力信号が閾値要素によって設定された閾値を超えた場合に第1結合要素を介して第2回路部に送信される。換言すれば、第1回路部では入力状態の検出が行われ、入力信号が閾値を超えた場合は第1状態が検出され、入力信号が閾値を下回った場合は第2状態が検出される。

30

【0017】

第1回路部は第1テスト装置をさらに備え、それにより、意図的に状態の変化を引き起こすために入力回路の閾値要素を作動させ、停止させることができる。この状態の変化を評価することで、閾値検出が正確に機能しているか否かを判断することができる。さらに、部品間の短絡を除外できるように、第1回路部は好ましくはディスクリートな個別部品から構成されているため、第1回路部の予想される個々のエラーのすべてを第1テスト装置によって検出することができる。特に、設備が安全でないまたは不明な状態にあることを示す状態であるオフ状態が確実に正確に検出される。

40

【0018】

第1テスト装置が複数の入力の検出能力を同時にテストすることができ、すべての入力に対して第3結合要素が合計で1つだけ必要であることは特に有利である。これにより、一方では必要となる設置空間量が減り、他方では必要となる結合要素の数が有利にも低減される。

【0019】

第2回路部は、入力の後ろに配置されかつさらに信号処理が行われる回路部への遷移を

50

形成する。後ろの回路部は、好ましくはマイクロコントローラを有する論理演算装置であるが、信号間の短絡が除外できないように集積部品から構成されている。この回路部での短絡に起因するエラーを防止するために、これらの部では、信号はマルチチャンネルで冗長的に処理される。マルチチャンネルを設けることでエラーに対処することができるが、それでも個々のチャンネルがエラーフリーか否かを個々のチャンネルに対して判断することができない。したがって、個々のエラーが起きた場合、安全は確保されるが、エラーそのものは識別されない。これは第2テスト装置によって有利に達成される。このために第2テスト装置は第2回路部に配置され、テスト信号に基づいて信号の流れを遮断するように構成されている。検出能力はすでに第1テスト装置によって確保されているため、第2テスト装置によって意図的に信号の流れを遮断することで、マルチチャンネル部におけるエラー、例えばICの2つの入力間の短絡、を識別することができる。

10

【0020】

好ましくは、第2テスト装置は第2回路部に配置され、よって印加される入力信号から完全に直流電氣的に分離されている。直流電氣的分離は有利にも入力で生じ得る過渡的過電圧およびコモンモード干渉パルスから第2回路部を保護する。したがって、第1テスト装置とは対照的に、第2テスト装置はテスト信号を受信するために論理演算装置に直接接続することができ、追加の結合要素を必要としない。結合要素、特にオプトカブラ、は高価であり、他の部品に比して大きな設置空間を必要とするため、これらの部品数の低減は、入力回路の物理的サイズおよび製造コストに対し有利な効果がある。

【0021】

20

概して、必要な部品数は有利にも本発明の装置および2段階テスト手順によって低減することができる。同時に、特に後ろの回路部におけるエラーの蓄積に対して、エラーはより適切に検出される。

【0022】

したがって、上述した目的は完全に達成される。

【0023】

好適な実施形態において、第2テスト装置は第1スイッチング要素を備え、第3テスト装置は第2スイッチング要素を備えている。第1スイッチング要素は第1結合要素と第1遷移回路との間の電流経路に配置され、第2スイッチング要素は第2結合要素と第2遷移回路との間の電流経路に配置されている。

30

【0024】

この実施形態において、第2および第3テスト装置は、閾値を検出する結合要素の2次側と遷移回路との間の電流経路を単一テスト信号または別個のテスト信号に基づいて遮断することができる。このように、後ろの2チャンネル信号処理ユニットをチャンネルでの個々のエラーに対して特に簡単にテストすることができる。

【0025】

別の実施形態において、第1および第2信号入力回路は、少なくとも1つの電圧制限装置、特にツェナーダイオード、を有するEMC部品を備えている。

【0026】

電圧制限装置によって、入力回路において電圧を最大値に制限することができる。有利にも、電圧制限装置に続く部品は、より低い電圧用に設計することができる。

40

【0027】

別の実施形態において、第1および/または第2信号入力回路は、第1および/または第2入力回路への電流の流れを制限する電流制限装置を備えている。

【0028】

電流制限装置は、好ましくはリニアレギュレータであるが、入力に流れ得る最大電流を規定する。入力電流を制限することで、入力での電力損失を減らすことができる。特に、複数の入力が接続されている場合、電力損失の合計は相当かつ無駄な消費電流量をもたらし得るが、これは、有利にもこの実施形態によって制限される。

【0029】

50

別の実施形態において、第1および第2遷移回路は、次の2チャンネル冗長信号処理のためにそれぞれの入力信号を2つのチャンネルに分割する。

【0030】

信号は遷移回路の後ろの回路部で好ましくは集積回路によって処理されるため、クロストークエラーがこれらの回路部で発生することが予想される。これらの回路部におけるエラーは2チャンネル信号処理によって対処することができる。

【0031】

特に好適な実施形態において、遷移回路は各チャンネルに分離要素を備え、負のフィードバック効果を抑制する。

【0032】

この実施形態では、2チャンネル信号処理の一方のチャンネル内でのエラーは他方のチャンネルに悪影響を及ぼすことがない。好ましくは、付加的に螺旋状にすることができる分離抵抗器を各チャンネルにおいて直列に配置する。

【0033】

別の特に好適な実施形態において、信号は、互いに異なって具体化される別個のチャンネルで引き続き処理される。

【0034】

この実施形態では、これらの回路部におけるフェイルセーフ面は、有利にも、冗長性に加えて個々のチャンネルのダイバーシチによってさらに増大する。

【0035】

別の実施形態において、後ろの冗長回路部は第1および第2遷移回路の後ろに配置され、第1テスト装置は入力検出能力をテストするよう構成され、第2および第3テスト装置は冗長回路部におけるエラーを識別し、それらの部におけるエラーの蓄積を制御するよう構成されている。

【0036】

この実施形態では、第1テスト装置は、第2および第3テスト装置とは独立して異なる安全原則に従って入力をテストする。第1テスト装置は入力回路における個々のエラーに対して入力検出能力をテストし、第2および第3テスト装置は、後ろの回路部におけるエラーを識別する。このエラーは、組み込みの冗長性の結果、それ自体はセーフティクリティカルではないが、エラーの蓄積が起きるとセーフティクリティカルになり得る。

【0037】

別の実施形態において、第1および第2閾値要素は、特に2つのツェナーダイオードで冗長的に設計されている。

【0038】

閾値要素の冗長設計は有利にも、閾値要素の値のドリフトを補償してもよい。

【0039】

別の実施形態において、フィルタ要素を有する論理演算装置が第1および第2遷移回路の後ろに配置され、低速の干渉信号をフィルタ処理する。

【0040】

入力の後ろに配置される論理演算装置はさらに入力信号を処理する。好ましくは論理演算装置のソフトウェアという形で実現されるフィルタによって特に低速の干渉信号が除去される。論理演算装置のフィルタは種々の干渉信号に対応するよう容易に適合させることができる。

【0041】

言うまでもなく、上述した特徴およびこれから後述する特徴は、それぞれ言及した組み合わせで使用できるだけでなく、本発明の範囲から逸脱することなく、他の組み合わせまたは単独の特徴としても使用できる。

【0042】

本発明の実施形態を図に示し、以下の明細書本文で詳細に説明する。

【図面の簡単な説明】

10

20

30

40

50

【 0 0 4 3 】

【図 1】本発明の実施形態に係る安全開閉装置が使用される自動化設備を示す簡略図である。

【図 2】安全開閉装置の入力回路を簡略化した模式図を示す。

【図 3】実施される入力回路の一実施形態を示す。

【図 4】2つの入力を備えた入力回路が実施される別の実施形態を示す。

【図 5】安全開閉装置の入力モジュールの斜視図を示す。

【発明を実施するための形態】

【 0 0 4 4 】

図 1 において、本発明の一実施形態に係る安全開閉装置が参照符号 10 で示されている。一例として、安全開閉装置 10 は、ここではロボット 14 で示される自動化設備 12 を保護するために使用される。ロボット 14 のエンジンは 2 つの電気接触器 16、18 によって周知の方法で電源 20 に接続されている。2 つの電気接触器 16、18 の動作接点は電源の電流経路において互いに直列に配置され、冗長遮断手段を提供する。電気接触器 16、18 は、接続された信号装置が安全な状態を示している場合にのみコンタクトを作動させる安全開閉装置 10 によって制御される。

10

【 0 0 4 5 】

この設備 12 の信号装置 22 として、強制開離 (positively driven) 非常停止スイッチ 22 が、第 1 ライン 24 によって安全開閉装置 10 の出力 28 と第 2 ライン 26 によって入力 30 とに接続されたブレーク接点とともに示されている。安全開閉装置 10 は、非作動状態にある強制開離非常停止スイッチ 22 によって入力 30 にも印加される静止電圧 (static potential) を出力 28 に印加する。非常停止スイッチ 22 が作動すると、ブレーク接点は物理的に開くため、出力 28 と入力 30 との間の接続は遮断される。入力 30 に静止電圧がないことが安全開閉装置 10 によって検出され、それにより電気接触器 16、18 が停止し、ロボット 14 のエンジンへの電源が遮断される。電源を切断することでロボット 14 は安全な状態に移される。

20

【 0 0 4 6 】

非常停止スイッチ 22 の代わりに、他の信号装置、例えばポジションスイッチ、防護扉スイッチ、または光バリアや光アレイといった電氣的検知保護装置を使用してもよい。同様に、安全機能は必ずしも電源を遮断することで実現しなくてもよい。場合によっては、制御された形で機械を停止させれば十分である。しかしながら、安全な状態を示す信号の欠如、換言すればオフ状態、が安全開閉装置 10 によってフェイルセーフに確実に検出されることはすべての変形例の必要条件である。したがって、安全開閉装置 10 の入力は非常に重要である。

30

【 0 0 4 7 】

図 2 および図 3 を参照して、まず、各新規な入力 30 および関連する入力回路 32 の動作モードを以下詳細に説明する。続いて、図 4 は、追加の第 2 入力 30' を有する、図 2 および図 3 の例示的实施形態を示す。

【 0 0 4 8 】

図 2 は、本発明の入力回路 32 の実施形態を示す模式図である。入力回路の機能ユニットは機能ブロックで示されている。

40

【 0 0 4 9 】

入力回路 32 は、結合要素によって互いに完全に直流電氣的に分離された第 1 回路部 (I) および第 2 回路部 (II) に分割されている。直流電氣的分離 34 が、オフ状態を検出した時に、過電圧およびそれに起因するエラーの結果、後続の部品が損傷するのを保護するのに使用される。直流電氣的分離 34 は図では破線で示されている。

【 0 0 5 0 】

入力 30 の第 1 回路部 (I) は入力回路 32 の一次側を形成する。一次側には周辺端子 36 があり、それを介して信号装置から入力信号 38 を受信する。入力信号 38 は、好ましくは、例えば 2 つの静止電圧によってもたらすことができるような 2 つの既定状態を有

50

する２値信号である。状態は一般に異なる電圧レベルによって特徴付けられ、電圧が既定閾値を下回った場合に第１状態をとり、既定閾値を超えた場合に第２状態をとる。閾値は、以下に詳細に説明するように、結合要素４２と閾値要素４４とを用いて検出される。

【００５１】

入力信号３８はまず、電氣的または電磁的な干渉効果を抑制する信号入力回路４０に供給される。信号入力回路４０は、例えば、電磁両立性の確保ならびに電圧制限および／または電流制限のための１または複数のフィルタ要素を備えることができる。干渉効果を「取り除かれ」た入力信号３８は続いて第１結合要素４２に供給される。

【００５２】

結合要素４２は２つの機能を呈する。一方では、入力信号３８が結合要素４２を介して第２回路部（ＩＩ）に送信され、他方では、後続の閾値要素４４を用いて閾値検出手順が実施される。電圧レベルが既定閾値を超える信号のみが第２回路部（ＩＩ）に送信される。閾値検出手順によって、入力信号３８はこの時点で第１または第２論理状態に割り当てられる。

10

【００５３】

閾値検出手順を実施するために、第１回路部（Ｉ）は第１結合要素４２に加えて、最も簡素な場合には電圧基準であり、例えばツェナーダイオードという形での閾値要素４４を備えている。閾値要素４４はさらに第１テスト装置４６に接続され、それにより、閾値検出手順をテストすることができる。第１テスト装置４６は好ましくは閾値要素４４と接地端子６４との間で第１回路部（Ｉ）に配置され、追加の第３結合要素４８を介して第２回路部（ＩＩ）に接続されている。第１テスト装置４６は、第３結合要素４８を介して第２回路部（ＩＩ）側からの制御信号によって動作させることができる。このために、好ましくは、第１テスト装置４６はグループ・テスト端子５０によって後続の論理演算装置３５に接続されている。

20

【００５４】

第１テスト装置４６は論理演算装置３５の制御信号に基づいて閾値要素４４を停止させるよう構成され、その結果、閾値が変化して、安全な状態を表す入力信号が存在する場合であってもオフ状態が示される。この意図的な状態変化が登録されれば、結合要素４２と閾値要素４４とは正確に機能していると判断できる。

【００５５】

30

プリント回路基板に固定して配線されるディスクリート部品を用いたスイッチング回路（Ｉ）の好ましいディスクリート構成の結果、入力間の短絡は除外できるため、危険をもたらす可能性がある予期される個々のエラーのすべてを第１テスト装置４６によって検出し、例えば設備１２を安全な状態に移すことで対処することができる。好ましくは、５００ｍｓより短い比較的短い間隔、例えば２００ｍｓの時間間隔でテストを実施する。特に好適な実施形態において、第１テスト装置４６は複数の結合要素と閾値要素とを同時にテストすることができる。

【００５６】

第２回路部（ＩＩ）は別個の第２テスト装置５２と遷移回路（transition circuit）５４とをさらに備えている。この場合、第２テスト装置５２は第１結合要素４２の二次側と遷移回路５４との間に配置されている。また、第２テスト装置５２は個別テスト端子５６によって論理演算装置３５に接続することができる。入力信号３８は、設定された閾値を超えると第１結合要素４２によって遷移回路５４に送信される。入力信号３８はさらなる信号処理のために遷移回路５４から後続の論理演算装置３５に伝えられる。

40

【００５７】

論理演算装置３５は、好ましくは集積半導体部品、特にマイクロコントローラ、ＡＳＩＣ、ＦＰＧＡ、または他の集積論理部品から成り、安全かつ確実に信号処理を確保するために２つのチャンネルで設計されている。さらに、好ましくは、２つのチャンネルは互いに異なって実施され、それにより、組み込みの冗長性に加えて、マルチチャンネル設計の結果として付加的なダイバーシチが実現される。ここでは追加のマイクロコントローラ３

50

５'で示すように、ダイバーシチと冗長性はとりわけ、異なる製造者によって製造された機能的に同一の２つのマイクロコントローラによって実現してもよい。遷移回路５４は後続の装置に関係なく入力信号を２つのチャンネル５５、５５'に分割し、各チャンネルの２つの分離要素５８、５８'を使って、確実に一方のチャンネルが他方のチャンネルに悪影響を及ぼさないようにする。分離要素５８、５８'は好ましくは直列抵抗器として実施してもよい。

【００５８】

遷移回路５４の後ろに配置される回路部の組み込みの冗長性とダイバーシチは、ここで発生するいかなる個々のエラー、換言すればチャンネルの部品の入力内または入力でのエラー、に対処するには十分である。それは、それぞれの隣接するチャンネルは依然として信号を正確に検出するからである。

10

【００５９】

この文脈における「対処する」という用語は、一方のチャンネルでエラーが発生した場合、安全面に関する限りクリティカルなプロセスは、他方のチャンネルの信号を使用して安全かつ確実に制御することができることを意味する。したがって、安全開閉装置１０はその主タスクを実行することができ、設備は、個々のエラーにもかかわらず、依然として安全に機能する。２チャンネル設計はそれ自体、１つのエラーを１つのチャンネルに割り当てることを許さない。さらに、複数の個々のエラーの蓄積は、足し合わせると、設備をもはや安全に機能させなくする可能性がある（エラー蓄積の原理）。したがって、第２テスト装置５２は２チャンネル回路部における個々のエラーを識別するよう設計されている。

20

【００６０】

第２テスト装置５２は好ましくは、第１結合要素４２の二次側と遷移回路５４との間の電流経路にスイッチング要素を備えている。個別テスト端子５６におけるテスト信号に基づいて、第２テスト装置５２は第１結合要素４２と遷移回路５４との間の信号の流れを遮断することができる。閾値検出手順の間のエラーは第１テスト装置４６を用いて除外できるため、第１結合要素４２の後ろで閾値検出手順の後に信号の流れを意図的に遮断することで、冗長信号の流れのエラーを第２テスト装置５２によって検出することができる。

【００６１】

第２テスト装置５２は第２回路部（ＩＩ）に配置されているため、入力３０に印加される入力信号３８からすでに完全に直流電流的に分離されているので、さらなる結合要素は不要である。したがって、第２テスト装置５２は、好ましくは簡単なスイッチング要素を用いて特に簡単かつ費用対効果が大きい形で実施することができる。さらに、第２テスト装置５２は本質的にエラーの蓄積を検出するためにのみ使用され、安全機能の損失に直接つながるであろうエラーを識別するために使用されないため、個々のテストのテスト間隔は、第１テスト要素４６のテスト間隔に比してずっと長く、例えば数秒に、設定することができる。

30

【００６２】

概して、図２は、オフ状態の検出に関して高いフェイルセーフ性を有する好ましい入力回路３２を示している。安全機能のテストが２段階で行われ、第２テスト装置５２は結合要素を必要としないため、特に、使用する結合要素の数を最小限に抑えることができる。

40

【００６３】

図３を参照して、図２に示す回路の好ましい実装を以下にさらに説明する。同一の参照符号は同一の部品を示す。

【００６４】

第１回路部（Ｉ）および第２回路部（ＩＩ）は、ここでは破線３４で示すように互いに直流電氣的に分離されている。直流電氣的分離線３４は第１結合要素４２および第３結合要素４８を貫いている。２つの回路（Ｉ、ＩＩ）間に別の接続は設けていない。

【００６５】

入力信号３８は周辺端子３６を介して供給され、まず信号入力回路４０で処理される。

50

信号入力回路 40 は、第 1 の群の EMC 部品 60 と、電流制限器 62 を形成する部品からなる第 2 の群とを備えている。EMC 部品 60 はこの場合、コンデンサ、抵抗器、およびダイオードを備え、入力信号 38 を平滑化しまたは規定入力電圧を制限する。電流制限装置 62 はこの場合、入力 30 への最大電流を設定するリニアレギュレータを備えている。

【0066】

信号入力回路 40 には、一次側に発光ダイオード回路 70 と二次側にコレクタ・エミッタ回路 72 とを有するオプトカブラである第 1 結合要素 42 が続く。一次側 70 と二次側 72 とは互いに直流電氣的に分離されている。入力信号 38 は第 1 結合要素 42 によって第 2 回路部 (II) に転送されるが、その入力信号 38 が第 2 回路部 (II) に転送されるために超えなければならない既定閾値は、閾値要素 44 によって設定される。したがって、結合要素 42 と閾値要素 44 とは入力信号 38 のそれぞれの状態を「検出し」、その結果として、オフ状態の検出に対して大きな責任を負っている。

10

【0067】

閾値要素 44 はここでは、オプトカブラの発光ダイオード回路 70 の出力に直接配置されたツェナーダイオードという形での簡単な電圧基準であり、これにより (発光ダイオード 70 のダイオード電圧に加えて) 規定電圧レベルが点 67 で閾値として設定される。入力信号 38 がこの電圧レベルを超えた場合のみオプトカブラの発光ダイオード 70 に電流が流れてオプトカブラのコレクタ・エミッタ経路 72 が導通する。

【0068】

さらに、閾値要素 44 は第 1 テスト装置 46 を介して接地端子 64 に接続されている。好ましくは、接地端子 64 は安全開閉装置 10 のハウジング上の接続端子 (この場合図示せず) に直流電氣的に接続され、グラウンド電位も「外部から」入手できる。好適な実施形態において、接続 64 のグラウンド電位は、入力 30 に入力信号を供給する信号装置のグラウンド電位でもある。

20

【0069】

第 1 テスト装置 46 は別のオプトカブラ 48 を備え、そのオプトカブラの一次側 74 は、第 2 回路部 (II) に配置され、グループ・テスト端子 50 に接続されて制御信号を受信する。二次側 76 のコレクタ・エミッタ経路は閾値要素 44 と接地端子 64 との間の電流経路に配置されている。

【0070】

30

信号がグループ・テスト端子 50 に供給されると、ここでは閾値要素 44 として使用されているツェナーダイオードは接続 64 で大地に接続され、対応する閾値がポイント 67 で設定される。対照的に、コレクタ・エミッタ経路 76 が遮断されて電流が第 1 結合要素 42 のオプトカブラ内の発光ダイオード 70 を流れないと、閾値要素 44 は停止する。したがって、制御信号をグループ・テスト端子 50 に印加することで、第 1 結合要素 42 と閾値要素 44 とによって検出能力をテストすることができる。

【0071】

参照符号 66 はここでは供給端子を示し、それにより別の入力の別の閾値要素 44 を第 1 テスト装置 46 に接続することができる。このように、図 4 を参照して以下に詳細に説明するように、複数の入力を 1 つの第 1 テスト装置 46 によって操作することができる。

40

【0072】

入力信号のさらなる信号処理が第 2 回路部 (II) で行われる。このためにオプトカブラ 42 の二次側 72 のコレクタは、安全開閉装置 10 の内部供給電圧に対応する電圧供給ユニット 65 に接続され、エミッタは第 2 テスト装置 52 を介して遷移回路 54 に接続されている。電流がオプトカブラ 42 の一次側 70 を流れている場合、電流は電圧供給ユニット 65 から遷移回路 54 にも流れている。入力信号はこのようにして第 1 回路部 (I) から第 2 回路部 (II) に転送される。遷移回路 54 において信号は 2 つのチャンネル 55、55' に分割され、続いて論理演算装置 35 によってさらに処理される。したがって、入力信号は、遷移回路 54 の後で、2 チャンネルで冗長的にさらに処理される。一方のチャンネル 55' が他方のチャンネル 55 に負のフィードバック効果を及ぼさないように

50

、分離要素 5 8、5 8' が各チャンネルにおいて直列で遷移回路 5 4 に配置されている。2 チャンネル処理は例えば第 2 マイクロコントローラ 3 5' によって実現できる。

【0073】

第 2 テスト装置 5 2 は結合要素 4 2 と遷移回路 5 4 との間に配置されている。第 2 テスト装置 5 2 はここでは、オプ्टカブラの二次側 7 2 と遷移回路 5 4 との間の電流経路に配置されたスイッチング要素 6 8 を備えている。スイッチング要素 6 8 は個別テスト端子 5 6 における制御信号によって操作することができるため、電流経路を要望通り開閉することができる。

【0074】

好適な実施形態において、論理演算装置 3 5 は個別テスト端子 5 6 において制御信号を生成する。遷移回路 5 4 に続く 2 チャンネル信号処理でのエラーは、第 2 テスト装置 5 2 を使用して、第 1 テスト装置 4 6 に対して非同期で入力信号の電流経路を遮断することで識別される。第 2 テスト装置 5 2 はとりわけエラーの蓄積を識別するためにのみ使用され、よって、安全機能の損失に直接つながるであろうエラーを検出するための第 2 テスト装置 5 2 によるテストは実施されないため、好ましくは、第 2 テスト装置 5 2 は第 1 テスト装置 4 6 に比して長い時間間隔で操作される。好適な実施形態において、テストサイクルは 200 ms よりずっと長く、その結果、論理演算装置 3 5、3 5' に負荷がかかりにくい。

【0075】

図 4 を参照して、第 1 テスト要素 4 6 を用いて同時にまたは共通のテストサイクルで複数の入力の検出能力をテストする方法をさらに説明する。図 4 は、この関連で、別の入力信号 3 8' を受信する別の入力 3 0' を有する図 3 に示した実施形態を示している。

【0076】

第 2 入力 3 0' は、EMC 部品 6 0' と電流制限装置 6 2' とを有する自身の専用信号入力回路 4 0' を備えている。さらに、第 2 入力 3 0' は既述したように第 2 結合要素 4 2' を介して遷移回路 5 4' に接続されている。入力信号 3 8' は遷移回路 5 4' で 2 つのチャンネルに分割され、続いて冗長的にさらに処理される。第 2 テスト装置 5 2' が第 2 結合要素 4 2' と第 2 遷移回路 5 4' との間に配置され、それを介して冗長回路部 3 5、3 5' を既述した形でテストすることができる。

【0077】

第 2 結合要素 4 2' は第 2 閾値要素 4 4' を備えている。第 1 および第 2 入力 3 0、3 0' の閾値要素 4 4、4 4' は共通の接続 6 6 によって第 1 テスト装置 4 6 に接続され、第 1 テスト装置 4 6 は第 1 閾値要素 4 4 と第 2 閾値要素 4 4' とを作動させ、停止させるよう構成されている。

【0078】

したがって、第 1 および第 2 入力 3 0、3 0' の検出能力をテストするのに 1 つのテスト装置 4 6 のみが必要となる。その結果、特に入力 3 0、3 0' で必要となる結合要素の数を減らすことができる。

【0079】

図 5 は、好適な実施形態に関連して、本発明の入力を安全開閉装置 1 0 の入力モジュール 7 8 に結合する方法を示している。

【0080】

入力モジュール 7 8 は、互いに接続することができる 3 つのモジュール部 8 0、8 2、8 4 を備えている。第 1 モジュール部 8 0 は入力信号 3 8、3 8' を受信する接続端子 8 6 を有する接続モジュール部である。第 2 モジュール部 8 2 は論理モジュールで、信号が処理される。第 3 モジュール部 8 4 はいわゆるバックプレーンモジュールで、それを介して入力モジュール 7 8 を近接する入力モジュールおよび/または安全開閉装置の他の部品に接続することができる。

【0081】

第 1 モジュール部 8 0 は、8 種類の入力信号を受信する合計 8 つの接続端子 8 6 を有す

10

20

30

40

50

る端子盤を備えている。第 1 モジュール部 80 は他の電子部品を備えていない。モジュール部 80 は外部の入力信号を受信するために使用されるだけで、好ましくは信号処理が行われる論理モジュール部 82 にプラグ接続を介して接続される。接続モジュール部と論理モジュール部とを分離することで、特に事前に構成されたケーブルハーネスを入力モジュール 78 に接続することができ、その結果、安全開閉装置 10 の信号装置 22 またはアクチュエータ 16、18 との連結を特に簡単に実現することができる。

【0082】

論理モジュール部 82 は、第 1 モジュール部 80 の接続端子で受信した入力信号を評価する既述した入力回路 32 を備えている。入力回路 32 の有利かつ特に省スペースの構成は、モジュール幅 d に対して、入力モジュール 78 の特に幅狭構造を可能にする。さらに、論理演算装置 35 は、技術的設備 12 を制御するために入力信号に基づいて 1 または複数の出力信号を生成する論理モジュール 82 に配置されている。

10

【0083】

出力信号は好ましくは別の出力モジュール（ここでは図示せず）によってそれぞれのアクチュエータ 16、18、例えば、技術的設備 12 の電源 20 における電気接触器に供給される。入力モジュールから出力モジュールへの信号の送信はここでは第 3 モジュール部 84 によって扱われる。第 3 モジュール部 84 は、直列配置される別の第 3 モジュール部とともにいわゆるバックプレーンを形成する。各第 3 モジュール部 84 はこのために、前と後ろの第 3 モジュール部のバス要素に接続されるバス要素を備え、第 3 モジュール部の間にバス構造を形成してデータバスを伝送する。個々の論理モジュール部がデータバスで互いに通信できるように、論理モジュールは第 3 モジュール部にプラグ接続され、データバスに接続されている。

20

【0084】

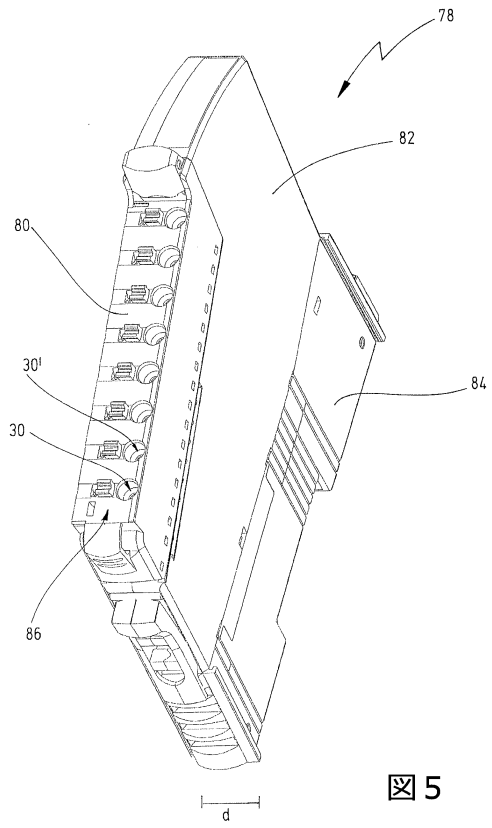
出力信号はこのようにして入力モジュールから出力モジュールに送信することができる。あるいは、出力は論理モジュールに直接配置してもよい。さらに、出力信号を特別な通信モジュールを介して他の安全開閉装置に送信してその信号をさらに処理することが可能である。これは、複数の個別設備を備えた大型の自動化設備を制御するのに特に有利である。

【0085】

特にそのような大型の自動化設備に対して、できるだけ小型のモジュールを安全開閉装置に設けるのが好都合である。本明細書に開示した入力回路の薄い実施形態はこれに有利に貢献する。

30

【図5】



フロントページの続き

- (72)発明者 ファイル, リヒャルト
ドイツ連邦共和国, 7 3 7 6 0 オストフィルデルン, フェーリクス - ヴァンケル - シュトラーセ
2 番地, ビルツ ゲーエムベーハー アンド コー. カーゲー内
- (72)発明者 ザイツィンガー, ディートマー
ドイツ連邦共和国, 7 3 7 6 0 オストフィルデルン, フェーリクス - ヴァンケル - シュトラーセ
2 番地, ビルツ ゲーエムベーハー アンド コー. カーゲー内
- (72)発明者 クルーゲ, マルコ
ドイツ連邦共和国, 7 3 7 6 0 オストフィルデルン, フェーリクス - ヴァンケル - シュトラーセ
2 番地, ビルツ ゲーエムベーハー アンド コー. カーゲー内

審査官 山村 秀政

- (56)参考文献 欧州特許出願公開第 0 2 5 0 6 4 3 6 (E P , A 2)
特開平 0 3 - 0 9 7 3 9 7 (J P , A)
特開 2 0 1 2 - 2 4 8 2 3 1 (J P , A)
特開 2 0 0 5 - 2 0 8 7 7 0 (J P , A)
独国特許出願公開第 1 0 2 0 0 6 0 3 0 1 1 4 (D E , A 1)
特開 2 0 0 8 - 0 8 3 9 6 5 (J P , A)
特開 2 0 0 6 - 0 4 0 1 9 5 (J P , A)
特表 2 0 0 3 - 5 1 8 6 8 2 (J P , A)
特開平 0 4 - 2 5 5 4 1 5 (J P , A)
実開昭 6 1 - 0 3 0 1 0 4 (J P , U)
特開 2 0 0 8 - 2 2 6 0 0 4 (J P , A)
特開 2 0 0 1 - 2 9 0 5 1 9 (J P , A)

- (58)調査した分野(Int.Cl. , D B 名)
G 0 5 B 9 / 0 3