

(19) 日本国特許庁(JP)

(12) **公開特許公報(A)**

(11) 特許出願公開番号

特開2010-141098

(P2010-141098A)

(43) 公開日 平成22年6月24日(2010.6.24)

(51) Int.Cl.

**H05K 3/46 (2006.01)**

F 1

H05K 3/46

H05K 3/46

H05K 3/46

Q

T

N

テーマコード (参考)

5 E 3 4 6

審査請求 未請求 請求項の数 13 O L (全 31 頁)

(21) 出願番号 特願2008-315513 (P2008-315513)

(22) 出願日 平成20年12月11日 (2008.12.11)

(71) 出願人 000190688

新光電気工業株式会社

長野県長野市小島田町80番地

(74) 代理人 100070150

弁理士 伊東 忠彦

(72) 発明者 高池 英次

長野県長野市小島田町80番地 新光電気  
工業株式会社内

F ターム (参考)	5E346	AA12	AA15	AA32	AA38	AA42
		AA43	AA53	BB02	CC04	CC32
		DD22	DD33	EE09	EE31	FF04
		GG15	GG17	GG25	GG28	HH11
		HH24				

(54) 【発明の名称】 電子部品内蔵基板及びその製造方法

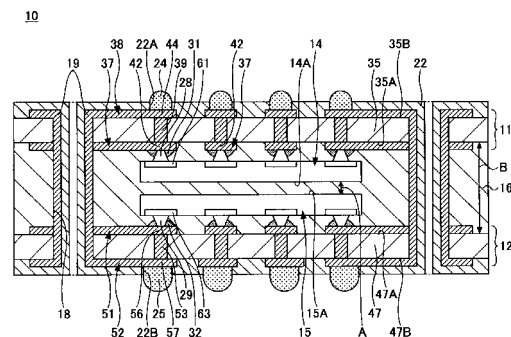
(57) 【要約】

【課題】本発明は、電子部品内蔵基板の厚さ方向のサイズを小型化することのできる電子部品内蔵基板、及び電子部品内蔵基板の厚さ方向のサイズを小型化することのできると共に、電子部品内蔵基板の製造時に反りが発生することを防止することのできる電子部品内蔵基板の製造方法を提供することを課題とする。

【解決手段】第１の配線パターン３７を有する第１の配線基板１１と、第１の配線パターン３７に表面実装された第１の電子部品１４と、第２の配線パターン５１を有し、第１の配線パターン３７が形成された側の第１の配線基板１１と第２の配線パターン５１とが対向するように配置された第２の配線基板１２と、第２の配線パターン５１に表面実装されると共に、第１の電子部品１４と対向するように配置された第２の電子部品１５と、第１の配線基板１１と第２の配線基板１２との間を封止する樹脂部材１６と、を設けた。

【選択図】 図 8

本発明の第1の実施の形態に係る電子部品内蔵基板の断面図



**【特許請求の範囲】****【請求項 1】**

第 1 の配線基板本体及び該第 1 の配線基板本体の第 1 の面に設けられた第 1 の配線パターンを有する第 1 の配線基板と、

前記第 1 の配線パターンに表面実装された第 1 の電子部品と、

第 2 の配線基板本体及び該第 2 の配線基板本体の第 1 の面に設けられた第 2 の配線パターンを有し、前記第 1 の配線基板本体の第 1 の面と前記第 2 の配線基板本体の第 1 の面とが対向するように、前記第 1 の配線基板の下方に配置された第 2 の配線基板と、

前記第 2 の配線パターンに表面実装されると共に、前記第 1 の電子部品と対向するように配置された第 2 の電子部品と、

前記第 1 の電子部品が接続された前記第 1 の配線基板と、前記第 2 の電子部品が接続された前記第 2 の配線基板との間を封止する樹脂部材と、を有することを特徴とする電子部品内蔵基板。

**【請求項 2】**

前記第 1 の電子部品と前記第 2 の電子部品との間に設けられた部分の前記樹脂部材は、樹脂であることを特徴とする請求項 1 記載の電子部品内蔵基板。

**【請求項 3】**

前記樹脂部材は、完全に硬化しており、半硬化状態とされた前記樹脂部材の母材は、前記第 1 及び第 2 の電子部品の配設領域に対応する部分に前記第 1 及び第 2 の電子部品を収容する第 1 の貫通部を有したプリプレグ樹脂であることを特徴とする請求項 1 または 2 記載の電子部品内蔵基板。

**【請求項 4】**

前記第 1 の電子部品と前記第 1 の配線基板との隙間を充填する第 1 のアンダーフィル樹脂と、前記第 2 の電子部品と前記第 2 の配線基板との隙間を充填する第 2 のアンダーフィル樹脂とを設けたことを特徴とする請求項 1 ないし 3 のうち、いずれか 1 項記載の電子部品内蔵基板。

**【請求項 5】**

前記第 2 の電子部品と対向する部分の前記第 1 の電子部品の面の面積が、前記第 1 の電子部品と対向する部分の前記第 2 の電子部品の面の面積よりも大きい場合、前記第 1 の電子部品と対向するように、複数の前記第 2 の電子部品を配置することを特徴とする請求項 1 ないし 4 のうち、いずれか 1 項記載の電子部品内蔵基板。

**【請求項 6】**

前記第 1 の電子部品と対向する部分の前記第 2 の電子部品の面の面積が、前記第 2 の電子部品と対向する部分の前記第 1 の電子部品の面の面積よりも大きい場合、前記第 2 の電子部品と対向するように、複数の前記第 1 の電子部品を配置することを特徴とする請求項 1 ないし 4 のうち、いずれか 1 項記載の電子部品内蔵基板。

**【請求項 7】**

前記第 1 の配線基板は、前記第 1 の配線基板本体の第 1 の面とは反対側に位置する前記第 1 の配線基板本体の第 2 の面に、第 1 の外部接続端子が接続される第 3 の配線パターンを有し、

前記第 2 の配線基板は、前記第 2 の配線基板本体の第 1 の面とは反対側に位置する前記第 2 の配線基板本体の第 2 の面に、第 2 の外部接続端子が接続される第 4 の配線パターンを有し、

前記樹脂部材の母材は、前記第 1 の配線パターンと前記第 2 の配線パターンとが対向する部分に前記第 1 の配線パターンの一部と前記第 2 の配線パターンの一部とを露出する第 2 の貫通部を有しており、

前記第 2 の貫通部の形成領域に対応する部分の前記第 1 の配線パターンに、前記第 2 の貫通部に収容される第 1 の導電性ボールを設け、前記第 2 の貫通部の形成領域に対応する部分の前記第 2 の配線パターンに、前記第 2 の貫通部に収容される第 2 の導電性ボールを設けると共に、前記第 1 の導電性ボールと前記第 2 の導電性ボールとを接触させたことを

10

20

30

40

50

特徴とする請求項 1 ないし 6 のうち、いずれか 1 項記載の電子部品内蔵基板。

【請求項 8】

前記第 1 の配線基板本体に、前記第 1 の配線パターンと前記第 3 の配線パターンとを電氣的に接続する配線パターンを設けると共に、

前記第 2 の配線基板本体に、前記第 2 の配線パターンと前記第 4 の配線パターンとを電氣的に接続する配線パターンを設けたことを特徴とする請求項 7 記載の電子部品内蔵基板。

【請求項 9】

前記第 1 の配線基板は、前記第 1 の配線基板本体の第 1 の面とは反対側に位置する前記第 1 の配線基板本体の第 2 の面に、第 1 の外部接続端子が接続される第 3 の配線パターンを有し、

前記第 2 の配線基板は、前記第 2 の配線基板本体の第 1 の面とは反対側に位置する前記第 2 の配線基板本体の第 2 の面に、第 2 の外部接続端子が接続される第 4 の配線パターンを有しており、

前記第 1 の配線基板本体、前記樹脂部材、及び前記第 2 の配線基板本体を貫通すると共に、前記第 1 乃至第 4 の配線パターンと接続された貫通電極を設けたことを特徴とする請求項 1 ないし 6 のうち、いずれか 1 項記載の電子部品内蔵基板。

【請求項 10】

第 1 の配線基板本体及び該第 1 の配線基板本体の第 1 の面に設けられた第 1 の配線パターンを備えた第 1 の配線基板を形成する第 1 の配線基板形成工程と、

前記第 1 の配線パターンに第 1 の電子部品を表面実装する第 1 の電子部品実装工程と、第 2 の配線基板本体及び該第 2 の配線基板本体の第 1 の面に設けられた第 2 の配線パターンを備えた第 2 の配線基板を形成する第 2 の配線基板形成工程と、

前記第 2 の配線パターンに第 2 の電子部品を表面実装する第 2 の電子部品実装工程と、板状とされ、前記第 1 及び第 2 の電子部品が収容される第 1 の貫通部を有すると共に、半硬化状態とされた樹脂部材を形成する樹脂部材形成工程と、

前記第 1 の貫通部に、前記第 1 の配線基板に表面実装された前記第 1 の電子部品と前記第 2 の配線基板に表面実装された前記第 2 の電子部品とを挿入して、前記第 1 の電子部品及び前記第 2 の電子部品を対向配置させることにより、前記第 1 の電子部品が表面実装された第 1 の配線基板と、前記半硬化状態とされた樹脂部材と、前記第 2 の電子部品が表面実装された第 2 の配線基板とが積層された積層体を形成する積層体形成工程と、

前記積層体を加熱した状態でプレスして、前記半硬化状態とされた樹脂部材を完全に硬化させることにより、前記第 1 の電子部品が表面実装された前記第 1 の配線基板と、前記第 2 の電子部品が表面実装された前記第 2 の配線基板との間を封止する封止工程と、を含むことを特徴とする電子部品内蔵基板の製造方法。

【請求項 11】

前記第 1 の配線基板形成工程では、前記第 1 の電子部品の実装領域以外に配置された部分の前記第 1 の配線パターンに第 1 の導電性ボールを形成すると共に、前記第 1 の配線基板本体の第 1 の面とは反対側に位置する前記第 1 の配線基板本体の第 2 の面に、第 1 の外部接続端子が接続され、前記第 1 の配線パターンと電氣的に接続された第 3 の配線パターンを形成し、

前記第 2 の配線基板形成工程では、前記第 2 の電子部品の実装領域以外に配置された部分の前記第 2 の配線パターンに、前記第 1 の導電性ボールと対向する第 2 の導電性ボールを形成すると共に、前記第 2 の配線基板本体の第 1 の面とは反対側に位置する前記第 2 の配線基板本体の第 2 の面に、第 2 の外部接続端子が接続され、前記第 2 の配線パターンと電氣的に接続される第 4 の配線パターンを形成し、

前記樹脂部材形成工程では、前記第 1 の電子部品の実装領域以外に配置された部分の前記第 1 の配線パターンと、前記第 2 の電子部品の実装領域以外に配置された部分の前記第 2 の配線パターンとの間に位置する部分の前記半硬化状態とされた樹脂部材に、前記第 1 及び第 2 の導電性ボールを収容する第 2 の貫通部を形成し、

前記封止工程では、前記プレスにより前記第１の導電性ボールと前記第２の導電性ボールとを接触させると共に、完全に硬化した前記樹脂部材により前記第１の電子部品が表面実装された第１の配線基板と、前記第２の電子部品が表面実装された第２の配線基板との間を封止することを特徴とする請求項１０記載の電子部品内蔵基板の製造方法。

【請求項１２】

前記樹脂部材は、プリプレグ樹脂であり、

前記封止工程において、前記第１の電子部品と前記第２の電子部品との間には、前記プリプレグ樹脂に含まれる樹脂により封止されることを特徴とする請求項１０または１１記載の電子部品内蔵基板の製造方法。

【請求項１３】

前記積層体形成工程の前に、前記第１の電子部品と前記第１の配線基板との隙間を充填する第１のアンダーフィル樹脂を形成する第１のアンダーフィル樹脂形成工程と、前記第２の電子部品と前記第２の配線基板との隙間を充填する第２のアンダーフィル樹脂を形成する第２のアンダーフィル樹脂形成工程と、を設けたことを特徴とする請求項１０ないし１２のうち、いずれか１項記載の電子部品内蔵基板の製造方法。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、電子部品内蔵基板及びその製造方法に関し、特に、複数の電子部品を内蔵した電子部品内蔵基板及びその製造方法に関する。

【背景技術】

【０００２】

図１は、従来の電子部品内蔵基板の断面図である。

【０００３】

図１を参照するに、従来の電子部品内蔵基板２００は、コア基板２０１と、貫通ビア２０２、２０３と、電子部品実装用パッド２０５、２０８と、パッド２０６、２０９、２２１、２３１と、電子部品２１１、２１４と、アンダーフィル樹脂２１２、２１５と、樹脂層２１７、２２２、２２８、２３２と、ビア２１８、２２９、２２３、２３４と、外部接続用パッド２２５、２３５とを有する。

【０００４】

貫通ビア２０２は、コア基板２０１を貫通するように形成されている。貫通ビア２０２の上端は、コア基板２０１の上面２０１Ａに形成された電子部品実装用パッド２０５と接続されており、貫通ビア２０２の下端は、コア基板２０１の下面２０１Ｂに形成された電子部品実装用パッド２０８と接続されている。

【０００５】

貫通ビア２０３は、コア基板２０１を貫通するように形成されている。貫通ビア２０３の上端は、コア基板２０１の上面２０１Ａに形成されたパッド２０６と接続されており、貫通ビア２０３の下端は、コア基板２０１の下面２０１Ｂに形成されたパッド２０９と接続されている。

【０００６】

電子部品実装用パッド２０５は、コア基板２０１の上面２０１Ａに設けられており、貫通ビア２０２と接続されている。電子部品実装用パッド２０８は、コア基板２０１の下面２０１Ｂに設けられており、貫通ビア２０２と接続されている。電子部品実装用パッド２０５、２０８は、貫通ビア２０２を介して、電氣的に接続されている。

【０００７】

パッド２０６は、コア基板２０１の上面２０１Ａに形成されている。パッド２０９は、コア基板２０１の下面２０１Ｂに形成されている。パッド２０９は、貫通ビア２０３を介して、パッド２０６と電氣的に接続されている。

【０００８】

電子部品２１１は、電子部品実装用パッド２０５に対して表面実装されている。アンダ

10

20

30

40

50

ーフィル樹脂 212 は、電子部品 211 と電子部品実装用パッド 205 が形成されたコア基板 201 との隙間を充填するように配設されている。

【0009】

電子部品 214 は、電子部品実装用パッド 208 に対して表面実装されている。アンダーフィル樹脂 215 は、電子部品 214 と電子部品実装用パッド 208 が形成されたコア基板 201 との隙間を充填するように配設されている。

【0010】

樹脂層 217 は、電子部品 211 を覆うように、コア基板 201 の上面 201A に設けられている。ビア 218 は、パッド 206 上に配置された部分の樹脂層 217 を貫通するように設けられている。ビア 218 の下端は、パッド 206 と接続されている。パッド 221 は、樹脂層 217 の上面 217A に設けられており、ビア 218 の上端と接続されている。

10

【0011】

樹脂層 222 は、パッド 221 を覆うように、樹脂層 217 の上面 217A に設けられている。ビア 223 は、パッド 221 上に配置された部分の樹脂層 222 を貫通するように設けられている。ビア 223 の下端は、パッド 221 と接続されている。外部接続用パッド 225 は、樹脂層 222 の上面 222A に設けられており、ビア 223 の上端と接続されている。

【0012】

樹脂層 228 は、電子部品 214 を覆うように、コア基板 201 の下面 201B に設けられている。ビア 229 は、パッド 209 と対向する部分の樹脂層 228 を貫通するように設けられている。ビア 229 の上端は、パッド 209 と接続されている。パッド 231 は、樹脂層 228 の下面 228A に設けられており、ビア 229 の下端と接続されている。

20

【0013】

樹脂層 232 は、パッド 231 を覆うように、樹脂層 228 の下面 228A に設けられている。ビア 234 は、パッド 231 と対向する部分の樹脂層 232 を貫通するように設けられている。ビア 234 の上端は、パッド 231 と接続されている。外部接続用パッド 235 は、樹脂層 232 の下面 232A に設けられており、ビア 234 の下端と接続されている。

30

【0014】

図 2 ～ 図 7 は、従来の電子部品内蔵基板の製造工程を示す図である。図 2 ～ 図 7 において、従来の電子部品内蔵基板 200 と同一構成部分には同一符号を付す。

【0015】

図 2 ～ 図 7 を参照して、従来の電子部品内蔵基板 200 の製造方法について説明する。始めに、図 2 に示す工程では、周知の手法により、コア基板 201 に、貫通ビア 202、203、電子部品実装用パッド 205、208、及びパッド 206、209 を形成する。

【0016】

次いで、図 3 に示す工程では、電子部品実装用パッド 205 に電子部品 211 を表面実装し、その後、コア基板 201 と電子部品 211 との隙間を充填するアンダーフィル樹脂 212 を形成する。

40

【0017】

次いで、図 4 に示す工程では、図 3 に示す構造体の上面側に、電子部品 211 を覆う樹脂層 217 を形成する。具体的には、樹脂層 217 は、図 3 に示す構造体の上面側に半硬化状態とされた樹脂フィルムを貼り付け、その後、図 4 に示す構造体全体を加熱して、樹脂フィルムを完全に硬化させることで形成する。

【0018】

次いで、図 5 に示す工程では、電子部品実装用パッド 208 に電子部品 214 を表面実装し、その後、コア基板 201 と電子部品 214 との隙間を充填するアンダーフィル樹脂 215 を形成する。

50

## 【 0 0 1 9 】

次いで、図 6 に示す工程では、図 5 に示す構造体の下面側に、電子部品 2 1 4 を覆う樹脂層 2 2 8 を形成する。具体的には、樹脂層 2 2 8 は、図 5 に示す構造体の下面側に半硬化状態とされた樹脂フィルムを貼り付け、その後、図 5 に示す構造体全体を加熱して、樹脂フィルムを完全に硬化させることで形成する。

## 【 0 0 2 0 】

次いで、図 7 に示す工程では、ビルドアップ法により、パッド 2 2 1 , 2 3 1、樹脂層 2 1 7 , 2 2 2 , 2 2 8 , 2 3 2、ビア 2 1 8 , 2 2 9 , 2 2 3 , 2 3 4、及び外部接続用パッド 2 2 5 , 2 3 5 を形成する。これにより、従来の電子部品内蔵基板 2 0 0 が製造される（例えば、特許文献 1 参照。）。

10

【特許文献 1】特開 2 0 0 8 - 2 0 5 2 9 0 号公報

【発明の開示】

【発明が解決しようとする課題】

## 【 0 0 2 1 】

しかしながら、従来の電子部品内蔵基板 2 0 0 では、電子部品内蔵基板 2 0 0 の中心部に、電子部品 2 1 1 , 2 1 4 を実装するためのコア基板 2 0 1 が必要となるため、電子部品内蔵基板 2 0 0 の厚さ方向のサイズを小型化することが困難であるという問題があった。

## 【 0 0 2 2 】

また、従来の電子部品内蔵基板 2 0 0 の製造方法では、図 4 に示す工程において、コア基板 2 0 1 の上面 2 0 1 A 側に形成された構造体と、コア基板 2 0 1 の下面 2 0 1 B 側に形成された構造体とが非対称の状態、図 4 に示す構造体全体を加熱して、半硬化状態とされた樹脂フィルムを完全に硬化させることにより、樹脂層 2 1 7 を形成していた。そのため、図 4 に示す構造体に反りが発生し、この反りが電子部品内蔵基板 2 0 0 に残ってしまうという問題があった。

20

## 【 0 0 2 3 】

そこで本発明は、上述した問題点に鑑みなされたものであり、電子部品内蔵基板の厚さ方向のサイズを小型化することのできる電子部品内蔵基板、及び電子部品内蔵基板の厚さ方向のサイズを小型化することできると共に、電子部品内蔵基板の製造時における反りの発生を防止することのできる電子部品内蔵基板の製造方法を提供することを目的とする。

30

【課題を解決するための手段】

## 【 0 0 2 4 】

本発明の一観点によれば、第 1 の配線基板本体及び該第 1 の配線基板本体の第 1 の面に設けられた第 1 の配線パターンを有する第 1 の配線基板と、前記第 1 の配線パターンに表面実装された第 1 の電子部品と、第 2 の配線基板本体及び該第 2 の配線基板本体の第 1 の面に設けられた第 2 の配線パターンを有し、前記第 1 の配線基板本体の第 1 の面と前記第 2 の配線基板本体の第 1 の面とが対向するように、前記第 1 の配線基板の下方に配置された第 2 の配線基板と、前記第 2 の配線パターンに表面実装されると共に、前記第 1 の電子部品と対向するように配置された第 2 の電子部品と、前記第 1 の電子部品が接続された前記第 1 の配線基板と、前記第 2 の電子部品が接続された前記第 2 の配線基板との間を封止する樹脂部材と、を有することを特徴とする電子部品内蔵基板が提供される。

40

## 【 0 0 2 5 】

本発明によれば、第 1 の配線基板本体及び第 1 の配線基板本体の第 1 の面に設けられた第 1 の配線パターンを有する第 1 の配線基板と、第 1 の配線パターンに表面実装された第 1 の電子部品と、第 2 の配線基板本体及び第 2 の配線基板本体の第 1 の面に設けられた第 2 の配線パターンを有し、第 1 の配線基板本体の第 1 の面と第 2 の配線基板本体の第 1 の面とが対向するように、第 1 の配線基板の下方に配置された第 2 の配線基板と、第 2 の配線パターンに表面実装されると共に、第 1 の電子部品と対向するように配置された第 2 の電子部品と、第 1 の電子部品が接続された第 1 の配線基板と、第 2 の電子部品が接続され

50

た第２の配線基板との間を封止する樹脂部材と、を有することにより、コア基板の両面に実装された電子部品を内蔵する従来の電子部品内蔵基板と比較して、電子部品内蔵基板の厚さ方向のサイズを小型化することができる。

【００２６】

本発明の他の観点によれば、第１の配線基板本体及び該第１の配線基板本体の第１の面に設けられた第１の配線パターンを備えた第１の配線基板を形成する第１の配線基板形成工程と、前記第１の配線パターンに第１の電子部品を表面実装する第１の電子部品実装工程と、第２の配線基板本体及び該第２の配線基板本体の第１の面に設けられた第２の配線パターンを備えた第２の配線基板を形成する第２の配線基板形成工程と、前記第２の配線パターンに第２の電子部品を表面実装する第２の電子部品実装工程と、板状とされ、前記第１及び第２の電子部品が収容される第１の貫通部を有すると共に、半硬化状態とされた樹脂部材を形成する樹脂部材形成工程と、前記第１の貫通部に、前記第１の配線基板に表面実装された前記第１の電子部品と前記第２の配線基板に表面実装された前記第２の電子部品とを挿入して、前記第１の電子部品及び前記第２の電子部品を対向配置させることにより、前記第１の電子部品が表面実装された第１の配線基板と、前記半硬化状態とされた樹脂部材と、前記第２の電子部品が表面実装された第２の配線基板とが積層された積層体を形成する積層体形成工程と、前記積層体を加熱した状態でプレスして、前記半硬化状態とされた樹脂部材を完全に硬化させることにより、前記第１の電子部品が表面実装された前記第１の配線基板と、前記第２の電子部品が表面実装された前記第２の配線基板との間を封止する封止工程と、を含むことを特徴とする電子部品内蔵基板の製造方法が提供される。

10

20

【００２７】

本発明によれば、第１の配線基板本体及び第１の配線基板本体の第１の面に設けられた第１の配線パターンを備えた第１の配線基板を形成し、第１の配線パターンに第１の電子部品を表面実装し、第２の配線基板本体及び第２の配線基板本体の第１の面に設けられた第２の配線パターンを備えた第２の配線基板を形成し、第２の配線パターンに第２の電子部品を表面実装し、板状とされ、第１及び第２の電子部品が収容される第１の貫通部を有すると共に、半硬化状態とされた樹脂部材を形成し、第１の貫通部に、第１の配線基板に表面実装された第１の電子部品と第２の配線基板に表面実装された第２の電子部品とを挿入して、第１の電子部品及び第２の電子部品を対向配置させることにより、第１の電子部品が表面実装された第１の配線基板と、半硬化状態とされた樹脂部材と、第２の電子部品が表面実装された第２の配線基板とが積層された積層体を形成し、その後、積層体を加熱した状態でプレスして、半硬化状態とされた樹脂部材を完全に硬化させることで第１の電子部品が表面実装された第１の配線基板と、第２の電子部品が表面実装された第２の配線基板との間を封止することにより、コア基板の両面に実装された電子部品を内蔵する従来の電子部品内蔵基板と比較して、電子部品内蔵基板の厚さ方向のサイズを小型化することができる。

30

【００２８】

また、半硬化状態とされた樹脂部材の面に第１の電子部品が表面実装された第１の配線基板を配置し、半硬化状態とされた樹脂部材の面に第２の電子部品が表面実装された第２の配線基板を配置した状態（半硬化状態とされた樹脂部材の両面に略同様な構成とされた構造体が配置された状態）で、加熱により半硬化状態の樹脂部材を完全に硬化させて、第１の電子部品が表面実装された第１の配線基板と第２の電子部品が表面実装された第２の配線基板との間を封止することで、電子部品内蔵基板に反りが発生することを防止できる。

40

【発明の効果】

【００２９】

本発明によれば、電子部品内蔵基板の厚さ方向のサイズを小型化することができると共に、電子部品内蔵基板の製造時に反りが発生することを防止できる。

【発明を実施するための最良の形態】

【００３０】

50

次に、図面に基づいて本発明の実施の形態について説明する。

【0031】

(第1の実施の形態)

図8は、本発明の第1の実施の形態に係る電子部品内蔵基板の断面図である。

【0032】

図8を参照するに、第1の実施の形態の電子部品内蔵基板10は、第1の配線基板11と、第2の配線基板12と、第1の電子部品14と、第2の電子部品15と、樹脂部材16と、貫通孔18と、貫通電極19と、ソルダーレジスト層22と、第1の外部接続端子24と、第2の外部接続端子25とを有する。

【0033】

10

第1の配線基板11は、第1の配線基板本体である配線基板本体35と、第1の配線パターンである配線パターン37と、第3の配線パターンである配線パターン38と、配線パターン39とを有する。配線基板本体35としては、例えば、樹脂層、コアレス基板(積層された複数の樹脂層、及び複数の樹脂層に設けられた配線パターンを有する多層配線構造体)、コア付きビルドアップ基板(コア基板に複数の樹脂層及び配線パターンが形成された基板)等を用いることができる。

【0034】

配線パターン37は、配線基板本体35の面35A(第1の面)に設けられている。配線パターン37は、パッド部42を有する。パッド部42は、配線パターン39の一方の端部、電子部品14と電氣的に接続されたバンブ28、及び貫通電極19と電氣的に接続されている。これにより、配線パターン37は、貫通電極19と電子部品14とを電氣的に接続している。配線パターン37の材料としては、例えば、Cuを用いることができる。

20

【0035】

配線パターン38は、配線基板本体35の面35Aとは反対側に位置する配線基板本体35の面35B(第2の面)に設けられている。配線パターン38は、パッド部44を有する。パッド部44は、配線パターン39の他方の端部及び貫通電極19と接続されると共に、第1の外部接続端子24が配設されている。配線パターン38の材料としては、例えば、Cuを用いることができる。

【0036】

30

配線パターン39は、配線基板本体35を貫通するように設けられている。配線パターン39の一方の端部は、パッド部42と接続されており、配線パターン39の他方の端部は、パッド部44と接続されている。これにより、配線パターン39は、配線パターン37と配線パターン38とを電氣的に接続している。配線パターン39としては、例えば、ビア、複数のビア及び配線等を用いることができる。配線パターン39の材料としては、例えば、Cuを用いることができる。

【0037】

第2の配線基板12は、第2の配線基板本体である配線基板本体47と、第2の配線パターンである配線パターン51と、第4の配線パターンである配線パターン52と、配線パターン53とを有しており、配線基板本体35の面35Aと配線基板本体47の面47A(第1の面)とが対向するように、第1の配線基板11の下方に配置されている。

40

【0038】

配線基板本体47としては、例えば、樹脂層、コアレス基板(積層された複数の樹脂層、及び複数の樹脂層に設けられた配線パターンを有する多層配線構造体)、コア付きビルドアップ基板(コア基板に複数の樹脂層及び配線パターンが形成された基板)等を用いることができる。

【0039】

配線パターン51は、配線基板本体47の面47A(第1の面)に設けられている。配線パターン51は、パッド部56を有する。パッド部56は、配線パターン53の一方の端部、電子部品15と電氣的に接続されたバンブ29、及び貫通電極19と電氣的に接続

50



されている。これにより、配線パターン 5 1 は、貫通電極 1 9 と電子部品 1 5 とを電氣的に接続している。配線パターン 5 1 の材料としては、例えば、Cu を用いることができる。

#### 【0040】

配線パターン 5 2 は、配線基板本体 4 7 の面 4 7 A とは反対側に位置する配線基板本体 4 7 の面 4 7 B (第 2 の面) に設けられている。配線パターン 5 2 は、パッド部 5 7 を有する。パッド部 5 7 は、配線パターン 5 3 の他方の端部及び貫通電極 1 9 と接続されると共に、第 1 の外部接続端子 2 4 が配設されている。配線パターン 5 2 の材料としては、例えば、Cu を用いることができる。

#### 【0041】

10

配線パターン 5 3 は、配線基板本体 4 7 を貫通するように設けられている。配線パターン 5 3 の一方の端部は、パッド部 5 6 と接続されており、配線パターン 5 3 の他方の端部は、パッド部 5 7 と接続されている。これにより、配線パターン 5 3 は、配線パターン 5 1 と配線パターン 5 2 とを電氣的に接続している。配線パターン 5 3 としては、例えば、ビア、複数のビア及び配線等を用いることができる。配線パターン 5 3 の材料としては、例えば、Cu を用いることができる。

#### 【0042】

20

第 1 の電子部品 1 4 は、配線パターン 3 7 を構成するパッド部 4 2 に対して表面実装されている。具体的には、第 1 の電子部品 1 4 は、電極パッド 6 1 (第 1 の電子部品 1 4 の構成要素の 1 つ) に設けられたバンプ 2 8 (例えば、Au バンプ) を介して、パッド部 4 2 と電氣的に接続されている。バンプ 2 8 は、はんだ 3 1 によりパッド部 4 2 に固定されている。第 1 の電子部品 1 4 は、第 1 の配線基板 1 1 と第 2 の配線基板 1 2 との間に配置されている。第 1 の電子部品 1 4 は、樹脂部材 1 6 により封止されている。また、第 1 の電子部品 1 4 と第 1 の配線基板 1 1 との隙間には、樹脂部材 1 6 が充填されている。第 1 の電子部品 1 4 としては、例えば、半導体チップ、チップ抵抗、チップコンデンサ等を用いることができる。

#### 【0043】

30

第 2 の電子部品 1 5 は、配線パターン 5 1 を構成するパッド部 5 6 に対して表面実装されている。具体的には、第 2 の電子部品 1 5 は、電極パッド 6 3 (第 2 の電子部品 1 5 の構成要素の 1 つ) に設けられたバンプ 2 9 (例えば、Au バンプ) を介して、パッド部 5 6 と電氣的に接続されている。バンプ 2 9 は、はんだ 3 2 によりパッド部 5 6 に固定されている。第 2 の電子部品 1 5 の面 1 5 A (第 1 の電子部品 1 4 と対向する部分の第 2 の電子部品 1 5 の面) の面積は、第 1 の電子部品 1 4 の面 1 4 A (第 2 の電子部品 1 5 と対向する部分の第 1 の電子部品 1 4 の面) の面積と略等しい大きさとされている。

#### 【0044】

40

第 2 の電子部品 1 5 は、第 1 の配線基板 1 1 に実装された第 1 の電子部品 1 4 と対向するように、第 1 の配線基板 1 1 と第 2 の配線基板 1 2 との間に配置されている。第 2 の電子部品 1 5 と第 1 の電子部品 1 4 との間には、隙間 A が形成されている。第 2 の電子部品 1 5 は、樹脂部材 1 6 により封止されている。また、第 2 の電子部品 1 5 と第 2 の配線基板 1 2 との隙間、及び第 1 の電子部品 1 4 と第 2 の電子部品 1 5 との隙間 A には、樹脂部材 1 6 が充填されている。第 1 の電子部品 1 4 と第 2 の電子部品 1 5 との隙間 A は、例えば、10  $\mu\text{m}$  とすることができる。第 2 の電子部品 1 5 としては、例えば、半導体チップ、チップ抵抗、チップコンデンサ等を用いることができる。

#### 【0045】

このように、第 1 の配線基板 1 1 に表面実装された第 1 の電子部品 1 4 と、第 2 の配線基板 1 2 に表面実装された第 2 の電子部品 1 5 とが対向するように、対向配置された第 1 の配線基板 1 1 と第 2 の配線基板 1 2 との間を樹脂部材 1 6 で封止することにより、従来、電子部品 2 1 1, 2 1 4 を表面実装する基板として必要であったコア基板 2 0 1 (図 1 参照) が不要となるため、電子部品内蔵基板 1 0 の厚さ方向のサイズを小型化することができる。

50

## 【 0 0 4 6 】

樹脂部材 1 6 は、樹脂が完全に硬化した部材であり、第 1 の電子部品 1 4 が表面実装された第 1 の配線基板 1 1 と、第 2 の電子部品 1 5 が表面実装された第 2 の配線基板 1 2 との間に設けられている。樹脂部材 1 6 は、第 1 の配線基板 1 1 と第 2 の配線基板 1 2 との間、第 1 の電子部品 1 4、及び第 2 の電子部品 1 5 を封止すると共に、第 1 の電子部品 1 4 が表面実装された第 1 の配線基板 1 1 と、第 2 の電子部品 1 5 が表面実装された第 2 の配線基板 1 2 とを一体化するための部材である。樹脂部材 1 6 は、第 1 の電子部品 1 4 と第 1 の配線基板 1 1 との隙間、第 2 の電子部品 1 5 と第 2 の配線基板 1 2 との隙間、及び第 1 の電子部品 1 4 と第 2 の電子部品 1 5 との隙間 A を充填している。樹脂部材 1 6 の母材としては、例えば、第 1 及び第 2 の電子部品 1 4、1 5 の配設領域に対応する部分に第 1 の貫通部 8 5 ( 図 1 6 参照 ) を有したプリプレグ樹脂を用いることができる。

10

## 【 0 0 4 7 】

このように、樹脂部材 1 6 の母材としてプリプレグ樹脂を用いることにより、電子部品内蔵基板 1 0 に反りが発生することを防止できる。樹脂部材 1 6 の厚さ B は、例えば、 $300\mu\text{m}$  とすることができる。

## 【 0 0 4 8 】

樹脂部材 1 6 の母材としてプリプレグ樹脂を用いる場合、第 1 の電子部品 1 4 と第 1 の配線基板 1 1 との隙間、第 2 の電子部品 1 5 と第 2 の配線基板 1 2 との隙間、及び第 1 の電子部品 1 4 と第 2 の電子部品 1 5 との隙間 A は、プリプレグ樹脂に含まれる樹脂のみが充填される。

20

## 【 0 0 4 9 】

このように、第 1 の電子部品 1 4 と第 2 の電子部品 1 5 との隙間 A に樹脂のみを配置することにより、第 1 の電子部品 1 4 と第 2 の電子部品 1 5 との隙間 A を小さく ( 例えば、 $10\mu\text{m}$  ) することが可能となるため、電子部品内蔵基板 1 0 の厚さ方向のサイズを小型化することができる。

## 【 0 0 5 0 】

貫通孔 1 8 は、第 1 の配線基板 1 1、第 2 の配線基板 1 2、及び樹脂部材 1 6 を貫通するように形成されている。貫通孔 1 8 は、配線パターン 3 7、3 8、5 1、5 2 を貫通している。これにより、配線パターン 3 7、5 1 は、貫通孔 1 8 から露出されている。貫通孔 1 8 は、例えば、NCドリルを用いて形成することができる。

30

## 【 0 0 5 1 】

貫通電極 1 9 は、貫通孔 1 8 の側面を覆うように設けられている。貫通電極 1 9 は、配線パターン 3 7、3 8、5 1、5 2 と接続されている。貫通電極 1 9 は、筒状とされており、内部に中空部を有する。貫通電極 1 9 の材料としては、例えば、Cu を用いることができる。貫通電極 1 9 は、例えば、めっき法により形成することができる。

## 【 0 0 5 2 】

ソルダーレジスト層 2 2 は、配線基板本体 3 5、4 7 の面 3 5 B、4 7 B、パッド部 4 4 を除いた部分の配線パターン 3 8、パッド部 5 7 を除いた部分の配線パターン 5 2、及び貫通電極 1 9 の内壁を覆うように設けられている。ソルダーレジスト層 2 2 は、パッド部 4 4 を露出する開口部 2 2 A と、パッド部 5 7 を露出する開口部 2 2 B とを有する。

40

## 【 0 0 5 3 】

第 1 の外部接続端子 2 4 は、開口部 2 2 A から露出された部分のパッド部 4 4 に設けられている。第 1 の外部接続端子 2 4 は、例えば、図示していない半導体チップと電氣的に接続される端子である。第 1 の外部接続端子 2 4 としては、例えば、はんだバンプを用いることができる。

## 【 0 0 5 4 】

第 2 の外部接続端子 2 5 は、開口部 2 2 B から露出された部分のパッド部 5 7 に設けられている。第 2 の外部接続端子 2 5 は、例えば、マザーボード等の実装基板 ( 図示せず ) と電氣的に接続される端子である。第 2 の外部接続端子 2 5 としては、例えば、はんだボールを用いることができる。

50

## 【 0 0 5 5 】

本実施の形態の電子部品内蔵基板によれば、配線基板本体 3 5 及び配線基板本体 3 5 の面 3 5 A に設けられた配線パターン 3 7 を有する第 1 の配線基板 1 1 と、配線パターン 3 7 に表面実装された第 1 の電子部品 1 4 と、配線基板本体 4 7 及び配線基板本体 4 7 の面 4 7 A に設けられた配線パターン 5 1 を有し、配線基板本体 3 5 の面 3 5 A と配線基板本体 4 7 の面 4 7 A とが対向するように、第 1 の配線基板 1 1 の下方に配置された第 2 の配線基板 1 2 と、配線パターン 5 1 に表面実装されると共に、第 1 の電子部品 1 4 と対向するように配置された第 2 の電子部品 1 5 と、第 1 の電子部品 1 4 が表面実装された第 1 の配線基板 1 1 と、第 2 の電子部品が表面実装された第 2 の配線基板 1 2 との間を封止する樹脂部材 1 6 と、を備えることにより、コア基板 2 0 1 の両面 2 0 1 A , 2 0 1 B に実装された電子部品 2 1 1 , 2 1 4 を内蔵する従来の電子部品内蔵基板 2 0 0 と比較して、電子部品内蔵基板 1 0 の厚さ方向のサイズを小型化することができる。

10

## 【 0 0 5 6 】

図 9 は、本発明の第 1 の実施の形態の第 1 変形例に係る電子部品内蔵基板の断面図である。図 9 において、第 1 の実施の形態の電子部品内蔵基板 1 0 と同一構成部分には同一符号を付す。

## 【 0 0 5 7 】

図 9 を参照するに、第 1 の実施の形態の第 1 変形例に係る電子部品内蔵基板 7 0 は、第 1 の実施の形態の電子部品内蔵基板 1 0 の構成に、さらに第 1 の電子部品 1 4 と第 1 の配線基板 1 1 との隙間を充填する第 1 のアンダーフィル樹脂 7 1 と、第 2 の電子部品 1 5 と第 2 の配線基板 1 2 との隙間を充填する第 2 のアンダーフィル樹脂 7 2 とを設けた以外は、電子部品内蔵基板 1 0 と同様に構成される。

20

## 【 0 0 5 8 】

このように、第 1 の電子部品 1 4 と第 1 の配線基板 1 1 との隙間を充填する第 1 のアンダーフィル樹脂 7 1 と、第 2 の電子部品 1 5 と第 2 の配線基板 1 2 との隙間を充填する第 2 のアンダーフィル樹脂 7 2 とを設けることにより、第 1 の電子部品 1 4 と第 1 の配線基板 1 1 との電氣的接続信頼性、及び第 2 の電子部品 1 5 と第 2 の配線基板 1 2 との電氣的接続信頼性を向上させることができる。

## 【 0 0 5 9 】

また、上記構成とされた第 1 の実施の形態の第 1 変形例に係る電子部品内蔵基板 7 0 は、第 1 の実施の形態の電子部品内蔵基板 1 0 と同様な効果を得ることができる。

30

## 【 0 0 6 0 】

図 1 0 は、本発明の第 1 の実施の形態の第 2 変形例に係る電子部品内蔵基板の断面図である。図 1 0 において、第 1 の実施の形態の電子部品内蔵基板 1 0 と同一構成部分には同一符号を付す。

## 【 0 0 6 1 】

図 9 を参照するに、第 1 の実施の形態の第 2 変形例に係る電子部品内蔵基板 7 5 は、第 1 の実施の形態の電子部品内蔵基板 1 0 に設けられた第 2 の電子部品 1 5 の代わりに、第 1 の電子部品 1 4 の面 1 4 A と対向する面 7 6 A の面積が第 1 の電子部品 1 4 の面 1 4 A の面積よりも小さい第 2 の電子部品 7 6 を複数設けた以外は、電子部品内蔵基板 1 0 と同様に構成される。

40

## 【 0 0 6 2 】

第 2 の電子部品 7 6 は、面 7 6 A の面積が第 2 の電子部品 1 5 の面 1 5 A の面積よりも小さい以外は、第 2 の電子部品 1 5 と同様に構成される。複数の第 2 の電子部品 7 6 は、面 7 6 A が第 1 の電子部品 1 4 の面 1 4 A と対向するように、配線パターン 5 1 のパッド部 5 6 に表面実装（第 2 の電子部品 7 6 に設けられた電極パッド 6 3 に設けられたバンプ 2 9 を介して接続）されている。複数の第 2 の電子部品 7 6 の面 7 6 A の面積の合計は、第 1 の電子部品 1 4 の面 1 4 A の面積と略等しくなるように構成されている。

## 【 0 0 6 3 】

上記構成とされた第 1 の実施の形態の第 2 変形例に係る電子部品内蔵基板 7 5 は、第 1

50

の実施の形態の電子部品内蔵基板 10 と同様な効果を得ることができる。なお、第 1 の実施の形態の第 2 変形例に係る電子部品内蔵基板 75 において、第 1 の電子部品 14 と第 1 の配線基板 11 との間に図 10 に示す第 1 のアンダーフィル樹脂 71 を設けてもよいし、複数の第 2 の電子部品 76 と第 2 の配線基板 12 との間に図 10 に示す第 2 のアンダーフィル樹脂 72 を設けてもよい。

【0064】

図 11 は、本発明の第 1 の実施の形態の第 3 変形例に係る電子部品内蔵基板の断面図である。図 11 において、第 1 の実施の形態の電子部品内蔵基板 10 と同一構成部分には同一符号を付す。

【0065】

図 11 を参照するに、第 1 の実施の形態の第 3 変形例に係る電子部品内蔵基板 80 は、第 1 の実施の形態の電子部品内蔵基板 10 に設けられた第 1 の電子部品 14 の代わりに、第 2 の電子部品 15 の面 15A と対向する面 81A の面積が第 2 の電子部品 15 の面 15A の面積よりも小さい第 1 の電子部品 81 を複数設けた以外は、電子部品内蔵基板 10 と同様に構成される。

【0066】

第 1 の電子部品 81 は、面 81A の面積が第 1 の電子部品 14 の面 14A の面積よりも小さい以外は、第 1 の電子部品 14 と同様に構成される。複数の第 1 の電子部品 81 は、面 81A が第 2 の電子部品 15 の面 15A と対向するように、配線パターン 37 のパッド部 42 に表面実装（第 1 の電子部品 81 に設けられた電極パッド 61 に設けられたバンブ 28 を介して接続）されている。複数の第 1 の電子部品 81 の面 81A の面積の合計は、第 2 の電子部品 15 の面 15A の面積と略等しくなるように構成されている。

【0067】

上記構成とされた第 1 の実施の形態の第 3 変形例に係る電子部品内蔵基板 80 は、第 1 の実施の形態の電子部品内蔵基板 10 と同様な効果を得ることができる。なお、第 1 の実施の形態の第 3 変形例に係る電子部品内蔵基板 80 において、複数の第 1 の電子部品 81 と第 1 の配線基板 11 との間に図 10 に示す第 1 のアンダーフィル樹脂 71 を設けてもよいし、第 2 の電子部品 15 と第 2 の配線基板 12 との間に図 10 に示す第 2 のアンダーフィル樹脂 72 を設けてもよい。

【0068】

図 12 ~ 図 22 は、本発明の第 1 の実施の形態に係る電子部品内蔵基板の製造工程を示す図である。図 12 ~ 図 22 において、第 1 の実施の形態の電子部品内蔵基板 10 と同一構成部分には同一符号を付す。

【0069】

図 12 ~ 図 22 を参照して、第 1 の実施の形態の電子部品内蔵基板 10 の製造方法について説明する。始めに、図 12 に示す工程では、周知の手法（例えば、ビルドアップ法）により、第 1 の配線基板本体である配線基板本体 35 と、第 1 の配線パターンである配線パターン 37 と、第 3 の配線パターンである配線パターン 38 と、配線パターン 39 とを有した第 1 の配線基板 11 を形成する（第 1 の配線基板形成工程）。配線基板本体 35 としては、例えば、樹脂層、コアレス基板（積層された複数の樹脂層、及び複数の樹脂層に設けられた配線パターンを有する多層配線構造体）、コア付きビルドアップ基板（コア基板に複数の樹脂層及び配線パターンが形成された基板）等を用いることができる。

【0070】

次いで、図 13 に示す工程では、パッド部 42 に第 1 の電子部品 14 を表面実装する（第 1 の電子部品実装工程）。具体的には、パッド部 42 上に溶融させたはんだ 31 を準備し、溶融させたはんだ 31 に第 1 の電子部品 14 の電極パッド 61 に設けられたバンブ 28 を押し当てることで、パッド部 42 上にバンブ 28 を固定する。

【0071】

次いで、図 14 に示す工程では、周知の手法（例えば、ビルドアップ法）により、第 2 の配線基板本体である配線基板本体 47 と、第 2 の配線パターンである配線パターン 51

10

20

30

40

50

と、第 4 の配線パターンである配線パターン 5 2 と、配線パターン 5 3 とを有した第 2 の配線基板 1 2 を形成する（第 2 の配線基板形成工程）。配線基板本体 4 7 としては、例えば、樹脂層、コアレス基板（積層された複数の樹脂層、及び複数の樹脂層に設けられた配線パターンを有する多層配線構造体）、コア付きビルドアップ基板（コア基板に複数の樹脂層及び配線パターンが形成された基板）等を用いることができる。

#### 【0072】

次いで、図 1 5 に示す工程では、パッド部 5 6 に第 2 の電子部品 1 5 を表面実装する（第 2 の電子部品実装工程）。具体的には、パッド部 5 6 上に溶融させたはんだ 3 2 を準備し、溶融させたはんだ 3 2 に第 2 の電子部品 1 5 の電極パッド 6 3 に設けられたバンプ 2 9 を押し当てることで、パッド部 5 6 上にバンプ 2 9 を固定する。

10

#### 【0073】

次いで、図 1 6 に示す工程では、板状とされ、第 1 及び第 2 の電子部品 1 4 , 1 5 が収容される第 1 の貫通部 8 5 を有すると共に、半硬化状態とされた樹脂部材 1 6 を形成する（樹脂部材形成工程）。樹脂部材 1 6 の母材としては、例えば、半硬化状態とされたプリプレグ樹脂（具体的には、例えば、ガラス繊維に樹脂を含浸させた絶縁部材）を用いることができる。第 1 の貫通部 8 5 は、例えば、打ち抜き加工により形成することができる。半硬化状態とされた樹脂部材 1 6 は、図 8 に示す完全に硬化した樹脂部材 1 6 の厚さ B よりも厚い。半硬化状態とされた樹脂部材 1 6 の厚さ C は、例えば、6 0 0  $\mu\text{m}$  とすることができる。

20

#### 【0074】

次いで、図 1 7 に示す工程では、半硬化状態とされた樹脂部材 1 6 の上面 1 6 A 側から第 1 の貫通部 8 5 に、第 1 の配線基板 1 1 に表面実装された第 1 の電子部品 1 4 を挿入し、半硬化状態とされた樹脂部材 1 6 の下面 1 6 B 側から第 1 の貫通部 8 5 に、第 2 の配線基板 1 2 に表面実装された第 2 の電子部品 1 5 を挿入して、第 1 の電子部品 1 4 と第 2 の電子部品 1 5 とを対向配置させることにより、第 1 の電子部品 1 4 が表面実装された第 1 の配線基板 1 1 と、半硬化状態とされた樹脂部材 1 6 と、第 2 の電子部品 1 5 が表面実装された第 2 の配線基板 1 2 とが積層された積層体 8 7 を形成する（積層体形成工程）。

#### 【0075】

このとき、第 1 の配線基板 1 1 は、樹脂部材 1 6 の上面 1 6 A と接触し、第 2 の配線基板 1 2 は、樹脂部材 1 6 の下面 1 6 B と接触する。また、第 1 の貫通部 8 5 に挿入された第 1 の電子部品 1 4 と、第 1 の貫通部 8 5 に挿入された第 2 の電子部品 1 5 との間には、図 8 に示す隙間 A よりも大きな隙間が形成されている。

30

#### 【0076】

次いで、図 1 8 に示す工程では、積層体を加熱した状態でプレスして、図 1 7 に示す半硬化状態とされた樹脂部材 1 6 を完全に硬化させて、完全に硬化した樹脂部材 1 6 により、第 1 の電子部品 1 4 が表面実装された第 1 の配線基板 1 1 と、第 2 の電子部品 1 5 が表面実装された第 2 の配線基板 1 2 との間を封止する（封止工程）。

#### 【0077】

半硬化状態の樹脂部材 1 6 の母材がプリプレグ樹脂の場合、上記封止工程において、第 1 の電子部品 1 4 と第 1 の配線基板 1 1 との隙間、第 2 の電子部品 1 5 と第 2 の配線基板 1 2 との隙間、及び第 1 の電子部品 1 4 と第 2 の電子部品 1 5 と隙間 A に、プリプレグ樹脂を構成する樹脂のみが充填される。

40

#### 【0078】

このように、半硬化状態とされた樹脂部材 1 6 の第 1 の貫通部 8 5 に、第 1 の配線基板 1 1 に表面実装された第 1 の電子部品 1 4 と第 2 の配線基板 1 2 に表面実装された第 2 の電子部品 1 5 とを挿入して、第 1 の電子部品 1 4 と第 2 の電子部品 1 5 とを対向配置させることにより、第 1 の電子部品 1 4 が表面実装された第 1 の配線基板 1 1 と、半硬化状態とされた樹脂部材 1 6 と、第 2 の電子部品 1 5 が表面実装された第 2 の配線基板 1 2 とが積層された積層体 8 7 を形成し、その後、積層体 8 7 を加熱した状態でプレスして、半硬化状態とされた樹脂部材 1 6 を完全に硬化させて、第 1 の電子部品 1 4 が表面実装された

50

第１の配線基板１１と、第２の電子部品１５が表面実装された第２の配線基板１２との間を封止することにより、コア基板２０１の両面２０１Ａ，２０１Ｂに実装された電子部品２１１，２１４を内蔵する従来の電子部品内蔵基板２００と比較して、電子部品内蔵基板１０の厚さ方向のサイズを小型化することができる。

【００７９】

また、半硬化状態とされた樹脂部材１６の面１６Ａに第１の電子部品１４が表面実装された第１の配線基板１１を配置し、半硬化状態とされた樹脂部材１６の面１６Ｂに第２の電子部品１５が実装された第２の配線基板１２を配置した状態（半硬化状態とされた樹脂部材１６の両面１６Ａ，１６Ｂに略同様な構成とされた構造体が配置された状態）で、加熱により半硬化状態の樹脂部材１６を完全に硬化させて、第１の電子部品１４が表面実装された第１の配線基板１１と第２の電子部品１５が表面実装された第２の配線基板１２との間を封止することで、図１８に示す構造体（製造途中の電子部品内蔵基板１０）に反りが発生することがなくなるため、電子部品内蔵基板１０に反りが発生することを防止できる。

10

【００８０】

次いで、図１９に示す工程では、第１の配線基板１１、樹脂部材１６、及び第２の配線基板１２を貫通する貫通孔１８を形成する。貫通孔１８は、例えば、ＮＣドリルにより形成することができる。

【００８１】

次いで、図２０に示す工程では、めっき法により、貫通孔１８の側面に貫通電極１９を形成する。このとき、貫通電極１９に中空部が形成される。言い換えれば、筒状とされた貫通電極１９が形成される。

20

【００８２】

次いで、図２１に示す工程では、配線基板本体３５，４７の面３５Ｂ，４７Ｂ、パッド部４４を除いた部分の配線パターン３８、パッド部５７を除いた部分の配線パターン５２、及び貫通電極１９の内壁を覆うと共に、パッド部４４を露出する開口部２２Ａと、パッド部５７を露出する開口部２２Ｂとを有したソルダーレジスト層２２を形成する。

【００８３】

次いで、図２２に示す工程では、開口部２２Ａから露出された部分のパッド部４４に第１の外部接続端子２４を形成し、開口部２２Ｂから露出された部分のパッド部５７に第２の外部接続端子２５を形成する。これにより、第１の実施の形態の電子部品内蔵基板１０が製造される。第１の外部接続端子２４としては、例えば、はんだバンプを用いることができる。また、第２の外部接続端子２５としては、例えば、はんだボールを用いることができる。

30

【００８４】

本実施の形態の電子部品内蔵基板によれば、配線基板本体３５及び配線基板本体３５の面３５Ａに設けられた配線パターン３７を備えた第１の配線基板１１を形成し、配線パターン３７に第１の電子部品１４を表面実装し、配線基板本体４７及び配線基板本体４７の面４７Ａに設けられた配線パターン５１を備えた第２の配線基板１２を形成し、配線パターン５１に第２の電子部品１５を表面実装し、板状とされ、第１及び第２の電子部品１４，１５が収容される第１の貫通部８５を有すると共に、半硬化状態とされた樹脂部材１６を形成し、第１の貫通部８５に、第１の配線基板１１に表面実装された第１の電子部品１４と第２の配線基板１２に表面実装された第２の電子部品１５とを挿入して、第１の電子部品１４と第２の電子部品１５とを対向配置させることにより、第１の電子部品１４が表面実装された第１の配線基板１１と、半硬化状態とされた樹脂部材１６と、第２の電子部品１５が表面実装された第２の配線基板１２とが積層された積層体８７を形成し、その後、積層体８７を加熱した状態でプレスして、半硬化状態とされた樹脂部材１６を完全に硬化させて、第１の電子部品１４が表面実装された第１の配線基板１１と、第２の電子部品１５が表面実装された第２の配線基板１２との間を封止することにより、コア基板２０１の両面２０１Ａ，２０１Ｂに実装された電子部品２１１，２１４を内蔵する従来の電子部

40

50

品内蔵基板 200 と比較して、電子部品内蔵基板 10 の厚さ方向のサイズを小型化することができる。

【0085】

また、半硬化状態とされた樹脂部材 16 の面 16A に第 1 の電子部品 14 が表面実装された第 1 の配線基板 11 を配置し、半硬化状態とされた樹脂部材 16 の面 16B に第 2 の電子部品 15 が実装された第 2 の配線基板 12 を配置した状態（半硬化状態とされた樹脂部材 16 の両面 16A, 16B に略同様な構成とされた構造体が配置された状態）で、加熱により半硬化状態の樹脂部材 16 を完全に硬化させて、第 1 の電子部品 14 が表面実装された第 1 の配線基板 11 と第 2 の電子部品 15 が表面実装された第 2 の配線基板 12 との間を封止することで、図 18 に示す構造体（製造途中の電子部品内蔵基板 10）に反りが発生することがなくなるため、電子部品内蔵基板 10 に反りが発生することを防止できる。

10

【0086】

なお、本実施の形態の第 1 変形例の電子部品内蔵基板 70 は、先に説明した図 17 示す工程（積層体形成工程）の前に、第 1 のアンダーフィル樹脂 71 を形成する工程（第 1 のアンダーフィル樹脂形成工程）と、第 2 のアンダーフィル樹脂 72 を形成する工程（第 2 のアンダーフィル樹脂形成工程）とを設ける以外は、本実施の形態の電子部品内蔵基板 10 と同様な手法により製造することができる。

【0087】

このように、積層体形成工程の前に、第 1 の電子部品 14 と第 1 の配線基板 11 との隙間を充填する第 1 のアンダーフィル樹脂 71 を形成する第 1 のアンダーフィル樹脂形成工程と、第 2 の電子部品実装工程と積層体形成工程との間に、第 2 の電子部品 15 と第 2 の配線基板 12 との隙間を充填する第 2 のアンダーフィル樹脂 72 を形成する第 2 のアンダーフィル樹脂形成工程と、を設けることにより、第 1 の電子部品 14 と第 1 の配線基板 11 との間の電氣的接続信頼性、及び第 2 の電子部品 15 と第 2 の配線基板 12 との間の電氣的接続信頼性を向上させることができる。

20

【0088】

また、第 1 の実施の形態の第 2 変形例の電子部品内蔵基板 75、及び第 1 の実施の形態の第 3 変形例の電子部品内蔵基板 80 は、第 1 の実施の形態の電子部品内蔵基板 10 と同様な手法により製造することができる。

30

【0089】

また、上記説明した電子部品内蔵基板 10, 70, 75, 80 では、第 1 の電子部品 14 と第 2 の電子部品 15 との間に隙間 A を形成した場合を例に挙げて説明したが、第 1 の電子部品 14 の面 14A と第 2 の電子部品 15 の面 15A とが接触するように、第 1 及び第 2 の電子部品 14, 15 を配置してもよい。

【0090】

（第 2 の実施の形態）

図 23 は、本発明の第 2 の実施の形態に係る電子部品内蔵基板の断面図である。図 23 において、第 1 の実施の形態の電子部品内蔵基板 10 と同一構成部分には、同一符号を付す。

40

【0091】

図 23 を参照するに、第 2 の実施の形態の電子部品内蔵基板 90 は、第 1 の実施の形態の電子部品内蔵基板 10 に設けられた樹脂部材 16、貫通孔 18、貫通電極 19、及びソルダーレジスト層 22 の代わりに、樹脂部材 92、第 1 の導電性ボール 93、第 2 の導電性ボール 94、及びソルダーレジスト層 96, 97 を設けた以外は、電子部品内蔵基板 10 と同様に構成される。

【0092】

樹脂部材 92 は、完全に硬化しており、第 1 の電子部品 14 が表面実装された第 1 の配線基板 11 と、第 2 の電子部品 15 が表面実装された第 2 の配線基板 12 との間に設けられている。樹脂部材 92 は、第 1 及び第 2 の電子部品 14, 15 を封止すると共に、第 1

50

の電子部品 1 4 が表面実装された第 1 の配線基板 1 1 と、第 2 の電子部品 1 5 が表面実装された第 2 の配線基板 1 2 とを一体化するための部材である。樹脂部材 9 2 は、第 1 の電子部品 1 4 と第 1 の配線基板 1 1 との隙間、第 2 の電子部品 1 5 と第 2 の配線基板 1 2 との隙間、及び第 1 の電子部品 1 4 と第 2 の電子部品 1 5 との隙間 A を充填している。樹脂部材 9 2 の母材としては、例えば、第 1 及び第 2 の電子部品 1 4 , 1 5 の配設領域に対応する部分に第 1 の貫通部 8 5 と、第 1 及び第 2 の導電性ボール 9 3 , 9 4 を収容する第 2 の貫通部 8 5 ( 図 2 9 参照 ) を有した半硬化状態とされたプリプレグ樹脂を用いることができる。

【 0 0 9 3 】

このように、樹脂部材 9 2 の母材としてプリプレグ樹脂を用いることにより、電子部品内蔵基板 9 0 に反りが発生することを防止できる。樹脂部材 9 2 の厚さ D は、例えば、 $300\mu\text{m}$  とすることができる。

10

【 0 0 9 4 】

第 1 の導電性ボール 9 3 は、配線パターン 3 7 に設けられている。第 2 の導電性ボール 9 4 は、第 1 の導電性ボール 9 3 と対向するように、配線パターン 5 1 に設けられている。第 1 の導電性ボール 9 3 と対向する部分の第 2 の導電性ボール 9 4 は、第 1 の導電性ボール 9 3 と接触している。これにより、配線パターン 3 7 と配線パターン 5 1 とは、第 1 及び第 2 の導電性ボール 9 3 , 9 4 を介して、電氣的に接続されている。

【 0 0 9 5 】

このように、配線パターン 3 7 に設けられた第 1 の導電性ボール 9 3 と、配線パターン 5 1 に設けられた第 2 の導電性ボール 9 4 とを接触させることで、配線パターン 3 7 と配線パターン 5 1 とを電氣的に接続することにより、めっき法により形成された貫通電極 1 9 を用いて配線パターン 3 7 と配線パターン 5 1 とを電氣的に接続した場合と比較して、電子部品内蔵基板 9 0 のコストを低減させることができる。

20

【 0 0 9 6 】

第 1 及び第 2 の導電性ボール 9 3 , 9 4 としては、例えば、はんだボール、Cu コアと Cu コアを覆うはんだとを備えた Cu コアはんだボール等を用いることができる。樹脂部材 9 2 の厚さ D が  $300\mu\text{m}$  の場合、第 1 及び第 2 の導電性ボール 9 3 , 9 4 の直径は、例えば、 $200\mu\text{m}$  とすることができる。

【 0 0 9 7 】

ソルダーレジスト層 9 6 は、パッド部 4 4 を除いた部分の配線パターン 3 8 を覆うように、配線基板本体 3 5 の面 3 5 B に設けられている。ソルダーレジスト層 9 6 は、パッド部 4 4 を露出する開口部 9 6 A を有する。

30

【 0 0 9 8 】

ソルダーレジスト層 9 7 は、パッド部 5 7 を除いた部分の配線パターン 5 2 を覆うように、配線基板本体 4 7 の面 4 7 B に設けられている。ソルダーレジスト層 9 7 は、パッド部 5 7 を露出する開口部 9 7 A を有する。

【 0 0 9 9 】

図 2 4 は、本発明の第 2 の実施の形態の第 1 変形例に係る電子部品内蔵基板の断面図である。図 2 4 において、第 2 の実施の形態の電子部品内蔵基板 9 0 と同一構成部分には、同一符号を付す。

40

【 0 1 0 0 】

図 2 4 を参照するに、第 2 の実施の形態の第 1 変形例に係る電子部品内蔵基板 1 0 0 は、第 2 の実施の形態の電子部品内蔵基板 9 0 の構成に、さらに第 1 の電子部品 1 4 と第 1 の配線基板 1 1 との隙間を充填する第 1 のアンダーフィル樹脂 7 1 と、第 2 の電子部品 1 5 と第 2 の配線基板 1 2 との隙間を充填する第 2 のアンダーフィル樹脂 7 2 とを設けた以外は、電子部品内蔵基板 9 0 と同様に構成される。

【 0 1 0 1 】

このように、第 1 の電子部品 1 4 と第 1 の配線基板 1 1 との隙間を充填する第 1 のアンダーフィル樹脂 7 1 と、第 2 の電子部品 1 5 と第 2 の配線基板 1 2 との隙間を充填する第

50



2のアンダーフィル樹脂72とを設けることにより、第1の電子部品14と第1の配線基板11との電氣的接続信頼性、及び第2の電子部品15と第2の配線基板12との電氣的接続信頼性を向上させることができる。

【0102】

また、上記構成とされた第2の実施の形態の第1変形例に係る電子部品内蔵基板100は、第2の実施の形態の電子部品内蔵基板90と同様な効果を得ることができる。

【0103】

図25は、本発明の第2の実施の形態の第2変形例に係る電子部品内蔵基板の断面図である。図25において、第2の実施の形態の電子部品内蔵基板90、及び第1の実施の形態の第2変形例に係る電子部品内蔵基板75と同一構成部分には、同一符号を付す。

10

【0104】

図25を参照するに、第2の実施の形態の第2変形例に係る電子部品内蔵基板105は、第2の実施の形態の電子部品内蔵基板90に設けられた第2の電子部品15の代わりに、第1の実施の形態の第2変形例に係る電子部品内蔵基板75に設けられた複数の第2の電子部品76を設けた以外は、電子部品内蔵基板90と同様に構成される。

【0105】

上記構成とされた第2の実施の形態の第2変形例に係る電子部品内蔵基板105は、第2の実施の形態の電子部品内蔵基板90と同様な効果を得ることができる。

【0106】

図26は、本発明の第2の実施の形態の第3変形例に係る電子部品内蔵基板の断面図である。図26において、第2の実施の形態の電子部品内蔵基板90、及び第1の実施の形態の第3変形例に係る電子部品内蔵基板80と同一構成部分には、同一符号を付す。

20

【0107】

図26を参照するに、第2の実施の形態の第3変形例に係る電子部品内蔵基板110は、第2の実施の形態の電子部品内蔵基板90に設けられた第1の電子部品14の代わりに、第1の実施の形態の第3変形例に係る電子部品内蔵基板80に設けられた複数の第1の電子部品81を設けた以外は、電子部品内蔵基板90と同様に構成される。

【0108】

上記構成とされた第2の実施の形態の第3変形例に係る電子部品内蔵基板110は、第2の実施の形態の電子部品内蔵基板90と同様な効果を得ることができる。

30

【0109】

図27～図32は、本発明の第2の実施の形態に係る電子部品内蔵基板の製造工程を示す図である。図27～図32において、第2の実施の形態の電子部品内蔵基板90と同一構成部分には同一符号を付す。

【0110】

図27～32を参照して、第2の実施の形態の電子部品内蔵基板90の製造方法について説明する。始めに、図27に示す工程では、第1の実施の形態で説明した図13に示す構造体に設けられた配線パターン37（具体的には、第1の電子部品14の実装領域以外の部分の配線パターン37）に、第1の導電性ボール93を形成する。第1の導電性ボール93としては、例えば、はんだボール、CuコアとCuコアを覆うはんだとを備えたCuコアはんだボール等を用いることができる。第1の導電性ボール93の直径は、例えば、200μmとすることができる。

40

【0111】

次いで、図28に示す工程では、第1の実施の形態で説明した図15に示す構造体に設けられた配線パターン51（具体的には、第2の電子部品15の実装領域以外の部分の配線パターン51）に、第2の導電性ボール94を形成する。第2の導電性ボール94としては、例えば、はんだボール、CuコアとCuコアを覆うはんだとを備えたCuコアはんだボール等を用いることができる。第2の導電性ボール94の直径は、例えば、200μmとすることができる。

【0112】

50

次いで、図 29 に示す工程では、板状とされ、第 1 及び第 2 の電子部品 14, 15 が収容される第 1 の貫通部 85 と、第 1 及び第 2 の導電性ボール 93, 94 を収容する第 2 の貫通部 122 とを有すると共に、半硬化状態とされた樹脂部材 92 を形成する（樹脂部材形成工程）。樹脂部材 92 の母材としては、例えば、半硬化状態とされたプリプレグ樹脂（具体的には、例えば、ガラス繊維に樹脂を含浸させた絶縁部材）を用いることができる。第 1 及び第 2 の貫通部 85, 122 は、例えば、打ち抜き加工により形成することができる。半硬化状態とされた樹脂部材 92 は、図 23 に示す完全に硬化した樹脂部材 92 の厚さ D よりも厚い。半硬化状態とされた樹脂部材 92 の厚さ E は、例えば、600  $\mu\text{m}$  とすることができる。

#### 【0113】

次いで、図 30 に示す工程では、半硬化状態とされた樹脂部材 92 の上面 92A 側から第 1 の貫通部 85 に、第 1 の配線基板 11 に表面実装された第 1 の電子部品 14 を挿入すると共に、半硬化状態とされた樹脂部材 92 の上面 92A 側から第 2 の貫通部 122 に第 1 の配線基板 11 に設けられた第 1 の導電性ボール 93 を挿入する。次いで、半硬化状態とされた樹脂部材 92 の下面 92B 側から第 1 の貫通部 85 に第 2 の配線基板 12 に表面実装された第 2 の電子部品 15 を挿入すると共に、半硬化状態とされた樹脂部材 92 の下面 92B 側から第 2 の貫通部 122 に第 2 の配線基板 12 に設けられた第 2 の導電性ボール 94 を挿入することで、第 2 の電子部品 15 及び第 2 の導電性ボール 94 が設けられた第 2 の配線基板 12 と、半硬化状態とされた樹脂部材 92 と、第 1 の電子部品 14 及び第 1 の導電性ボール 93 が設けられた第 1 の配線基板 11 とが積層された積層体 125 を形成する（積層体形成工程）。

#### 【0114】

このとき、第 1 の配線基板 11 は、樹脂部材 92 の上面 92A と接触し、第 2 の配線基板 12 は、樹脂部材 92 の下面 92B と接触する。また、第 1 の貫通部 85 に挿入された第 1 の電子部品 14 と、第 1 の貫通部 85 に挿入された第 2 の電子部品 15 との間には、図 23 に示す隙間 A よりも大きな隙間が形成されている。また、第 2 の貫通部 122 に収容された第 1 及び第 2 の導電性ボール 93, 94 は、離間した状態で対向配置されている。

#### 【0115】

次いで、図 31 に示す工程では、積層体 125 を加熱した状態でプレスして、第 1 の導電性ボール 93 と第 2 の導電性ボール 94 とを接触させると共に、図 30 に示す半硬化状態とされた樹脂部材 92 を完全に硬化させて、完全に硬化した樹脂部材 92 により、第 1 の電子部品 14 及び第 1 の導電性ボール 93 が設けられた第 1 の配線基板 11 と、第 2 の電子部品 15 及び第 2 の導電性ボール 94 が設けられた第 2 の配線基板 12 との間を封止する（封止工程）。

#### 【0116】

半硬化状態の樹脂部材 92 の母材がプリプレグ樹脂の場合、上記封止工程において、第 1 の電子部品 14 と第 1 の配線基板 11 との隙間、第 2 の電子部品 15 と第 2 の配線基板 12 との隙間、及び第 1 の電子部品 14 と第 2 の電子部品 15 と隙間 A に、プリプレグ樹脂を構成する樹脂のみが充填される。

#### 【0117】

このように、半硬化状態とされた樹脂部材 92 の第 1 の貫通部 85 に、第 1 の配線基板 11 に表面実装された第 1 の電子部品 14 と第 2 の配線基板 12 に表面実装された第 2 の電子部品 15 とを挿入して、第 1 の電子部品 14 と第 2 の電子部品 15 とを対向配置させると共に、第 1 の配線基板 11 に設けられた第 1 の導電性ボール 93 と第 2 の配線基板 12 に設けられた第 2 の導電性ボール 94 とを挿入して、第 1 の導電性ボール 93 と第 2 の導電性ボール 94 とを対向配置させることにより、第 1 の電子部品 14 及び第 1 の導電性ボール 93 が設けられた第 1 の配線基板 11 と、半硬化状態とされ、第 1 及び第 2 の貫通部 85, 122 を有する樹脂部材 92 と、第 2 の電子部品 15 及び第 2 の導電性ボール 94 が設けられた第 2 の配線基板 12 とが積層された積層体 125 を形成し、その後、積層

体 1 2 5 を加熱した状態でプレスして、第 1 の導電性ボール 9 3 と第 2 の導電性ボール 9 4 とを接触させると共に、半硬化状態とされた樹脂部材 9 2 を完全に硬化させて、第 1 の電子部品 1 4 及び第 1 の導電性ボール 9 3 が設けられた第 1 の配線基板 1 1 と、第 2 の電子部品 1 5 及び第 2 の導電性ボール 9 4 が設けられた第 2 の配線基板 1 2 との間を封止することにより、コア基板 2 0 1 の両面 2 0 1 A , 2 0 1 B に実装された電子部品 2 1 1 , 2 1 4 を内蔵する従来の電子部品内蔵基板 2 0 0 と比較して、電子部品内蔵基板 9 0 の厚さ方向のサイズを小型化することができる。

【 0 1 1 8 】

また、半硬化状態とされた樹脂部材 9 2 の面 9 2 A に第 1 の電子部品 1 4 及び第 1 の導電性ボール 9 3 が設けられた第 1 の配線基板 1 1 を配置し、半硬化状態とされた樹脂部材 9 2 の面 9 2 B に第 2 の電子部品 1 5 及び第 2 の導電性ボール 9 4 が設けられた第 2 の配線基板 1 2 を配置した状態（半硬化状態とされた樹脂部材 9 2 の両面 9 2 A , 9 2 B に略同様な構成とされた構造体が配置された状態）で、加熱により半硬化状態の樹脂部材 9 2 を完全に硬化させて、第 1 の電子部品 1 4 及び第 1 の導電性ボール 9 3 が設けられた第 1 の配線基板 1 1 と、第 2 の電子部品 1 5 及び第 2 の導電性ボール 9 4 が設けられた第 2 の配線基板 1 2 との間を封止することで、電子部品内蔵基板 9 0 に反りが発生することを防止できる。

10

【 0 1 1 9 】

さらに、積層体 1 2 5 を加熱した状態でプレスして、第 1 の配線基板 1 1 に設けられた第 1 の導電性ボール 9 3 と、第 2 の配線基板 1 2 に設けられた第 2 の導電性ボール 9 4 とを接触させて、第 1 の配線基板 1 1 と第 2 の配線基板 1 2 とを電氣的に接続することにより、めっき法により形成された貫通電極 1 9 （図 8 参照）を介して、第 1 の配線基板 1 1 と第 2 の配線基板 1 2 とを電氣的に接続した電子部品内蔵基板 1 0 , 7 0 , 7 5 , 8 0 と比較して、電子部品内蔵基板 9 0 のコストを低減することができる。

20

【 0 1 2 0 】

なお、本実施の形態の第 2 変形例の電子部品内蔵基板 1 0 0 は、先に説明した図 3 0 示す工程（積層体形成工程）の前に、第 1 のアンダーフィル樹脂 7 1 を形成する工程（第 1 のアンダーフィル樹脂形成工程）と、第 2 のアンダーフィル樹脂 7 2 を形成する工程（第 2 のアンダーフィル樹脂形成工程）とを設ける以外は、本実施の形態の電子部品内蔵基板 9 0 と同様な手法により製造することができる。

30

【 0 1 2 1 】

このように、積層体形成工程の前に、第 1 の電子部品 1 4 と第 1 の配線基板 1 1 との隙間を充填する第 1 のアンダーフィル樹脂 7 1 を形成する第 1 のアンダーフィル樹脂形成工程と、第 2 の電子部品実装工程と積層体形成工程との間に、第 2 の電子部品 1 5 と第 2 の配線基板 1 2 との隙間を充填する第 2 のアンダーフィル樹脂 7 2 を形成する第 2 のアンダーフィル樹脂形成工程と、を設けることにより、第 1 の電子部品 1 4 と第 1 の配線基板 1 1 との間の電氣的接続信頼性、及び第 2 の電子部品 1 5 と第 2 の配線基板 1 2 との間の電氣的接続信頼性を向上させることができる。

【 0 1 2 2 】

また、第 2 の実施の形態の第 2 変形例の電子部品内蔵基板 1 0 5 、及び第 2 の実施の形態の第 3 変形例の電子部品内蔵基板 1 1 0 は、第 2 の実施の形態の電子部品内蔵基板 9 0 と同様な手法により製造することができる。

40

【 0 1 2 3 】

図 3 3 は、本発明の第 2 の実施の形態の第 4 変形例に係る電子部品内蔵基板の断面図である。図 3 3 において、第 2 の実施の形態の電子部品内蔵基板 9 0 と同一構成部分には同一符号を付す。

【 0 1 2 4 】

図 3 3 を参照するに、第 2 の実施の形態の第 4 変形例に係る電子部品内蔵基板 1 3 0 は、第 2 の実施の形態の電子部品内蔵基板 9 0 の構成に、さらにソルダーレジスト層 1 3 1 , 1 3 2 を設けた以外は、電子部品内蔵基板 9 0 と同様に構成される。

50

## 【 0 1 2 5 】

ソルダーレジスト層 1 3 1 は、第 1 の配線基板 1 1 に設けられている。ソルダーレジスト層 1 3 1 は、パッド部 4 2 及び第 1 の導電性ボール 9 3 の配設領域を除いた部分の配線パターン 3 7 を覆うように、配線基板本体 3 5 の面 3 5 A に設けられている。

## 【 0 1 2 6 】

ソルダーレジスト層 1 3 2 は、第 2 の配線基板 1 2 に設けられている。ソルダーレジスト層 1 3 2 は、パッド部 5 6 及び第 2 の導電性ボール 9 4 の配設領域を除いた部分の配線パターン 5 1 を覆うように、配線基板本体 4 7 の面 4 7 A に設けられている。

## 【 0 1 2 7 】

本実施の形態の第 4 変形例に係る電子部品内蔵基板によれば、配線基板本体 3 5 の面 3 5 A に、パッド部 4 2 及び第 1 の導電性ボール 9 3 の配設領域を除いた部分の配線パターン 3 7 を覆うソルダーレジスト層 1 3 1 を設けることにより、第 1 の配線基板 1 1 に第 1 の導電性ボール 9 3 を接合させる際、溶融したはんだ（第 1 の導電性ボール 9 3 を構成するはんだ）の流出により、隣り合う配線パターン 3 7 がショートすることを防止できる。

## 【 0 1 2 8 】

また、配線基板本体 4 7 の面 4 7 A に、パッド部 5 6 及び第 2 の導電性ボール 9 4 の配設領域を除いた部分の配線パターン 5 1 を覆うソルダーレジスト層 1 3 2 を設けることにより、第 2 の配線基板 1 2 と第 2 の導電性ボール 9 4 とを接合させる際、溶融したはんだ（第 2 の導電性ボール 9 4 を構成するはんだ）の流出により、隣り合う配線パターン 5 1 がショートすることを防止できる。

## 【 0 1 2 9 】

なお、上記構成とされた第 2 の実施の形態の第 4 変形例に係る電子部品内蔵基板 1 3 0 は、第 2 の実施の形態の電子部品内蔵基板 9 0 と同様な効果を得ることができる。

## 【 0 1 3 0 】

図 3 4 ~ 図 3 7 は、本発明の第 2 の実施の形態の第 4 変形例に係る電子部品内蔵基板の製造工程を示す図である。図 3 4 ~ 図 3 7 において、第 2 の実施の形態の第 4 変形例に係る電子部品内蔵基板 1 3 0 と同一構成部分には同一符号を付す。

## 【 0 1 3 1 】

図 3 4 ~ 図 3 7 を参照して、本発明の第 2 の実施の形態の第 4 変形例に係る電子部品内蔵基板 1 3 0 の製造方法について説明する。

## 【 0 1 3 2 】

始めに、図 3 4 に示す工程では、第 1 の実施の形態で説明した図 1 2 に示す第 1 の配線基板 1 1 を形成した後、配線基板本体 3 5 の面 3 5 A に、パッド部 4 2 及び第 1 の導電性ボール 9 3 の配設領域を除いた部分の配線パターン 3 7 を覆うソルダーレジスト層 1 3 1 を形成すると共に、配線基板本体 3 5 の面 3 5 B に、パッド部 4 4 を除いた部分の配線パターン 3 8 を覆うソルダーレジスト層 9 6 を形成する。

## 【 0 1 3 3 】

次いで、図 3 5 に示す工程では、パッド部 4 2 に第 1 の電子部品 1 4 を表面実装（第 1 の電子部品実装工程）し、その後、第 1 の導電性ボール 9 3 の配設領域に対応する部分の配線パターン 3 7 に第 1 の導電性ボール 9 3 を形成する。第 1 の電子部品実装工程では、例えば、パッド部 4 2 上に溶融させたはんだ 3 1 を準備し、溶融させたはんだ 3 1 に第 1 の電子部品 1 4 の電極パッド 6 1 に設けられたバンプ 2 8 を押し当てることで、パッド部 4 2 上にバンプ 2 8 を固定する。

## 【 0 1 3 4 】

このように、配線基板本体 3 5 の面 3 5 A に、パッド部 4 2 及び第 1 の導電性ボール 9 3 の配設領域を除いた部分の配線パターン 3 7 を覆うソルダーレジスト層 1 3 1 を形成し、その後、パッド部 4 2 に第 1 の電子部品 1 4 を表面実装し、配線パターン 3 7 に第 1 の導電性ボール 9 3 を形成することで、溶融したはんだ（具体的には、はんだ 3 1 及び第 1 の導電性ボール 9 3 を構成するはんだ）により、隣り合う配線パターン 3 7 がショートすることを防止できる。

10

20

30

40

50

## 【 0 1 3 5 】

次いで、図 3 6 に示す工程では、第 1 の実施の形態で説明した図 1 4 に示す第 2 の配線基板 1 2 を形成した後、配線基板本体 4 7 の面 4 7 A に、パッド部 5 6 及び第 2 の導電性ボール 9 4 の配設領域を除いた部分の配線パターン 5 1 を覆うソルダーレジスト層 1 3 2 を形成すると共に、配線基板本体 4 7 の面 4 7 B に、パッド部 5 7 を除いた部分の配線パターン 5 2 を覆うソルダーレジスト層 9 7 を形成する。

## 【 0 1 3 6 】

次いで、図 3 7 に示す工程では、パッド部 5 6 に第 2 の電子部品 1 5 を表面実装（第 2 の電子部品実装工程）し、その後、第 2 の導電性ボール 9 4 の配設領域に対応する部分の配線パターン 5 1 に第 2 の導電性ボール 9 4 を形成する。第 2 の電子部品実装工程では、例えば、パッド部 5 6 上に溶融させたはんだ 3 2 を準備し、溶融させたはんだ 3 2 に第 2 の電子部品 1 5 の電極パッド 6 3 に設けられたバンブ 2 9 を押し当てることで、パッド部 5 6 上にバンブ 2 9 を固定する。

## 【 0 1 3 7 】

このように、配線基板本体 4 7 の面 4 7 A に、パッド部 5 6 及び第 2 の導電性ボール 9 4 の配設領域を除いた部分の配線パターン 5 1 を覆うソルダーレジスト層 1 3 2 を形成し、その後、パッド部 5 6 に第 2 の電子部品 1 5 を表面実装し、配線パターン 5 1 に第 2 の導電性ボール 9 4 を形成することで、溶融したはんだ（具体的には、はんだ 3 2 及び第 2 の導電性ボール 9 4 を構成するはんだ）により、隣り合う配線パターン 5 1 がショートすることを防止できる。

## 【 0 1 3 8 】

その後、本実施の形態で説明した図 3 0 ~ 図 3 2 に示す工程と同様な処理を行うことで、本実施の形態の第 4 変形例に係る電子部品内蔵基板 1 3 0 が製造される。

## 【 0 1 3 9 】

本実施の形態の第 4 変形例に係る電子部品内蔵基板の製造方法によれば、配線基板本体 3 5 の面 3 5 A に、パッド部 4 2 及び第 1 の導電性ボール 9 3 の配設領域を除いた部分の配線パターン 3 7 を覆うソルダーレジスト層 1 3 1 を形成し、その後、パッド部 4 2 に第 1 の電子部品 1 4 を表面実装し、配線パターン 3 7 に第 1 の導電性ボール 9 3 を形成することで、溶融したはんだ（具体的には、はんだ 3 1 及び第 1 の導電性ボール 9 3 を構成するはんだ）により、隣り合う配線パターン 3 7 がショートすることを防止できる。

## 【 0 1 4 0 】

また、配線基板本体 4 7 の面 4 7 A に、パッド部 5 6 及び第 2 の導電性ボール 9 4 の配設領域を除いた部分の配線パターン 5 1 を覆うソルダーレジスト層 1 3 2 を形成し、その後、パッド部 5 6 に第 2 の電子部品 1 5 を表面実装し、配線パターン 5 1 に第 2 の導電性ボール 9 4 を形成することで、溶融したはんだ（具体的には、はんだ 3 2 及び第 2 の導電性ボール 9 4 を構成するはんだ）により、隣り合う配線パターン 5 1 がショートすることを防止できる。

## 【 0 1 4 1 】

以上、本発明の好ましい実施の形態について詳述したが、本発明はかかる特定の実施の形態に限定されるものではなく、特許請求の範囲内に記載された本発明の要旨の範囲内において、種々の変形・変更が可能である。

## 【 0 1 4 2 】

例えば、上記説明した電子部品内蔵基板 9 0 , 1 0 0 , 1 0 5 , 1 1 0 , 1 3 0 では、第 1 の電子部品 1 4 と第 2 の電子部品 1 5 との間に隙間 A を形成した場合を例に挙げて説明したが、第 1 の電子部品 1 4 の面 1 4 A と第 2 の電子部品 1 5 の面 1 5 A とが接触するように、第 1 及び第 2 の電子部品 1 4 , 1 5 を配置してもよい。

## 【 産業上の利用可能性 】

## 【 0 1 4 3 】

本発明は、複数の電子部品の内蔵した電子部品内蔵基板及びその製造方法に適用できる。

## 【図面の簡単な説明】

【 0 1 4 4 】

【図 1】従来の電子部品内蔵基板の断面図である。

【図 2】従来の電子部品内蔵基板の製造工程を示す図（その 1）である。

【図 3】従来の電子部品内蔵基板の製造工程を示す図（その 2）である。

【図 4】従来の電子部品内蔵基板の製造工程を示す図（その 3）である。

【図 5】従来の電子部品内蔵基板の製造工程を示す図（その 4）である。

【図 6】従来の電子部品内蔵基板の製造工程を示す図（その 5）である。

【図 7】従来の電子部品内蔵基板の製造工程を示す図（その 6）である。

【図 8】本発明の第 1 の実施の形態に係る電子部品内蔵基板の断面図である。

10

【図 9】本発明の第 1 の実施の形態の第 1 変形例に係る電子部品内蔵基板の断面図である。

【図 10】本発明の第 1 の実施の形態の第 2 変形例に係る電子部品内蔵基板の断面図である。

【図 11】本発明の第 1 の実施の形態の第 3 変形例に係る電子部品内蔵基板の断面図である。

【図 12】本発明の第 1 の実施の形態に係る電子部品内蔵基板の製造工程を示す図（その 1）である。

【図 13】本発明の第 1 の実施の形態に係る電子部品内蔵基板の製造工程を示す図（その 2）である。

20

【図 14】本発明の第 1 の実施の形態に係る電子部品内蔵基板の製造工程を示す図（その 3）である。

【図 15】本発明の第 1 の実施の形態に係る電子部品内蔵基板の製造工程を示す図（その 4）である。

【図 16】本発明の第 1 の実施の形態に係る電子部品内蔵基板の製造工程を示す図（その 5）である。

【図 17】本発明の第 1 の実施の形態に係る電子部品内蔵基板の製造工程を示す図（その 6）である。

【図 18】本発明の第 1 の実施の形態に係る電子部品内蔵基板の製造工程を示す図（その 7）である。

30

【図 19】本発明の第 1 の実施の形態に係る電子部品内蔵基板の製造工程を示す図（その 8）である。

【図 20】本発明の第 1 の実施の形態に係る電子部品内蔵基板の製造工程を示す図（その 9）である。

【図 21】本発明の第 1 の実施の形態に係る電子部品内蔵基板の製造工程を示す図（その 10）である。

【図 22】本発明の第 1 の実施の形態に係る電子部品内蔵基板の製造工程を示す図（その 11）である。

【図 23】本発明の第 2 の実施の形態に係る電子部品内蔵基板の断面図である。

【図 24】本発明の第 2 の実施の形態の第 1 変形例に係る電子部品内蔵基板の断面図である。

40

【図 25】本発明の第 2 の実施の形態の第 2 変形例に係る電子部品内蔵基板の断面図である。

【図 26】本発明の第 2 の実施の形態の第 3 変形例に係る電子部品内蔵基板の断面図である。

【図 27】本発明の第 2 の実施の形態に係る電子部品内蔵基板の製造工程を示す図（その 1）である。

【図 28】本発明の第 2 の実施の形態に係る電子部品内蔵基板の製造工程を示す図（その 2）である。

【図 29】本発明の第 2 の実施の形態に係る電子部品内蔵基板の製造工程を示す図（その

50

3)である。

【図30】本発明の第2の実施の形態に係る電子部品内蔵基板の製造工程を示す図(その4)である。

【図31】本発明の第2の実施の形態に係る電子部品内蔵基板の製造工程を示す図(その5)である。

【図32】本発明の第2の実施の形態に係る電子部品内蔵基板の製造工程を示す図(その6)である。

【図33】本発明の第2の実施の形態の第4変形例に係る電子部品内蔵基板の断面図である。

【図34】本発明の第2の実施の形態の第4変形例に係る電子部品内蔵基板の製造工程を示す図(その1)である。 10

【図35】本発明の第2の実施の形態の第4変形例に係る電子部品内蔵基板の製造工程を示す図(その2)である。

【図36】本発明の第2の実施の形態の第4変形例に係る電子部品内蔵基板の製造工程を示す図(その3)である。

【図37】本発明の第2の実施の形態の第4変形例に係る電子部品内蔵基板の製造工程を示す図(その4)である。

【符号の説明】

【0145】

10, 70, 75, 80, 90, 100, 105, 110, 130 電子部品内蔵基板 20

11 第1の配線基板

12 第2の配線基板

14, 81 第1の電子部品

14A, 15A, 35A, 35B, 47A, 47B, 76A, 81A 面

15, 76 第2の電子部品

16, 92 樹脂部材

16A, 92A 上面

16B, 92B 下面

18 貫通孔

19 貫通電極

22, 96, 97, 131, 132 ソルダレジスト層

22A, 22B, 96A, 97A 開口部

24 第1の外部接続端子

25 第2の外部接続端子

28, 29 バンプ

31, 32 はんだ

35, 47 配線基板本体

37~39, 51~53 配線パターン

42, 44, 56, 57 パッド部

61, 63 電極パッド

71 第1のアンダーフィル樹脂

72 第2のアンダーフィル樹脂

85 第1の貫通部

87, 125 積層体

93 第1の導電性ボール

94 第2の導電性ボール

122 第2の貫通部

A 隙間

B, C, D, E 厚さ

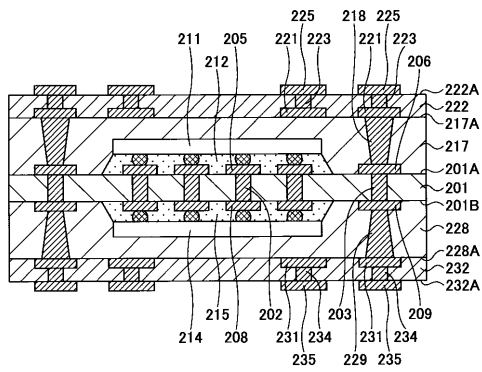
30

40

【 図 1 】

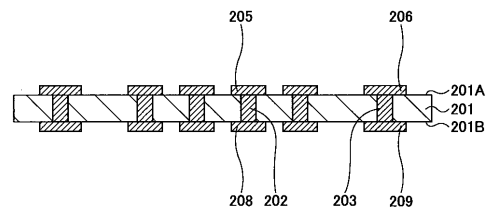
従来の電子部品内蔵基板の断面図

200



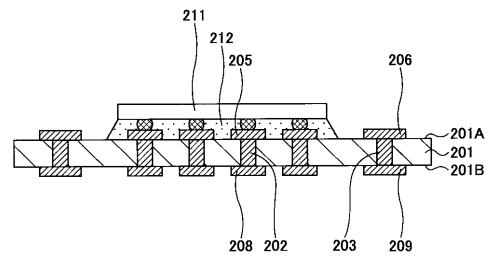
【 図 2 】

従来の電子部品内蔵基板の製造工程を示す図(その1)



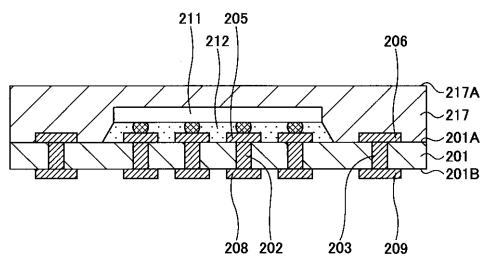
【 図 3 】

従来の電子部品内蔵基板の製造工程を示す図(その2)



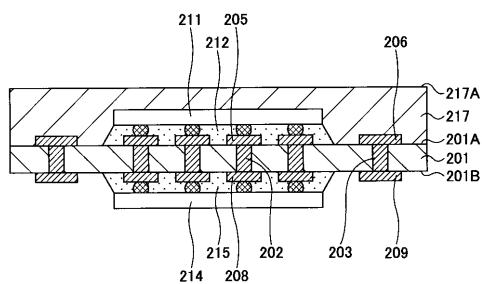
【 図 4 】

従来の電子部品内蔵基板の製造工程を示す図(その3)



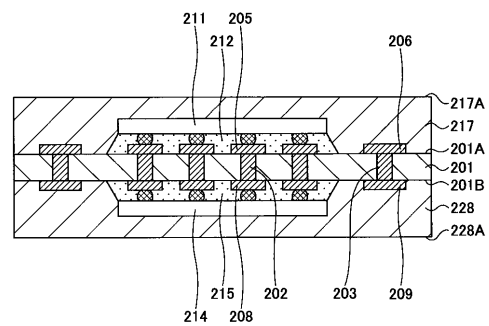
【 図 5 】

従来の電子部品内蔵基板の製造工程を示す図(その4)



【 図 6 】

従来の電子部品内蔵基板の製造工程を示す図(その5)

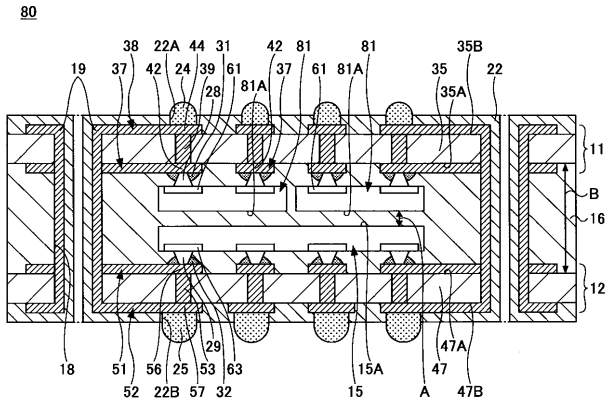






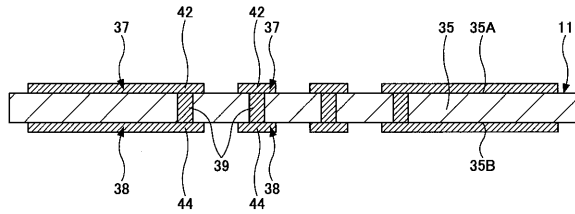
【図 1 1】

本発明の第1の実施の形態の第3変形例に係る電子部品内蔵基板の断面図



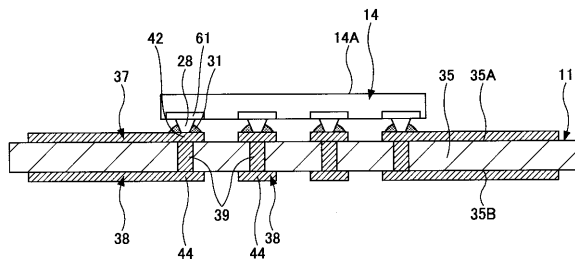
【図 1 2】

本発明の第1の実施の形態に係る電子部品内蔵基板の製造工程を示す図  
(その1)



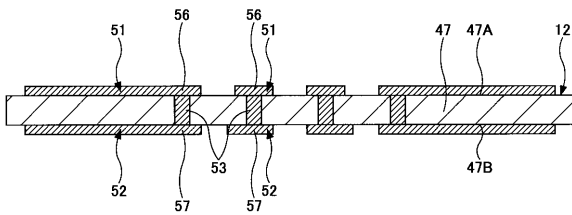
【図 1 3】

本発明の第1の実施の形態に係る電子部品内蔵基板の製造工程を示す図  
(その2)



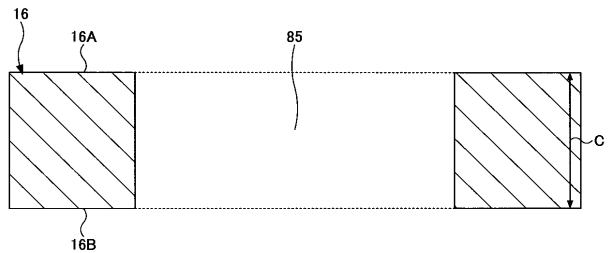
【図 1 4】

本発明の第1の実施の形態に係る電子部品内蔵基板の製造工程を示す図  
(その3)



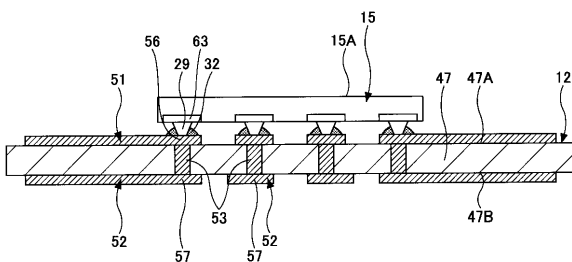
【図 1 6】

本発明の第1の実施の形態に係る電子部品内蔵基板の製造工程を示す図  
(その5)



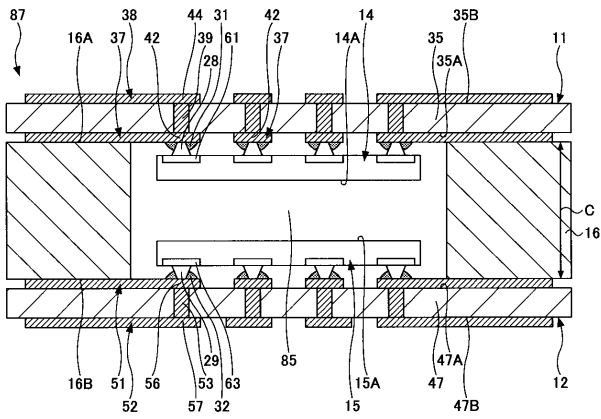
【図 1 5】

本発明の第1の実施の形態に係る電子部品内蔵基板の製造工程を示す図  
(その4)



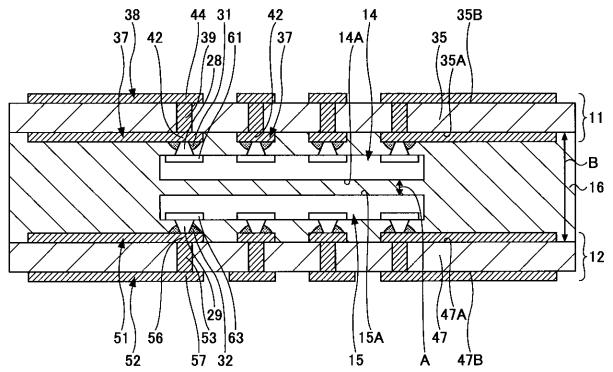
【図 17】

本発明の第1の実施の形態に係る電子部品内蔵基板の製造工程を示す図  
(その6)



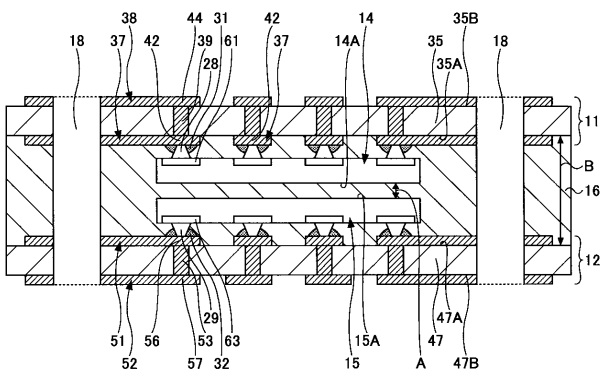
【図 18】

本発明の第1の実施の形態に係る電子部品内蔵基板の製造工程を示す図  
(その7)



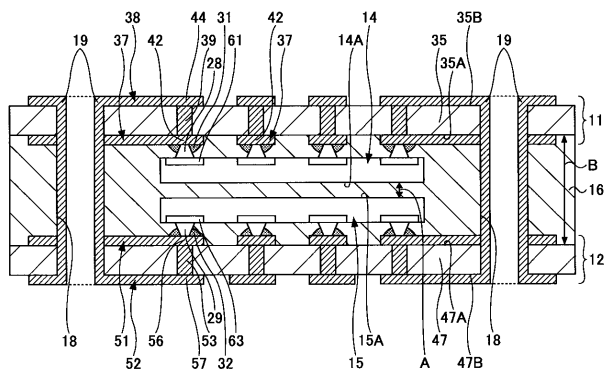
【図 19】

本発明の第1の実施の形態に係る電子部品内蔵基板の製造工程を示す図  
(その8)



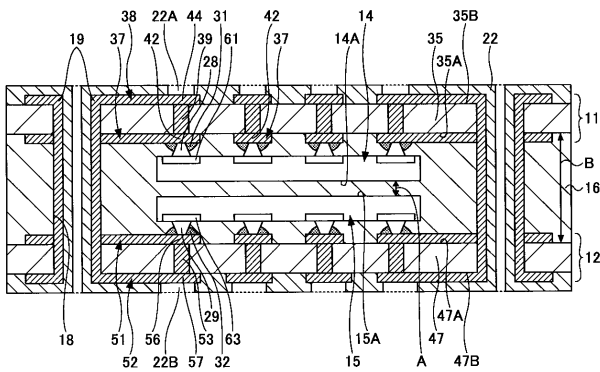
【図 20】

本発明の第1の実施の形態に係る電子部品内蔵基板の製造工程を示す図  
(その9)



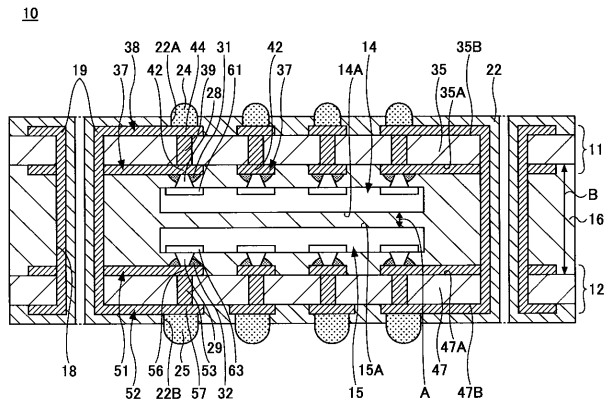
【図 2 1】

本発明の第1の実施の形態に係る電子部品内蔵基板の製造工程を示す図  
(その10)



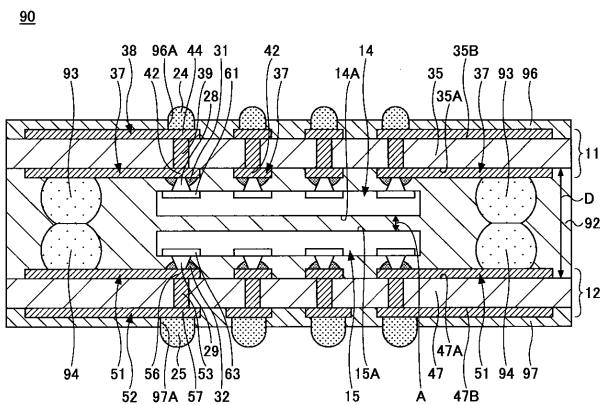
【図 2 2】

本発明の第1の実施の形態に係る電子部品内蔵基板の製造工程を示す図  
(その11)



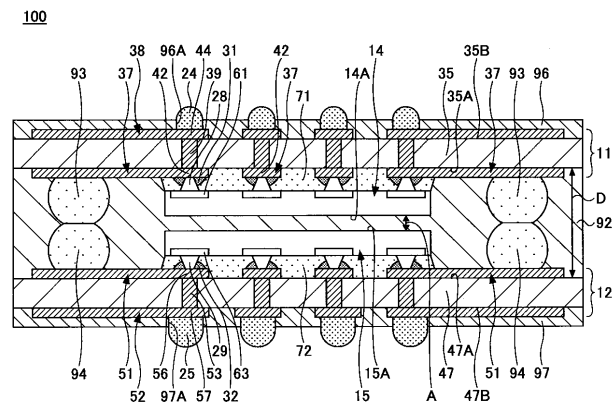
【図 2 3】

本発明の第2の実施の形態に係る電子部品内蔵基板の断面図



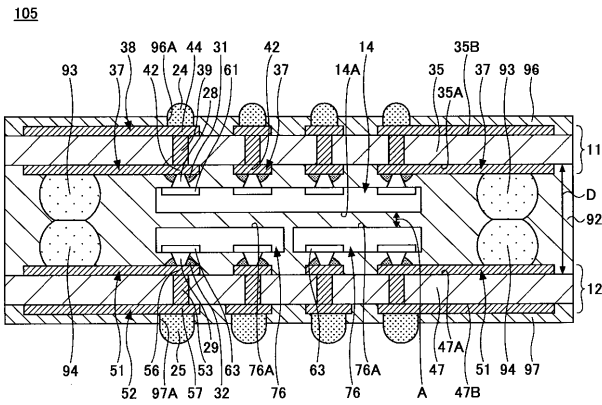
【図 2 4】

本発明の第2の実施の形態の第1変形例に係る電子部品内蔵基板の断面図



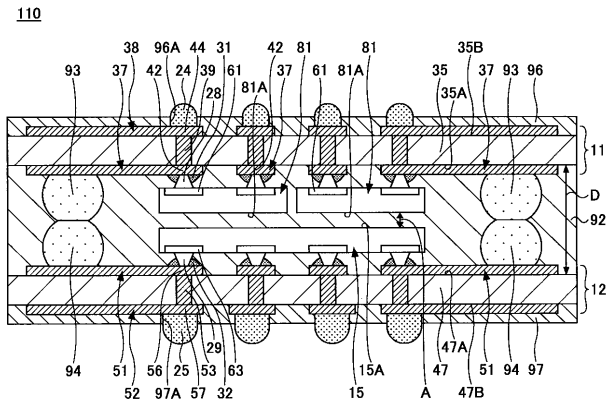
【図 25】

本発明の第2の実施の形態の第2変形例に係る電子部品内蔵基板の断面図

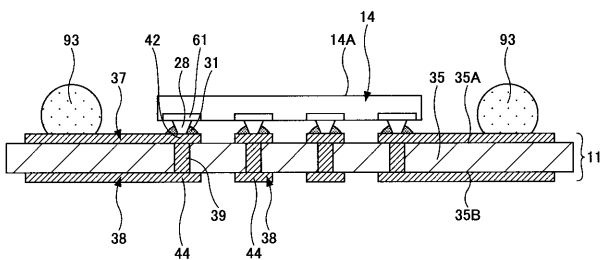


【図 26】

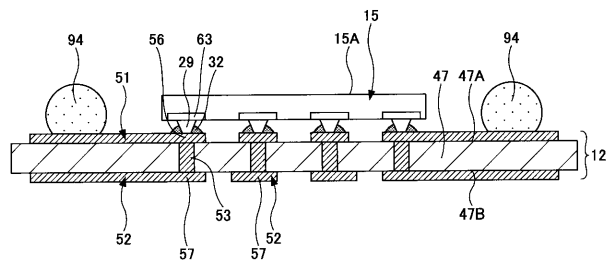
本発明の第2の実施の形態の第3変形例に係る電子部品内蔵基板の断面図



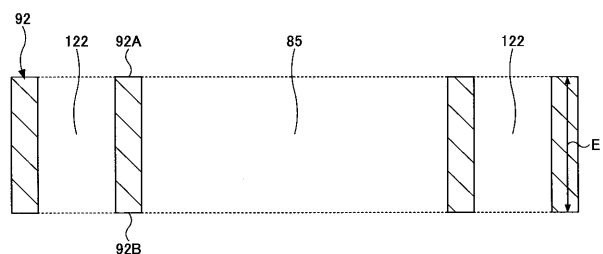
【図 27】

本発明の第2の実施の形態に係る  
電子部品内蔵基板の製造工程を示す図(その1)

【図 28】

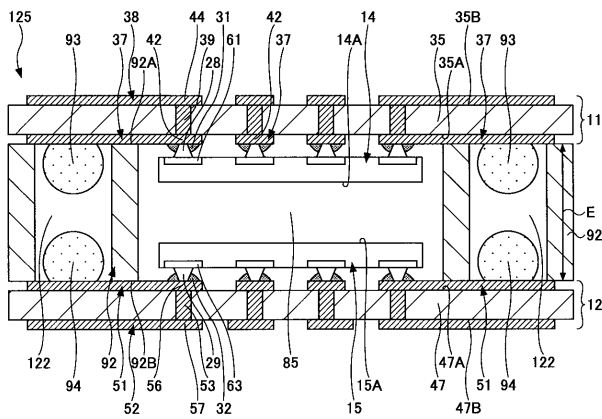
本発明の第2の実施の形態に係る  
電子部品内蔵基板の製造工程を示す図(その2)

【図 29】

本発明の第2の実施の形態に係る  
電子部品内蔵基板の製造工程を示す図(その3)

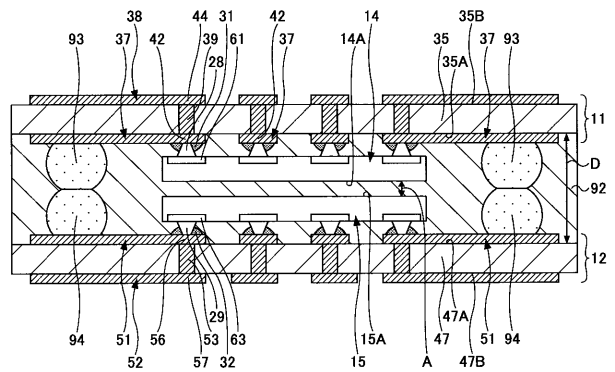
【図 3 0】

本発明の第2の実施の形態に係る  
電子部品内蔵基板の製造工程を示す図(その4)



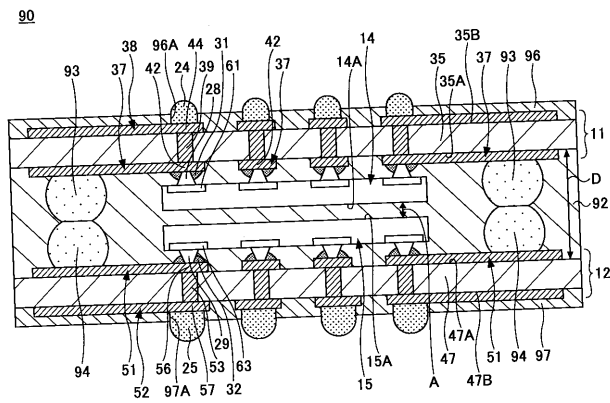
【図 3 1】

本発明の第2の実施の形態に係る  
電子部品内蔵基板の製造工程を示す図(その5)



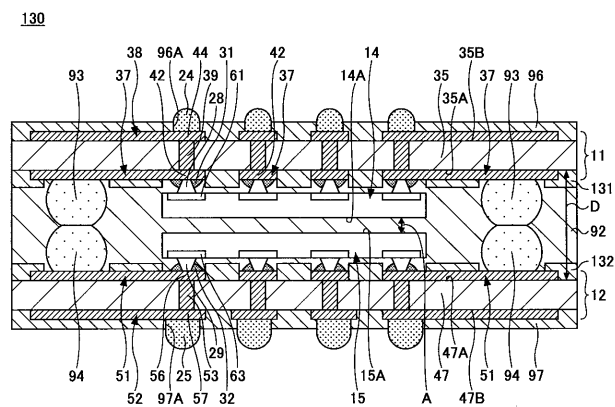
【図 3 2】

本発明の第2の実施の形態に係る  
電子部品内蔵基板の製造工程を示す図(その6)



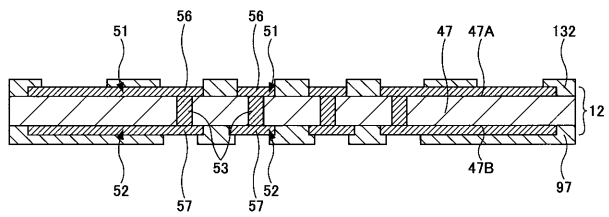
【図 3 3】

本発明の第2の実施の形態の第4変形例に係る  
電子部品内蔵基板の断面図



【 図 3 6 】

本発明の第2の実施の形態の第4変形例に係る電子部品内蔵基板の製造工程を示す図(その3)



【 図 3 7 】

本発明の第2の実施の形態の第4変形例に係る電子部品内蔵基板の製造工程を示す図(その4)

