

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4097268号
(P4097268)

(45) 発行日 平成20年6月11日(2008.6.11)

(24) 登録日 平成20年3月21日(2008.3.21)

(51) Int.Cl.		F I			
HO 1 G	4/40	(2006.01)	HO 1 G	4/40	A
HO 1 G	4/30	(2006.01)	HO 1 G	4/30	3 O 1 D
HO 1 G	4/12	(2006.01)	HO 1 G	4/30	3 O 1 A
			HO 1 G	4/12	3 5 2

請求項の数 5 (全 16 頁)

(21) 出願番号	特願2004-51623 (P2004-51623)	(73) 特許権者	000003067
(22) 出願日	平成16年2月26日(2004.2.26)		T D K 株式会社
(65) 公開番号	特開2005-243912 (P2005-243912A)		東京都中央区日本橋1丁目13番1号
(43) 公開日	平成17年9月8日(2005.9.8)	(74) 代理人	100101269
審査請求日	平成16年9月21日(2004.9.21)		弁理士 飯塚 道夫
		(72) 発明者	富樫 正明
			東京都中央区日本橋一丁目13番1号 T D K 株式会社内
		審査官	鈴木 匡明

最終頁に続く

(54) 【発明の名称】 積層コンデンサ

(57) 【特許請求の範囲】

【請求項1】

誘電体層を積層して形成された誘電体素体と、
相互間が誘電体層で隔てられつつ隣接してそれぞれ誘電体素体内に配置されて同極性となる一対の第1内部導体と、

一対の第1内部導体よりそれぞれ細幅に形成されつつ、相互間が逆方向でこれら一対の第1内部導体からそれぞれ一つ引き出される第1引出部と、

一対の第1内部導体と誘電体層で隔てられ且つ、相互間が誘電体層で隔てられつつ隣接してそれぞれ誘電体素体内に配置されて同極性となる一対の第2内部導体と、

一対の第2内部導体よりそれぞれ細幅に形成されつつ、相互間が逆方向でこれら一対の第2内部導体からそれぞれ一つ引き出される第2引出部と、

誘電体素体の側面に配置され且つ第1引出部に接続されると共に外部の回路に接続され得る第1端子電極と、

誘電体素体の側面に配置され且つ第2引出部に接続されると共に外部の回路に接続され得る第2端子電極と、

を有した積層コンデンサであって、

相互に隣り合って配置される側の第1内部導体と第2内部導体とからそれぞれ引き出される第1引出部と第2引出部とが、誘電体素体の相互に対向する側面における略同一位置にそれぞれ引き出される形とされつつ、

誘電体素体の同一側面内に第1端子電極と第2端子電極とが相互に隣接して配置された

10

20

ことを特徴とする積層コンデンサ。

【請求項 2】

一对の第 1 内部導体及び一对の第 2 内部導体を複数組ずつ有し、これら一对の第 1 内部導体と一对の第 2 内部導体とを誘電体素体内に交互に積層したことを特徴とする請求項 1 記載の積層コンデンサ。

【請求項 3】

第 1 引出部の位置を相互に相違させた形で、一对の第 1 内部導体が誘電体素体内に複数組配置され、第 2 引出部の位置を相互に相違させた形で、一对の第 2 内部導体が誘電体素体内に複数組配置されたことを特徴とする請求項 1 記載の積層コンデンサ。

【請求項 4】

誘電体素体の側面に第 1 端子電極及び第 2 端子電極が複数配置され、第 1 引出部及び第 2 引出部が各端子電極に個々に接続されたことを特徴とする請求項 1 記載の積層コンデンサ。

【請求項 5】

相互に隣り合って配置される側の第 1 内部導体と第 2 内部導体とからそれぞれ引き出される第 1 引出部と第 2 引出部とが、請求項 1 において第 1 引出部と第 2 引出部とが引き出される誘電体素体の側面と異なる側面内とされる、誘電体素体の同一の側面内における隣り合った位置にそれぞれ引き出された形の構造を含むことを特徴とする請求項 1 記載の積層コンデンサ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、等価直列インダクタンス (E S L) を低減した積層コンデンサに係り、特に C P U 用の電源の電圧変動を小さくし得る多端子型積層セラミックチップコンデンサに好適なものである。

【背景技術】

【0002】

近年、情報処理装置に用いられる C P U (主演算処理装置) は、処理スピードの向上及び高集積化によって、動作周波数が高くなると共に消費電流が著しく増加している。そしてこれに伴い、消費電力の低減化によって動作電圧が減少する傾向にあった。従って、C P U への電力供給用の電源においては、より高速で大きな電流変動が生じるようになり、この電流変動に伴う電圧変動を電源の許容値内に抑えることが非常に困難になった。

【0003】

この為、平滑用コンデンサとしての積層コンデンサが電源に接続される形で C P U の周辺に配置され、電源の安定化対策に頻繁に使用されるようになった。つまり、電流の高速で過渡的な変動時に素早い充放電によって、この積層コンデンサから C P U に電流を供給して、電源の電圧変動を抑えるようにしていた。

【0004】

ここでこの従来例の積層コンデンサの内部電極の構造を図 1 2 に示し、この図を基にして以下に従来例の積層コンデンサを説明する。つまり、静電容量が得られるようにこの積層コンデンサは、図 1 2 の (A) から (H) に示す順で、内部電極 1 2 1 ~ 1 2 8 がそれぞれ設置されたセラミック層 1 1 4 が積層されて、誘電体素体が形成される構造となっている。そして、これら内部電極 1 2 1 ~ 1 2 8 は、誘電体素体の相互に対向する二つの側面に順に引き出されていて、積層コンデンサの相互に対向する側面にそれぞれ設置される図示しない端子電極に、各内部電極 1 2 1 ~ 1 2 8 が接続される構造となっている。

【特許文献 1】特開 2 0 0 1 - 2 8 4 1 7 0 公報

【特許文献 2】特開 2 0 0 1 - 2 8 4 1 7 1 公報

【特許文献 3】特開 2 0 0 3 - 1 6 8 6 2 1 公報

【発明の開示】

【発明が解決しようとする課題】

10

20

30

40

50

【 0 0 0 5 】

しかし、今日のCPUの動作周波数の一層の高周波数化に伴って、電流変動はより高速且つ大きなものとなり、積層コンデンサ自身が有している等価直列インダクタンス(ESL)が相対的に大きくなる結果として、この等価直列インダクタンスが電源の電圧変動に大きく影響するようになった。

【 0 0 0 6 】

すなわち、CPUの電源回路に用いられる従来の積層コンデンサでは、寄生成分であるESLが高いのに伴い、この積層コンデンサを有した回路の総合インダクタンスが高くなっていった。この結果、電流の変動が生じるのに合わせてこのESLが積層コンデンサの充放電を阻害する為、電源の電圧変動が大きくなり易く、今後のCPUの高速化には適応できなくなりつつあった。

本発明は上記事実を考慮し、等価直列インダクタンスを低減してCPU用の電源の電圧変動を小さくし得る積層コンデンサを提供することを目的とする。

【課題を解決するための手段】

【 0 0 0 7 】

本発明の第1の積層コンデンサは、誘電体層を積層して形成された誘電体素体と、相互間が誘電体層で隔てられつつ隣接してそれぞれ誘電体素体内に配置されて同極性となる一対の第1内部導体と、

一対の第1内部導体よりそれぞれ細幅に形成されつつ、相互間が逆方向でこれら一対の第1内部導体からそれぞれ一つ引き出される第1引出部と、

一対の第1内部導体と誘電体層で隔てられ且つ、相互間が誘電体層で隔てられつつ隣接してそれぞれ誘電体素体内に配置されて同極性となる一対の第2内部導体と、

一対の第2内部導体よりそれぞれ細幅に形成されつつ、相互間が逆方向でこれら一対の第2内部導体からそれぞれ一つ引き出される第2引出部と、

誘電体素体の側面に配置され且つ第1引出部に接続されると共に外部の回路に接続され得る第1端子電極と、

誘電体素体の側面に配置され且つ第2引出部に接続されると共に外部の回路に接続され得る第2端子電極と、

を有した積層コンデンサであって、

相互に隣り合って配置される側の第1内部導体と第2内部導体とからそれぞれ引き出される第1引出部と第2引出部とが、誘電体素体の相互に対向する側面における略同一位置にそれぞれ引き出される形とされつつ、

誘電体素体の同一側面内に第1端子電極と第2端子電極とが相互に隣接して配置されたことを特徴とする。

【 0 0 0 8 】

本発明の第1の積層コンデンサによれば、誘電体層を積層して形成された誘電体素体内に、同極性となる一対の第1内部導体が、誘電体層で相互間を隔てつつ隣接してそれぞれ配置されている。また、一対の第1内部導体と誘電体層で隔てられる誘電体素体内の位置に、同極性となる一対の第2内部導体が、誘電体層で相互間を隔てつつ隣接してそれぞれ配置されている。

【 0 0 0 9 】

さらに、一対の第1内部導体より細幅に形成された第1引出部が、一対の第1内部導体から相互間が逆方向でそれぞれ一つ引き出されると共に、一対の第2内部導体より細幅に形成された第2引出部が、一対の第2内部導体から相互間が逆方向でそれぞれ一つ引き出されているが、相互に隣り合って配置される側の第1内部導体と第2内部導体とからそれぞれ引き出される第1引出部と第2引出部とが、誘電体素体の相互に対向する側面における略同一位置にそれぞれ引き出される形とされている。

そして、誘電体素体の側面に配置される第1端子電極が、この第1引出部に接続されると共に外部の回路に接続され得るようになり、また、誘電体素体の側面に配置される第2端子電極が、第2引出部に接続されると共に外部の回路に接続され得るようになっている

10

20

30

40

50

o.

【 0 0 1 0 】

つまり、一对の第 1 内部導体及び一对の第 2 内部導体の内の隣り合って配置される側の第 1 内部導体と第 2 内部導体とが、相互に対向しつつ並列に配置されるコンデンサの電極とされるだけでなく、これら第 1 内部導体の第 1 引出部と第 2 内部導体の第 2 引出部とが、誘電体素体の相互に対向する側面における略同一位置にそれぞれ引き出されていることになる。

【 0 0 1 1 】

この為、これら第 1 引出部及び第 2 引出部の配置の関係から、この積層コンデンサへの通電の際に、誘電体層を介して隣り合って配置される側の第 1 内部導体と第 2 内部導体とが相互に異なる極性となるのに伴って、これら第 1 内部導体内での電流の流れと第 2 内部導体内での電流の流れとが、相互に逆向きになる。

またこれに合わせて、一对の第 1 内部導体の何れかと接続されることになる第 1 端子電極と、一对の第 2 内部導体の何れかと接続されることになる第 2 端子電極とが、誘電体素体の同一側面内において相互に隣接して配置されている。

【 0 0 1 2 】

以上より、本発明の第 1 の積層コンデンサでは、内部導体内に流れる高周波電流により発生する磁束が互いに打ち消し合うように相殺されて、積層コンデンサ自体が持つ寄生インダクタンスを少なくすることで、等価直列インダクタンス (E S L) が低減されることになる。そしてこれに伴って、一層の低 E S L 化が図られて、回路の総合インダクタンスが大幅に低減されるようになる。この結果として、本発明によれば電源の電圧の振動を確実に抑制できて、C P U の電源用として最適な積層コンデンサが得られることになる。

【 0 0 1 3 】

本発明の第 2 の積層コンデンサによれば、本発明の第 1 の積層コンデンサと同様の構成の他に、一对の第 1 内部導体及び一对の第 2 内部導体を複数組ずつ有し、これら一对の第 1 内部導体と一对の第 2 内部導体とを誘電体素体内に交互に積層したという構成を有している。従って、本発明の第 1 の積層コンデンサと同様の作用が生じるだけでなく、一对の第 1 内部導体及び一对の第 2 内部導体が複数組ずつ交互に積層されることで、コンデンサの電極とされるこれら内部導体を多数配置可能となり、これに伴って必要な大きさまで静電容量を容易に高められるようになった。

【 0 0 1 4 】

本発明の第 3 の積層コンデンサによれば、本発明の第 1 の積層コンデンサと同様の構成の他に、第 1 引出部の位置を相互に相違させた形で、一对の第 1 内部導体が誘電体素体内に複数組配置され、第 2 引出部の位置を相互に相違させた形で、一对の第 2 内部導体が誘電体素体内に複数組配置されたという構成を有している。従って、本発明の第 1 の積層コンデンサと同様の作用が生じるだけでなく、一对の第 1 内部導体及び一对の第 2 内部導体の各引出部の位置が重複しない形となり、誘電体素体の側面を有効に生かしつつ、等価直列インダクタンス (E S L) を低減可能となる。

【 0 0 1 5 】

本発明の第 4 の積層コンデンサによれば、本発明の第 1 の積層コンデンサと同様の構成の他に、誘電体素体の側面に第 1 端子電極及び第 2 端子電極が複数配置され、第 1 引出部及び第 2 引出部が各端子電極に個々に接続されたという構成を有している。従って、本発明の第 1 の積層コンデンサと同様の作用が生じるだけでなく、第 1 引出部及び第 2 引出部に接続される端子電極を介して、外部の回路からコンデンサの電極となる第 1 内部導体及び第 2 内部導体に確実に通電可能となり、これら端子電極によって積層コンデンサとしての機能が確実に達成できるようになる。

【 0 0 1 6 】

本発明の第 5 の積層コンデンサによれば、本発明の第 1 の積層コンデンサと同様の構成の他に、相互に隣り合って配置される側の第 1 内部導体と第 2 内部導体とからそれぞれ引き出される第 1 引出部と第 2 引出部とが、本発明の第 1 の積層コンデンサにおいて第 1 引

10

20

30

40

50

出部と第2引出部とが引き出される誘電体素体の側面内と異なる側面内とされる、誘電体素体の同一の側面内における隣り合った位置にそれぞれ引き出された形の構造を含むという構成を有している。

【0017】

従って、本発明の第1の積層コンデンサと同様の作用が生じるだけでなく、相互に隣り合って配置される第1内部導体の第1引出部と第2内部導体の第2引出部とが、誘電体素体の同一の側面内における隣り合った位置にそれぞれ引き出されるという構造の関係から、この積層コンデンサへの通電の際に、誘電体層を介して隣り合って配置される側の第1内部導体と第2内部導体とが相互に異なる極性となるのに伴って、これら第1内部導体内での電流の流れと第2内部導体内での電流の流れとが、相互に逆向きになる。

10

【0018】

この結果として、上記のような構造によっても、内部導体内に流れる高周波電流により発生する磁束が互いに打ち消し合うように相殺されることになり、本発明の第1の積層コンデンサの作用効果がより一層高められるようになる。

【発明の効果】

【0019】

本発明によれば、等価直列インダクタンスを低減した積層コンデンサを得ることが可能となる。また本発明は特にCPU用の電源の電圧変動を小さくし得る多端子型積層セラミックチップコンデンサに好適なものである。

【発明を実施するための最良の形態】

20

【0020】

本発明の第1の実施の形態に係る積層コンデンサである多端子型積層コンデンサ10を図1から図6に示す。これらの図に示すように、誘電体シートであるセラミックグリーンシートを複数枚積層したものを焼成することで得られた直方体形状の積層体である誘電体素体12を本体部分として、本実施の形態に係る多端子型積層コンデンサ10が構成されている。

【0021】

図4に示すこの誘電体素体12内の所定の高さ位置には、面状の内部電極21が配置されており、この内部電極21の図1における左端側最奥部分から引出部21Aが引き出される形になっている。また、誘電体素体12内においてセラミック層14を隔てた内部電極21の下方には、同じく面状の内部電極22が配置されており、この内部電極22の図1における右端側最奥部分から引出部22Aが引き出される形になっている。

30

【0022】

同じく誘電体素体12内においてセラミック層14を隔てた内部電極22の下方には、同じく面状の内部電極23が配置されており、この内部電極23の図1における左端側奥寄り部分から引出部23Aが引き出される形になっている。また、誘電体素体12内においてセラミック層14を隔てた内部電極23の下方には、同じく面状の内部電極24が配置されており、この内部電極24の図1における右端側奥寄り部分から引出部24Aが引き出される形になっている。

【0023】

40

同じく誘電体素体12内においてセラミック層14を隔てた内部電極24の下方には、同じく面状の内部電極25が配置されており、この内部電極25の図1における左端側手前寄り部分から引出部25Aが引き出される形になっている。また、誘電体素体12内においてセラミック層14を隔てた内部電極25の下方には、同じく面状の内部電極26が配置されており、この内部電極26の図1における右端側手前寄り部分から引出部26Aが引き出される形になっている。

【0024】

同じく誘電体素体12内においてセラミック層14を隔てた内部電極26の下方には、同じく面状の内部電極27が配置されており、この内部電極27の図1における左端側最前部分から引出部27Aが引き出される形になっている。また、誘電体素体12内におい

50

てセラミック層 14 を隔てた内部電極 27 の下方には、同じく面状の内部電極 28 が配置されており、この内部電極 28 の図 1 における右端側最前部分から引出部 28A が引き出される形になっている。

【0025】

他方、誘電体素体 12 内においてセラミック層 14 を隔てた内部電極 28 の下方には、上記と同様の 8 枚の内部電極 21 ~ 28 が同じ配列で上記と同様に積層されているので、本実施の形態では、内部電極 21 ~ 28 が 2 組配置された形となっている。但し、内部電極 21 ~ 28 をさらに多数組配置する構造としても良い。

【0026】

尚、これらそれぞれ長方形に形成された内部電極 21 から内部電極 28 までの内部電極のそれぞれの中心は、誘電体素体 12 の中心とほぼ同位置に配置されており、また、内部電極 21 から内部電極 28 までの縦横寸法は、対応する誘電体素体 12 の辺の長さより小さくされている。

【0027】

以上より、これら内部電極 21 から内部電極 28 までの内部電極が、誘電体素体 12 内においてセラミック層 14 を介して隔てられつつ相互に対向して配置されるように積層されることになり、これに伴って、計 8 カ所の引出部 21A ~ 28A の引出部分が積層方向に相互に重ならない位置で、内部電極 21 ~ 28 からそれぞれ引き出された構造となっている。

【0028】

一方、図 3 に示すように、内部電極 21 の引出部 21A に接続される端子電極 31 が、誘電体素体 12 の左側の側面 12A における最奥部分に配置され、内部電極 22 の引出部 22A に接続される端子電極 32 が、誘電体素体 12 の右側の側面 12B における最奥部分に配置されている。また、内部電極 23 の引出部 23A に接続される端子電極 33 が、誘電体素体 12 の左側の側面 12A における奥寄り部分に配置され、内部電極 24 の引出部 24A に接続される端子電極 34 が、誘電体素体 12 の右側の側面 12B における奥寄り部分に配置されている。

【0029】

さらに、内部電極 25 の引出部 25A に接続される端子電極 35 が、誘電体素体 12 の左側の側面 12A における手前寄り部分に配置され、内部電極 26 の引出部 26A に接続される端子電極 36 が、誘電体素体 12 の右側の側面 12B における手前寄り部分に配置されている。また、内部電極 27 の引出部 27A に接続される端子電極 37 が、誘電体素体 12 の左側の側面 12A における最前部分に配置され、内部電極 28 の引出部 28A に接続される端子電極 38 が、誘電体素体 12 の右側の側面 12B における最前部分に配置されている。

【0030】

つまり、上記のように内部電極 21 の引出部 21A から内部電極 28 の引出部 28A までが、これら内部電極の図 1 における左右で相互に重ならず位置しているのに伴い、相互に異なる内部電極 21 ~ 28 にこれら引出部 21A ~ 28A を介して順次接続される形で、端子電極 31 ~ 38 が誘電体素体 12 の左右の側面 12A、12B に配置されていて、例えば隣り合う端子電極同士が相互に逆の極性で使用可能となる。

【0031】

以上より、本実施の形態では、図 3 に示すように多端子型積層コンデンサ 10 の左側の側面 12A に端子電極 31、33、35、37 が奥側から順に配置され、右側の側面 12B に端子電極 32、34、36、38 が奥側から順に配置されている。従って、直方体である六面体形状とされる誘電体素体 12 の 4 つの側面の内の 2 つの側面 12A、12B に端子電極 31 ~ 38 がそれぞれ配置されることになる。

【0032】

この一方、本実施の形態の多端子型積層コンデンサ 10 が使用される際には、図 2 に示すように、それぞれ誘電体素体 12 内で隣接して配置される内部電極 22 と内部電極 23

10

20

30

40

50

とが同極性の例えば - 極となり、同じく内部電極 2 4 と内部電極 2 5 とが同極性の例えば + 極となり、同じく内部電極 2 6 と内部電極 2 7 とが同極性の例えば - 極となり、同じく内部電極 2 8 と内部電極 2 1 とが同極性の例えば + 極となる。但し、内部電極 2 1 ~ 2 8 内には一般に高周波電流が流される関係から、次の瞬間には上記と逆の極性となる。

【 0 0 3 3 】

従って、内部電極 2 2、2 3 が例えば一对の第 1 内部導体を構成し、図 4 及び図 5 においてこれらの下方に位置する内部電極 2 4、2 5 が例えば一对の第 2 内部導体を構成している。同様に、内部電極 2 4、2 5 の下方に位置する内部電極 2 6、2 7 が例えば一对の第 1 内部導体を構成し、これらの下方に位置する内部電極 2 8、2 1 が例えば一对の第 2 内部導体を構成している。これに伴い、これら内部電極 2 2、2 3、2 6、2 7 の引出部 2 2 A、2 3 A、2 6 A、2 7 A が第 1 引出部となり、また、これら内部電極 2 4、2 5、2 8、2 1 の引出部 2 4 A、2 5 A、2 8 A、2 1 A が第 2 引出部となる。

そして、引出部 2 2 A、2 3 A、2 6 A、2 7 A に接続される端子電極 3 2、3 3、3 6、3 7 が第 1 端子電極となり、引出部 2 4 A、2 5 A、2 8 A、2 1 A に接続される端子電極 3 4、3 5、3 8、3 1 が第 2 端子電極となる。

【 0 0 3 4 】

以上より、本実施の形態では、例えば内部電極 2 2、2 3 と内部電極 2 4、2 5 との内の相互に隣り合って配置される側の内部電極 2 3 と内部電極 2 4 とからそれぞれ引き出される引出部 2 3 A と引出部 2 4 A とが、図 4 に示すように誘電体素体 1 2 の相互に対向する側面 1 2 A、1 2 B における略同一位置にそれぞれ引き出される形とされることになる。

【 0 0 3 5 】

同様に例えば内部電極 2 4、2 5 と内部電極 2 6、2 7 との内の相互に隣り合って配置される側の内部電極 2 5 と内部電極 2 6 とからそれぞれ引き出される引出部 2 5 A と引出部 2 6 A とが、図 5 に示すように誘電体素体 1 2 の相互に対向する側面 1 2 A、1 2 B における略同一位置にそれぞれ引き出される形とされることになる。

【 0 0 3 6 】

次に、本実施の形態に係る多端子型積層コンデンサ 1 0 の使用例を図 6 に基づき説明する。

図 6 に示すように、グランド端子 GND と所定の電位を有した端子 V との間に、本実施の形態の多端子型積層コンデンサ 1 0 が L S I チップと並列で配置されている。但し、多端子型積層コンデンサ 1 0 の図 6 において相互に対向する端子電極同士が、グランド端子 GND 或いは端子 V の何れかの相互に異なる端子にそれぞれ接続される形とされるだけでなく、この図において隣り合う端子電極同士が、グランド端子 GND 或いは端子 V の何れかの相互に異なる端子にそれぞれ接続される形となっている。

【 0 0 3 7 】

従って、本実施の形態に係る多端子型積層コンデンサ 1 0 の両側に配置される端子電極 3 1 ~ 3 8 の内の相互に対向する端子電極同士及び、端子電極 3 1 ~ 3 8 の内の相互に隣合った端子電極同士が、この図 6 の使用例においては相互に逆の極性でそれぞれ使用されるようになる。

【 0 0 3 8 】

次に、本実施の形態に係る多端子型積層コンデンサ 1 0 の作用を説明する。

本実施の形態に係る多端子型積層コンデンサ 1 0 によれば、誘電体層であるセラミック層 1 4 を積層して形成された誘電体素体 1 2 内に、相互に同極性を有する一对の第 1 内部導体である内部電極 2 2、2 3 が、セラミック層 1 4 で相互間を隔てつつ隣接してそれぞれ配置されている。また、誘電体素体 1 2 内のこれら内部電極 2 2、2 3 とセラミック層 1 4 で隔てられる下側の位置に、相互に同極性を有する一对の第 2 内部導体である内部電極 2 4、2 5 が、セラミック層 1 4 で相互間を隔てつつ隣接してそれぞれ配置されている。

【 0 0 3 9 】

同じく誘電体素体 1 2 内のこれら内部電極 2 4、2 5 とセラミック層 1 4 で隔てられる下側の位置に、相互に同極性を有する一対の第 1 内部導体である内部電極 2 6、2 7 が、セラミック層 1 4 で相互間を隔てつつ隣接してそれぞれ配置されている。同じく誘電体素体 1 2 内のこれら内部電極 2 6、2 7 とセラミック層 1 4 で隔てられる下側の位置に、相互に同極性を有する一対の第 2 内部導体である内部電極 2 8、2 1 が、セラミック層 1 4 で相互間を隔てつつ隣接してそれぞれ配置されている。

【 0 0 4 0 】

そして、本実施の形態では、図 4 及び図 5 に示すようにこれら内部電極 2 1 ~ 2 8 が誘電体素体 1 2 内に例えば 2 組存在するのに伴い、一対の第 1 内部導体と一対の第 2 内部導体とが、誘電体素体 1 2 内に交互に複数積層される形となっている。

10

【 0 0 4 1 】

さらに、例えば内部電極 2 2、2 3 から引出部 2 2 A、2 3 A がそれぞれ一つ引き出されると共に、内部電極 2 4、2 5 から引出部 2 4 A、2 5 A がそれぞれ一つ引き出されているが、相互に隣り合って配置される側の内部電極 2 3 と内部電極 2 4 とからそれぞれ引き出される引出部 2 3 A と引出部 2 4 A とが、図 4 に示すように誘電体素体 1 2 の相互に対向する側面 1 2 A、1 2 B における略同一位置にそれぞれ引き出されるように配置されている。

【 0 0 4 2 】

また、図 5 に示す引出部 2 5 A と引出部 2 6 A との間、引出部 2 7 A と引出部 2 8 A との間、引出部 2 1 A と引出部 2 2 A との間でも、本実施の形態では、同様に誘電体素体 1 2 の相互に対向する側面 1 2 A、1 2 B における略同一位置にそれぞれ引き出されるように配置されている。そして、誘電体素体 1 2 の二つの側面 1 2 A、1 2 B に 8 つの端子電極 3 1 ~ 3 8 が配置されるのに伴い、これら引出部 2 1 A ~ 2 8 A が、各端子電極 3 1 ~ 3 8 に個々に接続された構造になっている。

20

【 0 0 4 3 】

つまり、本実施の形態では、例えば内部電極 2 2、2 3 及び内部電極 2 4、2 5 の内の隣り合って配置される側の内部電極 2 3 と内部電極 2 4 とが、相互に対向しつつ並列に配置されるコンデンサの電極とされるだけでなく、内部電極 2 3 の引出部 2 3 A と内部電極 2 4 の引出部 2 4 A とが、前述のように誘電体素体 1 2 の相互に対向する二つの側面 1 2 A、1 2 B における略同一位置にそれぞれ引き出されるように配置された構造になっている。

30

【 0 0 4 4 】

この為、例えばこれら引出部 2 3 A 及び引出部 2 4 A の配置の関係から、この多端子型積層コンデンサ 1 0 への通電の際に、セラミック層 1 4 を介して隣り合って配置される側の内部電極 2 3 と内部電極 2 4 とが相互に異なる極性となるのに伴って、図 2 に示すようにこれら内部電極 2 3 内での電流の流れと内部電極 2 4 内での電流の流れとが、相互に逆向きになる。

【 0 0 4 5 】

また上記の本実施の形態の構造から、同様に引出部 2 5 A 及び引出部 2 6 A の配置の関係から、図 2 に示すように内部電極 2 5 内での電流の流れと内部電極 2 6 内での電流の流れとが、相互に逆向きになる。同様に引出部 2 7 A 及び引出部 2 8 A の配置の関係から、内部電極 2 7 内での電流の流れと内部電極 2 8 内での電流の流れとが、相互に逆向きになり、同様に引出部 2 1 A 及び引出部 2 2 A の配置の関係から、内部電極 2 1 内での電流の流れと内部電極 2 2 内での電流の流れとが、相互に逆向きになる。

40

【 0 0 4 6 】

以上より、本実施の形態に係る多端子型積層コンデンサ 1 0 では、内部電極内に流れる高周波電流により発生する磁束が互いに打ち消し合うように相殺されて、多端子型積層コンデンサ 1 0 自体が持つ寄生インダクタンスを少なくすることで、等価直列インダクタンス (E S L) が低減されることになる。そしてこれに伴って、一層の低 E S L 化が図られて、回路の総合インダクタンスが大幅に低減されるようになる。この結果として、本実施

50

の形態によれば電源の電圧の振動を確実に抑制できて、CPUの電源用として最適な多端子型積層コンデンサ10が得られることになる。

【0047】

一方、本実施の形態では、一对の第1内部導体が内部電極22、23及び内部電極26、27の2組有り、また、一对の第2内部導体が内部電極24、25及び内部電極28、21の2組有るのに伴い、これら2組となる一对の第1内部導体と同じく2組となる一对の第2内部導体とを誘電体素体12内に交互に積層することで、コンデンサの電極とされるこれら内部電極を多数配置可能となり、これに伴って必要な大きさまで静電容量を容易に高められるようになった。

【0048】

さらにこの際、本実施の形態では、第1引出部である引出部22A、23A、26A、27Aの位置を相互に相違させた形で内部電極22、23、26、27が、誘電体素体12内に2組ずつ配置されている。また、第2引出部である引出部21A、24A、25A、28Aの位置を相互に相違させた形で内部電極21、24、25、28が、誘電体素体12内に2数組ずつ配置されている。従って、内部電極22、23、26、27及び内部電極21、24、25、28の各引出部の位置が重複しない形となり、誘電体素体12の二つに側面12A、12Bを有効に生かしつつ、等価直列インダクタンス(ESL)を低減可能となる。

【0049】

他方、本実施の形態では、誘電体素体12の二つに側面12A、12Bに8つの端子電極31~38が配置され、引出部21A~28Aがこれら各端子電極31~38に個々に接続されていることから、これら各端子電極31~38を介して、外部の回路からコンデンサの電極となる内部電極21~28に確実に通電可能となり、これら各端子電極31~38によって多端子型積層コンデンサ10としての機能が確実に達成できるようになる。

【0050】

次に、本発明の第2の実施の形態に係る多端子型積層コンデンサ10を図7及び図8に示し、これらの図に基づき本実施の形態を説明する。尚、第1の実施の形態で説明した部材と同一の部材には同一の符号を付して、重複した説明を省略する。

第1の実施の形態と異なり、図7に示すように本実施の形態では、一对の第1内部導体が内部電極22、27のみからなり、また、一对の第2内部導体が内部電極21、28のみからなる構造とされ、これら内部電極21、22、27、28が誘電体素体12内に複数組配置された形とされている。

【0051】

これに伴い、本実施の形態では、図8に示すように4つの端子電極31、32、37、38が誘電体素体12の二つに側面12A、12Bに配置され、内部電極21、22、27、28の引出部21A、22A、27A、28Aが、各端子電極31、32、37、38に個々に接続される構造になっている。

【0052】

従って、本実施の形態に係る多端子型積層コンデンサ10でも、上記のような構造とされる一对の第1内部導体である内部電極22、27と一对の第2内部導体である内部電極28、21とを有していることから、これらの内の内部電極27の引出部27Aと内部電極28の引出部28Aとの間及び、内部電極21の引出部21Aと内部電極22の引出部22Aとの間が、第1の実施の形態と同様に誘電体素体12の相互に対向する二つの側面12A、12Bにおける略同一位置にそれぞれ引き出されるように配置された構造になっている。

【0053】

この結果として、本実施の形態に係る多端子型積層コンデンサ10も第1の実施の形態と同様に、等価直列インダクタンス(ESL)が低減されるのに伴って、回路の総合インダクタンスが大幅に低減されるようになる結果として、電源の電圧の振動を確実に抑制できることになる。

10

20

30

40

50

【 0 0 5 4 】

次に、本発明の第 3 の実施の形態に係る多端子型積層コンデンサ 1 0 を図 9 及び図 1 0 に示し、これらの図に基づき本実施の形態を説明する。尚、第 1 の実施の形態で説明した部材と同一の部材には同一の符号を付して、重複した説明を省略する。先ず、図 9 に示すように本実施の形態では、第 1 の実施の形態と同様の配列で 8 枚の内部電極 2 1 ~ 2 8 が誘電体素体 1 2 内に配置されている。

【 0 0 5 5 】

但し、本実施の形態は、第 1 の実施の形態に対して以下のような相違を有している。すなわち、誘電体素体 1 2 内においてセラミック層 1 4 を隔てた内部電極 2 8 の下方には、同じく面状の内部電極 4 1 が配置されており、この内部電極 4 1 の図 9 における上端側右寄り部分から引出部 4 1 A が引き出される形になっている。

10

【 0 0 5 6 】

同じく誘電体素体 1 2 内においてセラミック層 1 4 を隔てた内部電極 4 1 の下方には、同じく面状の内部電極 4 2 が配置されており、この内部電極 4 2 の図 9 における上端側左寄り部分から引出部 4 2 A が引き出される形になっている。また、誘電体素体 1 2 内においてセラミック層 1 4 を隔てた内部電極 4 2 の下方には、同じく面状の内部電極 4 3 が配置されており、この内部電極 4 3 の図 9 における下端側右寄り部分から引出部 4 3 A が引き出される形になっている。さらに、誘電体素体 1 2 内においてセラミック層 1 4 を隔てた内部電極 4 3 の下方には、同じく面状の内部電極 4 4 が配置されており、この内部電極 4 4 の図 9 における下端側左寄り部分から引出部 4 4 A が引き出される形になっている。

20

【 0 0 5 7 】

他方、誘電体素体 1 2 内においてセラミック層 1 4 を隔てた内部電極 4 4 の下方には、上記と同様の 1 2 枚の内部電極 2 1 ~ 2 8、4 1 ~ 4 4 が上記と同じ配列で 1 組以上積層された形となっている。

【 0 0 5 8 】

つまり、内部電極 2 1 の引出部 2 1 A から内部電極 2 8 の引出部 2 8 A までの引出部が、第 1 の実施の形態と同様にこれら内部電極の図 9 における左右部分で相互に重ならず位置しているだけでなく、内部電極 4 1 の引出部 4 1 A から内部電極 4 4 の引出部 4 4 A までの引出部が、これら内部電極の図 9 における上下部分で相互に重ならず位置していることになる。

30

【 0 0 5 9 】

これに伴い、図 1 0 に示すように、相互に異なる内部電極 2 1 ~ 2 8 にこれら引出部 2 1 A ~ 2 8 A を介して順次接続される形で、端子電極 3 1 ~ 3 8 が第 1 の実施の形態と同様に誘電体素体 1 2 の左右の側面 1 2 A、1 2 B に配置されているだけでなく、内部電極 4 1 ~ 4 4 にこれら引出部 4 1 A ~ 4 4 A を介して順次接続される端子電極 5 1 ~ 5 4 が誘電体素体 1 2 の前後の側面 1 2 C、1 2 D に配置されていて、例えば隣り合う端子電極同士が相互に逆の極性で使用可能となる。尚、具体的には、引出部 4 1 A と端子電極 5 1 とが接続され、引出部 4 2 A と端子電極 5 2 とが接続され、引出部 4 3 A と端子電極 5 3 とが接続され、引出部 4 4 A と端子電極 5 4 とが接続されている。

40

【 0 0 6 0 】

従って、第 1 の実施の形態で内部電極 2 8、2 1 が一对の第 2 内部導体を構成している代わりに、内部電極 2 8、4 1 が一对の第 2 内部導体を構成しており、さらに、内部電極 4 2、4 3 が一对の第 1 内部導体を構成すると共に、内部電極 4 4、2 1 が一对の第 2 内部導体を構成している。これに伴い、これら内部電極 4 2、4 3 の引出部 4 2 A、4 3 A も第 1 引出部となり、また、これら内部電極 4 1、4 4 の引出部 4 1 A、4 4 A も第 2 引出部となる。

【 0 0 6 1 】

以上より、本実施の形態では、例えば内部電極 2 8、4 1 と内部電極 4 2、4 3 との内の相互に隣り合って配置される側の内部電極 4 1 と内部電極 4 2 とからそれぞれ引き出される引出部 4 1 A と引出部 4 2 A とが、図 1 0 に示すように誘電体素体 1 2 の同一の側面

50

1 2 C 内における隣り合った位置にそれぞれ引き出される形になる。

【 0 0 6 2 】

同様に例えば内部電極 4 2、4 3 と内部電極 4 4、2 1 との内の相互に隣り合って配置される側の内部電極 4 3 と内部電極 4 4 とからそれぞれ引き出される引出部 4 3 A と引出部 4 4 A とが、図 1 0 に示すように誘電体素体 1 2 の同一の側面 1 2 D 内における隣り合った位置にそれぞれ引き出される形になる。

【 0 0 6 3 】

従って、上記の構造の関係から、この多端子型積層コンデンサ 1 0 への通電の際に、セラミック層 1 4 を介して隣り合って配置される側の内部電極 4 1 と内部電極 4 2 とが相互に異なる極性となるのに伴って、内部電極 4 1 内での電流の流れと内部電極 4 2 内での電流の流れとが、相互に逆向きになり、また、内部電極 4 3 と内部電極 4 4 との間でも同様に電流の流れが相互に逆向きになる。

10

【 0 0 6 4 】

この結果として、本実施の形態に係る四側面を用いた形の多端子型積層コンデンサ 1 0 も第 1 の実施の形態と同様に、等価直列インダクタンス (E S L) が低減されるのに伴って、回路の総合インダクタンスが大幅に低減されるようになる結果として、電源の電圧の振動を確実に抑制できることになる。

【 0 0 6 5 】

次に、本発明の第 4 の実施の形態に係る多端子型積層コンデンサ 1 0 を図 1 1 に示し、これらの図に基づき本実施の形態を説明する。尚、第 1 の実施の形態で説明した部材と同一の部材には同一の符号を付して、重複した説明を省略する。

20

図 1 1 に示すように本実施の形態では、第 1 の実施の形態と同様に 8 枚の内部電極 2 1 ~ 2 8 が誘電体素体 1 2 内に複数組配置されているが、第 1 の実施の形態と配列が異なっている。つまり、本実施の形態では、内部電極 2 2 の下方に内部電極 2 6 が位置し、また、内部電極 2 4 の下方に内部電極 2 8 が位置し、以下、内部電極 2 7、内部電極 2 3、内部電極 2 5 の順に配置されている。

【 0 0 6 6 】

従って、内部電極 2 2、2 6 が例えば一对の第 1 内部導体を構成し、これらの下方に位置する内部電極 2 4、2 8 が例えば一对の第 2 内部導体を構成している。同様に、内部電極 2 4、2 8 の下方に位置する内部電極 2 7、2 3 が例えば一对の第 1 内部導体を構成し、これらの下方に位置する内部電極 2 5、2 1 が例えば一对の第 2 内部導体を構成している。これに伴い、これら内部電極 2 2、2 6、2 7、2 3 の引出部 2 2 A、2 6 A、2 7 A、2 3 A が第 1 引出部となり、また、これら内部電極 2 4、2 8、2 5、2 1 の引出部 2 4 A、2 8 A、2 5 A、2 1 A が第 2 引出部となる。

30

【 0 0 6 7 】

以上より、本実施の形態では、例えば内部電極 2 2、2 6 と内部電極 2 4、2 8 との内の相互に隣り合って配置される側の内部電極 2 6 と内部電極 2 4 とからそれぞれ引き出される引出部 2 6 A と引出部 2 4 A とが、誘電体素体 1 2 の同一の側面 1 2 B 内における隣り合った位置にそれぞれ引き出される形になる。

【 0 0 6 8 】

40

同様に例えば内部電極 2 7、2 3 と内部電極 2 5、2 1 との内の相互に隣り合って配置される側の内部電極 2 3 と内部電極 2 5 とからそれぞれ引き出される引出部 2 3 A と引出部 2 5 A とが、誘電体素体 1 2 の同一の側面 1 2 A 内における隣り合った位置にそれぞれ引き出される形となる。

【 0 0 6 9 】

従って、上記の構造の関係から、この多端子型積層コンデンサ 1 0 への通電の際に、セラミック層 1 4 を介して隣り合って配置される側の内部電極 2 6 と内部電極 2 4 とが相互に異なる極性となるのに伴って、内部電極 2 6 内での電流の流れと内部電極 2 4 内での電流の流れとが、相互に逆向きになり、また、内部電極 2 3 と内部電極 2 5 との間でも同様に電流の流れが相互に逆向きになる。この為、本実施の形態に係る多端子型積層コンデン

50

サ 1 0 によっても、第 1 の実施の形態及び第 3 の実施の形態と同様の作用効果が得られようになる。

【 0 0 7 0 】

尚、上記実施の形態に係る多端子型積層コンデンサ 1 0 は、十数枚の内部電極及び 4 つ、8 つ或いは 1 2 の端子電極を有する構造とされているものの、層数、内部電極の枚数及び、端子電極の数は、これらの数に限定されず、さらに多数としても良い。

【 図面の簡単な説明 】

【 0 0 7 1 】

【 図 1 】本発明の第 1 の実施の形態に係る多端子型積層コンデンサの内部電極を示す分解斜視図である。

10

【 図 2 】本発明の第 1 の実施の形態に係る多端子型積層コンデンサ内で積層される順を (A) から (H) で表した各内部電極を示す平面図である。

【 図 3 】本発明の第 1 の実施の形態に係る多端子型積層コンデンサを示す斜視図である。

【 図 4 】本発明の第 1 の実施の形態に係る多端子型積層コンデンサを示す断面図であって、図 3 の 4 - 4 矢視線断面に対応する図である。

【 図 5 】本発明の第 1 の実施の形態に係る多端子型積層コンデンサを示す断面図であって、図 3 の 5 - 5 矢視線断面に対応する図である。

【 図 6 】本発明の第 1 の実施の形態に係る多端子型積層コンデンサの使用状態を示す回路図である。

【 図 7 】本発明の第 2 の実施の形態に係る多端子型積層コンデンサ内で積層される順を (A) から (D) で表した各内部電極を示す平面図である。

20

【 図 8 】本発明の第 2 の実施の形態に係る多端子型積層コンデンサを示す斜視図である。

【 図 9 】本発明の第 3 の実施の形態に係る多端子型積層コンデンサ内で積層される順を (A) から (L) で表した各内部電極を示す平面図である。

【 図 1 0 】本発明の第 3 の実施の形態に係る多端子型積層コンデンサを示す斜視図である。

【 図 1 1 】本発明の第 4 の実施の形態に係る多端子型積層コンデンサ内で積層される順を (A) から (H) で表した各内部電極を示す平面図である。

【 図 1 2 】従来例に係る多端子型積層コンデンサの各内部電極内で積層される順を (A) から (H) で表した各内部電極を示す平面図である。

30

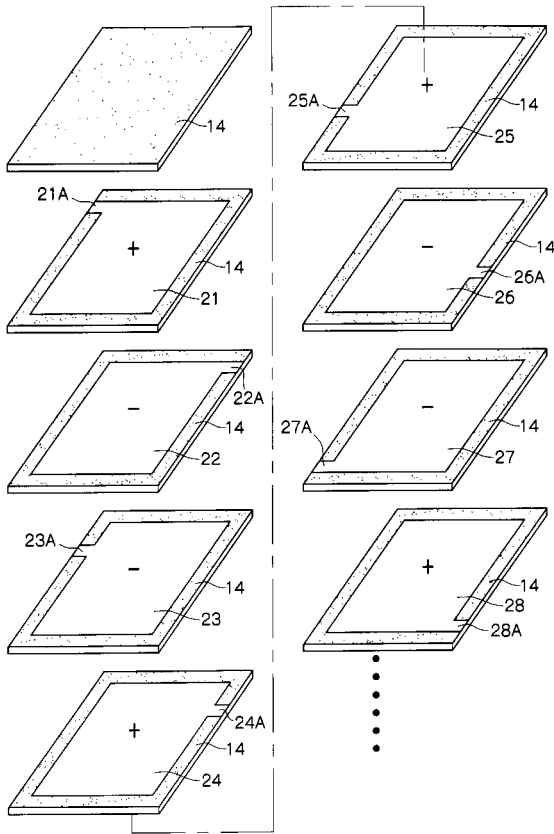
【 符号の説明 】

【 0 0 7 2 】

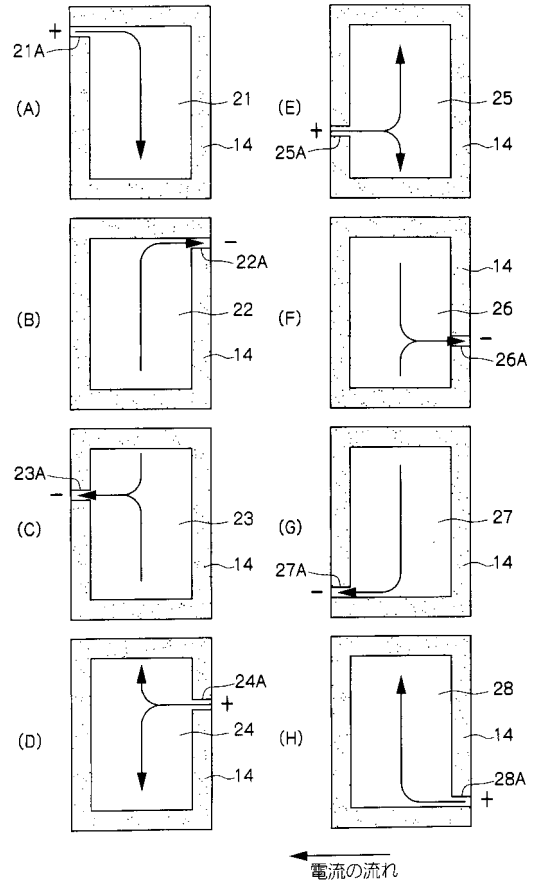
1 0	多端子型積層コンデンサ (積層コンデンサ)
1 2	誘電体素体
1 2 A、1 2 B	側面
1 4	セラミック層 (誘電体層)
2 2、2 3	内部電極 (第 1 内部導体)
2 2 A、2 3 A	引出部 (第 1 引出部)
2 4、2 5	内部電極 (第 2 内部導体)
2 4 A、2 5 A	引出部 (第 2 引出部)
2 6、2 7	内部電極 (第 1 内部導体)
2 6 A、2 7 A	引出部 (第 1 引出部)
2 8、2 1	内部電極 (第 2 内部導体)
2 8 A、2 1 A	引出部 (第 2 引出部)
3 2、3 3、3 6、3 7	端子電極 (第 1 端子電極)
3 4、3 5、3 8、3 1	端子電極 (第 2 端子電極)

40

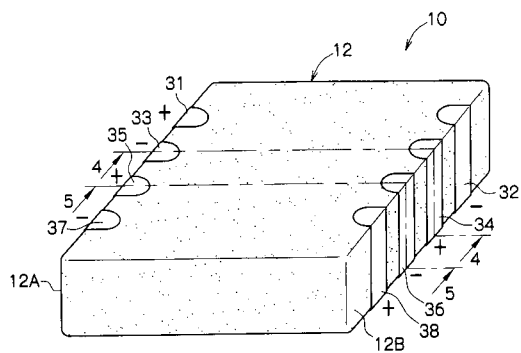
【図1】



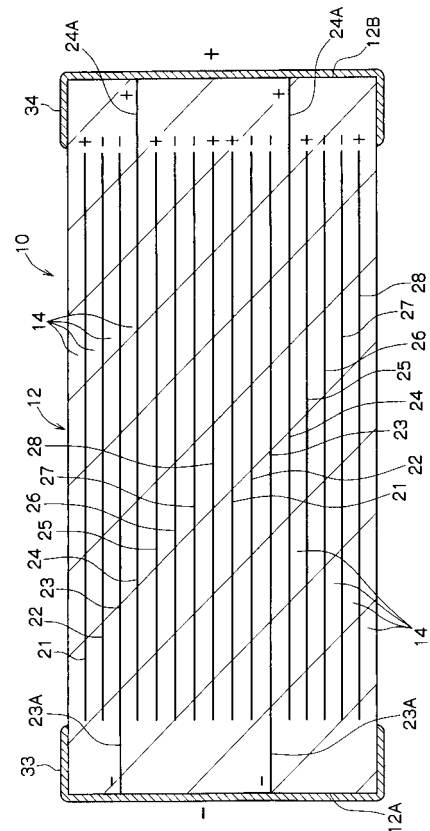
【図2】



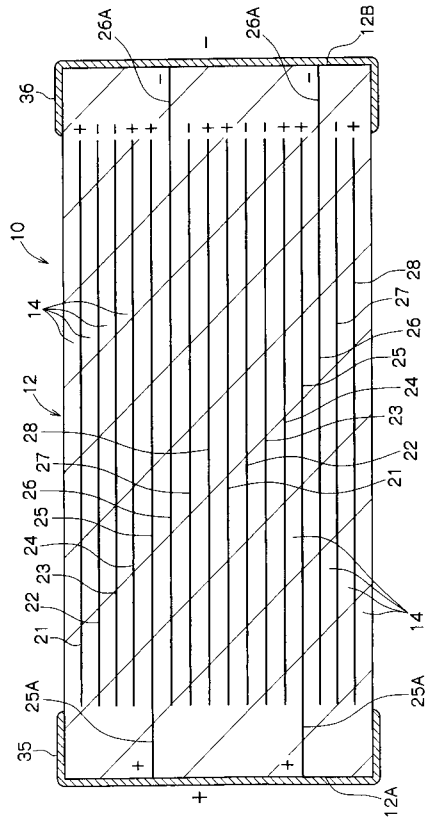
【図3】



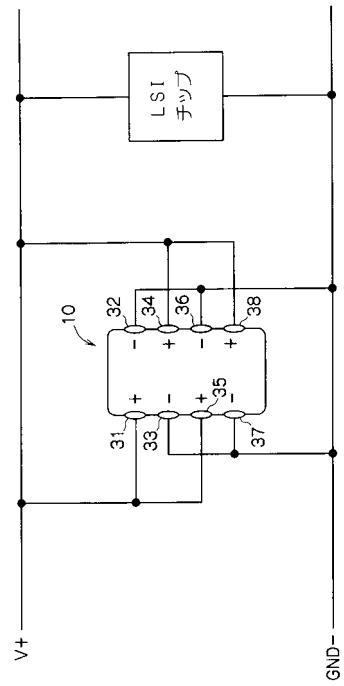
【図4】



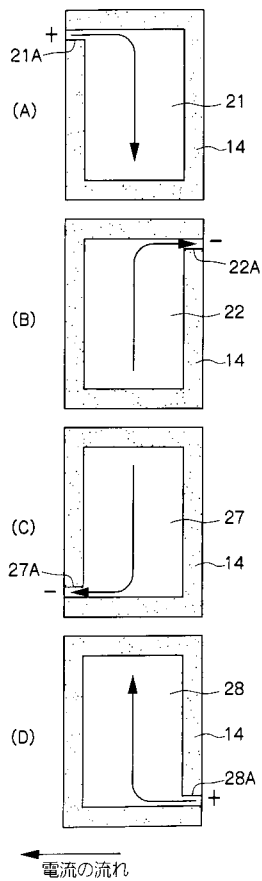
【図5】



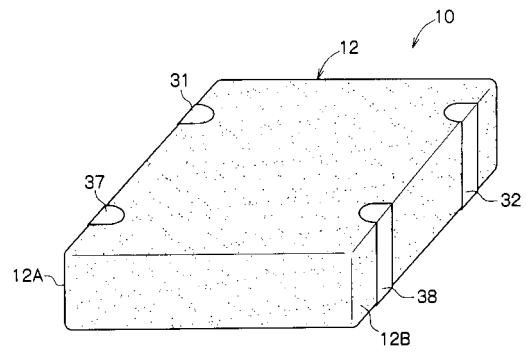
【図6】



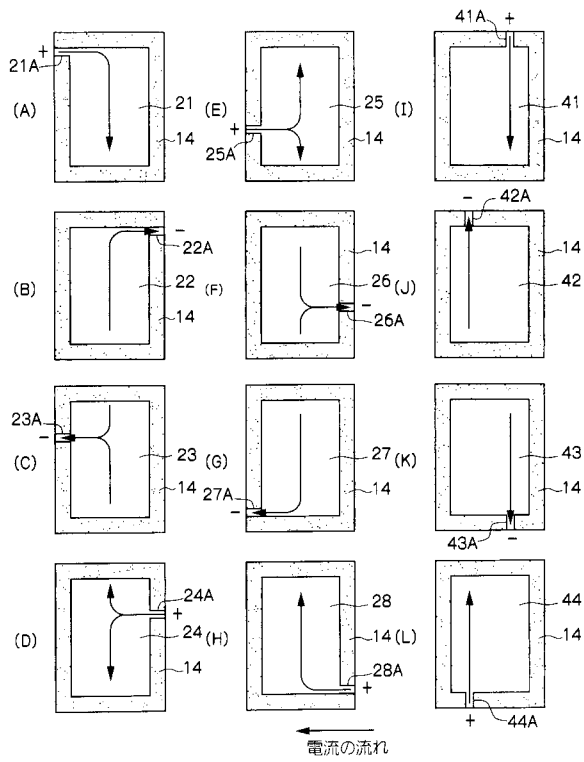
【図7】



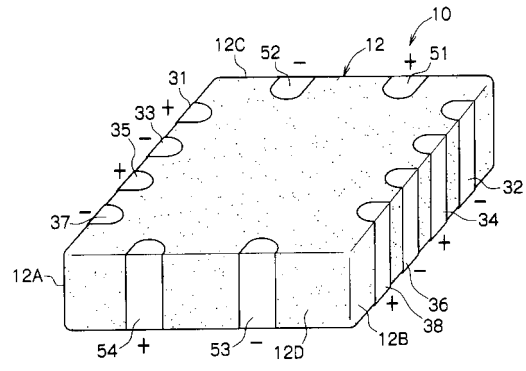
【図8】



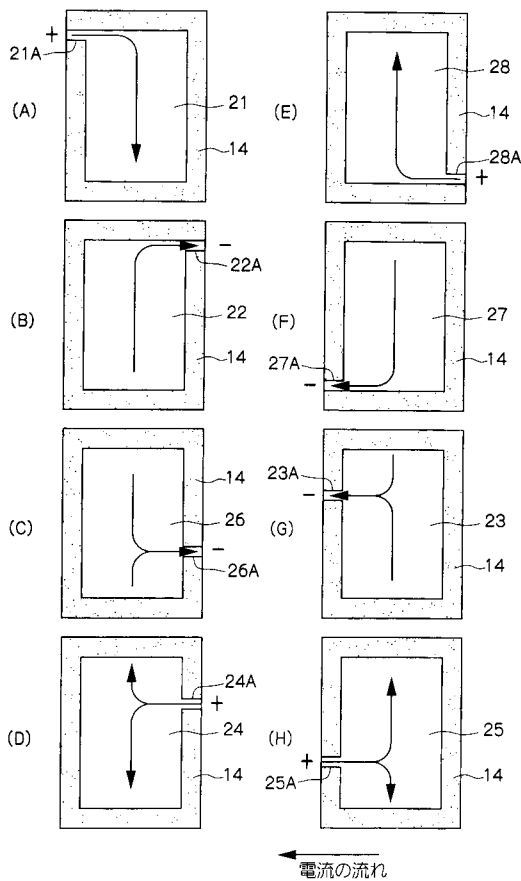
【図 9】



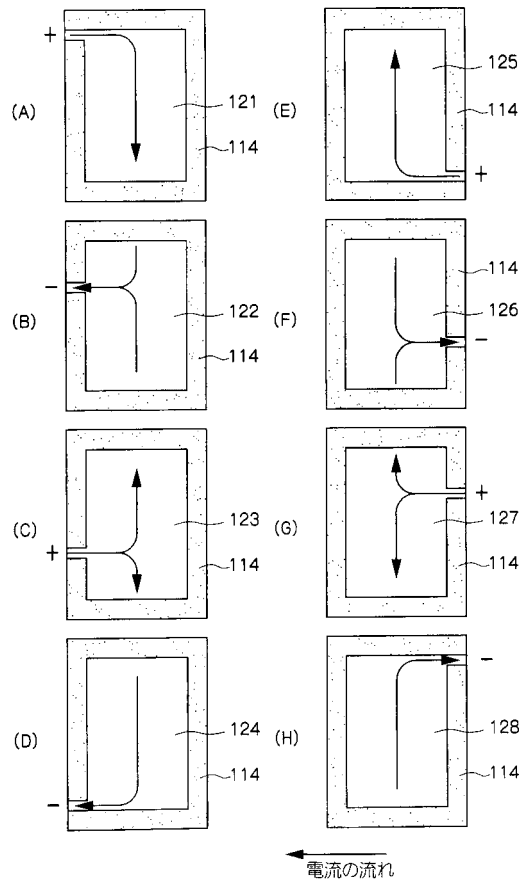
【図 10】



【図 11】



【図 12】



フロントページの続き

- (56)参考文献 特開平02 - 251120 (JP, A)
特開平07 - 263269 (JP, A)
特開2003 - 168621 (JP, A)
特開2001 - 284171 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01G 4/00 ~ 4/40
H01G 13/00 ~ 13/06