

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2011年3月3日(03.03.2011)



PCT



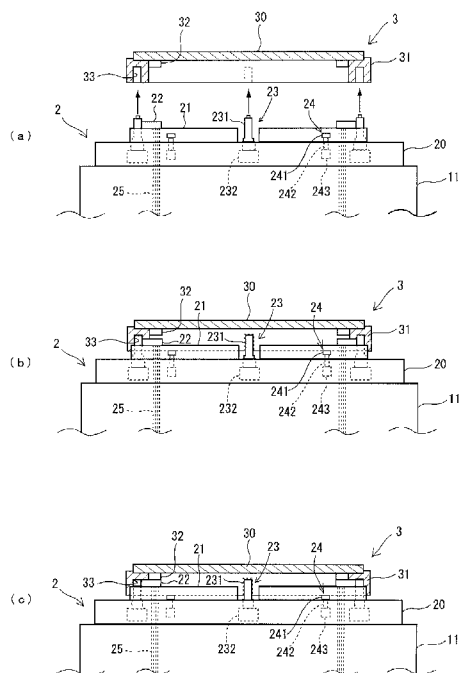
(10) 国際公開番号
WO 2011/024295 A1

- (51) 国際特許分類:
H01L 21/66 (2006.01) G01R 31/28 (2006.01)
G01R 1/073 (2006.01)
- (21) 国際出願番号: PCT/JP2009/065098
- (22) 国際出願日: 2009年8月28日(28.08.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人(米国を除く全ての指定国について): 株式会社アドバンテスト(ADVANTEST CORPORATION) [JP/JP]; 〒1790071 東京都練馬区旭町1丁目32番1号 Tokyo (JP).
- (72) 発明者: および
- (75) 発明者/出願人(米国についてのみ): 土井 敦之(DOI, Atsuyuki) [JP/JP]; 〒1790071 東京都練馬区旭町1丁目32番1号 株式会社アドバンテスト内 Tokyo (JP).
- (74) 代理人: 早川 裕司, 外(HAYAKAWA, Yuzi et al.); 〒1070052 東京都港区赤坂六丁目6番15号 赤坂ウイングビル4階 特許業務法人 S A N S U I 国際特許事務所 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告(条約第21条(3))

(54) Title: INTERFACE APPARATUS AND SEMICONDUCTOR TESTING APPARATUS

(54) 発明の名称: インターフェース装置および半導体試験装置

[図2]



(57) Abstract: A wafer motherboard (2), which links the electrical connection between a test head (11) of a semiconductor testing apparatus and a probe card (3), is provided with: a base (20); attachment devices (23); connectors (22); and connector breakage preventing devices (24) for supporting the probe card (3) so that there can be clearance between connectors (32) on the probe card (3) side and the connectors (22) on the wafer motherboard (2) side when the probe card (3) is provisionally mounted to the wafer motherboard (2). The attachment devices (23) move the probe card (3) in the provisionally mounted state so as to firmly mount the probe card (3) to the wafer motherboard (2), and the connector breakage preventing devices (24) operate so as to eliminate the clearance between the connectors on the probe card (3) side and the connectors on the wafer motherboard (2) side, thereby connecting the connectors on the probe card (3) side to the connectors on the wafer motherboard (2) side.

(57) 要約: 半導体試験装置のテストヘッド11と、プローブカード3との間の電氣的な接続を中継するウェハマザーボード2は、ベース部20と、着脱装置23と、コネクタ22と、プローブカード3がウェハマザーボード2に対して仮装着された状態において、プローブカード3側コネクタ32とウェハマザーボード2側コネクタ22との間に空隙ができるように、プローブカード3を支持するコネクタ破損防止装置24と、を備え、着脱装置23は、仮装着の状態のプローブカード3がウェハマザーボード2に本装着するよう、プローブカード3を移動させ、それとともに、コネクタ破損防止装置24、プローブカード3側コネクタとウェハマザーボード2側コネクタとの間の空隙がなくなるよう動作し、もってプローブカード3側コネクタとウェハマザーボード2側コネクタとを接続させる。

明 細 書

発明の名称： インターフェース装置および半導体試験装置

技術分野

[0001] 本発明は、半導体ウェハに形成された集積回路の試験を行う半導体試験装置において、プローブカード、パフォーマンズボード等の板状部材とテストヘッドとの間の電氣的な接続を中継するインターフェース装置、および当該インターフェース装置を備えた半導体試験装置に関するものである。

背景技術

[0002] ICデバイス等の半導体電子部品を製造する場合、その製造歩留まりを向上させるために、通常、半導体ウェハの段階（前工程）で、半導体ウェハに形成された集積回路の動作テストを行っている。

[0003] そのような試験に使用される半導体試験装置として、試験装置のテストヘッドにウェハマザーボード等のインターフェース装置を介してプローブカードを装着し、プローバにより半導体ウェハをプローブカードに押し付け、プローブカード上のプローブを集積回路の電極に接触させた状態で、試験装置本体により半導体ウェハの集積回路の動作テストをするものが、従来から知られている。

[0004] 上記の半導体試験装置において、プローブカードをインターフェース装置に装着するには、プローブカードに設けられた複数のコネクタを、インターフェース装置に設けられた複数の対応するコネクタに接続させる必要がある。この際、プローブカードをインターフェース装置に対して平行に保ちながら装着しないと、プローブカードに設けられたコネクタと、インターフェース装置に設けられたコネクタとが嵌合することなく接触又は衝突し、コネクタが破損してしまう。

[0005] ところで、近年、半導体ウェハの集積回路のマルチ測定への要求の高まりや半導体ウェハの大口径化に伴い、プローブカードの大口径化が進み、プローブカードの重量が増加傾向にある。そのため、作業者がプローブカードを

インターフェース装置に装着する際に、プローブカードをインターフェース装置に対して平行に保ちながら装着することが困難となっている。

- [0006] そのような問題を解決するためには、プローブカードをインターフェース装置に対して装着する際に、プローブカードがインターフェース装置に対して傾かないよう、インターフェース装置に複数の長いガイドピンを設けることが考えられる。

発明の開示

発明が解決しようとする課題

- [0007] しかしながら、プローブカードをインターフェース装置に装着して実際にテストを行う際には、プローブカードを装着したテストヘッドをプローバに対向させるため、プローバとの干渉を回避するためにガイドピンは取り外す必要がある。仮にガイドピンを取り外し忘れた場合には、プローバがテストヘッドに近接した時に、当該ガイドピンによってプローバが破損してしまうこととなる。同様の問題は、パフォーマンズボードをインターフェース装置に装着する際にも生じる。
- [0008] 本発明は、このような実状に鑑みてなされたものであり、プローブカード、パフォーマンズボード等の板状部材をインターフェース装置に装着する際のコネクタの破損を防止するとともに、運用上取り外す必要のない機構を備えたインターフェース装置、および当該インターフェース装置を備えた半導体試験装置を提供することを目的とする。

課題を解決するための手段

- [0009] 上記目的を達成するために、第一に本発明は、半導体試験装置のテストヘッドと、半導体ウェハに形成された集積回路に直接的又は間接的に電氣的に接続される板状部材との間の電氣的な接続を中継するインターフェース装置であって、前記テストヘッドに固定可能なベース部と、前記板状部材を前記インターフェース装置に対して位置決めするとともに、前記板状部材を前記インターフェース装置に対して着脱することのできる着脱装置と、前記板状部材に設けられた板状部材側コネクタに接続されるインターフェース装置側

コネクタと、前記板状部材が前記インターフェース装置に対して仮装着された状態において、前記板状部材側コネクタと前記インターフェース装置側コネクタとの間に空隙ができるように前記板状部材を支持するコネクタ破損防止装置と、を備え、前記着脱装置は、前記仮装着の状態の板状部材が前記インターフェース装置に本装着するよう、前記板状部材を移動させ、それとともに、前記コネクタ破損防止装置は、前記板状部材側コネクタと前記インターフェース装置側コネクタとの間の空隙がなくなるよう動作し、もって前記板状部材側コネクタと前記インターフェース装置側コネクタとを接続させることを特徴とするインターフェース装置を提供する（発明１）。

[0010] 上記発明（発明１）によれば、プローブカード、パフォーマンスボード等の板状部材をインターフェース装置に装着する際には、コネクタ破損防止装置が、板状部材側コネクタとインターフェース装置側コネクタとが接触しないように板状部材を支持するため、コネクタが破損することがなく、また、板状部材側コネクタとインターフェース装置側コネクタとを接続させる際には、コネクタ破損防止装置がその接続を妨げないように動作するため、コネクタ同士を適正に接続させることができる。かかるコネクタ破損防止装置は、運用上（試験時にも）取り外す必要がない。

[0011] 上記発明（発明１）において、前記コネクタ破損防止装置は、前記板状部材を支持する支持部材と、前記支持部材を移動させる駆動機構とを備えていることが好ましいが（発明２）、弾性体からなるものであってもよい（発明４）。

[0012] 上記発明（発明２）において、前記着脱装置は、前記板状部材を移動させるための駆動機構を備えており、前記着脱装置の駆動機構の動作に連動して、前記コネクタ破損防止装置の駆動機構は動作することが好ましい（発明３）。

[0013] 上記発明（発明３）によれば、コネクタ破損防止装置の駆動機構が着脱装置の駆動機構の動作に連動して動作することにより、板状部材側コネクタとインターフェース装置側コネクタとを接続させる際に、板状部材がインター

フェース装置に対して傾くことを防止できるため、より確実にコネクタ同士を接続させることができる。

[0014] 上記発明（発明１）においては、前記コネクタ破損防止装置は、前記板状部材が前記インターフェース装置に本装着されたときに、前記板状部材と前記インターフェース装置との間に位置することが好ましい（発明５）。

[0015] 上記発明（発明５）によれば、コネクタ破損防止装置を薄いものにするこ
とで、板状部材を従来と同じ高さにてインターフェース装置に本装着するこ
とができ、したがって、プローバに対向させたときに、板状部材又は板状部
材上に装着した部材がプローバと干渉することを防止することができる。

[0016] 上記発明（発明１）においては、前記着脱装置は、前記ベース部上におけ
る一の円の円周上に、ほぼ等間隔で２つ以上設けられており、前記コネクタ
破損防止装置は、前記ベース部上における一の円の円周上に、ほぼ等間隔で
２つ以上設けられており、かつ、隣り合った２つの前記着脱装置からほぼ等
距離になるように設けられていることが好ましい（発明６）。

[0017] 上記発明（発明６）によれば、板状部材をインターフェース装置に対して
装着する際に、着脱装置およびコネクタ破損防止装置が、多方向に対して安
定的にプローブカードを支持するため、コネクタ同士の接触によるコネクタ
の破損をより確実に防止することができる。

[0018] 上記発明（発明１）においては、前記インターフェース装置は、前記イン
ターフェース装置側コネクタを保持固定する固定枠を前記ベース部上に備え
ており、前記コネクタ破損防止装置は、前記固定枠の外側面近傍に設けられ
ていることが好ましい（発明７）。

[0019] 上記発明（発明７）によれば、ベース部上で、コネクタ破損防止装置がイ
ンターフェース装置側コネクタよりも外側に位置するため、板状部材をイン
ターフェース装置に対して装着する際に、板状部材が傾き難く、コネクタ同
士の接触によるコネクタの破損をより確実に防止することができる。

[0020] 上記発明（発明１）においては、前記板状部材は、半導体ウェハに形成さ
れた集積回路の電極に電氣的に接触するプローブを有するプローブカードで

あってもよいし（発明８）、半導体ウェハに形成された集積回路の電極に電氣的に接触するプローブを有するプローブカードと電氣的に接続されるパフォーマンスボードであってもよい（発明９）。

[0021] 第二に本発明は、半導体ウェハに形成された集積回路の試験を行う半導体試験装置であって、前記集積回路の電極に電氣的に接触するプローブを有するプローブカードと、前記プローブカードが装着される請求項８に記載のインターフェース装置と、を備えた半導体試験装置を提供する（発明１０）。

[0022] 第三に本発明は、半導体ウェハに形成された集積回路の試験を行う半導体試験装置であって、前記集積回路の電極に電氣的に接触するプローブを有するプローブカードと、前記プローブカードと電氣的に接続されるパフォーマンスボードと、前記パフォーマンスボードが装着される請求項９に記載のインターフェース装置と、を備えた半導体試験装置を提供する（発明１１）。

発明の効果

[0023] 本発明に係るインターフェース装置および半導体試験装置によれば、プローブカード、パフォーマンスボード等の板状部材をインターフェース装置に装着する際に、コネクタ破損防止装置によってコネクタの破損を防止することができる。また、当該コネクタ破損防止装置は、運用上取り外す必要がない。

図面の簡単な説明

[0024] [図１]図１は、本発明の一実施形態に係る半導体試験装置の構成を示す概略図である。

[図２]図２は、同実施形態におけるテストヘッド部を示す側面一部断面図であり、（ａ）はウェハマザーボードにプローブカードを装着する前の状態、（ｂ）はウェハマザーボードにプローブカードを仮装着した状態、（ｃ）はウェハマザーボードにプローブカードを本装着した状態を示す。

[図３]図３は、同実施形態におけるウェハマザーボードとプローブカードとを示す斜視図である。

[図４]図４は、同実施形態における着脱装置を示す側面一部断面図であり、（

a) はウェハマザーボードにプローブカードを装着する前の状態、(b) はウェハマザーボードにプローブカードを仮装着した状態から本装着する過程、(c) はウェハマザーボードにプローブカードを本装着した状態を示す。

発明を実施するための最良の形態

[0025] 以下、本発明の実施形態を図面に基づいて詳細に説明する。

図 1 は、本発明の一実施形態に係る半導体試験装置の構成を示す概略図であり、図 2 は、同実施形態におけるテストヘッド部を示す側面一部断面図であり、図 3 は、同実施形態におけるウェハマザーボードとプローブカードとを示す斜視図であり、図 4 は、同実施形態における着脱装置を示す側面一部断面図である。

[0026] 本実施形態に係る半導体試験装置 1 は、図 1 に示すように、試験装置本体 10、テストヘッド 11、およびプローバ 12 により構成されている。

[0027] テストヘッド 11 は回転装置 13 に支持されており、ケーブル 14 によって試験装置本体 10 と接続されている。また、テストヘッド 11 は、回転装置 13 によりメンテナンス位置（図 1 にて二点鎖線で示す）から反転され、プローバ 12 上に配置されるようになっている。

[0028] 図 1 および図 2 に示すように、メンテナンス位置にあるテストヘッド 11 の上部には、ウェハマザーボード 2 が装着され、当該ウェハマザーボード 2 にプローブカード 3 が装着される。

[0029] ウェハマザーボード 2 は、テストヘッド 11 とプローブカード 3 との間の電氣的な接続を中継するインターフェース装置であり、図 2 および図 3 に示すように、ベース部 20、固定枠 21、コネクタ 22、着脱装置 23、およびコネクタ破損防止装置 24 を備えている。

[0030] ベース部 20 上には平面視略円形の固定枠 21 が設けられており、固定枠 21 の上部にはコネクタ 22 が複数設けられている。複数のコネクタ 22 には、それぞれ、テストヘッド 11 に電氣的に接続されたケーブル 25 が接続されている。

[0031] 図 4 に示すように、着脱装置 23 は、嵌合シャフト 231 およびエアシリ

ンダ 232 を備えて構成されており、ベース部 20 に形成された貫通孔 201 に嵌合シャフト 231 を挿入し、ベース部 20 上に突出させるように設けられている。貫通孔 201 に挿入された嵌合シャフト 231 の下端は、ベース部 20 の内部に設けられているエアシリンダ 232 に接続されている。

[0032] 嵌合シャフト 231 は、インナーシャフト 233、ロックシャフト 234、硬球 235、およびスプリング 236 を備えている。

[0033] インナーシャフト 233 は、ロックシャフト 234 の内孔 234a に挿入されており、ロックシャフト 234 の内部を相対的に上下動可能になっている。ロックシャフト 234 の内孔 234a の一部には、ロックシャフト 234 の側面を貫通するように、貫通孔 234b が形成されており、硬球 235 が、ロックシャフト 234 の側面から出し入れ可能なように、この貫通孔 234b に設けられている。

[0034] また、インナーシャフト 233 には、硬球 235 の近傍に凸状の拡径部 233a が形成されており、その拡径部 233a の下方には縮径部 233b が形成されている。通常時は、インナーシャフト 233 の縮径部 233b に硬球 235 が位置しているが（図 4（a）参照）、インナーシャフト 233 がロックシャフト 234 内を下方に相対移動すると、拡径部 233a が硬球 235 をロックシャフト 234 の側面から押し出す（図 4（b）～（c）参照）。

[0035] インナーシャフト 233 の略中央部には、径方向に突出している突出部 233c が形成されている。これに対し、ロックシャフト 234 には、突出部 233c に対応する位置に、軸方向に縦長になっている長孔 234c が形成されている。インナーシャフト 233 の突出部 233c は、ロックシャフト 234 の長孔 234c 内を上下方向に移動可能に挿入されている。通常時は、突出部 233c は長孔 234c の上部内壁に接するように位置しており（図 4（a）参照）、インナーシャフト 233 がロックシャフト 234 内を下方に相対移動すると、突出部 233c は長孔 234c の下部内壁に接する（図 4（b）～（c）参照）。

- [0036] ロックシャフト234の内孔234aの下部には、内孔234aよりも内径が大きくなっている大径部234dが形成されている。この大径部234dにはスプリング236が挿入されており、スプリング236の下部は、ベース部20に設けられているエアシリンダ232の筐体上面に接触している。このスプリング236の弾性力により、ロックシャフト234が上方に向かって付勢されている。
- [0037] 以上のような構成の嵌合シャフト23は、ベース部20に形成された貫通孔201に挿入されている。また、貫通孔201の上部には段部201aが形成されている。上記の通り、ロックシャフト234はスプリング236によって上方に向かって付勢されているが、ロックシャフト234の大径部234dが段部201aに係止することで、スプリング236によるロックシャフト234の上方への付勢が制限されている。
- [0038] コネクタ破損防止装置24は、図2および図3に示すように、ゴムパッド241、駆動シャフト242、およびエアシリンダ243を備えており、駆動シャフト242の一端に装着されたゴムパッド241をベース部20上に突出させる形で設けられている。ゴムパッド241を先端に装着した駆動シャフト242は、ベース部20の内部に設けられたエアシリンダ243に接続されており、エアシリンダ243の駆動により、上下方向に移動可能となっている。本実施形態では、着脱装置23のエアシリンダ232およびコネクタ破損防止装置24のエアシリンダ243は、一の制御装置によって制御されるように構成されている。
- [0039] なお、本実施形態においては、コネクタ破損防止装置24には支持部材としてゴムパッド241が備えられているが、支持部材はこれに限られるものではなく、ゴム以外の材質のものでもよいし、駆動シャフト242と一体化したものでもよい。
- [0040] 本実施形態においては、図3に示すように、ウェハマザーボード2は、4つの着脱装置23と、4つのコネクタ破損防止装置24（うち1つは図示せず）とを備えている。4つの着脱装置23は、略円形の固定枠21の途中に

、互いの距離が等間隔となるよう、固定枠 21 によって形成される円の中心点から見て略 90 度間隔に配置されている。また、4 つのコネクタ破損防止装置 24 は、略円形の固定枠 21 の外側面近傍に、4 つの着脱装置 23 のそれぞれの間に一つずつ位置するよう、配置されている。

[0041] 着脱装置 23 およびコネクタ破損防止装置 24 がこのように配置されることにより、プローブカード 3 をウェハマザーボード 2 に対して装着する際に、着脱装置 23 およびコネクタ破損防止装置 24 が、多方向に対して安定的にプローブカード 3 を支持するため、コネクタ同士の接触によるコネクタの破損をより確実に防止することができる。また、コネクタ破損防止装置 24 は、コネクタ 22 よりも外側に位置するため、プローブカード 3 をウェハマザーボード 2 に対して装着する際に、プローブカード 3 が傾き難く、コネクタ同士の接触によるコネクタの破損をより確実に防止することができる。

[0042] なお、本発明は上記の構成に限られるものではなく、配置する着脱装置 23 およびコネクタ破損防止装置 24 の数を変えてもよいし、それぞれを配置する場所を変えてもよい。

[0043] プローブカード 3 は、半導体ウェハに形成された集積回路の電極に電氣的に接触するプローブ（図示せず）を有する治具であり、図 2 および図 3 に示すように、基板 30、スティフナ 31、およびコネクタ 32 を備えている。

[0044] 基板 30 は、プローブ（図示せず）が設けられる円形の板状部材であり、プローブカード 3 としての強度を高めるための補強枠であるスティフナ 31 に取り付けられている。

[0045] コネクタ 32 は、プローブカード 3 をウェハマザーボード 2 に装着する際に、ウェハマザーボード 2 に設けられているコネクタ 22 と嵌合し、電氣的に接続されるものであり、基板 30 の下側に複数設けられている。

[0046] スティフナ 31 には、着脱装置 23 の嵌合シャフト 231 が嵌合する着脱装置嵌合孔 33 が形成されており、着脱装置嵌合孔 33 には、内壁の一部に窪み部 331 が形成されている。本実施形態においては、着脱装置 23 が 4 つ設けられているため、スティフナ 31 にも 4 つの着脱装置嵌合孔 33 が形

成されている。

- [0047] ここで、プローブカード3がウェハマザーボード2に本装着されたときに、コネクタ破損防止装置24は、プローブカード3のスティフナ31の下端とウェハマザーボード2のベース部20との間に位置するが（図2（c）参照）、コネクタ破損防止装置24の厚さは、ウェハマザーボード2に本装着されたプローブカード3の高さが、コネクタ破損防止装置24がないときと同じ高さになるように薄く設計されている。これにより、テストヘッド11をプローバ12に対向させたときに、プローブカード3がプローバ12と干渉することを防止することができる。
- [0048] プローブカード3をウェハマザーボード2に装着する際は、まず、プローブカード3の着脱装置嵌合孔33を着脱装置23の嵌合シャフト231に嵌合させる、仮装着を行う。この状態では、ウェハマザーボード2側のコネクタ22とプローブカード3側のコネクタ32とはまだ接触していない。続いて、着脱装置23の動作によりプローブカード3をウェハマザーボード2に近寄せ、ウェハマザーボード2側のコネクタ22とプローブカード3側のコネクタ32とを接続させる、本装着を行う。
- [0049] 図2（b）に示すように、仮装着は、テストヘッド11がメンテナンス位置にある状態で、プローブカード3のスティフナ31に設けられた着脱装置嵌合孔33を、ウェハマザーボード2に設けられた着脱装置23の嵌合シャフト231に嵌合させることにより行う。
- [0050] プローブカード3の着脱装置嵌合孔33を、着脱装置23の嵌合シャフト231に嵌合させると、プローブカード3のスティフナ31の外周部の下面がコネクタ破損防止装置24のゴムパッド241に当接し、この結果、プローブカード3はウェハマザーボード2に対してほぼ平行に支持される。このとき、ウェハマザーボード2のコネクタ22とプローブカード3のコネクタ32との間には空隙が存在し、コネクタ22とコネクタ32とが接触することはない。したがって、プローブカード3の装着に伴ってコネクタ22、32が破損することが効果的に防止される。

- [0051] 本装着は、着脱装置 2 3 の動作によりプローブカード 3 をウェハマザーボード 2 に近寄らせることにより行われる。
- [0052] 着脱装置 2 3 に設けられている硬球 2 3 5 は、プローブカード 3 がウェハマザーボード 2 に未装着の状態、および仮装着された状態では、図 4 (a) に示すように、インナーシャフト 2 3 3 の縮径部 2 3 3 b に位置している。しかし、仮装着後、インナーシャフト 2 3 3 がエアシリンダ 2 3 2 によって駆動され、ロックシャフト 2 3 4 内を下方に移動すると、図 4 (b) に示すように、硬球 2 3 5 は拡径部 2 3 3 a により貫通孔 2 3 4 b から押し出され、着脱装置嵌合孔 3 3 の窪み部 3 3 1 に係合する。
- [0053] この状態で、インナーシャフト 2 3 3 がエアシリンダ 2 3 2 によって駆動され、ロックシャフト 2 3 4 内を更に下方に移動すると、インナーシャフト 2 3 3 に設けられた突起部 2 3 3 c が、ロックシャフト 2 3 4 に設けられた長孔 2 3 4 c の下壁部に係合するため、ロックシャフト 2 3 4 も、スプリング 2 3 6 の弾性力に抗しながら、インナーシャフト 2 3 3 と一体となって下方に移動する。
- [0054] ここで、上記の通り、硬球 2 3 5 が着脱装置嵌合孔 3 3 の窪み部 3 3 1 に係合しているため、インナーシャフト 2 3 3 およびロックシャフト 2 3 4 が一体化して下方に移動することにより、プローブカード 3 がほぼ平行に支持された状態を保ったままウェハマザーボード 2 側に引き寄せられることになる。
- [0055] プローブカード 3 がウェハマザーボード 2 側に引き寄せられると、図 4 (c) に示すように、ロックシャフト 2 3 4 の下部が最終的にエアシリンダ 2 3 2 の上部に当接し、プローブカード 3 の移動が停止する。
- [0056] このとき、着脱装置 2 3 のエアシリンダ 2 3 2 と連動して、コネクタ破損防止装置 2 4 のエアシリンダ 2 3 4 も駆動し、駆動シャフト 2 4 2 をベース部 2 0 方向に引き込む。プローブカード 3 を支持しているゴムパッド 2 4 1 は、駆動シャフト 2 4 2 を介して下方に移動し、図 2 (c) に示すように、ウェハマザーボード 2 側のコネクタ 2 2 とプローブカード 3 側のコネクタ 3

２とが嵌合して電氣的に接続され、本装着が完了する。

[0057] 上記のようにコネクタ破損防止装置２４のエアシリンダ２３４が、着脱装置２３のエアシリンダ２３２と連動して動作することにより、コネクタ破損防止装置２４の存在がプローブカード３の下降を妨げることがなく、プローブカード３がウェハマザーボード２に対して傾くことを防止できるため、より確実にコネクタ同士を接続させることができる。

[0058] ここで、上記のようにプローブカード３をウェハマザーボード２に本装着した状態において、コネクタ破損防止装置２４はベース部２０上にて特に突起部等を有するわけではないため、テストヘッド１１をプローバ１２に対向させて試験を行うときにも、コネクタ破損防止装置２４（又はその部品）を取り外す必要はない。

[0059] なお、エアシリンダ２３２及びエアシリンダ２４３は、嵌合シャフト２３１及び駆動シャフト２４２を駆動可能な装置であればこれに限られるものではなく、例えば、油圧式シリンダやモータ駆動式のものでもよい。また、駆動源とシャフトとの間には、リンク機構やカム機構等の各種伝達機構が存在していてもよい。

[0060] プローブカード３をウェハマザーボード２から取り外す際は、装着する際と同様にテストヘッド１１がメンテナンス位置にある状態で、エアシリンダ２３２によってインナーシャフト２３３がプローブカード３方向に駆動される。インナーシャフト２３３がプローブカード３を上方に押し上げることににより、ウェハマザーボード２のコネクタ２２とプローブカード３のコネクタ３２との接続・嵌合が解除される。

[0061] インナーシャフト２３３が上方に移動すると、スプリング２３６の弾性力により、ロックシャフト２３４も上方に移動する。ロックシャフト２３４の上方への移動は、ロックシャフト２３４の大径部２３４ｄが段部２０１ａに当接したところで完了する。その後はインナーシャフト２３３のみが上方に移動するため、インナーシャフト２３３の拡径部２３３ａによりロックシャフト２３４の貫通孔２３４ｂから押し出されていた硬球２３５がインナーシ

ャフト２３３の縮径部２３３ｂに收容される。

[0062] その結果、着脱装置嵌合孔３３の窪み部３３１に対して硬球２３５が係合していた状態が解除されるため、プローブカード３をウェハマザーボード２から取り外すことが可能となる。

[0063] このとき、着脱装置２３のエアシリンダ２３２と連動して、コネクタ破損防止装置２４のエアシリンダ２３４も駆動し、駆動シャフト２４２をプローブカード３方向に押し出す。プローブカード３を支持しているゴムパッド２４１は、駆動シャフト２４２を介して上方に移動する。このようにして、プローブカード３は、着脱装置２３のインナーシャフト２３３及びコネクタ破損防止装置２４のゴムパッド２４１によって、ウェハマザーボード２に対してほぼ平行に支持された状態を保ったまま上方に押し上げられる。

[0064] さらに、プローブカード３をウェハマザーボード２から取り外す際には、スティフナ３１の外周部の下面に当接しているゴムパッド２４１によりコネクタ破損防止装置２４がプローブカード３を支持しているため、プローブカード３がウェハマザーボード２に対して傾くことが防止され、ウェハマザーボード２のコネクタ２２とプローブカード３のコネクタ３２とは接触せずに両コネクタ２２、２３間の空隙が維持される。したがって、プローブカード３の取り外しに伴ってコネクタ２２、３２が破損することが効果的に防止される。

[0065] 以上説明した実施形態は、本発明の理解を容易にするために記載されたものであって、本発明を限定するために記載されたものではない。したがって、上記実施形態に開示された各要素は、本発明の技術的範囲に属する全ての設計変更や均等物をも含む趣旨である。

[0066] 例えば、本実施形態におけるコネクタ破損防止装置２４の代わりに、バネやフォーム材等の弾性体を使ってもよい。その場合、当該弾性体は、プローブカードを仮装着する際には、プローブカードが傾かないように当該プローブカードを支持することができ、プローブカードを本装着する際には、着脱装置の動作によるプローブカードの下降を妨げないように縮む程度の弾性率

(弾性係数)を有していることが必要となる。

- [0067] また、本実施形態では、ウェハマザーボード2に装着する板状部材としてプローブカード3を例示したが、プローブカード3の替わりにパフォーマンスボードをウェハマザーボード2に装着するようにしてもよい。

産業上の利用可能性

- [0068] 本発明は、半導体ウェハに形成された集積回路の試験を行う半導体試験装置において、プローブカード、パフォーマンスボード等をウェハマザーボードに装着する際にコネクタが破損することを防止するのに有用である。

符号の説明

- [0069] 1…半導体試験装置
- 10…試験装置本体
 - 11…テストヘッド
 - 12…プローバ
 - 13…回転装置
 - 14…ケーブル
- 2…ウェハマザーボード（インターフェース装置）
- 20…ベース部
 - 201…貫通孔
 - 201a…段部
 - 21…固定枠
 - 22…コネクタ
 - 23…着脱装置
 - 231…嵌合シャフト
 - 232…エアシリンダ
 - 233…インナーシャフト
 - 233a…拡径部
 - 233b…縮径部
 - 233c…突出部

2 3 4 … ロックシャフト

2 3 4 a … 内孔

2 3 4 b … 貫通孔

2 3 4 c … 長孔

2 3 4 d … 大径部

2 3 5 … 硬球

2 3 6 … スプリング

2 4 … コネクタ破損防止装置

2 4 1 … ゴムパッド

2 4 2 … 駆動シャフト

2 4 3 … エアシリンダ

2 5 … ケーブル

3 … プローブカード

3 0 … 基板

3 1 … スティフナ

3 2 … コネクタ

3 3 … 着脱装置嵌合孔

3 3 1 … 窪み部

請求の範囲

[請求項1]

半導体試験装置のテストヘッドと、半導体ウェハに形成された集積回路に直接的又は間接的に電氣的に接続される板状部材との間の電氣的な接続を中継するインターフェース装置であって、

前記テストヘッドに固定可能なベース部と、

前記板状部材を前記インターフェース装置に対して位置決めするとともに、前記板状部材を前記インターフェース装置に対して着脱することのできる着脱装置と、

前記板状部材に設けられた板状部材側コネクタに接続されるインターフェース装置側コネクタと、

前記板状部材が前記インターフェース装置に対して仮装着された状態において、前記板状部材側コネクタと前記インターフェース装置側コネクタとの間に空隙ができるように前記板状部材を支持するコネクタ破損防止装置と、を備え、

前記着脱装置は、前記仮装着の状態の板状部材が前記インターフェース装置に本装着するよう、前記板状部材を移動させ、それとともに、前記コネクタ破損防止装置は、前記板状部材側コネクタと前記インターフェース装置側コネクタとの間の空隙がなくなるよう動作し、もって前記板状部材側コネクタと前記インターフェース装置側コネクタとを接続させる

ことを特徴とするインターフェース装置。

[請求項2]

前記コネクタ破損防止装置は、前記板状部材を支持する支持部材と、前記支持部材を移動させる駆動機構とを備えていることを特徴とする請求項1に記載のインターフェース装置。

[請求項3]

前記着脱装置は、前記板状部材を移動させるための駆動機構を備えており、前記着脱装置の駆動機構の動作に連動して、前記コネクタ破損防止装置の駆動機構は動作することを特徴とする請求項2に記載のインターフェース装置。

- [請求項4] 前記コネクタ破損防止装置は、弾性体からなることを特徴とする請求項1に記載のインターフェース装置。
- [請求項5] 前記コネクタ破損防止装置は、前記板状部材が前記インターフェース装置に本装着されたときに、前記板状部材と前記インターフェース装置との間に位置することを特徴とする請求項1に記載のインターフェース装置。
- [請求項6] 前記着脱装置は、前記ベース部上における一の円の円周上に、ほぼ等間隔で2つ以上設けられており、
- 前記コネクタ破損防止装置は、前記ベース部上における一の円の円周上に、ほぼ等間隔で2つ以上設けられており、かつ、隣り合った2つの前記着脱装置からほぼ等距離になるように設けられていることを特徴とする請求項1に記載のインターフェース装置。
- [請求項7] 前記インターフェース装置は、前記インターフェース装置側コネクタを保持固定する固定枠を前記ベース部上に備えており、
- 前記コネクタ破損防止装置は、前記固定枠の外側面近傍に設けられていることを特徴とする請求項1に記載のインターフェース装置。
- [請求項8] 前記板状部材は、半導体ウェハに形成された集積回路の電極に電氣的に接触するプローブを有するプローブカードであることを特徴とする請求項1に記載のインターフェース装置。
- [請求項9] 前記板状部材は、半導体ウェハに形成された集積回路の電極に電氣的に接触するプローブを有するプローブカードと電氣的に接続されるパフォーマンスボードであることを特徴とする請求項1に記載のインターフェース装置。
- [請求項10] 半導体ウェハに形成された集積回路の試験を行う半導体試験装置であって、
- 前記集積回路の電極に電氣的に接触するプローブを有するプローブカードと、

前記プローブカードが装着される請求項 8 に記載のインターフェース装置と、を備えた半導体試験装置。

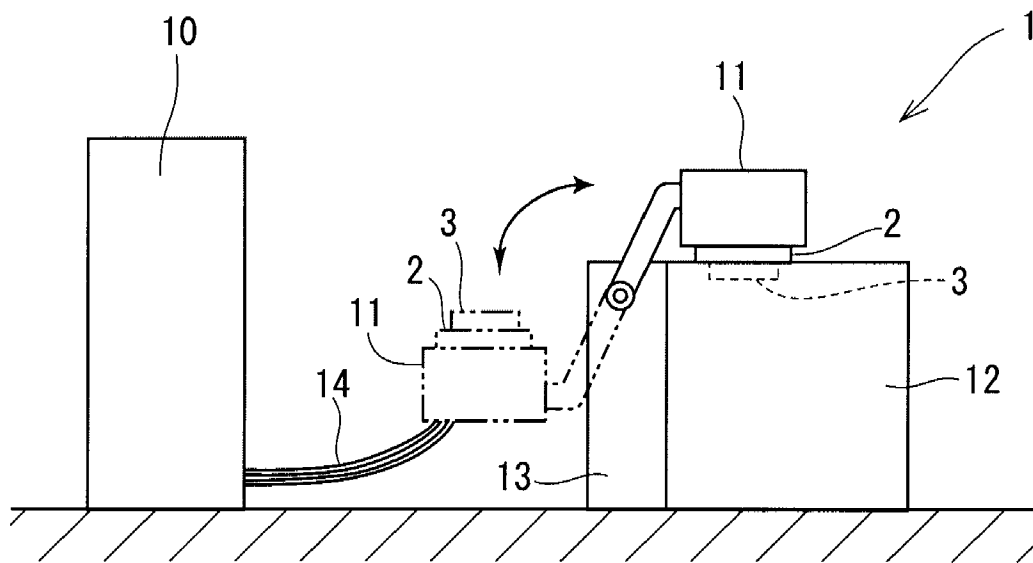
[請求項 11] 半導体ウェハに形成された集積回路の試験を行う半導体試験装置であって、

前記集積回路の電極に電氣的に接触するプローブを有するプローブカードと、

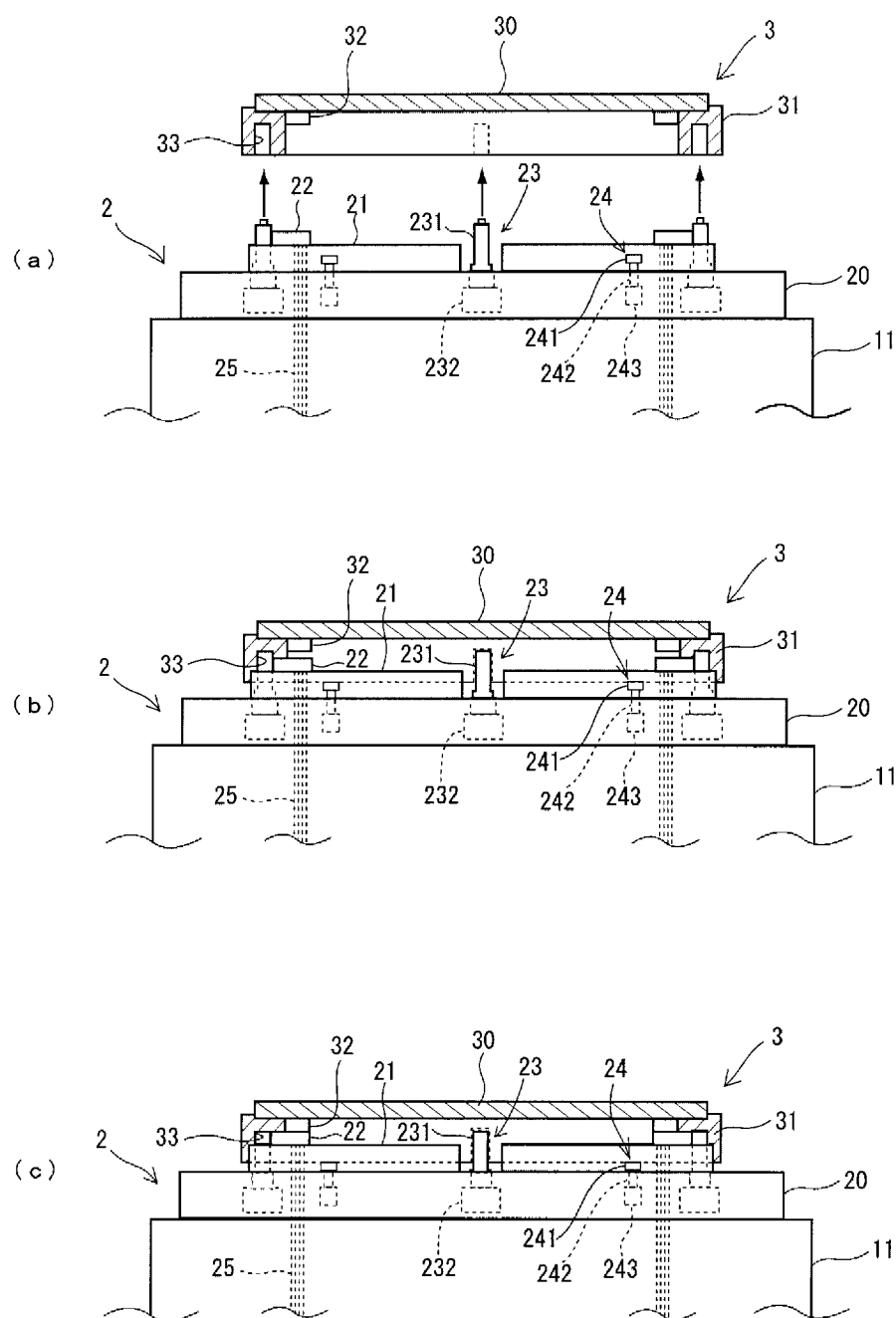
前記プローブカードと電氣的に接続されるパフォーマンスボードと、

前記パフォーマンスボードが装着される請求項 9 に記載のインターフェース装置と、を備えた半導体試験装置。

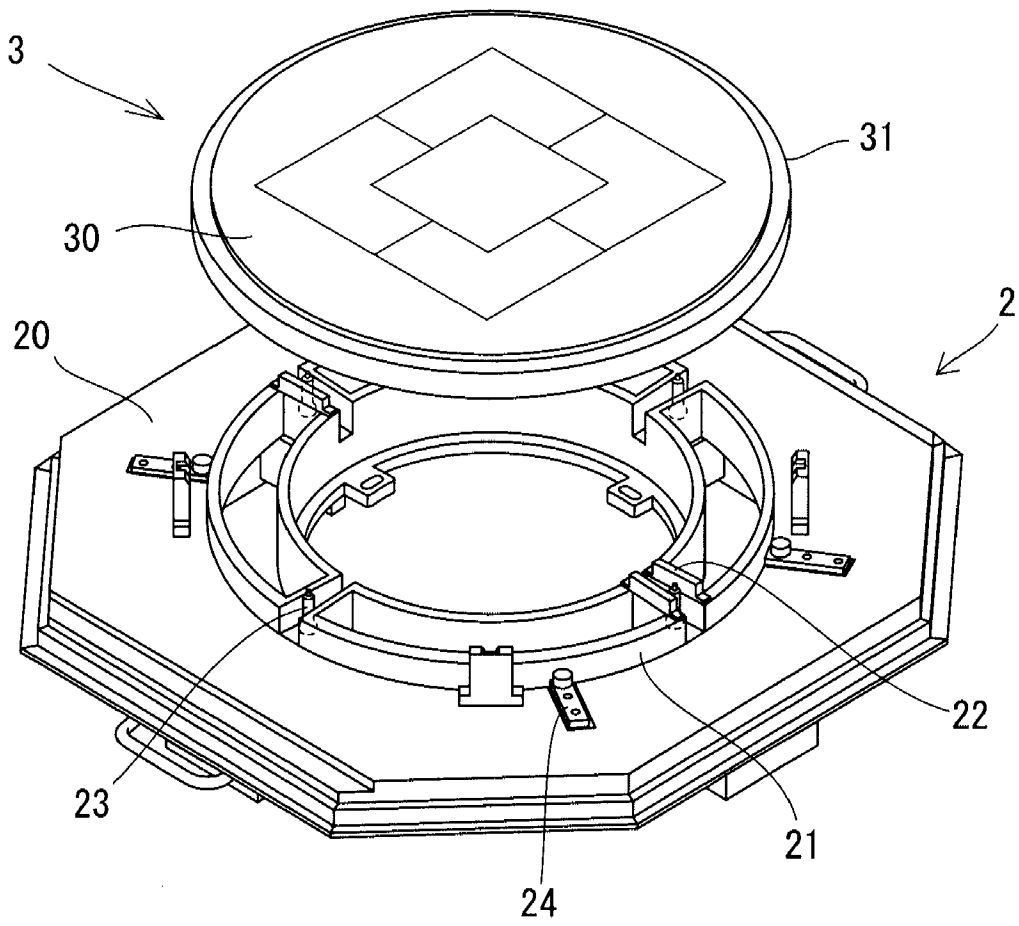
[図1]



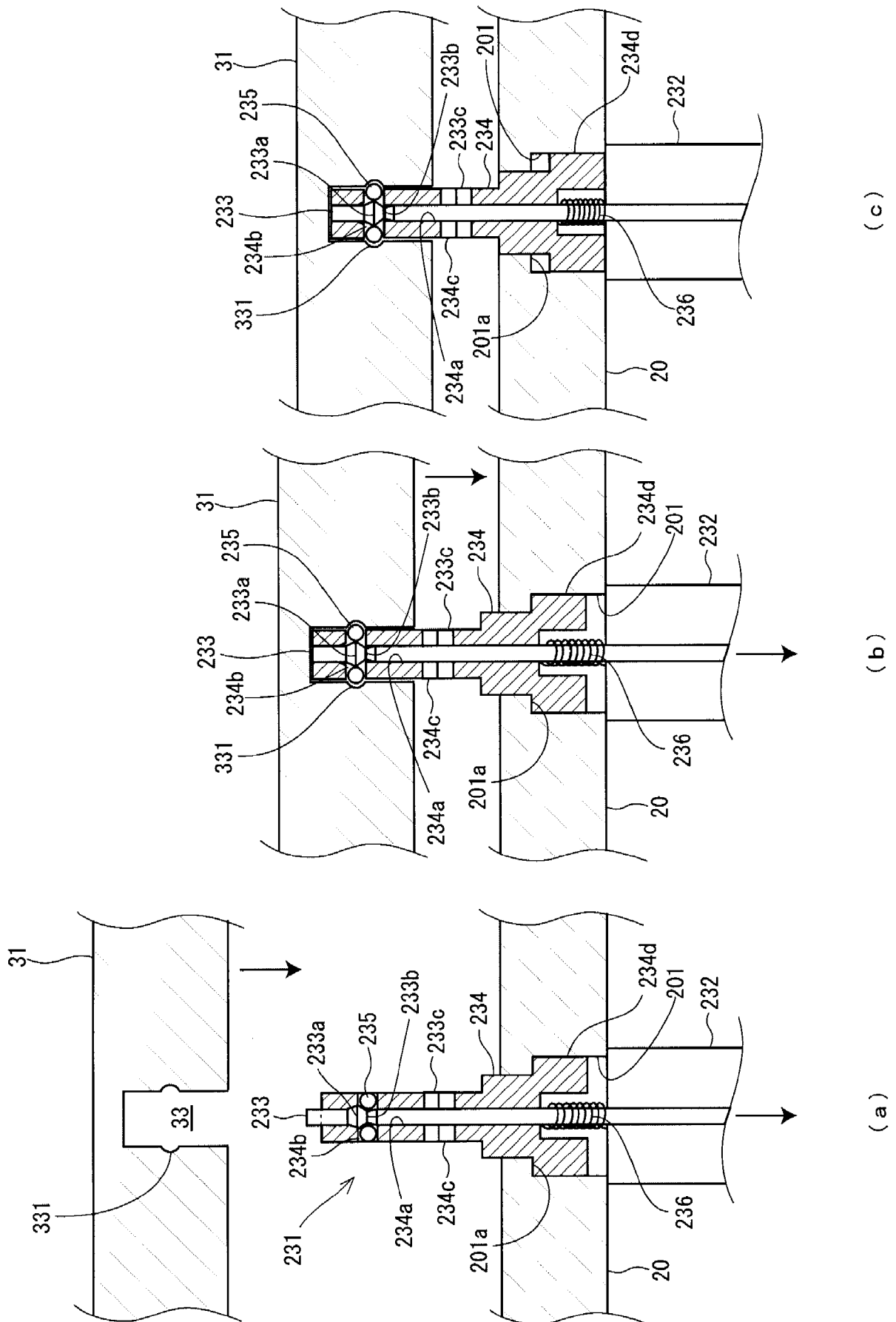
[図2]



[図3]



[図4]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/065098

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/66(2006.01)i, G01R1/073(2006.01)i, G01R31/28(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/66, G01R1/073, G01R31/28

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 6-130111 A (Asia Electronics Inc.), 13 May 1994 (13.05.1994), paragraphs [0013] to [0023]; fig. 1 to 5 (Family: none)	1-11
A	JP 2003-177158 A (Tokyo Electron Ltd.), 27 June 2003 (27.06.2003), paragraphs [0012] to [0020]; fig. 1 to 4 & US 2004/0113643 A1 & EP 1455387 A1 & WO 2003/050866 A1 & TW 266881 B	1-11
A	WO 2008/114464 A1 (Nihon Micronics Inc.), 25 September 2008 (25.09.2008), page 13, line 11 to page 16, line 27; fig. 6 to 10 (Family: none)	1-11

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
09 December, 2009 (09.12.09)Date of mailing of the international search report
22 December, 2009 (22.12.09)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/065098

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 8-148534 A (Tokyo Seimitsu Co., Ltd.), 07 June 1996 (07.06.1996), paragraphs [0003] to [0009]; fig. 7, 8 (Family: none)	1-11
A	JP 10-223708 A (Hewlett-Packard Co.), 21 August 1998 (21.08.1998), paragraphs [0038] to [0049]; fig. 8 to 12 & US 5923180 A & GB 2323486 A & GB 9801167 A0 & DE 19752229 A	1-11

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L21/66(2006.01)i, G01R1/073(2006.01)i, G01R31/28(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L21/66, G01R1/073, G01R31/28

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 9 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 9 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 9 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 6-130111 A (アジアエレクトロニクス株式会社) 1994. 05. 13, 【0013】 - 【0023】, 【図 1】 - 【図 5】 (ファミリーなし)	1-11
A	JP 2003-177158 A (東京エレクトロン株式会社) 2003. 06. 27, 【0012】 - 【0020】, 【図 1】 - 【図 4】 & US 2004/0113643 A1 & EP 1455387 A1 & WO 2003/050866 A1 & TW 266881 B	1-11

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

0 9 . 1 2 . 2 0 0 9

国際調査報告の発送日

2 2 . 1 2 . 2 0 0 9

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

今井 拓也

4 R

9 1 6 9

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 7 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2008/114464 A1 (株式会社日本マイクロニクス) 2008.09.25, 13 頁 11 行-16 頁 27 行, 図 6-図 10 (ファミリーなし)	1-11
A	JP 8-148534 A (株式会社東京精密) 1996.06.07, 【0003】 - 【0009】 , 【図 7】 , 【図 8】 (ファミリーなし)	1-11
A	JP 10-223708 A (ヒューレット・パッカード・カンパニー) 1998.08.21, 【0038】 - 【0049】 , 【図 8】 - 【図 12】 & US 5923180 A & GB 2323486 A & GB 9801167 A0 & DE 19752229 A	1-11