

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】令和 3 年 2 月 18 日 (2021.2.18)

【公表番号】特表 2020-512703 (P2020-512703A)

【公表日】令和 2 年 4 月 23 日 (2020.4.23)

【年通号数】公開・登録公報 2020-016

【出願番号】特願 2019-553500 (P2019-553500)

【国際特許分類】

H 0 1 L 21/28 (2006.01)

H 0 1 L 25/065 (2006.01)

H 0 1 L 25/07 (2006.01)

H 0 1 L 25/18 (2006.01)

H 0 1 L 21/3205 (2006.01)

H 0 1 L 21/768 (2006.01)

H 0 1 L 23/522 (2006.01)

【F I】

H 0 1 L 21/28 3 0 1 R

H 0 1 L 25/08 H

H 0 1 L 21/88 T

【手続補正書】

【提出日】令和 3 年 1 月 7 日 (2021.1.7)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

半導体層と、
前記半導体層の上方に配置される、接着層と、
前記接着層の上方に配置される、アノード金属層と、
前記アノード金属層を覆い前記アノード金属層上に配置される、カソード金属層と、を
備え、

前記カソード金属層は、銅 (C u) を含み、

前記アノード金属層は、前記カソード金属層の側壁から前記アノード金属層の側壁へ
離れるように延在する表面を有し、

前記アノード金属層および前記カソード金属層は、前記アノード金属層の前記表面が
前記カソード金属層の前記側壁と同じ周囲環境に曝されるように構成される、半導体構造

。

【請求項 2】

前記アノード金属層は、マグネシウム (M g) を含む、請求項 1 に記載の半導体構造。

【請求項 3】

前記アノード金属層は、アルミニウム (A l)、亜鉛 (Z n)、およびニッケル (N i)
) からなる群から選択される元素を含む、請求項 1 に記載の半導体構造。

【請求項 4】

前記アノード金属層の酸化電位は、前記カソード金属層の酸化電位よりも高い、請求項
1 から請求項 3 のいずれか 1 項に記載の半導体構造。

【請求項 5】

前記アノード金属層は、第 1 金属を含み、前記カソード金属層は、第 2 金属を含み、前記第 1 金属は、前記第 2 金属よりも高い酸化電位を有する、請求項 1 から請求項 4 のいずれか 1 項に記載の半導体構造。

【請求項 6】

前記第 1 金属は、前記第 2 金属よりも負の酸化物生成のギブス自由エネルギーを有する、請求項 5 に記載の半導体構造。

【請求項 7】

前記アノード金属層は、多孔質酸化物と関連する金属を含み、前記多孔質酸化物の酸化速度は、時間の関数として線形である、請求項 1 から請求項 6 のいずれか 1 項に記載の半導体構造。

【請求項 8】

前記アノード金属層は、1.0 未満の酸化物－金属体積比を有する金属を含む、請求項 1 から請求項 7 のいずれか 1 項に記載の半導体構造。

【請求項 9】

前記アノード金属層は、前記カソード金属層にカソード防食を提供することによって前記カソード金属層と結び付く酸化物の成長を阻害するように構成される、請求項 1 から請求項 8 のいずれか 1 項に記載の半導体構造。

【請求項 10】

前記接着層は、チタン (Ti) を含み、前記半導体層は、シリコン (Si) を含む、請求項 1 から請求項 9 のいずれか 1 項に記載の半導体構造。

【請求項 11】

前記カソード金属層は、前記アノード金属層上に直接配置される、請求項 1 から請求項 10 のいずれか 1 項に記載の半導体構造。

【請求項 12】

前記カソード金属層は、1 つ以上のピラーを備える、請求項 1 から請求項 11 のいずれか 1 項に記載の半導体構造。

【請求項 13】

パッケージ基板と、

各々前記パッケージ基板の上方に配置される、第 1 ダイおよび第 2 ダイと、を備え、

前記第 1 ダイの複数の銅ピラーマイクロバンプは、前記第 2 ダイに電気的および機械的に接続され、

前記第 1 ダイは、

前記銅ピラーマイクロバンプを形成する、カソード金属層と、

前記カソード金属層を覆い前記アノード金属層上に配置される、アノード金属層と、を含み、前記アノード金属層の表面は、前記アノード金属層と前記カソード金属層との間の境界にあり、前記アノード金属層の前記表面は、前記境界から離れるように横方向に延在し、前記表面は、前記カソード金属層と同じ周囲環境に曝されるように構成され、前記第 1 ダイはさらに、

前記アノード金属層の上方に配置される、接着層と、

前記接着層の上方に配置される、半導体層と、を備え、

前記アノード金属層の酸化電位は、前記カソード金属層の酸化電位よりも高い、集積回路パッケージ。

【請求項 14】

前記第 1 ダイの前記複数の銅ピラーマイクロバンプは、前記第 2 ダイの複数の銅構成に直接接合される、請求項 13 に記載の集積回路パッケージ。