[19]中华人民共和国国家知识产权局

[51]Int. Cl[7]
G11C 7/00

[12]发明专利申请公开说明书

[21]申请号 01132966.1

[43]公开日 2002年8月21日

[11]公开号 CN 1365116A

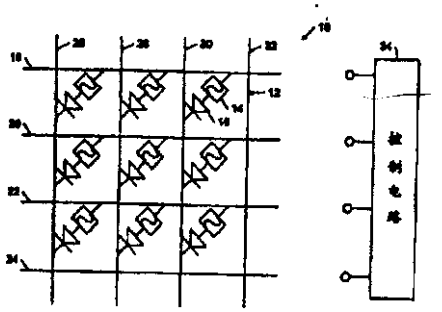
[22]申请日 2001.9.10 [21]申请号 01132966.1
[30]优先权
[32]2001.1.10 [33]US [31]09/758875
[71]申请人 惠普公司
地址 美国加利福尼亚州
[72]发明人 J·N·霍甘
[74]专利代理机构 中国专利代理(香港)有限公司
代理人 王 勇 陈景峻

权利要求书1页 说明书6页 附图页数4页

[54]发明名称 基于不连续性的存储器单元读出

[57]摘要

本发明以一种新的存储器单元读出方案(系统和方法)为特征,其使一个存储器单元的状态以更高的精度被加以确定。在一个方面,本发明的特征在于一种存储器单元读出方案,其中一个存储器单元被寻址,在一数值范围内的一个输入信号施加到该被寻址的存储器单元,然后根据对所施加的输入信号值的检测电响应中的不连续性读出该存储器单元的状态。



ISSN1008-4274

权　利　要　求　书

1. 一种读出一存储器单元阵列（10）中的一个存储器单元（12）的方法，包括：

寻址一存储器单元（12）；

施加编址的存储器单元（12）在一数值范围内的输入信号；以及

基于在对所施加的输入信号值的检测的电响应中的不连续性读出该存储器单元（12）的状态。

2. 一种用于读出在一存储器单元阵列（10）中的一个存储器单元（12）的系统包括：

一个控制电路（34），配置来寻址一个存储器单元（12），施加该存储器单元（12）一数值范围内的输入信号，基于在对所施加的输入信号值的检测的电响应中的不连续性读出该存储器单元（12）的状态。

3. 权利要求1或2的主题，其中根据在对所施加的输入信号数值范围内所检测的电响应中的不连续性读出该存储器单元（12）的状态，该输入信号值围绕一个干线电压值。

4. 权利要求3的主题，其中根据在对所施加的输入信号数值范围内所检测的电响应中的不连续性读出该存储器单元（12）的状态，该施加的输入信号数值在该干线电压值的一个或多个二极管电压降的量级上。

5. 权利要求1或2的主题，其中基于检测电响应方向的不连续性读出该存储器单元（12）的状态。

6. 权利要求1或2的主题，其中基于检测电响应斜率的不连续性读出该存储器单元（12）的状态。

7. 权利要求1或2的主题，其中基于在对施加的输入信号的电响应中存在或不存在不连续性读出该存储器单元（12）的状态。

8. 权利要求1或2的主题，其中在一读出周期中读出该存储器单元（12）多次。

9. 权利要求8的主题，其中噪声钝感性过程施加到多个存储器单元读出。

10. 权利要求1的主，其中检测对施加的行信号的电响应和检测对施加的列信号的电响应。

说　明　书

基于不连续性的存储器单元读出

技术领域

本发明涉及读出存储器单元阵列中的存储器单元的系统和方法.

背景技术

通常，一个存储器系统包括多个按单独可存取单元阵列方式配置的存储器单元．对于不同的应用可利用许多不同的存储器系统．例如，易失性存储器（例如，动态随机存取存储器），它们要求连续功率源来保持它们的内容，对基于微处理器的应用程序提供高的存储容量和通用的编程选择，非易失性存储器（例如，只读存储器和可编程逻辑阵列），它们不要求连续的功率源保持它们的内容，提供相对低的储存器容量和受限的编程选择.

非易失性存储器典型地用二种方法之一储存信息．具体地，一个非易失性存储器可以储存一种电荷或可以储存一个单值的物理结构．电荷储存非易失性存储器使用相对小的电流储存电荷于存储器单元位置．另一方面，一种结构改变存储器一般使用大电流改变存储器单元（例如，保险丝或硫化物存储器单元）的物理结构．不管电荷储存还是结构改变非易失性存储器中，一种存取器件（例如，存取晶体管或存取二极管）通常提供对相关存储器单元的单独访问．在读操作期间，所有在该存储器阵列中的存取器件都是断开的，除与被读特定存储器单元相关的存取器件不在此例．对于基于二极管的存储器系统的情况，相应于非检测存储器元件的二极管的累积反向偏置电流可明显地减小对施加到被读出存储器单元的信号的检测响应的信号-噪声比，使得准确地确定该单元的存储器状态成为困难的事情.

发明内容

本发明以一种新的存储器单元读出方案（系统和方法）为特征，其使一个存储器单元的状态以更高的精度被加以确定.

在一个方面，本发明的特征在于一种存储器单元读出方案，其中一个存储器单元被寻址，在一数值范围内的一个输入信号施加到该被寻址的存储器单元，然后根据对所施加的输入信号值的检测电响应中

的不连续性读出该存储器单元的状态.

本发明的实施例可以包括以下一个或多个特征.

存储器单元的状态最好根据在所施加的输入信号值的范围内的检测的电响应中的不连续性读出，该输入信号值围绕干线电压值（例如，在干线电压值的一个或多个二极管电压降中）.

存储器单元的状态根据检测电响应的方向的不连续性读出. 存储器单元的状态也可根据检测的电响应的斜率的不连续性读出. 存储器单元的状态根据对施加的输入信号的电响应的不连续性的存在或不存在读出.

存储器单元的状态在一个读出周期中可以读多次. 噪声的钝感性过程可以施加到多个存储器单元读出. 在一个实施例中，噪声钝感性过程包括累积和转储过程. 在某些实施例中，对施加的行信号的电响应是敏感的和对施加的列信号的电响应是敏感的. 公共模式抑制噪声钝感性过程可以施加到对所施加的行或列信号的检测的电响应.

本发明的优点如下.

本发明提供的一种存储单元读出方法可容易地应用到基于二极管的存储器系统. 通常，本发明对噪声是相对不敏感的. 例如，本发明对由反向偏置漏电流引起的噪声相对是不敏感的，该反向偏置漏电流是基于二极管的存储器系统的特征. 本发明也可配置来提供一种数字读出信号，其可以容易地由数字处理设备进行处理.

根据下列说明，包括附图和权利要求，本发明的其他特征和优点将显而易见.

附图说明

图 1 是存储器单元阵列的部分电路图.

图 2 是连接在图 1 存储器单元阵列的一条行线和一条列线之间的存储单元的电路图.

图 3A 是当存储器单元未烧坏时，对加到图 2 的该存储器单元的一条行线的信号的检测电响应的草图.

图 3B 是当存储器单元烧坏时，对加到图 2 的该存储器单元的一条行线的信号的检测电响应的草图.

图 4A 是当存储器单元未烧坏时，对加到图 2 的该存储器单元的一条列线的检测电响应的草图.

图 4B 是当存储单元烧坏时，对加到图 2 的该存储器单元的一条列线的检测电响应的草图.

图 5 是读出图 2 的存储器单元的一种方法的一种图示.

图 6 是连接在另一存储器单元阵列的一条行线和一条列线之间的存储器单元的电路图.

实施发明的方式

在以下说明中，相同标号是用来识别相同的元件. 此外，附图试图以草图方式说明示例性实施例的主要特征. 附图并不想描绘实际实施例的每一个特征，也不描绘所描绘元件的相对尺寸，即并不针对比例画出的.

参照图 1，在一个实施例中，一个存储器单元阵列 10 包括多个配置在多个行和多个列中的存储器单元 12. 每个存储器单元 12 包括串联连接在相应行线 18、20、22、24 和相应列线 26、28、30、32 之间的一个存储元件 14 和一个存取二极管 16. 在某些实施例中，存储元件 14 和存取二极管 16 可以具有类似的材料结构. 在该实施例中，存储元件 14 是一个结构改变器件（例如，一个保险丝），通常，存储元件 14 可包括任何结构改变器件，当该器件处于一种存储器状态时，它按在一条行线或一条列线处或行和列处检测的电响应产生一个不连续性，而当该器件处另一存储器状态时，无类似的电响应不连续性. 如图 1 所示，每个存取二极管的阴极连接到 26－32 的一条列线，而每个存取二极管的阳极连接到一个相应的存储元件. 每个存储元件，依次连接在相应存取二极管和 18－24 的一条行线之间. 这样，存储单元两端的电压是由施加到该存储器单元连接在其间的行线和列线上的电压来确定的. 在另外的实施例中，存取二极管和存储器单元的位置可以相反. 控制电路 34 配置来寻址（或选择），编程信息进入，和从存储单元阵列 10 中的一个或多个存储器单元 12 读出信息.

在操作中，控制电路 34 通过一个或多个选择的存储器单元 12 借助施加一个足以熔化所选单元中的保险丝的电流由此断开通过所选择单元的电流路径可以编程存储器单元阵列 10. 这样，在目前的实施例中，一个存储器单元可以处于两种状态之一种状态：烧坏或未烧坏. 如以下将详细说明的，为读出一个存储器单元的内容（或状态），

控制电路 34 施加一个检测电压到相应的行线或相应的列线，或相应的行列线，并检测对所施加的检测电压的电响应．如果在检测的电响应中检测到不连续性，则存储元件被确定为烧坏；相反，该存储元件被确定为未受损．

参照图 2、3A 和 3B，在一个实施例中，控制电路 34 通过检测电阻 36 和检测二极管 38 将检测电压（$V_{sense,ROW}$）施加到行线 18．检测电压施加在高和低于正干线的电压（$+V_{Rail}$）一个（$\pm\Delta$）值的范围．在一个实施例中，检测电压复盖的值的范围优选在该正干线电压的一个或多个二极管电压降的量级上．在一个实施例中，施加的检测电压复盖的值的范围在正干线电压的 1 伏内（即，$\Delta=1$ 伏）．控制电路 34 检测存储器单元 12 的响应，例如，通过监视流过检测电阻 36 的电流．如果存储元件 14 未烧坏，则当施加的检测电压值接近正干线（参见图 3A）时，检测二极管 38 是反向偏置的．结果，通过检测电阻 36 流动的电流（$I_{sense,ROW}$）相应于反向偏置检测二极管 38 的电流，因为施加的检测电压接近正干线电压，所以该电流是负的并且有斜率（$\Delta I/\Delta V$）相对小的变化．但如果存储元件 14 被烧坏，则当施加的检测电压的幅度低于正干线的电压不足一个二极管的电压降（$+V_{TH}$）（参见图 3B）时检测二极管 38 为正向偏置．对于这种存储器状态，当施加的检测电压的幅度低于正干线的电压比一个二极管的电压降（$+V_{TH}$）大时检测二极管 38 为反向偏置．结果，通过检测电阻 36 流动的电流（$I_{sense,ROW}$）的特征在于当施加的检测电压从低于 $+V_{TH}$ 的幅度到高于 $+V_{TH}$ 的幅度改变时在方向（从正到负）和斜率（$\Delta I/\Delta V$ 从相对大的值到相对小的值改变）的不连续性．在某些情况下，方向的不连续性可以由在其他非选择的存储元件中的反向偏置电流的累积来掩蔽．在这种情况下，存储元件的状态可以通过检测在总的检测电流中不连续性的存在或不存在来加以确定．

如在图 2，4A 和 4B 中所示的，控制电路 34 可以通过检测电阻 40 和检测二极管 42 将检测电压（$V_{sense,colum}$）施加到到列线 30．检测电压施加在高和低于负干线的电压（$-V_{Rail}$）一个（$\pm\Delta$）值的范围．在一个实施例中检测电压复盖的值的范围优选在该负干线电压的一个或多个二极管电压降的量级上．在一个实施例中，施加的检测电压复盖的值的范围在负干线电压的 1 伏内（即，$\Delta=1$ 伏）．控制电路

34 通过监视流过检测电阻 40 的电流检测存储器单元 12 的响应。如果存储元件 14 未烧坏，则当施加的检测电压值接近负干线电压（参见 4A）时，检测二极管 42 是正向偏置的。结果，通过检测电阻 40 流动的电流（$I_{sense,colum}$）相应于反向偏置检测二极管 42 的电流，由于施加的检测电压接近负干线电压，所以该电流是负的并且具有斜率为（$\Delta I/\Delta V$）相对小的变化。但如果存储元件 14 被烧坏，则当施加的检测电压的幅度低于负干线的电压比一个二极管的电压降（$-V_{TH}$）小（参见图 4B）时检测二极管 42 为正向偏置。对于该存储器状态，当施加的检测电压的幅度低于负干线的电压比一个二极管的电压降（$-V_{TH}$）大时检测二极管 42 为反向偏置。结果，通过检测电阻 40 流动的电流（$I_{sense,colum}$）的特征在于当施加的检测电压从低于 $-V_{TH}$ 的幅度到高于 $-V_{TH}$ 的幅度改变时在方向（从负到正）和斜率（$\Delta I/\Delta V$ 从相对大的值到相对小的值改变）的不连续性。如以上结合检测二极管 38 所说明的，对于某些情况，方向的不连续性可以由在其他非选择的存储元件中的反向偏置电流的累积来掩蔽。在这种情况下，存储元件的状态可以通过在总的检测电流中检测斜率不连续性的存在或不存在来加以确定。

参照图 5，在一个实施例中，存储器单元 12 可以由控制电路 34 按以下方式读出。控制电路 34 施加存储器单元 12 一范围值的输入信号（步骤 50）。该输入信号可以加到行线 18 或列线 30，或加到行线 18 和列线 30。控制电路 34 检测在所施加的输入信号值范围内的电响应（步骤 52）。电响应是在线（或多条线）上检测的，通过它（或它们）输入信号（或多个信号）施加到存储器单元 12。如果读周期未终止（步骤 54），存储器单元 12 再次被读（步骤 50,52）。在读周期后（步骤 54），噪声钝感性处理施加到存储器单元的读出（步骤 56）。该噪声钝感性处理可以包括一个或多个普通信号处理技术，包括数字和模拟（例如累积和转储）处理技术。如果检测到来自行线 18 和列线 30 的电响应，则控制电路 34 的存储器单元读精度可以通过检测电响应的普通公共模式抑制组合来加以改善。

参照图 6，在一实施例中，上述存储器单元读出方法可以供结合由多个存储器单元 60 形成的只一次写入存储器单元阵列之用。每个存储器单元 60 包括除存储器元件 14 和存取二极管 16 外一或多条行

地址线 62 和一条或多条列地址线 64. 在该实施例中，仅当加到行地址线 62 的电压为高（ $+V_{Rail}$ ）以及加到列地址线 64 的电压为低（ $-V_{Rail}$ ）时选择存储器单元 60（即，无行或列地址二极管是导通的）. 所选存储器单元 60 的状态可以通过施加一个检测电压到相应行线或相应列线，或相应行线和列线两者，并如上所述检测对所施加的检测电压的电响应读出. 特别地，如果在检测的电响应中检测到不连续性，则存储器元件被确定为烧坏；否则，该存储器元件被确定为未受损. 上述噪声钝感性处理技术也可应用到检测电响应以改善控制电路 34 的存储器单元读出准确度.

在上述实施例的每一个中，控制电路 34 可以配置来产生数字输出信号，该数字输出信号基于在对施加到被读出存储器单元的检测信号的电响应中检测的不连续性存在或不存在表示一个存储器单元状态. 该来自控制电路 34 的数字输出信号可容易地由后续信号处理设备处理.

在此描述的系统和方法不受限于任何具体的硬件或软件配置，但它们可以在任何计算或处理环境中实施. 存储器单元读处理和噪声钝感性处理最好用高级过程或目标定向编程语言实施；但是，编程可以用汇编或机器语言实施，如果需要的话. 对于任一情况，编程语言可以是编译或说明语言.

其他的实施例在权利要求的范围内. 例如，上述存储器单元读出实施例可用于任何普通基于二极管的存储器，它包括一个结构改变元件，其当该结构改变元件处在一个存储器状态时在检测的电响应中产生不连续性，而当该结构改变元件处在另一存储器状态时无类似的不连续性.

说 明 书 附 图

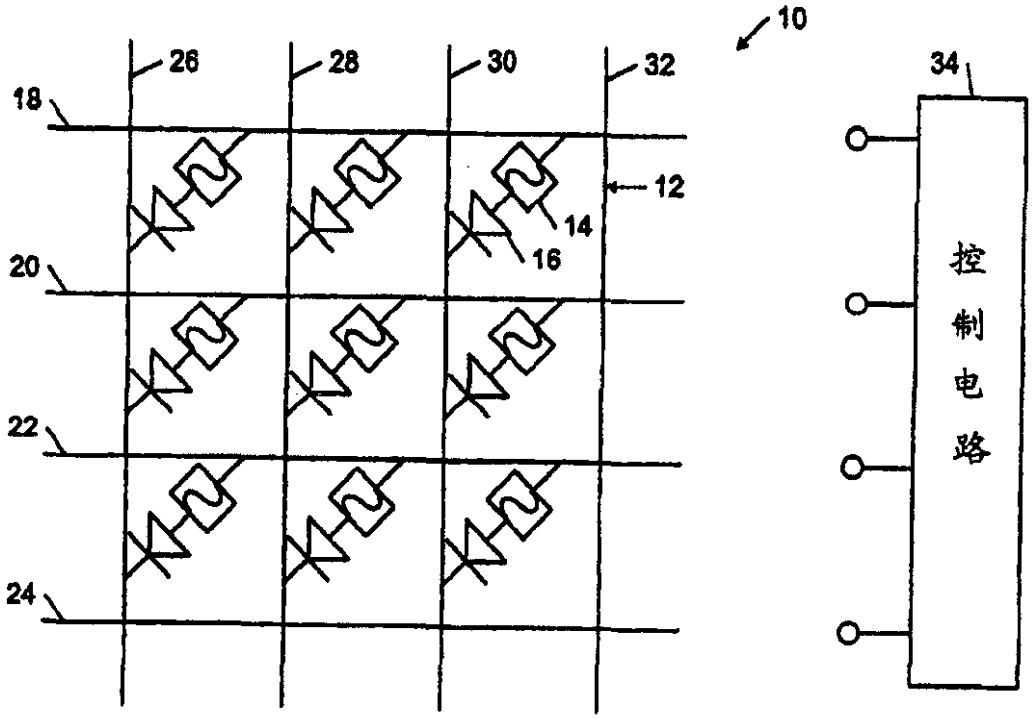

10
26
28
30
32
34
18
12
14
16
20
22
24
控制电路

图 1

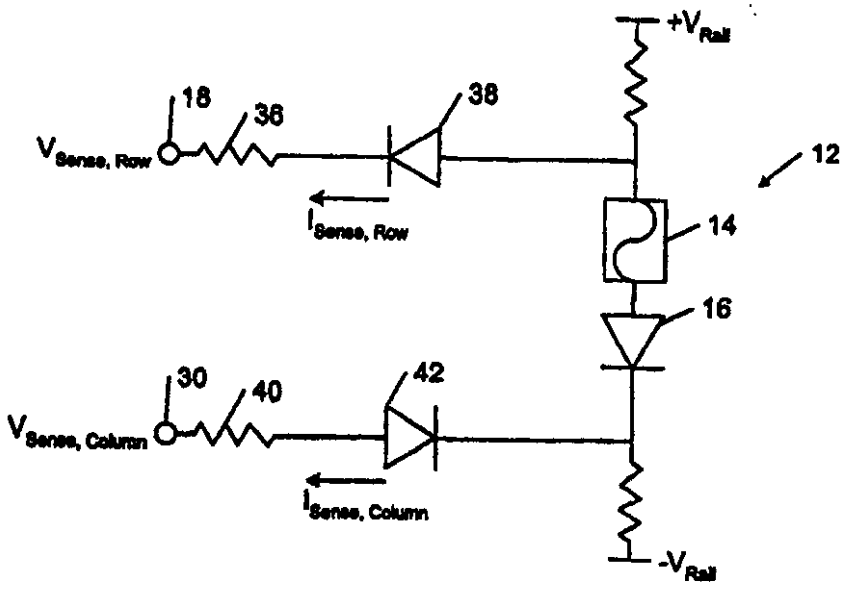

+V Rail
18
36
38
V Sense, Row
I Sense, Row
12
14
16
30
40
42
V Sense, Column
I Sense, Column
-V Rail

图 2

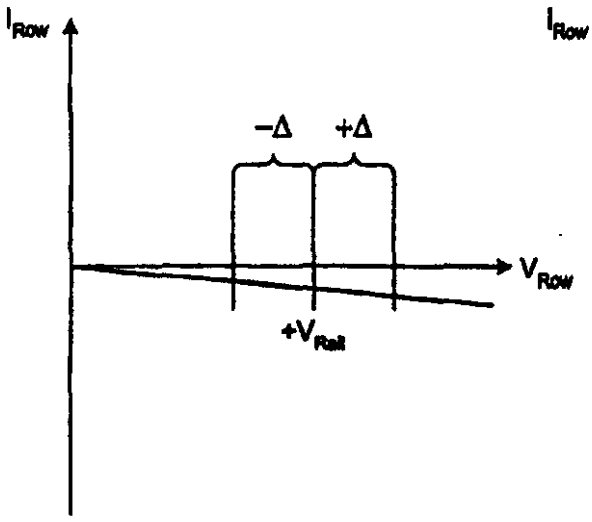


图 3A

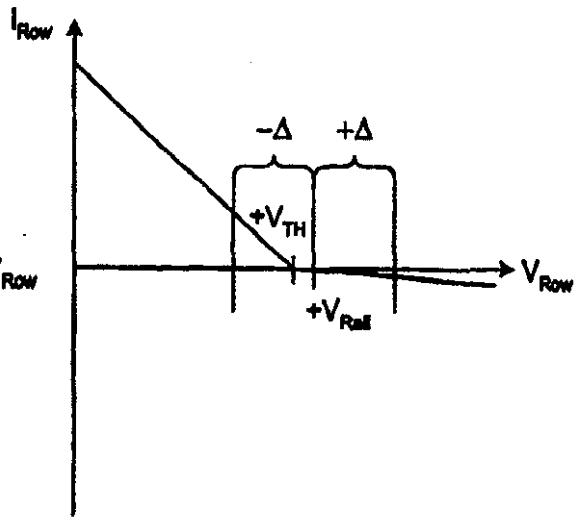


图 3B

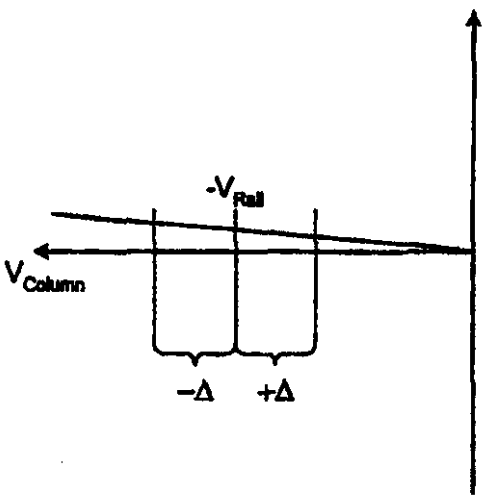


图 4A

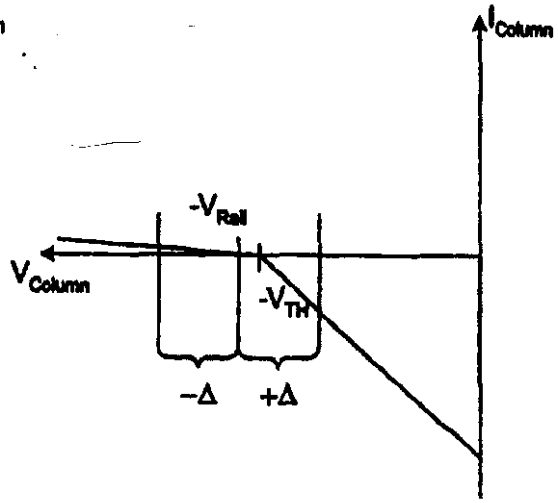


图 4B

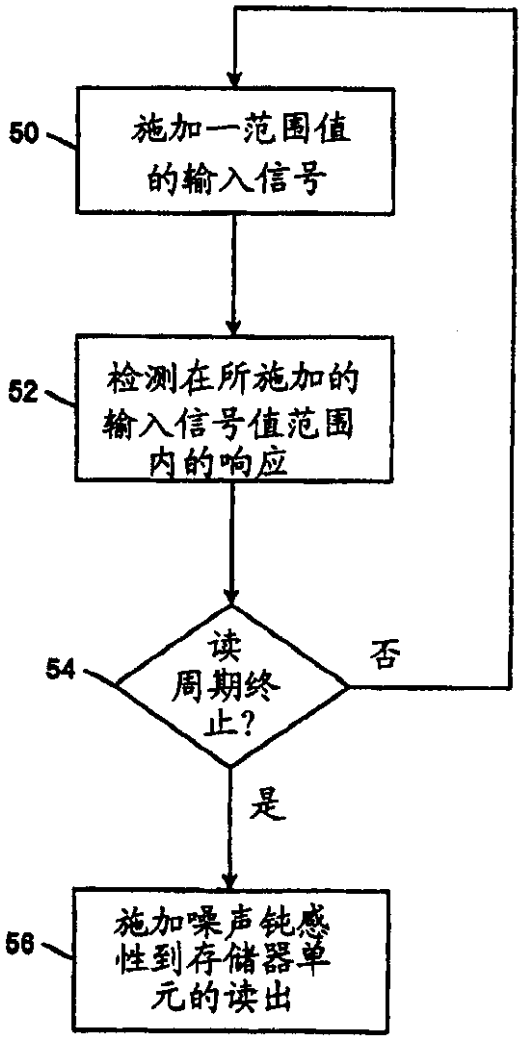

50
施加一范围值的输入信号
52
检测在所施加的输入信号值范围内的响应
54
读周期终止?
否
是
56
施加噪声钝感性到存储器单元的读出

图 5

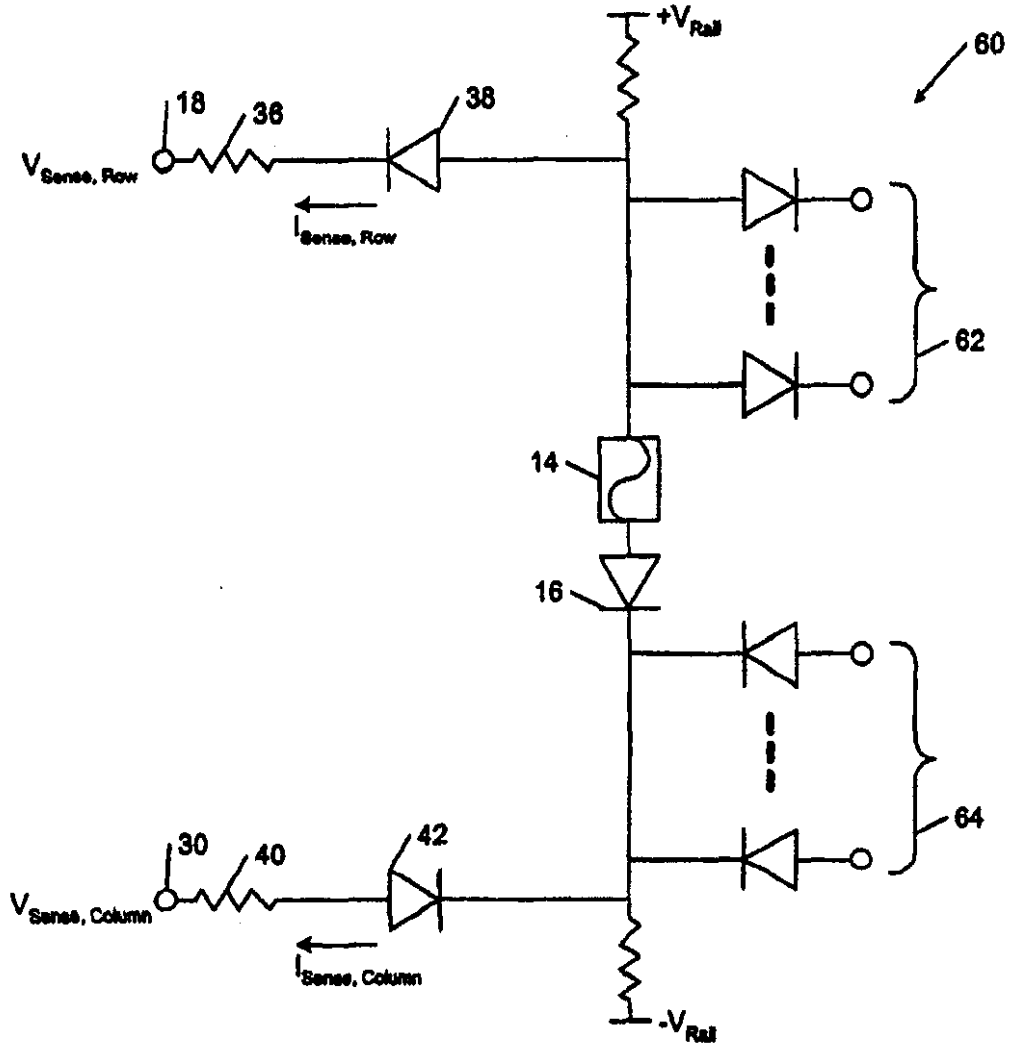

+V Rail
60
18
36
38
V Sense, Row
I Sense, Row
62
14
16
64
30
40
42
V Sense, Column
I Sense, Column
-V Rail

图 6

HKP0121261

DISCONTINUITY-BASED MEMORY CELL SENSING

The invention features a novel memory cell reading scheme (systems and methods) that enables the state of a memory cell to be determined with greater accuracy. In one aspect, the invention features a memory cell reading scheme in which a memory cell is addressed, an input signal is applied to the addressed memory cell over a range of values, and the state of the memory cell is read based upon a discontinuity in a sensed electrical response to the applied input signal values.

HKP0121261

