

申請日期	86.8.13
案 號	86111596
類 別	H01L ^{33/00}

公告本

A4
C4

432729

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	具有 MOVPE-層序列之半導體本體的製造方法
	英 文	Method to produce a semiconductor-body with MOVPE-layer-sequence
二、發明 人	姓 名	1. 歐拉夫 裴費爾德 (Dr. Olaf Schonfeld) 2. 恩斯特 納裴 (Dr. Ernst Nirschl)
	國 籍	1. 德國 2. 德國
	住、居所	1. 德國 瑞根斯伯格 D-93055 卡斯-可維茲-街 55 號 2. 德國 溫辛貝克 D-93173 羅什路 7A 號
三、申請人	姓 名 (名稱)	西門斯股份有限公司 (SIEMENS AKTIENGESELLSCHAFT)
	國 籍	德國
	住、居所 (事務所)	德國 慕尼黑 D-80333 威田巴契廣場 2 號
	代 表 人 姓 名	1. 納特布斯克 (Natebusch) 2. 歐姆克 (Ohmke)

裝

訂

線

432729

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

德 國 國 (地 區) 申請專利，申請日期： 案號： ， ☐有 ☐無主張優先權

1996年08月13日 案號 19632626.5 (主張優先權)

有關微生物已寄存於：

，寄存日期：

，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明(一)

本發明係關於至少一種半導體本體之製造方法，其中藉金屬有機氣相磊晶生長(MOVPE)可在基體晶圓上沈積一種至少具有一個活性區之層序列且此層序列設有至少一個平台溝渠，本發明特別涉及一種方法，其藉MOVPE(Metal Organic Vapor Phase Epitaxy)方式來製造具有平台結構之發光二極體晶片。

一種製造MOVPE-發光二極體晶片之方法例如在美國專利文件US5233204中已為人所知。此處在GaAs-基體晶圓上藉金屬有機氣相磊晶生長(MOVPE)而沈積一種由n-導電型之第一InGaAlP-限制層，n-導電型之活性InGaAlP-層和P-導電型之第二InGaAlP-限制層所構成的異質(hetero)結構。在第二InGaAlP-限制層上藉磊晶生長(Epitaxy)沈積一層由AlGaAs, GaAsP或GaP所構成之視窗層。隨後在基體晶圓之下側沈積一層下側接觸金屬層以及在視窗層上側沈積多層上側接觸金屬層。依據這種方法所製造的半導體晶圓隨後藉切鋸或分割研磨而分離成各別之發光二極體晶片。

視窗層在此種發光二極體晶片中第一種用途是可使側向電流經由pn-接合區的整個橫切面而盡量擴散，第二種用途是使發光二極體晶片之用於耦合光線的表面能夠擴大。半導體本體之由上側接觸區所覆蓋之面積對此半導體本體之裸露面積的比例會變大。但在活性區中所產生之輻射的大部份仍然會經由全反射至發光二極體晶片之表面而失效。

五、發明說明(>)

此外，在對此半導體晶圓進行切鋸或分割研磨時會破壞磊晶層之側面，這在另一方面會加速LED-晶片之老化(LED之亮度隨時間而衰減)。

由文件DE4305296A1中已知有一種製造發光二極體之方法，其中在基體本體上以磊晶方式所沈積之層序列中藉濕化學蝕刻法形成平台溝渠以改良輻射功率。

但此種濕化學蝕刻法在以MOVPE方法所製成的發光二極體晶片中會對MOVPE-層序列產生選擇性蝕刻。因此，會產生所謂"簞狀"結構，這樣在設有塑膠封罩之半導體晶片中由於機械應力會再加速老化(電氣特性隨時間而劣化)。

在文件US5309001中描述一種具有平台結構之MOVPE-發光二極體晶片，其係藉濕化學蝕刻或反應性離子光束蝕刻而製成。但此種二極體之外部量子效率仍然非常小。

本發明之目的是發展本文開頭所述技藝之方法，半導體本體可藉此方法製成而具有較小之老化現象。此外，本發明特別設計一種方法可供使用，藉此方法可製造MOVPE-發光二極體晶片，其具有將活性層中所產生之光束更良好地由半導體本體耦合而出之特性。

此目的是藉具有申請專利範圍第1項特徵之方法來達成。本發明之方法中其它有利之方式敘述在申請專利範圍第2至13項中。

本發明之設計方式是：在基體晶圓上藉金屬有機氣相磊晶生長(MOVPE)沈積一種具有至少一個活性區之層序列

五、發明說明(3)

。此一活性區在發光二極體晶片或光電二極體晶片中之構成方式是，當其以電流衝擊及/或其在接收光線之情況下產生電壓時，其會發出光線。此種層序列藉乾蝕刻法而設置至少一個平台溝渠，其中在乾蝕刻期間須改變蝕刻參數，使得垂直蝕刻率對水平蝕刻率之比例隨逐漸增加之蝕刻深度而提高，因此可產生一種半導體本體，由此半導體本體外側視之，此半導體本體具有內凹的彎曲側面。

因此在乾蝕刻期間為了提高垂直蝕刻率對水平蝕刻率之比例，較佳方式是改變蝕刻氣體混合物中各種氣體之濃度。

為了蝕刻半導體本體(其基本上具有GaAs, GaP或GaN或含有Al及/或In之此種化合物半導體之至少一種合金)中之平台溝渠，最好是使用一種蝕刻氣體-混合物，此種蝕刻氣體-混合物至少含有氯及四氯化矽或至少含有氯及三氯化硼。和傳統之蝕刻氣體-混合物(其只含有四氯化矽，三氯化硼及氯這些氣體中之一)比較時，藉由加入氯及至少四氯化矽和三氯化硼此二成份中之一種可大大地提高蝕刻率。藉由蝕刻氣體-混合物中氯濃度之改變，則蝕刻率之臨場(insitu)-改變是可能的且因此可任意調整蝕刻角度。依據本發明，若蝕刻氣體-混合物中之氯濃度隨逐漸增加之蝕刻深度而減小，則可產生一種具有內凹之彎曲內表面的平台溝渠。

此種平台溝渠最好在MOVPE-層序列中往內蝕刻至某一

五、發明說明(4)

深度，使活性區被分隔。之後各半導體本體與至少一個平台側邊之連接即成為零星狀。

在乾蝕刻中不會產生選擇性蝕刻或MOVPE-層序列。因此不會產生"鰓狀"結構，此種鰓狀結構會造成較高之機械應力，因此會加速半導體本體之老化。

此外，依據本發明之方法所製造之半導體本體中，活性區之側面(例如發送及/或接收光線之pn-接合區)所受到之損壞可有利地較藉切鋸或分割研磨所製成之半導體本體中者小很多。

本發明之方法的其它優點是：在半導體本體發送光線經由半導體本體側面之彎曲部(平台彎曲部)此種情況下與傳統製成之具有平坦側面之半導體本體比較時，在活性區中所產生之光線的大部份會以較全反射之臨界角還小之角度射在半導體本體和周圍介質(例如，空氣或塑膠)之間的邊界上。因此只有少量之光線反射回到半導體本體中，可提高光學效率。

此外，特別有利的是：藉本發明之方法，在平台蝕刻過程中會產生互相分隔之活性區，這些活性區在下方藉未蝕刻之基體晶圓而機械性地互相連接。因此可在晶圓連接區中對互相分離之活性區採取功能性測量且隨後立即將基體晶圓例如藉切鋸方式於最後階段分割成互相分離之半導體本體。

因此可有利地在具有晶圓試樣之晶圓連接區中對已蝕刻之pn-接合區進行100%測量。

五、發明說明(5)

在本發明之方法的較佳實施形式中，基體晶圓基本上是由GaAs構成。

本發明之方法可特別有利地使用在半導體本體中，其具有由InGaAlP所構成之一層或多層半導體層所形成之層序列。此種半導體層在以切鋸方式將連接區進行傳統式分割之後在其側面具有很強之破壞性。在較佳之實施形式中，此種層序列具有n-導電之第一InGaAlP-限制層，n-導電之活性InGaAlP-層和n-導電之第二InGaAlP-限制層。

在較佳地應用本發明之方法以製造發送光線及/或接收光線之半導體本體時，可有利地在層序列上製造一層例如由半導體材料所構成之視窗層，由活性區所發送及/或接收之光線可透過此視窗層。

在本實施形式之特別有利的其它方式中，此種視窗層是由一種導電性較層序列還高之材料所製成。

視窗層之厚度和本文開頭所述已為人所知之半導體本體的視窗層比較時可有利地大大地降低且例如可介於10和60 μm (微米)之間。由於依據本發明所製造之半導體本體的側面之平台彎曲部，則活性區中所產生的大部份光線會以較全反射之臨界角還小之角度照射在半導體本體和周圍介質(例如，空氣或塑膠)之間的邊界上。

在本發明之方法的較佳實施形式中，有一由GaP或AlGaAs所構成之視窗層沈積在層序列上。

在本發明之方法的另一較佳實施形式中，在乾蝕刻過

五、發明說明(七)

程中會在半導體本體之側面產生粗糙度，這在發送光線的半導體本體中可有利地改進光線的耦合性，這是因為由活性區發送且以較全反射之臨界角還小之角度照射在半導體本體和周圍介質之間的邊界上之光束成份會因此再被放大。

在本發明之方法的特別有利的另一方式中，須選擇平台溝渠之配置方式，使半導體本體之所有側面都具有一個平台彎曲部。

此外，在設有塑膠封罩之半導體本體中，藉由此種粗糙度可改進塑膠封罩和半導體本體之間的黏合性。因此在半導體本體和塑膠封罩之間產生脫離之危險可以降低。

利用本發明之方法可有利地製成發送及/或接收光線之半導體本體，其光學效率大約是70%。

此外亦可依下述方式設計：本發明之方法不只可使用在具有MOVPE-層序列之半導體晶圓中，而且亦可用在依據任何其它沈積方法(例如，液相磊晶生長，CVD或MBE等等)所製成之半導體晶圓中。

在具有n-導電之第一InGaAlP-限制層，n-導電之活性InGaAlP-層和n-導電之第二InGaAlP-限制層之層序列中，蝕刻氣體-混合物最好具有 Cl_2 和 BCl_3 或 Cl_2 和 SiCl_4 。為了提高垂直蝕刻率對水平蝕刻率之比例，在蝕刻平台溝渠期間須改變蝕刻氣體-混合物中 Cl_2 之濃度。

本發明以下將依據三個實施例及相關之第1至4圖作詳細描述。圖式簡單說明：

五、發明說明(2)

第 1 圖：本發明之方法的第一實施例流程之圖解。

第 2 圖：依據本發明方法之第二實施例所製成之半導體本體的圖解。

第 3 圖：依據本發明方法之第三實施例所製成之半導體本體的圖解。

第 4 圖：依據本發明之方法所製成之半導體本體的部分區段之俯視圖。

在各圖中相同形式之組件分別以相同之參考符號表示。

在第 1 圖所示之方法中，首先在基體晶圓 2 (其例如由 GaAs 構成) 上藉金屬有機氣相磊晶生長 (MOVPE) 方法沈積一個層序列 3。此一層序列例如由 InGaAsP 構成且具有一個活性區 17。此活性區 17 例如是一種發光二極體的 pn-接合區。層序列 3 例如具有 n-導電 15 和 p-導電之 InGaAlP-磊晶生長層 16。

活性區 17 之構成方式如下：若其以電流衝擊及 / 或其在接收光線之情況下產生電壓時，其須發送光線。此種活性區及其相關之製造方法為此行業之專家所熟悉，因此在此不再詳述。

隨後在層序列 3 上例如藉金屬有機氣相磊晶生長 (MOVPE) 法或液相磊晶生長 (LPE) 法沈積一層例如由 GaP 或 AlGaAs 構成之視窗層 4。此種半導體材料之帶間距 (Band distance) 較 InGaAlP 者還大，因此可透過由活性區所發送及 / 或接收之光線。

然後在基體晶圓 2 之下側 13 上沈積第一接觸金屬層 8

五、發明說明(8)

且在視窗層4之上側14沈積多個第二接觸金屬層9。這些層例如由傳統在半導體技術中所使用之金屬接觸材料所構成。

下一步驟是沈積一種由金屬，氧化物或有機漆所構成之平台光罩於視窗層4之上側14以及連接區中之第二接觸金屬層9上之後(其中連接區是由基體晶圓2，層序列3，視窗層4和第一及第二接觸金屬層8,9所構成)，藉乾蝕刻(如箭頭10所示)來蝕刻多個具有彎曲平台側面6之平台溝渠5。

在乾蝕刻10期間須改變蝕刻參數使垂直蝕刻率對水平蝕刻率之比例隨蝕刻深度之增加而提高。因此產生一種彎曲之平台側面。須選取此種平台溝渠5之深度，使得視窗層4和層序列3完全切開且基體晶圓2只受到蝕刻。

可使用例如反應性離子蝕刻(RIE, Reactive Ion Etching)，電漿蝕刻或其它為此行業之專家所熟知之適當乾蝕刻方法作為此處之乾蝕刻法。

可使用 $\text{CH}_4/\text{Ar}/\text{H}_2/\text{Cl}_2/\text{BCl}_3$ 或 $\text{CH}_4/\text{Ar}/\text{H}_2/\text{Cl}_2/\text{SiCl}_4$ 作為RIE之蝕刻氣體-混合物。為了提高垂直蝕刻率對水平蝕刻率之比例，在蝕刻(10)期間須改變蝕刻氣體-混合物中之氯(Cl_2)濃度。

然後，平台溝渠5中之基體晶圓2和第一接觸金屬層8沿著破折線11所示之分割線例如藉分割研磨法分割成各具有平台側面6之發送光線及/或接收光線之半導體本體1。

五、發明說明(9)

可選取平台溝渠5之配置方式，使如第4圖所示之半導體本體1在所有4個側面上各具有一個平台彎曲部。這些平台溝渠因此例如係配置在四角屏面18中。半導體晶圓在蝕刻其中之平台溝渠5之後沿著切割線11被切割，因此分割成多個具有平台側面6之半導體本體1。

利用上述方法可製造半導體本體1，由此半導體本體1之外部視之，其至少具有內凹之側面6。

第2圖之半導體本體1和第1圖之半導體本體之不同點是：其平台側面6具有粗糙度12。此種粗糙度12例如可在蝕刻平台溝渠5時藉乾蝕刻參數之適當調整而產生。粗糙度12之深度例如可在50和300 μm 之間。除上述情況之外，在製造多個此種半導體本體之方法以及第1圖所述方法之間並無差異。

此外，上述方法當然同樣可用於製造未具有視窗層4之半導體本體1。在此種半導體本體1中，如第3圖所示，第二接觸金屬層9直接沈積在層序列3上，其它步驟之流程則類似於上述方法。

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明()

符號說明：

- 1... 半導體本體
- 2... 基體晶圓
- 3... 層序列
- 4... 視窗層
- 5... 平台溝渠
- 6... 彎曲之側面
- 8, 9... 接觸金屬層
- 10... 乾蝕刻
- 12... 粗糙度
- 14... 上側
- 15... n-導電層
- 16... p-導電之 InGaAlP-磊晶生長層
- 17... 活性區

88 3.2

(請先閱讀背面之注意事項再填本頁)

裝

訂

線

具有 MOVPE-層序列之半導體本體的製造方法)
 四、中文發明摘要 (發明之名稱 :

一種至少一個半導體本體之製造方法，其中在基體晶圓上藉金屬有機氣相磊晶生長 (MOVPE) 方法沈積一個具有活性區之層序列。層序列藉乾蝕刻方法而設有至少一個平台溝渠，平台溝渠之深度至少須夠大，使層序列之活性區被切開。然後由基體晶圓和層序列所構成之連接區須被切開，以便產生至少一個具有至少一平台側面之半導體本體。

英文發明摘要 (發明之名稱 :Method to produce a semiconductor-body with MOVPE-layer-sequence)

A method to produce at least one semiconductor-body, in which a layer-sequence with an active zone is deposited on a substrate-wafer by means of metal organic gas-phase epitaxy (MOVPE). The layer-sequence is provided with at least one mesa-trench by means of dry etching, the depth of said mesa-trench is at least so large that the active zone of said layer-sequence can be detached. Then the connection constructed from substrate-wafer and layer-sequence will be so detached that at least one semiconductor-body with at least one mesa-flank will be produced.

六、申請專利範圍

86*1020

1. 一種至少一個半導體本體 (1) 之製造方法，在基體晶圓 (2) 上藉金屬有機氣相磊晶生長沈積一層具有至少一個活性區 (17) 之層序列 (3)，層序列 (3) 設有至少一個平台溝渠 (5)，其特徵為：平台溝渠藉乾蝕刻 (10) 而製成，在乾蝕刻 (10) 期間須改變蝕刻參數，使垂直蝕刻率對水平蝕刻率之比例隨蝕刻深度增加而提高，因此由半導體本體 (1) 外部視之，可產生一種具有至少一內凹之彎曲側面 (6) 的半導體本體。
2. 如申請專利範圍第 1 項之方法，其中在乾蝕刻 (10) 期間為了提高垂直蝕刻率對水平蝕刻率之比例，須改變蝕刻氣體 - 混合物之各種氣體的濃度。
3. 如申請專利範圍第 1 或第 2 項之方法，其中半導體本體 (1) 基本上具有 GaAs, GaP 或 GaN 或至少有 Al 及 / 或 In 之化合物半導體所形成之合金；使用一種蝕刻氣體 - 混合物，其至少具有氯和四氯化矽或至少具有氯和三氯化硼；在蝕刻 (10) 期間須改變蝕刻氣體 - 混合物中之氯濃度。
4. 如申請專利範圍第 1 或第 2 項之方法，其中在乾蝕刻 (10) 中須切割層序列 (3) 之活性區 (17)，然後切割由基體晶圓 (2) 和層序列 (3) 所構成之連接區，以便產生至少一個具有至少一平台側面 (6) 之半導體本體 (1)。
5. 如申請專利範圍第 3 項之方法，其中在乾蝕刻 (10) 中須切割層序列 (3) 之活性區 (17)，然後切割由基體晶圓 (2) 和層序列 (3) 所構成之連接區，以便產生至少一個

(請先閱讀背面之注意事項再填寫本頁)

訂

線

六、申請專利範圍

- 具有至少一平台側面(6)之半導體本體(1)。
- 6.如申請專利範圍第4項之方法，其中半導體本體(1)是一種發送光線及/或接收光線之半導體本體，具有發送光線及/或接收光線之活性區(17)。
- 7.如申請專利範圍第5項之方法，其中半導體本體(1)是一種發送光線及/或接收光線之半導體本體，具有發送光線及/或接收光線之活性區(17)。
- 8.如申請專利範圍第6項之方法，其中在乾蝕刻之前在層序列(3)上製造視窗層(4)，視窗層可透過發送及/或接收之光線。
- 9.如申請專利範圍第7項之方法，其中在乾蝕刻之前在層序列(3)上製造視窗層(4)，視窗層可透過發送及/或接收之光線。
- 10.如申請專利範圍第1或第2項之方法，其中基體晶圓(2)基本上由GaAs構成。
- 11.如申請專利範圍第3項之方法，其中基體晶圓(2)基本上由GaAs構成。
- 12.如申請專利範圍第4項之方法，其中基體晶圓(2)基本上由GaAs構成。
- 13.如申請專利範圍第6項之方法，其中基體晶圓(2)基本上由GaAs構成。
- 14.如申請專利範圍第6項之方法，其中層序列(3)至少具有一由InGaAlP構成之半導體層。
- 15.如申請專利範圍第13項之方法，其中層序列(3)至少

六、申請專利範圍

具有一由 InGaAlP 構成之半導體層。

16. 如申請專利範圍第 14 項之方法，其中沈積 n-導電之第一 InGaAlP-限制層 (15)，然後沈積 n-導電之活性 InGaAlP-層 (16)，隨後沈積 n-導電之第二 InGaAlP-限制層 (17) 以作為層序列 (3)。
17. 如申請專利範圍第 15 項之方法，其中沈積 n-導電之第一 InGaAlP-限制層 (15)，然後沈積 n-導電之活性 InGaAlP-層 (16)，隨後沈積 n-導電之第二 InGaAlP-限制層 (17) 以作為層序列 (3)。
18. 如申請專利範圍第 14 項之方法，其中蝕刻氣體 - 混合物含有 Cl_2 和 BCl_3 或 Cl_2 和 $SiCl_4$ 。
19. 如申請專利範圍第 15 項之方法，其中蝕刻氣體 - 混合物含有 Cl_2 和 BCl_3 或 Cl_2 和 $SiCl_4$ 。
20. 如申請專利範圍第 16 項之方法，其中蝕刻氣體 - 混合物含有 Cl_2 和 BCl_3 或 Cl_2 和 $SiCl_4$ 。
21. 如申請專利範圍第 17 項之方法，其中蝕刻氣體 - 混合物含有 Cl_2 和 BCl_3 或 Cl_2 和 $SiCl_4$ 。
22. 如申請專利範圍第 18 項之方法，其中為了提高垂直蝕刻率對水平蝕刻率之比例，在蝕刻 (10) 期間須改變蝕刻氣體 - 混合物之氯 (Cl_2) 的濃度。
23. 如申請專利範圍第 19 項之方法，其中為了提高垂直蝕刻率對水平蝕刻率之比例，在蝕刻 (10) 期間須改變蝕刻氣體 - 混合物之氯 (Cl_2) 的濃度。
24. 如申請專利範圍第 20 項之方法，其中為了提高垂直蝕

六、申請專利範圍

刻率對水平蝕刻率之比例，在蝕刻(10)期間須改變蝕刻氣體 - 混合物之氯(Cl_2)的濃度。

25. 如申請專利範圍第21項之方法，其中為了提高垂直蝕刻率對水平蝕刻率之比例，在蝕刻(10)期間須改變蝕刻氣體 - 混合物之氯(Cl_2)的濃度。

26. 如申請專利範圍第8項之方法，其中視窗層(4)基本上是由GaP或AlGaAs所製成。

27. 如申請專利範圍第6項之方法，其中在乾蝕刻中平台側面(6)須產生粗糙度(12)。

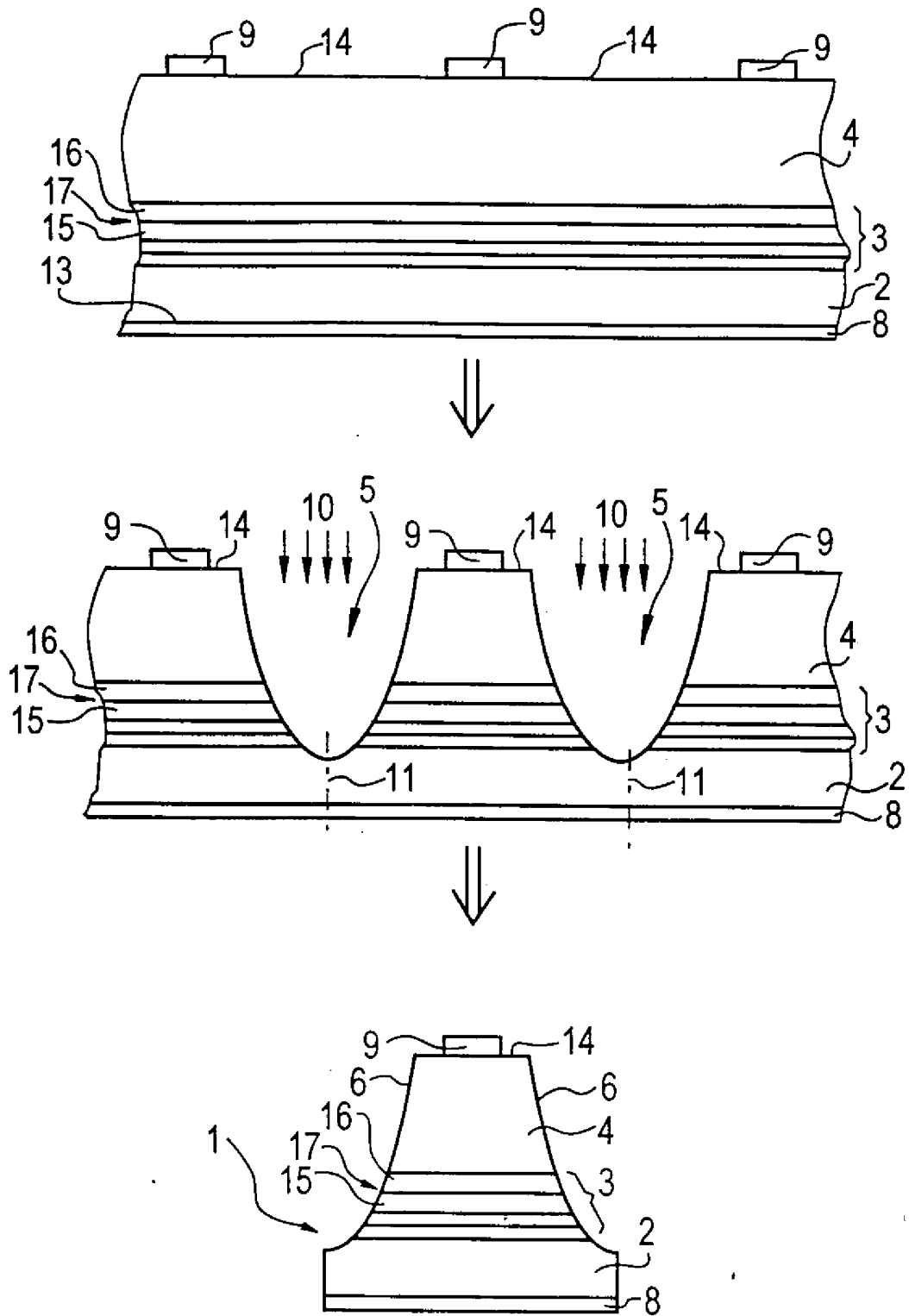
28. 如申請專利範圍第7項之方法，其中在乾蝕刻中平台側面(6)須產生粗糙度(12)。

29. 如申請專利範圍第6項之方法，其中須設置平台溝渠(5)，使半導體本體(1)在所有側面上都具有平台側面(6)。

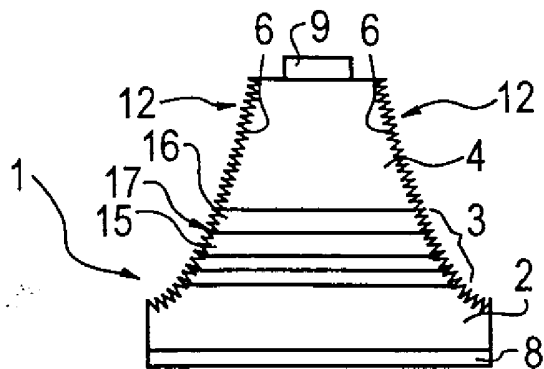
30. 如申請專利範圍第14項之方法，其中須設置平台溝渠(5)，使半導體本體(1)在所有側面上都具有平台側面(6)。

31. 如申請專利範圍第16項之方法，其中須設置平台溝渠(5)，使半導體本體(1)在所有側面上都具有平台側面(6)。

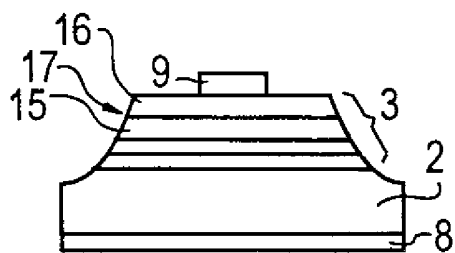
32. 如申請專利範圍第22項之方法，其中須設置平台溝渠(5)，使半導體本體(1)在所有側面上都具有平台側面(6)。



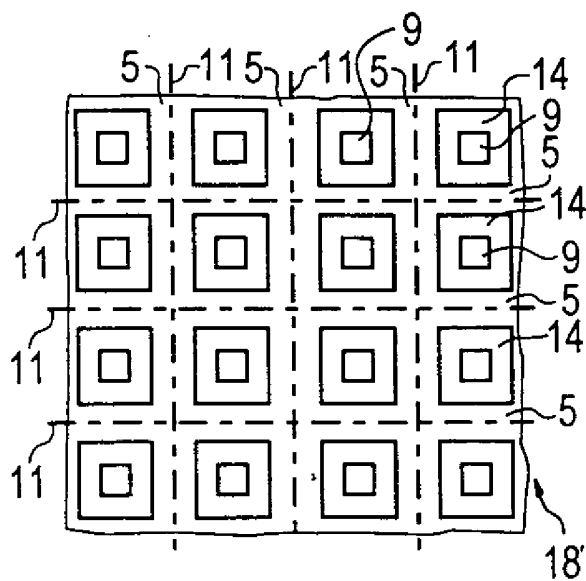
第 1 圖



第 2 圖



第 3 圖



第 4 圖

五、發明說明(1)

本發明係關於至少一種半導體本體之製造方法，其中藉金屬有機氣相磊晶生長(MOVPE)可在基體晶圓上沈積一種至少具有一個活性區之層序列且此層序列設有至少一個平台溝渠，本發明特別涉及一種方法，其藉MOVPE(Metal Organic Vapor Phase Epitaxy)方式來製造具有平台結構之發光二極體晶片。

一種製造MOVPE-發光二極體晶片之方法例如在美國專利文件US5233204中已為人所知。此處在GaAs-基體晶圓上藉金屬有機氣相磊晶生長(MOVPE)而沈積一種由n-導電型之第一InGaAlP-限制層，n-導電型之活性InGaAlP-層和P-導電型之第二InGaAlP-限制層所構成的異質(hetero)結構。在第二InGaAlP-限制層上藉磊晶生長(Epitaxy)沈積一層由AlGaAs, GaAsP或GaP所構成之視窗層。隨後在基體晶圓之下側沈積一層下側接觸金屬層以及在視窗層上側沈積多層上側接觸金屬層。依據這種方法所製造的半導體晶圓隨後藉切鋸或分割研磨而分離成各別之發光二極體晶片。

視窗層在此種發光二極體晶片中第一種用途是可使側向電流經由pn-接合區的整個橫切面而盡量擴散，第二種用途是使發光二極體晶片之用於耦合光線的表面能夠擴大。半導體本體之由上側接觸區所覆蓋之面積對此半導體本體之裸露面積的比例會變大。但在活性區中所產生之輻射的大部份仍然會經由全反射至發光二極體晶片之表面而失效。

五、發明說明(3)

。此一活性區在發光二極體晶片或光電二極體晶片中之構成方式是，當其以電流衝擊及/或其在接收光線之情況下產生電壓時，其會發出光線。此種層序列藉乾蝕刻法而設置至少一個平台溝渠，其中在乾蝕刻期間須改變蝕刻參數，使得垂直蝕刻率對水平蝕刻率之比例隨逐漸增加之蝕刻深度而提高，因此可產生一種半導體本體，由此半導體本體外側視之，此半導體本體具有內凹的彎曲側面。

因此在乾蝕刻期間為了提高垂直蝕刻率對水平蝕刻率之比例，較佳方式是改變蝕刻氣體混合物中各種氣體之濃度。

為了蝕刻半導體本體(其基本上具有GaAs, GaP或GaN或含有Al及/或In之此種化合物半導體之至少一種合金)中之平台溝渠，最好是使用一種蝕刻氣體-混合物，此種蝕刻氣體-混合物至少含有氯及四氯化矽或至少含有氯及三氯化硼。和傳統之蝕刻氣體-混合物(其只含有四氯化矽，三氯化硼及氯這些氣體中之一)比較時，藉由加入氯及至少四氯化矽和三氯化硼此二成份中之一種可大大地提高蝕刻率。藉由蝕刻氣體-混合物中氯濃度之改變，則蝕刻率之臨場(insitu)-改變是可能的且因此可任意調整蝕刻角度。依據本發明，若蝕刻氣體-混合物中之氯濃度隨逐漸增加之蝕刻深度而減小，則可產生一種具有內凹之彎曲內表面的平台溝渠。

此種平台溝渠最好在MOVPE-層序列中往內蝕刻至某一

五、發明說明()

符號說明：

- 1... 半導體本體
- 2... 基體晶圓
- 3... 層序列
- 4... 視窗層
- 5... 平台溝渠
- 6... 彎曲之側面
- 8, 9... 接觸金屬層
- 10... 乾蝕刻
- 12... 粗糙度
- 14... 上側
- 15... n-導電層
- 16... p-導電之 InGaAlP-磊晶生長層
- 17... 活性區

88 3.2

(請先閱讀背面之注意事項再填本頁)

裝

訂

線

六、申請專利範圍

86*1020

1. 一種至少一個半導體本體 (1) 之製造方法，在基體晶圓 (2) 上藉金屬有機氣相磊晶生長沈積一層具有至少一個活性區 (17) 之層序列 (3)，層序列 (3) 設有至少一個平台溝渠 (5)，其特徵為：平台溝渠藉乾蝕刻 (10) 而製成，在乾蝕刻 (10) 期間須改變蝕刻參數，使垂直蝕刻率對水平蝕刻率之比例隨蝕刻深度增加而提高，因此由半導體本體 (1) 外部視之，可產生一種具有至少一內凹之彎曲側面 (6) 的半導體本體。
2. 如申請專利範圍第 1 項之方法，其中在乾蝕刻 (10) 期間為了提高垂直蝕刻率對水平蝕刻率之比例，須改變蝕刻氣體 - 混合物之各種氣體的濃度。
3. 如申請專利範圍第 1 或第 2 項之方法，其中半導體本體 (1) 基本上具有 GaAs, GaP 或 GaN 或至少有 Al 及 / 或 In 之化合物半導體所形成之合金；使用一種蝕刻氣體 - 混合物，其至少具有氯和四氯化矽或至少具有氯和三氯化硼；在蝕刻 (10) 期間須改變蝕刻氣體 - 混合物中之氯濃度。
4. 如申請專利範圍第 1 或第 2 項之方法，其中在乾蝕刻 (10) 中須切割層序列 (3) 之活性區 (17)，然後切割由基體晶圓 (2) 和層序列 (3) 所構成之連接區，以便產生至少一個具有至少一平台側面 (6) 之半導體本體 (1)。
5. 如申請專利範圍第 3 項之方法，其中在乾蝕刻 (10) 中須切割層序列 (3) 之活性區 (17)，然後切割由基體晶圓 (2) 和層序列 (3) 所構成之連接區，以便產生至少一個

六、申請專利範圍

具有至少一平台側面(6)之半導體本體(1)。

- 6.如申請專利範圍第4項之方法，其中半導體本體(1)是一種發送光線及/或接收光線之半導體本體，具有發送光線及/或接收光線之活性區(17)。
- 7.如申請專利範圍第5項之方法，其中半導體本體(1)是一種發送光線及/或接收光線之半導體本體，具有發送光線及/或接收光線之活性區(17)。
- 8.如申請專利範圍第6項之方法，其中在乾蝕刻之前在層序列(3)上製造視窗層(4)，視窗層可透過發送及/或接收之光線。
- 9.如申請專利範圍第7項之方法，其中在乾蝕刻之前在層序列(3)上製造視窗層(4)，視窗層可透過發送及/或接收之光線。
- 10.如申請專利範圍第1或第2項之方法，其中基體晶圓(2)基本上由GaAs構成。
- 11.如申請專利範圍第3項之方法，其中基體晶圓(2)基本上由GaAs構成。
- 12.如申請專利範圍第4項之方法，其中基體晶圓(2)基本上由GaAs構成。
- 13.如申請專利範圍第6項之方法，其中基體晶圓(2)基本上由GaAs構成。
- 14.如申請專利範圍第6項之方法，其中層序列(3)至少具有一由InGaAlP構成之半導體層。
- 15.如申請專利範圍第13項之方法，其中層序列(3)至少

六、申請專利範圍

具有一由 InGaAlP 構成之半導體層。

16. 如申請專利範圍第 14 項之方法，其中沈積 n-導電之第一 InGaAlP-限制層 (15)，然後沈積 n-導電之活性 InGaAlP-層 (16)，隨後沈積 n-導電之第二 InGaAlP-限制層 (17) 以作為層序列 (3)。
17. 如申請專利範圍第 15 項之方法，其中沈積 n-導電之第一 InGaAlP-限制層 (15)，然後沈積 n-導電之活性 InGaAlP-層 (16)，隨後沈積 n-導電之第二 InGaAlP-限制層 (17) 以作為層序列 (3)。
18. 如申請專利範圍第 14 項之方法，其中蝕刻氣體 - 混合物含有 Cl_2 和 BCl_3 或 Cl_2 和 $SiCl_4$ 。
19. 如申請專利範圍第 15 項之方法，其中蝕刻氣體 - 混合物含有 Cl_2 和 BCl_3 或 Cl_2 和 $SiCl_4$ 。
20. 如申請專利範圍第 16 項之方法，其中蝕刻氣體 - 混合物含有 Cl_2 和 BCl_3 或 Cl_2 和 $SiCl_4$ 。
21. 如申請專利範圍第 17 項之方法，其中蝕刻氣體 - 混合物含有 Cl_2 和 BCl_3 或 Cl_2 和 $SiCl_4$ 。
22. 如申請專利範圍第 18 項之方法，其中為了提高垂直蝕刻率對水平蝕刻率之比例，在蝕刻 (10) 期間須改變蝕刻氣體 - 混合物之氯 (Cl_2) 的濃度。
23. 如申請專利範圍第 19 項之方法，其中為了提高垂直蝕刻率對水平蝕刻率之比例，在蝕刻 (10) 期間須改變蝕刻氣體 - 混合物之氯 (Cl_2) 的濃度。
24. 如申請專利範圍第 20 項之方法，其中為了提高垂直蝕

六、申請專利範圍

刻率對水平蝕刻率之比例，在蝕刻(10)期間須改變蝕刻氣體 - 混合物之氯(Cl_2)的濃度。

25. 如申請專利範圍第21項之方法，其中為了提高垂直蝕刻率對水平蝕刻率之比例，在蝕刻(10)期間須改變蝕刻氣體 - 混合物之氯(Cl_2)的濃度。

26. 如申請專利範圍第8項之方法，其中視窗層(4)基本上是由GaP或AlGaAs所製成。

27. 如申請專利範圍第6項之方法，其中在乾蝕刻中平台側面(6)須產生粗糙度(12)。

28. 如申請專利範圍第7項之方法，其中在乾蝕刻中平台側面(6)須產生粗糙度(12)。

29. 如申請專利範圍第6項之方法，其中須設置平台溝渠(5)，使半導體本體(1)在所有側面上都具有平台側面(6)。

30. 如申請專利範圍第14項之方法，其中須設置平台溝渠(5)，使半導體本體(1)在所有側面上都具有平台側面(6)。

31. 如申請專利範圍第16項之方法，其中須設置平台溝渠(5)，使半導體本體(1)在所有側面上都具有平台側面(6)。

32. 如申請專利範圍第22項之方法，其中須設置平台溝渠(5)，使半導體本體(1)在所有側面上都具有平台側面(6)。