

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第6部門第3区分
 【発行日】平成30年7月12日(2018.7.12)

【公開番号】特開2018-5323(P2018-5323A)
 【公開日】平成30年1月11日(2018.1.11)
 【年通号数】公開・登録公報2018-001
 【出願番号】特願2016-127559(P2016-127559)
 【国際特許分類】

G 0 5 F 1/56 (2006.01)
 H 0 1 L 33/00 (2010.01)
 G 0 5 F 3/26 (2006.01)
 H 0 3 K 17/00 (2006.01)
 H 0 3 K 17/687 (2006.01)
 H 0 5 B 37/02 (2006.01)

【 F I 】

G 0 5 F 1/56 3 1 0 T
 H 0 1 L 33/00 J
 G 0 5 F 3/26
 H 0 3 K 17/00 B
 H 0 3 K 17/687 A
 H 0 5 B 37/02 J

【手続補正書】
 【提出日】平成30年5月28日(2018.5.28)
 【手続補正1】
 【補正対象書類名】特許請求の範囲
 【補正対象項目名】全文
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】
 【請求項1】

第1電源と接地点との間に接続され、入力端子に印加された入力電圧に応じた出力電流を出力端子から出力するように構成された電圧電流変換回路であって、

前記入力端子から前記入力電圧を受けて、前記入力電圧と閾値電圧との差に応じた電圧を出力するように構成された差動増幅回路と、

前記差動増幅回路からの電圧を受け、前記出力端子に前記出力電流を出力するように構成された第1カレントミラー回路と、

前記閾値電圧を設定するように構成された電圧設定部とを備える、電圧電流変換回路。

【請求項2】

前記差動増幅回路は、前記第1電源に接続された定電流源と、第1トランジスタと、第2トランジスタとを含み、

前記第1カレントミラー回路は、前記第1トランジスタに接続された第3トランジスタと、前記第2トランジスタに接続された第4トランジスタとを含み、

前記電圧設定部は、前記第1電源と前記接地点との間に直列に接続された第1抵抗と第2抵抗とを含み、

前記第1トランジスタおよび前記第2トランジスタの各々は第1導電型トランジスタであり、

前記第3トランジスタおよび前記第4トランジスタの各々は第2導電型トランジスタであり、

前記第 1 トランジスタおよび前記第 2 トランジスタならびに前記第 3 トランジスタおよび前記第 4 トランジスタの各々は、制御端子、第 1 端子、および第 2 端子を有し、
前記第 1 トランジスタの制御端子は、前記入力端子に接続され、
前記第 1 トランジスタの第 1 端子は、前記定電流源に接続され、
前記第 1 トランジスタの第 2 端子は、前記第 3 トランジスタの第 2 端子に接続され、
前記第 3 トランジスタの制御端子は、前記第 4 トランジスタの制御端子および前記第 3 トランジスタの第 2 端子に接続され、
前記第 3 トランジスタの第 1 端子は、前記接地点に接続され、
前記第 2 トランジスタの制御端子は、前記第 1 抵抗と前記第 2 抵抗との接続点に接続され、

前記第 2 トランジスタの制御端子の電圧は、前記第 1 抵抗および前記第 2 抵抗により前記第 2 トランジスタの動作電圧となるように設定され、
前記第 2 トランジスタの第 1 端子は、前記定電流源に接続され、
前記第 2 トランジスタの第 2 端子は、前記第 4 トランジスタの第 2 端子に接続され、
前記第 4 トランジスタの第 1 端子は、前記接地点に接続され、
前記出力端子は、前記第 2 トランジスタの第 2 端子と前記第 4 トランジスタの第 2 端子との接続点に接続される、請求項 1 に記載の電圧電流変換回路。

【請求項 3】

前記差動増幅回路は、前記入力電圧と前記出力電流との間の変換係数を調節するための第 1 調節部および第 2 調節部をさらに含み、

前記第 1 調節部は、前記定電流源と前記第 1 トランジスタの第 1 端子との間に接続され、

前記第 2 調節部は、前記定電流源と前記第 2 トランジスタの第 1 端子との間に接続され、

前記第 1 調節部の抵抗値は、前記第 2 調節部の抵抗値に等しい、請求項 2 に記載の電圧電流変換回路。

【請求項 4】

前記第 1 調節部は、直列に接続された第 3 抵抗と第 4 抵抗とを含み、

前記第 2 調節部は、直列に接続された第 5 抵抗と第 6 抵抗とを含み、

前記第 3 抵抗の抵抗値は、前記第 5 抵抗の抵抗値に等しく、

前記第 3 抵抗および前記第 5 抵抗は、正の温度特性を有し、

前記第 4 抵抗の抵抗値は、前記第 6 抵抗の抵抗値に等しく、

前記第 4 抵抗および前記第 6 抵抗は、負の温度特性を有する、請求項 3 に記載の電圧電流変換回路。

【請求項 5】

負荷を駆動する負荷駆動回路であって、

請求項 1 に記載の電圧電流変換回路と、

第 5 トランジスタと、第 6 トランジスタとを含む第 2 カレントミラー回路とを備え、

前記負荷は、第 2 電源と前記接地点との間に接続されており、

前記第 5 トランジスタおよび前記第 6 トランジスタの各々は、制御端子、第 1 端子、および第 2 端子を有し、

前記第 5 トランジスタの制御端子は、前記第 6 トランジスタの制御端子および前記第 5 トランジスタの第 2 端子に接続され、

前記第 5 トランジスタの第 1 端子の電圧は、前記第 6 トランジスタの第 1 端子の電圧以下であり、

前記第 5 トランジスタの第 2 端子は、前記電圧電流変換回路の出力端子に接続され、

前記第 6 トランジスタの第 1 端子は、第 7 抵抗を介して前記接地点に接続され、

前記第 6 トランジスタの第 2 端子は、前記負荷を介して前記第 2 電源に接続される、負荷駆動回路。

【請求項 6】

前記第 5 トランジスタの第 1 端子は、前記第 6 トランジスタの第 1 端子に接続される、請求項 5 に記載の負荷駆動回路。

【請求項 7】

前記負荷駆動回路に異常が発生した場合に、前記第 5 トランジスタの第 2 端子の電圧を前記第 5 トランジスタの動作電圧よりも低下させるように構成された異常検出回路をさらに備える、請求項 5 に記載の負荷駆動回路。

【請求項 8】

前記異常検出回路は、
反転入力端子、非反転入力端子、および出力端子を有するコンパレータと、
前記コンパレータの出力端子に接続された制御端子と、前記接地点に接続された第 1 端子と、前記第 5 トランジスタの第 2 端子に接続された第 2 端子とを有する第 7 トランジスタと、

前記第 1 電源と前記接地点との間に直列に接続された第 8 抵抗と第 9 抵抗とを含み、
前記非反転入力端子は、前記第 6 トランジスタの第 1 端子に接続され、
前記反転入力端子は、前記第 8 抵抗と前記第 9 抵抗との接続点に接続される、請求項 7 に記載の負荷駆動回路。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

本発明に係る電圧電流変換回路によれば、差動増幅回路の閾値電圧を電圧設定部によって任意の電圧に設定する。そのため、入力電圧が閾値電圧に等しい場合、電流は出力されず、入力電圧と閾値電圧との差が増大するに伴って出力電流が上昇する。その結果、入力電圧に対する出力電流の線形性が改善され、電流負荷の制御を容易に行なうことができる。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正の内容】

【0008】

【図 1】実施の形態 1 に係る負荷駆動回路の一例である LED 駆動回路の回路図である。

【図 2】比較例に係る LED 駆動回路の回路図である。

【図 3】実施の形態 1 における電圧電流変換回路の回路構成およびカレントミラー回路の回路構成を併せて示す図である。

【図 4】PWM 信号、DC 変換回路の出力である電圧、オペアンプの出力である電圧、および発光ダイオードに流れる電流のタイムチャートを併せて示す図である。

【図 5】実施の形態 2 における電圧電流変換回路の回路構成およびカレントミラー回路の回路構成を併せて示す図である。

【図 6】実施の形態 3 における電圧電流変換回路の回路構成およびカレントミラー回路の回路構成を併せて示す図である。

【図 7】実施の形態 4 に係る負荷駆動回路の一例である LED 駆動回路の回路図である。

【図 8】実施の形態 4 における電圧電流変換回路の回路構成、カレントミラー回路の回路構成、および異常検出回路の回路構成を併せて示す図である。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正の内容】

【0019】

オペアンプOP2は、電源PS1に接続された定電流源CS1と、PNP型のトランジスタBPT11、トランジスタBPT12と、抵抗R3を含む調節部Adj21と、抵抗R3と抵抗値が等しい抵抗R5を含む調節部Adj22とを含む。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0031

【補正方法】変更

【補正の内容】

【0031】

$$I_{out2} = k2 \cdot I_{out1} \quad \dots (4)$$

式(4)の電流 I_{out1} に式(3)を代入することにより、電流 I_{out2} は電圧 V_{out} を用いて式(5)のように表すことができる。式(5)において、 $k3 = k2 \cdot k1$ である。変換係数 $k3$ は、電圧 V_{out} と電流 I_{out2} との比(変換係数)である。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0033

【補正方法】変更

【補正の内容】

【0033】

$$k3 = I_{out2} / V_{out} \quad \dots (6)$$

カレントミラー回路CM2は、電圧電流変換回路VC1から出力された電流 I_{out1} を受けて、電流 I_{out1} を増幅して発光ダイオードLED1に流れる電流を電流 I_{out2} とする。カレントミラー回路CM2は、トランジスタNMOS3と、トランジスタNMOS4とを含む。トランジスタNMOS3およびトランジスタNMOS4の各々は、ゲート、ソース、およびドレインを有する。トランジスタNMOS3のゲートは、トランジスタNMOS4のゲートおよびトランジスタNMOS3のドレインに接続される。トランジスタNMOS3のソースは、接地点GNDに接続される。トランジスタNMOS3のドレインは、電圧電流変換回路VC1の出力端子Poutに接続される。トランジスタNMOS4のソースは、抵抗R7を介して接地点GNDに接続される。トランジスタNMOS4のドレインは、発光ダイオードLED1を介して電源VCCに接続される。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0036

【補正方法】変更

【補正の内容】

【0036】

以上、実施の形態1に係る負荷駆動回路によれば、電圧電流変換回路の差動増幅回路の一方の入力端子にトランジスタの動作電圧を設定することにより、当該差動増幅回路の2つの入力端子の電圧差に応じた電流が出力端子から出力される。その結果、入力電圧に対する出力電流の線形性が改善され、電流負荷の制御を容易にすることができる。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0055

【補正方法】変更

【補正の内容】

【0055】

発光ダイオードLED1に過電流が流れた場合、過電流が抵抗R7を通過するときの電圧降下が大きくなり、抵抗R7に接続しているトランジスタNMOS4のソースの電圧が

上昇する。コンパレータCmp1の非反転入力端子は、トランジスタNMOS4のソースに接続されているから、過電流が流れるとコンパレータCmp1からHighレベルの電圧が出力される。コンパレータCmp1の出力端子は、トランジスタNMOS5のゲートに接続されているから、コンパレータCmp1の出力電圧がトランジスタNMOS5の動作電圧に達したときにトランジスタNMOS5が導通する。トランジスタNMOS5のドレインは、トランジスタNMOS3のドレインに接続されているから、トランジスタNMOS5が導通することにより、トランジスタNMOS3のドレインと接地点GNDとが導通する。その結果、トランジスタNMOS3のドレインの電圧が低下する。トランジスタNMOS3のドレインはトランジスタNMOS3のゲートに接続されているから、トランジスタNMOS3のドレインの電圧が低下すると、トランジスタNMOS3のゲートの電圧が低下する。トランジスタNMOS3のゲートはトランジスタNMOS4のゲートに接続されているから、トランジスタNMOS3のゲートの電圧が動作電圧より小さくなると、トランジスタNMOS3およびNMOS4に電流が流れなくなる。その結果、カレントミラー回路CM2は動作を停止する。