

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成20年8月7日(2008.8.7)

【公表番号】特表2008-508719(P2008-508719A)

【公表日】平成20年3月21日(2008.3.21)

【年通号数】公開・登録公報2008-011

【出願番号】特願2007-523561(P2007-523561)

【国際特許分類】

H 01 L	29/78	(2006.01)
H 01 L	21/20	(2006.01)
H 01 L	29/786	(2006.01)
H 01 L	21/316	(2006.01)
H 01 L	21/318	(2006.01)

【F I】

H 01 L	29/78	3 0 1 G
H 01 L	21/20	
H 01 L	29/78	3 0 1 B
H 01 L	29/78	6 1 7 T
H 01 L	29/78	6 1 8 B
H 01 L	29/78	6 1 8 E
H 01 L	21/316	X
H 01 L	21/318	B

【手続補正書】

【提出日】平成20年6月16日(2008.6.16)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

露出した表面を備えたシリコン基板を提供するステップと、

前記シリコン基板の露出した表面に1またはそれ以上の酸化物の形成を抑制させるステップとを有し、かかる抑制させるステップが、

酸化物の存在を低減させるように前記シリコン基板の露出した表面を洗浄するステップと、

前記洗浄され、露出されたシリコン基板上に直接、実質的に純粋なゲルマニウムの層を堆積させるステップとを備え、前記ゲルマニウム層は、厚さがおよそ14オングストロームより小さく、前記堆積された実質的に純粋なゲルマニウム層が、露出した表面を備え、

酸化物の存在を低減させるように前記実質的に純粋なゲルマニウム層の露出した表面を洗浄するステップと、

前記洗浄され、露出された実質的に純粋なゲルマニウム層の表面に直接、高k材料の誘電層を形成するステップと、を備えたことを特徴とする半導体構造体を形成する方法。

【請求項2】

前記基板を提供するステップが更に、単結晶シリコンの露出した表面を備えたシリコン層を提供するステップからなることを特徴とする請求項1に記載の方法。

【請求項3】

前記ゲルマニウム層を堆積するステップが更に、2次元成長モードでゲルマニウム層を成長させるステップからなることを特徴とする請求項1に記載の方法。

【請求項4】

露出された表面を備えた高純度の単結晶シリコン基板層を提供するステップと、

前記基板の露出された表面に1またはそれ以上の酸化物の形成を抑制させるステップとを有し、かかる抑制させるステップが、

酸化物の存在を低減するために基板層の前記露出された表面を洗浄するステップと、

前記基板層の洗浄され、露出された表面上に高純度ゲルマニウムの層を堆積するステップと、を備え、前記ゲルマニウム層が基板層にエピタキシャルに適合し、5%までの炭素を含み、前記ゲルマニウム層が、臨界厚さよりも小さく、前記堆積されたゲルマニウム層は露出した表面を備え、

酸化物の存在を低減するために前記ゲルマニウム層の露出した表面を洗浄するステップと、を備え

前記ゲルマニウム層の洗浄され、露出した表面に高k材料の誘電層を堆積するステップと、

を有することを特徴とする半導体構造体を形成する方法。

【請求項5】

前記高純度ゲルマニウムの層を堆積するステップが更に、厚さがおよそ14オングストロームよりも小さくなるように高純度のゲルマニウム層を堆積するステップからなることを特徴とする請求項4に記載の方法。