



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I517388 B

(45)公告日：中華民國 105 (2016) 年 01 月 11 日

(21)申請案號：100110172

(22)申請日：中華民國 100 (2011) 年 03 月 24 日

(51)Int. Cl. : H01L29/78 (2006.01)

H01L29/40 (2006.01)

(30)優先權：2010/04/02 日本

2010-086407

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：山崎舜平 YAMAZAKI, SHUNPEI (JP)

(74)代理人：林志剛

(56)參考文獻：

TW I241864

CN 101621076A

US 2005/0199960A1

US 2010/0032668A1

審查人員：毛弘瑋

申請專利範圍項數：11 項 圖式數：10 共 66 頁

(54)名稱

半導體裝置

SEMICONDUCTOR DEVICE

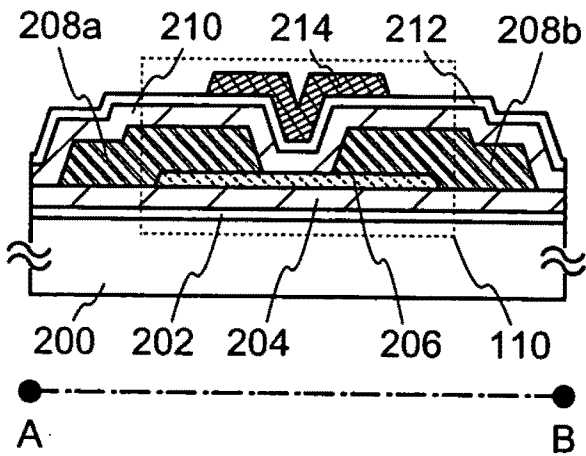
(57)摘要

本發明的目的之一是使包括氧化物半導體的半導體裝置具有穩定的電特性以使其具有高可靠性。一種半導體裝置，包括：絕緣膜；在絕緣膜上與該絕緣膜接觸的第一金屬氧化物膜；其一部分與第一金屬氧化物膜接觸的氧化物半導體膜；與氧化物半導體膜電連接的源極電極及汲極電極；其一部分與氧化物半導體膜接觸的第二金屬氧化物膜；在第二金屬氧化物膜上與該第二金屬氧化物膜接觸的閘極絕緣膜；以及閘極絕緣膜上的閘電極。

An object is to stabilize electric characteristics of a semiconductor device including an oxide semiconductor to increase reliability. The semiconductor device includes an insulating film; a first metal oxide film on and in contact with the insulating film; an oxide semiconductor film partly in contact with the first metal oxide film; source and drain electrodes electrically connected to the oxide semiconductor film; a second metal oxide film partly in contact with the oxide semiconductor film; a gate insulating film on and in contact with the second metal oxide film; and a gate electrode over the gate insulating film.

指定代表圖：

圖 1B



符號簡單說明：

- 110 . . . 電晶體
- 200 . . . 基板
- 202 . . . 絕緣膜
- 204 . . . 金屬氧化物膜
- 206 . . . 氧化物半導體膜
- 208a . . . 源極電極
- 208b . . . 汲極電極
- 210 . . . 金屬氧化物膜
- 212 . . . 金屬氧化物膜
- 214 . . . 閘電極

公告本

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100110172

※申請日：100 年 03 月 24 日

※IPC 分類：H01L 29/78 2006.01

一、發明名稱：(中文／英文)

H01L 29/40 2006.01

半導體裝置

Semiconductor device

二、中文發明摘要：

本發明的目的之一是使包括氧化物半導體的半導體裝置具有穩定的電特性以使其具有高可靠性。一種半導體裝置，包括：絕緣膜；在絕緣膜上與該絕緣膜接觸的第一金屬氧化物膜；其一部分與第一金屬氧化物膜接觸的氧化物半導體膜；與氧化物半導體膜電連接的源極電極及汲極電極；其一部分與氧化物半導體膜接觸的第二金屬氧化物膜；在第二金屬氧化物膜上與該第二金屬氧化物膜接觸的閘極絕緣膜；以及閘極絕緣膜上的閘電極。

三、英文發明摘要：

An object is to stabilize electric characteristics of a semiconductor device including an oxide semiconductor to increase reliability. The semiconductor device includes an insulating film; a first metal oxide film on and in contact with the insulating film; an oxide semiconductor film partly in contact with the first metal oxide film; source and drain electrodes electrically connected to the oxide semiconductor film; a second metal oxide film partly in contact with the oxide semiconductor film; a gate insulating film on and in contact with the second metal oxide film; and a gate electrode over the gate insulating film.

四、指定代表圖：

(一) 本案指定代表圖為：第(1B)圖。

(二) 本代表圖之元件符號簡單說明：

110：電晶體

200：基板

202：絕緣膜

204：金屬氧化物膜

206：氧化物半導體膜

208a：源極電極

208b：汲極電極

210：金屬氧化物膜

212：金屬氧化物膜

214：閘電極

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

所公開的發明關於一種半導體裝置及半導體裝置的製造方法。

注意，在本發明說明中，半導體裝置指的是能夠藉由利用半導體特性而工作的所有裝置，因此電光裝置、半導體電路及電子設備都是半導體裝置。

【先前技術】

近年來，利用形成在具有絕緣表面的基板上的半導體薄膜來構成電晶體的技術受到注目。該電晶體被廣泛地應用於電子裝置諸如積體電路（IC）、影像顯示裝置（顯示裝置）等。作為可以應用於電晶體半導體薄膜，眾所周知矽類半導體材料。但是，作為其他材料，氧化物半導體受到注目。

例如，公開了作為電晶體的啓動層，使用電子載子濃度低於 $10^{18}/\text{cm}^3$ 的包含銦（In）、鎵（Ga）及鋅（Zn）的非晶氧化物的電晶體（參照專利文獻1）。

雖然使用氧化物半導體的電晶體的工作速度比使用非晶矽的電晶體的工作速度快，且與使用多晶矽的電晶體相比更容易製造，但是，已知使用氧化物半導體的電晶體具有電特性容易變動而導致其可靠性低的問題。例如，在光BT測試的前後，電晶體的臨界值電壓變動。針對於此，在專利文獻2及專利文獻3中公開了一種技術，其中為了抑制

使用氧化物半導體的電晶體的臨界值電壓移動，利用設置在氧化物半導體層的上部面及下部面中的至少一個面的介面穩定化層來防止產生在氧化物半導體層的介面的電荷俘獲。

[專利文獻1]日本專利申請公開第2006-165528號公報

[專利文獻2]日本專利申請公開第2010-16347號公報

[專利文獻3]日本專利申請公開第2010-16348號公報

但是，由於專利文獻2或專利文獻3所公開的電晶體將具有與閘極絕緣層及保護層同樣的性質的層用作介面穩定化層，而不能保持啓動層和介面之間的良好狀態，因此難以抑制產生在啓動層和介面穩定化層之間介面的電荷俘獲。特別是，當介面穩定化層和啓動層具有同等的帶隙時，容易發生電荷的積累。

因此，還不能說使用氧化物半導體的電晶體具有充分的可靠性。

【發明內容】

鑒於上述問題，所公開的發明的目的之一是使包括氧化物半導體的半導體裝置具有穩定的電特性以使其具有高可靠性。

所公開的發明的一個實施例的技術思想是：閘極絕緣膜或保護絕緣膜等的絕緣膜和用作啓動層的氧化物半導體膜不直接接觸，而在其間設置有與其接觸的金屬氧化物膜，並且該金屬氧化物膜由與氧化物半導體膜同樣種類的成

分構成。也就是說，所公開的發明的一個實施例具備層疊有由與金屬氧化物膜及氧化物半導體膜不同的成分構成的絕緣膜、金屬氧化物膜及氧化物半導體膜的結構。在此，“與氧化物半導體膜同樣種類的成分”是指包含選自氧化物半導體膜的構成元素中的一種或多種金屬元素。

藉由具備這種疊層結構，可以充分地抑制因半導體裝置的工作等而可能產生的電荷等被俘獲到上述絕緣膜和氧化物半導體膜之間的介面。因如下機構而獲得該效果：藉由使由與氧化物半導體膜搭配的材料構成的金屬氧化物膜與氧化物半導體膜接觸，可以抑制因半導體裝置的工作等而可能產生的電荷等被俘獲到氧化物半導體膜和金屬氧化物膜之間的介面，而且藉由使能夠採用在介面形成電荷的俘獲中心的材料構成的絕緣膜與金屬氧化物膜接觸，可以在金屬氧化物膜和絕緣膜之間的介面俘獲上述電荷。

換言之，雖然當只使用金屬氧化物膜時，在產生大量的電荷的情況下難以抑制與氧化物半導體膜之間的介面的電荷俘獲，但是藉由以與金屬氧化物膜接觸的方式設置的絕緣膜，可以優先地在金屬氧化物膜和絕緣膜之間的介面俘獲電荷，來抑制氧化物半導體膜和金屬氧化物膜之間的介面的電荷俘獲。像這樣，根據所公開的發明的一個實施例的效果起因於層疊有絕緣膜、金屬氧化物膜及氧化物半導體膜的結構，而該效果的性質與金屬氧化物膜和氧化物半導體膜的疊層結構所產生的效果的性質不同。

而且，因為能夠抑制氧化物半導體膜的介面的電荷俘

獲，且使電荷的俘獲中心遠離氧化物半導體膜的上述效果，可以抑制半導體裝置的工作故障，並提高半導體裝置的可靠性。

注意，根據上述機構，金屬氧化物膜較佳具有充分的厚度。其原因是：當金屬氧化物膜薄時，有時被俘獲到金屬氧化物膜和絕緣膜之間的介面的電荷的影響增大。例如，較佳使金屬氧化物膜厚於氧化物半導體膜。

此外，由於以不阻礙源極電極及汲極電極和氧化物半導體膜之間的連接的方式形成具有絕緣性的金屬氧化物膜，因此與在源極電極或汲極電極和氧化物半導體膜之間存在金屬氧化物膜的情況相比，可以防止電阻的增大。因此，可以抑制電晶體的電特性的降低。

另外，當在薄膜形成製程中，因氧過剩或氧不足等而發生化學計量組成的偏差或形成電子給體的氫、水分的混入等時，氧化物半導體的導電率發生變化。對於使用氧化物半導體的電晶體，這種現象成為電特性變動的主要原因。因此，藉由意圖性地從氧化物半導體中去除氫、水分、羥基或氫化物（也稱為氫化合物）等的雜質，並且供應在雜質的去除製程的同時減少的作為構成氧化物半導體的主要成分材料的氧，使氧化物半導體膜高純度化且在電性上i型（本質）化。

i型（本質）的氧化物半導體是指一種氧化物半導體，其中藉由以從氧化物半導體去除n型雜質的氫，並儘量不包含氧化物半導體的主要成分之外的雜質的方式進行高

純度化，實現i型（本質）的氧化物半導體或無限趨近於i型（本質）的氧化物半導體。

此外，在使氧化物半導體膜i型化的製程中，也可以同時使由與氧化物半導體膜同樣種類的成分構成的金屬氧化物膜i型化。在所公開的發明的一個實施例中，設置在氧化物半導體膜的上部面及下部面的金屬氧化物膜較佳為其中充分地減少水分、氫等的雜質，並在電性上i型化的金屬氧化物膜。

具有高純度化的氧化物半導體膜的電晶體的電特性諸如臨界值電壓、導通電流等幾乎不呈現溫度依賴性。此外，由於光退化引起的電晶體特性的變動也少。

所公開的發明的一個實施例是一種半導體裝置，包括：絕緣膜；在絕緣膜上與該絕緣膜接觸的第一金屬氧化物膜；其一部分與第一金屬氧化物膜接觸的氧化物半導體膜；與氧化物半導體膜電連接的源極電極及汲極電極；其一部分與氧化物半導體膜接觸的第二金屬氧化物膜；在在第二金屬氧化物膜上與該第二金屬氧化物膜接觸的閘極絕緣膜；以及閘極絕緣膜上的閘電極。

在上述結構中，第一金屬氧化物膜及第二金屬氧化物膜有時包括氧化物半導體膜的構成元素構成。第一金屬氧化物膜及第二金屬氧化物膜的能隙有時比氧化物半導體膜的能隙大。第一金屬氧化物膜及第二金屬氧化物膜的導帶底的能量有時比氧化物半導體膜的導帶底的能量高。

此外，在上述結構中，第一金屬氧化物膜及第二金屬

氧化物膜有時包括氧化鎵。第一金屬氧化物膜的構成元素的比率有時與第二金屬氧化物膜的構成元素的比率相等。絕緣膜有時包括氧化矽。閘極絕緣膜有時包括氧化矽或氧化鉛。

此外，在上述結構中，有時以覆蓋源極電極及汲極電極且與第一金屬氧化物膜接觸的方式設置第二金屬氧化物膜。有時由第一金屬氧化物膜及第二金屬氧化物膜圍繞氧化物半導體膜。

此外，在上述結構中，有時通道長度方向上的氧化物半導體膜的側端部和通道長度方向上的第一金屬氧化物膜的側端部對準。有時通道長度方向上的氧化物半導體膜的側端部和通道長度方向上的第二金屬氧化物膜的側端部對準。

此外，在上述結構中，有時包括覆蓋閘極絕緣膜及閘電極的第二絕緣膜。在氧化物半導體膜的下方有時包括導電膜。

注意，在上述結構中，可以將由源極電極和汲極電極之間的間隔而決定的電晶體的通道長度 L 設定為 10nm 或以上且 $10\mu\text{m}$ 或以下，例如設定為 $0.1\mu\text{m}$ 至 $0.5\mu\text{m}$ 。當然，通道長度 L 也可以為 $1\mu\text{m}$ 或以上。此外，也可以將通道寬度 W 設定為 10nm 或以上。

根據本發明的一個實施例，提供具有穩定的電特性的電晶體。

或者，根據本發明的一個實施例，提供具有電特性優

良且可靠性高的電晶體的半導體裝置。

【實施方式】

下面，關於本發明的實施例參照附圖給予詳細的說明。但是，本發明不侷限於下述說明，所屬技術領域的普通技術人員可以很容易地理解一個事實，就是其模式和詳細內容可以被變換為各種各樣的形式。另外，本發明不應該被解釋為僅限於以下所示的實施例的記載內容。

注意，為方便起見，附加了第一、第二等序數詞，而其並不表示製程順序或疊層順序。此外，其在本發明說明中不表示用來特定發明的事項的固有名稱。

[實施例 1]

在本實施例中，參照圖 1A 至圖 5C 說明半導體裝置及半導體裝置的製造方法的一個實施例。

〈半導體裝置的結構例〉

在圖 1A 至 1C 中，作為根據所公開的發明的一個實施例的半導體裝置的例子示出電晶體 110 的平面圖及截面圖。在此，圖 1A 是平面圖，圖 1B 及 1C 分別是根據圖 1A 中的 A-B 截面及 C-D 截面的截面圖。注意，在圖 1A 中，為了簡潔省略電晶體 110 的構成要素的一部分（例如，第二金屬氧化物膜 210 等）。

圖 1A 至 1C 所示的電晶體 110 在基板 200 上包括：絕緣膜

202；第一金屬氧化物膜204；氧化物半導體膜206；源極電極208a；汲極電極208b；第二金屬氧化物膜210；閘極絕緣膜212；以及閘電極214。

在圖1A至1C所示的電晶體中，以覆蓋源極電極208a及汲極電極208b，並與第一金屬氧化物膜204的一部分接觸的方式設置有第二金屬氧化物膜210。此外，在圖1A至1C中，第一金屬氧化物膜204和第二金屬氧化物膜210在沒有氧化物半導體膜206的區域中接觸。也就是說，氧化物半導體膜206被第一金屬氧化物膜204及第二金屬氧化物膜210圍繞。

在此，作為第一金屬氧化物膜204、第二金屬氧化物膜210，較佳使用由與氧化物半導體膜206同樣種類的成分構成的氧化物。明確而言，第一金屬氧化物膜204、第二金屬氧化物膜210是由選自氧化物半導體膜的構成元素中的一種或多種金屬元素的氧化物構成的膜。其原因是：因為這種材料與氧化物半導體膜206良好地搭配，所以藉由將這種材料用於第一金屬氧化物膜204、第二金屬氧化物膜210，可以保持與氧化物半導體膜之間的界面的良好狀態。換言之，藉由將上述材料用於第一金屬氧化物膜204、第二金屬氧化物膜210，可以抑制氧化物半導體膜和與其接觸的金屬氧化物膜的界面（在此，第一金屬氧化物膜204和氧化物半導體膜206之間的界面或第二金屬氧化物膜210和氧化物半導體膜206之間的界面）的電荷俘獲。

另外，因為第一金屬氧化物膜204和第二金屬氧化物

膜 210 都是由與氧化物半導體膜同樣種類的成分構成的膜，所以當採用第一金屬氧化物膜 204 和第二金屬氧化物膜 210 在沒有氧化物半導體膜 206 的區域中接觸的結構時，可以提高它們之間的黏合性。此外，更佳的是，第一金屬氧化物膜 204 的構成元素的比率和第二金屬氧化物膜 210 的構成元素的比率相等。

另外，因為將氧化物半導體膜 206 用作啓動層，所以第一金屬氧化物膜 204 及第二金屬氧化物膜 210 的能隙需要比氧化物半導體膜 206 的能隙大。此外，在第一金屬氧化物膜 204 和氧化物半導體膜 206 之間或在第二金屬氧化物膜 210 和氧化物半導體膜 206 之間，需要形成至少在室溫（20℃）下不使載子從氧化物半導體膜 206 流出的程度的能壘。例如，第一金屬氧化物膜 204 或第二金屬氧化物膜 210 的導帶底和氧化物半導體膜 206 的導帶底之間的能量差、或者第一金屬氧化物膜 204 或第二金屬氧化物膜 210 的價電子帶的上端部和氧化物半導體膜 206 的價電子帶的上端部之間的能量差較佳為 0.5 eV 或以上，更佳為 0.7 eV 或以上。此外，還較佳為 1.5 eV 或以下。

明確而言，例如當將 In-Ga-Zn-O 類材料用於氧化物半導體膜 206 時，使用包含氧化鎵的材料等形成第一金屬氧化物膜 204、第二金屬氧化物膜 210，即可。另外，使氧化鎵和 In-Ga-Zn-O 類材料彼此接觸時的能壘在傳導帶一側大致為 0.8 eV，在價電子帶一側大致為 0.9 eV。

此外，將氧化鎵還表示為 GaO_x ，且較佳設定氧量大於

化學計量比的 x 的值。例如，較佳將 x 的值設定為 1.4 或以上且 2.0 或以下，更佳將 x 的值設定為 1.5 或以上且 1.8 或以下。但是，藉由使氧化鎵膜中包含氫之外的雜質元素諸如釷等的第 3 族元素、鉛等的第 4 族元素、鋁等的第 13 族元素、矽等的第 14 族元素、氮等，也可以擴大氧化鎵的能隙來提高絕緣性。不包含雜質的氧化鎵膜的能隙為 4.9 eV ，但是藉由使氧化鎵膜包含超過 0 原子 % 且 20 原子 % 或以下左右的上述雜質，可以將其能隙擴大為 6 eV 左右。

注意，從減少電荷的發生源或俘獲中心的角度來看，較佳充分地減少金屬氧化物膜中的氫、水等的雜質。這個思想與減少氧化物半導體膜中的雜質的思想共通。

此外，作為絕緣膜 202 及閘極絕緣膜 212，較佳使用如下材料，即藉由與第一金屬氧化物膜 204、第二金屬氧化物膜 210 接觸，能夠在其介面形成電荷的俘獲中心。藉由將這種材料用於絕緣膜 202 及閘極絕緣膜 212，電荷被俘獲到絕緣膜 202 和第一金屬氧化物膜 204 之間的介面或閘極絕緣膜 212 和第二金屬氧化物膜 210 之間的介面，從而可以充分地抑制第一金屬氧化物膜 204 和氧化物半導體膜 206 之間的介面的電荷俘獲或第二金屬氧化物膜 210 和氧化物半導體膜 206 之間的介面的電荷俘獲。但是，由於當在閘極絕緣膜 212 和第二金屬氧化物膜 210 之間的介面形成大量的電荷的俘獲中心時，反而可能會導致電晶體特性的惡化，因此，與氧化物半導體膜 206 和第二金屬氧化物膜 210 之間的介面相比，稍微容易形成電荷的俘獲中心的程度可以說是

較佳的。

明確而言，作為絕緣膜202及閘極絕緣膜212，使用氧化矽、氮化矽、氧化鋁、氮化鋁、其混合材料等，即可。例如，當將包含氧化鎳的材料用於第一金屬氧化物膜204及第二金屬氧化物膜210時，作為絕緣膜202及閘極絕緣膜212，較佳使用氧化矽或氮化矽等。此外，因為與第一金屬氧化物膜204或第二金屬氧化物膜210接觸，所以絕緣膜202及閘極絕緣膜212的能隙較佳比第一金屬氧化物膜204及第二金屬氧化物膜210的能隙大。

注意，如果可以在絕緣膜202和第一金屬氧化物膜204之間的介面或在閘極絕緣膜212和第二金屬氧化物膜210之間的介面可以形成電荷的俘獲中心，則絕緣膜202及閘極絕緣膜212的材料不必侷限於上述材料。此外，也可以對絕緣膜202和第一金屬氧化物膜204之間的介面或閘極絕緣膜212和第二金屬氧化物膜210之間的介面進行形成電荷的俘獲中心的處理。作為這種處理，例如有電漿處理或元素的添加處理（離子植入等）。

在電晶體110上還可以設置有第二絕緣膜。此外，也可以在絕緣膜202、第一金屬氧化物膜204、第二金屬氧化物膜210、閘極絕緣膜212等中形成有開口，以使源極電極208a及汲極電極208b和佈線電連接。此外，在氧化物半導體膜206下方還可以具有第二閘電極。另外，較佳將氧化物半導體膜206加工為島狀，但是也可以不加工為島狀。

圖2是示出上述電晶體110，即從閘電極GE一側接合絕

緣膜、金屬氧化物膜、氧化物半導體膜、金屬氧化物膜和絕緣膜的結構的能帶圖（模式圖），並且 E_F 是氧化物半導體膜的費米能級。在圖2中假定絕緣膜、金屬氧化物膜、氧化物半導體膜的理想狀態都為本質膜，並示出將氧化矽（ SiO_x ）（帶隙 E_g 為 8eV 至 9eV ）用作絕緣膜，將氧化鎵（ GaO_x ）（帶隙 E_g 為 4.9eV ）用作金屬氧化物膜，並將In-Ga-Zn-O類非單晶膜（帶隙 E_g 為 3.15eV ）用作氧化物半導體膜（OS）的情況。另外，氧化矽的真空能級和導帶底之間的能量差為 0.95eV ，氧化鎵的真空能級和導帶底之間的能量差為 3.5eV ，In-Ga-Zn-O類非單晶膜的真空能級和導帶底之間的能量差為 4.3eV 。

如圖2所示，在氧化物半導體膜的閘電極一側（通道一側）的氧化物半導體和金屬氧化物之間的介面有大約 0.8eV 及大約 0.95eV 的能壘。同樣地，在氧化物半導體膜的背通道一側（與閘電極相反一側）的氧化物半導體和金屬氧化物之間的介面也存在有大約 0.8eV 及大約 0.95eV 的能壘。因在氧化物半導體和金屬氧化物之間的介面有這種能壘阻礙載子在該介面移動，所以載子不從氧化物半導體中移動到金屬氧化物中，而在氧化物半導體中移動。如圖2所示，當以氧化物半導體膜被夾在其帶隙與氧化物半導體相比階段性地增大的材料（絕緣膜的帶隙比金屬氧化物膜的帶隙大）之間的方式設置氧化物半導體膜、金屬氧化物層及絕緣層時，可能能夠得到這些有益的結果。

圖3A至3G示出具有與電晶體110不同的結構的電晶體

的截面結構。圖3A至3G示出底柵型的電晶體作為根據所公開的發明的一個實施例的電晶體。

圖3A所示的電晶體120包括：絕緣膜202；第一金屬氧化物膜204；氧化物半導體膜206；源極電極208a；汲極電極208b；第二金屬氧化物膜210；閘極絕緣膜212；以及閘極電極214，這是圖3A所示的電晶體120與圖1A至1C所示的電晶體110的共同之處。電晶體120和電晶體110的不同之處在於氧化物半導體膜206與源極電極208a及汲極電極208b連接的位置。也就是說，在電晶體120中，氧化物半導體膜206在其下部與源極電極208a及汲極電極208b接觸。其他構成要素與圖1A至1C的電晶體110的構成要素相同。至於詳細內容，可以參照關於圖1A至1C的記載。

圖3B所示的電晶體130和圖3A所示的電晶體120的共同之處在於包括上述各種構成要素。電晶體130和電晶體120的不同之處在於絕緣膜202具有凸形狀，且第一金屬氧化物膜204及第二金屬氧化物膜210不完全地覆蓋氧化物半導體膜206。其他構成要素與圖3A同樣。

圖3C所示的電晶體140和圖3B所示的電晶體130的共同之處在於包括上述各種構成要素。電晶體140和電晶體130的不同之處在於絕緣膜202具有平坦的形狀，且第一金屬氧化物膜204具有凸形狀。另外，當基板200具有絕緣膜202的功能時，可以不設置絕緣膜202。其他構成要素與圖3B同樣。

圖3D至3G所示的電晶體150、電晶體160、電晶體170

、電晶體 180 和圖 1A 至 1C 以及圖 3A 至 3C 所示的電晶體 110、電晶體 120、電晶體 130、電晶體 140 的共同之處在於包括上述各種構成要素。它們不同之處在於第一金屬氧化物膜 204 或第二金屬氧化物膜 210 是否被加工為島狀。其他構成要素與圖 1A 至 1C 以及圖 3A 至 3C 同樣。

〈電晶體的製造製程的例子〉

下面，參照圖 4A 至 4E 以及圖 5A 至 5C 說明圖 1A 至 1C 或圖 3A 所示的電晶體的製造製程的例子。

〈電晶體 110 的製造製程〉

參照圖 4A 至 4E 說明圖 1A 至 1C 所示的電晶體 110 的製造製程的一例。另外，除了根據氧化物半導體膜 206 的形狀加工第一金屬氧化物膜 204 等之外，圖 3D 所示的電晶體 150 的製造製程與電晶體 110 的製造製程相同。

首先，在形成基板 200 上形成絕緣膜 202，並且在絕緣膜 202 上與其接觸地設置第一金屬氧化物膜 204（參照圖 4A）。

儘管對基板 200 的材質等沒有很大的限制，但是該基板至少需要具有能夠承受後面的熱處理程度的耐熱性。例如，作為基板 200，可以使用玻璃基板、陶瓷基板、石英基板、藍寶石基板等。另外，也可以應用矽或碳化矽等的單晶半導體基板、多晶半導體基板、矽鍺等的化合物半導體基板、SOI 基板等，並且也可以將在這些基板上設置有

半導體元件的基板用作基板 200。

此外，作為基板 200，也可以使用撓性基板。當在撓性基板上設置電晶體時，既可以在撓性基板上直接組裝電晶體，也可以在其他基板上形成電晶體，然後剝離該電晶體而將其轉置到撓性基板上。另外，為了剝離電晶體而將它轉置到撓性基板上，較佳在上述其他基板和電晶體之間形成分離層。

作為絕緣膜 202，較佳使用藉由與第一金屬氧化物膜 204 接觸，會在其介面形成電荷的俘獲中心的材料。藉由將這種材料用於絕緣膜 202，電荷被俘獲到絕緣膜 202 和第一金屬氧化物膜 204 之間的介面，從而可以充分地抑制第一金屬氧化物膜 204 和氧化物半導體膜 206 之間的介面的電荷俘獲。

明確而言，作為絕緣膜 202，使用氧化矽、氮化矽、氧化鋁、氮化鋁、這些的混合材料等來形成，即可。例如，當將包含氧化鎵的材料用於第一金屬氧化物膜 204 時，作為絕緣膜 202 較佳使用氧化矽、氮化矽等。此外，因為與第一金屬氧化物膜 204 接觸，所以絕緣膜 202 的能隙較佳比第一金屬氧化物膜 204 的能隙大。

注意，如果在絕緣膜 202 和第一金屬氧化物膜 204 之間的介面可以形成電荷的俘獲中心，則絕緣膜 202 的材料不必侷限於上述材料。此外，也可以對絕緣膜 202 和第一金屬氧化物膜 204 之間的介面進行形成電荷的俘獲中心的處理。作為這種處理，例如有電漿處理或元素的添加處理（

離子植入等)。

對於絕緣膜202的製造方法沒有特別的限制，例如可以使用電漿CVD法或濺射法等成膜方法製造絕緣膜202。此外，絕緣膜202可以採用包括上述材料的絕緣膜的單層結構或疊層結構。

當作基板200，使用包括如上所述的絕緣材料的基板時，可以將基板200用作絕緣膜202。也就是說，也可以省略在此關於的絕緣膜202。在此情況下，作為基板200，更最好採用使用氧化矽等的材料。

作為第一金屬氧化物膜204，較佳使用由與氧化物半導體膜206同樣種類的成分構成的氧化物。其原因是：因為這種材料與氧化物半導體膜206良好地搭配，所以藉由將這種材料用於第一金屬氧化物膜204，可以保持與氧化物半導體膜之間的界面的良好狀態。換言之，藉由將上述材料用於第一金屬氧化物膜204，可以抑制氧化物半導體膜及其接觸的金屬氧化物膜之間的界面（在此，第一金屬氧化物膜204和氧化物半導體膜206之間的界面）的電荷俘獲。

另外，因為將氧化物半導體膜206用作啓動層，所以第一金屬氧化物膜204的能隙需要比氧化物半導體膜206的能隙大。此外，在第一金屬氧化物膜204和氧化物半導體膜206之間，需要形成至少在室溫（20℃）下不使載子從氧化物半導體膜206流出的程度的能壘。例如，第一金屬氧化物膜204的導帶底和氧化物半導體膜206的導帶底之間

的能量差或第一金屬氧化物膜 204 的價電子帶的上端部和氧化物半導體膜 206 的價電子帶的上端部之間的能量差較佳為 0.5eV 或以上，更佳為 0.7eV 或以上。此外，較佳為 1.5eV 或以下。

注意，從減少電荷的發生源或俘獲中心的角度來看，較佳充分地減少金屬氧化物膜中的氫、水等的雜質。這個思想與減少氧化物半導體膜中的雜質的思想共通。

對於第一金屬氧化物膜 204 的製造方法，沒有特別的限制。例如，可以藉由電漿 CVD 法或濺射法等成膜方法製造第一金屬氧化物膜 204。注意，從氫、水分等不容易混入的角度來看，濺射法等是合適的。另一方面，從提高膜的品質的角度來看，電漿 CVD 法等是合適的。

接著，在第一金屬氧化物膜 204 上形成氧化物半導體膜，然後對該氧化物半導體膜進行加工來形成島狀的氧化物半導體膜 206（參照圖 4B）。

較佳藉由不容易混入氫、水等的方法製造氧化物半導體膜。例如，可以藉由濺射法等製造氧化物半導體膜。此外，較佳將氧化物半導體膜的厚度設定為 3nm 或以上且 30nm 或以下。其原因是：如果將氧化物半導體膜形成為得厚（例如，厚度為 50nm 或以上），則有電晶體成為常導通狀態的憂慮。另外，較佳的是，以不接觸大氣的方式連續地形成絕緣膜 202、第一金屬氧化物膜 204 及氧化物半導體膜。

作為用於氧化物半導體膜的材料，可以使用四元金屬

氧化物的 In-Sn-Ga-Zn-O 類；三元金屬氧化物的 In-Ga-Zn-O 類、In-Sn-Zn-O 類、In-Al-Zn-O 類、Sn-Ga-Zn-O 類、Al-Ga-Zn-O 類、Sn-Al-Zn-O 類；二元金屬氧化物的 In-Zn-O 類、Sn-Zn-O 類、Al-Zn-O 類、Zn-Mg-O 類、Sn-Mg-O 類、In-Mg-O 類、In-Ga-O 類；單元金屬氧化物的 In-O 類、Sn-O 類、Zn-O 類等。此外，也可以使上述材料包含 SiO_2 。在此，例如，In-Ga-Zn-O 類材料是指含有銦 (In)、鎵 (Ga)、鋅 (Zn) 的氧化物膜，對其組成比沒有特別的限制。此外，也可以包含 In、Ga 及 Zn 以外的元素。

另外，作為氧化物半導體膜，可以採用使用由化學式 $\text{InMO}_3(\text{ZnO})_m$ ($m>0$) 表示的材料的薄膜。在此，M 表示選自 Ga、Al、Mn 及 Co 中的一種或多種金屬元素。例如，作為 M，可以使用 Ga、Ga 及 Al、Ga 及 Mn 或 Ga 及 Co 等。

在本實施例中，藉由使用 In-Ga-Zn-O 類氧化物半導體膜的成膜用靶材的濺射法，形成氧化物半導體膜。

當將 In-Ga-Zn-O 類材料用作氧化物半導體使用時，作為所使用的靶材，例如可以舉出其組成比為 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ [摩爾比] 的氧化物半導體膜的成膜用靶材。另外，靶材的材料及組成不侷限於上述記載。例如也可以使用 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 2$ [摩爾比] 的組成比的氧化物半導體的成膜用靶材。

此外，當作為氧化物半導體使用 In-Zn-O 類材料時，將所使用的靶材的組成比設定為原子數比為 $\text{In} : \text{Zn} = 50 : 1$ 至 $1 : 2$ (換算為摩爾比則為 $\text{In}_2\text{O}_3 : \text{ZnO} = 25 : 1$ 至 $1 : 4$)，

較佳為 $\text{In} : \text{Zn} = 20 : 1$ 至 $1 : 1$ （換算為摩爾比則為 $\text{In}_2\text{O}_3 : \text{ZnO} = 10 : 1$ 至 $1 : 2$ ），更佳為 $\text{In} : \text{Zn} = 15 : 1$ 至 $1.5 : 1$ （換算為摩爾比則為 $\text{In}_2\text{O}_3 : \text{ZnO} = 15 : 2$ 至 $3 : 4$ ）。例如，作為用於 In-Zn-O 類氧化物半導體的形成的靶材，當原子數比為 $\text{In} : \text{Zn} : \text{O} = X : Y : Z$ 時，滿足 $Z > 1.5X + Y$ 的關係。

氧化物靶材的填充率為 90% 或以上且 100% 或以下，較佳為 95% 或以上且 99.9% 或以下。其原因是：藉由使用高填充率的氧化物半導體膜的成膜用靶材，所形成的氧化物半導體膜可以成為緻密的膜。

作為成膜時的氣圍，採用稀有氣體（典型的是氬）氣圍下、氧氣圍下或稀有氣體和氧的混合氣圍下等，即可。為了防止對氧化物半導體膜的氫、水、羥基、氫化物等的混入，最好採用使用充分地去除了氫、水、羥基、氫化物等的雜質的高純度氣體的氣圍。

例如，可以藉由下述製程形成氧化物半導體膜。

首先，在被保持為減壓狀態的沉積室內保持基板 200，且將基板溫度設定為 100°C 或以上且 600°C 或以下，較佳設定為 200°C 或以上且 400°C 或以下。其原因是：藉由在加熱基板 200 的狀態下進行成膜，可以降低氧化物半導體膜所包含的雜質濃度，或者可以減輕因濺射產生的氧化物半導體膜的損傷。

接著，一邊去除沉積室中的殘留水分，一邊引入充分地去除了氫及水分等的雜質的高純度氣體，並使用上述靶材來在基板 200 上形成氧化物半導體膜。為了去除沉積室

中的殘留水分，作為排氣單元，較佳使用低溫泵、離子泵、鈦昇華泵等的吸附型的真空泵。另外，作為排氣單元，也可以使用提供有冷阱的渦輪泵。由於利用低溫泵進行了排氣的沉積室中，例如氫分子、水（ H_2O ）等的包含氫原子的化合物（更佳還包括包含碳原子的化合物）等被去除，因此可以降低在該沉積室中形成的氧化物半導體膜所含有的雜質濃度。

作為成膜條件的一例，可以採用如下條件：基板和靶材之間的距離為100mm；壓力為0.6Pa；直流（DC）電源為0.5kW；作為成膜氣圍，採用氧（氧流量比率為100%）氣圍。另外，藉由使用脈衝直流電源，可以減輕在進行成膜時產生的粉狀物質（也稱為微粒、塵屑），且厚度的不均勻性也降低，所以是較佳的。

另外，較佳的是，在藉由濺射法形成氧化物半導體膜之前，進行引入氫氣體產生電漿的反濺射，來去除附著於第一金屬氧化物膜204的表面上的粉狀物質（也稱為微粒、塵屑）。反濺射是指如下一種方法，其中對基板施加電壓來在基板附近形成電漿，而對基板一側的表面進行改性。此外，也可以使用氮、氬、氧等的氣體代替氫。

作為氧化物半導體膜的加工，可以在氧化物半導體膜上形成所希望的形狀的掩模之後對該氧化物半導體膜進行蝕刻。可以藉由光刻製程等的方法形成上述掩模。或者，也可以藉由噴墨法等的方法形成掩模。另外，藉由在加工氧化物半導體膜的同時，進行第一金屬氧化物膜204的加

工等，可以製造圖3D所示的電晶體150。

另外，作為氧化物半導體膜的蝕刻，可以採用乾蝕刻或濕蝕刻。當然，也可以組合乾蝕刻和濕蝕刻而使用。

然後，較佳對氧化物半導體膜進行熱處理（第一熱處理）。藉由進行該第一熱處理，可以去除氧化物半導體膜中的過量的氫（包括水及羥基）而改善氧化物半導體膜的結構，從而降低能隙中的缺陷能級。第一熱處理的溫度為 250°C 或以上且 650°C 或以下，較佳為 450°C 或以上且 600°C 或以下。另外，較佳將第一熱處理的溫度設定為低於基板的應變點。

再者，藉由進行該第一熱處理，也可以去除第一金屬氧化物膜204中的過量的氫（包括水及羥基）。

作為熱處理，例如，可以將被處理物放入到使用電阻發熱體等的電爐中，並在氮氣圍下以 450°C 進行1個小時。在該期間，不使氧化物半導體膜接觸大氣，從而避免水或氫的混入。

熱處理裝置不限於電爐，還可以使用利用來自被加熱的氣體等的介質的熱傳達或熱輻射來加熱被處理物的裝置。例如，可以使用LRTA（Lamp Rapid Thermal Anneal）裝置、GRTA（Gas Rapid Thermal Anneal）裝置等的RTA（Rapid Thermal Anneal）裝置。LRTA裝置是藉由從鹵素燈、金鹵燈、氙弧燈、碳弧燈、高壓鈉燈或者高壓汞燈等的燈發射的光（電磁波）輻射來加熱被處理物的裝置。GRTA裝置是利用高溫氣體進行熱處理的裝置。作為氣體

，使用如氬等的稀有氣體或如氮等的即使進行熱處理也不與被處理物發生反應的惰性氣體。

例如，作為第一熱處理，也可以採用GRTA處理，即：將被處理物放入被加熱的惰性氣體氣圍中，在進行幾分鐘的加熱之後，再將被處理物從該惰性氣體氣圍中取出。藉由使用GRTA處理，可以在短時間內進行高溫熱處理。另外，即使在溫度條件超過被處理物的耐熱溫度的情況下也可以採用GRTA處理。另外，在進行處理時，還可以將惰性氣體轉換為包含氧的氣體。這是因為藉由在包含氧的氣圍下進行第一熱處理，可以降低起因於氧缺陷的能隙中的缺陷能級。

另外，作為惰性氣體氣圍，較佳應用以氮或稀有氣體（氮、氦或氬等）為主要成分且不包含水或氬等的氣圍。例如，較佳將引入到熱處理裝置中的氮或氮、氦、氬等的稀有氣體的純度設定為6N（99.9999%）或以上，較佳設定為7N（99.99999%）或以上（即，雜質濃度為1ppm或以下，較佳為0.1ppm或以下）。

在任何情況下，藉由第一熱處理降低雜質，形成i型（本質）半導體或無限趨近於i型半導體的氧化物半導體膜，來可以實現具有非常優良的特性的電晶體。

由於上述熱處理（第一熱處理）具有去除氫或水等的效果，所以也可以將該熱處理稱為脫水化處理、脫氫化處理等。例如，也可以在將氧化物半導體膜加工為島狀之後，進行該脫水化處理、脫氫化處理。另外，這種脫水化處

理、脫氫化處理不侷限於進行一次，而也可以進行多次。

雖然在此說明了在將氧化物半導體膜加工為島狀之後，進行第一熱處理的結構，但是所公開的發明的一個實施例不被解釋為侷限於此。也可以在進行第一熱處理之後加工氧化物半導體膜。

接著，在第一金屬氧化物膜204及氧化物半導體膜206上形成用來形成源極電極及汲極電極（包括由與其相同的層形成的佈線）的導電膜，並且對該導電膜進行加工來形成源極電極208a及汲極電極208b（參照圖4C）。注意，電晶體的通道長度L取決於在此形成的源極電極208a的端部和汲極電極208b的端部之間的間隔。

作為用於源極電極208a及汲極電極208b的導電膜，例如可以使用包含選自Al、Cr、Cu、Ta、Ti、Mo、W中的元素的金屬膜或以上述元素為成分的金屬氮化物膜（氮化鈦膜、氮化鉬膜、氮化鎢膜）等。另外，還可以採用在Al、Cu等的金屬膜的下側及上側的一方或兩者層疊Ti、Mo、W等的高熔點金屬膜或它們的金屬氮化物膜（氮化鈦膜、氮化鉬膜、氮化鎢膜）的結構。

此外，也可以使用導電金屬氧化物形成用於源極電極208a及汲極電極208b的導電膜。作為導電金屬氧化物，可以使用氧化銦（ In_2O_3 ）、氧化錫（ SnO_2 ）、氧化鋅（ ZnO ）、氧化銦氧化錫合金（ $\text{In}_2\text{O}_3\text{-SnO}_2$ ，縮寫為ITO）、氧化銦氧化鋅合金（ $\text{In}_2\text{O}_3\text{-ZnO}$ ）或使這些金屬氧化物材料包含氧化矽的材料。

可以藉由使用抗蝕劑掩模的蝕刻進行導電膜的加工。對於形成用於該蝕刻的抗蝕劑掩模時的曝光，較佳使用紫外線、KrF雷射、ArF雷射等。

另外，在當通道長度 L 短於25nm時進行曝光的情況下，例如較佳使用波長極短，即幾nm至幾十nm的極紫外線（Extreme Ultraviolet）進行形成抗蝕劑掩模時的曝光。使用極紫外線的曝光的解析度高且其聚焦深度也大。因此，也可以使在後面形成的電晶體的通道長度 L 微細化，而可以提高電路的工作速度。

此外，也可以使用所謂的多色調掩模形成的抗蝕劑掩模進行蝕刻製程。由於使用多色調掩模形成的抗蝕劑掩模成為具有多種厚度的形狀，且藉由進行灰化可以進一步改變形狀，因此可以用於加工為不同圖案的多個蝕刻製程。由此，可以使用一個多色調掩模形成至少對應於兩種以上的不同圖案的抗蝕劑掩模。即，可以實現製程的簡化。

另外，較佳的是，當進行導電膜的蝕刻時，氧化物半導體膜206的一部分有時被蝕刻而成為具有槽部（凹部）的氧化物半導體膜。

然後，也可以進行使用 N_2O 、 N_2 或Ar等的氣體的電漿處理，來去除附著到露出的氧化物半導體膜的表面的吸附水等。當進行電漿處理時，較佳在該電漿處理之後以不接觸大氣的方式形成與氧化物半導體膜206的一部分接觸的第二金屬氧化物膜210。

接著，以覆蓋源極電極208a及汲極電極208b且與氧化

物半導體膜206的一部分接觸的方式形成第二金屬氧化物膜210。然後，以與第二金屬氧化物膜210接觸的方式形成閘極絕緣膜212（參照圖4D）。

由於第二金屬氧化物膜210與第一金屬氧化物膜204相同，因此省略其詳細描述。

閘極絕緣膜212也與絕緣膜202相同。但是，考慮到將閘極絕緣膜212用作電晶體的閘極絕緣膜，也可以採用氧化鉛等的相對介電常數高的材料。但是，在此情況下也較佳使用藉由與第二金屬氧化物膜210接觸能夠在其介面會形成電荷的俘獲中心的材料。

較佳的是，在形成第二金屬氧化物膜210之後，或在形成閘極絕緣膜212之後，進行第二熱處理。將第二熱處理的溫度設定為250℃或以上且700℃或以下，較佳設定為450℃或以上且600℃或以下。另外，較佳將第二熱處理的溫度設定為低於基板的應變點。

在氮、氧、超乾燥空氣（含水量為20ppm或以下，較佳為1ppm或以下，更佳為10ppb或以下的空氣）或稀有氣體（氬、氦等）的氣圍下進行第二熱處理，即可。上述氮、氧、超乾燥空氣或稀有氣體等的氣圍較佳不包含水、氫等。另外，較佳將引入到熱處理裝置中的氮、氧或稀有氣體的純度設定為6N（99.9999%）或以上，較佳設定為7N（99.99999%）或以上（即，將雜質濃度設定為1ppm或以下，較佳設定為0.1ppm或以下）。

在第二熱處理中，在氧化物半導體膜206和第二金屬

氧化物膜 210 彼此接觸的狀態下進行加熱。因此，可以由包含氧的第二金屬氧化物膜 210 向氧化物半導體膜中供應可能因上述脫水化（或脫氫化）處理而減少的構成氧化物半導體的主要成分材料中之一種的氧。由此，可以減少氧化物半導體膜中的電荷俘獲中心。

此外，藉由這種熱處理，第一金屬氧化物膜 204 或第二金屬氧化物膜 210 中的雜質也在同時被去除，而第一金屬氧化物膜 204 或第二金屬氧化物膜 210 被高純度化。

另外，對於進行第二熱處理的時序並沒有限制，只要是在形成氧化物半導體膜 206 之後進行第二熱處理，即可。例如，也可以在形成閘電極 214 之後進行第二熱處理。或者，可以在進行第一熱處理之後連續地進行第二熱處理，在第一熱處理中兼併第二熱處理，或在第二熱處理中兼併第一熱處理。

如上述那樣，藉由應用第一熱處理和第二熱處理中的至少一方，可以使氧化物半導體膜 206 儘量地不包含其主要成分以外的雜質而被高純度化。在高純度化的氧化物半導體膜 206 中，來自施體的載子極少（近於 0），載子濃度低於 $1 \times 10^{14}/\text{cm}^3$ ，較佳低於 $1 \times 10^{12}/\text{cm}^3$ ，更佳低於 $1 \times 10^{11}/\text{cm}^3$ 。

然後，形成閘電極 214（參照圖 4E）。此外，作為閘電極 214，可以使用鉬、鈦、鉭、鎢、鋁、銅、鈳、銦等金屬材料或以該金屬材料為主要成分的合金材料來形成。另外，閘電極 214 可以採用單層結構或疊層結構。

藉由上述製程形成電晶體 110。

〈電晶體 120 的製造製程〉

參照圖 5A 至 5E 說明圖 3A 所示的電晶體 120 的製造製程的一例。注意，除了根據氧化物半導體膜 206 的形狀加工第二金屬氧化物膜 210 之外，圖 3E 所示的電晶體 160 的製造製程與電晶體 120 的製造製程同樣。

首先，在基板 200 上形成絕緣膜 202，且在絕緣膜 202 上與其接觸地形成第一金屬氧化物膜 204（參照圖 5A）。對於其詳細內容，可以參照電晶體 110 的製造製程的描述。

接著，在第一金屬氧化物膜 204 上形成用來形成源極電極及汲極電極（包括由與它們相同的層形成的佈線）的導電膜，並且加工該導電膜來形成源極電極 208a 及汲極電極 208b（參照圖 5B）。對於其詳細內容，可以參照電晶體 110 的製造製程的描述。

接著，在第一金屬氧化物膜 204 上形成與源極電極 208a 及汲極電極 208b 連接的氧化物半導體膜，並且加工該氧化物半導體膜來形成島狀的氧化物半導體膜 206（參照圖 5C）。對於其詳細內容，可以參照電晶體 110 的製造製程的描述。

接著，以覆蓋源極電極 208a 及汲極電極 208b 且與氧化物半導體膜 206 的一部分接觸的方式形成第二金屬氧化物膜 210，然後以與第二金屬氧化物膜 210 接觸的方式形成閘

極絕緣膜 212（參照圖 5D）。對於其詳細內容，可以參照電晶體 110 的製造製程的描述。

然後，形成閘電極 214（參照圖 5E）。對於其詳細內容，可以參照電晶體 110 的製造製程的描述。

藉由上述製程形成電晶體 120。

在根據本實施例的電晶體中，在氧化物半導體膜的頂面部及底面部層疊有由與氧化物半導體膜同樣種類的成分構成的金屬氧化物膜，並且，在金屬氧化物膜中的與接觸到氧化物半導體膜的面相反的面上與其接觸地設置有由與金屬氧化物膜及氧化物半導體膜不同的成分構成的絕緣膜。像這樣，藉由使由與氧化物半導體膜搭配的材料構成的金屬氧化物膜可能與氧化物半導體膜接觸，抑制因半導體裝置的工作等而會產生的電荷等被俘獲到氧化物半導體膜和金屬氧化物膜之間的介面，而且藉由使利用在介面會形成電荷的俘獲中心的材料構成的絕緣物具有與金屬氧化物膜接觸的方式，可以在金屬氧化物膜和絕緣物之間的介面俘獲上述電荷。由此，可以緩和電荷給氧化物半導體膜帶來的影響，因此可以抑制因氧化物半導體膜介面的電荷俘獲而造成的電晶體的臨界值變動。

此外，作為用於電晶體的啓動層的氧化物半導體膜，藉由利用熱處理從氧化物半導體去除氫、水分、羥基或氫化物（也稱為氫化合物）等的雜質，並對其供應在進行雜質的去除製程的同時減少的構成氧化物半導體的主要成分材料的氧，而被高純度化且在電性上 i 型（本質）化。包

括該高純度化的氧化物半導體膜的電晶體的電特性變動被抑制，而該電晶體在電性上穩定。

注意，當在氧化物半導體膜的介面電荷被俘獲時，電晶體的臨界值電壓移動（例如，當在背通道一側正電荷被俘獲時，電晶體的臨界值電壓移動到負方向）。作為這種電荷俘獲的主要原因之一，可以舉出陽離子（或成為其原因的原子）的移動及俘獲模型。而且，在使用氧化物半導體的電晶體中，作為這種陽離子源可以考慮氫原子。在所公開的發明中，由於使用高純度化的氧化物半導體，且採用該氧化物半導體與金屬氧化物膜和絕緣膜的疊層結構接觸的結構，因此還可以抑制在上述模型中假設的起因於氫的電荷俘獲。注意，上述模型被認為在氫的離子化率例如為10%左右的情況下會實現。

如上所述，可以提供使用具有穩定的電特性的氧化物半導體的半導體裝置。因此，可以提供可靠性高的半導體裝置。

如上所述，本實施例所示的結構、方法等可以與其他實施例所示的結構、方法等適當地組合而使用。

[實施例2]

可以藉由使用在實施例1中例示的電晶體製造具有顯示功能的半導體裝置（也稱為顯示裝置）。此外，藉由將包括電晶體的驅動電路的一部分或全部與像素部一起形成在與該像素部相同的基板上，可以形成系統化面板（

system-on-panel)。

在圖 6A 中，以圍繞設置在第一基板 4001 上的像素部 4002 的方式設置密封材料 4005，並且，使用第二基板 4006 進行密封。在圖 6A 中，在第一基板 4001 上的與由密封材料 4005 圍繞的區域不同的區域中安裝有使用單晶半導體膜或多晶半導體膜形成在另行準備的基板上的掃描線驅動電路 4004、信號線驅動電路 4003。此外，由 FPC (Flexible printed circuit) 4018a、FPC4018b 向另行形成的信號線驅動電路 4003、掃描線驅動電路 4004 或者像素部 4002 供應各種信號及電位。

在圖 6B 和 6C 中，以圍繞設置在第一基板 4001 上的像素部 4002 和掃描線驅動電路 4004 的方式設置有密封材料 4005。此外，在像素部 4002 和掃描線驅動電路 4004 上設置有第二基板 4006。因此，像素部 4002、掃描線驅動電路 4004 與顯示元件一起由第一基板 4001、密封材料 4005 以及第二基板 4006 密封。在圖 6B 和 6C 中，在第一基板 4001 上的與由密封材料 4005 圍繞的區域不同的區域中安裝有使用單晶半導體膜或多晶半導體膜形成在另行準備的基板上的信號線驅動電路 4003。在圖 6B 和 6C 中，由 FPC4018 向另行形成的信號線驅動電路 4003、掃描線驅動電路 4004 或者像素部 4002 供應各種信號及電位。

此外，圖 6B 和 6C 示出另行形成信號線驅動電路 4003 並且將該信號線驅動電路 4003 安裝到第一基板 4001 的實例，但是不侷限於該結構。既可以另行形成掃描線驅動電路並

進行安裝，又可以另行僅形成信號線驅動電路的一部分或者掃描線驅動電路的一部分並進行安裝。

注意，對另行形成的驅動電路的連接方法沒有特別的限制，而可以採用COG（玻璃覆晶封裝）方法、引線接合方法或者TAB（卷帶式自動接合）方法等。圖6A是藉由COG方法安裝信號線驅動電路4003、掃描線驅動電路4004的例子，圖6B是藉由COG方法安裝信號線驅動電路4003的例子，而圖6C是藉由TAB方法安裝信號線驅動電路4003的例子。

此外，顯示裝置包括密封有顯示元件的面板和在該面板中安裝有包括控制器的IC等的模組。

注意，本發明說明中的顯示裝置是指影像顯示裝置、顯示裝置或光源（包括照明裝置）。另外，顯示裝置還包括：安裝有連接器諸如FPC、TAB膠帶或TCP的模組；在TAB膠帶或TCP的端部上設置有印刷線路板的模組；藉由COG方式將IC（積體電路）直接安裝到顯示元件的模組。

此外，設置在第一基板上的像素部及掃描線驅動電路包括多個電晶體，並且，可以應用在實施例1中示出一例的電晶體。

作為設置在顯示裝置中的顯示元件，可以使用液晶元件（也稱為液晶顯示元件）、發光元件（也稱為發光顯示元件）。發光元件將由電流或電壓控制亮度的元件包括在其範疇內，明確而言，包括無機EL（Electro Luminescence）、有機EL等。此外，也可以應用電子墨水等由於電作用

而改變對比度的顯示媒體。

參照圖 7 至圖 9 而說明半導體裝置的一種實施例。圖 7 至圖 9 相當於沿著圖 6B 的 M-N 的截面圖。

如圖 7 至圖 9 所示，半導體裝置包括連接端子電極 4015 及端子電極 4016，並且，連接端子電極 4015 及端子電極 4016 藉由各向異性導電膜 4019 電連接到 FPC 4018 所包括的端子。

連接端子電極 4015 由與第一電極層 4030 相同的導電膜形成，並且，端子電極 4016 由與電晶體 4010、電晶體 4011 的源極電極及汲極電極相同的導電膜形成。

此外，設置在第一基板 4001 上的像素部 4002、掃描線驅動電路 4004 包括多個電晶體，並且，在圖 7 至圖 9 中例示像素部 4002 所包括的電晶體 4010、掃描線驅動電路 4004 所包括的電晶體 4011。

在本實施例中，作為電晶體 4010、電晶體 4011，可以應用在實施例 1 中示出的電晶體。電晶體 4010、電晶體 4011 的電特性變動被抑制，所以在電性上是穩定的。因此，作為圖 7 至圖 9 所示的本實施例的半導體裝置，可以提供可靠性高的半導體裝置。

設置在像素部 4002 中的電晶體 4010 電連接到顯示元件，構成顯示面板。只要可以進行顯示就對顯示元件沒有特別的限制，而可以使用各種各樣的顯示元件。

圖 7 示出作為顯示元件的使用液晶元件的液晶顯示裝置的實例。在圖 7 中，作為顯示元件的液晶元件 4013 包括

第一電極層 4030、第二電極層 4031 以及液晶層 4008。注意，以夾持液晶層 4008 的方式設置有用作對準膜的絕緣膜 4032、絕緣膜 4033。第二電極層 4031 設置在第二基板 4006 一側，並且，第一電極層 4030 和第二電極層 4031 夾著液晶層 4008 而層疊。

此外，藉由對絕緣膜選擇性地進行蝕刻可以獲得柱狀間隔物 4035，並且它是為控制液晶層 4008 的厚度（單元間隙）而設置的。另外，還可以使用球狀間隔物。

當作為顯示元件使用液晶元件時，可以使用熱致液晶、低分子液晶、高分子液晶、聚合物分散型液晶、鐵電液晶、反鐵電液晶等。上述液晶材料根據條件而呈現膽固醇相、近晶相、立方相、手征向列相、均質相等。

另外，還可以使用不使用對準膜的呈現藍相的液晶。藍相是液晶相的一種，是指當使膽固醇相液晶的溫度上升時即將從膽固醇相轉變到均質相之前出現的相。由於藍相只出現在較窄的溫度範圍內，所以為了改善溫度範圍而將混合有幾 wt% 或以上的手性試劑的液晶組成物用於液晶層。由於包含呈現藍相的液晶和手性試劑的液晶組成物的回應速度短，即為 1 msec 或以下，並且其具有光學各向同性，所以不需要對準處理，從而視角依賴性小。另外，由於不需要設置對準膜而不需要摩擦處理，因此可以防止由於摩擦處理而引起的靜電破壞，並可以降低製造製程中的液晶顯示裝置的不良、破損。從而，可以提高液晶顯示裝置的生產率。

此外，液晶材料的固有電阻率為 $1 \times 10^9 \Omega \cdot \text{cm}$ 或以上，較佳為 $1 \times 10^{11} \Omega \cdot \text{cm}$ 或以上，更佳為 $1 \times 10^{12} \Omega \cdot \text{cm}$ 或以上。注意，本發明說明中的固有電阻率的值為以 20°C 測量的值。

考慮到配置在像素部中的電晶體的洩漏電流等而以能夠在指定期間中保持電荷的方式設定設置在液晶顯示裝置中的儲存電容器的大小。藉由使用具有高純度的氧化物半導體膜的電晶體，設置具有各像素中的液晶電容的三分之一或以下，較佳為五分之一或以下的電容的大小的儲存電容器，就足夠了。

在本實施例中採用的使用高純度化的氧化物半導體膜的電晶體可以降低截止狀態下的電流值（截止電流值）。因此，可以延長視頻信號等的電信號的保持時間，並且，還可以延長電源導通狀態下的寫入間隔。因此，可以降低刷新工作的頻度，所以可以發揮抑制耗電量的效果。

此外，因為在本實施例中使用的具有高純度化的氧化物半導體膜的電晶體可以得到較高的電場效應遷移率，所以可以進行高速驅動。由此，藉由將上述電晶體用於液晶顯示裝置的像素部，可以提供高圖像品質的圖像。此外，使用上述電晶體可以在同一個基板上分別製造驅動電路部、像素部，所以可以削減液晶顯示裝置的零部件數。

液晶顯示裝置可以採用TN（Twisted Nematic，扭曲向列）模式、IPS（In-Plane-Switching，平面內轉換）模式、FFS（Fringe Field Switching，邊緣電場轉換）模式、ASM（Axially Symmetric aligned Micro-cell，軸對稱排

列微單元) 模式、OCB (Optical Compensated Birefringence, 光學補償彎曲) 模式、FLC (Ferroelectric Liquid Crystal, 鐵電性液晶) 模式、以及 AFLC (Anti Ferroelectric Liquid Crystal, 反鐵電性液晶) 模式等。

此外，也可以使用常黑型液晶顯示裝置，例如採用垂直配向 (VA) 模式的透過型液晶顯示裝置。在此，垂直對準模式是指控制液晶顯示面板的液晶分子的對準的方法的一種，是當不施加電壓時液晶分子朝向垂直於面板表面的方向的模式。作為垂直對準模式，可以舉出幾個例子，例如可以使用 MVA (Multi-domain Vertical Alignment: 多象限垂直對準) 模式、PVA (Patterned Vertical Alignment: 垂直對準構型) 模式、ASV (Advanced Super View: 高級超視覺) 模式等。此外，也可以使用將像素 (pixel) 分成幾個區域 (子像素)，並且使分子分別倒向不同方向的稱為多疇化或者多域設計的方法。

此外，在顯示裝置中，適當地設置黑底 (遮光層)、偏振構件、相位差構件、抗反射構件等的光學構件 (光學基板) 等。例如，也可以使用利用偏振基板以及相位差基板的圓偏振。此外，作為光源，也可以使用背光燈、側光燈等。

此外，也可以作為背光燈利用多個發光二極體 (LED) 來進行分時顯示方法 (場序制驅動方法)。藉由應用場序制驅動方法，可以不使用濾光片地進行彩色顯示。

此外，作為像素部中的顯示方法，可以採用逐行掃描

方法或隔行掃描方法等。此外，當進行彩色顯示時在像素中受到控制的顏色因素不侷限於RGB（R顯示紅色，G顯示綠色，B顯示藍色）的三種顏色。例如，也可以採用RGBW（W顯示白色）、或者對RGB追加黃色、青色、品紅色等中的一種顏色以上的顏色。注意，也可以按每個顏色因素的點使其顯示區的大小不同。但是，本發明不侷限於彩色顯示的顯示裝置，而也可以應用於單色顯示的顯示裝置。

此外，作為顯示裝置所包括的顯示元件，可以應用利用電致發光的發光元件。利用電致發光的發光元件根據發光材料是有機化合物還是無機化合物被區別，通常，前者被稱為有機EL元件，而後者被稱為無機EL元件。

在有機EL元件中，藉由對發光元件施加電壓，電子及電洞分別從一對電極注入到包括具有發光性的有機化合物的層，以流過電流。並且，這些載子（電子及電洞）重新結合，發光性的有機化合物形成激發狀態，當從該激發狀態回到基態時發光。由於這種機理，這種發光元件被稱為電流激發型發光元件。

無機EL元件根據其元件結構而分類為分散型無機EL元件和薄膜型無機EL元件。分散型無機EL元件具有發光層，其中發光材料的微粒分散在黏合劑中，並且其發光機理是利用施主能級和受主能級的施主-受主複合型發光。薄膜型無機EL元件具有一種結構，其中發光層夾在介電層之間，並且該夾著發光層的介電層由電極夾住，其發光機

理是利用金屬離子的內殼層電子躍遷的定域類型發光。注意，這裏將有機EL元件用作發光元件而進行說明。

爲了取出發光，使發光元件的一對電極中的至少一個爲透明即可。並且，在基板上形成電晶體及發光元件，作爲發光元件，有從與基板相反一側的表面取出發光的頂部發射；從基板一側的表面取出發光的底部發射；從基板一側及與基板相反一側的表面取出發光的雙面發射結構的發光元件，可以應用上述任一種發射結構的發光元件。

圖8示出作爲顯示元件的使用發光元件的發光裝置的實例。作爲顯示元件的發光元件4513電連接到設置在像素部4002中的電晶體4010。注意，發光元件4513的結構是由第一電極層4030、電致發光層4511、第二電極層4031構成的疊層結構，但是，不侷限於該結構。根據從發光元件4513取出的光的方向等，可以適當地改變發光元件4513的結構。

分隔壁4510使用有機絕緣材料或者無機絕緣材料形成。尤其是，使用感光樹脂材料，在第一電極層4030上形成開口部，並且將該開口部的側壁形成爲具有連續曲率的傾斜面。

電致發光層4511可以使用一個層構成，也可以使用多個層的疊層構成。

爲了防止氧、氫、水分、二氧化碳等侵入發光元件4513中，而也可以在第二電極層4031及分隔壁4510上形成保護膜。作爲保護膜，可以形成氮化矽膜、氮氧化矽膜、DLC

(Diamond-Like Carbon) 膜等。此外，在由第一基板 4001、第二基板 4006 以及密封材料 4005 密封的空間中設置有填充材料 4514 並被密封。如此，爲了不暴露於外氣，而較佳使用氣密性高且脫氣少的保護薄膜（黏合薄膜、紫外線固化樹脂薄膜等）、覆蓋材料進行封裝（封入）。

作爲填充材料 4514，除了氮或氬等惰性氣體以外，還可以使用紫外線固化樹脂、熱固化樹脂，並且，可以使用 PVC（聚氯乙烯）、丙烯酸樹脂、聚醯亞胺、環氧樹脂、矽酮樹脂、PVB（聚乙烯醇縮丁醛）或者 EVA（乙烯-醋酸乙烯酯）。例如，作爲填充材料而使用氮，即可。

另外，如果需要，則可以在發光元件的射出表面上適當地設置諸如偏光板、圓偏光板（包括橢圓偏光板）、相位差板（ $\lambda/4$ 板， $\lambda/2$ 板）、濾色片等的光學膜。此外，也可以在偏光板、圓偏光板上設置防反射膜。例如，可以進行抗眩光處理，該處理是利用表面的凹凸來擴散反射光而可以降低眩光的處理。

此外，作爲顯示裝置，也可以提供使電子墨水驅動的電子紙。電子紙也稱爲電泳顯示裝置（電泳顯示器），並且，具有如下優點：與紙同樣的易讀性；其耗電量比其他顯示裝置的耗電量低；形狀薄且輕。

作爲電泳顯示裝置，有各種各樣的形式，但是它是多個包括具有正電荷的第一微粒和具有負電荷的第二微粒的微膠囊分散在溶劑或溶質中，並且，藉由對微膠囊施加電場，使微膠囊中的微粒彼此移動到相對方向，以只顯示集

合在一方側的微粒的顏色的裝置。注意，第一微粒或者第二微粒包括染料，並且，當沒有電場時不移動。此外，第一微粒的顏色和第二微粒的顏色不同（包括無色）。

如此，電泳顯示裝置是利用介電常數高的物質移動到高電場區，即所謂的介電泳效應（dielectrophoretic effect）的顯示器。

分散有上述微囊的溶劑被稱為電子墨水，並且該電子墨水可以印刷到玻璃、塑膠、布、紙等的表面上。另外，還可以藉由使用濾色片、具有色素的微粒來進行彩色顯示。

此外，作為微囊中的第一微粒及第二微粒，使用選自導電材料、絕緣材料、半導體材料、磁性材料、液晶材料、鐵電性材料、電致發光材料、電致變色材料、磁泳材料中的一種材料或這些的材料複合材料即可。

此外，作為電子紙，還可以應用使用旋轉球顯示方法的顯示裝置。旋轉球顯示方法是如下方法，即將分別塗為白色和黑色的球形微粒配置在用於顯示元件的電極層的第一電極層與第二電極層之間，使第一電極層與第二電極層之間產生電位差來控制球形微粒的方向，以進行顯示。

圖9示出半導體裝置的一個實施例的主動矩陣型電子紙。圖9所示的電子紙是使用旋轉球顯示方法的顯示裝置的實例。

在連接到電晶體4010的第一電極層4030與設置在第二基板4006上的第二電極層4031之間設置有具有黑色區

4615a及白色區4615b並且在該黑色區4615a及白色區4615b的周圍包括填充有液體的空洞4612的球形微粒4613，並且，球形微粒4613的周圍填充有樹脂等填充材料4614。第二電極層4031相當於公共電極（對置電極）。第二電極層4031電連接到公共電位線。

注意，在圖7至圖9中，作為第一基板4001、第二基板4006，除了玻璃基板以外，還可以使用具有撓性的基板。例如，可以使用具有透光性的塑膠基板等。作為塑膠基板，可以使用FRP（Fiberglass-Reinforced Plastics；纖維增強塑膠）板、PVF（聚氟乙烯）薄膜、聚酯薄膜或丙烯酸樹脂薄膜。此外，也可以使用具有由PVF薄膜或聚酯薄膜夾住鋁箔的結構的薄片。

絕緣層4021可以使用無機絕緣材料或者有機絕緣材料來形成。注意，當使用丙烯酸樹脂、聚醯亞胺、苯並環丁烯樹脂、聚醯胺、環氧樹脂等具有耐熱性的有機絕緣材料時，適於用作平坦化絕緣膜。此外，除了上述有機絕緣材料以外，還可以使用低介電常數材料（low-k材料）、矽氧烷類樹脂、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）等。注意，也可以藉由層疊多個由這些材料形成的絕緣膜，來形成絕緣層。

對絕緣層4021的形成方法沒有特別的限制，可以根據其材料而利用濺射法、旋塗法、浸漬法、噴塗法、液滴噴射法（噴墨法、絲網印刷、膠版印刷等）等。也可以藉由輥塗、幕式塗布、刮刀式塗布等形成絕緣層4021。

顯示裝置藉由透過來自光源或顯示元件的光來進行顯示。因此，設置在透過光的像素部中的基板、絕緣膜、導電膜等的薄膜全都對可見光的波長區的光具有透光性。

關於對顯示元件施加電壓的第一電極層及第二電極層（也稱為像素電極層、公共電極層、對置電極層等），根據取出光的方向、設置電極層的地方以及電極層的圖案結構而選擇其透光性、反射性，即可。

作為第一電極層4030、第二電極層4031，可以使用包括氧化鎢的氧化銦、包括氧化鎢的氧化銦鋅、包括氧化鈦的氧化銦、包括氧化鈦的氧化銦錫、氧化銦錫（下面，稱為ITO）、氧化銦鋅、添加有氧化矽的氧化銦錫等具有透光性的導電材料。

此外，第一電極層4030、第二電極層4031可以使用鎢（W）、鉬（Mo）、鋯（Zr）、鈦（Hf）、釩（V）、鈮（Nb）、鉭（Ta）、鉻（Cr）、鈷（Co）、鎳（Ni）、鈦（Ti）、鉑（Pt）、鋁（Al）、銅（Cu）、銀（Ag）等的金屬、其合金或者其氮化物中的一種或多種來形成。

此外，第一電極層4030、第二電極層4031可以使用包括導電高分子（也稱為導電聚合體）的導電組成物來形成。作為導電高分子，可以使用所謂的 π 電子共軛類導電高分子。例如，可以舉出聚苯胺或其衍生物、聚吡咯或其衍生物、聚噻吩或其衍生物、或者由苯胺、吡咯和噻吩中的兩種以上構成的共聚物或其衍生物等。

此外，由於電晶體容易受到靜電等的破壞，所以較佳

設置驅動電路保護用的保護電路。保護電路較佳使用非線性元件構成。

如上所述，藉由應用在實施例1中例示的電晶體，可以提供可靠性高的半導體裝置。另外，不僅將實施例1所例示的電晶體應用於具有上述顯示功能的半導體裝置，而且還可以將它應用於具有各種功能的半導體裝置諸如安裝在電源電路中的功率裝置、LSI等的半導體積體電路、具有讀取物件物的資訊的圖像感測器功能的半導體裝置等。

以上，本實施例所示的結構、方法等可以與其他實施例所示的結構、方法等適當地組合而使用。

[實施例3]

可將本發明說明中公開的半導體裝置應用於多種電子設備（還包括遊戲機）。作為電子設備，例如可以舉出電視裝置（也稱為電視或電視接收機）、用於電腦等的監視器、數位相機、數碼攝像機等影像拍攝裝置、數碼相框、行動電話機（也稱為行動電話、行動電話裝置）、可攜式遊戲機、移動資訊終端、聲音再現裝置、彈子機等大型遊戲機等。對具備在上述實施例中說明的液晶顯示裝置的電子設備的例子進行說明。

圖10A示出筆記本個人電腦，由主體3001、框體3002、顯示部3003以及鍵盤3004等構成。藉由應用實施例1或實施例2所示的半導體裝置，可以提供高可靠性筆記本個人電腦。

圖 10B 示出可攜式資訊終端（PDA），在主體 3021 中設置有顯示部 3023、外部介面 3025 以及操作按鈕 3024 等。另外，還具備操作可攜式資訊終端的觸屏筆 3022。藉由應用實施例 1 或實施例 2 所示的半導體裝置，可以提供高可靠性可攜式資訊終端（PDA）。

圖 10C 示出電子書閱讀器的一例。例如，電子書閱讀器 2700 由兩個框體，即框體 2701 及框體 2703 構成。框體 2701 及框體 2703 由軸部 2711 形成為一體，且可以以該軸部 2711 為軸進行開閉工作。藉由採用這種結構，可以進行如紙的書籍那樣的工作。

框體 2701 組裝有顯示部 2705，而框體 2703 組裝有顯示部 2707。顯示部 2705 及顯示部 2707 的結構既可以是顯示連屏畫面的結構，又可以是顯示不同的畫面的結構。藉由採用顯示不同的畫面的結構，例如在右邊的顯示部（圖 10C 中的顯示部 2705）中可以顯示文章，而在左邊的顯示部（圖 10C 中的顯示部 2707）中可以顯示圖像。藉由應用實施例 1 或實施例 2 所示的半導體裝置，可以提供高可靠性電子書閱讀器 2700。

此外，在圖 10C 中示出框體 2701 具備操作部等的例子。例如，在框體 2701 中具備電源 2721、操作鍵 2723、揚聲器 2725 等。利用操作鍵 2723 可以翻頁。注意，在與框體的顯示部相同的平面上可以設置鍵盤、定位裝置等。另外，也可以採用在框體的背面或側面具備外部連接端子（耳機端子、USB 端子等）、記錄媒體插入部等的結構。再者，

電子書閱讀器 2700 也可以具有電子詞典的功能。

此外，電子書閱讀器 2700 也可以採用能夠以無線的方式收發資訊的結構。還可以採用以無線的方式從電子書籍伺服器購買所希望的書籍資料等，然後下載的結構。

圖 10D 示出行動電話，由框體 2800 及框體 2801 的兩個框體構成。框體 2801 具備顯示面板 2802、揚聲器 2803、麥克風 2804、定位裝置 2806、影像拍攝用透鏡 2807、外部連接端子 2808 等。此外，框體 2800 具備對行動電話進行充電的太陽能電池 2810、外部記憶槽 2811 等。另外，在框體 2801 內組裝有天線。藉由應用實施例 1 或實施例 2 所示的半導體裝置，可以提供高可靠性行動電話。

另外，顯示面板 2802 具備觸摸屏，在圖 10D 中，使用虛線示出作為映射而被顯示出來的多個操作鍵 2805。另外，還安裝有用來將由太陽能電池 2810 輸出的電壓升壓到各電路所需的電壓的升壓電路。

顯示面板 2802 根據使用方式適當地改變顯示的方向。另外，由於在與顯示面板 2802 同一面上設置影像拍攝用透鏡 2807，所以可以實現可視電話。揚聲器 2803 及麥克風 2804 不侷限於音頻通話，還可以進行可視通話、錄音、再生等。再者，滑動框體 2800 和框體 2801 而可以處於如圖 10D 那樣的展開狀態和重疊狀態，所以可以實現適於攜帶的小型化。

外部連接端子 2808 可以與 AC 適配器及各種電纜如 USB 電纜等連接，並可以進行充電及與個人電腦等的資料通訊

。另外，藉由將記錄媒體插入外部記憶槽2811中，可以對應於更大量資料的保存及移動。

另外，也可以是除了上述功能以外還具有紅外線通信功能、電視接收功能等的行動電話。

圖10E示出數碼攝像機，其由主體3051、顯示部A 3057、取景器3053、操作開關3054、顯示部B 3055以及電池3056等構成。藉由應用實施例1或實施例2所示的半導體裝置，可以提供高可靠性數碼攝像機。

圖10F示出電視裝置的一例。在電視裝置9600中，框體9601組裝有顯示部9603。利用顯示部9603可以顯示映射。此外，在此示出利用支架9605支撐框體9601的結構。藉由應用實施例1或實施例2所示的半導體裝置，可以提供高可靠性電視裝置9600。

可以藉由利用框體9601所具備的操作開關或另行提供的遙控操作機進行電視裝置9600的操作。或者，也可以採用在遙控操作機中設置顯示部的結構，該顯示部顯示從該遙控操作機輸出的資訊。

另外，電視裝置9600採用具備接收機、數據機等的結構。可以藉由利用接收機接收一般的電視廣播。再者，藉由數據機連接到有線或無線方式的通信網路，從而也可以進行單向（從發送者到接收者）或雙向（在發送者和接收者之間或在接收者之間等）的資訊通信。

以上，本實施例所示的結構、方法等可以與其他實施例所示的結構、方法等適當地組合而使用。

【圖式簡單說明】

在附圖中：

圖 1A 至 1C 是示出半導體裝置的一個實施例的平面圖及截面圖；

圖 2 是具有氧化物半導體膜及金屬氧化物膜的電晶體中的能帶圖；

圖 3A 至 3G 是示出半導體裝置的一個實施例的圖；

圖 4A 至 4E 是示出半導體裝置的製造製程的一例的圖；

圖 5A 至 5E 是示出半導體裝置的製造製程的一例的圖；

圖 6A 至 6C 是說明半導體裝置的一個實施例的圖；

圖 7 是說明半導體裝置的一個實施例的圖；

圖 8 是說明半導體裝置的一個實施例的圖；

圖 9 是說明半導體裝置的一個實施例的圖；

圖 10A 至 10F 是示出電子設備的圖。

【主要元件符號說明】

110：電晶體

120：電晶體

130：電晶體

140：電晶體

150：電晶體

160：電晶體

170：電晶體

180：電晶體
 200：基板
 202：絕緣膜
 204：金屬氧化物膜
 206：氧化物半導體膜
 208a：源極電極
 208b：汲極電極
 210：金屬氧化物膜
 212：金屬氧化物膜
 214：閘電極
 2700：電子書閱讀器
 2701：框體
 2703：框體
 2705：顯示部
 2707：顯示部
 2711：軸部
 2721：電源
 2723：操作鍵
 2725：揚聲器
 2800：框體
 2801：框體
 2802：顯示面板
 2803：揚聲器
 2804：麥克風

2805：操作鍵

2806：定位裝置

2807：影像拍攝用透鏡

2808：外部連接端子

2810：太陽能電池

2811：外部記憶槽

3001：主體

3002：框體

3003：顯示部

3004：鍵盤

3021：主體

3022：觸屏筆

3023：顯示部

3024：操作按鈕

3025：外部介面

3051：主體

3053：取景器

3054：操作開關

3055：顯示部 B

3056：電池

3057：顯示部 A

4001：基板

4002：像素部

4003：信號線驅動電路

4004：掃描線驅動電路
 4005：密封材料
 4006：基板
 4008：液晶層
 4010：電晶體
 4011：電晶體
 4013：液晶元件
 4015：連接端子電極
 4016：端子電極
 4018：FPC
 4018a：FPC
 4018b：FPC
 4019：各向異性導電膜
 4021：絕緣層
 4030：電極層
 4031：電極層
 4032：絕緣膜
 4033：絕緣膜
 4035：間隔物
 4510：分隔壁
 4511：電致發光層
 4513：發光元件
 4514：填充材料
 4612：空洞

4613：球形微粒

4614：填充材料

4615a：黑色區

4615b：白色區

9600：電視裝置

9601：框體

9603：顯示部

9605：支架

104年8月5日修正 本

七、申請專利範圍：

1. 一種半導體裝置，包括：

基板上的第一金屬氧化物膜；

該第一金屬氧化物膜上且與其接觸的氧化物半導體膜；

與該氧化物半導體膜接觸的源極電極及汲極電極；

該氧化物半導體膜上且與其接觸的第二金屬氧化物膜；

該第二金屬氧化物膜上且與其接觸的第一絕緣膜；以及

該第一絕緣膜上的閘電極，

其中，通道寬度方向上該氧化物半導體膜被該第一金屬氧化物膜及該第二金屬氧化物膜圍繞。

2. 一種半導體裝置，包括：

基板上的第一金屬氧化物膜；

該第一金屬氧化物膜上且與其接觸的氧化物半導體膜；

與該氧化物半導體膜接觸的源極電極及汲極電極；

該氧化物半導體膜上且與其接觸的第二金屬氧化物膜；

該第二金屬氧化物膜上且與其接觸的第一絕緣膜；以及

該第一絕緣膜上的閘電極，

其中，通道寬度方向上該氧化物半導體膜被該第一金

屬氧化物膜及該第二金屬氧化物膜圍繞，及

其中，每一該第一金屬氧化物膜及該第二金屬氧化物膜含有該氧化物半導體膜的構成金屬元素的之一或更多。

3. 一種半導體裝置，包括：

基板上的第二絕緣膜；

該第二絕緣膜上且與其接觸的第一金屬氧化物膜；

該第一金屬氧化物膜上且與其接觸的氧化物半導體膜；

與該氧化物半導體膜接觸的源極電極及汲極電極；

該氧化物半導體膜上且與其接觸的第二金屬氧化物膜；

該第二金屬氧化物膜上且與其接觸的第一絕緣膜；及

該第一絕緣膜上的閘電極，

其中，通道寬度方向上該氧化物半導體膜被該第一金屬氧化物膜及該第二金屬氧化物膜圍繞，

其中，每一該第一金屬氧化物膜及該第二金屬氧化物膜含有該氧化物半導體膜的構成金屬元素的之一或更多，及

其中，該第二絕緣膜含有氧化鋁。

4. 一種半導體裝置，包括：

基板上的第二絕緣膜；

該第二絕緣膜上且與其接觸的第一金屬氧化物膜；

該第一金屬氧化物膜上且與其接觸的氧化物半導體膜；

與該氧化物半導體膜接觸的源極電極及汲極電極；

該氧化物半導體膜上且與其接觸的第二金屬氧化物膜；及

該第二金屬氧化物膜上的第一絕緣膜；

其中，通道寬度方向上該氧化物半導體膜被該第一金屬氧化物膜及該第二金屬氧化物膜圍繞，

其中，每一該第一金屬氧化物膜及該第二金屬氧化物膜含有該氧化物半導體膜的構成金屬元素的之一或更多，及

其中，每一該第一絕緣膜及該第二絕緣膜含有氧化鋁。

5. 根據申請專利範圍第 1 至 4 項中任一項所述的半導體裝置，其中，每一該第一金屬氧化物膜及該第二金屬氧化物膜含有銻。

6. 根據申請專利範圍第 1 至 4 項中任一項所述的半導體裝置，其中，每一該第一金屬氧化物膜及該第二金屬氧化物膜具有比該氧化物半導體膜的能隙大的能隙。

7. 根據申請專利範圍第 1 至 4 項中任一項所述的半導體裝置，其中，每一該第一金屬氧化物膜及該第二金屬氧化物膜的導帶底的能量比該氧化物半導體膜的導帶底的能量高。

8. 根據申請專利範圍第 1 至 4 項中任一項所述的半導體裝置，其中，每一該第一金屬氧化物膜及該第二金屬氧化物膜為 i 型的膜。

9. 根據申請專利範圍第 1 至 4 項中任一項所述的半導體裝置，其中，該源極電極及該汲極電極提供於該氧化物半導體膜及該第二金屬氧化物膜之間。

10. 根據申請專利範圍第 1 至 4 項中任一項所述的半導體裝置，其中，該通道寬度方向與通道長度方向不同，該通道長度方向為從該源極電極及該汲極電極的其中之一往該源極電極及該汲極電極的其中之另一的方向。

11. 根據申請專利範圍第 4 項所述的半導體裝置，另包括該第一絕緣膜上的閘電極。

圖 1A

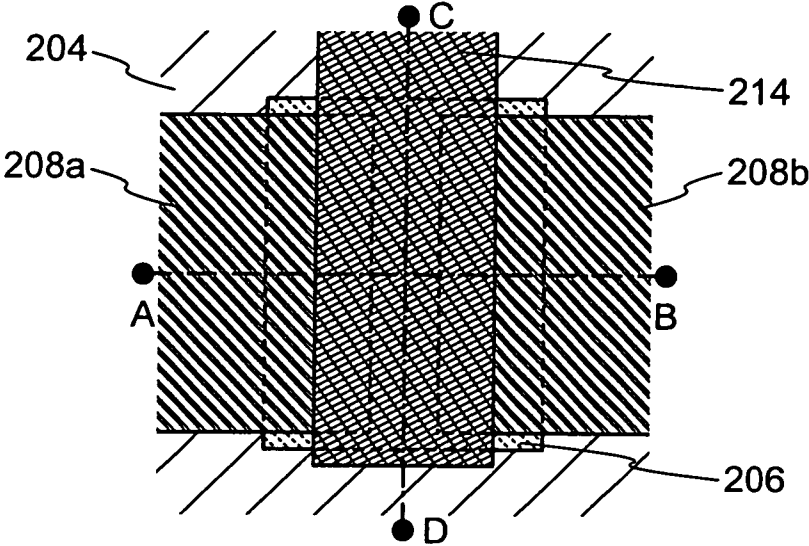


圖 1B

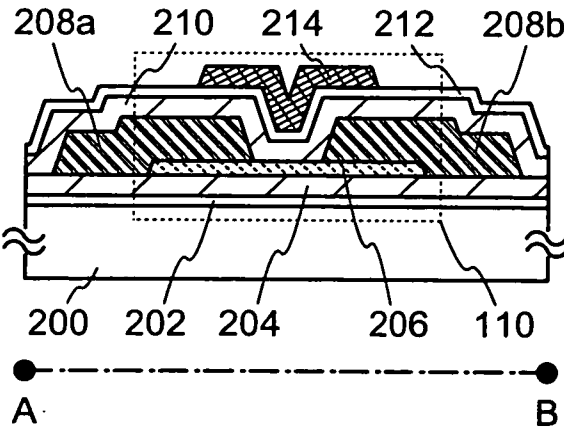
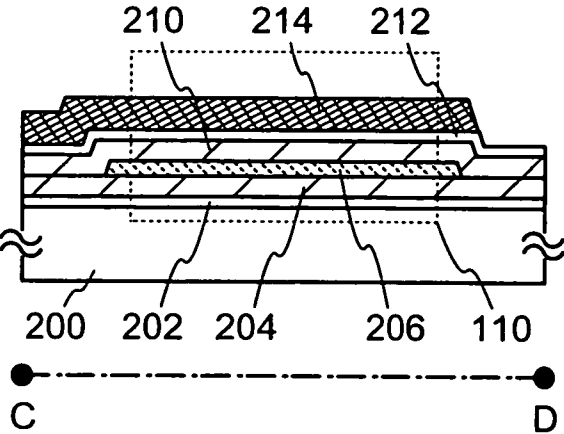


圖 1C



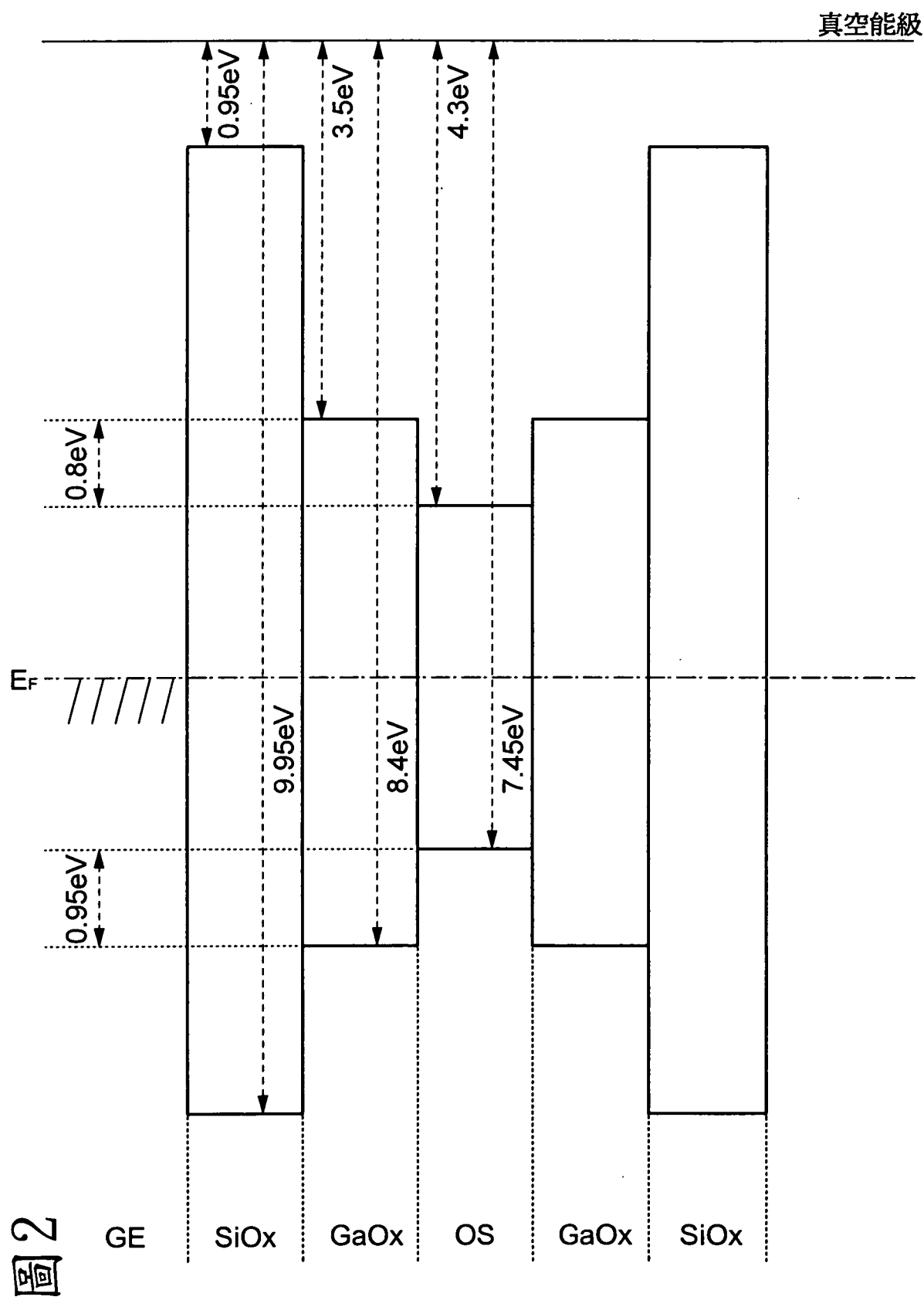


圖 3A

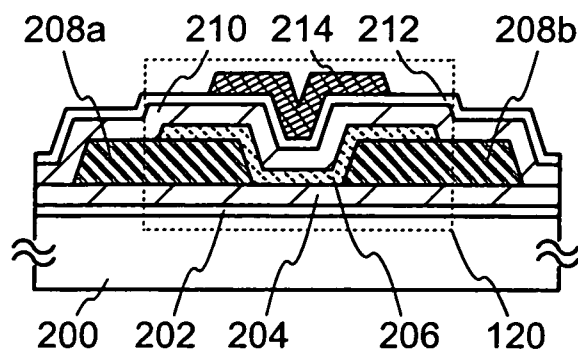


圖 3B

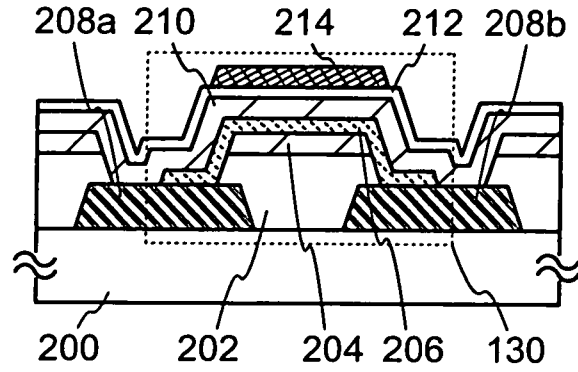


圖 3C

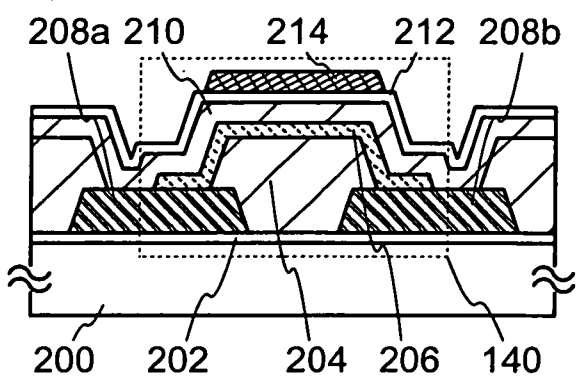


圖 3D

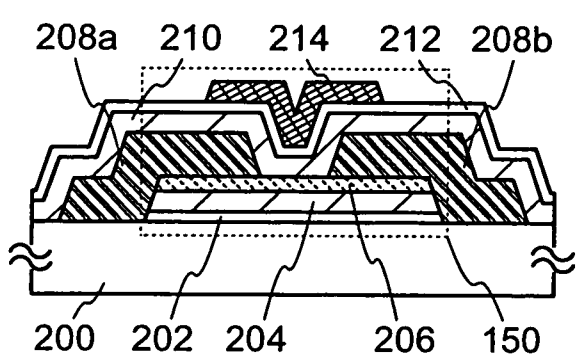


圖 3E

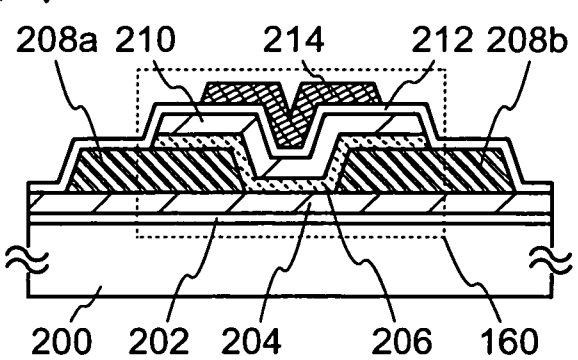


圖 3F

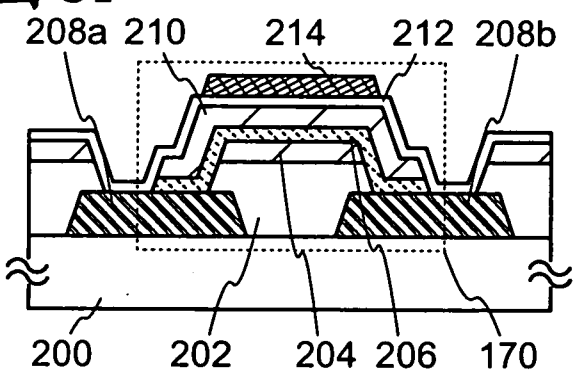


圖 3G

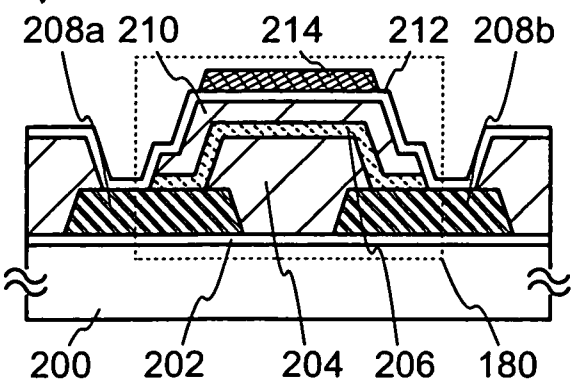


圖 4A

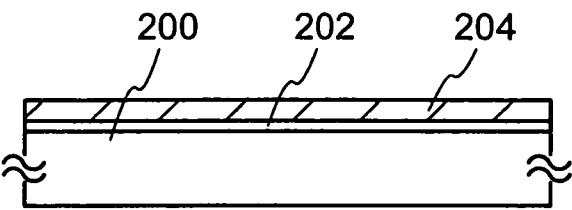


圖 4B

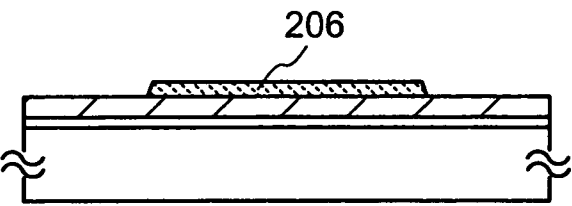


圖 4C

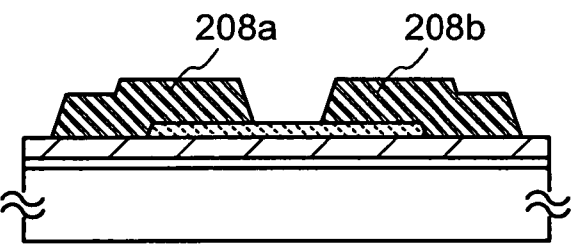


圖 4D

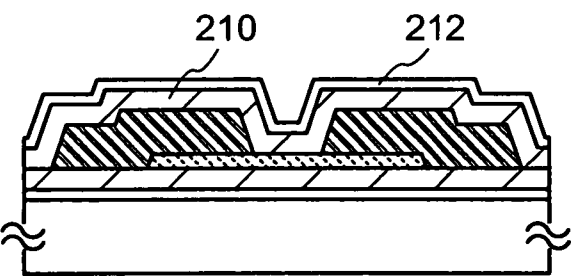


圖 4E

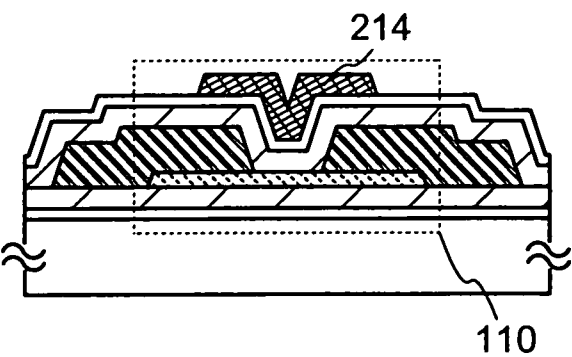


圖 5A

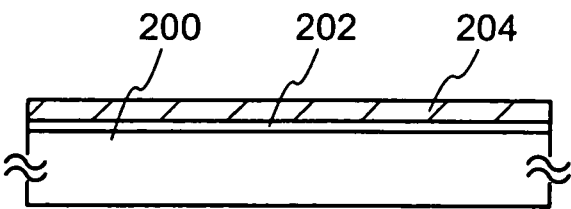


圖 5B

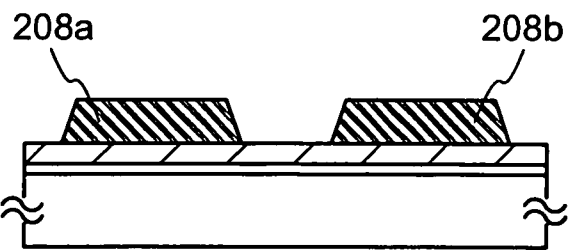


圖 5C

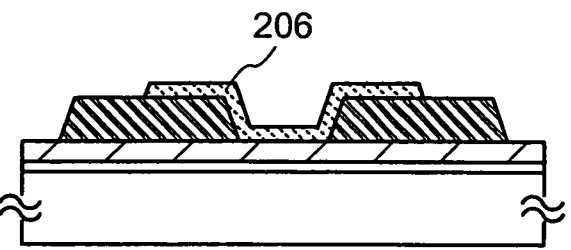


圖 5D

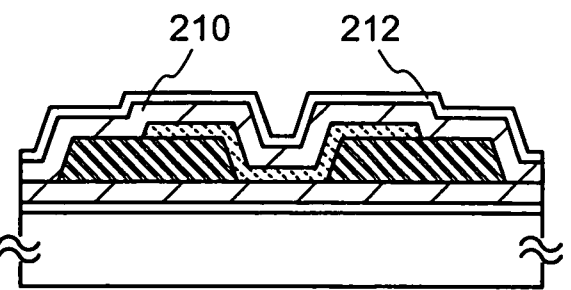


圖 5E

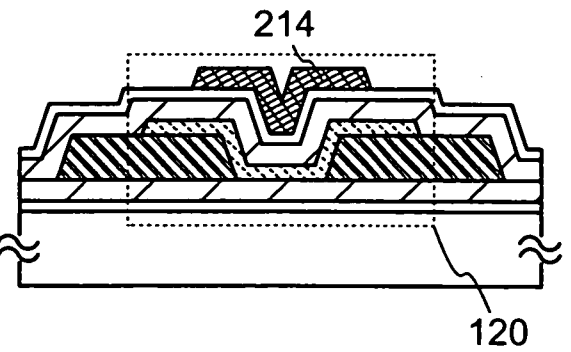


圖 6A

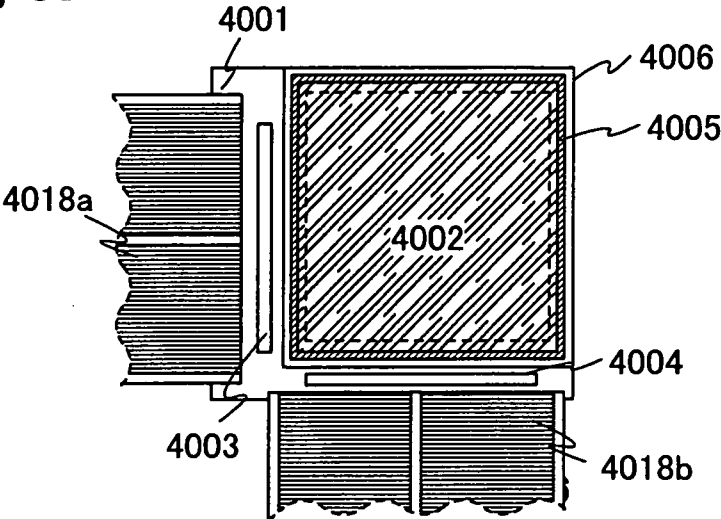


圖 6B

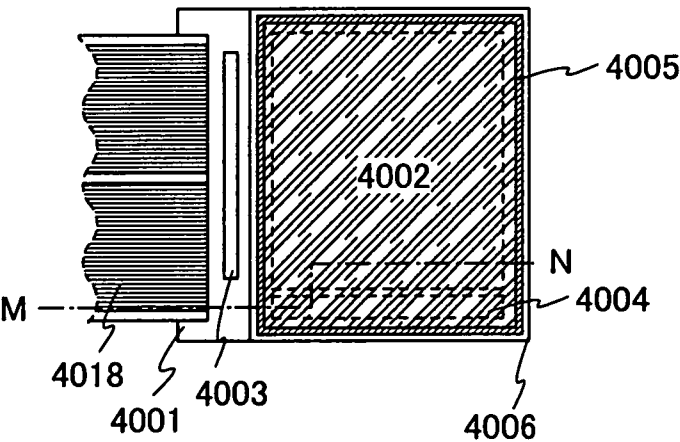


圖 6C

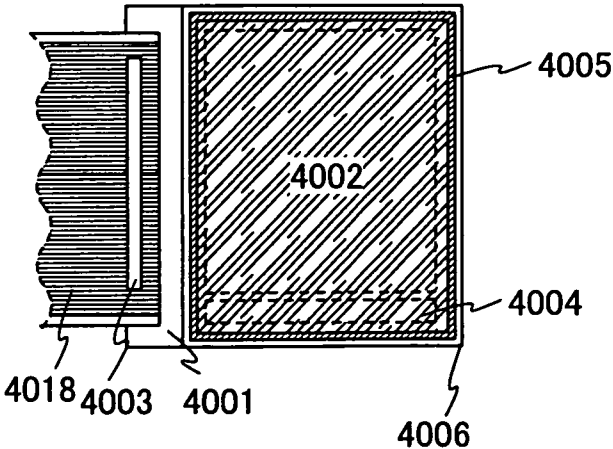


圖7

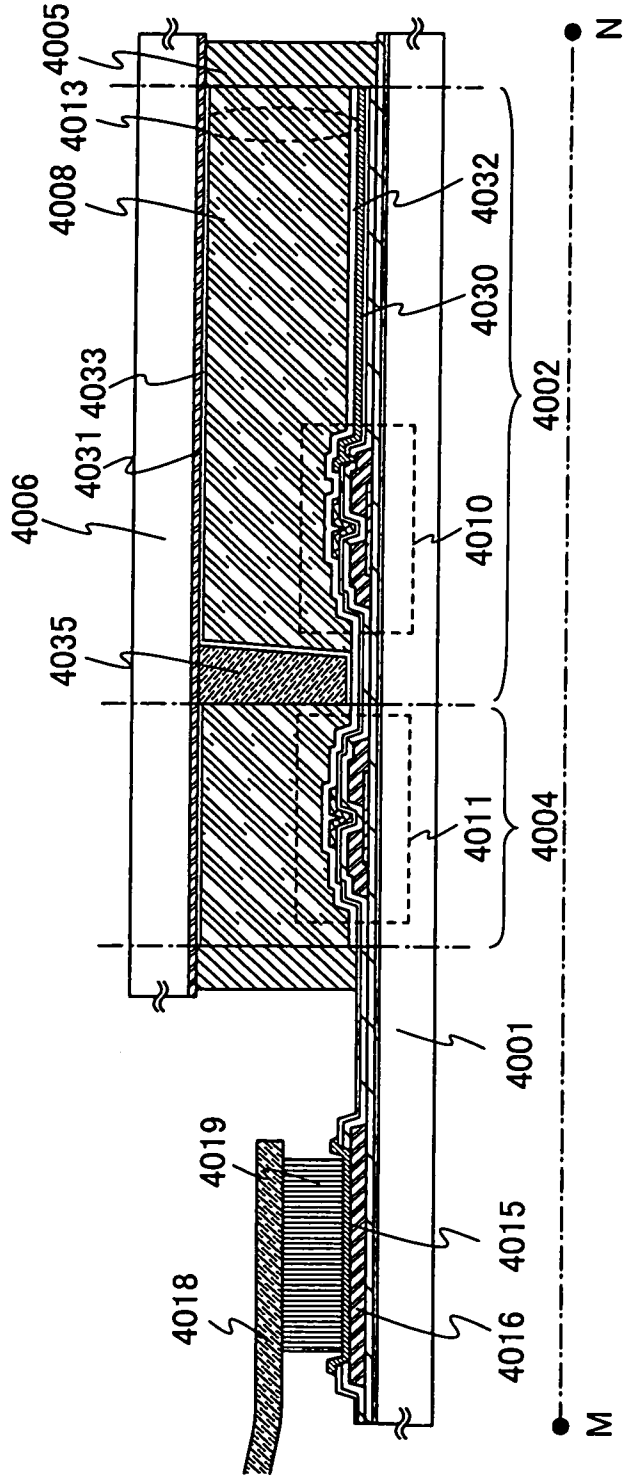


圖8

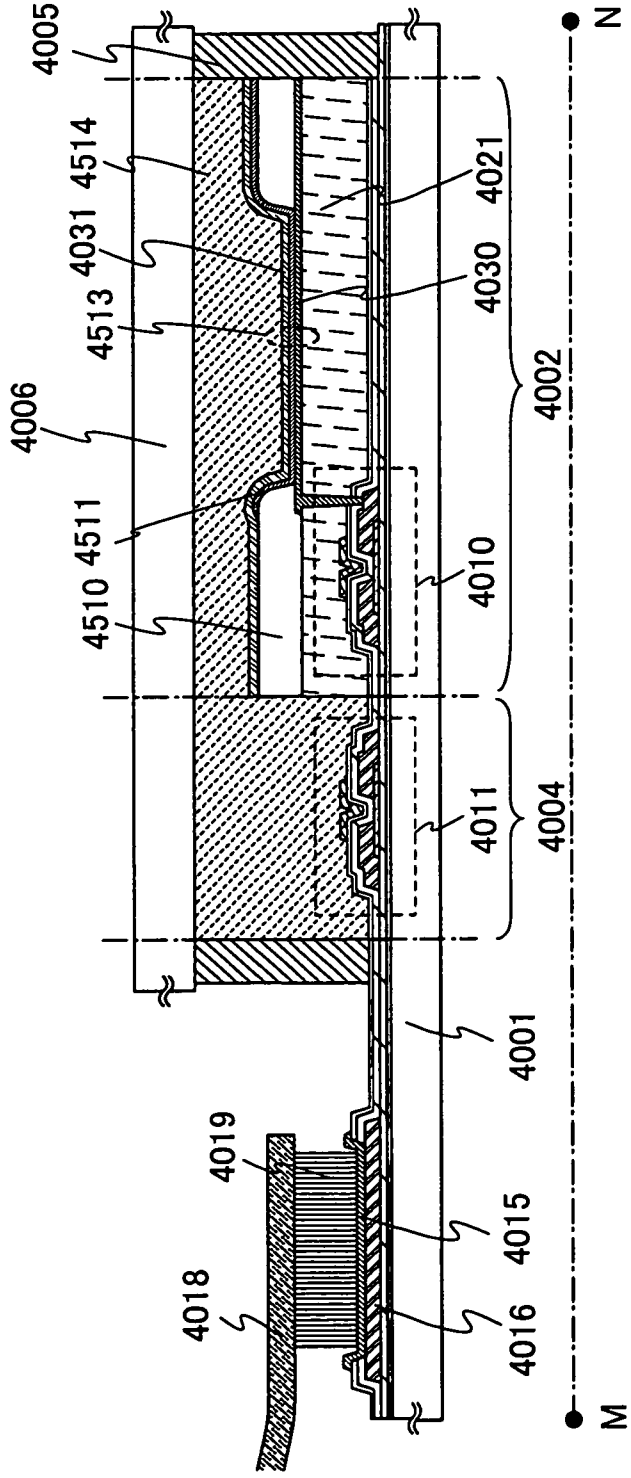


圖9

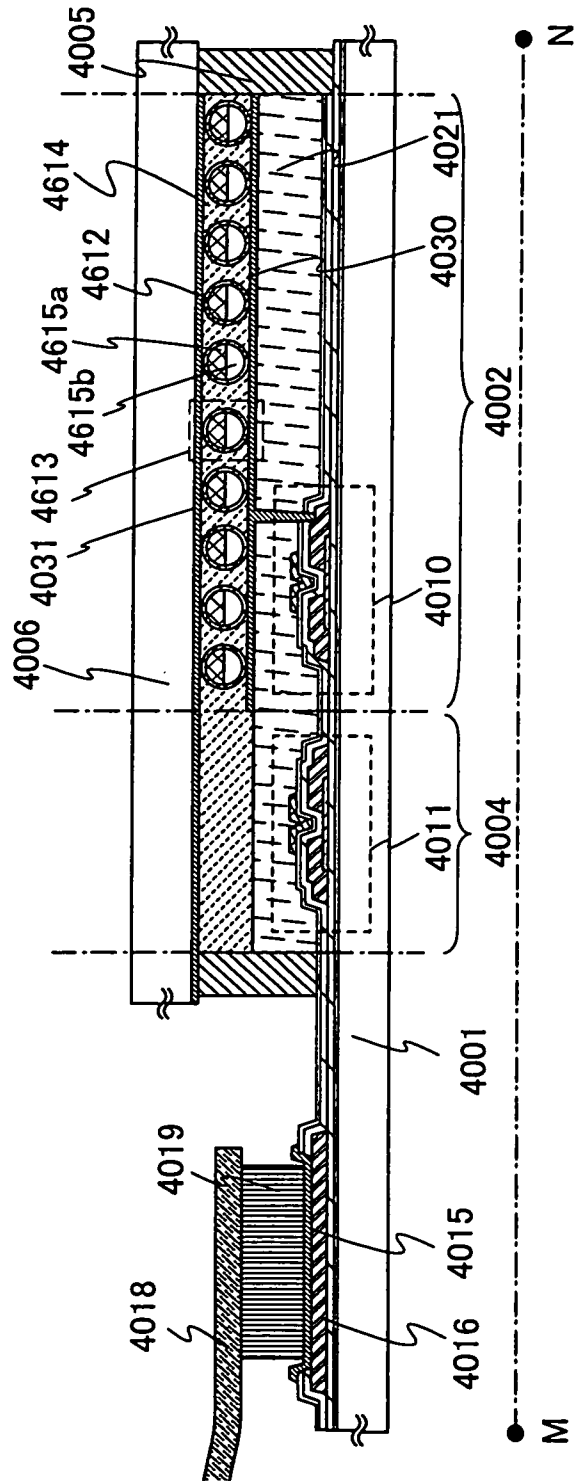


圖 10A

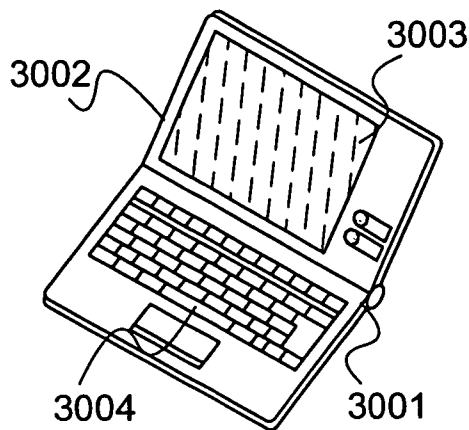


圖 10B

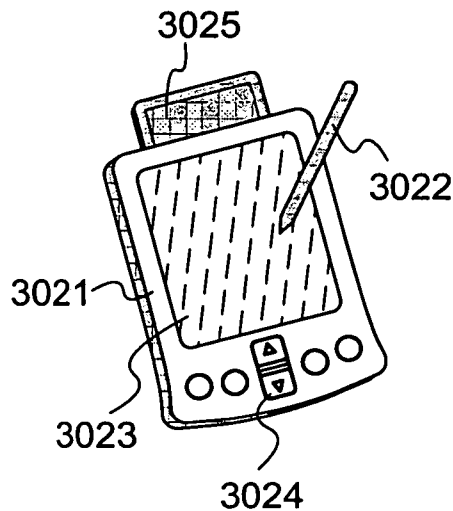


圖 10C

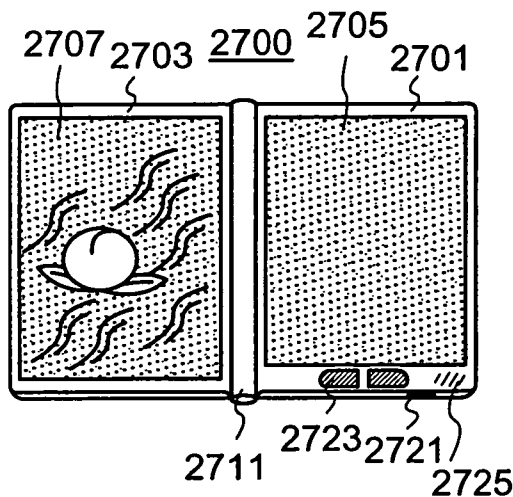


圖 10D

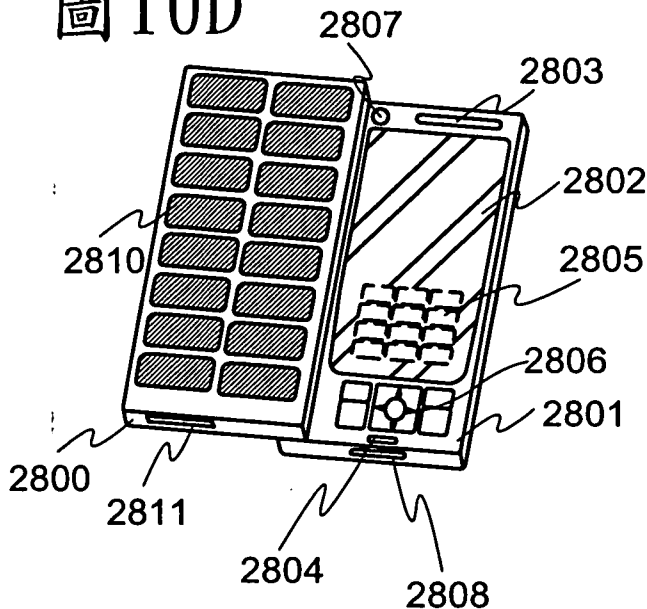


圖 10E

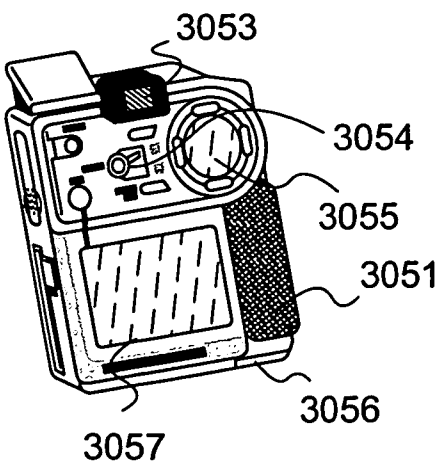


圖 10F

