



**(19) 대한민국특허청(KR)**  
**(12) 공개특허공보(A)**

(11) 공개번호 10-2007-0103044  
 (43) 공개일자 2007년10월22일

(51) Int. Cl.  
 G06K 19/077(2006.01) G06K 19/07(2006.01)  
 H05K 13/00(2006.01)  
 (21) 출원번호 10-2007-7019482  
 (22) 출원일자 2007년08월24일  
 심사청구일자 없음  
 번역문제출일자 2007년08월24일  
 (86) 국제출원번호 PCT/US2005/006948  
 국제출원일자 2005년03월03일  
 (87) 국제공개번호 WO 2006/080929  
 국제공개일자 2006년08월03일  
 (30) 우선권주장  
 11/044,329 2005년01월27일 미국(US)

(71) 출원인  
**카텍스, 인코포레이티드**  
 미국 80110 콜로라도주 잉글우드 웨스트 토마스  
 에비뉴 1555  
 (72) 발명자  
**리드 폴**  
 미국 98103 워싱턴주 시애틀 노스 36번 스트리트  
 800 스위트 301  
 (74) 대리인  
**특허법인코리아나**

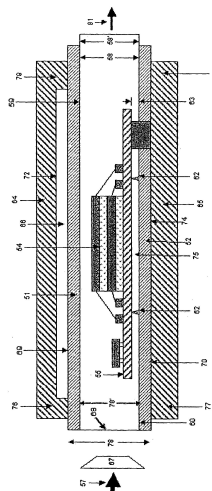
전체 청구항 수 : 총 43 항

**(54) 인젝션 몰딩에 의한 메모리 카드 제조 방법**

**(57) 요약**

집적회로와 다른 전자 컴포넌트들을 포함하는 메모리 카드 (10) 가 인젝션 몰딩에 의해 만들어진다. 인젝션 몰딩 단계에 앞서 메모리 카드 (10) 또는 유사한 디바이스를 하우징하는데 예를 들어 폴리카보네이트, 합성 종이, PVC 등의 외부 표면들이 이용된다. 열경화 재료가 인젝션 몰딩된 후에, 메모리 카드 (10) 는 2 개의 절반의 몰드들로부터 제거되어 전지된다.

**대표도** - 도6



## 특허청구의 범위

### 청구항 1

합성 종이 또는 다른 적합한 재료의 상부 레이어, 합성 종이 또는 다른 적합한 재료의 하부 레이어, 및 전자 컴포넌트들이 존재하는 중심부 레이어를 포함하는 메모리 카드 또는 유사한 디바이스를 제조하는 방법으로서,

- (1) 외부 전기 콘택트들을 위해 정확하게 위치된 개구들을 갖는 하부 레이어를 형성하는 단계;
- (2) 하나 이상의 저수축성 접착제의 마운드를 상기 하부 레이어의 내면 상에 위치시키는 단계;
- (3) 외부 전기 콘택트들을 갖는 전자 컴포넌트를 하나 이상의 저수축성 접착제의 마운드 상에 마운팅하여, 하부 레이어 어셈블리를 형성하는 단계로서, 상기 외부 전기 콘택트들은 상기 하부 레이어의 상기 개구들과 정렬되어 위치되는, 상기 하부 레이어 어셈블리 형성 단계;
- (4) 하나 이상의 저수축성 접착제의 마운드를 부분적으로 경화시키는 단계로서, 상기 전자 컴포넌트들이 안정된 위치에 고착되는, 상기 경화 단계;
- (5) 상기 하부 레이어 어셈블리를 하부 몰드에 위치시키는 단계;
- (6) 상기 상부 레이어를 상부 몰드에 위치시키는 단계;
- (7) 상기 상부 레이어와 상기 하부 레이어 사이에 보이드 공간을 형성하도록 상기 상부 몰드를 상기 하부 몰드에 근접시키는 단계;
- (8) (a) 상기 전자 컴포넌트 및 부분적으로 경화된 접착제가 상기 열경화성 재료에 담기면서, 상기 전자 컴포넌트가 상기 부분적으로 경화된 접착제에 의해 제 위치에 고착되고, (b) 가스들 및 여분의 중합성 재료가 상기 보이드 공간의 밖으로 밀려 나오며, (c) 상기 전자 컴포넌트는 상기 부분적으로 경화된 접착제가 완전히 경화되기 전에 상기 열경화성 중합성 재료에 캡슐로 싸이고, (d) 상기 부분적으로 경화된 접착제가 완전히 경화됨에 따른 수축은 상기 외부 전기 콘택트들의 하부 표면이 상기 하부 레이어의 저면과 인접하도록 하고, (e) 상기 열경화성 중합성 재료는 상기 상부 레이어와 상기 하부 레이어 양자 모두와 본딩하여 일체화된 프리커서 메모리 카드 바디를 생성하게 하는 온도와 압력 조건들에서 상기 보이드 공간으로 열경화성 중합성 재료를 인젝션하는 단계;
- (9) 상기 일체화된 프리커서 메모리 카드 바디를 상기 몰드 디바이스로부터 제거하는 단계; 및
- (10) 상기 프리커서 메모리 카드 또는 유사한 디바이스를 원하는 치수로 전지하여 메모리 카드를 생산하는 단계를 포함하는, 메모리 카드 또는 유사한 디바이스 제조 방법.

### 청구항 2

제 1 항에 있어서,

상기 전자 컴포넌트는 상기 하부 레이어와 물리적으로 접촉하지 않는, 메모리 카드 또는 유사한 디바이스 제조 방법.

### 청구항 3

제 1 항에 있어서,

상기 전자 컴포넌트는 상기 하부 레이어로부터 적어도 0.01mm 위에 위치하는, 메모리 카드 또는 유사한 디바이스 제조 방법.

### 청구항 4

제 1 항에 있어서,

상기 전자 컴포넌트는 집적 회로이고, 상기 집적 회로는 그 집적 회로를 상기 하부 레이어로부터 적어도 0.01mm 위에 유지하는 2 이상의 접착제의 마운드 상에 받쳐지는, 메모리 카드 또는 유사한 디바이스 제조 방법.

### 청구항 5

제 1 항에 있어서,

상기 저수축성 접착제는 약 5 초 이하에서 적어도 부분적으로 경화될 수 있는 시아노아크릴레이트 접착성 타입의 접착제인, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 6**

제 1 항에 있어서,

상기 저수축성 접착제는 약 5 초 이하에서 적어도 부분적으로 경화될 수 있는 UV-경화성 접착제인, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 7**

제 1 항에 있어서,

상기 저수축성 접착제는 3 초 이하에서 10 퍼센트 경화되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 8**

제 1 항에 있어서,

상기 저수축성 접착제는 상기 열경화성 재료에 담기는 동안 10 퍼센트 내지 90 퍼센트 경화되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 9**

제 1 항에 있어서,

상기 상부 레이어의 내면과 상기 하부 레이어의 내면은 상기 상부 레이어와 상기 열경화성 재료 사이와 상기 하부 레이어와 상기 열경화성 재료 사이의 강한 본딩 형성을 촉진하도록 처리되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 10**

제 1 항에 있어서,

상기 상부 레이어의 내면과 상기 하부 레이어의 내면은 본딩제로 각각 코팅하여 처리되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 11**

제 1 항에 있어서,

상기 상부 레이어의 내면과 상기 하부 레이어의 내면은 코로나 방전 프로세스에 의해 처리되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 12**

제 1 항에 있어서,

상기 열경화성 재료는 대기압과 500psi 사이의 압력에서 상기 보이드 공간으로 인젝션되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 13**

제 1 항에 있어서,

상기 열경화성 재료는 80psi 와 120psi 사이의 압력에서 상기 보이드 공간으로 인젝션되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 14**

제 1 항에 있어서,

상기 열경화성 재료는 56° F 와 120° F 사이의 온도에서 상기 보이드 공간으로 인젝션되는, 메모리 카드 또는

유사한 디바이스 제조 방법.

**청구항 15**

제 1 항에 있어서,

상기 열경화성 재료는 65° F 와 70° F 사이의 온도에서 상기 상부 레이어와 상기 하부 레이어 사이의 상기 보이드 공간으로 인젝션되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 16**

제 1 항에 있어서,

문자숫자/그래픽 정보를 갖는 필름이 상기 상부 레이어의 내면에 도포되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 17**

제 1 항에 있어서,

불투명 방지 재료의 레이어가 상기 상부 레이어의 내면과 상기 하부 레이어의 내면에 도포되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 18**

제 1 항에 있어서,

상기 전자 컴포넌트는,

- (a) 멀티미디어 카드 다이 어셈블리,
- (b) 보안 디지털 카드 다이 어셈블리, 또는
- (c) 다른 메모리 카드 다이 어셈블리이고,

상기 외부 콘택트들에 전기적으로 접속되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 19**

제 1 항에 있어서,

상기 상부 레이어와 상기 하부 레이어는 각각 중합성 재료의 편평한 시트로부터 형성되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 20**

제 1 항에 있어서,

상기 상부 레이어는 하나 이상의 메모리 카드 형성 공동으로 미리 형성되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 21**

제 1 항에 있어서,

상기 상부 레이어는 상부 몰드의 메모리 카드 형성 공동으로 몰딩되고, 상기 하부 레이어는 하부 몰드의 실질적으로 편평한 면에 대해 몰딩되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 22**

제 1 항에 있어서,

상기 열경화성 재료는 폴리우레탄인, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 23**

제 1 항에 있어서,

상기 열경화성 재료는 에폭시인, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 24**

제 1 항에 있어서,

상기 열경화성 재료는 불포화 폴리에스테르인, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 25**

제 1 항에 있어서,

상기 보이드 공간은 게이트에 의해 채워지고, 상기 게이트의 폭은 그 게이트에 의해 서빙되는 프리커서 메모리 카드 또는 유사한 디바이스의 에지의 폭의 25 퍼센트 이상인, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 26**

상부 레이어, 전자 컴포넌트가 내장되는 중심부 레이어, 및 하부 레이어를 포함하는 메모리 카드 또는 유사한 디바이스를 제조하는 방법으로서,

- (1) 외부 전기 콘택트들을 위해 정확하게 위치된 개구들을 갖는 하부 레이어를 형성하는 단계;
- (2) 0.1cc 보다 적은 체적을 갖는 하나 이상의 저수축성 접착제의 마운드를 상기 하부 레이어의 내면 상에 위치시키는 단계;
- (3) 외부 전기 콘택트들을 갖는 전자 컴포넌트를 하나 이상의 저수축성 접착제의 마운드 상에 마운팅하여, 하부 레이어 어셈블리를 형성하는 단계로서, 상기 외부 전기 콘택트들은 상기 하부 레이어의 상기 개구들과 정렬되어 위치되는, 상기 하부 레이어 어셈블리 형성 단계;
- (4) 5 초보다 적은 시간 동안 상기 저수축성 접착제의 마운드를 상기 접착제의 전체 경화의 10 퍼센트 내지 90 퍼센트 경화하는 단계로서, 상기 전자 컴포넌트는 안정된 위치에 고착되는, 상기 경화 단계;
- (5) 상기 하부 레이어 어셈블리를 하부 몰드에 위치시키는 단계;
- (6) 상기 상부 레이어를 상부 몰드에 위치시키는 단계;
- (7) 상기 상부 레이어와 상기 하부 레이어 사이에 보이드 공간을 형성하도록상기 상부 몰드를 상기 하부 몰드에 근접시키는 단계;
- (8) (a) 상기 전자 컴포넌트 및 부분적으로 경화된 접착제의 마운드가 상기 열경화성 재료에 담기면서, 상기 전자 컴포넌트가 상기 부분적으로 경화된 접착제의 마운드에 의해 제 위치에 유지되고, (b) 가스들 및 여분의 중합성 재료가 상기 보이드 공간의 밖으로 밀려 나오며, (c) 상기 전자 컴포넌트는 상기 부분적으로 경화된 접착제가 완전히 경화되기 전에 상기 열경화성 중합성 재료에 캡슐로 싸이고, (d) 상기 부분적으로 경화된 접착제가 완전히 경화됨에 따른 수축은 상기 외부 전기 콘택트들의 하부 표면이 상기 하부 레이어의 저면과 인접하도록 하고, (e) 상기 열경화성 중합성 재료는 상기 상부 레이어와 상기 하부 레이어 양자 모두와 본딩하여 일체화된 프리커서 메모리 카드 바디를 생성하게 하는 65° F 와 70° F 사이의 온도와 80psi 와 120 psi 사이의 압력에서 상기 보이드 공간으로 열경화성 재료를 인젝션하는 단계;
- (9) 상기 일체화된 프리커서 메모리 카드 또는 유사한 디바이스 바디를 상기 몰드 디바이스로부터 제거하는 단계; 및
- (10) 상기 프리커서 메모리 카드를 원하는 치수로 전지하여 메모리 카드를 생산하는 단계를 포함하는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 27**

합성 종이 또는 다른 적합한 재료의 상부 레이어, 및 전자 컴포넌트가 존재하는 하부 레이어를 포함하는 메모리 카드 또는 유사한 디바이스를 제조하는 방법으로서,

- (1) 외부 전기 콘택트들을 갖는 전자 컴포넌트를 형성하는 단계;
- (5) 상기 전자 컴포넌트를 하부 몰드에 위치시키는 단계;
- (6) 상기 상부 레이어를 상부 몰드에 위치시키는 단계;
- (7) 상기 상부 레이어와 상기 전자 컴포넌트 사이에 보이드 공간을 형성하도록 상기 상부 몰드를 상기 하부 몰드에 근접시키는 단계;
- (8) (a) 노출된 상기 전자 컴포넌트가 상기 열경화성 재료에 의해 완전히 덮히고, 그에 의해 상기 하부 레이어를 형성하고, (b) 가스들 및 여분의 중합성 재료가 상기 보이드 공간의 밖으로 밀려 나오며, (c) 상기 전자 컴포넌트는 상기 열경화성 중합성 재료에 캡슐로 싸이고, (d) 상기 열경화성 중합성 재료는 상기 상부 레이어와 본딩하여 일체화된 프리커서 메모리 카드 바디를 생성하게 하는 온도와 압력 조건들에서 상기 보이드 공간으로 열경화성 중합성 재료를 인젝션하는 단계;
- (9) 상기 일체화된 프리커서 메모리 카드 바디를 상기 몰드 디바이스로부터 제거하는 단계; 및
- (10) 상기 프리커서 메모리 카드 또는 유사한 디바이스를 원하는 치수로 전지하여 메모리 카드를 생산하는 단계를 포함하는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 28**

제 27 항에 있어서,

상기 상부 레이어의 내면은 상기 상부 레이어와 상기 열경화성 재료 사이에 강한 본딩 형성을 촉진하도록 처리되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 29**

제 27 항에 있어서,

상기 상부 레이어의 내면은 본딩제로 코팅하여 처리되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 30**

제 27 항에 있어서,

상기 상부 레이어의 내면은 코로나 방전 프로세스에 의해 처리되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 31**

제 27 항에 있어서,

상기 열경화성 재료는 대기압과 500psi 사이의 압력에서 상기 보이드 공간으로 인젝션되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 32**

제 27 항에 있어서,

상기 열경화성 재료는 80psi 와 120psi 사이의 압력에서 상기 보이드 공간으로 인젝션되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 33**

제 27 항에 있어서,

상기 열경화성 재료는 56° F 와 120° F 사이의 온도에서 상기 보이드 공간으로 인젝션되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 34**

제 27 항에 있어서,

상기 열경화성 재료는 65° F 와 70° F 사이의 온도에서 상기 상부 레이어와 상기 전자 컴포넌트 사이의 상기 보이드 공간으로 인젝션되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 35**

제 27 항에 있어서,

문자숫자/그래픽 정보를 갖는 필름이 상기 상부 레이어의 내면에 도포되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 36**

제 27 항에 있어서,

상기 불투명 방지 재료의 레이어가 상부 레이어의 내면에 도포되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 37**

제 27 항에 있어서,

상기 전자 컴포넌트는,

- (a) 멀티미디어 카드 다이 어셈블리,
- (b) 보안 디지털 카드 다이 어셈블리, 또는
- (c) 다른 메모리 카드 다이 어셈블리이고,

상기 외부 콘택트들에 전기적으로 접속되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 38**

제 27 항에 있어서,

상기 상부 레이어는 중합성 재료의 편평한 시트로부터 형성되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 39**

제 27 항에 있어서,

상기 상부 레이어는 하나 이상의 메모리 카드 형성 공동으로 미리 형성되는, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 40**

제 27 항에 있어서,

상기 열경화성 재료는 폴리우레탄인, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 41**

제 27 항에 있어서,

상기 열경화성 재료는 에폭시인, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 42**

제 27 항에 있어서,

상기 열경화성 재료는 불포화 폴리에스테르인, 메모리 카드 또는 유사한 디바이스 제조 방법.

**청구항 43**

제 27 항에 있어서,

상기 보이드 공간은 게이트에 의해 채워지고, 상기 게이트의 폭은 그 게이트에 의해 서빙되는 프리커서 메모리 카드 또는 유사한 디바이스의 에지의 폭의 25 퍼센트 이상인, 메모리 카드 또는 유사한 디바이스 제조 방법.

## 명세서

### <1> 발명의 배경

<2> 최근 들어, 디지털 카메라, PDA (Personal Digital Assistant), 스마트 폰, 및 디지털 오디오 및 비디오 레코더 등과 같은 소비자 전자 디바이스들은 이동식 데이터 저장 컴포넌트들에 대한 강력한 시장 수요를 이끌었다.

전자 산업은 이러한 수요에 대해 일반적으로 "메모리 카드" 라고 알려진 제품들로 대응하였다. 메모리 카드는, 다양한 제조자들로부터의 상이한 디바이스들과 함께 이용될 수 있도록 하는 치수를 가진 산업-표준 하우징 내에 하나 이상의 반도체 메모리 칩들을 통상적으로 포함한다. 메모리 카드는 또한 통상적으로 소비자 전자 디바이스들의 회로에 전기적 접속들을 가능하게 하는 외부 표면 상의 커넥터들을 갖는다. 메모리 카드 타입의 예로는, PC 카드, 멀티미디어 카드, 콤팩트플래쉬 카드, 및 보안 디지털 카드 등이 포함된다. 이들 디바이스들은 PCMCIA (Personal Computer Memory Card International Association) 및 MMCA (MultiMedia Card Association) 등과 같은 협회에 의해 공표된 표준에 따라 제조된다.

<3> 예시적인 메모리 카드, 즉, MMC (MultiMedia Card; 10) 가 도 1 내지 도 3 에서 각각 상면도, 측단면도, 및 저면도로 나타내어져 있다. 도시된 MMC 는 길이 32mm, 폭 24mm, 두께 1.4mm 의 표준 치수를 가지며, 통상적으로 2MB 와 256MB 사이의 메모리의 메모리 용량을 포함하고, 이는 예를 들어 SPI (standard serial port interface) 를 이용하는 MMC 의 저면에 위치한 7 개의 콘택트들 (11) 을 통해 액세스된다. MMC 의 한쪽 코너 상의 심플 챔퍼 (12) 는 MMC 를 호스트 디바이스의 커넥터에 잘못 삽입하는 것을 방지한다.

<4> 도 1 내지 도 3 에 나타낸 예시적인 종래 기술은 PCB (printed circuit board) 등과 같은 직사각형 기판 (13), 예를 들어 접착 레이어 (15) 를 통해 마운팅되고 종래의 와이어 본드들 (16) 을 통해 전기적으로 접속되는 하나 이상의 반도체 메모리 다이 (14) 또는 "칩들" 을 포함한다. 예를 들어 저항과 같은 표면에 마운팅되는 수동 소자들 또한 기판 (13) 상에 마운팅되고 접속될 수도 있다. 콘택트들 (11) 은 기판 (13) 을 통해 전술한 컴포넌트들로 형성되는 메모리 회로에 접속되고, 카드 (10) 의 입출력 단자로서 기능한다.

<5> 컴포넌트들이 기판 (13) 에 마운팅되고 접속될 때, 종래 방법은 칩 (14) 이 "글로브-토폭 (glob-topping)" 프로세스에 의해 캡슐로 싸여져 보호된다. 이 단계는 다음 단계에서 발생할 열가소성 재료의 고압, 고온 분사로 인해 필요하다. 고압 분사 및 고온은 마이크로칩 및 다른 작은 전자 컴포넌트들, 특히 와이어 본드들을 손상시킬 수 있다. 글로브-토폭 단계에서, 점성의 캡슐 재료의 글로브는 칩의 상면 상으로 분배되어 칩의 측면들을 통해 기판의 표면으로 흐르게 된다. 캡슐 재료는 경화되어 칩 위의 보호 덮개 (18) 를 형성한다. 얇은 시트의 금속 또는 플라스틱의 외부 커버 또는 하우징 (19) (도 1 에서 점선으로 나타냄) 은 기판 (13) 어셈블리의 상면을 하우징 (19) 에 포함된 접착 베드에 내장함으로써 기판 어셈블리 위에 장착된다.

<6> 메모리 카드 제조의 종래 방법은 전자 컴포넌트들, 모듈들 또는 어셈블리들을 메모리 카드 내부에 적절하게 위치시키고 고정하는데 크게 관심을 두고 있다. 이는 전자 컴포넌트들이 적절하게 부착되지 않으면, 열가소성 재료의 카드 형성 공동 (cavity) 으로의 분사 동안, 이들이 임의의 위치들로 이동될 수 있다는 사실에 기인한다. 이러한 종래 프로세스에서의 특별한 문제점은 분사가 다소 고압의 영향 아래 일어나기 때문이다.

메모리 카드 제조의 종래 방법에는 열가소성 재료의 분사 동안 전자 컴포넌트들을 적정 위치에 홀딩하기 위한 단단하고 날카롭게 형성된 바디를 갖는 비교적 큰 기계적인 홀딩 디바이스들의 사용이 포함된다. 이러한 홀딩 디바이스들의 사용은 메모리 카드의 전자 컴포넌트들에 대한 위치 선택을 제한할 수 있다. 위치 제한은 또한 이러한 메모리 카드들에 위치될 수 있는 전자 컴포넌트들의 사이즈 및 수를 감소시킬 수도 있다. 이러한 제한은 역으로 MMC 에 놓일 수 있는 메모리 양을 제한한다.

<7> 또한, 이러한 카드들의 다른 소자들의 확장 계수에 비해, 이들 비교적 큰 홀딩 디바이스들을 제조하는데 이용되는 재료들의 확장 계수들의 차이로 인해, 이러한 전자 컴포넌트 홀딩 디바이스들을 포함하는 완성된 카드들의 외부 표면 상에 종종 변형이 나타난다. 즉, 카드의 바디의 이러한 홀딩 부재들이 그 제조 과정에서 상이한 온도들 및 압력들을 경험하기 때문에 그 존재 자체만으로도 표면 변형이 일어날 수 있다. 이러한 변형은 적어도 보기에 좋지 않고, 최악의 경우에는 어떤 카드 리딩 머신들의 카드 수용 리셉터클에 카드가 완전히 편평하



게 놓일 수 없게 할 수도 있다.

- <8> 일부 메모리 카드 제조사들은 이 문제점을 이러한 홀딩 디바이스들의 사이즈를 감소시키거나 열가소성 분사 프로세스 동안 그 전자 컴포넌트들을 카드 형성 공동에 단단하게 위치시키는 접착제를 사용함으로써 해결하려 하여 왔다. 그러나, 전자 컴포넌트들을 고정시키는 접착제의 사용은 또 다른 일련의 문제점들을 초래하였다. 이들 문제들은, 전자 컴포넌트들을 적절하게 고정하는 대부분의 상업적으로 이용가능한 고속-경화 접착제들이 그 높은 수축도에 의해 종종 특징지워진다는 사실에 기인한다. 또한, 전자 컴포넌트들을 고정하는데 비교적 큰 체적의 접착제가 필요하다. 비교적 큰 체적의 고수축성 접착제의 사용은 그 접착제가 도포되는 플라스틱 시트 또는 레이어의 영역을 주름지게 하거나 아니면 변형시키는 경향이 있다. 이러한 주름은 메모리 카드의 얇은 바디를 통해 전달될 수 있고, 카드의 외부 표면에 국지적인 웨이브와 같은 특성을 띠도록 야기할 수 있다. 어떤 허용범위를 넘어서, 변형된 메모리 카드는 특정 디바이스들에서 작동불가능하기 때문에 이들 과형과 같은 벤드들은 메모리 카드 산업에서 허용될 수 없다.
- <9> 위에서 논의한 바와 같이 종래의 메모리 카드들의 제조에 있어 하나의 추가적인 제한은 그것들이 통상적으로 충전된 에폭시 수지의 인젝션 또는 몰드 폼으로의 고온, 고압의 열가소성 인젝션을 포함하는 종래의 프로세스들로 생산된다는 것이다. 고압, 고온의 인젝션된 재료가 카드의 전자 컴포넌트들에 스트레스를 가하거나 손상을 가할 수도 있다는 사실 외에도, 이는 또한 몰드에 셋팅하고 냉각시키는데 비교적 긴 시간을 소요한다. 에폭시 수지들은 인젝션 다음에 화학적 반응을 겪고, 이는 메모리 카드의 전자 컴포넌트들을 손상시킬 수 있다. 메모리 카드의 전자기기를 손상시킬 수 있는 내부 홀딩 수단들을 사용하지 않고, 빠른 경화 시간 및 빠른 제조 사이클 시간으로, 메모리 다이 어셈블리에 대해 "글로벌-톱" 을 제공하는 것을 요하지 않는, 메모리 카드 제조 방법이 필요하다.
- <10> **발명의 요약**
- <11> 따라서 본 발명의 목적은, 튼튼하게 캡슐로 싸여진 집적 회로 및/또는 다른 전자기기들 (예를 들어 저항) 을 포함하고, 복잡한 그래픽들이 인쇄될 수도 있는, 대략 0.76mm (종래의 크레딧 카드의 두께) 내지 대략 5.0mm 의 범위의 두께를 갖는 메모리 카드 또는 유사한 디바이스를 제공하는 것이다. 메모리 카드의 저면은 외부 디바이스들과의 전자적 통신을 위한 외부 컨택트들을 포함하여야만 한다. 또한, 본 발명은 전자기기들을 "글로벌-토폭" 할 필요를 없애기 위해 저압, 저온 프로세스를 이용하여 메모리 카드에 전자기기들을 튼튼하게 캡슐로 싸는 것을 목적으로 한다. 글로벌-토폭 프로세스를 제거하는 것은 메모리 카드의 프로세싱에서 시간을 절약할 것이고, 또한, 추가적인 메모리 또는 다른 전자 컴포넌트들을 위한 메모리 카드 내부의 소중한 공간을 제공할 것이다. 또한, 저압 프로세스로 제조 사이클 시간을 감소시켜 제조 효율을 향상시키는 것도 본 발명의 목적이다. 저온 프로세스는 메모리 카드가 적은 에너지로 생산될 수 있도록 하고, 제조 사이클 타임을 크게 감소시킬 수 있도록 하여, 제조 산출량을 개선시킨다.
- <12> 본 발명의 이들 및 다른 목적들은, Telsin™ 또는 다른 합성 종이 또는 적합한 재료 (예를 들어, PVC, PC) 등과 같은 재료의 외부 레이어와, 집적 회로 (예를 들어, 멀티미디어 카드 다이 어셈블리) 를 캡슐로 튼튼하게 싸고, Telsin™ 의 외부 레이어 또는 다른 적합한 재료에 튼튼하게 본딩시키는 인젝션된 중합성 재료의 중심부 레이어를 갖는 멀티-레이어 메모리 카드를 제공함으로써 달성된다.
- <13> 전자 컴포넌트들을 디바이스의 하부 레이어 위에 올려놓기 위해 저수축성 접착제를 사용하는 것은 인젝션된 중합성 재료에 의한 전자기기들의 완전한 캡슐화 및 고른 흐름을 촉진한다. 디바이스의 하부 레이어 상에 위치되는 저수축성 접착제의 마운드 (mound) 는 대략 0.1mm 내지 0.15mm 의 보이드 (void) 공간을 형성 및 유지하고, 인젝션된 중합체가 그 보이드 공간을 채우고, 하부 레이어의 상면과 상부 레이어의 저면을 커버하도록 하여, 전자기기들의 아래 및 위의 보이드 공간에 중합체 재료의 고르고 완전한 분포로 보이드 공간 또는 포켓들이 없도록 한다. 또는, 전자 컴포넌트들은 하부 레이어의 사용 없이 하부 몰드 상에 바로 놓일 수도 있다. 이러한 방식에서는, 전자 컴포넌트들의 하부가 디바이스의 저면을 이룬다.
- <14> Telsin™, PVC 또는 다른 적합한 재료의 인레이 (inlay) 시트 디자인의 목적은, 시트마다 다중 인레이들로, 전자 컴포넌트들인 인레이들의 생산을 가능하게 하는 것이다. 예를 들어, 도 6 은 16×10 어레이의 인레이들 (총 160 개의 메모리 카드) 을 나타낸다.
- <15> 인레이들은 단일의 연속적인 시트 상에 생성되고, 이는 메모리 카드 주변이 인젝션된 중합체로 커버될 수 있는 폼으로 기계 도구에 의해 컷팅된다.

<16> **도면의 간단한 설명**

- <17> 도 1 내지 도 3 은 종래의 메모리 카드의 상면 단면도, 측면 단면도, 및 저면도를 각각 나타낸다.
- <18> 도 4 는 종래의 메모리 카드를 만드는데 사용되는 합성 종이 (예를 들어, Telsin™) 또는 플라스틱 재료 (예를 들어, PVC) 의 레이어 또는 시트의 절단 측면도이다. 이 도면은 종래의 "고수축성" 접착제를 떨어뜨려 합성 종이 또는 플라스틱 재료의 레이어 상에서 경화되기 전 (도 4(a)) 과 후 (도 4(b)) 를 나타낸다.
- <19> 도 5 는 본 특허 개시의 교시에 따라 만들어진 메모리 카드의 절단 측면도이다.
- <20> 도 6 및 도 7 은 본 특허 개시의 메모리 카드의 제 1 바람직한 실시형태를 제조하기 위해 설정되는 몰드 도구의 절단 측면도이고, 여기서, 어떤 메모리 카드 컴포넌트들 (예를 들어, 멀티미디어 카드 다이 어셈블리) 이, 액체 중합성 재료가 메모리 카드의 상부와 하부 레이어들 사이에 인젝션되기 전 (도 6 참조) 과, 중합성 재료가 상부와 하부 레이어들 사이의 보이드 공간에 인젝션되어 중합성 재료로 그 보이드 공간을 채우고, 메모리 카드의 상부 레이어를 상부 몰드의 메모리 카드 형성 공동의 윤곽으로 냉각 형성한 후 (도 7 참조) 에서 나타나고 있다.
- <21> 도 8 은 도 7 에 일반적으로 나타낸 시스템에 의해 형성된 프리커서 (precursor) 메모리 카드 바디로부터 제거되는 몰드 도구를 나타내는 절단도이다.
- <22> 도 9 는 동시에 160 개의 (대략 24mm×32mm 치수의) 메모리 카드를 제조할 수 있는 몰드 도구 시스템을 나타낸다.
- <23> 도 10 은 하부로부터 분리됨이 없이 제조된 완성된 메모리 카드의 절단도이다.
- <24> 도 11 및 도 12 는 본 특허 개시의 메모리 카드의 제 1 바람직한 실시형태를 제조하기 위해 설정되는 몰드 도구의 절단 측면도이고, 여기서, 액체 중합성 재료가 메모리 카드의 상부 레이어와 전자 컴포넌트 사이에 인젝션되기 전의 어떤 메모리 카드 컴포넌트 (예를 들어, 멀티미디어 카드 다이 어셈블리) 를 나타낸다. 중합성 재료는 상부 레이어와 전자 컴포넌트들 사이의 보이드 공간으로 인젝션되어, 중합성 재료로 그 보이드 공간을 채우고, 메모리 카드의 상부 레이어를 상부 몰드의 메모리 카드 형성 공동의 윤곽으로 냉각 형성한다.
- <25> 도 13 은 도 12 에 일반적으로 나타낸 시스템에 의해 형성되는 프리커서 메모리 카드 바디로부터 제거되는 몰드 도구를 나타내는 절단도이다.

<26> **발명의 상세한 설명**

- <27> 도 4(a) 및 도 4(b) 는 메모리 카드 제조의 종래 방법에 포함되는 문제를 나타낸다. 도 4(a) 는 상면 (41) 과 저면 (42) 을 갖는 플라스틱 재료의 시트 또는 레이어 (40; 예를 들어, 폴리비닐 클로라이드, 폴리우레탄 등) 의 절단 단면도를 나타낸다. 이러한 시트들은 일반적으로 약 0.075mm 내지 약 0.25mm 범위의 두께 (43) 를 갖는다. 액체 또는 반액체의 고수축성 접착제 (44) 의 마운드, 방울, 또는 덩어리가 도 4(a) 에 나타낸 플라스틱 시트 (40) 의 상면 (41) 상에 최근 분배된 것을 나타내고 있다. 도 4(a) 에 나타낸 최근 분배된 접착제 (44) 의 마운드는 초기 폭  $W_1$  을 갖는 것으로 나타내어져 있다. 도 4(b) 는 접착제의 마운드 (44) 를 경화시켜 더 작은 경화된 접착제의 마운드 (44') 가 된 것을 (다소 과장된 형태로) 나타내고 있다. 도 4(b) 에 나타낸 경화된 접착제 (44') 의 마운드의 폭  $W_2$  은 새롭게 놓인 액체 또는 반액체의 접착제 (44) 의 폭  $W_1$  보다 상당히 더 작다. 간략함을 위해, 새롭게 분배된 고수축성 접착제의 마운드의 원래의 폭  $W_1$  에서 폭  $W_2$  로의 감소 또는 수축 (즉,  $\Delta W$ ) 은 도 4(b) 에서 경화된 접착제 (44') 의 마운드의 좌측에 " $1/2\Delta W$ " 의 치수 만큼을, 우측에 그에 대응하는 " $1/2\Delta W$ " 치수만큼을 나타내었다. 이러한 경화는 또한 접착제의 원래 마운드 (44) 의 체적의 감소에 의해 나타내어진다. 예를 들어, 체적에서의 이러한 감소는 많은 고수축성 접착제들에서 20 퍼센트 내지 30 퍼센트만큼일 수도 있다.
- <28> 진술한 바와 같이, "고수축성" 접착제 대 "저수축성" 접착제는 또한 새롭게 놓인 상태의 접착제의 체적에 대한 경화된 접착제의 체적에서의 감소 면에서 표현될 수 있다.
- <29> 고수축성 접착제들과 관련된 경화 프로세스는 도 4(a) 에 나타낸 접착제의 마운드 (44) 가 초기 폭  $W_1$  을 갖는 것으로 생각될 수 있는 초기 사이즈로부터 (여기서 접착제의 마운드는 반액체 또는 끈끈한 상태이다) 최종 폭  $W_2$  (여기서 경화된 접착제 (44') 는 실질적으로 고체 상태이다) 으로 수축되게 하고, 이러한 고도의 신축성은 (예

를 들어, 약 15 퍼센트, 그리고 종종 20-30 퍼센트) 플라스틱 재료의 레이어 또는 시트의 상면 (41) 이, 예를 들어 도 4(b) 의 주름 (45) 들을 형성하는 등, "주름" 지게 하거나 다른 변형을 일으키도록 한다. 이러한 변형 작용들은 플라스틱 재료 (40) 의 비교적 얇은 레이어 (예를 들어, 0.075mm 내지 0.25mm 두께) 에서 힘들을 형성한다. 이들 힘들은 플라스틱 재료 (40) 의 레이어의 저면 (42) 으로 전달된다. 이들 전달된 힘들은 역으로 플라스틱 레이어 (40) 의 저면 (42) 에서 (커브들, 밴드들, 웨이브들, 잔물결들, 주름들 등의) 변형들 (46) 을 야기한다. 메모리 카드 산업에서는 편평하고 평탄한 표면으로부터의 어떠한 이런 일탈들도 매우 바람직하지 못한 변형들로 간주되고, 따라서 가능한한 최소화되어야만 한다. 이러한 웨이브들, 밴드들, 주름들, 또는 다른 결점들을 갖지 않는 메모리 카드 표면들의 달성이 본 특허 개시의 프로세스들의 기본적인 목적들 중의 하나이다.

<30> 도 5 는 본 특허 개시의 교시들에 따라 제조된 메모리 카드 (50) 의 절단 측면도를 나타낸다. 이 완성된 형태에서, 이러한 메모리 카드 (50) 는 상부 레이어 (51), 하부 레이어 (52), 및 중앙 또는 중심부 레이어 (53) 로 이루어질 것이고, 여기서, 메모리 카드의 전자 컴포넌트들 (예를 들어, 기관 (55) 및 콘택트 패드들 (56) 을 포함하는 멀티미디어 다이 어셈블리 (54) 등) 은, 경화 시에 완성된 메모리 카드 (50) 의 중앙 또는 중심부 레이어 (53) 를 이루는 열경화성 중합성 재료 (57) (예를 들어 초기에 액체 또는 반액체의 열경화성 수지) 에 내장된다. 종국적으로 메모리 카드 (50) 의 중심부 레이어 (53) 가 되는 열경화성 재료 (57) 는 상부 레이어 (51) 와 하부 레이어 (52) 사이의 보이드 공간으로 인젝션된다.

<31> 보이드 공간은 높이 (58) 를 갖고, 카드의 일측으로부터 타측으로 확장한다. 전술한 바와 같이, 메모리 카드 제조의 종래 방법은 화학적으로 반응하여 고체화되어 메모리 카드의 바디를 형성하는 에폭시 수지들의 인젝션을 포함하였다. 이들 반응들은 마이크로프로세서와 같은 민감한 전자 컴포넌트들에 있어서는 잠재적으로 위험하다. 또는, 종래 기술은 고온의 열가소성 재료의 고압 인젝션을 포함하였다. 인젝션의 종래 방법들의 고압 및 고온은, 종래 방법들을 이용할 때 전자 컴포넌트들을 보호하기 위한 "글로브-토팅" 은 통상적인 실시형태들이기 때문에, 전자 컴포넌트들에 대해 위험하다. 보호 "글로브-톳" 을 포함하지 않는, 도 5 에 나타난 전자 컴포넌트들의 구성은 에폭시 수지들 또는 고압으로 인젝션되는 고온의 열가소성 재료들을 사용하지 않는다. 결국, 에폭시 수지들 및 고온의 열가소성 재료들 양자 모두는 몰드로 인젝션될 때 경화되는데 상당한 시간이 걸린다. 고온의 열가소성 재료 및 고압의 인젝션을 이용할 때 필요한 긴 경화 및 냉각 시간들은 디바이스들 제조 프로세스를 크게 느리게 만든다.

<32> 이러한 이유들로 인해, 중합성 재료 (57) 는 출원인의 프로세스에서 채택된 비교적 차고, 낮은 압력의 형성 조건들에서 분사됨으로써 상당한 이점들을 제공한다.

<33> 어느 경우에도, 열경화성 중합성 재료들은 인젝션되어 상부 레이어 (51) 의 내면 (59) 과 하부 레이어 (52) 의 내면 (60) 사이에 형성된 보이드 공간 (58) 을 채운다. 경화 시에, 중심부 레이어 (53) 의 중합성 재료 (57) 는 상부 레이어 (51) 의 내면 (59) 과 하부 레이어 (52) 의 내면 (60) 양자에 본딩 또는 부착되어 일체화된 메모리 카드 본체를 생성한다. 이러한 부착은 상부 및 하부 레이어들의 내면들 (59 및 60) 을 몇 가지 방식 중 임의의 하나로 처리함으로써 보조될 수 있다. 예를 들어, 당해 기술분야에 공지된 본딩제 (예를 들어 클로로-폴리오레핀) 가 중심부 레이어 형성 열경화성 재료와 상부 및 하부 레이어들을 이루는 재료(들) (예를 들어 TeIsin, PVC) 사이의 본딩을 향상시키기 위해 채택될 수도 있다. 오직 예시적인 방식으로, Minnesota Mining and Manufacturing 의 기초 프라이머 제품 4475 RTM 이, 특히 상부 및 하부 레이어 재료가 PVC 일 때, 이러한 본딩 강화 목적으로 사용될 수 있다. 상부 및/또는 하부 레이어들의 내면들에 적용될 수 있는 다른 처리들에는 플라즈마 코로나 처리들 및 산 에칭이 포함될 수 있다.

<34> 메모리 카드의 두께 (61) 는, 본 특허 개시의 냉각, 저압 형성 프로세스의 일부로서, 열경화성 재료가 보이드 공간 (58) 으로 인젝션되면서 몰드 면들 (도 5 에 미도시) 의 배치에 의해 형성된다. 실제로, 상부 및 하부 레이어들 사이의 보이드 공간 (58) 으로의 열경화성 재료의 인젝션은, 전자 컴포넌트들이 위에 위치하는 저수축성 접착제 (62) 의 마운드(들) 에 의해, 또는 전자 컴포넌트들에 의해 점유되지 않는 보이드 공간 (58) 의 임의의 부분을 채운다.

<35> 다음으로, 메모리 카드의 전자 컴포넌트들 (예를 들어, 멀티미디어 다이 어셈블리 기관 (55), 메모리 칩 (54) 등) 은 출원인의 저수축성 접착제 (62) 의 하나 이상의 방울 또는 덩어리의 사용을 통해 하부 레이어 (52) 의 내면 (60) 위에 바람직하게 위치된다. 전술한 바와 같이, 메모리 카드 제조의 종래 방법들은 메모리 카드의 전자 컴포넌트들을 받치기 위해 접착제를 채택하지 않는다. 이는 종래의 방법들은 접착제를 손상시킬 수 있는, 에폭시 수지들 또는 고압, 고온의 열가소성 재료들의 인젝션을 포함한다는 사실에 기인한다. 또한, 더

욱 중요하게는, 종래 방법들이 에폭시 수지들 또는 고압 고온의 열가소성 재료들의 인젝션을 포함하기 때문에, 전자 컴포넌트들이 "글로벌-토폭" 되어야 하고, 따라서, 전자 기기들을 받칠 필요가 없다.

<36> 출원인의 방법에서, 전자 컴포넌트들은 대부분 도 5 에 일반적으로 제시된 방식으로 접착제의 2 이상의 마운드(들) (62) 의 상부 상에 바람직하게 위치되어, 주입되는 액체 또는 반액체의 중합성 재료는 이 전자 컴포넌트들의 아래를 흐르고, 이들 컴포넌트들의 상부로부터 그리고 그들의 측부들로부터 담글 것이다. 즉, 본 발명의 더욱 바람직한 실시형태들에서, 접착제 (62) 의 마운드(들) 은 하나 이상의 "받침대(들)" 로서 기능하고, 이 위에 전자 컴포넌트들이 위치되어, 전자 컴포넌트들의 아래 부분은 하부 레이어 (52) 의 상면 (60) 과 직접적으로 접촉하지 않게 되고, 주입되는 열가소성 재료 (57) 에 의해 담궈진다. 이러한 디자인은 메모리 카드가 그 주요 외부 표면들 또는 그 4 개의 외부 에지 표면들 중 어느 것에서 맞닥뜨릴 수도 있는 임의의 굴곡 및/또는 왜곡 힘들에 더 잘 저항할 수 있도록 해준다. 본 발명의 더욱 바람직한 실시형태들의 일부에서, 이들 전자 컴포넌트들 (예를 들어 메모리 칩 (54)) 은 하부 레이어 (52) 의 내면 (60) 위에 약 0.075mm 내지 약 0.13mm 의 거리 (63) 에서 접착제에 의해 위치될 것이다.

<37> 도 6 및 도 7 은 메모리 카드들 및 유사한 디바이스들을 제조하는 출원인의 방법들의 제 1 바람직한 실시 형태를 나타낸다. 즉, 도 6 은 본 발명의 특히 바람직한 실시형태를 나타내고, 여기서, Telsin<sup>TM</sup> 과 같은 합성 종이의 편평한 상부 레이어 또는 시트 (51) 또는 PVC 같은 플라스틱 재료 (51) 가 본 특허 개시의 교시들에 따라 냉각 저압 형성되기 전의 것을 나타내고 있다. 즉, 도 6 은 중합성 재료의 인젝션 바로 전에 설정된 몰드 도구를 나타내고, 여기서, 편평한 상부 레이어 (51) (예를 들어, 편평한 PVC 시트) 가 상부 몰드 (64) 의 메모리 카드 형성 공동 아래에 초기에 위치된 상태로 나타내어져 있고, 하부 레이어 (52) (예를 들어, 또 다른 편평한 PVC 의 시트) 가 하부 몰드 (65) 위에 위치한 상태로 나타내어져 있다. 그러나 또한, 여전히 실용적이지만 일부 덜 선호되는 출원인의 프로세스들의 실시형태들에서는, 상부 레이어 (51) 는 상부 몰드 (64) 의 메모리 카드 형성 공동의 전체적인 외형에 프리-몰딩되거나 적어도 부분적으로 프리-몰딩되는 것이 바람직 할 수도 있다.

<38> 비교를 하면, 상부 몰드 (64) 가 공동을 갖는 것에 비해, 하부 몰드 (65) 는 공동을 갖지 않는다. 도 7 은 열경화성 중합성 재료 (57) 를 상부 레이어 (51) 와 하부 레이어 (52) 사이의 보이드 공간으로 인젝션한 결과들을 나타낸다. 따라서, 도 7 은 상부 몰드 (64) 의 메모리 카드 형성 공동 (66) 으로 상부 레이어 (51) 가 몰딩된 후의 것을 나타낸다.

<39> 도 6 을 참조하면, 액체 또는 반액체의 열가소성 또는 열경화성 중합성 재료 (57) 를 인젝션하기 위한 노즐 (67) 이, 상부 레이어 (51) 의 내면 (59) 과 하부 레이어 (52) 의 내면 (60) 사이에 형성된 보이드 공간으로 인도하는 오리피스 (68) 로 삽입되고 있는 것을 나타낸다. 상부 레이어 (51) 의 상면 (69) 과 하부 레이어 (52) 의 저면 (70) 사이의 거리는 거리 (78) 로 나타내었다. 보이드 공간은 오리피스 (68) 로부터 나란히 놓인 상부 레이어 (51) 와 하부 레이어 (52) 의 대향하는 단부까지 확장하는 것으로 나타난다. 다르게 표현하면, 도 6 에서, 상부 레이어 (51) 의 외면 (69) 의 일부는 상부 몰드 (64) 의 메모리 카드 형성 공동 (66) 의 내면 (72) 과 아직 접촉하지 않는다. 반대로, 하부 레이어 (52) 의 외면 (70) 은 실질적으로 평탄하고, 하부 몰드 (65) 의 내면 (74) 과 접촉하는 것으로 나타난다.

<40> 도 6 및 도 7 양자 모두에서, 메모리 카드의 전자 컴포넌트들 (예를 들어, 기관 (55), 메모리 칩 (54) 등) 은 하부 레이어 (52) 의 내면 (60) 위에 위치하는 것으로 나타난다. 예시적인 방식으로만, 이러한 전자적 컴포넌트들은 출원인의 저수축성 접착제의 2 개의 덩 (dab) 또는 덩어리 (62) 상에서 받쳐지는 것으로 나타난다. 이들 접착제 받침대들은 전자 컴포넌트들을 하부 레이어 (52) 의 내면 (60) 으로부터 충분히 위로 (예를 들어, 약 0.075mm 내지 약 0.13mm) 띄울 수 있고, 주입되는 열경화성 중합성 재료 (57) 는 이들 전자 컴포넌트들 위의 영역들 뿐만 아니라 전자 컴포넌트들의 아래의 영역 (75) 으road도 흐를 수 있다. 또한, 이러한 접착제 받침 구성들은, 전자 컴포넌트들 아래의 열경화성 중합성 재료가 메모리 카드의 외면들 (즉, 하부 레이어의 외부 및/또는 상면의 외부) 에 의해 받을 수도 있는 임의의 힘들 또는 충격들에 대해 이러한 전자 컴포넌트들의 보호를 증대시키는 경향이 있기 때문에 바람직하다.

<41> 도 6 에서, 인젝션 프로세스 동안 형성되는 메모리 카드의 상부 표면 외형을 형성하는 공동 (66) 을 갖는 상부 몰드 (64) 가 나타난다. 이를 위해, 액체 또는 반액체의 열경화성 중합성 재료 (57) 의 인젝션은, 상부 레이어 (51) 가 상부 몰드 (64) 의 공동 (66) 으로 냉각, 저압, 형성되도록 하는 압력 및 온도 조건들 하에 있어야 한다. 도 7 은 본 특허 개시의 냉각, 저압 형성 프로세스가 어떻게 상부 레이어 (51) 의 상면 (69) 이 상부 몰드 (64) 의 메모리 카드 형성 공동의 구성에 사실상 정합하는지를 나타낸다. 또한, 하부 레이어



(52) 의 저면 (70) 이 하부 몰드 (65) 의 실질적으로 편평한 내면 (74) 에 대해 몰딩되는 것이 도 7 에 나타난다. 이는 본 특허 개시의 메모리 카드를 제조하기 위해 특별히 선호되는 구성이다.

<42> 도 6 및 도 7 에서, 상부 몰드 (64) 의 전면 립 (lip) 영역 (76) 과 하부 몰드 (65) 의 전면 립 영역 (77) 은 (상부 레이어 (51) 와 하부 레이어 (52) 의 두께를 고려하여) 서로 거리 (78') 를 두고 떨어져 있는 것으로 나타나고, 이는 사실상 몰드 (64) 및 몰드 (65) 의 립 영역들 (76 및 77) 에서의 상부 레이어 (51) 와 하부 레이어 (52) 사이의 보이드 공간의 폭의 거리를 정의한다. 이 거리는 열경화성 중합성 재료 (57) 가 메모리 카드의 전체 길이에 걸친 보이드 공간으로 인젝션될 수 있는 거리여야 한다. 도 6 에 나타난 시스템의 우측 상에 설정된 몰드 디바이스의 다른 쪽 거리 (58) 는 좌측의 거리 (78') 와 상이할 수도 있다. 어떤 경우에도 거리 (58) 는, 상부 몰드 (64) 의 후면 립 (79) 을 통과하는 상부 레이어 (51) 의 내면 (59) 과, 하부 몰드 (65) 의 후면 립 (80) 을 통과하는 하부 레이어 (52) 의 내면 (60) 사이에서 형성되는 거리 (58') 가 매우 작지만 여전히 한정적이라도 되어야 한다. 즉, 이 매우 작은 거리 (58') 는 원래 상부 레이어 (51) 와 하부 레이어 (52) 각각 사이에 존재하던 보이드 공간 (도 6 참조) 에 가스들 (81) (예를 들어, 공기, 중합성 성분 반응 생성 가스들 등) 을 허용하고, 여분의 중합성 재료가 그 보이드 공간으로부터 배출될 수 있을 만큼 충분히 커야 하고, 하지만 열경화성 중합성 재료 (57) 를 인젝션하는데 이용되는 인젝션 압력을 유지할 만큼 여전히 작아야 한다. 거리 (58') 는 액체의 중합성 재료 (57) 자체의 얇은 레이어들도 보이드 공간 밖으로 "분출" 또는 "플래쉬 (flash)" 되어 그 보이드 공간에서 형성되거나 존재하고 있던 모든 가스들이 그 보이드 공간의 밖으로, 그리고, 사실상 몰드 시스템 자체의 밖으로 제거되도록 할 만큼 충분히 큰 사이즈인 것이 바람직하다. 따라서, 모든 이러한 가스들 (81) 은 주입되는 액체 열경화성 재료 (57) 에 의해 완전히 대체된다. 이 가스 배출 기술은 도 7 에 나타난 바와 같은 중심부 레이어 (53) 를 중국적으로 (즉, 열경화성 재료의 경화 시에) 이루는 열경화성 재료 (57) 의 바디에 가스 버블들이 형성되는 것을 방지하는 기능을 한다.

<43> 도 8 은 도 7 에 나타난 타입의 반정도 완료된 또는 프리커서 메모리 카드가 몰드 시스템으로부터 제거되는 것을 나타낸다. 섹션 라인들 (84 및 86) 은 각각 프리커서 메모리 카드의 좌측 단부 및 우측 단부가 컷팅되거나 전지 (trim) 되어 완성된 메모리 카드의 예리한 에지들 및 정확한 치수를 형성할 수 있는 곳을 나타낸다. 이 경우에 거리 (82) 는 약 32mm 이다.

<44> 도 9 는 본 특허 개시의 몇몇 바람직한 실시형태들에 따라 수행되는 몰딩 절차를 나타내고, 여기서 대략 24mm×32mm 의 치수의 160 개의 메모리 카드 (50) 가 동시에 몰딩되고 있다.

<45> 도 10 은 본 발명의 다른 실시형태를 이용하여 제작한 완성된 메모리 카드 (122) 를 나타내고, 여기서, 전자 컴포넌트 (도 10 에서, 메모리 다이 어셈블리는 기관 (126), 메모리 다이 (134), 외부 전기 콘택트들 (133), 및 추가적인 컴포넌트들로 이루어진다) 가 하부 레이어로서 이용되고, 추가적인 하부 레이어는 필요하지 않다.

<46> 도 11 및 도 12 는 메모리 카드 및 유사한 디바이스들을 제조하기 위한 출원인의 방법들의 제 2 실시형태를 나타낸다. 즉, 도 11 은 본 발명의 특허 바람직한 실시형태를 나타내고, 여기서 Telsin™ 과 같은 합성 종이의 편평한 상부 레이어 또는 시트 (124) 또는 PVC 와 같은 플라스틱 재료 (124) 가 본 특허 개시의 교시들에 따라 냉각, 저압 형성되기 전의 상태를 나타낸다. 다르게 표현하면, 도 11 은 중합성 재료의 인젝션 바로 전에 설정된 몰드 도구를 나타내고, 여기서, 편평한 상부 레이어 (124) (예를 들어, 편평한 PVC 시트) 가 상부 몰드 (144) 의 메모리 카드 형성 공동 아래 초기에 위치한 바와 같이 나타내어져 있고, 예를 들어, 기관 (126), 메모리 다이 (134), 및 외부 콘택트들 (133) 로 이루어진 전자 컴포넌트가 하부 몰드 (146) 위에 위치한 상태로 나타내어져 있다. 그러나 또한, 여전히 실용적이지만 일부 덜 선호되는 출원인의 프로세스들의 실시형태들에서, 상부 레이어 (124) 는 상부 몰드 (144) 의 메모리 카드 형성 공동 (164) 의 전체적인 외형에 프리-몰딩되거나 적어도 부분적으로 프리-몰딩되는 것이 바람직할 수도 있다.

<47> 비교를 하면, 상부 몰드 (144) 의 공동에 비해, 하부 몰드 (146) 는 공동을 갖지 않는다. 도 12 는 열경화성 중합성 재료를 상부 레이어 (124) 와 전자 컴포넌트 사이의 보이드 공간 (136) 으로 인젝션한 결과들을 나타낸다. 따라서, 도 12 는 상부 몰드 (144) 의 메모리 카드 형성 공동 (164) 으로 상부 레이어 (124) 가 몰딩된 후의 것을 나타낸다.

<48> 액체 또는 반액체의 열가소성 또는 열경화성 중합성 재료 (134) 를 인젝션하는 노즐 (148) 이, 상부 레이어 (124) 의 내면 (138) 과 전자 컴포넌트의 내면 사이에 형성된 보이드 공간 (136) 으로 이끄는 오리피스 (149) 로 삽입되고 있는 것을 나타낸다. 상부 레이어 (124) 의 상면 (155) 과 메모리 카드의 저면 (158) 사이의 거리는 거리 (125) 로 나타내어진다. 보이드 공간 (136) 은 나란히 놓인 상부 레이어 (124) 와 전자 컴포넌트의 좌측 단부로부터 우측 단부까지 확장하는 것으로 나타난다. 다르게 표현하면, 도 11 에서, 상부 레이어

어 (124) 의 외면 (155) 은 상부 몰드 (144) 의 메모리 카드 형성 공동 (164) 의 내면 (156) 과 아직 접촉하지 않는다. 반대로, 전자 컴포넌트의 외면 (158) 은 실질적으로 편평하고, 하부 몰드 (146) 의 내면 (160) 과 접촉하지 않는다.

<49> 도 11 에서, 인젝션 프로세스 동안 형성되는 메모리 카드의 상부 표면 외형을 형성하는 공동 (164) 을 갖는 상부 몰드 (144) 가 나타난다. 이를 위해, 액체 또는 반액체의 열경화성 중합성 재료 (134) 의 인젝션은, 상부 레이어 (124) 가 상부 몰드 (144) 의 공동 (164) 으로 냉각, 저압, 형성되도록 하는 압력 및 온도 조건들 하에 있어야 한다. 도 12 는 본 특허 개시의 냉각, 저압 형성 프로세스가 어떻게 상부 레이어 (124) 의 상면 (155) 이 상부 몰드 (144) 의 메모리 카드 형성 공동 (164) 의 구성에 사실상 정합하는 지를 나타낸다. 또한, 전자 컴포넌트의 저면 (158) 이 하부 몰드 (146) 의 실질적으로 편평한 내면 (160) 에 대해 몰딩되는 것이 도 7 에 나타난다.

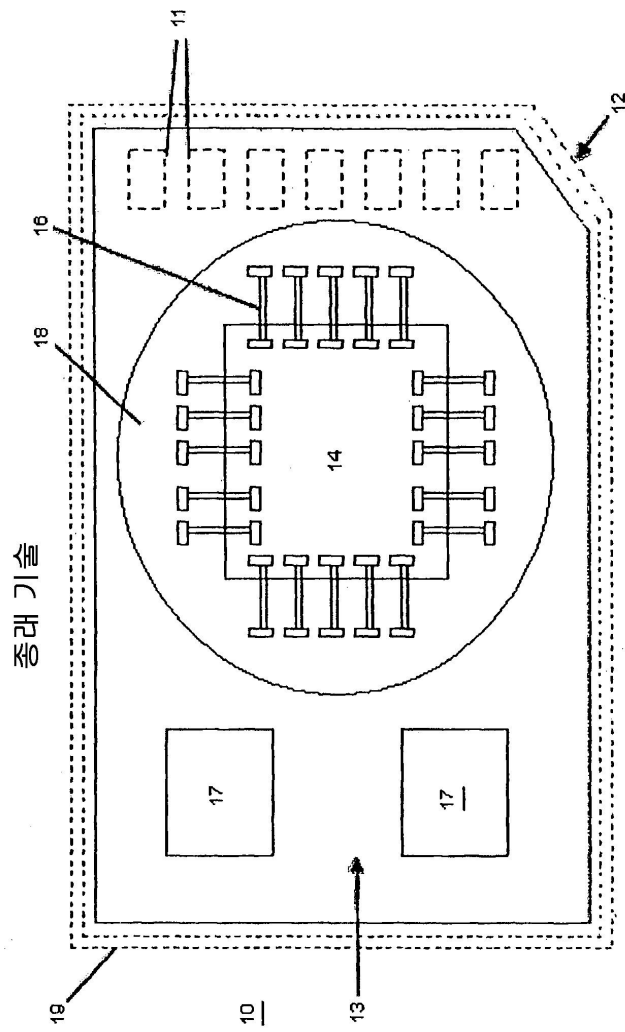
<50> 도 11 및 도 12 에서, 상부 몰드 (144) 의 전면 립 영역 (166) 과 하부 몰드 (146) 의 전면 립 영역 (168) 은 (상부 레이어 (124) 와 전자 컴포넌트의 두께를 고려하여) 서로 거리 (170) 를 두고 떨어져 있는 것으로 나타나고, 이는 사실상 몰드 (144) 및 몰드 (146) 의 립 영역들에서의 상부 레이어 (124) 와 전자 컴포넌트 사이의 보이드 공간의 폭의 거리를 정의한다. 이 거리 (170) 는 열경화성 중합성 재료 (134) 가 메모리 카드의 전체 길이에 걸친 보이드 공간 (136) 으로 인젝션될 수 있는 거리여야 한다. 몰드 시스템의 우측 상에 설정된 몰드 디바이스의 다른 쪽 거리 (170') 는 좌측의 거리 (170) 와 상이할 수도 있다. 어떤 경우에도 거리 (170') 는, 상부 몰드 (144) 의 후면 립 (167) 을 통과하는 상부 레이어 (124) 의 내면 (138) 과, 하부 몰드 (146) 의 후면 립 (169) 을 통과하는 전자 컴포넌트의 내면 사이에서 형성되는 거리 (137) 가 매우 작지만 여전히 한정적이라도 되어야 한다. 즉, 이 매우 작은 거리 (137) 는 원래 상부 레이어 (124) 와 전자 컴포넌트 사이에 존재하던 보이드 공간 (136) (도 11 참조) 에 가스들 (172) (예를 들어, 공기, 중합성 성분 반응 생성 가스들 등) 을 허용하고, 여분의 중합성 재료가 그 보이드 공간 (136) 으로부터 배출될 수 있을 만큼 충분히 커야 하고, 하지만 열경화성 중합성 재료를 인젝션하는데 이용되는 인젝션 압력을 유지할 만큼 여전히 작아야 한다. 거리 (137) 는 액체의 중합성 재료 (134) 자체의 얇은 레이어들도 보이드 공간 (136) 밖으로 "분출" 또는 "플래쉬" 되어 그 보이드 공간 (136) 에서 형성되거나 존재하고 있던 모든 가스들이 그 보이드 공간의 밖으로, 그리고, 사실상 몰드 시스템 자체의 밖으로 제거되도록 할 만큼 충분히 큰 사이즈인 것이 바람직하다. 따라서, 모든 이러한 가스들 (172) 은 주입되는 액체 열경화성 재료 (134) 에 의해 완전히 대체된다. 이 가스 배출 기술은 중심부 레이어 (128) (도 10 참조) 를 종국적으로 (즉, 열경화성 재료의 경화 시에) 이루는 열경화성 재료 (134) 의 바디에 가스 버블들이 형성되는 것을 방지하는 기능을 한다.

<51> 도 13 은 도 12 에 나타낸 타입의 반정도 완료된 또는 프리커서 메모리 카드가 몰드 시스템으로부터 제거되는 것을 나타낸다. 섹션 라인들 (284 및 286) 은 각각 프리커서 메모리 카드의 좌측 단부 및 우측 단부가 컷팅되거나 전지되어 완성된 메모리 카드의 예리한 예지들 및 정확한 치수를 형성할 수 있는 곳을 나타낸다. 이 경우에 거리 (274) 는 약 32mm 이다.

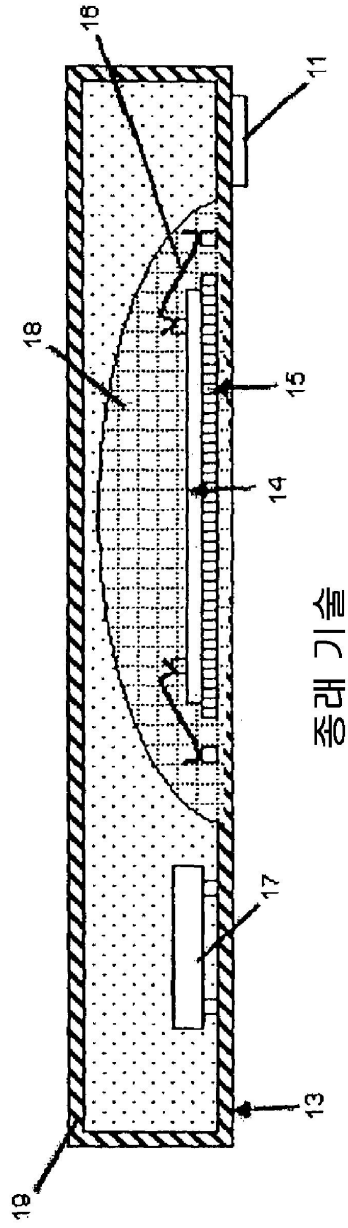
<52> 본 발명을 다양한 구체적인 실시예들과, 특별한 접착제들 및 접착 절차들을 이용하는 개념에 따른 사상을 통해 설명하였지만, 여기에 설명된 발명은 다음 청구항들에 의해서만 범위가 제한되어야만 한다.

도면

도면1

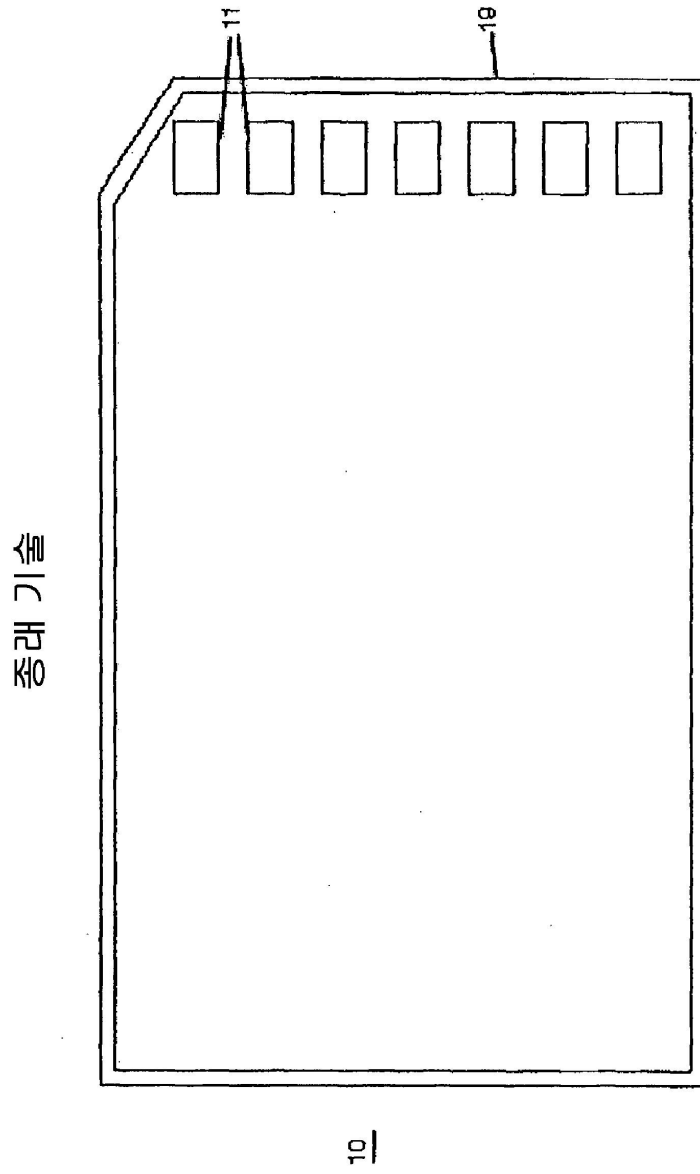


도면2

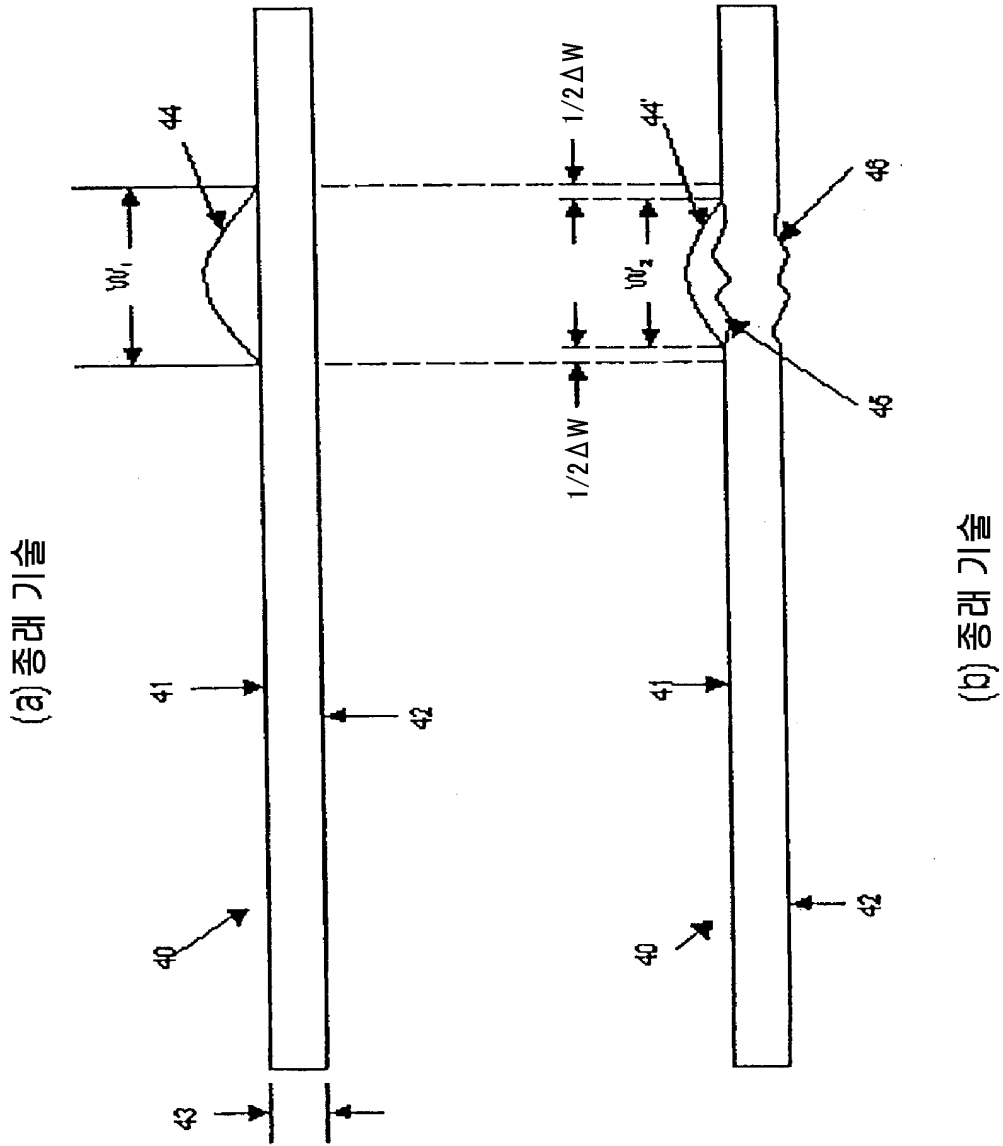




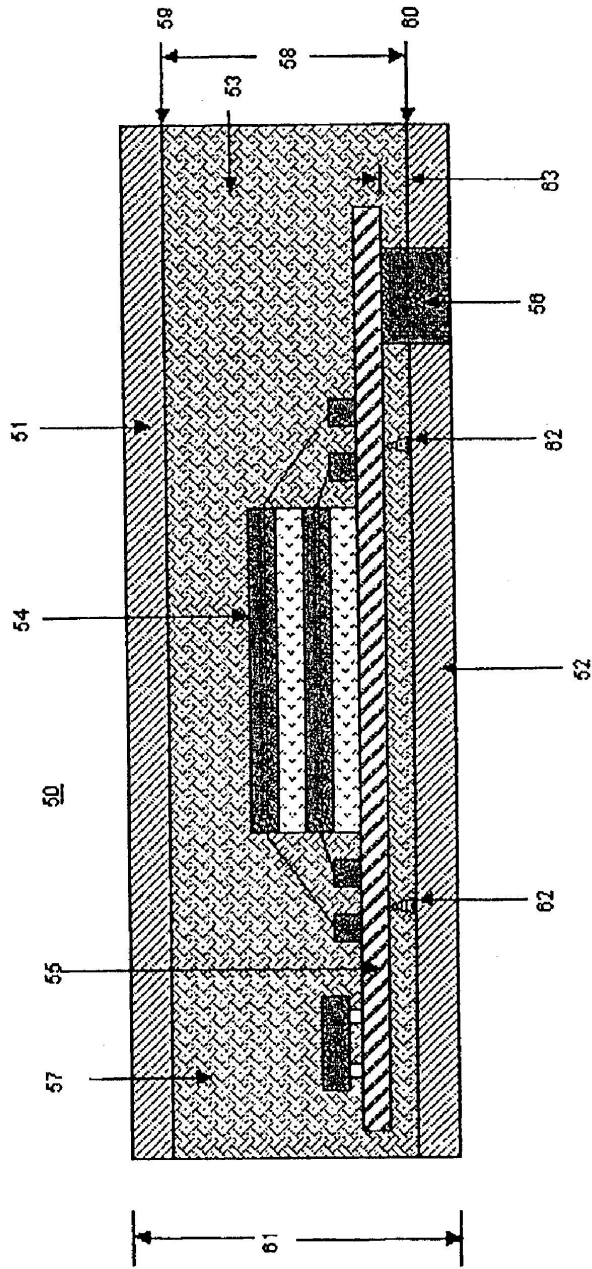
도면3



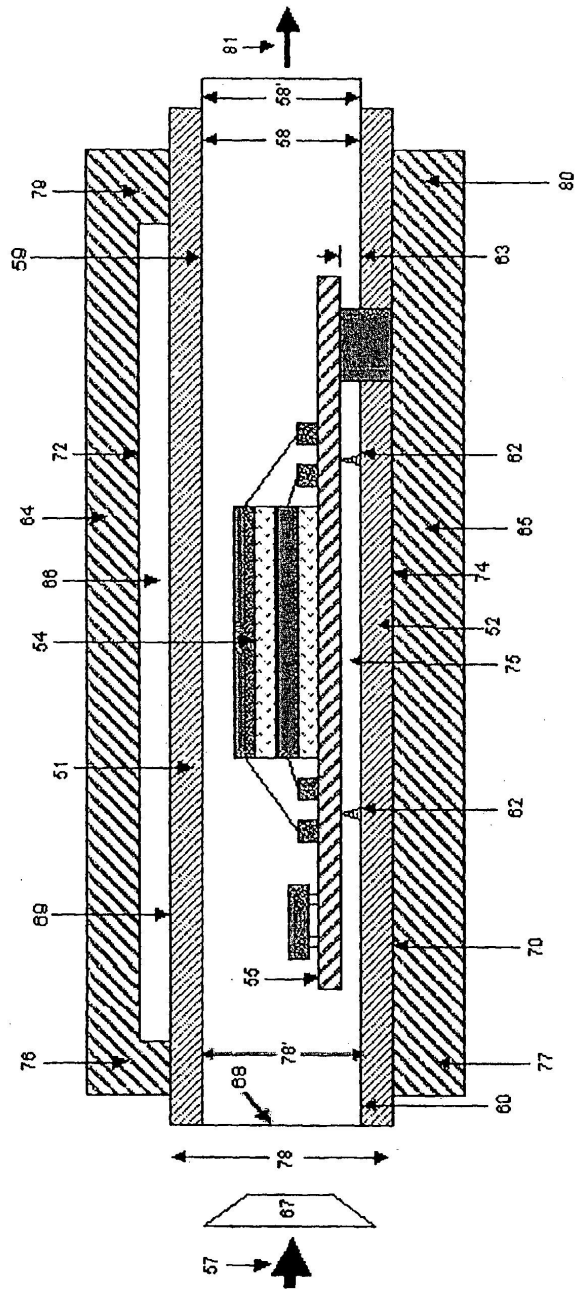
도면4



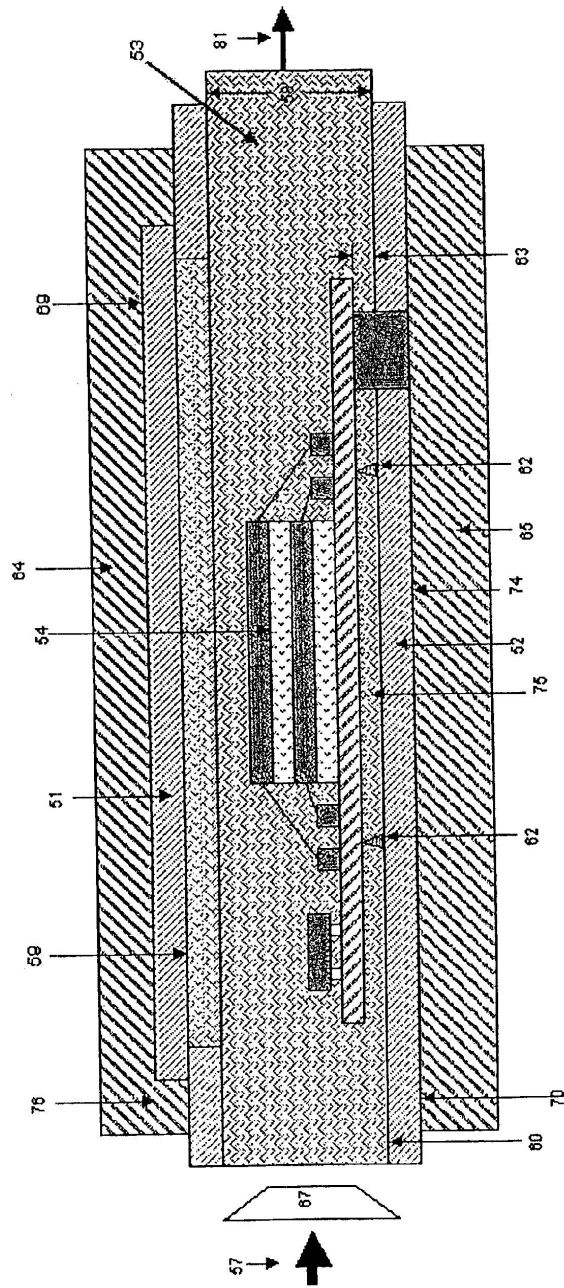
도면5



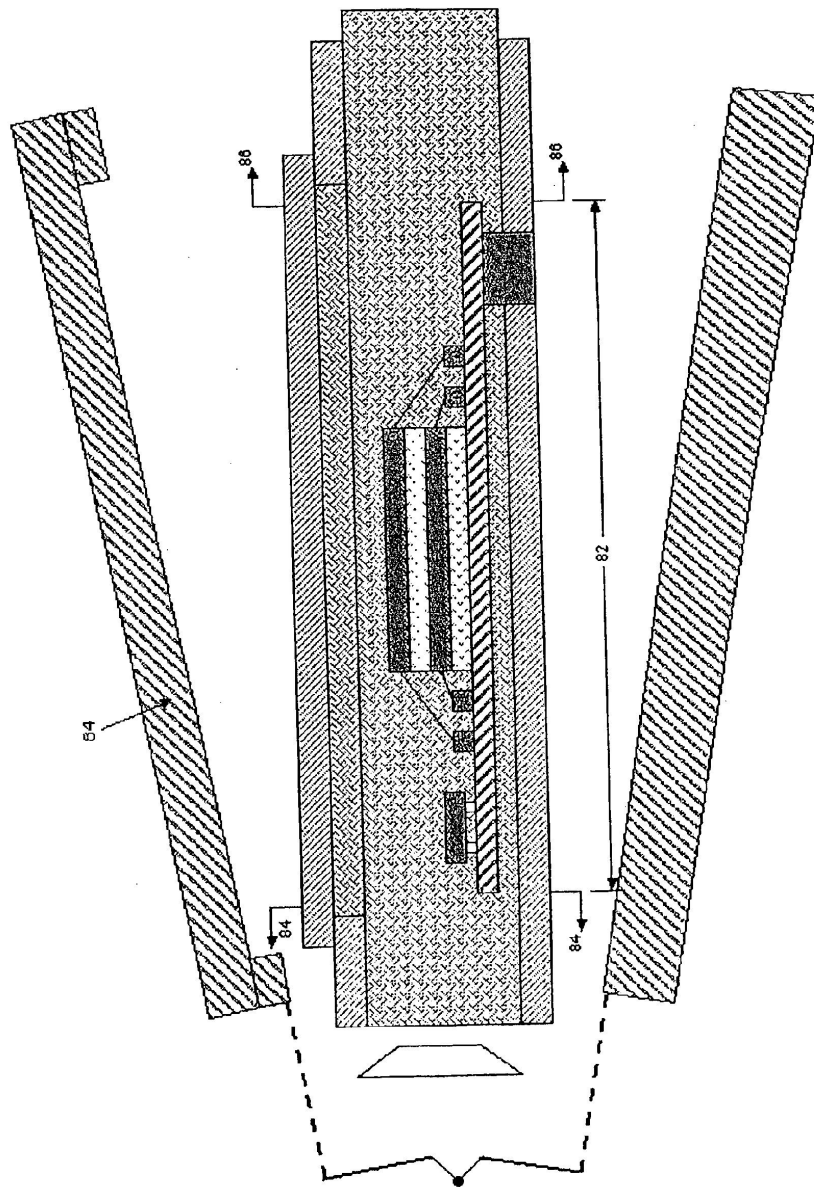
도면6



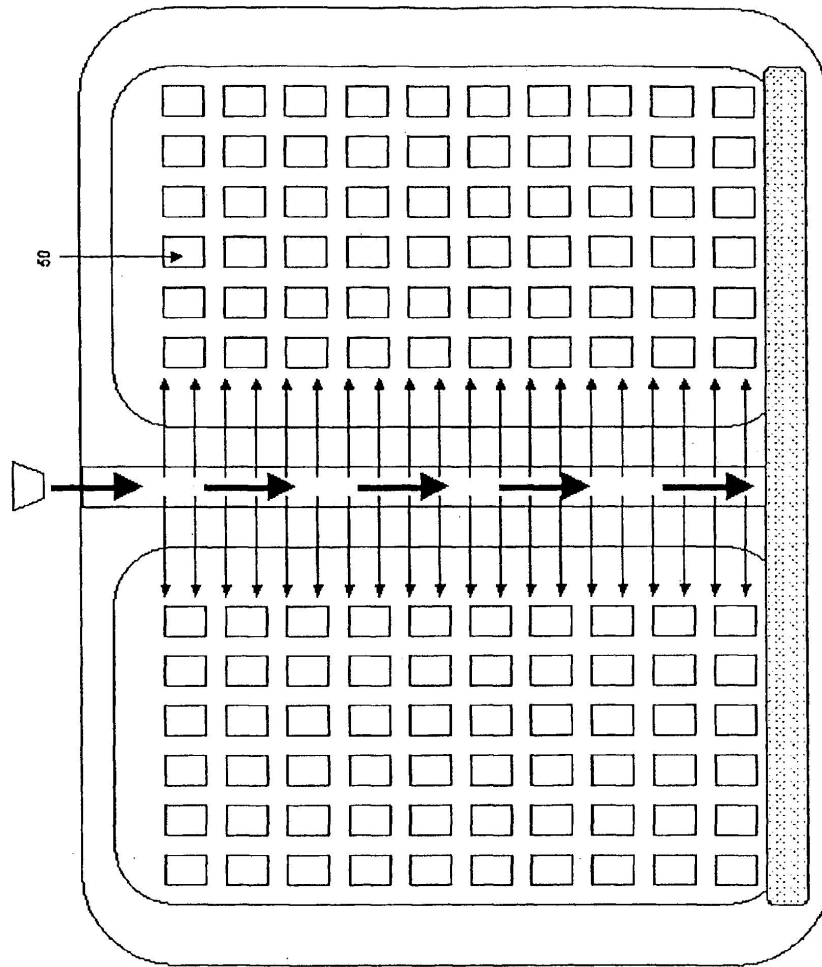
도면7



도면8

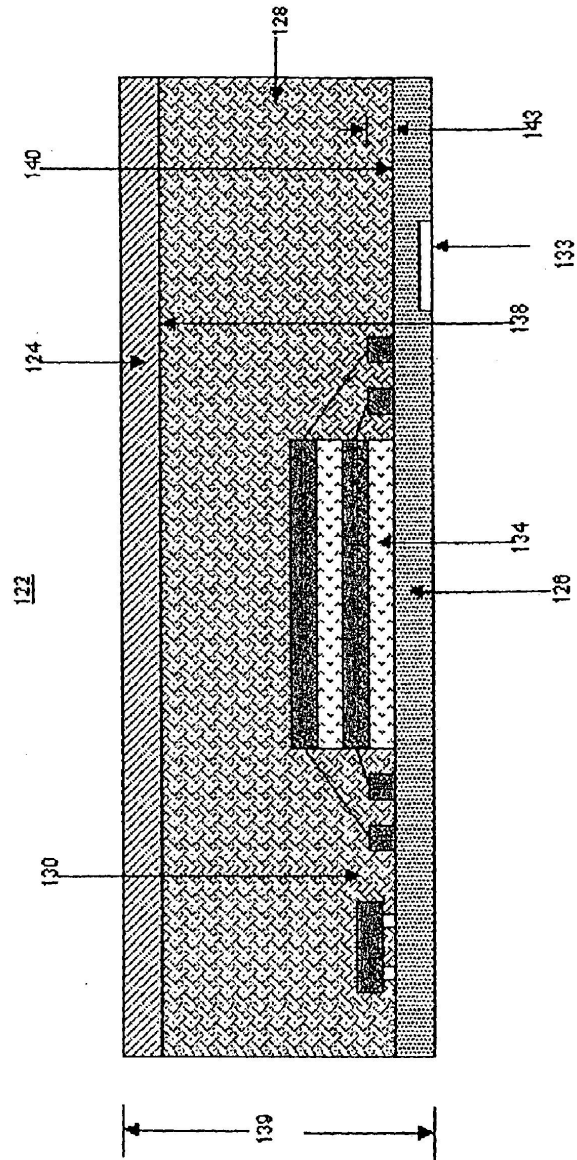


도면9



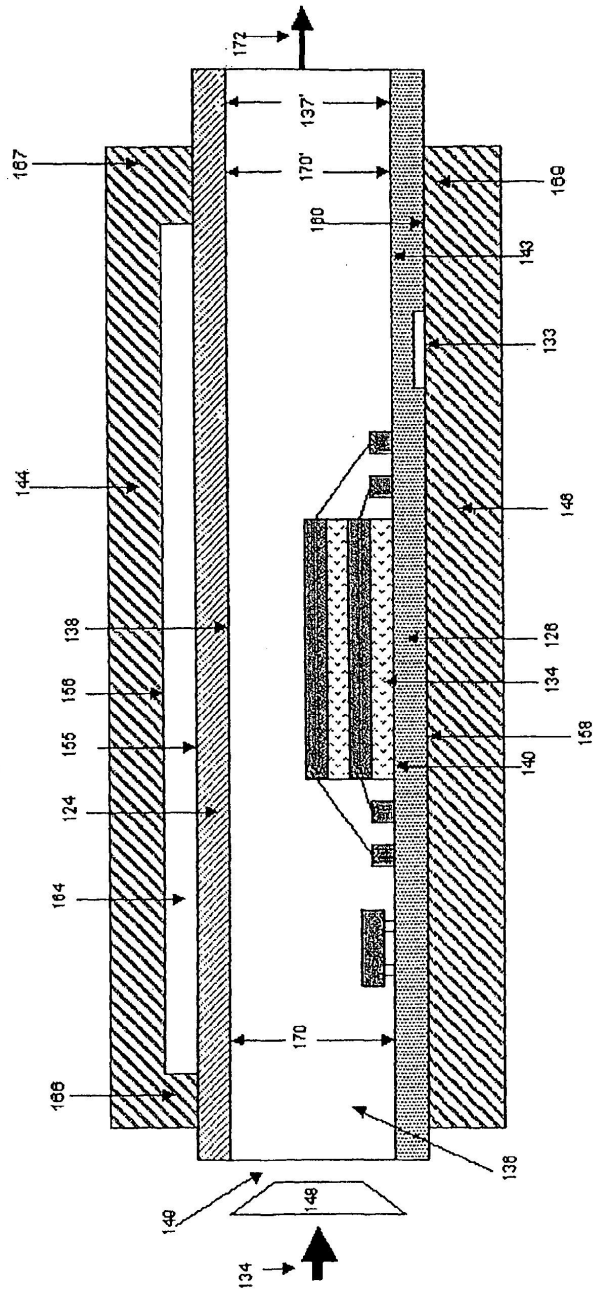


도면10

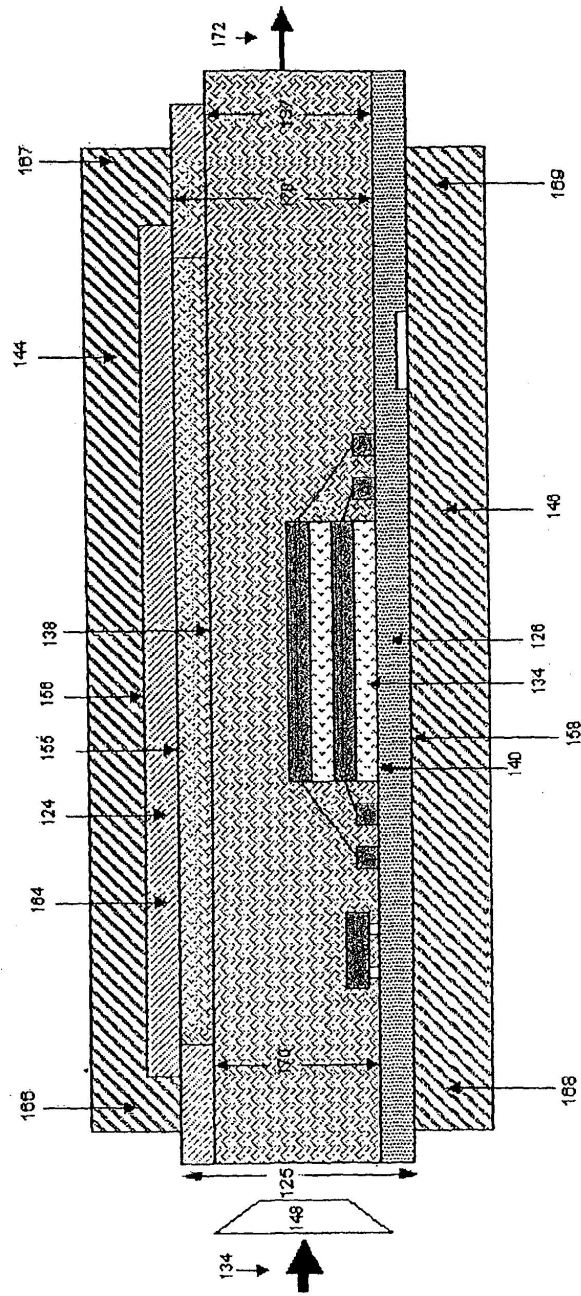




도면11



도면12



도면13

