

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成28年4月7日(2016.4.7)

【公開番号】特開2015-37155(P2015-37155A)

【公開日】平成27年2月23日(2015.2.23)

【年通号数】公開・登録公報2015-012

【出願番号】特願2013-168931(P2013-168931)

【国際特許分類】

H 0 1 L 27/146 (2006.01)

H 0 4 N 5/361 (2011.01)

H 0 4 N 5/369 (2011.01)

H 0 1 L 31/10 (2006.01)

【F I】

H 0 1 L 27/14 A

H 0 4 N 5/335 6 1 0

H 0 4 N 5/335 6 9 0

H 0 1 L 31/10 A

【手続補正書】

【提出日】平成28年2月17日(2016.2.17)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

半導体基板上にカルコパイライト系化合物を含む光電変換部を備え、
前記光電変換部は、光入射面側が相対的に広い禁制帯幅を有する
撮像素子。

【請求項 2】

前記光電変換部は、第 1 領域と、前記第 1 領域よりも禁制帯幅が広く、光入射面側に設けられた第 2 領域とを有する、請求項 1 に記載の撮像素子。

【請求項 3】

前記光電変換部の禁制帯幅は、光入射面側が広くなるように段階的に変化する、請求項 1 または 2 に記載の撮像素子。

【請求項 4】

前記光電変換部の禁制帯幅は、光入射面側が広くなるように連続的に変化する、請求項 1 または 2 に記載の撮像素子。

【請求項 5】

前記光電変換部上に固定電荷膜を有する、請求項 1 乃至 4 のうちのいずれか 1 つ に記載の撮像素子。

【請求項 6】

前記光電変換部上に絶縁膜および導電膜をこの順に有する、請求項 1 乃至 4 のうちのいずれか 1 つ に記載の撮像素子。

【請求項 7】

前記光電変換部上に導電膜を有する、請求項 1 乃至 4 のうちのいずれか 1 つ に記載の撮像素子。

【請求項 8】

前記半導体基板はn型半導体によって構成されている、請求項1乃至7のうちのいずれか1つに記載の撮像素子。

【請求項9】

撮像素子を含み、
前記撮像素子は、
半導体基板上にカルコパイライト系化合物を含む光電変換部を備え、
前記光電変換部は、光入射面側が相対的に広い禁制帯幅を有する
撮像装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正の内容】

【0014】

< 1. 実施の形態 >

(撮像素子10の構成)

図1は、本技術の一実施の形態に係る撮像素子(撮像素子10)の断面構成を表したものである。撮像素子10は、例えばCCDイメージセンサまたはCMOSイメージセンサ等の撮像装置(例えば、撮像装置1)において1つの画素(例えば、画素P)を構成するものである(いずれも、図7参照)。この撮像素子10は裏面照射型であり、半導体基板11の光入射面側に集光部20および光電変換部12が、光入射面とは反対側の面(面S2)に多層配線層31を設けた構成を有する。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正の内容】

【0017】

半導体基板11の表面(面S2)近傍には光電変換部12で発生した信号電荷を、例えば垂直信号線Lsig(図7参照)に転送する転送トランジスタが配置されている。転送トランジスタのゲート電極は、例えば多層配線層31に含まれている。信号電荷は、光電変換によって生じる電子および正孔のどちらであってもよいが、ここでは電子を信号電荷として読み出す場合を例に挙げて説明する。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正の内容】

【0018】

半導体基板11の面S2近傍には上記転送トランジスタと共に、例えばリセットトランジスタ、増幅トランジスタおよび選択トランジスタ等が設けられている。このようなトランジスタは例えばMOSET(Metal Oxide Semiconductor Field Effect Transistor)であり、各画素P毎に回路を構成する。各回路は、例えば転送トランジスタ、リセットトランジスタおよび増幅トランジスタを含む3トランジスタ構成であってもよく、あるいはこれに選択トランジスタが加わった4トランジスタ構成であってもよい。転送トランジスタ以外のトランジスタは、画素間で共有することも可能である。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0029

【補正方法】変更

【補正の内容】

【0029】

(製造方法)

まず、各種トランジスタおよび周辺回路を備えた半導体基板11を形成する。半導体基板11は例えばSi基板を用い、このSi基板の表面(面S2)近傍に転送トランジスタT1等のトランジスタおよびロジック回路等の周辺回路を設ける。次いで、Si基板の表面(面S2)側へのイオン注入により不純物半導体領域を形成する。具体的には、各画素Pに対応する位置にn型半導体領域を、各画素間にp型半導体領域を形成する。続いて、半導体基板11の面S2上に多層配線層31を形成する。多層配線層31には層間絶縁膜31Bを介して複数の配線31Aを設けたのち、この多層配線層31に支持基板32を貼りつける。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0033

【補正方法】変更

【補正の内容】

【0033】

撮像素子10では、半導体基板11に所定の電位 V_L ($> 0V$) が、電極13には例えば電位 V_L よりも低い電位 V_U ($< V_L$) がそれぞれ印加される。従って、電荷蓄積状態(リセットトランジスタ(図示せず)および転送トランジスタのオフ状態)では、光電変換部12で発生した電子-正孔対のうち、電子が相対的に高電位となっている半導体基板11のn型半導体領域(下部電極)に導かれる。このn型半導体領域から電子 E_g が取り出され、伝送経路を介して蓄電層(図示せず)に蓄積される。電子 E_g が蓄積されると、蓄電層と導通したn型半導体領域の電位 V_L が変動する。この電位 V_L の変化量が信号電位に相当する。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0034

【補正方法】変更

【補正の内容】

【0034】

読み出し動作の際には、転送トランジスタがオン状態となり、蓄電層に蓄積された電子 E_g がフローティングディフュージョン(FD、図示せず)に転送される。これにより、光Lの受光量に基づく信号が、例えば画素トランジスタ(図示せず)を通じて垂直信号線Lsigに読み出される。その後、リセットトランジスタおよび転送トランジスタがオン状態となり、n型半導体領域とFDとが例えば電源電圧 V_{DD} にリセットされる。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0037

【補正方法】変更

【補正の内容】

【0037】

これに対して、本実施の形態の撮像素子10では、カルコバイライト系化合物によって形成された光電変換部12の光入射面側に、光電変換部12の光入射面とは反対側の面を構成する第1領域12Aよりも禁制帯幅の広い第2領域12Bを形成するようにした。これにより、光電変換部12の受光面(面S1)近傍における光の吸収が抑制される。即ち、短波長の吸収が結晶欠陥およびダングリングボンドの少ない深い位置で行われるようになる。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】 0 0 5 4

【補正方法】 変更

【補正の内容】

【 0 0 5 4 】

画素部 1 a は、例えば行列状に 2 次元配置された複数の単位画素 P (撮像素子 1 0 , 1 0 A , 1 0 B , 1 0 C に相当) を有している。この単位画素 P には、例えば画素行ごとに画素駆動線 L read (具体的には行選択線およびリセット制御線) が、画素列ごとに垂直信号線 L sig が配線されている。画素駆動線 L read は、画素からの信号読み出しのための駆動信号を伝送するものであり、その一端は行走査部 1 3 1 の各行に対応した出力端に接続されている。