

297873

申請日期	<i>8.17.73</i>
案 號	85102306
類 別	G06F16/00 Int.·Cl ⁶

A4
C4



297873

(以上各欄由本局填註)

發 明 專 利 說 明 書
~~新 型~~

一、發明 名稱 名稱	中 文	用於電子裝置之用戶可移除中央處理單元卡
	英 文	A USER-REMOVABLE CENTRAL PROCESSING UNIT CARD FOR AN ELECTRICAL DEVICE
二、發明 人 人	姓 名	雪曼·李
	國 籍	美 國
	住、居所	美國·加州·蘭可派洛斯·維戴斯·雪達拉夫道·28531號
三、申請人	姓 名 (名稱)	美商·高級微裝置公司
	國 籍	美 國
	住、居所 (事務所)	美國·加州94088-3453·桑尼威·第1AMD區·郵政信箱3453號
	代 表 人 姓 名	石丸幹夫

裝 訂 線

經濟部中央標準局員工消費合作社印製

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6

B6

本案已向：

美國 (地區) 申請專利，申請日期： 案號： ， 有 無主張優先權
 1995年6月13日 08/489,864

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明(3)

發明領域

本發明概言之係有關於具有中央處理單(CPU)和橋式匯流排記憶體控制器之用戶可移除卡，其允許CPU與電子裝置之各種系統資源通訊並控制之。

本發明之背景

第1A圖係顯示一先前技藝的桌上型個人電腦100(例，IBM™ PC)，其包含有監視器101，系統機殼102，和鍵盤103。系統機殼102內包含有數個由罩殼104所包圍之電路板(未顯示於第1A圖中)。雖然罩殼104具有開口105用於將磁碟片(未顯示)插入磁碟片驅動器中，但是用戶仍須執行數個不方便、笨拙的且費時之動作以便安裝一個電路板，舉例而言，為了增加傳真數據機之功能。

為了安裝此一電路板，用戶必須先接近後機板107(第1B圖)，以便使用螺絲起子移開螺絲108A-108E。然後用戶須沿著箭頭110A和110B之方向將機蓋109往前推(第1C圖)，然再沿著箭頭110C之方向將機蓋109往上提起(第1D圖)。在機蓋移開的期間，用戶須小心確保位於系統機殼102內之任何電纜不會被機板107之掣之(未顯示)給絆住。

然後用戶須將長方形平板，如用於防止灰塵之防塵板111A-111G(於第1B圖中有較佳之顯示)中的任何一個，藉由鬆開用於將此防塵板固定於後機板107之螺絲(未顯示)而將其移除。然後用戶再將新板之插頭連接器(未顯示)插入插座連接器，其可以是主機板113(第1E圖)之插座連接器J1-J14中的任何一個，同時再以那些用於固定已移開之

五、發明說明(4)

防塵板的螺絲而將新板之後側平板固定於後機板107上。

為了安裝新的中央處理單元(CPU)，用戶須執行如上所述之相同步驟。然而，不同於插入一新的電路板，用戶須先將位於主機板113上之積體電路(IC)插座連接器115上之舊的CPU晶片114拔起，並將新的CPU晶片插入IC插座連接器115。在當舊的CPU晶片是焊在主機板113之上或當舊的CPU晶片之接腳數目不同於新的CPU晶片之接腳數目時，此種CPU晶片之置換將是不可能的。於此例中，將須更換新的主機板113，且至少須使用螺絲起子。

第1F圖係顯示一直覺的，容易且簡單的用於安裝或置換先前技藝之筆記型PC120內之週邊設備和記憶體的方法。用戶只須開啓門121便可露出位於機殼123內之開口122，並且插入個人電腦記憶體卡國際協會(person-computer-memory-card-international association PCMCIA)卡124，其型號是描述於"PC卡標準"中，可從位於1030 East Duane, Suite G, Sunnyvale, CA94086，電話：1-408-720-0107，之PCMCIA獲得此卡，故將其合併於此以供整體性之參考。於第1F圖之例中，PCMCIA卡124為一乙太網訊卡，在其一端點具有PCMCIA插頭連接器125用於使用戶可移除連接至位於開口122內之插座連接器(未顯示)。PCMCIA卡124同時亦具有一轉接插座126，其位於插頭連接器125之對邊以便可與乙太網訊電纜連接。

因此安裝一週邊於筆記型PC120正如將一磁碟片插入桌上型PC之磁碟機一樣容易。用戶不須執行任何如參考第

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

絲

五、發明說明(5)

1A-1E圖而描述於上之笨拙動作。

有很多種的PCMCIA卡可獲的，諸如大容量記憶體卡、網路卡、和傳真數據機卡，其長度和寬度均大約如信用卡一般。

然而為了安裝或置換筆記型PC120之中央處理單元(CPU)，用戶仍須執行如在參考第1A-1E圖時所描述於上之笨拙動作。用戶的此類動作在當其空間是局限於筆記型PC120內時將變得更加的困難。

概要

依據本發明，中央處理單元(CPU)和橋式匯流排記憶體控制器是包含於具模組設計之用戶可移除中央處理單元卡內，其具有與信用卡相類似之形式因素以便可允許用戶隨身攜帶此用戶可移除CPU卡，舉例而言，於皮包或襯衫口帶內。此用戶可移除CPU卡包含有第一連接器，其乃用於(1)永久地經由橋式匯流排記憶體控制器耦合至CPU，和(2)能夠用戶可移除地連接至位於電子裝置的主機板內之第二連接器，如電腦裝置(例，筆記型PC或桌上型PC)可經由位於電子裝置之罩殼內的插座而插上此用戶可移除CPU卡。

在此插入動作之後，當電子裝置啓動時，主機板經由第一和第二連接器而供應電源至位於用戶可移除CPU卡內之CPU。一旦接受到由主機板來之電源時，CPU是開啓，並且從一個或多個系統資源中讀取資源資料(如所需之輸入-輸出位址、中斷線、和直接存取記憶體通道)，檢查於資

五、發明說明(6)

源配置之衝突，啓動系統資源，執行自我電源啓動測試(POST)，和啓動作業系統。其後，於用戶可移除CPU卡內之CPU繼續執行基本的系統資源之控制功能，舉例而言，依須要致動或禁能系統資源，送出命令和從已致能之系統資源接收狀態，提供訊息於顯示器上，且反應從鍵盤來之中斷。

如上所述於用戶可移除CPU卡上包含有一橋式匯流排記憶體控制器，其將使得主機板和電子裝置之各系統資源可免除困擾，舉例而言，因為此CPU之特性對CPU製造商而言是特定的，如包含此CPU之微處理機晶片之輸出接腳。

本發明允許其可輕易地置換CPU，舉例而言，僅簡單地開啓位於電子裝置的罩殼內的一個門，拔開預先存在之用戶可移除CPU卡，並且插入一個新的用戶可移除CPU卡，而不必使用先前技藝中所須之用於拆卸此罩殼的動作。舉例而言，當快速CPU，如AMD™的K5™微處理器是可獲得時，用戶可升級於此所述之包含有Intel™之Pentium™微處理器等類型之電子裝置，其僅須簡單地切換包含有其個別的微處理器之用戶可移除CPU卡。因此，用戶可升級一新CPU，而不須考慮CPU是應用於單一積體電路、多晶片模組、或晶片組，同時亦不須考慮包含此CPU之積體電路的輸出接腳。用戶同時亦可更新成較低或較高代之CPU，只要此CPU是包含於如上所述之型式的用戶可移除CPU卡中。

如上所述之信用卡大小之用戶可移除CPU卡提供幾個沒有出現在先前技藝的大型主機板中的優點。信用卡大小

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

約

五、發明說明(7)

為一允許用戶可方便攜帶用戶可移除CPU卡於很小空間之最佳大小，如皮夾子或口袋內。再者，信用卡大小對筆記型和掌上型PC是很有用的實體，因空間受到嚴格的限制。舉例而言，如上所述之筆記型PC可以很容易地容納二個或更多個的CPU卡，且尚具有與先前技藝之僅含有一個CPU之筆記型PC相同的大小；然而包含有兩個先前技藝之主機板的筆記型PC之所須空間可能是含有單一個的先前技藝之筆記型PC的二倍。此信用卡大小亦允許此用戶可移除CPU卡具有很小的重量，同時助長其於筆記型和掌上型PC上之應用，且可以很容易的藉由用戶之皮夾或口袋而運送一個或多個CPU卡。

於一實施例中，用戶可移除CPU卡具有以基本輸入輸出系統(BIOS)指令編碼之唯讀記憶體(ROM)，在電源啟動之後，其由位於用戶可移除CPU卡中之CPU執行之。此BIOS指令包含有系統架構BIOS指令，其執行時將導致CPU偵測電子裝置之資源配置的衝突。此系統架構BIOS指令允許用戶可移除CPU卡可包含不同結構之CPU且可成功地使用於同一個之電子裝置中，此乃因為位於用戶可除移CPU卡中之CPU在每一個電子裝置啟動之後，配置電子裝置中之系統資源。

因此依據本發明，用戶可在具有不相容結構之CPU間切換，以便可執行特定於每一個結構之應用程式。舉例而言，用戶最初可使用包含有x86CPU之用戶可移除CPU卡在筆記型PC上以便可執行，舉例而言，Microsoft™

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(8)

Windows™作業系統和使用如編輯文件的Microsoft™ Word等之Microsoft™特殊應用程式。在之後的時間裡，用戶可切斷筆記型PC之電源，置換用戶可移除CPU卡，舉例而言，於筆記型PC之同一個機槽中以680x0CPU取代x86CPU，然後開啓筆記型PC之電源以便可執行Apple™ Macintosh™之作業系統和使用如編輯圖型文件的Macpaint等之Macintosh™特殊應用程式。因此，本發明提可在同一電子裝置中依序的使用不同結構CPU之彈性。

依據本發明，用戶亦可同時在位於同一電子裝置中之不同結構的CPU上執行二個或多個應用程式，且僅藉由敲鍵或壓一下滑鼠鍵則可動態地切換於這些CPU之間。

於此實施例中，用戶可移除CPU卡亦具有隨機存取記憶體（以快速記憶體SRAM晶片和主記憶體DRAM晶片之形式），其可經由整合性電子裝置（IDE）硬碟驅動器而從儲存區載入應用程式和資料，以便允許電子裝置執行各種選擇到的功能（例，試算表計算）。

除此CPU和此記憶體（例，ROM和可選擇的RAM），本發明之用戶可移除CPU卡同時亦包含有橋式匯流排記憶體控制器。此橋式匯流排記憶體控制器和CPU在某實施例中是包含於單一積體電路中，而在其它實施例中則是包含於兩個或多個積體電路中。此橋式匯流排記憶體控制器包含有一匯流排介面單元，其經由第一和第二連接器而使CPU與電子裝置中之系統匯流排相介接。此橋式匯流排記憶體控制器包含有一中斷轉換器，其用於藉由驅動其相對應之

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明(9)

CPU中斷端之中斷訊號，而回應位於系統匯流排之中斷線上之主動訊號。此橋式匯流排記憶體控制器亦包含有一記憶體控制器，其用於將CPU介接至以BIOS指令編碼之唯讀記憶體(ROM)。於不同的實施例中，橋式匯流排記憶體控制器可選擇地包含許多中心資源，諸如時序控制器、匯流排仲裁器、和隨機存取記憶體之介面(例，於記憶體控制器中)。

於某一特殊實施例中，橋式匯流排記憶體控制器包含有熱監視器，其週期性地從也包含於用戶可移除CPU卡中之熱電阻器取樣溫度訊號。當其溫度訊號超過特定的高溫限制時，此橋式匯流排記憶體控制器供應一時序訊號至CPU，此訊號所具有之特定頻率小於特定的正常操作頻率。當溫度訊號低於特定的低溫限制時，此橋式匯流排記憶體控制器以正常操作頻率供應一時序訊號至CPU。以此方法，此橋式匯流排記憶體控制器可使CPU免於永久損壞，此損壞有可能是因為無法散發從用戶可移除CPU卡來之熱氣。

此處所描述之用戶可移除CPU卡的“用戶可移除”特性提供高度的結構性、高性能和低成本。因為用戶可移除CPU卡之模組設計，故主機板以及電子裝置可具有很少之版本，且可大量製造，因而減低如工具設定和測試之產品成本。用戶可移除CPU卡的此模組設計同時亦容許其依據及時製造方法而庫存很少的電子裝置零件，且允許顧客有彈性地訂製電子裝置，而不須考慮其CPU之結構。此種模

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(10)

組設計因為不須接線故亦可簡化電子裝置之組裝，其僅須將CPU卡經由機殼之開口而插入此電子裝置中。事實上，此一組裝步驟用戶就可完成，故不須經由，舉例而言，電子裝置之製造商。

圖式之簡單說明

第1A和1B圖係分別顯示先前技藝之桌上型個人電腦之前視和後視圖。

第1C和1D圖係顯示如何移開第1A和1B圖中之個人電腦之系底座之蓋子。

第1E圖係顯示安裝於第1A-1D圖中之系統底座內的主機板。

第1F圖係顯示先前技藝中具有做為插入PCMCIA卡用之PCMCIA插座之筆記型個人電腦。

第2A和2C圖係顯示包含有微處理機之用戶可移除CPU卡的兩個實施例之透視圖。

第2B圖係顯示依據本發明而使用第2A圖中之CPU卡於筆記型PC中。

第3A、3B和3C圖係顯示用戶可移除CPU卡之一實施例的實際大小的平面圖、正視圖和側視圖。

第4A、4B和4C圖係顯示包含於第3A-3C圖之用戶可移除CPU卡中之基體的上平面、側和底平面圖。

第5圖係顯示於第2B圖中之各元件的高階系統方塊圖。

第6圖係顯示依據本發明當其從電子裝置接收到電源

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

繪

五、發明說明⁽¹¹⁾

時，由用戶可移除CPU卡之中央處理單元所執行之各步驟。

第7圖係顯示用戶可移除CPU卡中之橋式匯流排記憶體控制器之各元件的方塊圖。

詳細說明

第2A圖係顯示具有機殼202之用戶可移除中央處理單元(CPU)卡(亦稱"CPU卡")的一實施例201，其包含有安裝於如下所述之基體上的中央處理單元(CPU)。機殼202所具有之寬度W和長度L幾乎與信用卡的大小相同，故用戶可以很容易地將此CPU卡201攜帶於傳統的皮夾中。機殼202之厚度T並不是本發明中之關鍵值。同時，在實施例中不同的CPU卡可以是不同長度L，但是寬度W卻是一標準值，保持其相同以便容許不同的CPU卡可交互的使用。於一實施例中，其寬度W=5.4cm，長度L=8.56cm和厚度T=0.5cm(而於另一實施例中T=1.05cm)。

此CPU卡201亦包含有接頭203，於此實施例中此為一具有數個插座接點(顯示於第3B圖中)之插座接頭。當經由位於如筆記型PC206等電子裝置之機殼205中的開口204而將CPU卡201插入機架時，接頭203是可分離地電子耦接至位於筆記型PC206之主機板(顯示於第5圖中)內之其相對應接頭。機殼205(第2B圖)包含有門207，打開此門之後則可接合到位於槽204之後的機架。於實施例中，除了當將CPU卡201插入或移出筆記型PC206時，在筆記型PC206是正常操作的期間，門207是關閉的，且由上鎖機構208鎖住，

五、發明說明(12)

此乃為了避免CPU卡201突然斷路。在筆記型PC206正常操作的期間CPU卡201之斷路可能導致無法預測和偶發的事件(亦稱為"錯誤")發生於筆記型PC206中，故須避免。

當筆記型PC206啟動時，主機板經由接頭203供應電源至CPU卡201，而當接收到電源時，卡201上之CPU配置且控制筆記型PC206之各種系統資源。在電腦工程中已相當了解，中央處理單元可執行各種作業系統功能如：(1)執行用戶經由如鍵盤209之輸入而選擇之應用軟體；(2)於如顯示器210上顯示有用之訊息給用戶；和(3)控制資源媒介，舉例而言，監視狀態、發佈命令、和因應從各系統資源來之中斷。如此處所使用的，媒介可以是由電子裝置之中央處理單元所控制之電子裝置的任何部份，舉例而言，可以是PCI媒介。

如一特殊實施例中之一選擇性特徵，筆記型PC206可包含一位於槽204內的彈射機構211，其可由用戶操作以便插入之CPU卡201彈出。除了門207，筆記型PC206具有另一個門212，顯示於第2B圖中為其於關閉之位置，可打門以便插入另一個類似CPU卡201之用戶可移除卡。舉例而言，此用戶可移除卡可以是一包含有系統資源之資源卡，如傳真數據機控制器，或亦可以是另一個CPU卡，舉例而言，可允許用戶藉由按鍵而切換於不同的作業系統，如Microsoft™各Macintosh™作業系統。

於一實施例中，在當資源卡僅具有系統資源時其CPU卡則僅具有CPU和如此處所描述的相關電路，換句話說，

五、發明說明(13)

沒有任何系統資源呈現於CPU卡上，亦沒有任何CPU出現於資源卡上。於此一實施例中，資源卡(例，乙太網訊卡)可具有微處理器，其乃用於執行資源卡各功能，但其不能執行本質上是由CPU為整個電子裝置所執行之作業系統功能。同時於此實施例中，資源卡可具有一由BIOS指令所編碼之唯讀記憶體，其在當系統配置時將其移入至位於CPU卡內之主記憶體中(例，DRAM晶片406)，且由CPU執行之(例，CPU402)。此種BIOS指令不可由位於此種實施例之資源卡中的微處理器執行。

雖然第2B圖所顯示之實施例中所舉例之電子裝置為筆記型PC206，但在另一實施例中，此電子裝置可以是任何的電子裝置，如類似第1A圖所顯示之桌上型PC，且具有將描述於下之有關主機板之適當特性。依據本發明之電子裝置利用中央處理單元提供加強的功能，並且包含有內建式控制裝置，舉例而言，用於控制建築物之安全和空調之建築物控制器；用於控制引擎空氣流量比之車輛控制器；和允許用戶選擇呈現於電視上之頻道的電視選台器。

在本發明的電子裝置中門207(第2B圖)並不是關鍵性元件，且於某些實施例中並不提供。舉例而言，使用用戶可移除CPU卡223(第2C圖)之實施例中則具有門221，其為卡223之機殼222的部份。除此之外卡223在所有的概念中均與描述於上之CPU卡201相似。用戶可移除CPU卡223可用於具有由門221所關閉之開口的電子裝置中。當卡223完全插入位於開口之後的槽中時，可鎖住門221。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(14)

於一實施例中之用戶可移除CPU卡201的形式因素相同於描述於"PC卡標準"中之用於PCMCIA卡的標準(上述中)。於一特殊實施例中，用戶可移除CPU卡201依照用於小週邊元件互接(SPCI)卡之規範行事，此規範描述於"小PCI區域匯流排規範"中(而後稱"SPCI規範")，其可從PCI特殊股份集團，M/S HF3-15A，5200 N.E. Elam Young Parkway，Hillsborough，OR 97124-6497獲得，將其於此提出以供整體性之參考。

於一實施例中，由用戶可移除CPU卡201之機殼202所含蓋之基體301(第3A-3C圖)為一印刷電路板基體，其寬度W大約與信用卡之寬度相同。基體301在其一邊具有接頭區302(與接頭203相鄰)，而在其縱向邊緣則具有空隙區303和304。基體301具有兩個插入邊緣導向板305和306，其是沿著與接頭區302相鄰之縱向邊緣做為插入分立定位。基體301包含有數個接點，如於接頭203中(第3B圖)之排列於第一行A之插座接點A01...A54，和排列於平行第一行A之第二行B之插座接點B01...B54。行之相鄰兩插座接點間互相分離P1之距離。行A和行B之間互相分離P2之距離。

於一特殊之實施例中，第3A-3C圖中所顯示之大小表列於下面的表1中，且詳細的描述於前文中所參考的SPCI規範中。

五、發明說明(15)

表 1

第 3 A - 3 C 圖中之大小	毫米
L	85.6
S	3
T k	3.3
T	10.5
X	2.6
X 1	1.3
Y	1.1
Z	2.6
C 1	10.0
W	5.4
T i	0.85
P 1	0.8
P 2	1.0

此二實施例(例 5 伏特和 3.3 伏特)之接頭 203 內之 108 個插座接點(每一行 54 個)的訊號定義則表列於表 2 中,且詳細的描述於前文中所參考的 SPCI 規範中。

表 2

接點	訊號定義	
	行 B	行 A
1	接地	接地
2	INTB#(中斷須求)	+12V
3	+5V	INTA#(中斷須求)
4	INTD#(中斷須求)	INTC#(中斷須求)
5	-12V	+5V
6	PRSNT1#	保留
7	保留	保留
8	PRSNT2#	+5V
9	時序	RST#(重置)
10	接地	GNT#(許可)
11	REQ#(要求)	接地
12	+5V	CLKRUN#
13	AD[31]	AD[30]

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(16)

14	AD[29]	+5V
15	接地	AD[28]
16	AD[27]	AD[26]
17	AD[25]	接地
18	+I/OV	AD[24]
19	保留	+I/OV
20	接地	保留
21	C/BE[3]#	接地
22	+3.3V	IDSEL(裝置選擇)
23	AD[23]	+3.3V
24	接地	AD[22]
25	AD[21]	AD[20]
26	AD[19]	接地
27	+3.3V	AD[18]
28	AD[17]	AD[16]
29	C/BE[2]#	+3.3V
30	接地	FRAME#
31	IRTY#	接地
32	+3.3V	TRDY#
33	DEVSEL#	接地
34	接地	STOP#
35	LOCK#	+3.3V
36	PERR#	SDONE
37	接地	SBO#
38	SERR#(系統錯誤)	接地
39	+3.3V	PAR
40	C/BE[1]#	AD[15]
41	AD[14]	+3.3V
42	接地	AD[13]
43	AD[12]	AD[11]
44	AD[10]	M66EN
45	+I/OV	AD[09]
46	AD[08]	C/BE[0]#
47	AD[07]	+I/OV
48	+5V	AD[06]
49	AD[05]	AD[04]
50	AD[03]	+5V
51	+5V	AD[02]
52	AD[01]	AD[00]
53	ACK64#	接地
54	接地	REQ64#

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

卷

五、發明說明(17)

於基體 301 中之插座接點標示為 +I/OV 者在 +5V 的實施例中是連接至 +5V 面，而於 +3.3V 的實施例中則是連接至 +3.3V 面。於表 2 中之訊號定義相似或相同於 1995 年 5 月 15 日在 "PCI 區域匯流排規範" (而後稱之為 "PCI 規範") 中所描述的 PCI 訊號的定義，且其可從 PCI 特殊股份集團 (上述) 中取得，將其於此提出以供整體性之參考。

與基體 301 相似之另一個實施例中的基體 401 與用戶可移除 CPU 卡 201 之各元件一起顯示在第 4A-4C 圖中。基體 401 提供一耦合至橋式匯流排記憶體控制器 403 之 CPU 402，此控制器則依次再耦合至唯讀記憶體 (ROM) 404。於此實施例中，為簡化電路佈局之複雜性，將橋式匯流排記憶體控制器 403 放置於接點 203 附近。相同於此理由，於此實施例中，將 CPU 402、橋式匯流排記憶體控制器 403、和 ROM 403 安裝於基體 401 之同一側 401A 之表面上。

橋式匯流排記憶體控制器 403 同時亦耦合至數個 SRAM 晶片 S1、S2、... SN，此處 N 代表 SRAM 晶片數 (第 4C 圖)，其一起做為快速記憶體 405，且耦合至數個 DRAM 晶片 D1、D2、... DM，此處 M 代表 DRAM 晶片數，其一起做為主記憶體 406。SRAM 晶片 S1、S2、... SN 和 DRAM 晶片 D1、D2、... DM 可安裝於與 CPU 402 同一側 401A (第 7 圖) 或如第 4A-4C 圖所示的於另一側 401B。將所有之元件安裝於同一側花費較少但是在當不顧其電路配置且將其寬度固定下將導致卡 201 之長度變長。

亦安裝於基體 401 上的有數個其它元件，諸如振盪器

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(18)

407(第4A圖),其經由一如金屬軌道408之電導體而將時序訊號驅動至橋式匯流排記憶體控制器403。

基體401亦具有數個額外的電導體,舉例而言,金屬軌道410(同時亦稱記憶體匯流排410)將ROM404和DRAM406耦合至橋式匯流排記憶體控制器403,而金屬軌道420(同時亦稱CPU匯流排420)則將CPU402和SRAM405耦合至橋式匯流排記憶體控制器403。橋式匯流排記憶體控制器403亦藉由數個金屬軌道435而耦合至接頭203。於第4A-4C圖的實施例中,基體401同時亦具有數個測試接點T01...T37用於測試CPU卡201,舉例而言,在製造完成後運送之前。

橋式匯流排記憶體控制器403將CPU402與筆記型PC206內之其它元件隔離,因此可容許在同一個筆記型PC206中使用不同結構之CPU,其於不同之實施例中,可依序的或同時的使用。

於一特定實施例中,基體401包含有熱阻器440,其藉由一溫度線445而與橋式匯流排記憶體控制器403相接。橋式匯流排記憶體控制器403週期性取樣從熱阻器440來之訊號並且將此取樣溫度量測值與預定之高溫限值,例85℃,比較。當由熱阻器440所顯示之溫度開始接近預定之高溫限制時,橋式匯流排記憶體控制器403將在CPU匯流排420上之CPU402控制端402C之一所提供之時序訊號的頻率降低至預定之低頻率,例10MHz,直到取樣溫度量測值低於預定之低溫限制,例25℃。一但此溫度低於預定之低溫限制,橋式匯流排記憶體控制器403再度以預定之正常頻率,

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明（19）

例 90MHz，供應時序訊號至中央處理單元 402。以此方法，橋式匯流排記憶體控制器 403 可確保中央處理單元 402 不會超過其溫度限制。雖然將供應至 CPU 402 之時序訊號減慢以避免 CPU 過熱，但其它的時序訊號（如 DRAM 再生訊號）仍可維持於相同的頻率（除非使用自我再生 DRAM）。

基體 401 亦可包含有一電源供應器 490，其於實施例中可以是一選用特性，其可從連接至接頭 203 之電源接點（例，行 B 之接點 3）之線 491 接受電源，並且將電源分散至 CPU 卡 201 之各元件，其彼此間所須之電力可能不同。舉例而言，於某特殊實施例中，電源供應器 490 在線 491 所接收之電源是 5V，然後於線 492 上供應 3.3V 之電力至 CPU 402。

於一特殊實施例中，CPU 402 為可從 AMD™ One AMD Place, P. O. Box 3453, Sunnyvale, CA 94088-3453 取得之 AM486™ 微處理器。於此實施例中，ROM 404 為 Am27C1024，其亦可從上述之 AMD 獲得，而 DRAM 晶片 D1-DM 和 SRAM 晶片 S1-SN 則分別為可從微科 (Micron Technology)，2805 E. Columbia Road, Boise, Idaho 83706 獲得之 MT4C161024 和 MT5C128K8A1。於此實施例中，SRAM 晶片 S1-SN 形成 1M 位元組之快速記憶體 405，而 DRAM 晶片 D1-DM 則形成 16M 位元組之主記憶體 406。同時於一實施例中，基體 401 為一具有 0.8mm 厚度（大約 20mils）之多層薄層壓板 FR-4；且共面接點大約為 0.1mm。

於一實施例中，中央處理單元 402 和橋式匯流排記憶體控制器 403 是形成於兩個不同的積體電路上，如微處理

五、發明說明(20)

機晶片(例, 80x86晶片, 680x0晶片, 阿耳發(Alpha)晶片, 或 Power PC晶片)和邏輯晶片(例, PAL™晶片或 FPGA晶片)。於另一實施例中, CPU402和橋式匯流排記憶體控制器403是一起形成於單一積體電路上之兩個部份, 並藉由形成於此單一積體電路上之電導體420互相連接。

第5圖係以方塊圖顯示如何於筆記型PC206中使用CPU卡201。如上所指出的, 用戶自然地將CPU卡201插入位於槽204(第2B圖)之後的機架上直到接頭203是可分開地連接至主機板502之接頭501(第5圖), 此在某實施例中為印刷電路板。除了接頭501, 主機板502尚具有數個接頭503-506, 且這些接頭501, 503-506(於此實施例中其包含有數個針型插頭)中之任一個均是可分開地連接至如CPU卡201之用戶可移除卡之接頭。

在顯示於第5圖內之實施例中, CPU卡201之插座接頭203是連接至接頭501。同時, 數個含有筆記型PC206之各種系統資源的用戶可移除資源卡511-513係分別連接至接頭504-506。每一個用戶可移除資源卡511-513均遵守前文中所參考的SPCI規範。

於此實施例中, 用戶可移除資源卡511-513係分別為圖形視訊轉接卡、無線網路轉接卡、和SCSI主轉接卡。資源卡亦可連接至(可分離的或永久的)如所顯示之週邊, 舉例而言, 耦合SCSI主轉接卡513至外接式光碟機(CI-ROM)驅動器514。除了CPU卡201, 於一實施例中用戶可選擇性地分離連接其它如所顯示之附加CPU卡至接頭503, 舉例而

五、發明說明(21)

言，可分離的連接CPU卡515。因此筆記型PC206允許用戶同時執行兩個應用程式，一個在CPU卡201，另一個在CPU卡515。

因為於CPU卡內之製造商所指定之CPU結構是由其所對應之橋式匯流排記憶體控制器隔離，故CPU卡201所具有之CPU結構可與CPU卡515內之CPU結構不同。於此例中，其第一應用，舉例而言，可以是Windows™應用，而此時其第二應用，舉例而言，可以是Macintosh™應用，且用戶可以利用按鍵或其它的切換機構在此二種應用中切換。在CPU卡201和515內之中斷處理器可利用按鍵之訊號而將如圖形視訊轉接卡511等系統資源的控制轉移於此二卡之間。

於一特殊實施例中，控制CPU(例，於CPU卡201中目前用於控制系統資源之CPU402)具有中斷處理機，其因應從切換機構來之訊號而送出更改方向之訊至橋接器525，並導致橋接器525更改從銜接(legacy)元件531-534至非控制CPU(例，於CPU卡515中之CPU可以更改方向之訊號特定之)之通訊方向(包含中斷訊號)。

再者，用戶可使用兩個包含有相同結構CPU之CPU卡來執行兩個應用程式，舉例而言，利用其中一CPU看電影或玩電視遊樂器，另一CPU進行如試算表重新計算之數字處理工作。

接頭501和503-506每一個均可藉由系統匯流排520而互相連接，此匯流排之形式為電導體，如形成於主機板

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(22)

502上之金屬軌道。於一實施例中，系統匯流排520為前文所參考之PCI規範中所描述的週邊元件互接(PCI)匯流排。系統匯流排520藉由銜接匯流排橋接器525而耦合至銜接匯流排，其可以是工業標準結構(ISA)匯流排530。於此實施例中，ISA匯流排530依序又耦合至各種銜接元件，其為符合IBM™ PC AT工業標準之元件。此種銜接元件，舉例而言，包含有滑鼠-鍵盤控制器531、磁碟機控制器532、IDE硬碟驅動器控制器533、和RS232串接埠控制器534。滑鼠-鍵盤控制器531可與Intel 18042相容，其乃規劃做為支援IBM™個人電腦AT鍵盤序列式介面。銜接匯流排橋接器525包含有Intel™8254、8259A、和8257，這些是以具有電腦工程之技藝者所皆知之方法連接在一起。

雖然有幾個元件，如IDE硬碟驅動器控制器533，係連接至銜接匯流排530，但於其它的實施例中，某些或所有的系統資源是連接至系統匯流排520，因此可除去銜接匯流排530和銜接匯流排橋接器525。於此實施例中，銜接匯流排530是以金屬軌道之型式形成於主機板502之上，並且耦合至與PCMCIA插座連接器536相接之PCMCIA橋接器535。PCMCIA插座連接器536可連接至用戶可移除資源卡，如PCMCIA傳真數據機轉接卡537。主機板502亦包含有即時時序SRA538(Motorlola MCI46818)，其電源是由電池539供應。

主機板502亦提供有電源供應電路540，其將電源經由電源匯流排541供應至筆記型PC206的各元件，如控制器

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(23)

531-534、用戶可移除資源卡 511-513、537、用戶可移除 CPU卡 201、515和橋接器 525及 535。電源匯流排 541經由卡連接器(例, 203)之接點 +5V、+12V、+3.3V和 -12V(表 2)而供應電源至與主機板 502之接頭 501、503-506和 536耦合的用戶可移除卡 201、511-513和 537。

於一實施例中, 主機板 502決定具有定義於前文之表 2 中之訊號的用戶可移除卡所須之電源。主機板 502感測對應於插座接點 PRSNT1#和 PRSNT2#之插頭接點的訊號, 其用於指示是否用戶可移除卡確實出現於槽中(例, 槽 204), 而假如確實, 則其總電源需求列於下表 3 中。

表 3

PRSNT1#	PRSNT2#	電源需求
開啓	開啓	無用戶可移除卡
接地	開啓	10W(最大)
開啓	接地	5W(最大)
接地	接地	2W(最大)

於此實施例中, 主機板 502經由前述之電源軌道 +5V、+3.3V、12V、和 -12V而供應電源至接頭 203, 然後再將電源供應至用戶可移除 CPU卡 201之各組件。

主機板 502亦包含有一選擇性特性, 系統匯流排仲裁器 550, 其在 CPU和系統資源之間決定誰使用系統匯流排。系統匯流排仲裁器 550藉由仲裁線 551-556而連接至 CPU卡 201、515和資源卡 511-513。於此實施例中, 仲裁線 551-556中之每一條均包含有耦合至接點 REQ#(表 2)之要求線、耦合至接點 GNT#之許可線和耦合至接點 ISDEL之裝置選擇

五、發明說明(24)

線。於一實施例中，系統匯流排仲裁器550採用描述於前文所參考的PCI規範中之仲裁協定以便使得各種媒介均可使用此系統匯流排520。再者於此實施例中，系統匯流排仲裁器550同時亦驅動於裝置選擇線上之訊號以便CPU卡201中之CPU402可將結構命令送至例如卡511-513。

一旦CPU卡201已經由接頭203和501而適當地接至主機板502，則可將筆記型PC206開啓並且操作之使其執行各種先前技藝中的功能，如試算表中用戶所選定之計算。在電源開啓之後，筆記型PC206執行第6圖之流程圖所述之各步驟。

於步驟601中，開啓筆記型PC206之電源，然後電源供應電路540將電源供應至筆記型PC206內之每一個元件。於步驟602中，所有於系統匯流排520上操作之本體，如需要啓動之用戶可移除資源卡511-513和銜接匯流排橋接器525，將因電源啓動之預設值而變成主動(即，致動)。然後這些本體中的每一個等待從中央處理單元來之指令。其它不須電源啓動的元件，如控制器531-534、PCMCIA-ISA橋接器535和傳真數據機轉接卡537則是閒置(即，禁能)。

當接收到電源時，舉例而言經由接頭203，於CPU卡201內之CPU402執行步驟603，例，編碼於ROM404中之基本-輸入-輸出-系統(BIOS)指令，以便執行數個結構化功能。

CPU402隔離主動資源，如圖形視訊轉接卡511，並且從此隔離的資源中之唯讀記憶體內讀取資源所須資料和選

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(25)

擇性地 BIOS 指令。於另一實施例中，CPU402 使用不同的技術來讀取資源所須資料。舉例而言，於符合微科公司在 1994 年 5 月 5 日公佈之 1.0a 版的“插頭和動作 ISA 規範”之一實施例中，其 CPU402 送出一啓始鍵至系統匯流排 520 上以便使得所有的致能資源均處於結構化模式，此微科公司是位於 One Microsoft Way, Redmond, WA. 98052-6399。

於此實施例中，CPU402 執行隔離協定並從每一個致能的主動資源中讀取資源所須資料，且儲存此資料。於符合前文所參考之 PCI 規範之另一實施例中，CPU402(1)促使橋式匯流排記憶體控制器 403 發出結構化命令於系統匯流排 520 之上，其包含有驅動 IDSEL 訊號於做為唯一辨別每一個致能資源之仲裁線 551-556，和 (2) 讀取並儲存資源所須資料。

CPU402 為每一個要求啓動之系統資源重複上述步驟。對每一個啓動式系統資源，CPU402 檢查其資源配置有否衝突，如果需要則指定衝突免除資源並且致動啓動式系統資源。舉例而言，假如兩個不同的系統資源，例如卡 512 和 513，在其預設模式下均使用相同的直接存取記憶體 (DMA) 通道 (例，通道 3) 或相同的中斷需求線 (例，INTA) 則可能會發生衝突。於此例中，CPU402 命令系統資源之一使用衝突免除之不同的 DMA 通或中斷需求線。

然後 CPU402 選擇性地結構化所有其它的元件，如銜接匯流排橋接器 525 和控制器 531-534。其後 CPU402 執行電源啓動自我測試 (POST)，緊接著啓動作業系統，舉例而言，從由 IDE 硬碟驅動器控制器 533 所控制之硬碟。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(26)

然後於步驟604中，CPU402執行作業系統指令。CPU402起始檢索早期讀取和儲存的資源所須資料。然後在從禁能的資源卡讀取資源所須資料之後，CPU402檢查其衝突，指定衝突免除資源給禁能元件並且致動此禁能元件。其後CPU402載入用於控制各種系統資訊所須之各裝置驅動器，如於傳真數據卡537中之數據機。裝置驅動器亦含有中斷處理器，舉例而言，用於處理來自滑鼠-鍵盤控制器531之中斷。

於一實施例中，橋式匯流排記憶體控制器403為一可規劃邏輯裝置或開陣列裝置(例FPGA)，其包含有記憶體控制單元701(第7圖)，匯流排介面單元702和資源控制單元703，這些單元的每一個均連接至匯流排704，其中此匯流排再經由端點704A、704D和704C；CPU匯流排420；和端點402A、402D和402C而連接至CPU402。匯流排介面單元702連接至橋式匯流排705，然後其再經由端點705AD和705C及匯流排435(含位址-資料匯流排435AD和控制匯流排435C)而連接至接頭203。於此實施例中，同樣線435AD可做為位址訊號線和資料訊號線。

匯流排介面單元702將從匯流排704來之預設位址送至匯流排705，除非它們是由上述之資源控制單元703編碼。

於此實施例中，匯流排介面單元702可做為PCI主控器並且提供幾個中央資源功能，如需求訊之提昇和保持、個別資源選擇訊之產生(例，訊號IDSEL)、接收系統錯誤訊號(例，訊號SERR#)、和驅動重置訊號(例，訊號RST#)。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(27)

匯流排介面單元702之最低的優先次序為將其自我停放於PCI匯流排520之上(第5圖),以便為CPU於匯流排520上之啓始週期提供最少的等待時間。於一特殊實施例中,匯流排介面單元702之選擇性特性之一為對數個外接式匯流排主控器(如5個匯流排主控器)提供匯流排主控器調定。在這些實施例中之一,匯流排介面單元702可使用一固定的或旋轉的優先次序規則。於其它的實施例中,匯流排調定可由上述之外接式系統匯流排仲裁器550執行。再者,匯流排介面單元702為PCI匯流排訊號提供所有的提昇和保持。匯流排介面單元702並且確保無任何PCI匯流排訊號是浮動的。

匯流排介面單元702亦可做為從屬設備或目的物以允許外接式PCI主控器讀寫由記憶控制單元701所控制之主記憶體406。在當其它的PCI主控器存取與記憶體控制單元701相接之主記憶體期間,匯流排介面單元702是做為PCI目的裝置。

資源控制單元703為存在於CPU402之位址空間內之各週邊提供一共介面,舉例而言,其包含有耦合至銜接匯流排530之滑鼠鍵盤控制器531。銜接匯流排橋接器525於PCI匯流排520上利用負解碼器解碼如磁碟機控制器532之銜接元件的位址。於某特殊實施例中,其為一選擇性特性,資源控制單元703亦可包含一時序控制器710,其用於驅動位於PCI匯流排520之時序線CLK上的時序訊,並因而決定PCI匯流排520之週期時序。於其它的實施例中,放置於主機

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(28)

板 502 上之 時序 控制器 供應 時序 訊號 至 時序 線 CLK 上。

資源 控制 單元 703 亦 包含 有 數 個 結構 暫存 器 711，其 提供 存取 各 PCI 結構 參數 之 不變 的 方法，這些 參數 有 等待 時間、脈衝 串 和 停留 長度、和 快速 線，其 預設 值 分別 為 40h 時序 週期、禁能、禁能 和 4。當 CPU402 因 跳出 而 重置 時，舉例 而言 在 電源 啓動 時，此 預設 值 使得 CPU402 可 正確 地 執行 編碼 於 ROM404 中 之 結構 指令。

於 一 實施 例 中，資源 控制 單元 703 亦 含有 中斷 轉換 器 712，其 將 PCI 匯流 排 520 之 中斷 線上 (舉例 而言，於 線 INTA#...INTD#) 的 主動 訊號 以 或 (ORs) 邏輯 合成 CPU 匯流 排 420 之 單一 中斷 線，其中 此 匯流 排 420 是 連接 至 CPU402 之 控制 端 402C 的 其中 之一。於 一 特殊 實施 例 中，中斷 轉換 器 712 將 從 銜接 匯流 排 橋接 器 525 來 之 中斷 和 從 資訊 卡 512 和 513 中 任 一個 來 之 中斷 轉換 至 CPU 匯流 排 420 之 相同 的 中斷 線上。中斷 轉換 器 712 可 確認 產生 中斷 之 系統 資源 且 因應 從 由 CPU402 執行 的 中斷 處理 程序 之 查詢。中斷 轉換 器 712 亦 可 決定 所有 等待 中 之 中斷 的 優先 次序。

中斷 轉換 器 712 亦 可 處理 於 錯誤 線 SERR# 上 之 主動 訊號，此 線 為 線 435C 的 其中 之一，且 用於 顯示 錯誤 發生 於 筆記 型 PC206 之 那一 元件。因應 於 線 SERR# 上 之 主動 訊號，中斷 轉換 器 712 可 致動 在 不可 遮蓋 中斷 (NMI) 線上 之 訊號，其 為 與 CPU402 之 控制 端 402C 之 一 相接 之 CPU 匯流 排 420 之 控制 線 的 一個。舉例 而言，假如 有一 處理 端 不 正常，或 假如 有一 資源 進入 一 不可 預測 或 不可 知 之 狀態 時，系統 資源 將 迫使

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(29)

於線 SERR# 之訊號變成主動。因應此於 NMI 中斷線上之主動訊號，CPU402 將顯示一錯誤訊息於顯示器 210 之上。

資源控制單元 703 亦含有用於監視上述溫度線 445 上之訊號的熱監視器 713，及用於減低在控制端 402C 之一上所供應的時序訊號。

於一特殊實施例中，記憶體控制單元 701 提供 64 位元或 32 位元資料路徑給 DRAM406 (第 4C 圖) 和 8 位元或 16 位元資料路徑給 ROM404 (第 4A 圖)。同時，於一實施例中，記憶體控制單元 701 與 CPU402 和匯流排介面單元 702 同步操作，以確保將其最大效能轉移至 DRAM405。於另一實施例中，記憶體控制單元 701 與 CPU402 和匯流排介面單元 702 非同步操作，此可為於 CPU402 和系統匯流排 520 中之時序速度提供彈性。於一實施例中，匯流排介面單元 702 包含有先進先出 (FIFO) 記憶體，其緩衝從 CPU402 和系統匯流排 520 接收到之訊號，此乃因為不同的時序具有不同的速度。

於一實施例中，記憶體控制單元 701 藉由驅動主動訊號於含蓋於記憶體匯流排 410 中之相對應晶片選擇線上而分辨 ROM404 和 DRAM405。

橋式匯流排記憶體控制器 403 亦允許 CPU402 經由 CPU 匯流排 420 而介接至快速記憶體 405 (SRAM 晶片 S1-SN)。於橋式匯流排記憶體控制器 403 中之快速記憶體控制器 795 分辨產生於系統匯流排 520 中並寫入至主記憶體 406 之資料，舉例而言，在匯流排主控器存取操作期間 (例，DMA)，和於快速記憶體 405 之相對位置的無效性，以確保資料的一致

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(30)

性。資料的一致性可藉由如MESI和Dragon等各種資料一致性協定來實現。

由此處所揭露之說明，具有此方面技藝之人員可製造一用戶可移除CPU卡和使用此CPU卡之筆記型PC。

對描述於此之實施例所做之任何修正和修改均是含蓋於本發明之主要中心範圍內。舉例而言，雖然所顯示之用戶可移除CPU係用於筆記型PC206中，但於本發明之其它實施例中，此用戶可移除CPU卡可能是用於其它如桌上型，膝上型之PC，及於其它的具有內建式控制器之電子裝置中。再者，雖然某些作業系統指令已經在參考步驟604時描述過，其它作業系統指令亦可依據本發明之CPU 402而執行之。再者，雖然只有一個電源供應電路540出現於主機板502中，但於此亦可以有其它的電源供應電路供應電源至電子裝置之各元件。

描述於此之實施例之各種修正和修改係含蓋於所附之權利請求項中。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要(發明之名稱：用於電子裝置之用戶可移除中央處理單元卡)

用戶可移除 CPU 卡包含有微處理器和橋式匯流排記憶體控制器，其允許將此微處理器做為此電子裝置之中央處理單元(例，筆記型 PC 或桌上型 PC)。用戶可移除 CPU 卡包含有第一接頭當用戶可移除 CPU 卡經由電子裝置之開口而插入時其是可分離地耦合至於電子裝置中之第二接頭。當電子裝置在此插入動作後啟動電源時，於用戶可移除 CPU 卡上之微處理器的功能是做為中央處理單元。將電腦裝置之中央處理單元包含於用戶可移除 CPU 卡可允許其容易的置換此 CPU，舉例而言，只須開啓門和操作一彈射機構則可，而不須拆卸其機殼。因此，用戶只須彈出先前的用戶可移除 CPU 卡並插入新的用戶可移除 CPU 卡則可升級至新的中央處理單元，此就如在先前技藝中更換磁碟片一樣容易(除了其須在切換之後開啓電源)。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

英文發明摘要(發明之名稱：A USER-REMOVABLE CENTRAL PROCESSING UNIT CARD FOR AN ELECTRICAL DEVICE)

A user-removable CPU card includes a microprocessor and a bus bridge memory controller that allows the use of the microprocessor as a central processing unit of an electrical device (e.g. notebook PC or desktop PC). The user-removable CPU card includes a first connector that can be detachably coupled to a second connector in the electrical device, when the user-removable CPU card is inserted through an opening of the electrical device. When the electrical device is powered up subsequent to such insertion, the microprocessor on the user-removable CPU card functions as the central processing unit. Inclusion of a central processing unit of a computing device on a user-removable CPU card allows easy replacement of the CPU, for example, by simply opening a door and operating an eject mechanism, without disassembly of the housing. Therefore, a user can upgrade to a new central processing unit by simply ejecting a previously inserted user-removable CPU card and inserting a new user-removable CPU card, as easily as switching diskettes in the prior art (except for powering up the electrical device after such switching).

訂

線

六、申請專利範圍

1. 一種用戶可移除 CPU 卡，包含有：

其寬度大約與信用卡的寬度相同之基體；

由前述的基體提供之橋式匯流排記憶體控制器；

由前述的基體提供之中央處理單元，前述的中央處理單元電子耦合至前述的橋式匯流排記憶體控制器；

由前述的基體提供之唯讀記憶體，前述的唯讀記憶體電子耦合至前述的橋式匯流排記憶體控制器；

由前述的基體提供之隨機存取記憶體，前述的隨機存取記憶體電子耦合至前述的橋式匯流排記憶體控制器；

由前述的基體提供之第一接頭；和

包含有複數個電導體之接頭匯流排，其將前述的第一接頭電子耦合至前述的橋式匯流排記憶體控制器；

其中當將前述的 CPU 卡經由位於電子裝置的機殼中之開口而插入時，前述的第一接頭可與包含於前述的機殼中之主機板的第二接頭分離或電子耦合；

其中前述的主機板在前述的插入後經由前述的第二接頭和前述的第一接頭供應電源至前述的 CPU 卡；和

其中在當前述的中央處理單元接收到前述的電源之後，此前述的中央處理單元經由連接至前述的第二接頭之系統匯流排而控制複數個前述的電子裝置之媒介。

2. 如申請專利範圍第 1 項之用戶可移除 CPU 卡，其中前述的微處理器和前述的橋式匯流排記憶體控制器一起

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

形成為單一積體電路。

3. 如申請專利範圍第1項之用戶可移除CPU卡，其中前述的唯讀記憶體內編寫有結構指令，當執行時會導致前述的中央處理單元檢查前述的電子裝置中之資源的配置是否有衝突發生。
4. 如申請專利範圍第1項之用戶可移除CPU卡，其中前述的第一接頭是唯一可傳遞用於控制前述的媒介信號之接頭。
5. 如申請專利範圍第1項之用戶可移除CPU卡，其中前述的接頭匯流排包含有一週邊元件介接匯流排，而前述的橋式匯流排記憶體控制器則包含有前述的週邊元件介接匯流排之中央資源。
6. 如申請專利範圍第1項之用戶可移除CPU卡，其中前述的橋式匯流排記憶體控制器係耦合在前述的第一接頭和前述的中央處理單元之間。
7. 如申請專利範圍第1項之用戶可移除CPU卡，其中前述的橋式匯流排記憶體控制器在當其於前述的第一接頭的另一接點上接到電源之後，其迫使前述的第一接頭的某一接點之訊號變成主動。
8. 如申請專利範圍第1項之用戶可移除CPU卡，其中前述的橋式匯流排記憶體控制器至少包含有一從由資源控制單元、記憶體控制單元和匯流排介面單元所組成之組合中選擇之元件。
9. 如申請專利範圍第8項之用戶可移除CPU卡，其中前

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

述的橋式匯流排記憶體控制器包含有前述的組合中之元件的每一個，前述的各元件中的每一個均經由形成於積體電路中之電導體而至少耦合至前述的元件中的其它元件之一。

10. 如申請專利範圍第1項之用戶可移除CPU卡，其中前述的唯讀記憶體是安裝於前述的基體之第一面，且其中前述的中央處理單元亦是安裝於前述的第一面。

11. 如申請專利範圍第10項之用戶可移除CPU卡，其中前述的中央處理單元是安裝於前述的基體之第一面，且其中前述的隨機存取記憶體是安裝於前述的基體之第二面，前述的第二面與前述的第一面是背對背。

12. 如申請專利範圍第11項之用戶可移除CPU卡，其中前述的隨機存取記憶體包含有靜態隨機存取記憶體，其功能是做為前述的中央處理單元之快速記憶體。

13. 如申請專利範圍第11項之用戶可移除CPU卡，其中前述的隨機存取記憶體包含有動態隨機存取記憶體，其功能是做為前述的中央處理單元之主記憶體。

14. 一種電腦裝置，包含有：

由安裝於基體上之第一接頭和中央處理單元組成之用戶可移除CPU卡，前述的中央處理單元是藉由複數個形成於前述的基體上之電導體而耦合至前述的第一接頭；

機殼，在其外表面界定有一可用於插入前述的用戶可移除CPU卡之開口；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

號

六、申請專利範圍

含有第二接頭之主機板，前述的第二接頭適合於可分離的耦合至前述的第一接頭，前述的主機板是含蓋於前述的機殼內，故可經由前述的開口而接合前述的第二接頭；和

安裝於前述的主機板上之系統資源，其並且藉由形成前述的主機板上之系統排而耦接至前述的第二接頭；

其中當將前述的用戶可移除CPU卡經由前述的開口而插入時，前述的第一接頭是可分離的連接至前述的匯流排第二接頭；和

其中，在所述的插入之後的電源啟動時，前述的中央處理單元藉由驅動於前述的主機板上之訊號而控制前述的系統資源。

15. 如申請專利範圍第14項之電腦裝置，其中前述的用戶可移除CPU卡所具有之寬度與信用卡之寬度大約相同。

16. 如申請專利範圍第14項之電腦裝置，其中前述的用戶可移除CPU卡在當其從前述的主機板接收到電源後，從前述的系統資源讀取資源所需資料。

17. 如申請專利範圍第16項之電腦裝置，其中前述的用戶可移除CPU卡在前述的讀取期間，驅動包含於前述的系統匯流排中之裝置選擇線上之活動訊號。

18. 如申請專利範圍第16項之電腦裝置，其中前述的用戶可移除CPU卡在前述的讀取期間，傳佈一啓始鍵於前

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

述的系統匯流排中。

19. 如申請專利範圍第14項之電腦裝置，其中前述的機殼具有膝上型個人電腦之型式。

20. 如申請專利範圍第14項之電腦裝置，其中前述的機殼具有桌上型個人電腦之型式。

21. 如申請專利範圍第14項之電腦裝置，其中前述的機殼包含有一門，除了當正將前述的用戶可移除CPU卡插入或移離前述的電腦裝置期間，其關閉前述的開口。

22. 一種電腦裝置，包含有：

包含有第一接頭和微處理器之用戶可移除CPU卡，前述的微處理器是位於前述的第一接頭鄰近並耦合至此接頭；

包含有系統匯流排和複數個彼此完全相同且藉由前述的系統匯流排而耦合在一起之第二接頭之主機板，前述的第二接頭可適用於可分離的耦合至前述的第一接頭，前述的主機板亦包含有藉由銜接橋式匯流排而耦合至前述的系統匯流排之銜接匯流排，前述的主機板更包含有耦合至前述的銜接匯流排之週邊控制器；和

包圍前述的主機板之機殼，前述的機殼在其外表面界定有一可用於插入前述的用戶可移除CPU卡之開口，經由前述的開口至少可接合前述的第二接頭中的一個；

其中包含於前述的微處理器中之中央處理單元，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

號

六、申請專利範圍

在當前述的第一接頭是藉由經前述的開口插入前述的用戶可移除CPU卡而可分離的耦合至前述的第二接頭時，其控制前述的週邊控制器。

23. 如申請專利範圍第22項之電腦裝置，其中前述的用戶可移除CPU卡所具有之寬度與信用卡之寬度大約相同。

24. 一種電腦系統，包含有：

複數個用戶可移除CPU卡，每一個用戶可移除CPU卡包含有與其它用戶可移除CPU卡的插座接頭完全相同之插座接頭，第一用戶可移除CPU卡為一包含有CPU但無系統資源之CPU卡，第二用戶可移除CPU卡為一包含有系統資源但無中央處理單元之資源，和

包含有機殼和永久連接至前述的機殼的主機板之電子裝置，前述的主機板提供有複數個彼此完全相同之針型接頭，且其是可用於可分離的耦接至任何前述的插座接頭，每一個前述的針型接頭經由形成於前述的主機板之系統匯流排而互相耦接在一起；

其中當前述的第一和第二用戶可移除卡之插座接頭耦接至針型接頭時，前述的第一用戶可移除卡經由前述的系統匯流排而從前述的第二用戶可移除卡讀取資源所需資料。

25. 如申請專利範圍第24項之電腦系統，其中前述的第一用戶可移除卡反應於在前述的系統匯流排之中斷線上之由前述的第二用戶可移除卡所驅動的活動訊號。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

26. 如申請專利範圍第25項之電腦系統，其中前述的第二用戶可移除卡為一從由圖型視訊轉換卡、網路轉接卡、傳真·數據機轉換卡、和SCSI主轉接卡所組成之組合中選擇出的卡。

27. 如申請專利範圍第25項之電腦系統，其中至少有兩個用戶可移除卡是包含有具共同結構之微處理器的CPU卡。

28. 如申請專利範圍第25項之電腦系統，其中至少有兩個用戶可移除CPU卡是包含有彼此互不相同結構之微處理器的CPU卡。

29. 如申請專利範圍第28項之電腦系統，其中前述的此二微處理器是從由包含80x86微處理器、680x0微處理器、Alpha微處理器、Power PC微處理器、和MIPS微處理器組成之組合中選出的。

30. 一種用於電腦裝置之用戶可移除CPU卡，包含有：

用於執行由用戶所選擇之應用程式指令之中央處理裝置；和

做為可分離連接用之第一裝置；和

做為支援前述的第一裝置和前述的中央處理裝置之裝置，前述的做為支援之裝置具有一適合經由位於前述的電腦裝置之機殼外表面的特定開口而進行插入之型式；和

其中在進行前述的插入時，前述的第一裝置是可分離地連接至在所述的電腦裝置中做為可分離連接用

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

紛

六、申請專利範圍

之第二裝置，故前述的裝置可執行前述的應用程式指令。

31. 一種電腦裝置，包含有：

包含有用於執行由用戶所選擇之應用軟體之中央處理裝置之用戶可移除CPU卡和做為可分離連接用之第一裝置，前述的第一裝置耦接至前述的中央處理裝置；

用於收容前述的電腦裝置之所有內部元件之裝置，前述的做為收容用之裝置在其外表面界定有一可用於插入前述的用戶可移除CPU卡之開口；

主機板，其包含有做為可分離連接用之第二裝置，前述的第二裝置適合於可分離地連接至前述的第一裝置，前述的主機板是由前述的做為收容用機殼覆蓋，前述的主機板包含有耦合至前述的第二裝置和至複數個系統資源之系統匯流排；

其中在經由前述的開口插入前述的用戶可移除CPU卡期間，前述的第一裝置是可分離地連接至前述的第二裝置；和

其中當經由前述的第一裝置接收到電源時，前述的中央處理裝置控制前述的做為顯示用之裝置。

32. 如申請專利範圍第31項之電腦裝置，其中前述的中央處理裝置因應前述的系統匯流排之系統錯誤線上之由前述的系統資源之一驅動的活動訊號而顯示錯誤訊號於前述的做為顯示用之裝置上。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

紛

六、申請專利範圍

33. 一種電腦裝置，包含有：

包含有用於執行做為控制前述的電腦裝置的各系統資源之作業系統指令之中央處理裝置和做為可分離連接用之第一裝置之用戶可移除CPU卡，前述的第一裝置耦合至前述的中央處理裝置；

做為收容用之裝置，在其外表面界定有一適合於插入前述的用戶可移除CPU卡之開口；和

由前述的做為收容用之裝置覆蓋之主機板，前述的主機板提供複數個做為可分離連接用之第二裝置，前述的第二裝置適合於可分離地連接至前述的第一裝置，前述的主機板亦包含有(i)耦合至前述的第二裝置之系統匯流排、(ii)耦合至前述的系統匯流排之橋和(iii)經由前述的橋而耦合至前述的系統匯流排之週邊控制器；

其中前述的週邊控制器當前述的第一裝置可分離地連接至前述的第二裝置中之一時其是耦點至前述的中央處理裝置。

34. 一種可分離地將中央處理單元連接至電子裝置之主機板的方法，前述的方法包含：

形成一基體，其所具有之形狀和大小適合於經由位於前述的電子裝置之機殼外表上的一特定開口進行插入動作；

於前述的基體提供微處理器；

於前述的基體提供唯讀記憶體；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

紛

六、申請專利範圍

於前述的基體提供第一接頭；

利用由前述的基體所提供之電導體而將前述的第一接頭和前述的唯讀記憶體綑接至前述的微處理器；

將前述的基體插入前述的特定開口內，故前述的第一接頭是可分離地連接至位於前述的主機板內的前述的第二接頭；

經由前述的第一接頭和前述的第二接頭提供電源至前述的微處理器；和

執行複數個從於前述的微處理器中的唯讀記憶體來之基本輸入輸出指令以便控制前述的電子裝置之操作。

35. 如申請專利範圍第34項之方法，亦包含有於前述的微處理器中執行作業系統指令以便提供中央處理單元之功能。

36. 如申請專利範圍第34項之方法，亦包含有檢測資源配置中的衝突。

37. 如申請專利範圍第36項之方法，其中前述的微處理器在從複數個資源中讀取資源資料後執行前述的檢測。

38. 如申請專利範圍第37項之方法，其中前述的微處理器在前述的檢測後致動前述的電子裝置之每一個系統資源。

39. 一種操作電子裝置之方法，包含：

將第一用戶可移除CPU卡插入前述的電子裝置中；

利用包含於前述的第一用戶可移除CPU卡內之中

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

中央處理單元控制前述的電子裝置；

將第二用戶可移除CPU卡插入前述的電子裝置中；

和

利用包含於前述的第二用戶可移除CPU卡內之中央處理單元控制前述的電子裝置。

40. 如申請專利範圍第39項之方法，尚包含：

關斷前述的電子裝置；和

在將前述的第二用戶可移除CPU卡插入前述的插槽之前，將前述的第一用戶可移除CPU卡從前述的電子裝置之插槽中移除。

41. 如申請專利範圍第39項之方法，尚包含：

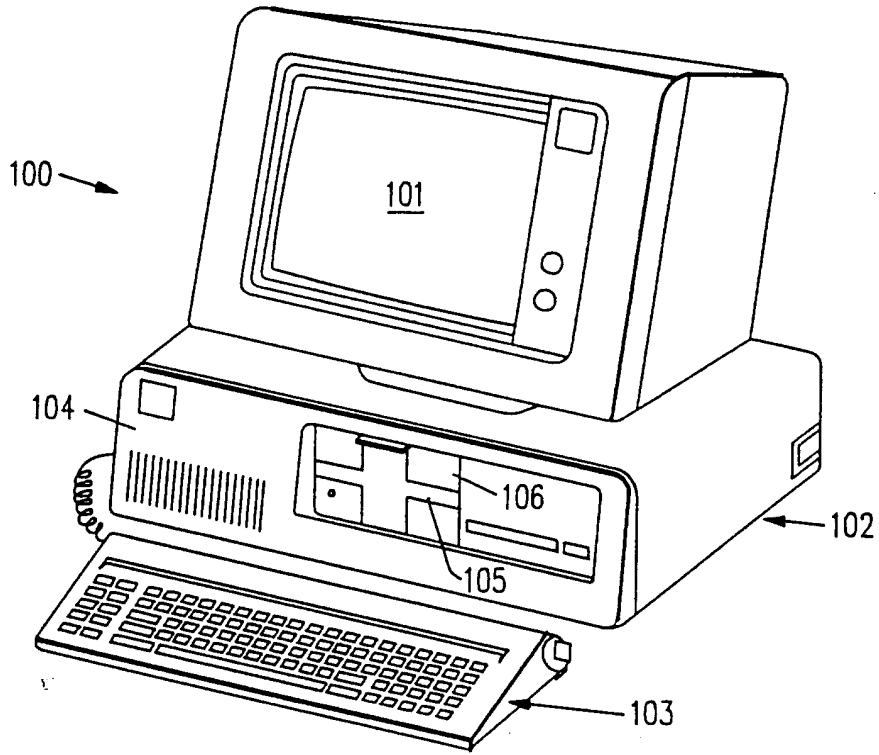
操作切換機構以便切換前述的電子裝置之控制於前述的第一和第二用戶可移除CPU卡內之前述的中央處理單元之間而不需關斷前述的電子裝置。

(請先閱讀背面之注意事項再填寫本頁)

裝

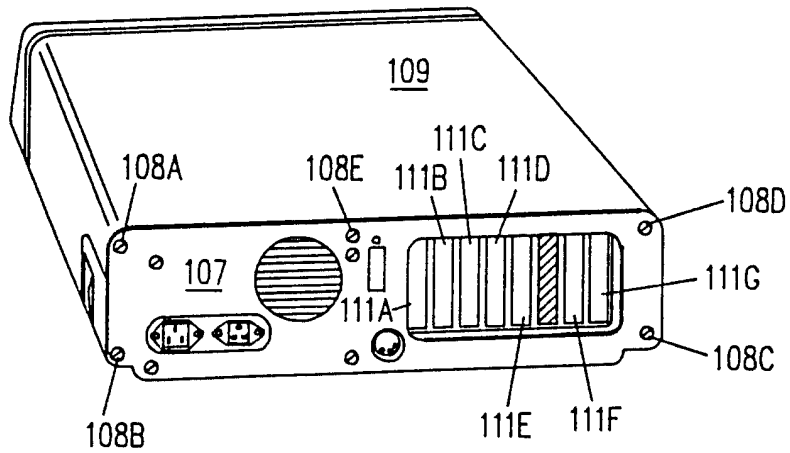
訂

號



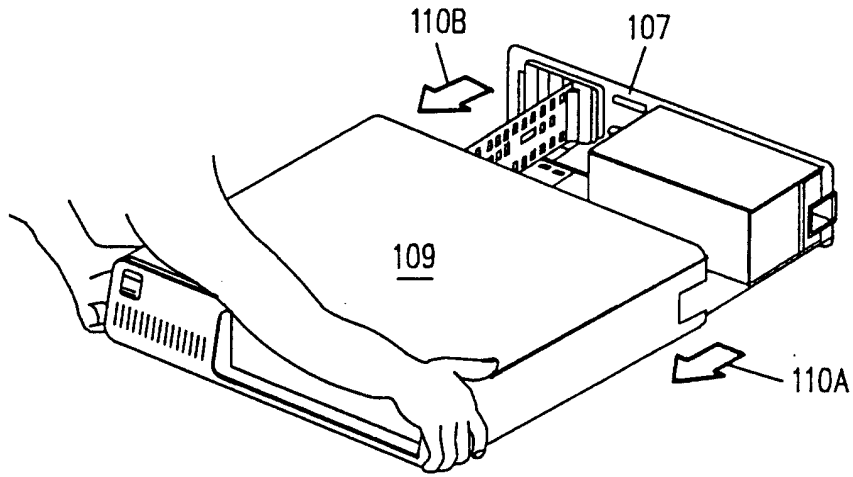
先前技藝

第 1A 圖



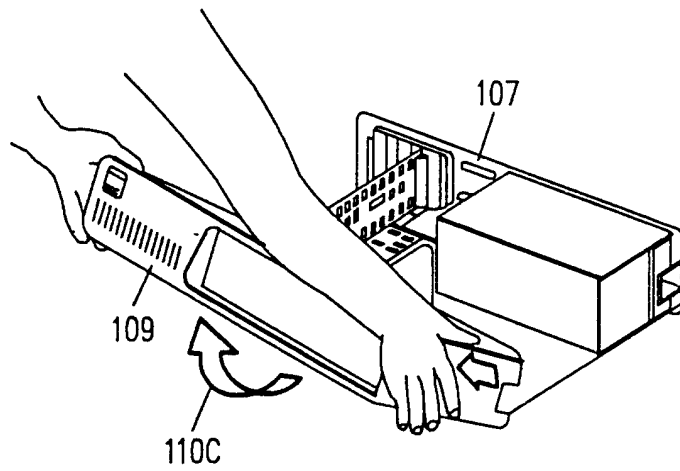
先前技藝

第 1B 圖



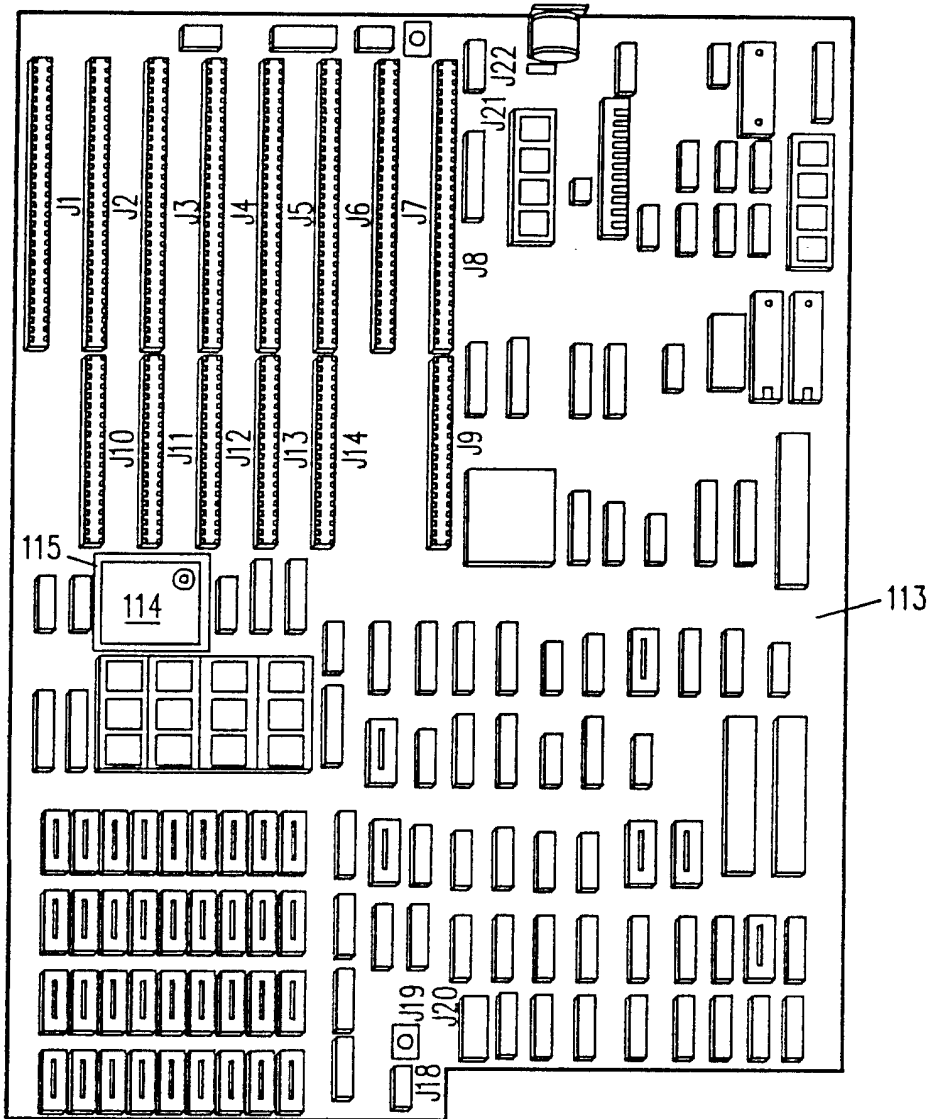
先前技藝

第 1C 圖

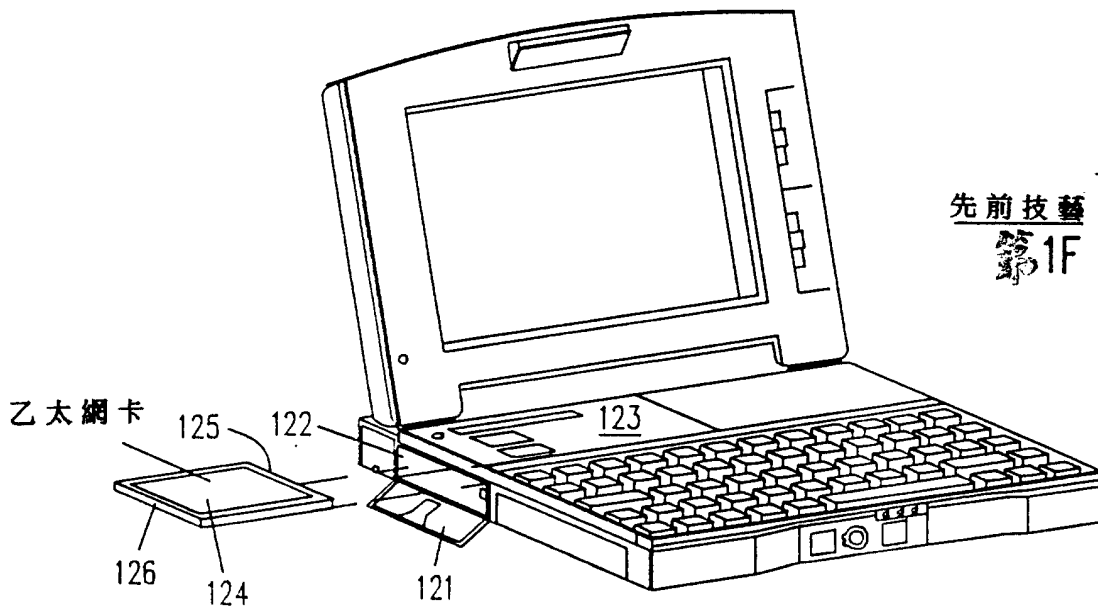


先前技藝

第 1D 圖

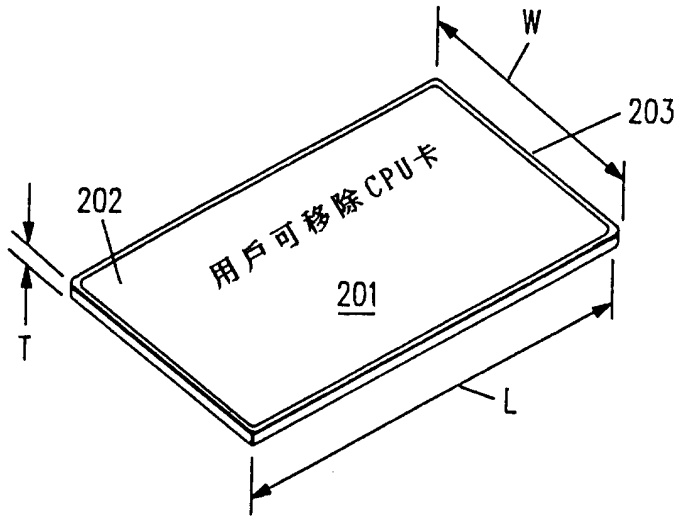


先前技藝
第1E圖

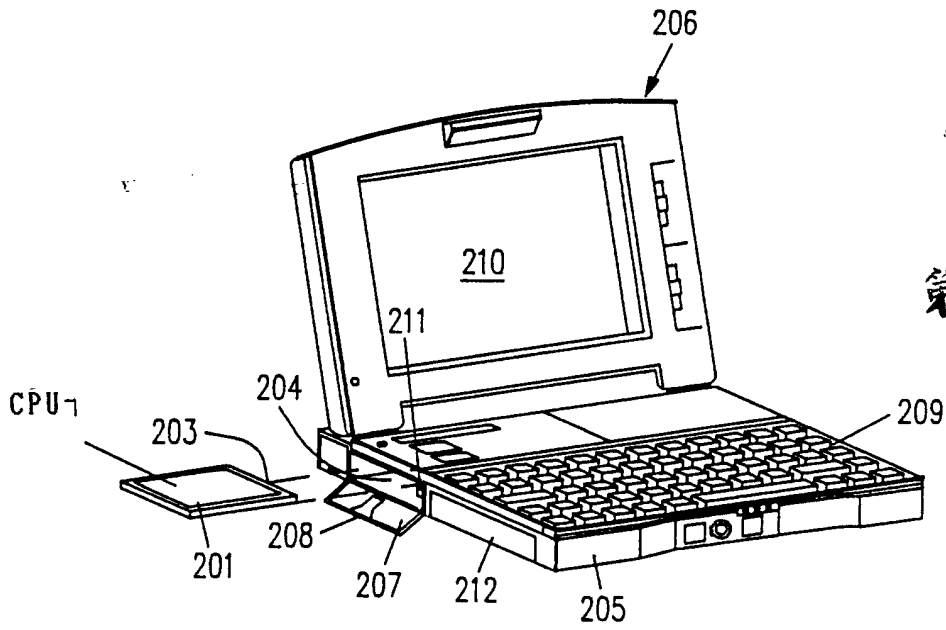


先前技藝
第1F圖

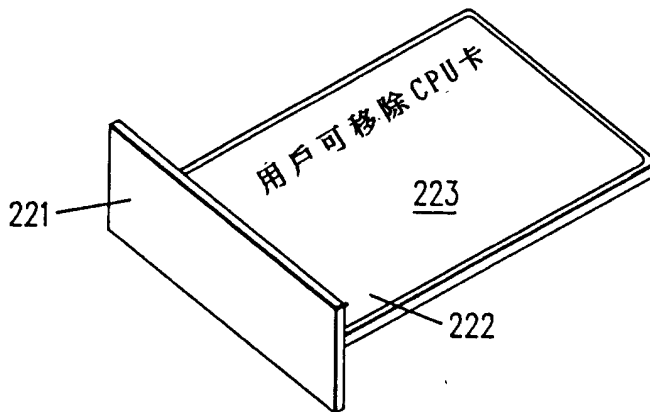
4/10



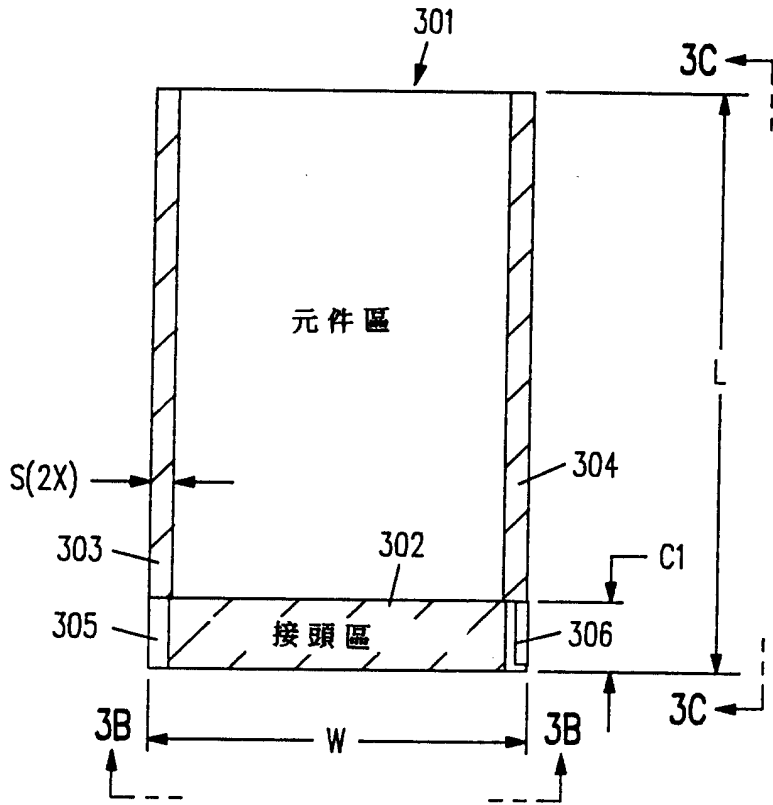
第2A圖



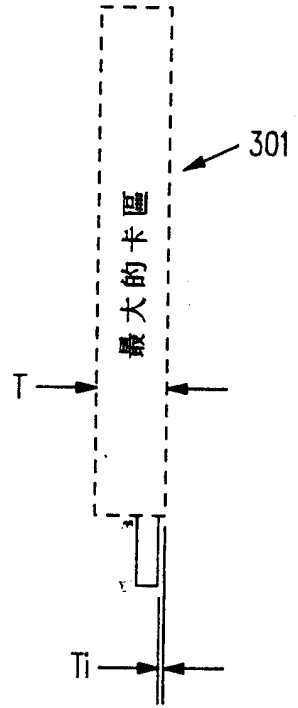
第2B圖



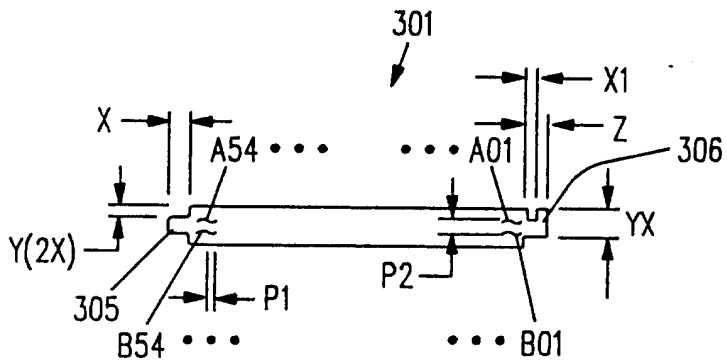
第2C圖



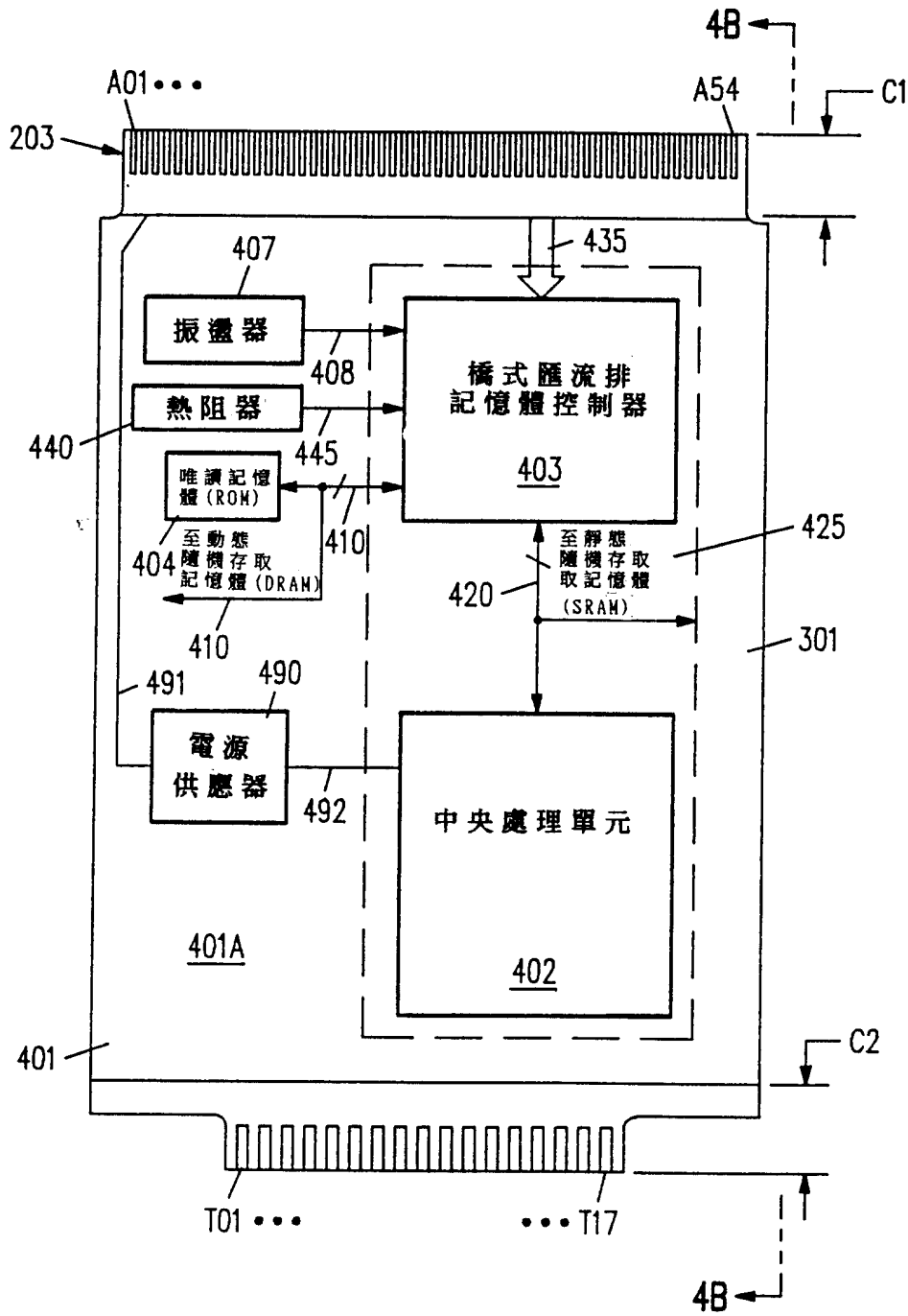
第3A圖



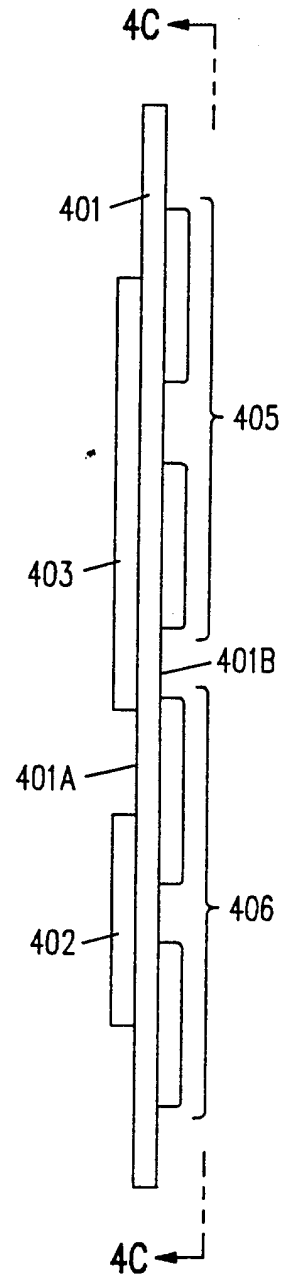
第3C圖



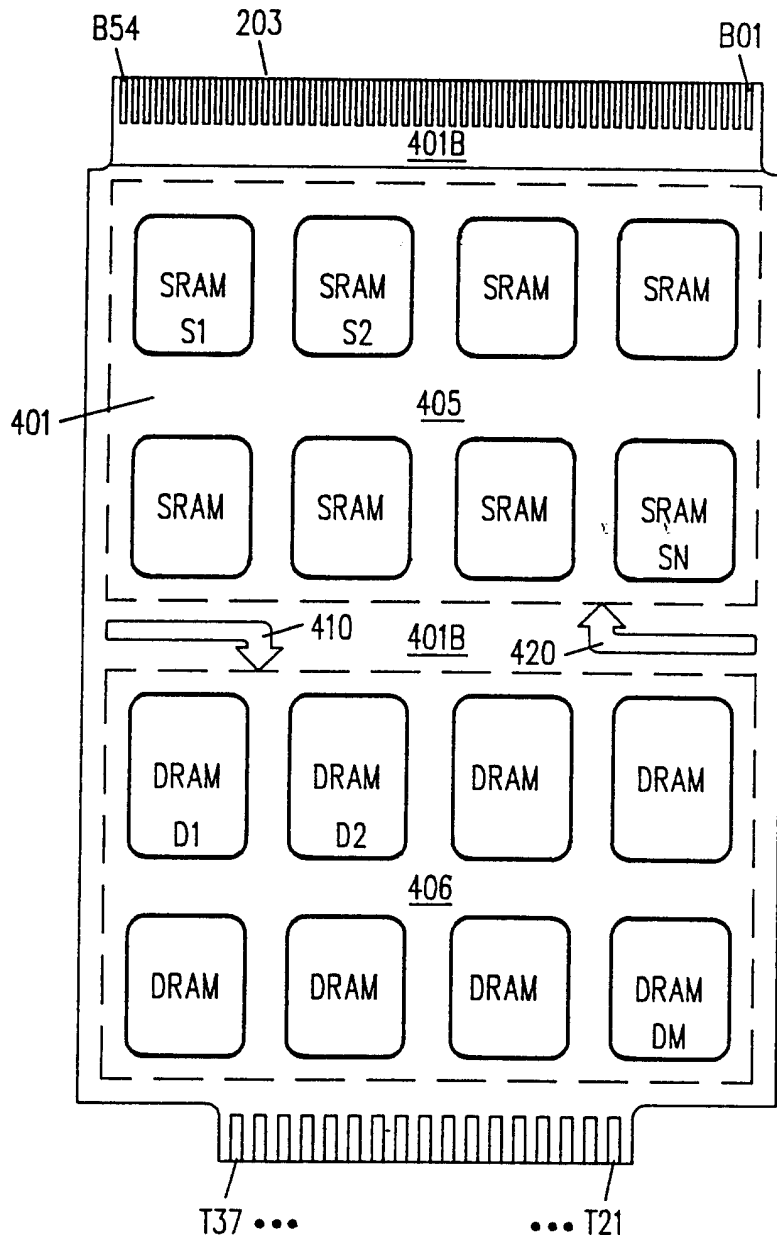
第3B圖



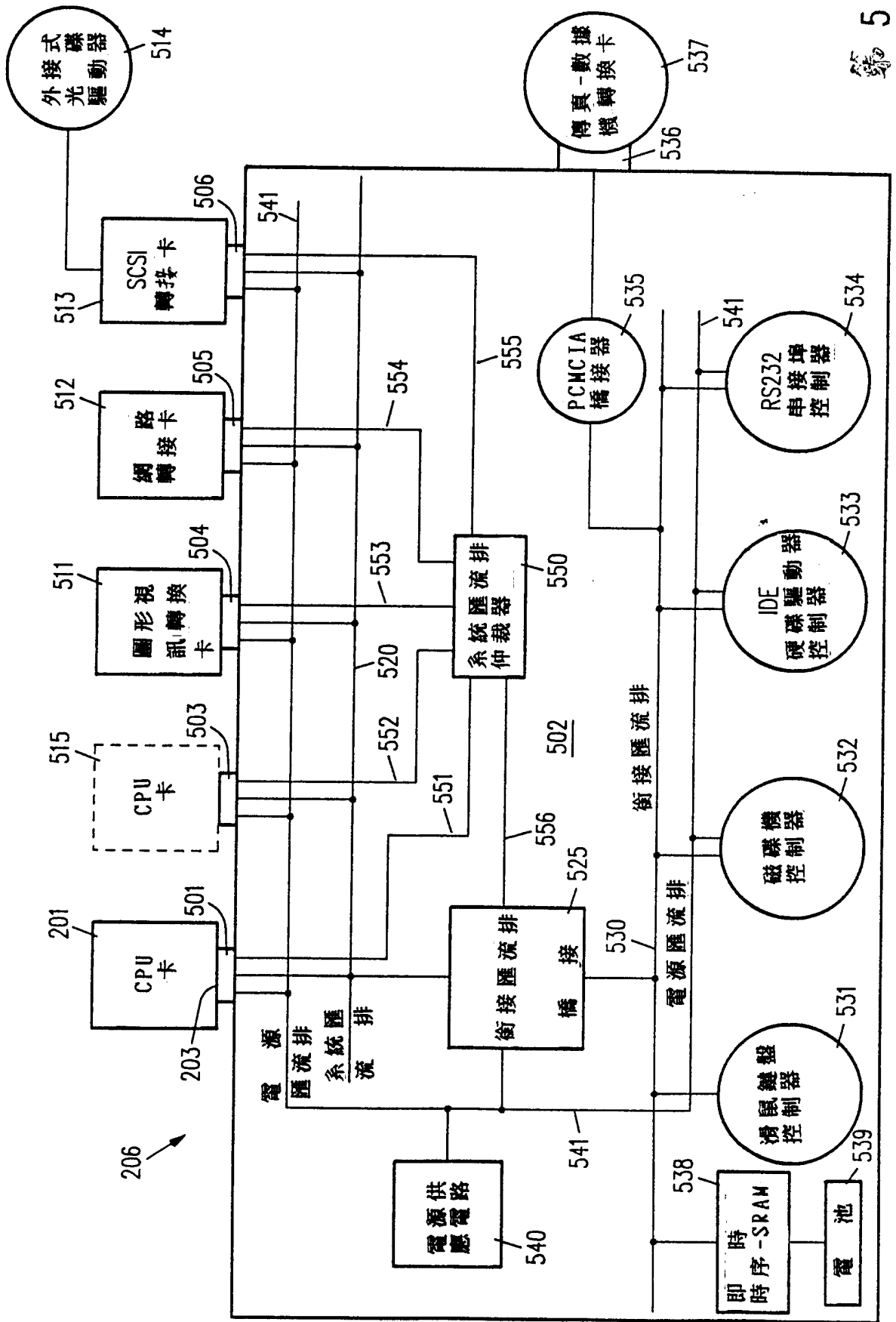
第4A圖



第4B圖



第 4C圖



第 5 圖

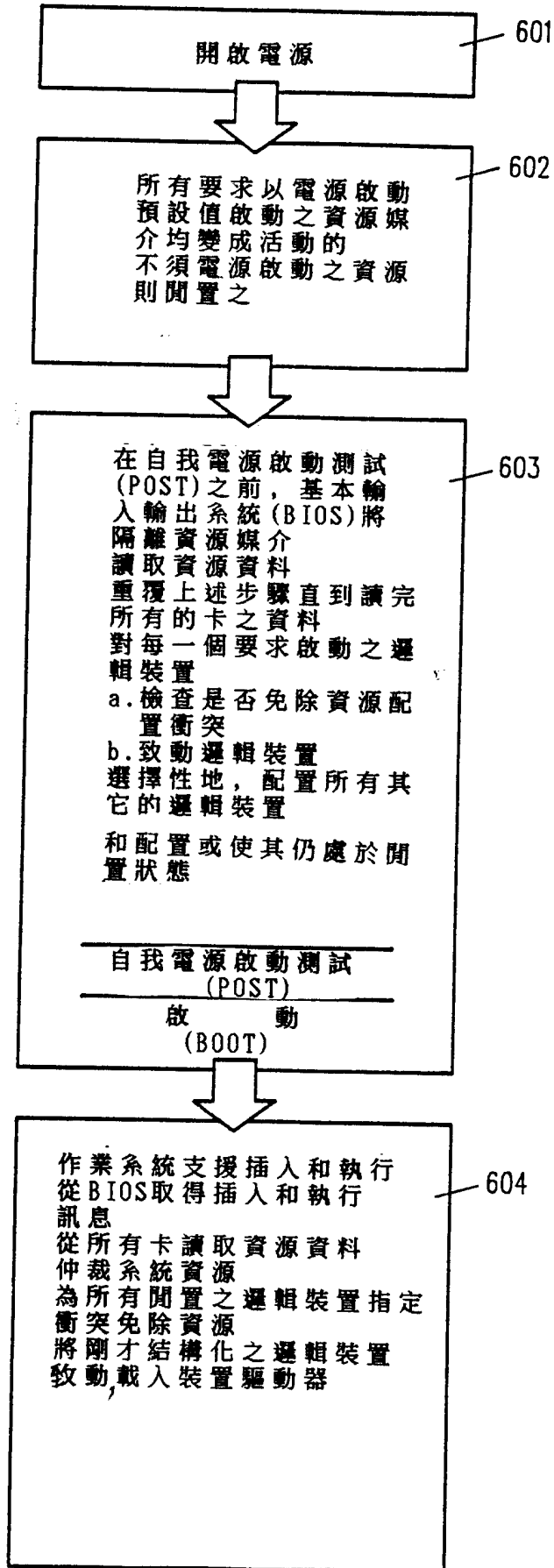
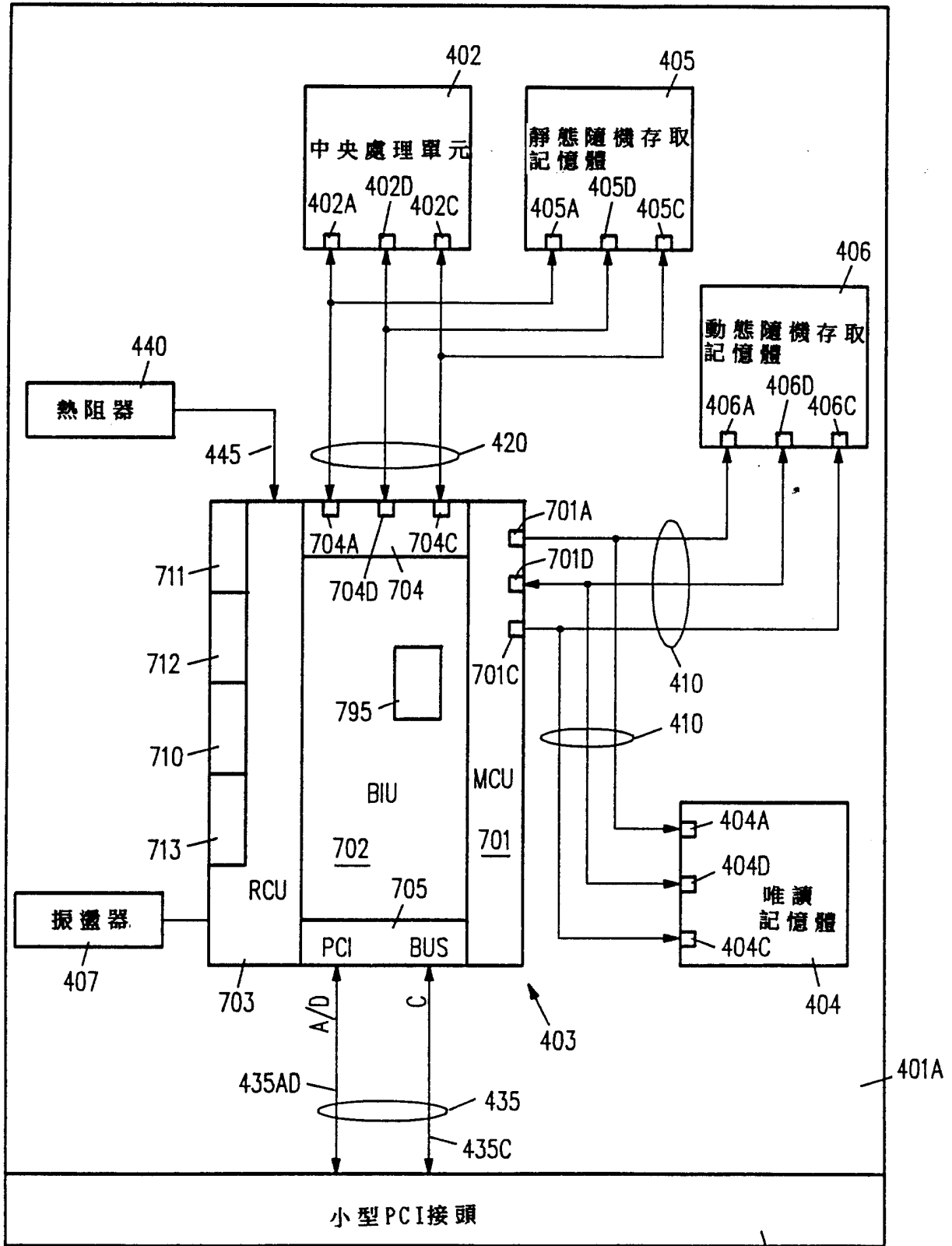


圖 6



第 7 圖

203