

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015年9月24日(24.09.2015)



(10) 国際公開番号

WO 2015/141061 A1

- (51) 国際特許分類:
H04J 3/00 (2006.01)
- (21) 国際出願番号: PCT/JP2014/080612
- (22) 国際出願日: 2014年11月19日(19.11.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2014-059129 2014年3月20日(20.03.2014) JP
- (71) 出願人: 日本電信電話株式会社(NIPPON TELEGRAPH AND TELEPHONE CORPORATION) [JP/JP]; 〒1008116 東京都千代田区大手町一丁目5番1号 Tokyo (JP).
- (72) 発明者: 大原 拓也(OHARA Takuya); 〒1808585 東京都武蔵野市緑町3丁目9-11 N T T 知的財産センタ内 Tokyo (JP). 北村 圭(KITAMURA Kei); 〒1808585 東京都武蔵野市緑町3丁目9-11 N T T 知的財産センタ内 Tokyo (JP). 木坂由明(KISAKA Yoshiaki); 〒1808585 東京都武蔵野市緑町3丁目9-11 N T T 知的財産センタ内 Tokyo (JP). 相澤 茂樹(AISAWA Shigeki); 〒1808585 東京都武蔵野市緑町3丁目9-11 N T T 知的財産センタ内 Tokyo (JP). 鈴木 昌弘(SUZUKI Masahiro); 〒1808585 東京都武蔵野市緑

町3丁目9-11 N T T 知的財産センタ内 Tokyo (JP). 山崎 悦史(YAMAZAKI Etsushi); 〒1808585 東京都武蔵野市緑町3丁目9-11 N T T 知的財産センタ内 Tokyo (JP). 片岡 智由(KATAOKA Tomoyoshi); 〒1808585 東京都武蔵野市緑町3丁目9-11 N T T 知的財産センタ内 Tokyo (JP). 富沢 将人(TOMIZAWA Masahito); 〒1808585 東京都武蔵野市緑町3丁目9-11 N T T 知的財産センタ内 Tokyo (JP). 山田 義朗(YAMADA Yoshiaki); 〒1808585 東京都武蔵野市緑町3丁目9-11 N T T 知的財産センタ内 Tokyo (JP). 手島 光啓(TESHIMA Mitsuhiro); 〒1808585 東京都武蔵野市緑町3丁目9-11 N T T 知的財産センタ内 Tokyo (JP). 平野 章(HIRANO Akira); 〒1808585 東京都武蔵野市緑町3丁目9-11 N T T 知的財産センタ内 Tokyo (JP).

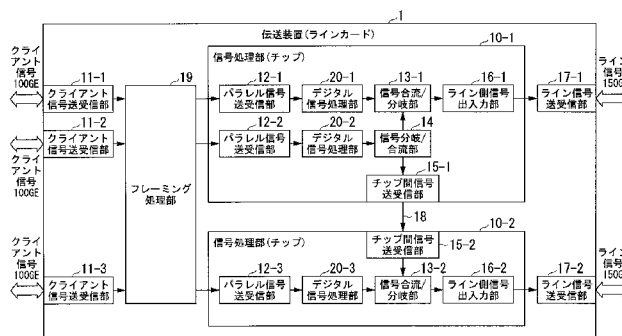
(74) 代理人: 特許業務法人 志賀国際特許事務所 (SHIGA INTERNATIONAL PATENT OFFICE); 〒1006620 東京都千代田区丸の内一丁目9番2号 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN,

[続葉有]

(54) Title: TRANSPORT APPARATUS AND TRANSPORT METHOD

(54) 発明の名称: 伝送装置及び伝送方法



- 1 Transport apparatus (line card)
10-1, 10-2 Signal processing units (chips)
11-1, 11-2, 11-3 Client signal transmission/reception units
12-1, 12-2, 12-3 Parallel signal transmission/reception units
13-1, 13-2 Signal merging/branching units
14 Signal branching/merging unit
15-1, 15-2 Inter-chip signal transmission/reception units
16-1, 16-2 Line-side signal output/input units
17-1, 17-2 Line signal transmission/reception units
19 Framing unit
20-1, 20-2, 20-3 Digital signal processing units
100GE Client signals
150G Line signals

(57) Abstract: A transport apparatus comprises: a client signal transmission/reception unit for transmitting/receiving a client signal; a line signal transmission/reception unit for electricity/photo converting a line signal to be transmitted, thereby transmitting an optical line signal and for photo/electricity converting a received line signal, thereby outputting an electric line signal; and a plurality of signal processing units each for performing a signal processing of the client signal, thereby generating the line signal to be transmitted and for performing a signal processing of the electric line signal, thereby generating the client signal. Each of the plurality of signal processing units includes a signal transmission/reception unit for transferring, to another signal processing unit, a branch signal obtained by branching the signal to be transmitted and a merge signal obtained by merging received signals. The signal transmission/reception unit of each of the plurality of signal processing units is coupled to the signal transmission/reception unit of the other signal processing unit via an inter-chip wiring.

(57) 要約:

[続葉有]



IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

ロシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユー

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

伝送装置は、クライアント信号を送受信するクライアント信号送受信部と、送信すべきライン信号を電気／光変換して光のライン信号を送信すると共に、受信したライン信号を光／電気変換して電気のライン信号を出力するライン信号送受信部と、前記クライアント信号に対する信号処理を行って前記送信すべきライン信号を生成すると共に前記電気のライン信号に対する信号処理を行って前記クライアント信号を生成する複数の信号処理部とを備え、複数の信号処理部の各々は、送信すべき信号を分岐した分岐信号および受信した信号を合流した合流信号を他の信号処理部との間で転送する信号送受信部を有し、複数の信号処理部の各々の前記信号送受信部と前記他の信号処理部の前記信号送受信部の間はチップ間配線により結合される。

明 細 書

発明の名称： 伝送装置及び伝送方法

技術分野

[0001] 本発明は、信号の中継を行う伝送装置の技術に関する。

本願は、2014年3月20日に日本へ出願された特願2014-059129号に基づき優先権を主張し、その内容をここに援用する。

背景技術

[0002] 100Gbps (Giga bit per second) の伝送装置は、例えば100GE (100G イーサネット (登録商標)) のクライアント信号を入力し、このクライアント信号を、フレーミング処理部でOTU4 (Optical-channel Transport Unit 4) トランスポートフレームにマッピングする。そして、伝送装置は、信号等化等を行うためのデジタル信号処理を信号処理部で行い、信号処理部から出力された電気信号をE/O (Electric-Optic) 変換を行う光送受信機に転送し、光送受信機で電気信号を光信号に変換し、DP-QPSK (2重偏波QPSK (Quadrature Phase Shift Keying)) を用いた変調により、光信号を100Gのライン信号へ変換し、ライン信号を転送する。

[0003] 100Gまでの伝送装置では、一般的に、100G分のクライアント信号が入力され、100G分のライン信号が出力される。この場合、クライアント信号の入力が1であるのに対し、ライン信号の出力は1である。

[0004] 一方、今後のBeyond 100Gの伝送装置では、例えば(100GE×3)のクライアント信号が入力された場合、8QAM (Quadrature Amplitude Modulation) で変調した150Gの信号を、2つの中心波長からなるスーパーチャネルにより伝送を行うことが考えられる。このようにすると、ADC/DAC (Analog-to-Digital Converter/Digital-to-Analog Converter) としては、100Gの伝送装置のものを流用できる。この場合、クライアント信号の入力が3であるのに対し、ライン信号の出力は2となる。トランスポートフレームの具体例としては、ITU-T勧告G.709 "Interfaces fo

r Optical Transport Networks (OTN)”（非特許文献1）で規定されるOTU_k（ $k=1, 2, 3, 4$ ）が挙げられる。

先行技術文献

非特許文献

- [0005] 非特許文献1：ITU-T Recommendation G.709/Y.1331, "Interfaces for the Optical Transport Network (OTN)", 2012年2月

発明の概要

発明が解決しようとする課題

- [0006] 上述のように、100Gまでの伝送装置では、一般的に、クライアント信号の入力が1であるのに対し、ライン信号の出力は1である。例えば、100Gのクライアント信号を、QPSK変調の100Gの1チャンネルで伝送している。そのため、入力された1つのクライアント信号を、伝送装置内の1つの信号処理部（チップ）で処理し、信号処理後の信号をライン側へ出力している。
- [0007] ここで、1つのクライアント信号とは、伝送装置で処理できるビットレートに相当するクライアント信号である。クライアント信号は、1つの100Gのクライアント信号（100GE×1）として定義されてもよい。クライアント信号は、10個の10GEの信号を多重化することによって（10GE×10）として定義されてもよい。
- [0008] 今後、Beyond 100G伝送装置では、ライン側で100Gを超える転送を行う場合、スーパーチャネルによる伝送が行われると考えられる。スーパーチャネルを構成する複数の波長の信号は、複数の信号処理部（チップ）から出力されることが考えられる。例えば、3つの100GEのクライアント信号（100GE×3）を、2つの8QAM変調の（150G×2）のスーパーチャネルで伝送することが考えられる。
- [0009] しかしながら、上述の伝送装置では、信号を分岐または合流させる機能と、分岐した信号を複数の信号処理部で送受信するための機能を有していない

。このため、上述の伝送装置では、3つの100GEのクライアント信号（100GE×3）を2つの信号処理部（チップ）へ分岐し、分岐された信号を処理し、処理された信号を2つのスーパーチャネルで伝送することができない。

上記事情に鑑み、本発明は、複数のクライアント信号を異なる系列の複数のライン信号で転送することができる技術を提供することを目的としている。

課題を解決するための手段

[0010] 本発明の一態様は、クライアント信号を送受信するクライアント信号送受信部と、送信すべきライン信号を電気／光変換して光のライン信号を送信すると共に、受信したライン信号を光／電気変換して電気のライン信号を出力するライン信号送受信部と、前記クライアント信号に対する信号処理を行って前記送信すべきライン信号を生成すると共に、前記電気のライン信号に対する信号処理を行って前記クライアント信号を生成する複数の信号処理部とを備え、前記複数の信号処理部の各々は、送信すべき信号を分岐した分岐信号および受信した信号を合流した合流信号を他の信号処理部との間で転送する信号送受信部を有し、前記複数の信号処理部の各々の前記信号送受信部と前記他の信号処理部の前記信号送受信部の間はチップ間配線により結合される伝送装置である。

[0011] 好ましくは、上記伝送装置において、前記複数の信号処理部の各々は、前記クライアント信号送受信部から前記ライン信号送受信部へ転送する信号のうち、前記他の信号処理部へ転送する信号を分岐すると共に、前記ライン信号送受信部から前記クライアント信号送受信部へ転送する信号のうち、前記他の信号処理部から転送された信号を合流する信号分岐／合流部を有する。

[0012] 好ましくは、上記伝送装置において、前記複数の信号処理部の各々は、前記クライアント信号送受信部から前記ライン信号送受信部へ転送する信号を合流すると共に、前記ライン信号送受信部から前記クライアント信号送受信部へ転送する信号を分岐する信号合流／分岐部を有する。

- [0013] 好ましくは、上記伝送装置において、前記複数の信号処理部の各々は、更に、前記クライアント信号送受信部から入力された前記クライアント信号をフレーム化すると共に、前記ライン信号送受信部から受信したフレームから前記クライアント信号を復元するフレーミング処理部を有する。
- [0014] 好ましくは、上記伝送装置において、前記複数の信号処理部の各々は、更に、前記クライアント信号送受信部から前記ライン信号送受信部へ転送する信号及び前記ライン信号送受信部から前記クライアント信号送受信部へ転送する信号に対して信号処理を行うデジタル信号処理部を有する。
- [0015] 好ましくは、上記伝送装置において、前記複数の信号処理部の各々は、第1の転送レートにより送受信される前記クライアント信号と第2の転送レートにより送受信される前記ライン信号との間のレート変換を行い、前記複数の信号処理部の各々は、第3の転送レートに対応したトランスポートフレームに、前記第1の転送レートにより受信した前記クライアント信号を設定するとともに、前記第3の転送レートによる転送のために不足しているデータ量のダミー信号を前記第3の転送レートに対応した前記トランスポートフレームに挿入し、前記第3の転送レートに対応した前記トランスポートフレームを前記第3の転送レートにより送信する送信側フレーミング処理部と、前記送信側フレーミング処理部から前記第3の転送レートにより受信した前記トランスポートフレームに設定されている前記クライアント信号を前記第2の転送レートに対応したトランスポートフレームに設定し、前記第2の転送レートにより前記第2の転送レートに対応したトランスポートフレームを前記ライン信号として送信する送信側デジタル信号処理部と、前記第3の転送レートに対応したトランスポートフレームに、前記電気のライン信号として前記第2の転送レートにより受信したトランスポートフレーム内のクライアント信号を設定するとともに、前記第3の転送レートによる転送のために不足しているデータ量のダミー信号を前記第3の転送レートに対応したトランスポートフレームに挿入して、前記第3の転送レートにより前記第3の転送レートに対応したトランスポートフレームを送信する受信側デジタル信号処

理部と、前記受信側デジタル信号処理部から前記第3の転送レートにより受信した前記トランスポートフレームに設定されている前記クライアント信号を抽出して、抽出された前記クライアント信号を前記第1の転送レートにより送信する受信側フレーミング処理部とを備える。

[0016] 好ましくは、上記伝送装置において、前記クライアント信号送受信部は、前記クライアント信号を受信してフレーム構造を有する信号を前記複数の信号処理部へ出力し、前記複数の信号処理部の各々は、前記フレーム構造を有する信号のフレーム構造の検出に用いられるオーバーヘッド要素のバイト数以上の値に基づいて前記フレーム構造を有する信号を分割して同じ大きさの複数のブロックを生成し、生成した前記ブロックのうち前記オーバーヘッド要素を含むブロックが各々のレーンに含まれるように前記ブロックを複数のレーンに分配する分配部と、前記分配部により分配された前記複数のレーンの各々の信号に含まれる前記オーバーヘッド要素に基づいて、前記フレーム構造を検出し、前記複数のレーンの各々の信号に対して送信側信号処理を行う送信側信号処理部と、前記送信側信号処理が行われた前記複数のレーンに含まれる信号を前記ライン信号として送信する送信部と、前記電気のライン信号に対して前記送信側信号処理部が行った前記送信側信号処理に対応する受信側信号処理を行い、前記受信側信号処理した信号をレーンごとに出力する受信側信号処理部と、複数のレーンに分かれた前記受信側信号処理した信号に含まれるオーバーヘッド要素に基づいて、前記フレーム構造を検出し、前記複数のレーンに分かれた前記受信側信号処理した信号を結合する結合部とを備え、前記クライアント信号送受信部は、前記結合部が結合する信号を受けて、前記クライアント信号を出力する。

[0017] 本発明の一態様は、クライアント信号を送受信するクライアント信号送受信部と、前記受信したクライアント信号を第1のトランスポートフレームにマッピングするマッピング部と、前記第1のトランスポートフレームに対してレート変換を行って第2のトランスポートフレームを生成する送信側レート変換部と、前記レート変換により得られた前記第2のトランスポートフレ

ームを光信号に変換して、変換された前記光信号をライン信号として送信するとともに、受信したライン信号を電気信号に変換して、電気のライン信号を出力するライン信号送受信部と、前記電気のライン信号に含まれている第3のトランスポートフレームに対してレート変換を行って第4のトランスポートフレームを生成する受信側レート変換部と、前記第4のトランスポートフレームからクライアント信号を抽出して、抽出された前記クライアント信号を前記クライアント信号送受信部に出力するデマッピング部とを備える伝送装置である。

[0018] 好ましくは、上記伝送装置において、前記クライアント信号送受信部は、第1の転送レートにより前記クライアント信号を送受信し前記ライン信号送受信部は、第2の転送レートにより前記ライン信号を送受信し、前記マッピング部は、第3の転送レートに対応した前記第1のトランスポートフレームに、前記第1の転送レートにより受信した前記クライアント信号を設定し、前記伝送装置は、前記第3の転送レートによる転送のために不足しているデータ量のダミー信号を前記第1のトランスポートフレームに挿入し、前記第3の転送レートにより前記第1のトランスポートフレームを送信する送信側フレーミング処理部を備え、前記送信側レート変換部は、前記送信側フレーミング処理部から受信した前記第1のトランスポートフレームに設定されている前記クライアント信号を前記第2の転送レートに対応した前記第2のトランスポートフレームに設定し、前記第2の転送レートにより前記第2のトランスポートフレームを送信し、前記受信側レート変換部は、前記第3の転送レートに対応した前記第4のトランスポートフレームに、前記電気のライン信号として前記第2の転送レートにより受信した前記第3のトランスポートフレーム内のクライアント信号を設定するとともに、前記第3の転送レートによる転送のために不足しているデータ量のダミー信号を前記第4のトランスポートフレームに挿入して、前記第3の転送レートにより前記第4のトランスポートフレームを送信し、前記デマッピング部は、前記受信側レート変換部から受信した前記第4のトランスポートフレームに設定されている前

記クライアント信号を抽出して、抽出された前記クライアント信号を前記第1の転送レートにより前記クライアント信号送受信部に送信する。

[0019] 好ましくは、上記伝送装置において、前記マッピング部は、前記クライアント信号を受信してフレーム構造を有する信号を出力し、前記伝送装置は、前記フレーム構造を有する信号のフレーム構造の検出に用いられるオーバーヘッド要素のバイト数以上の値に基づいて前記フレーム構造を有する信号を分割して同じ大きさの複数のブロックを生成し、生成した前記ブロックのうち前記オーバーヘッド要素を含むブロックが各々のレーンに含まれるように前記ブロックを複数のレーンに分配する分配部と、前記分配部により分配された前記複数のレーンの各々の信号に含まれる前記オーバーヘッド要素に基づいて、前記フレーム構造を検出し、前記複数のレーンの各々の信号に対して送信側信号処理を行う送信側信号処理部とを備え、前記ライン信号送受信部は、前記送信側信号処理が行われた前記複数のレーンに含まれる信号を送信し、前記伝送装置は、前記電気のライン信号に対して、前記送信側信号処理部が行った前記送信側信号処理に対応する受信側信号処理を行い、前記受信側信号処理した信号をレーンごとに出力する受信側信号処理部と、複数のレーンに分かれた前記受信側信号処理した信号に含まれるオーバーヘッド要素に基づいて、前記フレーム構造を検出し、前記複数のレーンに分かれた受信側信号処理した信号を結合する結合部とを備え、前記クライアント信号送受信部は、前記結合部が結合する信号を受けて、前記クライアント信号を出力する。

[0020] 本発明の一態様は、クライアント信号を受信するステップと、複数の信号処理部の間を結合するチップ間配線を介して、送信すべき信号を分岐した分岐信号および受信した信号を合流した合流信号を前記複数の信号処理部の各々と他の信号処理部との間で転送するステップと、前記クライアント信号に対する信号処理を前記複数の信号処理部で行って送信すべきライン信号を生成するステップと、前記送信すべきライン信号を電気／光変換して光のライン信号を送信するステップと、受信したライン信号を光／電気変換して電気

のライン信号を出力するステップと、前記電気のライン信号に対する信号処理を前記複数の信号処理部で行ってクライアント信号を生成するステップと、生成された前記クライアント信号を送信するステップと、を有する伝送方法である。

発明の効果

[0021] 本発明により、複数のクライアント信号を異なる系列の複数のライン信号で転送することが可能となる。

図面の簡単な説明

[0022] [図1]本発明の第1の実施形態に係る伝送装置の送信時の構成を示す機能ブロック図である。

[図2]本発明の第1の実施形態に係る伝送装置の受信時の構成を示す機能ブロック図である。

[図3]本発明の第1の実施形態に係る伝送装置の変形例の説明に用いる機能ブロック図である。

[図4]本発明の第1の実施形態に係る伝送装置の変形例の説明に用いる機能ブロック図である。

[図5]本発明の第1の実施形態に係る伝送装置の変形例の説明に用いる機能ブロック図である。

[図6]本発明の第1の実施形態に係る伝送装置の変形例の説明に用いる機能ブロック図である。

[図7]背景技術で説明した従来の伝送装置の構成を模式化したブロック図である。

[図8]本発明の第1の実施形態に係る伝送装置の構成を模式化したブロック図である。

[図9]本発明の第2の実施形態に係る伝送装置201の構成を示す機能ブロック図である。

[図10A]フレームをブロックに分割する例を示す図である。

[図10B]フレームをブロックに分割する例を示す図である。

[図10C]フレームをブロックに分割する例を示す図である。

[図10D]フレームをブロックに分割する例を示す図である。

[図10E]フレームをブロックに分割する例を示す図である。

[図11]100Gトランスポートフレーム(112G)を50Gトランスポートフレーム(56G)に分岐するときの処理の一例を示す図である。

[図12]信号合流／分岐部に入力される100Gトランスポートフレームを示す図である。

[図13]100Gトランスポートフレーム(112G)を50Gトランスポートフレーム(56G)に分岐するときの処理の他の例を示す図である。

[図14]本発明の第2の実施形態に係る伝送装置201の構成を示す機能ブロック図である。

[図15]本発明の第3の実施形態に係る伝送装置301の構成を示す機能ブロック図である。

[図16]本発明の第3の実施形態に係る伝送装置301の構成を示す機能ブロック図である。

[図17]本発明の第1～第3の実施形態に係る伝送装置を一般例に拡張した構成を示す機能ブロック図である。

[図18]本発明の第1～第3の実施形態に係る伝送装置を一般例に拡張した構成を示す機能ブロック図である。

[図19]本発明の第1～第3の実施形態に係る信号分岐／合流部を適用できるマルチキャリア光伝送システムの概要を示すものである。

[図20]ライン信号のビットレートが可変の場合でも転送を可能とした光通信システムのトランスポンダの構成を示す機能ブロック図である。

[図21]本発明の第4～第11の実施形態の概要を示す図である。

[図22]本発明の第4の実施形態によるトランスポンダの構成を示す機能ブロック図である。

[図23A]同実施形態によるトランスポートフレームのフレーム構成を示す図である。

[図23B]同実施形態によるトランスポートフレームのフレーム構成を示す図である。

[図24]同実施形態による送信側レート変換部におけるトランスポートフレームの変換処理の概要を説明するための図である。

[図25]同実施形態による送信側レート変換部が実行するトランスポートフレームの変換処理を示す図である。

[図26]第5の実施形態による送信側レート変換部が実行するトランスポートフレームの変換処理を示す図である。

[図27]オーバーヘッドのフィールドを示す図である。

[図28]第6の実施形態による送信側レート変換部が実行するトランスポートフレームの変換処理を示す図である。

[図29]第7の実施形態による送信側レート変換部が実行するトランスポートフレームの変換処理を示す図である。

[図30]GMP (Generic Mapping Procedure) の `stuff` の設定を示す図である。

[図31]第8の実施形態によるトランスポンダの構成を示す機能ブロック図である。

[図32]同実施形態による送信側レート変換部が実行するトランスポートフレームの変換処理を示す図である。

[図33]第9の実施形態による2フレーム目のオーバーヘッド(OH)の全情報の転送を示す図である。

[図34]第10の実施形態による送信側のトランスポンダにおけるフレーム転送の処理概要を示す図である。

[図35]同実施形態によるトランスポンダの構成を示す機能ブロック図である。

[図36]第11の実施形態による送信側レート変換部におけるトランスポートフレームの変換処理の概要を説明するための図である。

[図37]同実施形態による送信側レート変換部が実行するトランスポートフレ

ームの変換処理を示す図である。

[図38]同実施形態による送信側レート変換部が実行するトランスポートフレームの変換処理を示す図である。

[図39]同実施形態による送信側レート変換部が実行するトランスポートフレームの変換処理を示す図である。

[図40]本発明の第12の実施形態によるマルチキャリア光伝送システムを示すブロック図である。

[図41]同実施形態のマルチキャリア光伝送システムの変形例を示すブロック図である。

[図42]同実施形態の変形例による誤り訂正符号の付加の手法を示す図である。

[図43]本発明の第13の実施形態によるマルチキャリア光伝送システムを示す図である。

[図44]OTUフレームの構成を示す図である。

[図45]同実施形態による誤り訂正符号を付加する手法を示す図（その1）である。

[図46]同実施形態による誤り訂正符号を付加する手法を示す図（その2）である。

[図47]本発明の第14の実施形態によるマルチキャリア光伝送システムを示す図である。

[図48]本発明の第15の実施形態によるマルチキャリア光伝送システムを示す図である。

[図49]同実施形態のマルチキャリア光伝送システムの変形例（その1）を示すブロック図である。

[図50]同実施形態のマルチキャリア光伝送システムの変形例（その2）を示すブロック図である。

[図51]本発明の第16の実施形態による第12の実施形態のマルチキャリア光伝送システムにおけるチップ分割の例を示す図である。

[図52]同実施形態による第12の実施形態のマルチキャリア光伝送システムの変形例におけるチップ分割の例を示す図である。

[図53]同実施形態による第13の実施形態のマルチキャリア光伝送システムにおけるチップ分割の例を示す図である。

[図54]同実施形態による第14の実施形態のマルチキャリア光伝送システムにおけるチップ分割の例を示す図である。

[図55]同実施形態による第15の実施形態のマルチキャリア光伝送システムにおけるチップ分割の例を示す図である。

[図56]同実施形態による第15の実施形態のマルチキャリア光伝送システムの変形例（その1）におけるチップ分割の例を示す図である。

[図57]同実施形態による第15の実施形態のマルチキャリア光伝送システムの変形例（その2）におけるチップ分割の例を示す図である。

発明を実施するための形態

[0023] 以下、本発明の実施形態について図面を参照しながら説明する。

<第1の実施形態>

図1及び図2は、本発明の第1の実施形態に係る伝送装置の構成を示す機能ブロック図である。図1は送信側の信号経路を示し、図2は受信側の信号経路を示す。図1及び図2に示す伝送装置1は、(100GE×3)のクライアント信号と(150G×2)のライン信号との間で信号の伝送を行うものである。

[0024] 図1及び図2において、伝送装置1は、信号伝送を行うための部品を1つの基板に実装したもので、ラインカードと呼ばれている。伝送装置1は、3個のクライアント信号送受信部11-1、11-2、11-3と、フレーミング処理部19と、信号処理部10-1、10-2と、ライン信号送受信部17-1、17-2とを備えている。

[0025] 信号処理部10-1、10-2はチップ化されて、伝送装置1を構成するラインカードに配設されている。また、本実施形態では、信号処理部10-1と、信号処理部10-2との間に、チップ間配線18が設けられる。

信号処理部 10-1 は、パラレル信号送受信部 12-1、12-2 と、デジタル信号処理部 20-1、20-2 と、信号合流／分岐部 13-1 と、信号分岐／合流部 14 と、チップ間信号送受信部 15-1 と、ライン側信号出入力部 16-1 を備えている。

[0026] 信号処理部 10-2 は、パラレル信号送受信部 12-3 と、デジタル信号処理部 20-3 と、信号合流／分岐部 13-2 と、チップ間信号送受信部 15-2 と、ライン側信号出入力部 16-2 とを備えている。信号処理部 10-1 のチップ間信号送受信部 15-1 と、信号処理部 10-2 のチップ間信号送受信部 15-2 との間には、チップ間配線 18 が設けられる。

[0027] まず、図 1 を用いて、伝送装置 1 が、(100GE×3) のクライアント信号を受信して、受信されたクライアント信号を(150G×2) のライン信号として転送する場合について説明する。

図 1 において、クライアント信号送受信部 11-1、11-2、11-3 は、それぞれ 100GE クライアント信号を受信し、この(100GE×3) のクライアント信号をフレーミング処理部 19 に転送する。フレーミング処理部 19 は、クライアント信号をトランスポートフレームの信号に変換する。変換された(100G×3) のトランスポートフレームは、信号処理部 10-1 のパラレル信号送受信部 12-1、12-2 と、信号処理部 10-2 のパラレル信号送受信部 12-3 に入力される。

[0028] なお、受信したクライアント信号が、例えば OTU4 のように、すでにトランスポートフレームの形式であった場合、フレーミング処理部 19 は省略できる。

信号処理部 10-1 において、パラレル信号送受信部 12-1 は、受信した 100G のトランスポートフレームの信号をデジタル信号処理部 20-1 に送る。デジタル信号処理部 20-1 は、パラレル信号送受信部 12-1 からの信号に対して、伝送劣化の等化処理等のためにデジタル信号処理を行う。デジタル信号処理部 20-1 から出力された信号は、信号合流／分岐部 13-1 に入力される。

- [0029] また、信号処理部 10-1 において、パラレル信号送受信部 12-2 は、受信した 100 G のトランスポートフレームの信号をデジタル信号処理部 20-2 に送る。デジタル信号処理部 20-2 は、パラレル信号送受信部 12-2 からの信号に対して、伝送劣化の等化処理等のためにデジタル信号処理を行う。デジタル信号処理部 20-2 から出力された信号は、信号分岐／合流部 14 に入力される。
- [0030] 信号分岐／合流部 14 は、デジタル信号処理部 20-2 でデジタル信号処理された 100 G のトランスポートフレームの信号を (1 : 1) で分岐する。信号分岐／合流部 14 での分岐の比率は、ライン信号のビットレートに合わせ、任意の値でも良いが、特に望ましい分岐の比率は、(1 : 1 (= 0.5)) となる。この場合、信号分岐／合流部 14 は、100 G のトランスポートフレームの信号を 50 G の 2 つの信号に分岐する。そして、信号分岐／合流部 14 は、分岐した一方の 50 G の信号を信号合流／分岐部 13-1 に転送し、他方の 50 G の信号をチップ間信号送受信部 15-1 に転送する。
- [0031] 信号合流／分岐部 13-1 は、デジタル信号処理部 20-1 から転送された 100 G の信号と、信号分岐／合流部 14 から転送された 50 G の信号を合流して 150 G の信号とし、150 G の信号をライン側信号出入力部 16-1 へ転送する。ライン側信号出入力部 16-1 は、受信した 150 G の信号を、ライン信号送受信部 17-1 に送る。ライン信号送受信部 17-1 は、この 150 G の信号を電気－光変換して、変換された光信号をライン側に出力する。
- [0032] 信号分岐／合流部 14 からチップ間信号送受信部 15-1 に転送された 50 G の信号は、チップ間配線 18 を経由して、チップ間信号送受信部 15-2 へ転送される。チップ間信号送受信部 15-2 は、この送られてきた 50 G 分の信号を受信し、受信した 50 G 分の信号を信号合流／分岐部 13-2 へ転送する。
- [0033] 信号処理部 10-2 において、パラレル信号送受信部 12-3 は、受信した 100 G のトランスポートフレームの信号をデジタル信号処理部 20-3

に送る。デジタル信号処理部 20-3 は、パラレル信号送受信部 12-3 から受信した信号に対して、伝送劣化の等化処理等のために、デジタル信号処理を行う。デジタル信号処理部 20-3 から出力された信号は、信号合流／分岐部 13-2 に入力される。

[0034] 信号合流／分岐部 13-2 は、チップ間信号送受信部 15-2 から受信した 50 G 分の信号と、デジタル信号処理部 20-3 から受信した 100 G の信号を合流させて 150 G の信号とし、150 G の信号をライン側信号出入力部 16-2 へ転送する。ライン側信号出入力部 16-2 は、受信した 150 G の信号を、ライン信号送受信部 17-2 に送る。ライン信号送受信部 17-2 は、150 G の信号を電気－光変換して、変換された信号をライン側に出力する。

[0035] 次に、図 2 を用いて、伝送装置 1 が (150 G × 2) のライン信号を受信し、受信したライン信号を (100 G × 3) のクライアント信号として転送する場合について説明する。

図 2 において、ライン信号送受信部 17-1 及び 17-2 で受信した (150 G × 2) の信号は、信号処理部 10-1 のライン側信号出入力部 16-1 及び信号処理部 10-2 のライン側信号出入力部 16-2 へ転送される。

[0036] 信号処理部 10-1 において、ライン側信号出入力部 16-1 は、受信した 150 G の信号を信号合流／分岐部 13-1 へ転送する。信号合流／分岐部 13-1 は、受信した 150 G の信号を 100 G の信号と 50 G の信号に分岐する。そして、信号合流／分岐部 13-1 は、分岐した 100 G の信号をデジタル信号処理部 20-1 へ転送し、50 G の信号を信号分岐／合流部 14 に転送する。

[0037] デジタル信号処理部 20-1 は、信号合流／分岐部 13-1 からの信号に対して、デジタル信号処理により信号等化等を行い、100 G トランスポートフレームの信号を復元する。復元された 100 G トランスポートフレームの信号は、パラレル信号送受信部 12-1 へ転送される。パラレル信号送受信部 12-1 は、受信した 100 G のトランスポートフレームの信号をフレ

ーミング処理部 19 に転送する。

[0038] ライン信号送受信部 17-2 で受信した 150 G 分の信号は、信号処理部 10-2 のライン側信号出入力部 16-2 へ転送される。ライン側信号出入力部 16-2 は、受信した 150 G の信号を信号合流／分岐部 13-2 へ転送する。信号合流／分岐部 13-2 は、受信した 150 G の信号を 100 G の信号と 50 G の信号に分岐する。そして、信号合流／分岐部 13-2 は、分岐した 100 G の信号をデジタル信号処理部 20-3 へ転送し、分岐した 50 G の信号を、チップ間信号送受信部 15-2 に転送する。

[0039] デジタル信号処理部 20-3 は、信号合流／分岐部 13-2 からの信号に対して、デジタル信号処理により信号等化等を行い、100 G のトランスポートフレームの信号を復元する。復元された 100 G のトランスポートフレームの信号は、パラレル信号送受信部 12-3 へ転送される。パラレル信号送受信部 12-3 は、受信した 100 G トランスポートフレームの信号をフレーミング処理部 19 に転送する。

[0040] 一方、信号処理部 10-2 において、信号合流／分岐部 13-2 からチップ間信号送受信部 15-2 に転送された 50 G の信号は、チップ間配線 18 を経由して、チップ間信号送受信部 15-1 に転送される。チップ間信号送受信部 15-1 は、チップ間配線 18 を経由して、信号合流／分岐部 13-2 から送られてきた 50 G 分の信号を受信し、信号分岐／合流部 14 へ転送する。

[0041] 信号分岐／合流部 14 は、信号合流／分岐部 13-1 から受信した 50 G 分の信号と、チップ間信号送受信部 15-1 から受信した 50 G 分の信号とを合流する。合流した 100 G 分の信号は、デジタル信号処理部 20-2 へ転送される。デジタル信号処理部 20-2 は、信号分岐／合流部 14 からの信号に対して、デジタル信号処理により信号等化等を行い、100 G のトランスポートフレームを復元する。復元された 100 G のトランスポートフレームの信号は、パラレル信号送受信部 12-2 へ転送される。パラレル信号送受信部 12-2 は、受信した 100 G のトランスポートフレームの信号を

、フレーミング処理部 19 に転送する。

[0042] フレーミング処理部 19 は、パラレル信号送受信部 12-1、12-2 から受信した ($100\text{G} \times 2$) の信号と、パラレル信号送受信部 12-3 から受信した 100G の信号から、($100\text{GE} \times 3$) のクライアント信号を復元する。復元した ($100\text{GE} \times 3$) のクライアント信号は、それぞれ、クライアント信号送受信部 11-1、11-2、11-3 へ転送される。クライアント信号送受信部 11-1、11-2、11-3 は、 100GE 信号を伝送装置外へ出力する。

[0043] 以上説明したように、本実施形態では、信号処理部 10-1 には、信号合流／分岐部 13-1 と、信号分岐／合流部 14 とが設けられ、また、信号処理部 10-2 には、信号合流／分岐部 13-2 が設けられる。そして、信号処理部 10-1 のチップ間信号送受信部 15-1 と信号処理部 10-2 のチップ間信号送受信部 15-2 との間に、チップ間配線 18 が設けられる。これにより、($100\text{GE} \times 3$) のクライアント信号を、($150\text{G} \times 2$) のライン信号として転送することができる。また、($150\text{G} \times 2$) のライン信号を ($100\text{GE} \times 3$) のクライアント信号として転送することができる。

[0044] なお、上述の例では、フレーミング処理部 19 は、信号処理部 10-1、10-2 を構成するチップとは別に設けている。しかしながら、フレーミング処理部 19 に関する構成は上記の構成に限定されない。図 3 は、本発明の第 1 の実施形態に係る伝送装置の変形例の説明に用いる機能ブロック図である。図 3 に示すように、信号処理部 10-1 を構成するチップ内にフレーミング処理部 19-1、19-2 が設けられてもよい。この場合、信号処理部 10-2 を構成するチップ内にフレーミング処理部 19-3 が設けられてもよい。

[0045] また、上述の例では、($100\text{GE} \times 3$) の信号に対して 1 つのフレーミング処理部 19 が設けられている。しかしながら、フレーミング処理部 19 に関する構成は上記の構成に限定されない。図 4 は、本発明の第 1 の実施形

態に係る伝送装置の変形例の説明に用いる機能ブロック図である。図4に示すように、(100GE×3)の信号のそれぞれに対して、3個のフレーミング処理部19-4、19-5、19-6が設けられてもよい。

[0046] また、上述の例では、信号処理部10-1に2個のデジタル信号処理部20-1、20-2が設けられ、信号処理部10-2に1個のデジタル信号処理部20-3が設けられている。しかしながら、信号処理部10-1、10-2に関する構成は、上記の構成に限定されない。図5は、本発明の第1の実施形態に係る伝送装置の変形例の説明に用いる機能ブロック図である。図5に示されるような位置において、信号処理部10-1にデジタル信号処理部20-4、20-5が設けられてもよい。この場合、信号処理部10-2にデジタル信号処理部20-6、20-7が設けられてもよい。すなわち、デジタル信号処理部20-1～20-7は、信号合流／分岐部13-1、13-2、若しくは、信号分岐／合流部14の前段に配置されもよい。デジタル信号処理部20-1～20-7は、信号合流／分岐部13-1、13-2、若しくは、信号分岐／合流部14の後段に配置されもよい。デジタル信号処理部20-1～20-7は、信号合流／分岐部13-1、13-2、若しくは、信号分岐／合流部14の前段及び後段の双方に配置されもよい。なお、デジタル信号処理部20-4～20-7は、デジタル信号処理部20-1～20-3と同様に、伝送劣化の等化処理等のためにデジタル信号処理を行う。

[0047] 図6は、本発明の第1の実施形態に係る伝送装置の変形例の説明に用いる機能ブロック図である。図6に示すように、フレーミング処理部19を省略し、デジタル信号処理部20-1～20-3を省略した構成としても良い。また、信号分岐／合流部14の分岐比は、(5:5、3:7、2:8)等に、任意に設定できるようにしても良い。

[0048] ここで、背景技術で説明した伝送装置と本実施形態に係る伝送装置とを対比する。図7は、背景技術で説明した従来の伝送装置の構成を模式化したブロック図である。図8は、本実施形態に係る伝送装置の構成を模式化したブ

ロック図である。

- [0049] 従来の伝送装置では、100Gのクライアント信号（例えば、100GEまたはOTU4）が、100G I/O（Input/Output）を介して信号処理部（チップ）に入力され、信号処理部でデジタル信号処理が行われた信号が例えばQPSKを用いた変調により100Gの信号に変換され、変換された信号がライン信号として出力される。このため、従来の伝送装置では、3つの100GEのクライアント信号に対してデジタル信号処理を行い、処理された信号を2つのスーパーチャネルで伝送することはできない。
- [0050] これに対して、本実施形態の伝送装置では、100G×3のクライアント信号（例えば、100GE×3またはOTU4×3）が入力され、これらのうち、100G×2のクライアント信号が2つの100G I/O（クライアント信号送受信部に相当）を介して第1の信号処理部（チップ）に入力されるとともに、100Gのクライアント信号が1つの100G I/Oを介して第2の信号処理部（チップ）に入力される。第1の信号処理部および第2の信号処理部では、本実施形態で説明したデジタル信号処理等の処理が行われ、処理により得られた信号が例えば8QAMを用いた変調により100G×2のライン信号に変換され、変換された信号がライン信号として出力される。
- [0051] 本実施形態の伝送装置では、信号処理部内に分岐／合流部を設けることで、例えば、3つの100GEのクライアント信号に対して処理を行い、処理された信号を2つのスーパーチャネルで伝送すること（8QAM 2SC（サブキャリア）を用いた300G伝送）が可能となる。また、本実施形態の伝送装置は、BPSK（Binary Phase Shift Keying）、QPSK、8QAM、16QAMの適応変復調に対応可能であって、BPSKおよびQPSKの場合には100Gのクライアント信号を収容することができ、8QAMの場合には100G+10G×5、100G+40G、100G+40G+10Gのクライアント信号を収容することができ、16QAMの場合には100G×2のクライアント信号を収容することができる。

[0052] <第2の実施形態>

次に、本発明の第2の実施形態について説明する。図9及び図14は、本発明の第2の実施形態に係る伝送装置201の構成を示す機能ブロック図である。図9は送信側の信号経路を示し、図14は受信側の信号経路を示す。図9及び図14に示す伝送装置201は、100GEのクライアント信号を（50G×2）のライン信号に分岐して信号の伝送を行うものである。この場合、ライン信号のビットレートはクライアント信号のビットレートよりも少ない例となる。

[0053] 図9及び図14に示す伝送装置201は、クライアント信号送受信部211-1と、信号処理部210-1、210-2と、ライン信号送受信部217-1、217-2とを備えている。

信号処理部210-1、210-2はチップ化されて、伝送装置201を構成するラインカードに配設されている。また、本実施形態では、信号処理部210-1と、信号処理部210-2との間に、チップ間配線218が設けられる。

[0054] 信号処理部210-1は、パラレル信号送受信部212-1と、フレーミング処理部219と、信号分岐／合流部213と、デジタル信号処理部220-1と、ライン側信号出入力部216-1と、チップ間信号送受信部215-1を備えている。

[0055] 信号処理部210-2は、デジタル信号処理部220-2と、チップ間信号送受信部215-2と、ライン側信号出入力部216-2とを備えている。信号処理部210-1のチップ間信号送受信部215-1と、信号処理部210-2のチップ間信号送受信部215-2との間には、チップ間配線218が設けられる。

[0056] まず、図9を用いて、伝送装置201が100GEのクライアント信号を受信して、受信されたクライアント信号を（50G×2）のライン信号として転送する場合について説明する。

図9において、伝送装置201のクライアント信号送受信部211-1は

、１００ＧＥのクライアント信号を受信し、このクライアント信号をパラレル信号送受信部２１２－１に転送する。パラレル信号送受信部２１２－１は、１００ＧＥ信号をフレーミング処理部２１９に転送する。フレーミング処理部２１９は、受信したクライアント信号を、１００Ｇのトランスポートフレームの信号に変換する。変換された１００Ｇのトランスポートフレームの信号は、フレーミング処理部２１９から信号分岐／合流部２１３に転送される。

[0057] 信号分岐／合流部２１３は、１００Ｇのトランスポートフレームの信号を（１：１）で分岐する。そして、信号分岐／合流部２１３は、分岐された一方の５０Ｇの信号をデジタル信号処理部２２０－１に転送し、他方の５０Ｇの信号をチップ間信号送受信部２１５－１に転送する。

ここで、信号分岐／合流部２１３で、１００Ｇのトランスポートフレームの信号を（１：１）で分岐する際に、信号分岐／合流部２１３は、フレーミング処理部２１９で構成された１００Ｇトランスポートフレーム（１１２ＧのＯＴＵ４）の信号をブロックに分割する。

[0058] ＯＴＵ４の信号をブロックに分割する際、ＯＴＵ４フレームのサイズの約数の値であって、分配後の信号を参照して信号処理を行う機能部がＯＴＵ４フレームのフレーム構造の検出に必要とするオーバーヘッド要素のバイトのバイト数以上の値を分割するブロックのサイズとして選択する。例えば、ＯＴＵ４フレームの場合、フレームサイズは、１６３２０バイトである。１６３２０の約数は１，２，３，４，５，６，８，１０，１２，１５，１６，１７，２０，・・・，４０８０，５４４０，８１６０，１６３２０であり、これらの値がブロックサイズの候補となる。信号分岐／合流部２１３は、ブロックサイズとして選択した値に基づいてＯＴＵ４の信号をブロックに分割する。

[0059] 図１０Ａ～図１０Ｅは、フレームをブロックに分割する例を示している。図１０Ａが、１フレームを１６３２０バイトブロックに分割した状態を示している（ $4080 \times 4 / 16320 = 1$ ブロック）。図１０Ｂが、１フレー

ムを4080バイトブロックに分割した状態を示している(4080×4/4080=4ブロック)。図10Cが、1フレームを2040バイトブロックに分割した状態を示している(4080×4/2040=8ブロック)。図10Dが、1フレームを1020バイトブロックに分割した状態を示している(4080×4/1020=16ブロック)。図10Eが、1フレームを16バイトブロックに分割した状態を示している(4080×4/16=1020ブロック)。

[0060] デジタル信号処理部220-1は、入力された信号に対し、伝送劣化の等化処理等のための信号処理を行い、信号処理された信号をライン側信号出入力部216-1に転送する。ライン側信号出入力部216-1は、この信号をライン信号送受信部217-1に転送する。ライン信号送受信部217-1は、50Gの信号を電気-光変換して、変換された光信号を受信側へ送信する。

[0061] 信号分岐/合流部213からチップ間信号送受信部215-1に入力された50Gの信号は、チップ間配線218を経由し、チップ間信号送受信部215-2へ転送される。チップ間信号送受信部215-2は、信号分岐/合流部213からチップ間信号送受信部215-1、チップ間配線218を経由して送られてきた50Gの信号を受信し、受信した信号をデジタル信号処理部220-2へ送る。

[0062] デジタル信号処理部220-2は、入力された信号に対し、伝送劣化の等化処理等のための信号処理を行い、信号処理された信号をライン側信号出入力部216-2に転送する。ライン側信号出入力部216-2は、この信号をライン信号送受信部217-2に転送する。ライン信号送受信部217-2は、50Gの信号を電気-光変換して、変換された光信号を受信側へ送信する。

[0063] 図11は、100Gトランスポートフレーム(112G)を50Gトランスポートフレーム(56G)に分岐するときの処理の一例を示すものである。また、図12は、信号分岐/合流部213に入力される100Gトランス

ポートフレームを示している。

[0064] 図11に示すように、100Gトランスポートフレーム(112G)及び50Gトランスポートフレーム(56G)は、4列(1バイト)×4080カラムである。1カラム～16カラムの16バイトにはOH(オーバーヘッド)が設定され、17カラム～3824カラムの3808バイトにペイロードが設定され、3825カラム～4080カラムの256バイトには、FEC(forward error correction:前方誤り訂正)の情報が設定される。100Gトランスポートフレーム、及び50Gトランスポートフレームでは、ペイロード中の3817バイト～3824バイトにFS(Fixed Stuff)が設定される。ここでは、簡単のため、ペイロードの17カラム～3816カラムが10Gの10種類のTS(Tributary slot)を含む例を示しており、ペイロード中の数字はTSの番号を示す。

[0065] 図11に示す100Gトランスポートフレームのペイロードは、TS1～TS10の10種類のTSを含む。図11に示す50Gトランスポートフレームのペイロードに含まれる10種類のTSの半分をTS群A、残りの半分をTS群Bとする。50Gトランスポートフレーム(1)には、TS群A、TS群BのそれぞれにTS1～TS5の5種類のTSが含まれる。50Gトランスポートフレーム(2)には、TS群A、TS群BのそれぞれにTS6～TS10の5種類のTSが含まれる。なお、同図においては、ペイロード中にTS群AとTS群Bが交互に配置されているが、TS群AとTS群Bの配置はこれに限らず、例えば、TS群Aをペイロードの前半半分の領域、TS群Bをペイロードの後半半分の領域としてもよい。

[0066] 100Gトランスポートフレーム(112G)を50Gトランスポートフレームに変換する処理を行う場合、2フレーム分の100Gトランスポートフレーム(112G)から2フレームの50Gトランスポートフレーム(56G)を構成する処理が行われる。

[0067] まず、信号分岐／合流部213では、1フレーム目の100Gトランスポ

ートフレーム内のペイロードにおける決められた位置（TS 1～TS 5）の50 G分のTSを抽出する。その後、信号分岐／合流部213は、抽出したTSを、50 Gトランスポートフレーム（1）のペイロードの決められた位置にある半分のTS（TS群AのTS 1～TS 5）にマッピングする。また、信号分岐／合流部213は、1フレーム目の100 Gトランスポートフレーム内のペイロードにおける決められた位置（TS 6～TS 10）の50 G分のTSを抽出する。その後、信号分岐／合流部213は、抽出したTSを、50 Gトランスポートフレーム（2）のペイロードの決められた位置にある半分のTS（TS群AのTS 6～TS 10）にマッピングする。1フレーム目の半分のTSを用いるのは、100 Gトランスポートフレーム（112 G）から50 Gトランスポートフレーム（56 G）へ変更するためである。

[0068] さらに、信号分岐／合流部213では、2フレーム目の100 Gトランスポートフレーム内のペイロードにおける決められた位置（TS 1～TS 5）に設定されている50 G分のTSを抽出する。その後、信号分岐／合流部213は、抽出したTSを、50 Gトランスポートフレーム（1）のペイロードの決められた位置にある半分のTS（TS群BのTS 1～TS 5）にマッピングする。また、信号分岐／合流部213は、2フレーム目の100 Gトランスポートフレーム内のペイロードにおける決められた位置（TS 6～TS 10）に設定されている50 G分のTSを抽出する。その後、信号分岐／合流部213は、抽出したTSを、50 Gトランスポートフレーム（2）のペイロードの決められた位置にある半分のTS（TS群BのTS 6～TS 10）にマッピングする。

[0069] 信号分岐／合流部213は、1フレーム目の100 GトランスポートフレームのOHを50 Gトランスポートフレーム（1）のOHに設定し、2フレーム目の100 GトランスポートフレームのOHであるOH'を、50 Gトランスポートフレーム（2）のOHに設定する。

[0070] 上記のようにマッピングすることで、信号分岐／合流部213は、100 Gトランスポートフレームから50 Gトランスポートフレーム（1）、（2

）を生成する。

[0071] 図13は、100Gトランスポートフレーム(112G)を50Gトランスポートフレーム(56G)に分岐するときの処理の他の例を示している。この例が図11に示された例と異なる点は次の通りである。1フレーム目の100GトランスポートフレームのTS1~5(左上がりの斜線)の信号が、50Gトランスポートフレーム(1)における列1および列2のTS(左上がりの斜線)にコピーされ、2フレーム目の100GトランスポートフレームのTS1~5(縦線)の信号が、50Gトランスポートフレーム(1)の列3および列4のTS(縦線)にコピーされる。同様にして、1フレーム目の100GトランスポートフレームのTS6~10(右上がりの斜線)の信号が、50Gトランスポートフレーム(2)における列1および列2のTS(右上がりの斜線)にコピーされ、2フレーム目の100GトランスポートフレームのTS6~10(横線)の信号が、50Gトランスポートフレーム(2)の列3および列4のTS(横線)にコピーされる。

[0072] 次に、図14を用いて、伝送装置201が(50G×2)のライン信号を受信して、受信されたライン信号を100GEのクライアント信号として転送する場合について説明する。

図14において、ライン信号送受信部217-1及び217-2で受信した(50G×2)の信号は、信号処理部210-1のライン側信号出入力部216-1及び信号処理部210-2のライン側信号出入力部216-2へ転送される。

[0073] 信号処理部210-1において、ライン側信号出入力部216-1は、受信した50Gの信号をデジタル信号処理部220-1へ転送する。デジタル信号処理部220-1は、ライン側信号出入力部216-1からの信号に対して、デジタル信号処理により信号等化等を行い、50Gの信号を復元する。復元された50Gの信号は、信号分岐/合流部213へ転送される。

[0074] 信号処理部210-2において、ライン側信号出入力部216-2は、受信した50Gの信号をデジタル信号処理部220-2へ転送する。デジタル

信号処理部 220-2 は、ライン側信号出入力部 216-2 からの信号に対して、デジタル信号処理により信号等化等を行い、50G 分の信号を復元する。復元された信号は、チップ間信号送受信部 215-2 へ転送される。

チップ間信号送受信部 215-2 からの 50G 分の信号は、チップ間配線 218 を経由して、チップ間信号送受信部 215-1 へ転送される。チップ間信号送受信部 215-1 は、この 50G 分の信号を受信し、受信した信号を信号分岐／合流部 213 へ送る。

[0075] 信号分岐／合流部 213 は、デジタル信号処理部 220-1 から受信した 50G 分の信号と、チップ間信号送受信部 215-1 から受信した 50G 分の信号とを合流し、100G のトランスポートフレームの信号を復元する。そして、信号分岐／合流部 213 は、この 100G のトランスポートフレームの信号をフレーミング処理部 219 に転送する。

[0076] フレーミング処理部 219 は、100G のトランスポートフレームから 100GE クライアント信号を復元し、100GE クライアント信号を平行信号送受信部 212-1 へ転送する。平行信号送受信部 212-1 は、この 100GE クライアント信号をクライアント信号送受信部 211-1 へ転送する。クライアント信号送受信部 211-1 は、受信した 100GE クライアント信号を伝送装置外へ出力する。

[0077] 受信時には、信号分岐／合流部 213 では、分岐とは逆の変換を行い、2 フレームの 50G トランスポートフレームから 100G トランスポートフレームを復元する。このときの信号分岐／合流部 213 での処理について説明する。

[0078] 信号分岐／合流部 213 は、図 11 における 1 フレーム目の 100G トランスポートフレームを復元するために、受信した 50G トランスポートフレーム (1) の TS 群 A の TS 1～TS 5 を、1 フレーム目の 100G トランスポートフレームの TS 1～TS 5 にマッピングする。さらに、信号分岐／合流部 213 は、受信した 50G トランスポートフレーム (2) の TS 群 A の TS 6～TS 10 を 1 フレーム目の 100G トランスポートフレームの T

S 6 ~ T S 1 0 にマッピングする。上記により、1 フレーム目の1 0 0 G トランスポートフレームを復元する。

[0079] その後、2 フレーム目の1 0 0 G トランスポートフレームを復元するために、信号分岐／合流部 2 1 3 は、受信した5 0 G トランスポートフレーム（1）のT S 群BのT S 1 ~ T S 5 を、2 フレーム目の1 0 0 G トランスポートフレームのT S 1 ~ T S 5 にマッピングする。さらに、信号分岐／合流部 2 1 3 は、受信した5 0 G トランスポートフレーム（2）のT S 群BのT S 6 ~ T S 1 0 を2 フレーム目の1 0 0 G トランスポートフレームのT S 6 ~ T S 1 0 にマッピングする。上記により、2 フレーム目の1 0 0 G トランスポートフレームを復元する。信号分岐／合流部 2 1 3 は、復元した1 0 0 G トランスポートフレームを、フレーミング処理部 2 1 9 に転送する。

[0080] 以上説明したように、本実施形態では、信号処理部 2 1 0 - 1 には、信号分岐／合流部 2 1 3 が設けられる。そして、信号処理部 2 1 0 - 1 のチップ間信号送受信部 2 1 5 - 1 と信号処理部 2 1 0 - 2 のチップ間信号送受信部 2 1 5 - 2 との間に、チップ間配線 2 1 8 が設けられる。これにより、1 0 0 G E のクライアント信号を、（5 0 G × 2）のライン信号に分岐して転送することができる。また、（5 0 G × 2）のライン信号を1 0 0 G E のクライアント信号として転送することができる。

[0081] なお、この実施形態では、フレーミング処理部 2 1 9 を、信号処理部 2 1 0 - 1 を構成するチップ内に設けているが、信号処理部 2 1 0 - 1 を構成するチップの外にフレーミング処理部 2 1 9 を設けるようにしても良い。また、クライアント信号がすでにトランスポートフレームの形式であった場合、フレーミング処理部 2 1 9 は省略できる。

[0082] また、この実施形態では、信号処理部 2 1 0 - 1 に1 個のデジタル信号処理部 2 2 0 - 1 を設け、信号処理部 2 1 0 - 2 に1 個のデジタル信号処理部 2 2 0 - 2 を設けているが、さらに、他の位置に、デジタル信号処理部を設けるようにしても良い。また、デジタル信号処理部 2 2 0 - 1 ~ 2 2 0 - 2 を省略する構成としても良い。

[0083] <第3の実施形態>

次に、本発明の第3の実施形態について説明する。図15及び図16は、本発明の第3の実施形態に係る伝送装置301の構成を示す機能ブロック図である。図15は送信側の信号経路を示し、図16は受信側の信号経路を示す。図15に示す伝送装置301は、(100GE×4)のクライアント信号を(133G×3)のライン信号として伝送を行うものである。

[0084] 伝送装置301は、クライアント信号送受信部311-1～311-4と、フレーミング処理部319-1～319-4と、信号処理部310-1～310-3と、ライン信号送受信部317-1～317-3とを備えている。

信号処理部310-1～310-3はチップ化されて、伝送装置301を構成するラインカードに配設されている。また、本実施形態では、信号処理部310-1と、信号処理部310-2との間に、チップ間配線318-1が設けられる。信号処理部310-1と、信号処理部310-3との間に、チップ間配線318-2が設けられる。

[0085] 信号処理部310-1は、パラレル信号送受信部312-1、312-2と、信号合流／分岐部313-1と、信号分岐／合流部314と、デジタル信号処理部320-1と、ライン側信号出入力部316-1と、チップ間信号送受信部315-1を備えている。

信号処理部(チップ)310-2は、パラレル信号送受信部312-3と、信号合流／分岐部313-2と、デジタル信号処理部320-2と、ライン側信号出入力部316-2と、チップ間信号送受信部315-2を備えている。

[0086] 信号処理部(チップ)310-3は、パラレル信号送受信部312-4と、信号合流／分岐部313-3と、デジタル信号処理部320-3と、ライン側信号出入力部316-3と、チップ間信号送受信部315-3を備えている。

信号処理部310-1のチップ間信号送受信部315-1と、信号処理部

310-2のチップ間信号送受信部315-2との間には、チップ間配線318-1が設けられる。信号処理部310-1のチップ間信号送受信部315-1と、信号処理部310-3のチップ間信号送受信部315-3との間には、チップ間配線318-2が設けられる。

[0087] まず、図15を用いて、伝送装置301が、(100GE×4)のクライアント信号を受信して、受信したクライアント信号を(133G×3)のライン信号として転送する場合について説明する。

伝送装置301のクライアント信号送受信部311-1、311-2、311-3、311-4は、それぞれ、100GEのクライアント信号を受信し、受信されたクライアント信号をフレーミング処理部319-1、319-2、319-3、319-4に転送する。フレーミング処理部319-1、319-2、319-3、319-4は、それぞれ、100GEのクライアント信号を、100Gのトランスポートフレーム信号に変換する。

[0088] フレーミング処理部319-1、319-2からの信号は、信号処理部310-1の平行信号送受信部312-1、312-2に入力される。フレーミング処理部319-3からの信号は、信号処理部310-2の平行信号送受信部312-3に入力される。フレーミング処理部319-4からの信号は、信号処理部310-3の平行信号送受信部312-4に入力される。

[0089] 信号処理部310-1において、平行信号送受信部312-1で受信した信号は、信号合流／分岐部313-1へ転送される。平行信号送受信部312-2で受信した信号は、信号分岐／合流部314へ転送される。

信号分岐／合流部314は、平行信号送受信部312-2から受信した100Gのトランスポートフレームの信号を、(1:1:1)に分岐する。そして、信号分岐／合流部314は、分岐された一つの33G信号を信号合流／分岐部313-1へ転送し、分岐された残りの二つの33Gの信号をチップ間信号送受信部315-1へ転送する。ここで分岐の比率は、ライン信号のビットレートに合わせ、任意の値でも良い。

[0090] 信号合流／分岐部 3 1 3 - 1 は、パラレル信号送受信部 3 1 2 - 1 から受信した 1 0 0 G のトランスポートフレームの信号と、信号分岐／合流部 3 1 4 から受信した 3 3 G の信号とを合流し、合流した 1 3 3 G の信号をデジタル信号処理部 3 2 0 - 1 へ転送する。デジタル信号処理部 3 2 0 - 1 は、受信した 1 3 3 G の信号に対し、伝送劣化の等化処理等のために、信号処理を行い、信号処理された信号をライン側信号出入力部 3 1 6 - 1 へ転送する。

[0091] ライン側信号出入力部 3 1 6 - 1 では、受信した 1 3 3 G の信号を、ライン信号送受信部 3 1 7 - 1 に送る。ライン信号送受信部 3 1 7 - 1 は、1 3 3 G の信号を電気－光変換して、変換された光信号をライン側に出力する。

信号処理部 3 1 0 - 2 において、パラレル信号送受信部 3 1 2 - 3 で受信した信号は、信号合流／分岐部 3 1 3 - 2 へ転送される。信号分岐／合流部 3 1 4 からチップ間信号送受信部 3 1 5 - 1 へ送られた 2 つの 3 3 G 分の信号の内 1 つは、チップ間信号送受信部 3 1 5 - 1 からチップ間配線 3 1 8 - 1 を経由し、チップ間信号送受信部 3 1 5 - 2 へ転送される。チップ間信号送受信部 3 1 5 - 2 は、受信した 3 3 G 分の信号を信号合流／分岐部 3 1 3 - 2 へ転送する。

[0092] 信号合流／分岐部 3 1 3 - 2 は、パラレル信号送受信部 3 1 2 - 3 から受信した 1 0 0 G のトランスポートフレームの信号と、チップ間信号送受信部 3 1 5 - 2 から受信した 3 3 G の信号とを合流し、合流された 1 3 3 G の信号をデジタル信号処理部 3 2 0 - 2 へ転送する。デジタル信号処理部 3 2 0 - 2 は、受信した 1 3 3 G の信号に対し、伝送劣化の等化処理等のために、信号処理を行い、信号処理された信号をライン側信号出入力部 3 1 6 - 2 へ転送する。

[0093] ライン側信号出入力部 3 1 6 - 2 は、受信した 1 3 3 G の信号を、ライン信号送受信部 3 1 7 - 2 に送る。ライン信号送受信部 3 1 7 - 2 は、受信した 1 3 3 G の信号を電気－光変換して、変換された光信号をライン側に出力する。

信号処理部 3 1 0 - 3 において、パラレル信号送受信部 3 1 2 - 4 で受信

した100Gの信号は、信号合流／分岐部313-3へ転送される。信号分岐／合流部314からチップ間信号送受信部315-1へ送られた2つの33G分の信号の内の残りの1つは、チップ間信号送受信部315-1からチップ間配線318-2を経由し、チップ間信号送受信部315-3へ転送される。チップ間信号送受信部315-3は、受信した33G分の信号を信号合流／分岐部313-3へ転送する。

[0094] 信号合流／分岐部313-3は、パラレル信号送受信部312-4から受信した100Gのトランスポートフレームの信号と、チップ間信号送受信部315-3から受信した33G分の信号とを合流し、合流された133Gの信号をデジタル信号処理部320-3へ転送する。デジタル信号処理部320-3は、受信した133Gの信号に対し、伝送劣化の等化処理等のために、信号処理を行い、信号処理された信号をライン側信号出入力部316-3へ転送する。

ライン側信号出入力部316-3では、受信した133Gの信号を、ライン信号送受信部317-3に送る。ライン信号送受信部317-3は、受信した133Gの信号を電気－光変換して、変換された光信号をライン側に出力する。

[0095] 次に、図16を用いて、伝送装置301が、(133G×3)のライン信号を受信して、受信されたライン信号を(100GE×4)のクライアント信号として転送する場合について説明する。

図16において、ライン信号送受信部317-1～317-3で受信した(133G×3)の信号は、ライン側信号出入力部316-1、ライン側信号出入力部316-2、ライン側信号出入力部316-3へ転送される。

[0096] 信号処理部310-1において、ライン側信号出入力部316-1は、受信した133Gの信号をデジタル信号処理部320-1へ転送する。デジタル信号処理部320-1は、ライン側信号出入力部316-1からの信号に対して、デジタル信号処理により信号等化等を行う。信号等化等後の133Gの信号は、信号合流／分岐部313-1へ転送される。

[0097] 信号合流／分岐部 3 1 3 - 1 は、受信した 1 3 3 G の信号を 1 0 0 G のトランスポートフレームの信号と 3 3 G の信号に分岐する。そして、信号合流／分岐部 3 1 3 - 1 は、1 0 0 G のトランスポートフレームの信号をパラレル信号送受信部 3 1 2 - 1 へ転送し、3 3 G 分の信号を信号分岐／合流部 3 1 4 へ転送する。

[0098] 信号処理部 3 1 0 - 2 において、ライン側信号出入力部 3 1 6 - 2 は、ライン信号送受信部 3 1 7 - 2 から受信した 1 3 3 G の信号をデジタル信号処理部 3 2 0 - 2 へ転送する。デジタル信号処理部 3 2 0 - 2 は、ライン側信号出入力部 3 1 6 - 2 からの信号に対して、デジタル信号処理により信号等化等を行う。信号等化等後の 1 3 3 G の信号は、信号合流／分岐部 3 1 3 - 2 へ転送される。

[0099] 信号合流／分岐部 3 1 3 - 2 は、受信した 1 3 3 G の信号を 1 0 0 G のトランスポートフレームの信号と 3 3 G の信号に分岐する。そして、信号合流／分岐部 3 1 3 - 2 は、分岐された 1 0 0 G トランスポートフレームの信号をパラレル信号送受信部 3 1 2 - 3 へ転送し、また、3 3 G 分の信号を、チップ間信号送受信部 3 1 5 - 2 へ転送する。

[0100] チップ間信号送受信部 3 1 5 - 2 は、受信した 3 3 G 分の信号を、チップ間配線 3 1 8 - 1 を経由して、チップ間信号送受信部 3 1 5 - 1 へ転送する。チップ間信号送受信部 3 1 5 - 1 は受信した 3 3 G 分の信号を信号分岐／合流部 3 1 4 へ転送する。

信号処理部 3 1 0 - 3 において、ライン側信号出入力部 3 1 6 - 3 は、ライン信号送受信部 3 1 7 - 3 から受信した 1 3 3 G の信号をデジタル信号処理部 3 2 0 - 3 へ転送する。デジタル信号処理部 3 2 0 - 3 では、デジタル信号処理により信号等化等を行う。

[0101] デジタル信号処理部 3 2 0 - 3 からの信号等化等後の 1 3 3 G の信号は、信号合流／分岐部 3 1 3 - 3 へ転送される。信号合流／分岐部 3 1 3 - 3 は、受信した 1 3 3 G の信号を 1 0 0 G のトランスポートフレームの信号と 3 3 G の信号に分岐する。そして、信号合流／分岐部 3 1 3 - 3 は、1 0 0 G

のトランスポートフレームの信号をパラレル信号送受信部 312-4 へ転送し、また、33 G 分の信号を、チップ間信号送受信部 315-3 へ転送する。

[0102] チップ間信号送受信部 315-3 は、受信した 33 G 分の信号を、チップ間配線 318-2 を経由して、チップ間信号送受信部 315-1 へ転送する。チップ間信号送受信部 315-1 は受信した 33 G 分の信号を信号分岐／合流部 314 へ転送する。

信号分岐／合流部 314 は、信号合流／分岐部 313-1 から受信した 33 G の信号と、チップ間信号送受信部 315-1 から受信した二つの 33 G の信号を合流する。そして、信号分岐／合流部 314 は、100 G のトランスポートフレームの信号を復元し、復元された信号をパラレル信号送受信部 312-2 へ転送する。

[0103] パラレル信号送受信部 312-1、312-2、312-3、312-4 は、受信した 100 G のトランスポートフレームの信号を、それぞれ、フレーミング処理部 319-1、319-2、319-3、319-4 に転送する。フレーミング処理部 319-1、319-2、319-3、319-4 は、それぞれ、100 G のトランスポートフレームの信号から 100 GE のクライアント信号を復元する。そして、フレーミング処理部 319-1、319-2、319-3、319-4 は、このクライアント信号をクライアント信号送受信部 311-1、311-2、311-3、311-4 へ転送する。クライアント信号送受信部 311-1、311-2、311-3、311-4 は、それぞれ受信した 100 GE クライアント信号を伝送装置外へ出力する。

[0104] 以上説明したように、本実施形態では、信号処理部 310-1 には、信号合流／分岐部 313-1 と、信号分岐／合流部 314 とが設けられる。また、信号処理部 310-2 には、信号合流／分岐部 313-2 が設けられる。また、信号処理部 310-3 には、信号合流／分岐部 313-3 が設けられる。そして、信号処理部 310-1 のチップ間信号送受信部 315-1 と信

号処理部 310-2 のチップ間信号送受信部 315-2 との間に、チップ間配線 318-1 が設けられる。また、信号処理部 310-1 のチップ間信号送受信部 315-1 と信号処理部 310-3 のチップ間信号送受信部 315-3 との間に、チップ間配線 318-2 が設けられる。これにより、(100GE×4) のクライアント信号を、(133G×3) のライン信号として転送することができる。また、(133G×3) のライン信号を(100GE×4) のクライアント信号として転送することができる。

[0105] なお、この実施形態では、フレーミング処理部 319-1～319-4 を、信号処理部 310-1～310-3 を構成するチップ外に設けているが、信号処理部 310-1～310-3 を構成するチップ内にフレーミング処理部 319-1～319-4 を設けるようにしても良い。また、クライアント信号がすでにトランスポートフレームの形式であった場合、フレーミング処理部 319-1～319-4 は省略できる。

[0106] また、この実施形態では、信号処理部 310-1～310-3 に、それぞれ、1 個のデジタル信号処理部 320-1～320-3 を設けているが、さらに、他の位置に、デジタル信号処理部を設けるようにしても良い。また、デジタル信号処理部 320-1～320-3 を省略する構成としても良い。

[0107] <拡張例>

図 17 及び図 18 は、本発明の第 1～第 3 の実施形態に係る伝送装置を一般例に拡張した構成を示す機能ブロック図である。

図 17 に示す構成は、各信号処理部 510-1、510-2 に対するライン信号側のチャネル数に対応するポートが 1 の場合の例である。この拡張例は、特に、信号処理部(チップ)から 1 チャネル分の信号が出力される例である。

図 17 に示すように、伝送装置 501 は、N 個(N=5)のクライアント信号送受信部 511-1～511-5 と、L 個(L=2)の信号処理部 510-1 及び 510-2 と、M 個(M=2)のライン信号送受信部 517-1、517-2 とを備えている。

[0108] 信号処理部510-1は、 n 個 ($n=3$) のクライアント信号側送受信ポートと、 m 個 ($m=1$) のライン信号側送受信ポートとを有している。信号処理部510-2は、 n 個 ($n=2$) のクライアント信号側送受信ポートと、 m 個 ($m=1$) のライン信号側送受信ポートとを有している。信号処理部510-1及び510-2は、チップ化されて、伝送装置501を構成するラインカードに配設されている。信号処理部510-1及び510-2には、チップ間信号送受信部515-1および515-2と、パラレル信号送受信部、フレーミング処理部、デジタル信号処理部、信号合流／分岐部、信号分岐／合流部、ライン側信号出入力部（図示省略）等が設けられる。また、信号処理部510-1のチップ間信号送受信部515-1と、信号処理部510-2のチップ間信号送受信部515-2との間には、チップ間配線518が設けられる。信号処理部510-2のチップ間信号送受信部515-1と、信号処理部510-2のチップ間信号送受信部515-2との間では、チップ間配線518を経由して、分岐された信号が送受信される。

[0109] クライアント信号送受信部511-1、511-2、511-3、511-4、511-5に100Gのクライアント信号が入力されたとする。この場合、信号処理部510-1、510-2内の信号分岐／合流部において、この信号が1：1の比率で分岐される。この場合、ライン信号送受信部517-1、517-2から出力される信号のビットレートは、

$$100\text{G} \times 5 / 2 = 250\text{G}$$

となる。信号処理部510-1、510-2のフレーミング処理部で、クライアント信号をトランスポートフレームにした場合は、250Gの信号に対し、トランスポートフレームのオーバーヘッド分だけ、ビットレートが上昇する。

[0110] 図18は、本発明の第1～第3の実施形態に係る伝送装置の他の拡張例を示す機能ブロック図である。この拡張例は、特に、信号処理部（チップ）から複数チャネル分の信号が出力される例である。図17に示す構成は、各信号処理部510-1、510-2に対するライン信号側のポートが1である

。これに対して、図 18 に示す構成は、各信号処理部 610-1、610-2 に対するライン信号側のポートが複数個（この例では 2 個）となっている。

図 18 に示すように、伝送装置 601 は、N 個（N=5）のクライアント信号送受信部 611-1～611-5 と、L 個（L=2）の信号処理部 610-1 及び 610-2 と、M 個（M=4）のライン信号送受信部 617-1～617-4 とを備えている。

[0111] 信号処理部 610-1 は、n 個（n=3）のクライアント信号側送受信ポートと、m 個（m=2）のライン信号側送受信ポートとを有している。信号処理部（チップ）610-2 は、n 個（n=2）のクライアント信号側送受信ポートと、m 個（m=2）のライン信号側送受信ポートとを有している。信号処理部 610-1 及び 610-2 は、チップ化されて、伝送装置 601 を構成するラインカードに配設されている。信号処理部 610-1 及び 610-2 には、チップ間信号送受信部 615-1 および 615-2 と、パラレル信号送受信部、フレーミング処理部、デジタル信号処理部、信号合流／分岐部、信号分岐／合流部、ライン側信号出入力部（図示省略）等が設けられる。また、信号処理部 610-1 のチップ間信号送受信部 615-1 と、信号処理部 610-2 のチップ間信号送受信部 615-2 との間には、チップ間配線 618 が設けられる。信号処理部 610-1 のチップ間信号送受信部 615-1 と、信号処理部 610-2 のチップ間信号送受信部 615-2 との間では、チップ間配線 618 を経由して、分岐された信号が送受信される。

[0112] クライアント信号送受信部 611-1、611-2、611-3、611-4、611-5 に 100 G E のクライアント信号が入力されたとする。この場合、信号処理部 610-1、610-2 内の信号分岐／合流部において、1：1 の比率で信号が分岐される。この場合、ライン信号送受信部 617-1～617-4 から出力される信号のビットレートは、

$$100\text{ G} \times 5 / 4 = 125\text{ G}$$

となる。信号処理部（チップ）610-1、610-2のフレーミング処理部で、クライアント信号をトランスポートフレームにした場合は、125Gの信号に対し、トランスポートフレームのオーバーヘッド分だけ、ビットレートが上昇する。

[0113] <第1の応用例>

本発明の第1～第3の実施形態に係る伝送装置は、クライアント信号を分岐して伝送する際に、広く用いることができる。図19は、本発明の第1～第3の実施形態に係る信号分岐／合流部を適用できるマルチキャリア光伝送システムの概要を示すものである。

[0114] 図19に示すように、マルチキャリア光伝送システム701は、送信装置710と、受信装置720と、送信装置710と受信装置720を接続する光伝送路740とを備える。

[0115] 送信装置710において、クライアント信号受信部711は、送信装置710に接続された外部の装置から100GEやOTU4などのクライアント信号を受信する。また、クライアント信号受信部711は、受信したクライアント信号が、OTU4フレームの場合、受信したクライアント信号をそのまま出力し、受信したクライアント信号が100GEの場合、受信したクライアント信号をOTU4フレームにマッピングして、マッピング後のOTU4フレームを出力する。

[0116] 第一の分配部712は、クライアント信号受信部711が出力するOTU4フレームの信号をブロックに分割する。ここで、第一の分配部712は、信号をブロックに分割する際、OTU4フレームのサイズの約数の値であって、分配後の信号を参照して信号処理を行う機能部がOTU4フレームのフレーム構造の検出に必要とするオーバーヘッド要素のバイトのバイト数以上の値を分割するブロックのサイズとして選択する。例えば、OTU4フレームの場合、フレームサイズは、16320バイトである。16320の約数は1, 2, 3, 4, 5, 6, 8, 10, 12, 15, 16, 17, 20, ・ ・ ・ , 4080, 5440, 8160, 16320であり、これらの値がブ

ロックサイズの候補となる。誤り訂正符号化部 7 1 3 a 及び 7 1 3 b は、第一の分配部 7 1 2 によって分配されたそれぞれの信号に対して誤り訂正符号を付加する。

[0117] 第二の分配部 7 1 6 a 及び 7 1 6 b は、誤り訂正符号化部 7 1 3 a 及び 7 1 3 b のそれぞれによって誤り訂正符号が付加された信号を X 偏波と Y 偏波に対応するように 2 つに分配する。また、第二の分配部 7 1 6 a 及び 7 1 6 b は、第一の分配部 7 1 2 と同様に、誤り訂正符号化部 7 1 3 a 及び 7 1 3 b が出力する信号のフレームサイズと、分配後の信号を参照して信号処理を行う機能部の処理が要求するフレーム構造を検出するのに必要なオーバーヘッド要素のバイト数とに基づいて信号の分配を行う。例えば、第二の分配部 7 1 6 a 及び 7 1 6 b に接続されているデジタル変調部・送信部・合波部 7 1 9 に含まれるデジタル変調部によるデジタル変調の処理において、フレーム構造を検出した上で、伝送路の波長分散などを推定するためのトレーニングシーケンスを付加する場合がある。

[0118] デジタル変調部・送信部・合波部 7 1 9 において、デジタル変調部は、第二の分配部 7 1 6 a 及び 7 1 6 b によって分配された X 偏波、Y 偏波の各々の信号に対して 2 S C - D P - B P S K 方式による変調を行って信号を多重し、送信部は、変調された信号を送信し、合波部は、変調された信号を波長多重して伝送信号を生成し、伝送信号を出力する。出力された伝送信号は、光伝送路 7 4 0 を通じて長距離伝送される。

[0119] 受信装置 7 2 0 の分波部・受信部・デジタル復調部 7 2 9 においては、分波部が、光信号（伝送信号）をサブキャリア毎に分けた後、サブキャリア毎に分けられた信号を X 偏波および Y 偏波に分波し、受信部が分波された信号を読み出し、デジタル復調部が読み出された信号に対して復調を行うことにより、分波された X 偏波、Y 偏波に対応する信号を出力する。第二の結合部 7 2 6 a 及び 7 2 6 b は、それぞれ X 偏波と Y 偏波の 2 つの信号のブロックから F A S (Frame Alignment Signal) バイトを検出する。また、第二の結合部 7 2 6 a 及び 7 2 6 b は、検出した F A S バイトを用いて 2 つの信号の

ブロックに対してリオーダおよびデスキューを行って元の信号を再生し、再生された信号を出力する。誤り訂正復号部 7 2 3 a 及び 7 2 3 b は、第二の結合部 7 2 6 a 及び 7 2 6 b のそれぞれから出力された信号に対して誤り訂正処理を行う。

[0120] 第一の結合部 7 2 2 は、誤り訂正復号部 7 2 3 a 及び 7 2 3 b から出力された 2 つの信号のブロックから F A S バイトを検出する。また、第一の結合部 7 2 2 は、検出した F A S バイトを用いて 2 つの信号のブロックに対してリオーダおよびデスキューを行って元の O T U 4 のフレーム構造の信号を再生し、再生された信号を出力する。クライアント信号送信部 7 2 1 は、第一の結合部 7 2 2 が出力する O T U 4 のフレームの信号をそのまま出力し、または、O T U 4 のフレームの信号を 1 0 0 G E の信号に変換して変換された信号を出力する。

[0121] 本発明の第 1 ～第 3 の実施形態に係る信号分岐／合流部は、このようなマルチキャリア光伝送システムにおいて、第一の分配部 7 1 2 で、O T U 4 フレームの信号をブロックに分割する場合や、第一の結合部 7 2 2 で、分割されたブロックを O T U 4 フレームの信号に結合する場合に用いることができる。

[0122] <第 2 の応用例>

図 2 0 は、ライン信号のビットレートが可変の場合でも転送を可能とした光通信システムのトランスポンダの構成を示す機能ブロック図である。

[0123] 同図に示すように、トランスポンダ 8 0 1 は、クライアント信号送受信部 8 1 1、フレーミング処理部 8 1 2、デジタル信号処理部 8 1 3、及びライン信号送受信部 8 1 4 を備えて構成される。フレーミング処理部 8 1 2 は O T U 4 フレーム (OTU4 Framer) を具備し、デジタル信号処理部 8 1 3 はデジタルコヒーレント信号処理 L S I (Large Scale Integration) (D S P - L S I (Digital Signal Processing LSI)) を具備する。

[0124] クライアント信号送受信部 8 1 1 は、クライアント信号を送受信する。ライン信号送受信部 8 1 4 は、対向のトランスポンダ 8 0 1 との間でネットワ

ークを介してライン信号を送受信する。フレーミング処理部812は、クライアント信号をトランスポートフレームにマッピングする。フレーミング処理部812は、マッピング部921、ダミー信号挿入部922、オーバーヘッド付加部923、パラレル信号送信部924、パラレル信号受信部925、オーバーヘッド抽出部926、ダミー信号抜去部927、及びデマッピング部928を備えて構成される。デジタル信号処理部813は、光伝送路での劣化に対して信号の等化処理等を行う。デジタル信号処理部813は、パラレル信号受信部931、送信側レート変換部932、誤り訂正符号化部933、デジタル信号送信処理部934、デジタル信号受信処理部935、誤り訂正復号化部936、受信側レート変換部937、及びパラレル信号送信部938を備えて構成される。

[0125] 10GE×5（約52G）のクライアント信号がトランスポンダ801に入力されたとする。トランスポンダ801のクライアント信号送受信部811は、クライアント信号をフレーミング処理部812に送信する。フレーミング処理部812のマッピング部921は、OTU4フレーマ－DSP間のインタフェース（OTL4.10）がOTU4対応の112Gであるため、OTU4相当のトランスポートフレームである100Gトランスポートフレームにクライアント信号をマッピングする。ダミー信号挿入部922は、マッピング部921から出力される信号にFS等のダミー信号を挿入する。

[0126] オーバーヘッド付加部923は、ダミー信号挿入部922から出力されたデータにOTNのOHを付加し、OHが付加されたデータをOTU4に対応したトランスポートフレームとしてパラレル信号送信部924に送る。パラレル信号送信部924は、オーバーヘッド付加部923から出力されたトランスポートフレームを、OTL（Optical channel Transport Lane）4.10インタフェースによりDSPのデジタル信号処理部813へパラレルに送る。DSPのパラレル信号受信部931は、フレーマ（フレーミング処理部812）から受信したOTU4のトランスポートフレームを復元し、復元されたトランスポートフレームを送信側レート変

換部 9 3 2 に送る。

[0127] 送信側レート変換部 9 3 2 は、パラレル信号受信部 9 3 1 が復元した O T U 4 のトランスポートフレームから、O T U 4 フレーム（フレーミング処理部 8 1 2）で挿入した F S 等のダミー信号を抜去し、5 0 G トランスポートフレーム（5 6 G）を生成する。

[0128] 送信側レート変換部 9 3 2 は、生成した 5 0 G トランスポートフレームを誤り訂正符号化部 9 3 3 に出力する。誤り訂正符号化部 9 3 3 は、5 0 G トランスポートフレームに誤り訂正符号を付加し、誤り訂正符号が付加された 5 0 G トランスポートフレームをデジタル信号送信処理部 9 3 4 に送信する。

[0129] デジタル信号送信処理部 9 3 4 は、5 0 G トランスポートフレームに対して長距離伝送のための光デジタルコヒーレント処理を行い、処理された 5 0 G トランスポートフレームをライン信号送受信部 8 1 4 に送信する。ライン信号送受信部 8 1 4 は、デジタル信号処理部 8 1 3 から出力された 5 0 G トランスポートフレームのデータを E / O 変換し、変換された光信号のデータをライン信号としてネットワークへ送信する。送信されたデータは、対向のトランスポンダ 8 0 1 のライン信号送受信部 8 1 4 が受信する。

[0130] 対向のトランスポンダ 8 0 1 のライン信号送受信部 8 1 4 は、受信したデータを O / E（Optic/Electric）変換した後、変換により得られた電気信号を D S P（デジタル信号処理部 8 1 3）へ出力する。

デジタル信号処理部 8 1 3 のデジタル信号受信処理部 9 3 5 は、受信したデータに信号等化を行い、5 0 G トランスポートフレームを出力する。

[0131] 誤り訂正復号化部 9 3 6 は、デジタル信号受信処理部 9 3 5 から出力された 5 0 G トランスポートフレームに誤り訂正処理を行う。誤り訂正復号化部 9 3 6 は誤り訂正処理が行われた 5 0 G トランスポートフレームを受信側レート変換部 9 3 7 へ送信する。

[0132] 受信側レート変換部 9 3 7 は、送信側レート変換部 9 3 2 と逆の変換を行い、誤り訂正復号化部 9 3 6 が出力した 5 0 G トランスポートフレーム（5

6 G) から 100 G トラnsポートフレーム (OTU4 : 112 G) を生成する。

[0133] 受信側レート変換部937は、復元した2フレーム分の100 G トラnsポートフレーム (OTU4 : 112 G) をパラレル信号送信部938に送る。パラレル信号送信部938は、100 G トラnsポートフレーム (OTU4 : 112 G) を、DSPとOTU4 フレーム間のOTL4、10インタフェースによりOTU4 フレーム (フレーミング処理部812) へパラレルに送る。

[0134] OTU4 フレームのパラレル信号受信部925は、100 G トラnsポートフレーム (OTU4 : 112 G) を復元し、復元された100 G トラnsポートフレームをオーバーヘッド抽出部926へ送る。オーバーヘッド抽出部926は、復元された100 G トラnsポートフレーム (OTU4 : 112 G) に対して誤り監視等のオーバーヘッドに関する処理を行った後、処理後の100 G トラnsポートフレームをダミー信号抜去部927へ送る。

[0135] ダミー信号抜去部927は、100 G トラnsポートフレーム (OTU4 : 112 G) のペイロード内の決められた位置に含まれる50 G 分のTS (例えば、TS6～TS10) から、ダミー信号を抜去する。ダミー信号抜去部927は、ダミー信号を抜去した100 G トラnsポートフレーム (OTU4 : 112 G) をデマッピング部928へ送る。

[0136] デマッピング部928は、100 G トラnsポートフレーム (OTU4 : 112 G) からクライアント信号を抽出する。デマッピング部928は、抽出された10GE×5のクライアント信号をクライアント信号送受信部811へ送る。クライアント信号送受信部811は、フレーム (フレーミング処理部812) から受信したクライアント信号を出力する。

[0137] 本発明の第1～第3の実施形態に係る信号分岐／合流部は、このようなシステムにおいて、送信側レート変換部932で、100 G のOTU4 のトラnsポートフレームから、50 G トラnsポートフレームを生成する場合や、受信側レート変換部937で、50 G トラnsポートフレームから100

Gトランスポートフレームを生成する場合に用いることができる。

[0138] 次に、以下に示す本発明の第4～第11の実施形態では、図20に示した第2の応用例についてさらに詳しく説明する。

図21は、第4～第11の実施形態の概要を示す図である。これら実施形態の通信システムは、信号の送信側のトランスポンダ1001と受信側のトランスポンダ1001とをネットワークにより接続して構成される。フレームレート変換装置である送信側及び受信側のトランスポンダ1001は同一の構成であり、フレーミング処理部1012を有するフレーム(Framer)とデジタル信号処理部1013を有するDSPとを備える。フレームーDSP間のインタフェースには、例えば、OTL4.10が用いられる。同図では、送信側のトランスポンダ1001の処理概要を示している。

[0139] 第4～第11の実施形態では、同図に示すように、送信側のトランスポンダ1001のフレームにおいて、フレーミング処理部1012がフレームーDSP間のインタフェースのビットレート(第3の転送レート)と等しいトランスポートフレームを構成する。このようなトランスポートフレームを構成することにより、フレームからDSPへの信号転送を可能とする。トランスポートフレームを構成する際、フレーミング処理部1012のダミー信号挿入部1122は、フレームーDSP間のトランスポートフレームのペイロードのTSにダミー信号を挿入する。このダミー信号の挿入により、トランスポートフレームのペイロードのビットレート(例えば、OPU(Optical channel Payload Unit)4では約104G)と、クライアント信号のビットレートBc(例えば、10GE×5:約52G、第1の転送レート)を一致させる。このように、ダミー信号挿入部1122は、フレームーDSP間の転送レートによる転送のために不足しているデータ量のダミー信号を挿入する。なお、Gはギガビットを示す。

[0140] 送信側のトランスポンダのDSPにおいて、デジタル信号処理部1013の送信側レート変換部1132は、フレームから受信したトランスポートフレームのペイロードからダミー信号を抜去し、ライン信号のビットレートB

１（第２の転送レート）に応じたトランスポートフレームを作成する。これにより、ライン信号のビットレートＢ１が可変の場合でも転送を可能とする。

[0141] 受信側のトランスポンダ１００１のＤＳＰにおいて、デジタル信号処理部１０１３は、送信側のトランスポンダ１００１から受信したライン信号をフレーマーＤＳＰ間のトランスポートフレームのペイロードに設定する際、ダミー信号を挿入する。このダミー信号の挿入により、ライン信号のビットレートＢ１に応じたトランスポートフレームから、フレーマーＤＳＰ間のインタフェースのビットレートと等しいトランスポートフレームを復元する。受信側のトランスポンダ１００１のフレーマにおいて、フレーミング処理部１０１２は、ＤＳＰから受信したダミー信号を設定したトランスポートフレームからダミー信号を抜去してクライアント信号を復元し、復元されたクライアント信号を出力する。

[0142] ＜第４の実施形態＞

図２２は、本発明の第４の実施形態によるトランスポンダ１００１の構成を示す機能ブロック図である。トランスポンダ１００１の構成は、基本的には、図２０に示したトランスポンダ８０１の構成と同様である。図２２に示すように、トランスポンダ１００１は、クライアント信号送受信部１０１１、フレーミング処理部１０１２、デジタル信号処理部１０１３、及びライン信号送受信部１０１４を備えて構成される。本実施形態では、フレーミング処理部１０１２が、ＯＴＵ４フレーマに具備され、デジタル信号処理部１０１３がデジタルコヒーレント信号処理ＬＳＩ（ＤＳＰ）に具備されるものとする。

[0143] クライアント信号送受信部１０１１は、クライアント信号を送受信する。ライン信号送受信部１０１４は、対向のトランスポンダ１００１との間でネットワークを介してライン信号を送受信する。

フレーミング処理部１０１２は、クライアント信号をトランスポートフレームにマッピングする。フレーミング処理部１０１２は、マッピング部１１

21、ダミー信号挿入部1122、オーバーヘッド付加部1123、パラレル信号送信部1124、パラレル信号受信部1125、オーバーヘッド抽出部1126、ダミー信号抜去部1127、及びデマッピング部1128を備えて構成される。

[0144] マッピング部1121は、クライアント信号送受信部1011から送られてきたクライアント信号を、フレーマーDSP間のインタフェースに対応したトランスポートフレームにマッピングし、マッピングにより得られたトランスポートフレームをダミー信号挿入部1122に出力する。ダミー信号挿入部1122は、マッピング部1121から出力されたトランスポートフレームにダミー信号を挿入し、ダミー信号が挿入されたトランスポートフレームをオーバーヘッド付加部1123に出力する。オーバーヘッド付加部1123は、ダミー信号挿入部1122によりダミー信号が挿入されたトランスポートフレームにオーバーヘッド情報を付加し、オーバーヘッド情報が付加されたトランスポートフレームをパラレル信号送信部1124に出力する。パラレル信号送信部1124は、オーバーヘッド付加部1123によりオーバーヘッドが付加されたトランスポートフレームを、フレーマーDSP間のインタフェースによってパラレルに、フレーミング処理部1012からデジタル信号処理部1013へ転送する。

[0145] パラレル信号受信部1125は、フレーマーDSP間インタフェースによりデジタル信号処理部1013からパラレルに転送されてきた信号をトランスポートフレームに設定し、当該信号が設定されたトランスポートフレームをオーバーヘッド抽出部1126に出力する。オーバーヘッド抽出部1126は、パラレル信号受信部1125から出力されたトランスポートフレームのオーバーヘッドを抽出し、オーバーヘッドに関する処理を行う。ダミー信号抜去部1127は、オーバーヘッド抽出部1126から出力されたトランスポートフレームからダミー信号を抜去し、ダミー信号が抜去されたトランスポートフレームをデマッピング部1128に出力する。デマッピング部1128は、ダミー信号抜去部1127によりダミー信号が抜去されたラン

スポーツフレームからクライアント信号を復元し、復元されたクライアント信号をクライアント信号送受信部 1011 へ出力する。

[0146] デジタル信号処理部 1013 は、光伝送路での劣化に対して信号の等化処理等を行う。デジタル信号処理部 1013 は、パラレル信号受信部 1131、送信側レート変換部 1132、誤り訂正符号化部 1133、デジタル信号送信処理部 1134、デジタル信号受信処理部 1135、誤り訂正復号化部 1136、受信側レート変換部 1137、及びパラレル信号送信部 1138 を備えて構成される。

[0147] パラレル信号受信部 1131 は、フレームーDSP間インタフェースによりフレーミング処理部 1012 からパラレルに送られてきた信号からトランスポートフレームを復元し、復元したトランスポートフレームを送信側レート変換部 1132 に出力する。送信側レート変換部 1132 は、パラレル信号受信部 1131 により復元されたトランスポートフレームからダミー信号を抜去してライン側のレートに合わせたトランスポートフレームを構成し、構成されたトランスポートフレームを誤り訂正符号化部 1133 に出力する。誤り訂正符号化部 1133 は、送信側レート変換部 1132 が出力したトランスポートフレームに誤り訂正符号を付加し、誤り訂正符号が付加されたトランスポートフレームをデジタル信号送信処理部 1134 に出力する。デジタル信号送信処理部 1134 は、誤り訂正符号化部 1133 から出力されたトランスポートフレームに対して信号等化に向けた処理を行い、処理されたトランスポートフレームをライン信号送受信部 1014 へ出力する。

[0148] デジタル信号受信処理部 1135 は、ライン信号送受信部 1014 から転送されてきた信号に対し、信号等化処理を行った結果得られたトランスポートフレームを誤り訂正復号化部 1136 に出力する。誤り訂正復号化部 1136 は、デジタル信号受信処理部 1135 から出力されたトランスポートフレームに対し誤り訂正復号化を行って得られたトランスポートフレームを受信側レート変換部 1137 に出力する。受信側レート変換部 1137 は、誤り訂正復号化部 1136 により誤り訂正復号化されたトランスポートフレー

ムから、フレーミング処理部1012へ転送可能なように、フレーマーDSP間のインタフェースに対応したトランスポートフレームを構成し、構成されたトランスポートフレームをパラレル信号送信部1138に出力する。パラレル信号送信部1138は、受信側レート変換部1137から出力されたトランスポートフレームを、フレーマーDSP間のインタフェースによってフレーミング処理部1012へパラレルに転送する。

[0149] 第4の実施形態では、クライアント信号のビットレートが52Gであり、OTU4フレーマとDSPの間のインタフェースに112GのOTU4対応のOTL4.10が適用され、ライン信号のビットレートが56Gである場合の転送を行う例を示す。

[0150] 10GE×5（約52G）のクライアント信号がトランスポンダ1001に入力されたとする。トランスポンダ1001のクライアント信号送受信部1011は、クライアント信号をフレーミング処理部1012に送信する。フレーミング処理部1012のマッピング部1121は、OTU4フレーマーDSP間のインタフェース（OTL4.10）がOTU4対応の112Gであるため、OTU4相当のトランスポートフレームである100Gトランスポートフレームにクライアント信号をマッピングする。

[0151] 図23Aは、100Gトランスポートフレームのフレーム構成を示す図であり、図23Bは、50Gトランスポートフレームのフレーム構成を示す図である。100Gトランスポートフレームは、100G系列のインタフェースに使用するトランスポートフレームであり、50Gトランスポートフレームは、50G系列のインタフェースに使用するトランスポートフレームである。以下では、例えば、100Gトランスポートフレームで112Gを転送する場合、100Gトランスポートフレーム（112G）のように記載する。

[0152] 図23Aおよび図23Bに示すように、100Gトランスポートフレーム及び50Gトランスポートフレームは、4列（1バイト）×4080カラムである。1カラム～16カラムの16バイトにはOH（オーバーヘッド）が

設定され、17カラム～3824カラムの3808バイトにペイロードが設定され、3825～4080カラムの256バイトにはFECの情報が設定される。100Gトランスポートフレーム、及び50Gトランスポートフレームでは、ペイロード中の3817バイト～3824バイトにFSが設定される。ここでは、簡単のため、ペイロードの17カラム～3816カラムが10Gの10種類のTSを含む例を示しており、ペイロード中の数字はTSの番号を示す。図23Aに示す100Gトランスポートフレームのペイロードは、TS1～TS10の10種類のTSを含む。図23Bに示す50Gトランスポートフレームのペイロードに含まれる10種類のTSの半分をTS群A、残りの半分をTS群Bとする。TS群A、TS群BのそれぞれにTS1～TS5の5種類のTSが含まれる。なお、同図においては、ペイロード中にTS群AとTS群Bが交互に配置されているが、TS群AとTS群の配置はこれに限らず、例えば、TS群Aをペイロードの前半半分の領域、TS群Bをペイロードの後半半分の領域としてもよい。

[0153] OTU4フレーマのマッピング部1121は、OTU4相当の100Gトランスポートフレームにクライアント信号をマッピングする際、ペイロード中の決められた位置にある50G分のTS（例えば、図23Aの100Gトランスポートフレームの17カラム～3816カラム中のTS1～TS5）に、クライアント信号をマッピングする。ダミー信号挿入部1122は、100Gトランスポートフレームにおける残りの50G分のTS（例えば、図23Aの17カラム～3816カラム中のTS6～TS10）に、FS等のダミー信号を設定する。上記のように設定することで、100G系列のOTL4、10インタフェースで転送可能な100Gトランスポートフレーム（OTU4）の形式を取りながら、50G分のデータを送信するトランスポートフレームを生成することができる。

[0154] オーバーヘッド付加部1123は、ダミー信号挿入部1122からOTU4に対応したトランスポートフレームにより出力されたデータにOHを付加して、OHが付加されたデータをパラレル信号送信部1124に送る。パラ

レル信号送信部 1124 は、オーバーヘッド付加部 1123 から出力された
トランスポートフレームを、OTL4、10 インタフェースにより DSP の
デジタル信号処理部 1013 へ平行に送る。DSP の平行信号受信
部 1131 は、フレーマ（フレーミング処理部 1012）から受信した OT
U4 のトランスポートフレームを復元し、復元されたトランスポートフレ
ームを送信側レート変換部 1132 に送る。

[0155] ライン信号のビットレートは 50 G 分（56 G）であるため、OTU4 の
形式のままでは転送できない。そこで、送信側レート変換部 1132 は、パ
ラレル信号受信部 1131 が復元した OTU4 のトランスポートフレームか
ら、OTU4 フレーマ（フレーミング処理部 1012）で挿入した FS 等の
ダミー信号を抜去し、50 G トランスポートフレーム（56 G）を生成する
。

[0156] 図 24 は、送信側レート変換部 1132 によるトランスポートフレームの
変換処理の概要を示す図である。1 フレーム目の 100 G トランスポートフ
レームは、時刻 T_0 から時刻 $T_0 + 1.168 \mu s$ （マイクロ秒）までの信
号に対応し、続く 2 フレーム目の 100 G トランスポートフレームは、時刻
 $T_0 + 1.168 \mu s$ から時刻 $T_0 + 2 \times 1.168 \mu s$ までの信号に対応
する。一方、50 G 系列の信号に使用するトランスポートフレームである 5
0 G トランスポートフレームは、1 フレームで時刻 T_0 から時刻 $T_0 + 2 \times$
 $1.168 \mu s$ までの信号に対応する。送信側レート変換部 1132 は、O
TU4 の 2 フレーム分の 100 G トランスポートフレーム（112 G）それ
ぞれにおけるペイロード中の決められた位置にある 50 G 分の TS（5 / 1
0 の TS）からクライアント信号を抽出する。送信側レート変換部 1132
は、抽出したクライアント信号を、50 G トランスポートフレーム（56 G
）のペイロードの決められた位置に設定する。

[0157] 図 25 は、送信側レート変換部 1132 が 100 G トランスポートフレ
ーム（OTU4 : 112 G）を 50 G トランスポートフレームに変換する処理
を示す図であり、図 24 の詳細を示す。なお、100 G トランスポートフレ

ーム（OTU4：112G）における網掛けのTSは、ダミー信号が設定されていることを示す。送信側レート変換部1132は、2フレーム分の100Gトランスポートフレーム（112G）から1フレームの50Gトランスポートフレーム（56G）を構成する。そこで、送信側レート変換部1132は、1フレーム目のOTU4の100Gトランスポートフレーム（112G）内のペイロードにおける決められた位置（TS1～TS5）の50G分のTSからクライアント信号を抽出する。送信側レート変換部1132は、抽出したクライアント信号を、50Gトランスポートフレーム（56G）のペイロードの決められた位置にある半分のTS（TS群AのTS1～TS5）にマッピングする。半分のTSを用いるのは、100Gトランスポートフレーム（112G）から50Gトランスポートフレーム（56G）へ変更するためである。

[0158] さらに、送信側レート変換部1132は、2フレーム目のOTU4の100Gトランスポートフレーム内のペイロードにおける決められた位置（TS1～TS5）に設定されている50G分のTSを取り出し、取り出したTSからクライアント信号を抽出する。送信側レート変換部1132は、抽出したクライアント信号を、50Gトランスポートフレーム（56G）のペイロードの残った半分のTS（TS群BのTS1～TS5）にマッピングする。

[0159] 送信側レート変換部1132は、1フレーム目のOTU4のOHを、50Gトランスポートフレーム（56G）のOHに設定し、2フレーム目のOTU4のOHであるOH'は削除する。

上記のようにマッピングすることで、送信側レート変換部1132は、100Gトランスポートフレーム（OTU4：112G）から50Gトランスポートフレーム（56G）を生成する。

[0160] 送信側レート変換部1132は、生成した50Gトランスポートフレームを誤り訂正符号化部1133に出力する。誤り訂正符号化部1133は、50Gトランスポートフレームに誤り訂正符号を付加し、誤り訂正符号が付加されたトランスポートフレームをデジタル信号送信処理部1134に送信す

る。なお、誤り訂正符号化部 1133 は無くてもよい。

デジタル信号送信処理部 1134 は、50G トラnsポートフレームに対して長距離伝送のための光デジタルコヒーレント処理を行い、処理された 50G トラnsポートフレームをライン信号送受信部 1014 に送信する。なお、デジタル信号送信処理部 1134 は無くてもよい。

ライン信号送受信部 1014 は、デジタル信号処理部 1013 から出力された 50G トラnsポートフレームのデータを E/O 変換し、変換により得られた光信号をライン信号としてネットワークへ送信する。送信されたデータは、対向のトラnsポンダ 1001 のライン信号送受信部 1014 が受信する。

[0161] 対向のトラnsポンダ 1001 のライン信号送受信部 1014 は、受信したデータを O/E 変換した後、変換により得られた電気信号を DSP（デジタル信号処理部 1013）へ出力する。デジタル信号処理部 1013 のデジタル信号受信処理部 1135 は、受信したデータに信号等化を行い、50G トラnsポートフレームを出力する。誤り訂正復号化部 1136 は、デジタル信号受信処理部 1135 から出力された 50G トラnsポートフレームに誤り訂正処理を行う。誤り訂正復号化部 1136 は誤り訂正処理が行われた 50G トラnsポートフレームを受信側レート変換部 1137 へ送信する。

[0162] 受信側レート変換部 1137 は、送信側レート変換部 1132 と逆の変換を行い、誤り訂正復号化部 1136 が出力した 50G トラnsポートフレーム（56G）から 100G トラnsポートフレーム（OTU4：112G）を生成する。具体的には、受信側レート変換部 1137 は、受信した 50G トラnsポートフレーム（56G）の半分の TS（TS 群 A の TS1～TS5）を、1 フレーム目の 100G トラnsポートフレームのペイロードにおける決められた位置に含まれる 50G 分の TS（例えば、TS1～TS5）にマッピングする。受信側レート変換部 1137 は、100G トラnsポートフレームのペイロードにおける残りの 50G 分の TS（例えば、TS6～TS10）に、FS 等のダミー信号を挿入する。

[0163] さらに、受信側レート変換部1137は、受信した50Gトランスポートフレーム（56G）の残り半分のTS（TS群BのTS1～TS5）を、2フレーム目の100Gトランスポートフレームのペイロードにおける決められた位置に含まれる50G分のTS（例えば、TS1～TS5）にマッピングする。受信側レート変換部1137は、2フレーム目の100Gトランスポートフレームにも1フレーム目と同様に、ペイロードにおける残りの50G分のTS（例えば、TS6～TS10）に、FS等のダミー信号を挿入する。

[0164] 受信側レート変換部1137は、1フレーム目の100GトランスポートフレームにおけるOTU4のOHに、50Gトランスポートフレーム（56G）のOHをそのままコピーする。受信側レート変換部1137は、2フレーム目の100GトランスポートフレームにおけるOTU4のOHに、50GトランスポートフレームのOHをそのままコピーしてもよいし、他のデータを挿入してもよい。

上記のように100Gトランスポートフレームを構成することで、1つの50Gトランスポートフレームから2つの100Gトランスポートフレーム（OTU4）を復元する。

[0165] 受信側レート変換部1137は、復元した2フレーム分の100Gトランスポートフレーム（OTU4：112G）をパラレル信号送信部1138に送る。パラレル信号送信部1138は、100Gトランスポートフレーム（OTU4：112G）を、DSPとOTU4フレーム間のOTL4、10インタフェースによりOTU4フレーム（フレーミング処理部1012）へパラレルに送る。

[0166] OTU4フレームのパラレル信号受信部1125は、100Gトランスポートフレーム（OTU4：112G）を復元し、復元された100Gトランスポートフレームをオーバーヘッド抽出部1126へ送る。オーバーヘッド抽出部1126は、復元された100Gトランスポートフレーム（OTU4：112G）に対して誤り監視等のオーバーヘッドに関する処理を行った後

、処理された100Gトランスポートフレームをダミー信号抜去部1127へ送る。ダミー信号抜去部1127は、100Gトランスポートフレーム(OTU4:112G)のペイロード内の決められた位置に含まれる50G分のTS(例えば、TS6~TS10)から、ダミー信号を抜去する。ダミー信号抜去部1127は、ダミー信号を抜去した100Gトランスポートフレーム(OTU4:112G)をデマッピング部1128へ送る。デマッピング部1128は、100Gトランスポートフレーム(OTU4:112G)からクライアント信号を抽出する。なお、ダミー信号を抜去せずに、デマッピング部1128が、100Gトランスポートフレーム(OTU4:112G)から直接クライアント信号を復元してもよい。デマッピング部1128は、抽出された10GE×5のクライアント信号をクライアント信号送受信部1011へ送る。クライアント信号送受信部1011は、フレーマ(フレーミング処理部1012)から受信したクライアント信号を出力する。

[0167] 本実施形態によれば、送信側のトランスポンダ1001においてトランスポンダ1001間で転送する50Gトランスポートフレームを作成するときに、フレーマ-DSP間の転送に用いた2つのOTU4のトランスポートフレームのうち、片方のOH情報のみを利用し、もう片方のOHは削除する。よって、本実施形態は、片方のOHを転送しなくても良い場合に適している。

[0168] <第5の実施形態>

第5の実施形態と第4の実施形態との差分は、2フレーム目のOTU4のOHの転送方法である。本実施形態では、トランスポンダ間で転送するトランスポートフレームのペイロード内のFS(固定パターン設定領域)によって2フレーム目のOTU4のOHの一部を転送する。以下では、第4の実施形態との差分を中心に説明する。

[0169] 本実施形態のトランスポンダは、図22に示す第4の実施形態のトランスポンダ1001と同様の構成である。本実施形態では、フレーミング処理部1012が、OTU4フレーマに具備され、デジタル信号処理部1013が

デジタルコヒーレント信号処理LSI（DSP）に具備されるものとする。
本実施形態では、クライアント信号のビットレートが52Gであり、OTU4フレームとDSPの間のインタフェースに112GのOTU4対応のOTL4.10が適用され、ライン信号のビットレートが56Gである場合の転送を行う例を示す。

[0170] 10GE×5（約52G）のクライアント信号がトランスポンダ1001に入力されてから、DSPの平行信号受信部1131が送信側レート変換部1132に復元したOTU4のフレームを出力するまでの処理は、第4の実施形態と同様である。

すなわち、トランスポンダ1001のクライアント信号送受信部1011は、クライアント信号をフレーミング処理部1012に送信する。フレーミング処理部1012のマッピング部1121は、OTU4フレームーDSP間のインタフェース（OTL4.10）がOTU4対応の112Gであるため、クライアント信号をOTU4相当の100Gトランスポートフレームにマッピングする。

[0171] OTU4フレームのマッピング部1121は、OTU4相当の100Gトランスポートフレームにクライアント信号をマッピングする際、ペイロード中の決められた位置にある50G分のTS（例えば、図23Aの100Gトランスポートフレームの17カラム～3816カラム中のTS1～TS5）に、クライアント信号をマッピングする。ダミー信号挿入部1122は、100Gトランスポートフレームにおける残りの50G分のTS（例えば、図23Aの17カラム～3816カラム中のTS6～TS10）に、FS等のダミー信号を設定し、ダミー信号が設定された100Gトランスポートフレームをオーバーヘッド付加部1123に出力する。

[0172] オーバーヘッド付加部1123は、ダミー信号挿入部1122からOTU4に対応したトランスポートフレームにより出力されたデータにOHを付加して、OHが付加されたデータを平行信号送信部1124に送る。平行信号送信部1124は、オーバーヘッド付加部1123から出力された

トランスポートフレームを、O T L 4、1 0 インタフェースによりD S P のデジタル信号処理部1 0 1 3へパラレルに送る。D S P のパラレル信号受信部1 1 3 1は、O T U 4 フレーマ（フレーミング処理部1 0 1 2）から受信したO T U 4 のトランスポートフレームを復元し、復元されたトランスポートフレームを送信側レート変換部1 1 3 2に送る。

[0173] ライン信号のビットレートは5 0 G分（5 6 G）であるため、O T U 4 の形式のままでは転送できない。そこで、送信側レート変換部1 1 3 2は、パラレル信号受信部1 1 3 1が復元したO T U 4 のトランスポートフレームから、O T U 4 フレーマ（フレーミング処理部1 0 1 2）で挿入したF S等のダミー信号を抜去し、5 0 Gトランスポートフレーム（5 6 G）を生成する。

[0174] 図2 6は、送信側レート変換部1 1 3 2が1 0 0 Gトランスポートフレーム（O T U 4：1 1 2 G）を、5 0 Gトランスポートフレームに変換する処理を示す図である。送信側レート変換部1 1 3 2は、図2 4、図2 5に示す第4の実施形態と同様に、1フレーム目のO T U 4の1 0 0 Gトランスポートフレーム（1 1 2 G）内のペイロードにおける決められた位置（T S 1～T S 5）の5 0 G分のT Sからクライアント信号を抽出する。送信側レート変換部1 1 3 2は、抽出したクライアント信号を、5 0 Gトランスポートフレーム（5 6 G）のペイロードの決められた位置にある半分のT S（T S群AのT S 1～T S 5）にマッピングする。

[0175] さらに、送信側レート変換部1 1 3 2は、2フレーム目のO T U 4の1 0 0 Gトランスポートフレーム内のペイロードにおける決められた位置（T S 1～T S 5）に設定されている5 0 G分のT Sを取り出し、取り出したT Sからクライアント信号を抽出する。送信側レート変換部1 1 3 2は、抽出したクライアント信号を、5 0 Gトランスポートフレーム（5 6 G）のペイロードの残った半分のT S（T S群BのT S 1～T S 5）にマッピングする。

[0176] 送信側レート変換部1 1 3 2は、1フレーム目のO T U 4のO Hを、5 0 Gトランスポートフレーム（5 6 G）のO Hに設定する。また、送信側レー

ト変換部 1132 は、2 フレーム目の OTU4 の OH である OH' の一部を、50G トラnsポートフレームの 3817 カラム～3824 カラムの 4 列 (row) × 8 カラム (column) に挿入する。

[0177] 図 27 は、OH のフィールドを示す図である。OTU4 の OH は、同図に示すフィールド構成の 4 列 × 16 カラムである。そこで送信側レート変換部 1132 は、50G トラnsポートフレームの 3817 カラム～3824 カラムに、OTU4 のオーバーヘッド (OH') の任意の 4 列 × 8 カラム分のデータを挿入する。挿入する 4 列 × 8 カラム分のデータは、同図に示す OHの中から、プログラマブルに (任意に) 選択してもよい。

[0178] 送信側レート変換部 1132 が 50G トラnsポートフレームを出力してから、対向のトラnsポンダ 1001 の誤り訂正復号化部 1136 が誤り訂正処理を行った 50G トラnsポートフレームを受信側レート変換部 1137 に出力するまでの処理は、第 4 の実施形態と同様である。

送信側レート変換部 1132 は、生成した 50G トラnsポートフレームを誤り訂正符号化部 1133 に出力する。誤り訂正符号化部 1133 は、50G トラnsポートフレームに誤り訂正符号を付加し、誤り訂正符号が付加された 50G トラnsポートフレームをデジタル信号送信処理部 1134 に送信する。なお、誤り訂正符号化部 1133 は無くてもよい。

デジタル信号送信処理部 1134 は、50G トラnsポートフレームに対して長距離伝送のための光デジタルコヒーレント処理を行い、処理された 50G トラnsポートフレームをライン信号送受信部 1014 に送信する。なお、デジタル信号送信処理部 1134 は無くてもよい。

ライン信号送受信部 1014 は、デジタル信号処理部 1013 から出力された 50G トラnsポートフレームのデータを E/O 変換し、変換により得られた光信号をライン信号としてネットワークへ送信する。送信されたデータは、対向のトラnsポンダ 1001 のライン信号送受信部 1014 が受信する。

[0179] 対向のトラnsポンダ 1001 のライン信号送受信部 1014 は、受信し

たデータをO/E変換した後、変換により得られた電気信号をDSP（デジタル信号処理部1013）へ出力する。デジタル信号処理部1013のデジタル信号受信処理部1135は、受信したデータに信号等化を行い、50Gトランスポートフレームを出力する。誤り訂正復号化部1136は、デジタル信号受信処理部1135から出力された50Gトランスポートフレームに誤り訂正処理を行う。誤り訂正復号化部1136は誤り訂正処理が行われた50Gトランスポートフレームを受信側レート変換部1137へ送信する。

[0180] 受信側レート変換部1137は、送信側レート変換部1132と逆の変換を行い、誤り訂正復号化部1136が出力した50Gトランスポートフレーム（56G）から100Gトランスポートフレーム（OTU4：112G）を生成する。具体的には、受信側レート変換部1137は、受信した50Gトランスポートフレーム（56G）の半分のTS（TS群AのTS1～TS5）を、1フレーム目の100Gトランスポートフレームのペイロードにおける決められた位置に含まれる50G分のTS（例えば、TS1～TS5）にマッピングする。受信側レート変換部1137は、100Gトランスポートフレームのペイロードにおける残りの50G分のTS（例えば、TS6～TS10）に、FS等のダミー信号を挿入する。

[0181] さらに、受信側レート変換部1137は、受信した50Gトランスポートフレーム（56G）の残り半分のTS（TS群BのTS1～TS5）を、2フレーム目の100Gトランスポートフレームのペイロードにおける決められた位置に含まれる50G分のTS（例えば、TS1～TS5）にマッピングする。受信側レート変換部1137は、2フレーム目の100Gトランスポートフレームにも1フレーム目と同様に、ペイロードにおける残りの50G分のTS（例えば、TS6～TS10）に、FS等のダミー信号を挿入する。

[0182] 受信側レート変換部1137は、1フレーム目の100GトランスポートフレームにおけるOTU4のOHに、50Gトランスポートフレーム（56G）のOHをそのままコピーする。受信側レート変換部1137は、2フレ

ーム目の100GトランスポートフレームにおけるOTU4のOHに、50Gトランスポートフレームの3817カラム～3824カラムに挿入されたデータから復元したOTU4のOHを設定する。受信側レート変換部1137は、50Gトランスポートフレームの3817カラム～3824カラムから得られる情報では不足するOHのデータについては、1フレーム目のOTU4のOHの該当するデータをそのままコピーしてもよいし、他のデータを挿入してもよい。

上記のように100Gトランスポートフレームを構成することで、1つの50Gトランスポートフレームから2つの100Gトランスポートフレーム(OTU4)を復元する。

[0183] 受信側レート変換部1137が、復元した2フレーム分の100Gトランスポートフレーム(OTU4:112G)をパラレル信号送信部1138に送った以降の処理は、第4の実施形態と同様である。

すなわち、パラレル信号送信部1138は、復元された100Gトランスポートフレーム(OTU4:112G)を、DSPとOTU4フレーム間のOTL4、10インタフェースによりOTU4フレーム(フレーミング処理部1012)へパラレルに送る。OTU4フレームのパラレル信号受信部1125は、100Gトランスポートフレーム(OTU4:112G)を復元する。オーバーヘッド抽出部1126は、復元された100Gトランスポートフレーム(OTU4:112G)に誤り監視等のオーバーヘッドに関する処理を行う。ダミー信号抜去部1127は、オーバーヘッドに関する処理が行われた100Gトランスポートフレーム(OTU4:112G)のペイロード内の決められた位置に含まれる50G分のTS(例えば、TS6～TS10)からダミー信号を抜去する。デマッピング部1128は、ダミー信号が抜去された100Gトランスポートフレーム(OTU4:112G)からクライアント信号を抽出する。なお、ダミー信号を抜去せずに、デマッピング部1128が、100Gトランスポートフレーム(OTU4:112G)から直接クライアント信号を復元してもよい。デマッピング部1128は、

抽出された10GE×5のクライアント信号を、クライアント信号送受信部1011へ送る。クライアント信号送受信部1011は、フレーミング処理部1012)から受信したクライアント信号を出力する。

[0184] 本実施形態によれば、送信側のトランスポンダ1001においてトランスポンダ1001間で転送する50Gトランスポートフレームを作成するときに利用しなかった片方のOTU4のOHの一部を、FSを用いて転送することができる。よって、本実施形態は、片方のOHについては一部のみを転送すればよく、FSを他の用途に使わない場合に適している。

[0185] <第6の実施形態>

第6の実施形態と第4の実施形態との差分は、2フレーム目のOTU4のOHの転送方法である。本実施形態では、トランスポンダ間で転送するトランスポートフレームのペイロード内のTS（データ設定領域）によって2フレーム目のOTU4のOHの一部を転送する。以下では、第4の実施形態との差分を中心に説明する。

[0186] 本実施形態のトランスポンダは、図22に示す第4の実施形態のトランスポンダ1001と同様の構成である。本実施形態では、フレーミング処理部1012が、OTU4フレームに具備され、デジタル信号処理部1013がデジタルコヒーレント信号処理LSI（DSP）に具備されるものとする。本実施形態では、クライアント信号のビットレートが41Gであり、OTU4フレームとDSPの間のインタフェースに112GのOTU4相当のOTL4.10が適用され、ライン信号のビットレートが56Gである場合の転送を行う例を示す。

[0187] 10GE×4（約41G）のクライアント信号がトランスポンダ1001に入力されたとする。トランスポンダ1001のクライアント信号送受信部1011は、クライアント信号をフレーミング処理部1012に送信する。フレーミング処理部1012のマッピング部1121は、OTU4フレームーDSP間のインタフェース（OTL4.10）が、OTU4対応の112Gであるため、クライアント信号をOTU4相当のトランスポートフレーム

にマッピングする。

- [0188] OTU4 フレーマのマッピング部 1121 は、OTU4 相当の 100 G トラポートフレームにクライアント信号をマッピングする際、ペイロード中の決められた位置にある 40 G 分の TS（例えば、図 23 A の 100 G トラポートフレームの 17 カラム～3816 カラム中の TS 1～TS 4）に、クライアント信号をマッピングする。ダミー信号挿入部 1122 は、100 G トラポートフレームにおける残りの 60 G 分の TS（例えば、図 23 A の 17 カラム～3816 カラム中の TS 5～TS 10）に、FS 等のダミー信号を設定する。

上記のように 100 G トラポートフレームを設定することで、100 G の OTL 4、10 インタフェースで転送可能な 100 G トラポートフレーム（OTU4）の形式を取りながら、40 G 分のデータを送信するフレームを生成することができる。

- [0189] オーバーヘッド付加部 1123 は、ダミー信号挿入部 1122 から OTU4 に対応したトラポートフレームにより出力されたデータに OH を付加して、OH が付加されたデータをパラレル信号送信部 1124 に送る。パラレル信号送信部 1124 は、オーバーヘッド付加部 1123 から出力されたトラポートフレームを、OTL 4、10 インタフェースにより DSP のデジタル信号処理部 1013 へパラレルに送る。DSP のパラレル信号受信部 1131 は、OTU4 フレーマ（フレーミング処理部 1012）から受信した OTU4 のトラポートフレームを復元し、復元されたトラポートフレームを送信側レート変換部 1132 に送る。

- [0190] ライン信号のビットレートは 50 G 分（56 G）であるため、OTU4 の形式のままでは転送できない。そこで、送信側レート変換部 1132 は、パラレル信号受信部 1131 が復元した OTU4 のトラポートフレームから、OTU4 フレーマ（フレーミング処理部 1012）で挿入した FS 等のダミー信号を抜去し、50 G トラポートフレーム（56 G）を生成する。

[0191] 図28は、送信側レート変換部1132が100Gトランスポートフレーム(OTU4:112G)を、50Gトランスポートフレームに変換する処理を示す図である。送信側レート変換部1132は、1フレーム目のOTU4の100Gトランスポートフレーム(112G)内のペイロードにおける決められた位置の40G分のTS(TS1~TS4)からクライアント信号が含まれるTSを抽出する。送信側レート変換部1132は、抽出したクライアント信号が含まれるTSを、50Gトランスポートフレーム(56G)のペイロードの決められた位置にある一部のTS(TS群AのTS1~TS4)にマッピングする。40G分のTSをマッピングするTSとして、50GトランスポートフレームのTSの半分のTSを用いるのは、100Gトランスポートフレーム(112G)から50Gトランスポートフレーム(56G)へ変更するためである。

[0192] さらに、送信側レート変換部1132は、2フレーム目のOTU4の100Gトランスポートフレーム内のペイロードにおける決められた位置(TS1~TS4)に設定されている40G分のTSを取り出し、取り出したTSからクライアント信号を抽出する。なお、TSからクライアント信号を抽出せず、TSのまま50GトランスポートフレームのTSにマッピングしてもよい。送信側レート変換部1132は、抽出したクライアント信号を、50Gトランスポートフレーム(56G)のペイロードのTS(TS群BのTS1~TS4)にマッピングする。

[0193] 送信側レート変換部1132は、1フレーム目のOTU4のOHを、50Gトランスポートフレーム(56G)のOHに設定する。また、送信側レート変換部1132は、2フレーム目のOTU4のOHであるOH'を、50Gトランスポートフレーム(56G)のペイロードにおいて、クライアント信号がマッピングされていない10G分のTSに挿入する。例えば、送信側レート変換部1132は、17カラムから3816カラムまでの範囲で、 $(16 + 5 \times n)$ カラム目($n = 1, 2, \dots$)のTS(50GトランスポートフレームのTS群AのTS5と、TS群BのTS5)の先頭から、4列×8カ

ラム分のデータ（32バイト）に、2フレーム目のOTU4のOHのデータを挿入して、OH'の一部を転送する。また、 $(16 + 5 \times n)$ カラム目（ $n = 1, 2, \dots$ ）のTSの先頭から、4列×16カラム分のデータ（64バイト）のOH'のデータを挿入して、全てのOH'を転送してもよい。

上記のようにマッピングすることで、送信側レート変換部1132は、100Gトランスポートフレーム（OTU4：112G）から50Gトランスポートフレーム（56G）を生成する。

[0194] 送信側レート変換部1132が50Gトランスポートフレームを出力してから、対向のトランスポンダ1001の誤り訂正復号化部1136が誤り訂正処理を行った50Gトランスポートフレームを受信側レート変換部1137に出力するまでの処理は、第4の実施形態と同様である。

送信側レート変換部1132は、生成した50Gトランスポートフレームを誤り訂正符号化部1133に出力する。誤り訂正符号化部1133は、50Gトランスポートフレームに誤り訂正符号を付加し、誤り訂正符号が付加された50Gトランスポートフレームをデジタル信号送信処理部1134に送信する。なお、誤り訂正符号化部1133は無くてもよい。

デジタル信号送信処理部1134は、50Gトランスポートフレームに対して長距離伝送のための光デジタルコヒーレント処理を行い、ライン信号送受信部1014に送信する。なお、デジタル信号送信処理部1134は無くてもよい。

ライン信号送受信部1014は、デジタル信号処理部1013から出力された50GトランスポートフレームのデータをE/O変換し、変換により得られた光信号をライン信号としてネットワークへ送信する。送信されたデータは、対向のトランスポンダ1001のライン信号送受信部1014が受信する。

[0195] 対向のトランスポンダ1001のライン信号送受信部1014は、受信したデータをO/E変換した後、変換により得られた電気信号をDSP（デジタル信号処理部1013）へ出力する。デジタル信号処理部1013のデジ

タル信号受信処理部 1135 は、受信したデータに信号等化を行い、50G トラnsポートフレームを出力する。誤り訂正復号化部 1136 は、デジタル信号受信処理部 1135 から出力された 50G トラnsポートフレームに誤り訂正処理を行う。誤り訂正復号化部 1136 は誤り訂正処理が行われた 50G トラnsポートフレームを受信側レート変換部 1137 へ送信する。

[0196] 受信側レート変換部 1137 は、誤り訂正復号化部 1136 が出力した 50G トラnsポートフレーム (56G) から 100G トラnsポートフレーム (OTU4 : 112G) を生成する。具体的には、受信側レート変換部 1137 は、受信した 50G トラnsポートフレーム (56G) の半分の TS (TS 群 A の TS 1 ~ TS 5) を、1 フレーム目の 100G トラnsポートフレームのペイロードにおける決められた位置に含まれる 50G 分の TS (例えば、TS 1 ~ TS 5) にマッピングする。受信側レート変換部 1137 は、100G トラnsポートフレームのペイロードにおける残りの 50G 分の TS (例えば、TS 6 ~ TS 10) に、FS 等のダミー信号を挿入する。

[0197] さらに、受信側レート変換部 1137 は、受信した 50G トラnsポートフレーム (56G) の残り半分の TS (TS 群 B の TS 1 ~ TS 5) を、2 フレーム目の 100G トラnsポートフレームのペイロードにおける決められた位置に含まれる 50G 分の TS (例えば、TS 1 ~ TS 5) にマッピングする。受信側レート変換部 1137 は、2 フレーム目の 100G トラnsポートフレームにも 1 フレーム目と同様に、ペイロードにおける残りの 50G 分の TS (例えば、TS 6 ~ TS 10) に、FS 等のダミー信号を挿入する。

[0198] 受信側レート変換部 1137 は、1 フレーム目の 100G トラnsポートフレームにおける OTU4 の OH に、50G トラnsポートフレーム (56G) の OH をそのままコピーする。

4 列×8 カラムの OH' のデータを TS で転送した場合、受信側レート変換部 1137 は、50G トラnsポートフレーム (56G) の TS から OH' のデータを読み出し、2 フレーム目の OTU4 に設定すべき OH を復元す

る。受信側レート変換部1137は、2フレーム目の100Gトランスポートフレームに、復元したOTU4のOHのデータを挿入する。受信側レート変換部1137は、50Gトランスポートフレーム（56G）のTSから得られる情報では不足するOHのデータについては、1フレーム目のOTU4のOHの該当するデータをそのままコピーしてもよいし、他のデータを挿入してもよい。

なお、4列×16カラムのOH'のデータをTSで転送した場合、受信側レート変換部1137は、2フレーム目のOTU4のOHは、50GトランスポートフレームのTSから復元されたOTU4のOH'のデータを挿入する。

上記のように100Gトランスポートフレームを構成することで、1つの50Gトランスポートフレームから2つの100Gトランスポートフレーム（OTU4）を復元する。

[0199] 受信側レート変換部1137が、復元した2フレーム分の100Gトランスポートフレーム（OTU4：112G）をパラレル信号送信部1138に送る。パラレル信号送信部1138は、復元された100Gトランスポートフレーム（OTU4：112G）を、DSPとOTU4フレーム間のOTL4、10インタフェースによりOTU4フレーム（フレーミング処理部1012）へパラレルに送る。

[0200] OTU4フレームのパラレル信号受信部1125は、100Gトランスポートフレーム（OTU4：112G）を復元する。オーバーヘッド抽出部1126は、復元された100Gトランスポートフレーム（OTU4：112G）に誤り監視等のオーバーヘッドに関する処理を行う。ダミー信号抜去部1127は、オーバーヘッドに関する処理が行われた100Gトランスポートフレーム（OTU4：112G）のペイロード内の決められた位置に含まれる60G分のTS（図28のTS5～TS10）からダミー信号を抜去する。デマッピング部1128は、ダミー信号が抜去された100Gトランスポートフレーム（OTU4：112G）のTS1～TS4からクライアント

信号（10GE×4）を抽出する。なお、ダミー信号を抜去せずに、デマッピング部1128が、100Gトランスポートフレーム（OTU4：112G）から直接クライアント信号を復元してもよい。デマッピング部1128は、抽出されたクライアント信号（10GE×4）を、クライアント信号送受信部1011へ送る。クライアント信号送受信部1011は、フレーマ（フレーミング処理部1012）から受信したクライアント信号を出力する。

[0201] 本実施形態によれば、送信側のトランスポンダ1001においてトランスポンダ1001間で転送する50Gトランスポートフレームを作成するときに利用しなかった片方のOTU4のOHの一部または全部を、ペイロード中のTSを用いて転送することができる。よって、本実施形態は、片方のOHは一部を転送すればよい場合や、TSに空きがある場合に適している。

[0202] <第7の実施形態>

第7の実施形態と第4の実施形態との差分は、2フレーム目のOTU4のOHの転送方法となる。本実施形態では、トランスポンダ間で転送するトランスポートフレームのペイロード内のGMPのstuffに代えて2フレーム目のOTU4のOHの一部を転送する。以下では、第4の実施形態との差分を中心に説明する。

[0203] 本実施形態のトランスポンダは、図22に示す第4の実施形態のトランスポンダ1001と同様の構成である。本実施形態では、フレーミング処理部1012が、OTU4フレーマに具備され、デジタル信号処理部1013がデジタルコヒーレント信号処理LSI（DSP）に具備されるものとする。本実施形態では、クライアント信号のビットレートが52Gであり、OTU4フレーマとDSPの間のインタフェースに112GのOTU4対応のOTL4.10が適用され、ライン信号のビットレートが56Gである場合の転送を行う例を示す。

[0204] 10GE×5（約52G）のクライアント信号がトランスポンダ1001に入力されてから、DSPの平行信号受信部1131が送信側レート変換部1132に復元したOTU4のフレームを出力するまでの処理は、第4

の実施形態と同様である。

すなわち、トランスポンダ1001のクライアント信号送受信部1011は、クライアント信号をフレーミング処理部1012に送信する。フレーミング処理部1012のマッピング部1121は、OTU4フレーマーDSP間のインタフェース(OTL4.10)がOTU4対応の112Gであるため、クライアント信号をOTU4対応の100Gトランスポートフレームにマッピングする。

[0205] OTU4フレーマのマッピング部1121は、OTU4相当の100Gトランスポートフレームにクライアント信号をマッピングする際、ペイロード中の決められた位置にある50G分のTS(例えば、図23Aの100Gトランスポートフレームの17カラム～3816カラム中のTS1～TS5)に、クライアント信号をマッピングする。ダミー信号挿入部1122は、100Gトランスポートフレームにおける残りの50G分のTS(例えば、図23Aの17カラム～3816カラム中のTS6～TS10)に、FS等のダミー信号を設定し、ダミー信号が設定された100Gトランスポートフレームをオーバーヘッド付加部1123に出力する。

[0206] オーバーヘッド付加部1123は、ダミー信号挿入部1122からOTU4に対応したトランスポートフレームにより出力されたデータにOHを付加して、OHが付加されたデータをパラレル信号送信部1124に送る。パラレル信号送信部1124は、オーバーヘッド付加部1123から出力されたトランスポートフレームを、OTL4.10インタフェースによりDSPのデジタル信号処理部1013へパラレルに送る。DSPのパラレル信号受信部1131は、OTU4フレーマ(フレーミング処理部1012)から受信したOTU4のトランスポートフレームを復元し、復元されたトランスポートフレームを送信側レート変換部1132に送る。

[0207] ライン信号のビットレートは50G分(56G)であるため、OTU4の形式のままでは転送できない。そこで、送信側レート変換部1132は、パラレル信号受信部1131が復元したOTU4のトランスポートフレームか

ら、OTU4 フレーマ（フレーミング処理部 1012）で挿入した FS 等の
ダミー信号を抜去し、50G トランスポートフレーム（56G）を生成する
。

[0208] 図 29 は、送信側レート変換部 1132 が 100G トランスポートフレーム（OTU4：112G）を、50G トランスポートフレームに変換する処理を示す図である。送信側レート変換部 1132 は、図 24、図 25 に示す第 4 の実施形態と同様に、1 フレーム目の OTU4 の 100G トランスポートフレーム（112G）内のペイロードにおける決められた位置（TS1～TS5）の 50G 分の TS からクライアント信号を抽出する。送信側レート変換部 1132 は、抽出したクライアント信号を、50G トランスポートフレーム（56G）のペイロードの決められた位置にある半分の TS（TS 群 A の TS1～TS5）にマッピングする。

[0209] さらに、送信側レート変換部 1132 は、2 フレーム目の OTU4 の 100G トランスポートフレーム内のペイロードにおける決められた位置（TS1～TS5）に設定されている 50G 分の TS を取り出し、取り出した TS からクライアント信号を抽出する。送信側レート変換部 1132 は、抽出したクライアント信号を、50G トランスポートフレーム（56G）のペイロードの残った半分の TS（TS 群 B の TS1～TS5）にマッピングする。

[0210] 送信側レート変換部 1132 は、1 フレーム目の OTU4 の OH を、50G トランスポートフレーム（56G）の OH に設定する。また、送信側レート変換部 1132 は、2 フレーム目の OTU4 の OH である OH' を、50G トランスポートフレーム（56G）の TS において GMP の stuff が挿入された領域に挿入する。

[0211] 図 30 は、GMP の stuff の設定を示す図である。同図に示すように、ペイロード領域には、クライアントデータ（client data）と stuff が設定される。GMP の stuff が挿入される領域は、ITU-T 勧告 G.709 の Annex.D に記載されている領域と同じである。GMP では、クライアントデータをペイロードにマッピングする際、レート調整のために s

t u f f ブロックを挿入する。送信側レート変換部 1 1 3 2 は、ペイロード中の s t u f f ブロックに、2 フレーム目の O T U 4 の O H である O H' のデータを挿入する。

[0212] 送信側レート変換部 1 1 3 2 が 5 0 G トランスポートフレームを出力してから、対向のトランスポンダ 1 0 0 1 の誤り訂正復号化部 1 1 3 6 が誤り訂正処理を行った 5 0 G トランスポートフレームを受信側レート変換部 1 1 3 7 に出力するまでの処理は、第 4 の実施形態と同様である。

送信側レート変換部 1 1 3 2 は、生成した 5 0 G トランスポートフレームを誤り訂正符号化部 1 1 3 3 に出力する。誤り訂正符号化部 1 1 3 3 は、5 0 G トランスポートフレームに誤り訂正符号を付加し、誤り訂正符号が付加された 5 0 G トランスポートフレームをデジタル信号送信処理部 1 1 3 4 に送信する。なお、誤り訂正符号化部 1 1 3 3 は無くてもよい。

デジタル信号送信処理部 1 1 3 4 は、5 0 G トランスポートフレームに対して長距離伝送のための光デジタルコヒーレント処理を行い、処理された 5 0 G トランスポートフレームをライン信号送受信部 1 0 1 4 に送信する。なお、デジタル信号送信処理部 1 1 3 4 は無くてもよい。

ライン信号送受信部 1 0 1 4 は、デジタル信号処理部 1 0 1 3 から出力された 5 0 G トランスポートフレームのデータを E / O 変換し、変換により得られた光信号をライン信号としてネットワークへ送信する。送信されたデータは、対向のトランスポンダ 1 0 0 1 のライン信号送受信部 1 0 1 4 が受信する。

[0213] 対向のトランスポンダ 1 0 0 1 のライン信号送受信部 1 0 1 4 は、受信したデータを O / E 変換した後、変換により得られた電気信号を D S P (デジタル信号処理部 1 0 1 3) へ出力する。デジタル信号処理部 1 0 1 3 のデジタル信号受信処理部 1 1 3 5 は、受信したデータに信号等化を行い、5 0 G トランスポートフレームを出力する。誤り訂正復号化部 1 1 3 6 は、デジタル信号受信処理部 1 1 3 5 から出力された 5 0 G トランスポートフレームに誤り訂正処理を行う。誤り訂正復号化部 1 1 3 6 は誤り訂正処理が行われた

50Gトランスポートフレームを受信側レート変換部1137へ送信する。

[0214] 受信側レート変換部1137は、送信側レート変換部1132と逆の変換を行い、誤り訂正復号化部1136が出力した50Gトランスポートフレーム(56G)から100Gトランスポートフレーム(OTU4:112G)を生成する。具体的には、受信側レート変換部1137は、受信した50Gトランスポートフレーム(56G)の半分のTS(TS群AのTS1~TS5)を、1フレーム目の100Gトランスポートフレームのペイロードにおける決められた位置に含まれる50G分のTS(例えば、TS1~TS5)にマッピングする。受信側レート変換部1137は、100Gトランスポートフレームのペイロードにおける残りの50G分のTS(例えば、TS6~TS10)には、FS等のダミー信号を挿入する。

[0215] さらに、受信側レート変換部1137は、受信した50Gトランスポートフレーム(56G)の残り半分のTS(TS群BのTS1~TS5)を、2フレーム目の100Gトランスポートフレームのペイロードにおける決められた位置に含まれる50G分のTS(例えば、TS1~TS5)にマッピングする。受信側レート変換部1137は、2フレーム目の100Gトランスポートフレームにも1フレーム目と同様に、ペイロードにおける残りの50G分のTS(例えば、TS6~TS10)に、FS等のダミー信号を挿入する。

[0216] 受信側レート変換部1137は、1フレーム目の100GトランスポートフレームにおけるOTU4のOHに、50Gトランスポートフレーム(56G)のOHをそのままコピーする。受信側レート変換部1137は、50GトランスポートフレームのTSにおいてGMPのstuffブロックが挿入されている位置を求め、その位置にあるデータから2フレーム目のOTU4に設定すべきOHを復元する。受信側レート変換部1137は、2フレーム目の100Gトランスポートフレームに、復元したOTU4のOHを挿入する。受信側レート変換部1137は、50Gトランスポートフレーム(56G)のstuffブロックから得られる情報では不足するOHのデータにつ

いては、1フレーム目のOTU4のOHの該当するデータをそのままコピーしてもよいし、他のデータを挿入してもよい。

上記のように100Gトランスポートフレームを構成することで、1つの50Gトランスポートフレームから2つの100Gトランスポートフレーム(OTU4)を復元する。

[0217] 受信側レート変換部1137が、復元した2フレーム分の100Gトランスポートフレーム(OTU4:112G)をパラレル信号送信部1138に送った以降の処理は、第4の実施形態と同様である。

すなわち、パラレル信号送信部1138は、DSPとOTU4フレーム間のOTL4、10インタフェースにより、復元された100Gトランスポートフレーム(OTU4:112G)をOTU4フレーム(フレーミング処理部1012)へパラレルに送る。OTU4フレームのパラレル信号受信部1125は、100Gトランスポートフレーム(OTU4:112G)を復元する。オーバーヘッド抽出部1126は、復元された100Gトランスポートフレーム(OTU4:112G)に誤り監視等のオーバーヘッドに関する処理を行う。ダミー信号抜去部1127は、オーバーヘッドに関する処理が行われた100Gトランスポートフレーム(OTU4:112G)のペイロード内の決められた位置に含まれる50G分のTS(例えば、TS6~TS10)からダミー信号を抜去する。デマッピング部1128は、ダミー信号が抜去された100Gトランスポートフレーム(OTU4:112G)からクライアント信号を抽出する。なお、ダミー信号を抜去せずに、デマッピング部1128が、100Gトランスポートフレーム(OTU4:112G)から直接クライアント信号を復元してもよい。デマッピング部1128は、抽出された10GE×5のクライアント信号を、クライアント信号送受信部1011へ送る。クライアント信号送受信部1011は、フレーム(フレーミング処理部1012)から受信したクライアント信号を出力する。

[0218] 本実施形態によれば、送信側のトランスポンダ1001においてトランスポンダ1001間で転送する50Gトランスポートフレームを作成するとき

に利用しなかった片方のOTU4のOHの一部を、GMPのStuffを用いて転送することができる。よって、本実施形態は、片方のOHについては一部を転送すればよく、GMPのStuffを他の用途に使わない場合に適している。

[0219] <第8の実施形態>

第8の実施形態と第4の実施形態との差分は、2フレーム目のOTU4のOHの転送方法となる。本実施形態では、2フレーム目のOTU4のOHをアウトバンドにより送信側のトランスポンダから受信側のトランスポンダへ転送する。以下では、第4の実施形態との差分を中心に説明する。

[0220] 図31は、第8の実施形態によるトランスポンダ1001aの構成を示す機能ブロック図である。同図において、図22に示す第4の実施形態によるトランスポンダ1001と同一の部分には同一の符号を付し、その説明を省略する。同図に示すように、トランスポンダ1001aは、クライアント信号送受信部1011、フレーミング処理部1012、デジタル信号処理部1013a、及びライン信号送受信部1014を備えて構成される。本実施形態では、フレーミング処理部1012が、OTU4フレームに具備され、デジタル信号処理部1013aがデジタルコヒーレント信号処理LSI(DSP)に具備されるものとする。

[0221] デジタル信号処理部1013aは、パラレル信号受信部1131、送信側レート変換部1132a、誤り訂正符号化部1133、デジタル信号送信処理部1134、デジタル信号受信処理部1135、誤り訂正復号化部1136、受信側レート変換部1137a、及びパラレル信号送信部1138を備えて構成される。

送信側レート変換部1132aは、パラレル信号受信部1131により復元されたトランスポートフレームからライン側のレートに合わせたトランスポートフレームを構成し、構成されたトランスポートフレームを誤り訂正符号化部1133に出力する。送信側レート変換部1132aは、パラレル信号受信部1131により復元された2フレーム目のトランスポートフレーム

のオーバーヘッドを、OSC (Optical Supervisory Channel) 等のアウトバンドにより受信側のトランスポンダ1001aへ送信する。

受信側レート変換部1137aは、誤り訂正復号化部1136により誤り訂正符号化されたトランスポートフレームから、フレーミング処理部1012へ転送可能なトランスポートフレームを構成し、構成されたトランスポートフレームをパラレル信号送信部1138に出力する。このとき、受信側レート変換部1137aは、2フレーム目のトランスポートフレームに、送信側のトランスポンダ1001aからOSC等のアウトバンドにより受信したOHを設定する。

[0222] 本実施形態では、クライアント信号のビットレートが52Gであり、OTU4フレームとDSPの間のインタフェースに112GのOTU4対応のOTL4.10が適用され、ライン信号のビットレートが56Gである場合の転送を行う例を示す。

[0223] 10GE×5 (約52G) のクライアント信号がトランスポンダ1001aに入力されてから、DSPのパラレル信号受信部1131が送信側レート変換部1132aに復元したOTU4のフレームを出力するまでの処理は、第4の実施形態と同様である。

すなわち、トランスポンダ1001aのクライアント信号送受信部1011は、クライアント信号をフレーミング処理部1012に送信する。フレーミング処理部1012のマッピング部1121は、OTU4フレームーDSP間のインタフェース(OTL4.10)がOTU4対応の112Gであるため、クライアント信号をOTU4相当のトランスポートフレームにマッピングする。

[0224] OTU4フレームのマッピング部1121は、OTU4相当の100Gトランスポートフレームにクライアント信号をマッピングする際、ペイロード中の決められた位置にある50G分のTS (例えば、図23Aの100Gトランスポートフレームの17カラム～3816カラム中のTS1～TS5) に、クライアント信号をマッピングする。ダミー信号挿入部1122は、1

00Gトランスポートフレームにおける残りの50G分のTS（例えば、図23Aの17カラム～3816カラム中のTS6～TS10）に、FS等のダミー信号を設定する。

[0225] オーバーヘッド付加部1123は、ダミー信号挿入部1122からOTU4に対応したトランスポートフレームにより出力されたデータにOHを付加して、OHが付加されたデータをパラレル信号送信部1124に送る。パラレル信号送信部1124は、オーバーヘッド付加部1123から出力されたトランスポートフレームを、OTL4、10インタフェースによりDSPのデジタル信号処理部1013aへパラレルに送る。DSPのパラレル信号受信部1131は、OTU4フレマ（フレーミング処理部1012）から受信したOTU4のトランスポートフレームを復元し、復元されたトランスポートフレームを送信側レート変換部1132aに送る。

[0226] ライン信号のビットレートは50G分（56G）であるため、OTU4の形式のままでは転送できない。そこで、送信側レート変換部1132aは、パラレル信号受信部1131が復元したOTU4のトランスポートフレームから、OTU4フレマ（フレーミング処理部1012）で挿入したFS等のダミー信号を抜去し、50Gトランスポートフレームを生成する。

[0227] 図32は、送信側レート変換部1132aが100Gトランスポートフレーム（OTU4：112G）を、50Gトランスポートフレームに変換する処理を示す図である。送信側レート変換部1132aは、図24、図25に示す第4の実施形態と同様に、1フレーム目のOTU4の100Gトランスポートフレーム（112G）内のペイロードにおける決められた位置（TS1～TS5）の50G分のTSからクライアント信号を抽出する。送信側レート変換部1132aは、抽出したクライアント信号を、50Gトランスポートフレーム（56G）のペイロードの決められた位置にある半分のTS（TS群AのTS1～TS5）にマッピングする。

[0228] さらに、送信側レート変換部1132aは、2フレーム目のOTU4の100Gトランスポートフレーム内のペイロードにおける決められた位置（T

S 1 ～ T S 5) に設定されている 5 0 G 分の T S を取り出し、取り出した T S からクライアント信号を抽出する。送信側レート変換部 1 1 3 2 a は、抽出したクライアント信号を、5 0 G トランスポートフレーム (5 6 G) のペイロードの残った半分の T S (T S 群 B の T S 1 ～ T S 5) にマッピングする。

[0229] なお、同図に示すように、送信側レート変換部 1 1 3 2 a は、1 フレーム目の O T U 4 の O H を、5 0 G トランスポートフレーム (5 6 G) の O H に設定する。また、送信側レート変換部 1 1 3 2 a は、2 フレーム目の O T U 4 の O H である O H' の一部を、アウトバンド (例えば、O S C) で対向の受信側のトランスポンダ 1 0 0 1 a に転送する。

[0230] 送信側レート変換部 1 1 3 2 a が 5 0 G トランスポートフレームを出力してから、対向のトランスポンダ 1 0 0 1 a の誤り訂正復号化部 1 1 3 6 が誤り訂正処理を行った 5 0 G トランスポートフレームを受信側レート変換部 1 1 3 7 a に出力するまでの処理は、第 4 の実施形態と同様である。

送信側レート変換部 1 1 3 2 a は、生成した 5 0 G トランスポートフレームを誤り訂正符号化部 1 1 3 3 に出力する。誤り訂正符号化部 1 1 3 3 は、5 0 G トランスポートフレームに誤り訂正符号を付加し、誤り訂正符号が付加された 5 0 G トランスポートフレームをデジタル信号送信処理部 1 1 3 4 に送信する。なお、誤り訂正符号化部 1 1 3 3 は無くてもよい。

デジタル信号送信処理部 1 1 3 4 は、5 0 G トランスポートフレームに対して長距離伝送のための光デジタルコヒーレント処理を行い、処理された 5 0 G トランスポートフレームをライン信号送受信部 1 0 1 4 に送信する。なお、デジタル信号送信処理部 1 1 3 4 は無くてもよい。

ライン信号送受信部 1 0 1 4 は、デジタル信号処理部 1 0 1 3 a から出力された 5 0 G トランスポートフレームのデータを E / O 変換し、変換により得られた光信号をライン信号としてネットワークへ送信する。送信されたデータは、対向のトランスポンダ 1 0 0 1 a のライン信号送受信部 1 0 1 4 が受信する。

[0231] 対向のトランスポンダ 1001a のライン信号送受信部 1014 は、受信したデータを O/E 変換した後、変換により得られた電気信号を DSP（デジタル信号処理部 1013a）へ出力する。デジタル信号処理部 1013a のデジタル信号受信処理部 1135 は、受信したデータに信号等化を行い、50G トランスポートフレームを出力する。誤り訂正復号化部 1136 は、デジタル信号受信処理部 1135 から出力された 50G トランスポートフレームに誤り訂正処理を行う。誤り訂正復号化部 1136 は誤り訂正処理が行われた 50G トランスポートフレームを受信側レート変換部 1137a へ送信する。

[0232] 受信側レート変換部 1137a は、誤り訂正復号化部 1136 が出力した 50G トランスポートフレーム（56G）から 100G トランスポートフレーム（OTU4：112G）を生成する。具体的には、受信側レート変換部 1137a は、受信した 50G トランスポートフレーム（56G）の半分の TS（TS 群 A の TS 1～TS 5）を、1 フレーム目の 100G トランスポートフレームのペイロードにおける決められた位置に含まれる 50G 分の TS（例えば、TS 1～TS 5）にマッピングする。受信側レート変換部 1137a は、100G トランスポートフレームのペイロードにおける残りの 50G 分の TS（例えば、TS 6～TS 10）に、FS 等のダミー信号を挿入する。

[0233] さらに、受信側レート変換部 1137a は、受信した 50G トランスポートフレーム（56G）の残り半分の TS（TS 群 B の TS 1～TS 5）を、2 フレーム目の 100G トランスポートフレームのペイロードにおける決められた位置に含まれる 50G 分の TS（例えば、TS 1～TS 5）にマッピングする。受信側レート変換部 1137a は、2 フレーム目の 100G トランスポートフレームにも 1 フレーム目と同様に、ペイロードにおける残りの 50G 分の TS（例えば、TS 6～TS 10）に、FS 等のダミー信号を挿入する。

[0234] 受信側レート変換部 1137a は、1 フレーム目の 100G トランスポート

トフレームにおけるOTU4のOHに、50Gトランスポートフレーム（56G）のOHをそのままコピーする。さらに、受信側レート変換部1137aは、送信側のトランスポンダ1001aよりアウトバンドで受信したデータから、2フレーム目のOTU4に設定するOHを復元する。なお、受信側レート変換部1137aは、不足するOHのデータについては、1フレーム目のOTU4のOHの該当するデータをそのままコピーしてもよいし、他のデータを挿入してもよい。受信側レート変換部1137aは、2フレーム目の100Gトランスポートフレームに、復元したOTU4のOH'のデータを挿入する。

上記のように100Gトランスポートフレームを構成することで、1つの50Gトランスポートフレームから2つの100Gトランスポートフレーム（OTU4）を復元する。

[0235] 受信側レート変換部1137aが、復元した2フレーム分の100Gトランスポートフレーム（OTU4：112G）をパラレル信号送信部1138に送った以降の処理は、第4の実施形態と同様である。

すなわち、パラレル信号送信部1138は、DSPとOTU4フレーム間のOTL4、10インタフェースにより、復元された100Gトランスポートフレーム（OTU4：112G）をOTU4フレーム（フレーミング処理部1012）へパラレルに送る。OTU4フレームのパラレル信号受信部1125は、100Gトランスポートフレーム（OTU4：112G）を復元する。オーバーヘッド抽出部1126は、復元された100Gトランスポートフレーム（OTU4：112G）に誤り監視等のオーバーヘッドに関する処理を行う。ダミー信号抜去部1127は、オーバーヘッドに関する処理が行われた100Gトランスポートフレーム（OTU4：112G）のペイロード内の決められた位置に含まれる50G分のTS（図32のTS6～TS10）からダミー信号を抜去する。デマッピング部1128は、ダミー信号が抜去された100Gトランスポートフレーム（OTU4：112G）のTS（例えば、TS1～TS5）からクライアント信号（10GE×5）を抽

出する。なお、ダミー信号を抜去せずに、デマッピング部1128が、100Gトランスポートフレーム(OTU4:112G)から直接クライアント信号を復元してもよい。デマッピング部1128は、抽出されたクライアント信号(10GE×5)を、クライアント信号送受信部1011へ送る。クライアント信号送受信部1011は、フレーマ(フレーミング処理部1012)から受信したクライアント信号を出力する。

[0236] 本実施形態によれば、送信側のトランスポンダ1001においてトランスポンダ1001間で転送する50Gトランスポートフレームを作成するときに利用しなかった片方のOTU4のOHの一部を、アウトバンド(例えば、OSC)を用いて転送する。よって、本発明は、片方のOHについては一部を転送すればよく、OSCによる転送が可能な場合に適している。

[0237] <第9の実施形態>

第9の実施形態では、送信側のトランスポンダにおいてトランスポンダ間で転送するトランスポートフレームを作成するときに利用しなかった2フレーム目のOTU4のOHを、第4の実施形態から第8の実施形態までの方法の一つ以上組み合わせて受信側のトランスポンダへ送信する。なお、2フレーム目のOTU4のOHは、一部転送でもよく、全て転送してもよい。

[0238] 図33は、2フレーム目のOHの全情報の転送を示す図である。同図においては、第6の実施形態を適用し、TSによってOHを転送する場合の例を示している。トランスポンダ1001の送信側レート変換部1132は、同図に示すように2フレーム目のOTU4のオーバーヘッド(OH')を、50GトランスポートフレームのTS群AのTS及びTS群BのTSの中の10G分のTSに設定している。

[0239] なお、送信側のトランスポンダ1001、1001aの送信側レート変換部1132、1132aは、2フレーム目のオーバーヘッドOH'を分割して、第4の実施形態から第8の実施形態までの方法の任意の組み合わせにより受信側のトランスポンダ1001、1001aに転送してもよい。

[0240] 本実施形態は、上述した第4～第8の実施形態の組み合わせを可能とし、

送信側のトランスポンダにおいてトランスポンダ間で転送する50Gトランスポートフレームを作成するときに利用しなかった片方のOTU4のOHの一部または全部を、受信側のトランスポンダに転送することができる。よって、本実施形態は、全てのOHを転送したい場合に適している。

[0241] <第10の実施形態>

第10の実施形態では、フレームレート変換を、固定のフレームレートによる転送と組み合わせて利用する。本実施形態では、ライン側のビットレートが150G系列の際に、フレームレート変換によって作成した50Gトランスポートフレームと、レート固定の100Gトランスポートフレームを組み合わせて転送する例を示す。

[0242] 図34は、第10の実施形態による送信側のトランスポンダ1001bにおけるフレーム転送の処理概要を示す図である。本実施形態のトランスポンダ1001bは、フレーマ（フレーミング処理部1012b）と、DSP（デジタル信号処理部1013b）との間で、2つのOTL4、10（112G）のインタフェースを用いて、155Gのクライアント信号を転送する。

[0243] フレーマからDSPへの信号転送のために、トランスポンダ1001bのフレーミング処理部1012b（フレーマ）は、二つの100Gトランスポートフレーム（112G）を構成する。フレーミング処理部1012bは、155Gのクライアント信号の100G分（103G）のクライアント信号については、従来通り、100Gトランスポートフレームに収容する。残りの52Gのクライアント信号については、上述した第4～第9の実施形態と同様に、フレーミング処理部1012bが100Gトランスポートフレームのペイロードを構成する際、ダミー信号挿入部1122がTSにダミー信号を挿入する。

[0244] デジタル信号処理部1013b（DSP）の送信側レート変換部1132は、52Gのクライアント信号が設定された100Gトランスポートフレームからダミー信号を抜去して50Gトランスポートフレームを構成する。デジタル信号処理部1013bは、100Gトランスポートフレーム（112

G) と、50 Gトランスポートフレーム (56 G) を多重し、多重されたトランスポートフレームを168 Gで受信側のトランスポンダ1001bに転送する。

[0245] 受信側のトランスポンダ1001bのDSPにおいて、デジタル信号処理部1013bは、受信した168 Gの信号を、100 Gトランスポートフレーム (112 G) と、50 Gトランスポートフレーム (56 G) に分離する。デジタル信号処理部1013bは、分離された100 Gトランスポートフレームについては、OTL4、10 (112 G) のインタフェースを用いてフレームに転送し、フレームのフレーミング処理部1012bは100 Gトランスポートフレームから103 Gのクライアント信号を復元し、復元されたクライアント信号を出力する。

また、デジタル信号処理部1013bは、50 Gトランスポートフレーム (56 G) については、上述した第4～第9の実施形態と同様に、ペイロードにダミー信号を挿入することによって100 Gトランスポートフレーム (112 G) を構成する。受信側のトランスポンダ1001bのフレームにおいて、フレーミング処理部1012bは、トランスポートフレームからダミー信号を抜去して52 Gのクライアント信号を復元し、復元されたクライアント信号を出力する。

[0246] 図35は、第10の実施形態によるトランスポンダ1001bの構成を示す機能ブロック図である。同図において、図22に示す第4の実施形態によるトランスポンダ1001と同一の部分には同一の符号を付し、その説明を省略する。トランスポンダ1001bは、クライアント信号送受信部1011、フレーミング処理部1012b、デジタル信号処理部1013b、及びライン信号送受信部1014を備えて構成される。本実施形態では、フレーミング処理部1012bが、OTU4フレームに具備され、デジタル信号処理部1013bがデジタルコヒーレント信号処理LSI (DSP) に具備されるものとする。

[0247] フレーミング処理部1012bは、固定レートフレーミング処理部101

５と、可変レートフレーミング処理部１０１６とを備えて構成される。固定レートフレーミング処理部１０１５は、転送レートの変換を行わずに１００Ｇトランスポートフレームのフレーミング処理を行う。固定レートフレーミング処理部１０１５は、マッピング部１１５１、オーバーヘッド付加部１１５３、パラレル信号送信部１１５４、パラレル信号受信部１１５５、オーバーヘッド抽出部１１５６、及びデマッピング部１１５８を備えて構成される。

[0248] マッピング部１１５１は、クライアント信号送受信部１０１１から送られてきた１００ＧＥのクライアント信号を、フレーマーＤＳＰ間のインタフェースに対応したトランスポートフレームにマッピングし、マッピングにより得られたトランスポートフレームをオーバーヘッド付加部１１５３に出力する。オーバーヘッド付加部１１５３は、マッピング部１１５１がマッピングしたトランスポートフレームにオーバーヘッド情報を付加し、オーバーヘッド情報が付加されたトランスポートフレームをパラレル信号送信部１１５４に出力する。パラレル信号送信部１１５４は、オーバーヘッド付加部１１５３によりオーバーヘッドが付加されたトランスポートフレームを、フレーマーＤＳＰ間のインタフェースによって、フレーミング処理部１０１２ｂからデジタル信号処理部１０１３ｂへパラレルに転送する。

[0249] パラレル信号受信部１１５５は、フレーマーＤＳＰ間インタフェースによりデジタル信号処理部１０１３ｂから転送されてきた信号をトランスポートフレームに設定し、当該信号が設定されたトランスポートフレームをオーバーヘッド抽出部１１５６に出力する。オーバーヘッド抽出部１１５６は、パラレル信号受信部１１５５から出力されたトランスポートフレームのオーバーヘッドを抽出し、オーバーヘッドに関する処理を行う。デマッピング部１１５８は、トランスポートフレームから１００ＧＥのクライアント信号を復元し、復元されたクライアント信号をクライアント信号送受信部１０１１に送信する。

[0250] 可変レートフレーミング処理部１０１６は、転送レートを変換したフレー

ミング処理を行う。可変レートフレーミング処理部 1016 は、マッピング部 1121、ダミー信号挿入部 1122、オーバーヘッド付加部 1123、パラレル信号送信部 1124、パラレル信号受信部 1125、オーバーヘッド抽出部 1126、ダミー信号抜去部 1127、及びデマッピング部 1128 を備えて構成される。

[0251] デジタル信号処理部 1013b は、送信信号処理部 1017 と、受信信号処理部 1018 とを備えて構成される。

送信信号処理部 1017 は、パラレル信号受信部 1171、誤り訂正符号化部 1173、パラレル信号受信部 1131、送信側レート変換部 1132、誤り訂正符号化部 1133、信号合流部 1174、デジタル信号送信処理部 1134 を備えて構成される。パラレル信号受信部 1171 は、フレーム間 DSP 間インタフェースにより固定レートフレーミング処理部 1015 から送られてきた信号からトランスポートフレームを復元し、復元したトランスポートフレームを誤り訂正符号化部 1173 に出力する。誤り訂正符号化部 1173 は、パラレル信号受信部 1171 が復元したトランスポートフレームに誤り訂正符号を付加し、誤り訂正符号が付加されたトランスポートフレームを信号合流部 1174 に出力する。信号合流部 1174 は、誤り訂正符号化部 1133 から出力された 50G トランスポートフレームと、誤り訂正符号化部 1173 から出力された 100G トランスポートフレームとを合流する。

[0252] 受信信号処理部 1018 は、デジタル信号受信処理部 1135、信号分岐部 1181、誤り訂正復号化部 1186、パラレル信号送信部 1188、誤り訂正復号化部 1136、受信側レート変換部 1137、及びパラレル信号送信部 1138 を備えて構成される。信号分岐部 1181 は、デジタル信号受信処理部 1135 がライン信号送受信部 1014 から転送されてきた信号に対し、信号等化処理を行った結果得られた 100G トランスポートフレームと 50G トランスポートフレームを逆多重する。信号分岐部 1181 は、100G トランスポートフレームを誤り訂正復号化部 1186 に出力し、5

OGトランスポートフレームを誤り訂正復号化部1136に出力する。誤り訂正復号化部1186は、信号分岐部1181から出力されたトランスポートフレームに対し誤り訂正復号化を行って得られたトランスポートフレームをパラレル信号送信部1188に出力する。パラレル信号送信部1188は、誤り訂正復号化部1186により誤り訂正復号化されたトランスポートフレームを、フレーマーDSP間のインタフェースによってフレーミング処理部1012bの固定レートフレーミング処理部1015へパラレルに転送する。

[0253] 第10の実施形態では、クライアント信号のビットレートが155Gであり、OTU4フレームとDSPの間のインタフェースに112GのOTU4対応のOTL4.10が適用され、ライン信号のビットレートが168Gである場合の転送を行う例を示す。

[0254] 100GE（約103G）と10GE×5（約52G）のクライアント信号がトランスポンダ1001bに入力されたとする。クライアント信号送受信部1011は、100GE（約103G）のクライアント信号をフレーミング処理部1012bの固定レートフレーミング処理部1015に送信し、10GE×5（約52G）のクライアント信号を可変レートフレーミング処理部1016に送信する。

[0255] フレーミング処理部1012bのマッピング部1151、1121は、OTU4フレームとDSPの間のインタフェース（OTL4.10）が、OTU4対応の112Gであるため、OTU4相当のトランスポートフレームである100Gトランスポートフレームにクライアント信号をマッピングする。マッピング部1151は、100GE（103G）のクライアント信号を、従来通りOTU4相当の100Gトランスポートフレームにマッピングし、クライアント信号がマッピングされた100Gトランスポートフレームをオーバーヘッド付加部1153に出力する。オーバーヘッド付加部1153は、マッピング部1151から出力された100GトランスポートフレームにOHを付加して、OHが付加された100Gトランスポートフレームをパ

ラレル信号送信部 1154 に送る。パラレル信号送信部 1154 は、オーバーヘッド付加部 1153 から出力された 100G トランスポートフレームを、OTL4、10 インタフェースにより DSP のデジタル信号処理部 1013b へ送る。

[0256] 一方、マッピング部 1121 は、10GE×5 (52G) のクライアント信号を、第4の実施形態と同様に、OTU4 相当の 100G トランスポートフレームにマッピングする。マッピング部 1121 は、100G トランスポートフレームにクライアント信号をマッピングする際、ペイロード中の決められた位置にある 50G 分の TS (例えば、図 23A の 100G トランスポートフレームの 17 カラム～3816 カラム中の TS1～TS5) に、クライアント信号をマッピングする。ダミー信号挿入部 1122 は、100G トランスポートフレームにおける残りの 50G 分の TS (例えば、図 23A の 100G トランスポートフレームの 17 カラム～3816 カラム中の TS6～TS10) に、FS 等のダミー信号を設定する。上記のように 100G トランスポートフレームを設定することで、100G の OTL4、10 インタフェースで転送可能な 100G トランスポートフレーム (OTU4) の形式を取りながら、50G 分のデータを送信するフレームを生成することができる。

オーバーヘッド付加部 1123 は、ダミー信号挿入部 1122 から OTU4 に対応したトランスポートフレームにより出力されたデータに OH を付加して、OH が付加されたデータをパラレル信号送信部 1124 に送る。パラレル信号送信部 1124 は、オーバーヘッド付加部 1123 から出力されたトランスポートフレームを、OTL4、10 インタフェースにより DSP のデジタル信号処理部 1013b へパラレルに送る。

[0257] ライン信号のビットレートは 150G 分 (168G) であるため、二つの OTU4 の形式のままでは転送できない。そこで、デジタル信号処理部 1013b は、10GE×5 (52G) のクライアント信号が含まれる OTU4 から、OTU4 フレーム (フレーミング処理部 1012b) で挿入した FS

等のダミー信号を抜去し、50Gトランスポートフレーム（56G）を生成する。デジタル信号処理部1013bは、100GEのクライアント信号が含まれるOTU4に対しては、レート変換に関する処理は行わない。

[0258] すなわち、パラレル信号受信部1171は、パラレル信号送信部1154から受信したOTU4のトランスポートフレームを復元し、復元されたOTU4のトランスポートフレームを100Gトランスポートフレームにより誤り訂正符号化部1173に出力する。誤り訂正符号化部1173は、パラレル信号受信部1171が出力した100Gトランスポートフレームに誤り訂正符号を付加し、誤り訂正符号が付加された100Gトランスポートフレームを信号合流部1174に出力する。一方、パラレル信号受信部1131は、パラレル信号送信部1124から受信したOTU4のトランスポートフレームを復元し、復元されたOTU4のトランスポートフレームを100Gトランスポートフレームにより送信側レート変換部1132に出力する。送信側レート変換部1132は、図24、図25に示す第4の実施形態と同様に、100Gトランスポートフレーム（OTU4：112G）から、50Gトランスポートフレームを生成する。

[0259] 具体的には、送信側レート変換部1132は、1フレーム目のOTU4の100Gトランスポートフレーム（112G）内のペイロードにおける決められた位置の50G分のTS（TS1～TS5）からクライアント信号を抽出する。送信側レート変換部1132は、抽出したクライアント信号を、50Gトランスポートフレーム（56G）のペイロードの決められた位置にある半分のTS（TS群AのTS1～TS5）にマッピングする。さらに、送信側レート変換部1132は、2フレーム目のOTU4の100Gトランスポートフレーム内のペイロードにおける決められた位置（TS1～TS5）に設定されている50G分のTSを取り出し、取り出したTSからクライアント信号を抽出する。送信側レート変換部1132は、抽出したクライアント信号を、50Gトランスポートフレーム（56G）のペイロードの残った半分のTS（TS群BのTS1～TS5）にマッピングする。送信側レート

変換部 1 1 3 2 は、1 フレーム目の O T U 4 の O H を、5 0 G トランスポートフレーム (5 6 G) の O H に設定し、2 フレーム目の O T U 4 のオーバーヘッドを削除する。

[0260] 送信側レート変換部 1 1 3 2 は、生成した 5 0 G トランスポートフレームを誤り訂正符号化部 1 1 3 3 に出力する。誤り訂正符号化部 1 1 3 3 は 5 0 G トランスポートフレームに誤り訂正符号を付加し、誤り訂正符号が付加された 5 0 G トランスポートフレームを信号合流部 1 1 7 4 に出力する。なお、誤り訂正符号化部 1 1 3 3、1 1 7 3 は無くてもよい。

[0261] 信号合流部 1 1 7 4 は、誤り訂正符号化部 1 1 7 3 (もしくは、パラレル信号受信部 1 1 7 1) から出力された 1 0 0 G トランスポートフレーム (O T U 4 : 1 1 2 G) と誤り訂正符号化部 1 1 3 3 (もしくは、送信側レート変換部 1 1 3 2) から出力された 5 0 G トランスポートフレーム (5 6 G) を多重して 1 6 8 G の信号にする。信号合流部 1 1 7 4 は、多重した信号をデジタル信号送信処理部 1 1 3 4 に出力する。デジタル信号送信処理部 1 1 3 4 は、信号合流部 1 1 7 4 により多重された 1 6 8 G の信号に、長距離伝送のための光デジタルコヒーレント処理を行い、処理された 1 6 8 G の信号をライン信号送受信部 1 0 1 4 に送信する。なお、デジタル信号送信処理部 1 1 3 4 は無くてもよい。

ライン信号送受信部 1 0 1 4 は、デジタル信号処理部 1 0 1 3 b から出力された 5 0 G トランスポートフレームのデータを E / O 変換し、変換により得られた光信号をライン信号としてネットワークへ送信する。送信されたデータは、対向のトランスポンダ 1 0 0 1 b のライン信号送受信部 1 0 1 4 が受信する。

[0262] 対向のトランスポンダ 1 0 0 1 のライン信号送受信部 1 0 1 4 は、受信したデータを O / E 変換した後、変換により得られた電気信号を D S P (デジタル信号処理部 1 0 1 3 b) のデジタル信号受信処理部 1 1 3 5 へ送信する。デジタル信号受信処理部 1 1 3 5 は、受信したデータに信号等化を行い、1 6 8 G の信号を出力する。信号分岐部 1 1 8 1 は、デジタル信号受信処理

部 1 1 3 5 から出力された 1 6 8 G の信号を、1 0 0 G トランスポートフレーム (O T U 4 : 1 1 2 G) と 5 0 G トランスポートフレーム (5 6 G) に分割する。信号分岐部 1 1 8 1 は、1 0 0 G トランスポートフレーム (O T U 4 : 1 1 2 G) を誤り訂正復号化部 1 1 8 6 に送信し、5 0 G トランスポートフレーム (5 6 G) を誤り訂正復号化部 1 1 3 6 に送信する。

誤り訂正復号化部 1 1 8 6 は、1 0 0 G トランスポートフレーム (O T U 4 : 1 1 2 G) に誤り訂正処理を行い、誤り訂正処理された 1 0 0 G トランスポートフレームをパラレル信号送信部 1 1 8 8 に出力する。パラレル信号送信部 1 1 8 8 は、1 0 0 G トランスポートフレーム (O T U 4 : 1 1 2 G) を、D S P と O T U 4 フレーム間の O T L 4 . 1 0 インタフェースにより O T U 4 フレームの固定レートフレーミング処理部 1 0 1 5 へパラレルに送る。

[0263] 一方、誤り訂正復号化部 1 1 3 6 は、5 0 G トランスポートフレーム (5 6 G) に誤り訂正処理を行い、誤り訂正処理された 5 0 G トランスポートフレームを受信側レート変換部 1 1 3 7 へ送信する。受信側レート変換部 1 1 3 7 は、第 4 の実施形態と同様に、5 0 G トランスポートフレームに対して受信側レート変換処理を行う。

具体的には、受信側レート変換部 1 1 3 7 は、受信した 5 0 G トランスポートフレーム (5 6 G) の半分の T S (T S 群 A の T S 1 ~ T S 5) を、1 フレーム目の 1 0 0 G トランスポートフレームのペイロードにおける決められた位置に含まれる 5 0 G 分の T S (例えば、T S 1 ~ T S 5) にマッピングする。受信側レート変換部 1 1 3 7 は、1 0 0 G トランスポートフレームのペイロードにおける残りの 5 0 G 分の T S (例えば、T S 6 ~ T S 1 0) に、F S 等のダミー信号を挿入する。

さらに、受信側レート変換部 1 1 3 7 は、受信した 5 0 G トランスポートフレーム (5 6 G) の残り半分の T S (T S 群 B の T S 1 ~ T S 5) を、2 フレーム目の 1 0 0 G トランスポートフレームのペイロードにおける決められた位置に含まれる 5 0 G 分の T S (例えば、T S 1 ~ T S 5) にマッピング

グする。受信側レート変換部1137は、2フレーム目の100Gトランスポートフレームにも1フレーム目と同様に、ペイロードにおける残りの50G分のTS（例えば、TS6～TS10）に、FS等のダミー信号を挿入する。

[0264] 受信側レート変換部1137は、1フレーム目の100GトランスポートフレームにおけるOTU4のOHに、50Gトランスポートフレーム（56G）のOHをそのままコピーする。受信側レート変換部1137は、2フレーム目のOTU4の100GトランスポートフレームにおけるOTU4のOHには、50GトランスポートフレームのOHをそのままコピーしてもよいし、他のデータを挿入してもよい。

上記のようにすることで、1つの50Gトランスポートフレームから2つの100Gトランスポートフレーム（OTU4）を復元する。

[0265] 受信側レート変換部1137は、復元した2フレーム分の100Gトランスポートフレーム（OTU4：112G）をパラレル信号送信部1138に送る。パラレル信号送信部1138は、100Gトランスポートフレーム（OTU4：112G）を、DSPとOTU4フレーム間のOTL4、10インタフェースによりOTU4フレームの可変レートフレーミング処理部1016へパラレルに送る。

[0266] OTU4フレームの固定レートフレーミング処理部1015において、パラレル信号受信部1155は、100GEのクライアント信号が設定された100Gトランスポートフレーム（OTU4：112G）を復元し、復元された100Gトランスポートフレームをオーバーヘッド抽出部1156に送る。オーバーヘッド抽出部1156は、誤り監視等のオーバーヘッドに関する処理を行った後、処理された100Gトランスポートフレームをデマッピング部1158に出力する。デマッピング部1158は、100Gトランスポートフレーム（OTU4：112G）からクライアント信号を抽出して復元したクライアント信号100GEを、クライアント信号送受信部1011へ送る。

[0267] 一方、OTU4フレームの可変レートフレーミング処理部1016において、パラレル信号受信部1125は、10GE×5（52G）が含まれた100Gトランスポートフレーム（OTU4：112G）を復元し、復元された100Gトランスポートフレームをオーバーヘッド抽出部1126へ送る。オーバーヘッド抽出部1126は、復元された100Gトランスポートフレーム（OTU4：112G）に対して誤り監視等のオーバーヘッドに関する処理を行った後、処理された100Gトランスポートフレームをダミー信号抜去部1127へ送る。ダミー信号抜去部1127は、100Gトランスポートフレーム（OTU4：112G）のペイロード内の決められた位置に含まれる50G分のTS（例えば、TS6～TS10）から、ダミー信号を抜去する。ダミー信号抜去部1127は、ダミー信号を抜去した100Gトランスポートフレーム（OTU4：112G）をデマッピング部1128へ送る。デマッピング部1128は、100Gトランスポートフレーム（OTU4：112G）からクライアント信号を抽出する。なお、ダミー信号を抜去せずに、デマッピング部1128が、100Gトランスポートフレーム（OTU4：112G）から直接クライアント信号を復元してもよい。デマッピング部1128は、抽出された10GE×5のクライアント信号をクライアント信号送受信部1011へ送る。

[0268] なお、本実施形態においては、150G転送におけるOTUのOHによる管理を、100GトランスポートフレームのOHのみで行ってもよく、50GトランスポートフレームのOHのみで行ってもよく、100Gトランスポートフレームと50GトランスポートフレームのOHの両方を用いて行ってもよい。つまり、トランスポンダ1001bは、150G転送する際のトランスポートフレームに、100Gトランスポートフレームから得られたOHを設定してもよく、50Gトランスポートフレームから得られたOHを設定してもよく、100Gトランスポートフレームから得られたOH及び50Gトランスポートフレームから得られたOHの両方に基づいて設定してもよい。

本実施形態によれば、50Gトランスポートフレームと従来の100Gトランスポートフレームを多重して、転送することが可能となる。本実施形態は、8QAM 150G転送を行う場合に適している。

[0269] <第11の実施形態>

本実施形態は、ライン側が33.6Gである場合のフレーミングである。

本実施形態のトランスポンダは、図22に示す第4の実施形態のトランスポンダ1001と同様の構成である。本実施形態では、フレーミング処理部1012が、OTU4フレーマに具備され、デジタル信号処理部1013がデジタルコヒーレント信号処理LSI(DSP)に具備されるものとする。本実施形態では、クライアント信号のビットレートが31Gであり、OTU4フレーマとDSPの間のインタフェースに112GのOTU4対応のOTL4.10が適用され、ライン信号のビットレートが33.6Gである場合の転送を行う例を示す。

[0270] 10GE×3(約31G)のクライアント信号がトランスポンダ1001に入力されたとする。クライアント信号送受信部1011は、クライアント信号をフレーミング処理部1012に送信する。フレーミング処理部1012のマッピング部1121は、OTU4フレーマ-DSP間のインタフェース(OTL4.10)が、OTU4対応の112Gであるため、OTU4相当のトランスポートフレームである100Gトランスポートフレームにクライアント信号をマッピングする。この時、OTU4フレーマのマッピング部1121は、ペイロード中の決められた位置にある30G分のTS(例えば、図23Aの100Gトランスポートフレームの17カラム~3816カラム中のTS1~TS3)に、クライアント信号をマッピングする。ダミー信号挿入部1122は、100Gトランスポートフレームにおける残りの70G分のTS(例えば、図23Aの17カラム~3816カラム中のTS4~TS10)には、FS等のダミー信号を入力する。上記のように設定することで、100GのOTL4.10インタフェースで転送可能な100Gトランスポートフレーム(OTU4)の形式を取りながら、30G分のデータを

送信するフレームを生成することができる。

[0271] オーバーヘッド付加部 1123 は、ダミー信号挿入部 1122 から OTU4 に対応したトランスポートフレームにより出力されたデータに OH を付加して、OH が付加されたデータをパラレル信号送信部 1124 に送る。パラレル信号送信部 1124 は、オーバーヘッド付加部 1123 から出力されたトランスポートフレームを、OTL4、10 インタフェースにより DSP のデジタル信号処理部 1013 へパラレルに送る。DSP のパラレル信号受信部 1131 は、フレーマ（フレーミング処理部 1012）から受信した OTU4 のトランスポートフレームを復元し、復元されたトランスポートフレームを送信側レート変換部 1132 に送る。

[0272] ライン信号のビットレートは 30 G 分（33.6 G）であるため、OTU4 の形式のままでは転送できない。そこで、送信側レート変換部 1132 は、パラレル信号受信部 1131 が復元した OTU4 のトランスポートフレームから、OTU4 フレーマ（フレーミング処理部 1012）で挿入した FS 等のダミー信号を抜去し、30 G 系列の信号に使用する 30 G トランスポートフレーム（33.6 G）を生成する。

[0273] 図 36 は、送信側レート変換部 1132 によるトランスポートフレームの変換処理の概要を説明するための図である。

時刻 T_0 から時刻 $T_0 + 10 \times 1.168 \mu s$ （マイクロ秒）までの 10 フレーム分の 100 G トランスポートフレームは、3 フレーム分の 30 G トランスポートフレームに対応する。10 フレーム分の 100 G トランスポートフレームの番号をそれぞれ、a0、a1、a2、b、a3、a4、c、a5、a6、a7 とする。

送信側レート変換部 1132 は、1～3 フレーム目（フレーム番号 a0、a1、a2）の 100 G トランスポートフレームのペイロードと、4 フレーム目（フレーム番号 b）の 100 G トランスポートフレームのペイロードの一部を、1 フレーム目の 30 G トランスポートフレームのペイロードに設定する。さらに、送信側レート変換部 1132 は、4 フレーム目（フレーム番

号b)の100Gトランスポートフレームのペイロードの残り、5～6フレーム目(フレーム番号a3、a4)の100Gトランスポートフレームのペイロードと、7フレーム目(フレーム番号c)の100Gトランスポートフレームのペイロードの一部を、2フレーム目の30Gトランスポートフレームのペイロードに設定する。送信側レート変換部1132は、7フレーム目(フレーム番号c)の100Gトランスポートフレームのペイロードの残り、8～10フレーム目(フレーム番号a5、a6、a7)の100Gトランスポートフレームのペイロードを、3フレーム目の30Gトランスポートフレームのペイロードに設定する。

[0274] 図37～図39は、送信側レート変換部1132が100Gトランスポートフレーム(OTU4:112G)を、30Gトランスポートフレーム(33.6G)に変換する処理を示す図であり、図36の詳細を示す。

図37において、送信側レート変換部1132は、1フレーム目(フレーム番号a0)のOTU4の100Gトランスポートフレーム(112G)内のペイロードにおける決められた位置(TS1～TS3)の30G分のTSからクライアント信号を抽出する。送信側レート変換部1132は、抽出したクライアント信号を、30Gトランスポートフレーム(33.6G)のペイロードの10個のTSのうち3個のTS(TS群A1)にマッピングする。3/10のTSを用いるのは、100Gトランスポートフレーム(112G)から30Gトランスポートフレーム(33.6G)へ変更するためである。

[0275] さらに、送信側レート変換部1132は、2フレーム目(フレーム番号a1)のOTU4の100Gトランスポートフレーム(112G)内のペイロードにおける決められた位置(TS1～TS3)の30G分のTSからクライアント信号を抽出する。送信側レート変換部1132は、抽出したクライアント信号を、30Gトランスポートフレーム(33.6G)のペイロードの10個のTSのうち3個のTS(TS群A2)にマッピングする。送信側レート変換部1132は、3フレーム目(フレーム番号a2)のOTU4の

100Gトランスポートフレーム（112G）内のペイロードについても同様に、30Gトランスポートフレーム（33.6G）のペイロードの10個のTSのうち3個のTS（TS群A3）にマッピングする。

[0276] 送信側レート変換部1132は、4フレーム目（フレーム番号b）のOTU4の100Gトランスポートフレーム（112G）内のペイロードにおける決められた位置（TS1～TS3）の30G分のTSからクライアント信号を抽出する。送信側レート変換部1132は、抽出したクライアント信号の1/3を1フレーム目の30Gトランスポートフレーム（33.6G）のペイロードにおける1/10のTS（TS群A4）に設定する。送信側レート変換部1132は、残りの2/3のクライアント信号を、図38に示すように2フレーム目の30Gトランスポートフレームのペイロードにおける2/10のTS（TS群B1）に設定する。

[0277] 送信側レート変換部1132は、5、6フレーム目（フレーム番号a3、a4）のOTU4の100Gトランスポートフレーム（112G）それぞれについて、ペイロードにおける決められた位置（TS1～TS3）の30G分のTSからクライアント信号を抽出する。送信側レート変換部1132は、抽出したクライアント信号をそれぞれ、30Gトランスポートフレーム（33.6G）のペイロードの3/10のTS（TS群B2、B3）にマッピングする。

送信側レート変換部1132は、7フレーム目（フレーム番号c）のOTU4の100Gトランスポートフレーム（112G）内のペイロードにおける決められた位置（TS1～TS3）の30G分のTSからクライアント信号を抽出する。送信側レート変換部1132は、抽出したクライアント信号の2/3を2フレーム目の30Gトランスポートフレーム（33.6G）のペイロードにおける2/10のTS（TS群B4）に設定する。送信側レート変換部1132は、残りの1/3のクライアント信号を、図39に示すように3フレーム目の30Gトランスポートフレームのペイロードにおける1/10のTS（TS群C1）に設定する。

[0278] 送信側レート変換部1132は、8、9、10フレーム目（フレーム番号a5、a6、a7）のOTU4の100Gトランスポートフレーム（112G）それぞれについて、ペイロードにおける決められた位置（TS1～TS3）の30G分のTSからクライアント信号を抽出する。送信側レート変換部1132は、抽出したクライアント信号をそれぞれ、30Gトランスポートフレーム（33.6G）のペイロードの3/10のTS（TS群C2、C3、C4）にマッピングする。

[0279] 送信側レート変換部1132は、1フレーム目（フレーム番号a0）の100Gトランスポートフレーム（112G）のOHを、1フレーム目の30Gトランスポートフレーム（33.6G）のOHに設定し、4フレーム目（フレーム番号b）の100Gトランスポートフレーム（112G）のOHを、2フレーム目の30Gトランスポートフレーム（33.6G）のOHに設定し、7フレーム目（フレーム番号c）の100Gトランスポートフレーム（112G）のOHを、3フレーム目の30Gトランスポートフレーム（33.6G）のOHに設定する。

送信側レート変換部1132は、2、3、5、6、8、9、10フレーム目のOTU4のOHは削除する。

上記のように設定することで、送信側レート変換部1132は、100Gトランスポートフレーム（OTU4：112G）から30Gトランスポートフレーム（33.6G）を生成する。

[0280] 送信側レート変換部1132が30Gトランスポートフレームを出力してから、対向のトランスポンダ1001の誤り訂正復号化部1136が誤り訂正処理を行った30Gトランスポートフレームを受信側レート変換部1137に出力するまでの処理は、第4の実施形態と同様である。

送信側レート変換部1132は、生成した30Gトランスポートフレームを誤り訂正符号化部1133に出力する。誤り訂正符号化部1133は、30Gトランスポートフレームに誤り訂正符号を付加し、誤り訂正符号が付加された30Gトランスポートフレームをデジタル信号送信処理部1134に

送信する。なお、誤り訂正符号化部 1133 は無くてもよい。

デジタル信号送信処理部 1134 は、30G トラnsポートフレームに対して長距離伝送のための光デジタルコヒーレント処理を行い、処理された 30G トラnsポートフレームをライン信号送受信部 1014 に送信する。なお、デジタル信号送信処理部 1134 は無くてもよい。

ライン信号送受信部 1014 は、デジタル信号処理部 1013 から出力された 30G トラnsポートフレームのデータを E/O 変換し、変換により得られた光信号をライン信号としてネットワークへ送信する。送信されたデータは、対向のトラnsポンダ 1001 のライン信号送受信部 1014 が受信する。

[0281] 対向のトラnsポンダ 1001 のライン信号送受信部 1014 は、受信したデータを O/E 変換した後、変換により得られた電気信号を DSP（デジタル信号処理部 1013）へ出力する。デジタル信号処理部 1013 のデジタル信号受信処理部 1135 は、受信したデータに信号等化を行い、30G トラnsポートフレームを出力する。誤り訂正復号化部 1136 は、デジタル信号受信処理部 1135 から出力された 30G トラnsポートフレームに誤り訂正処理を行う。誤り訂正復号化部 1136 は誤り訂正処理が行われた 30G トラnsポートフレームを受信側レート変換部 1137 へ送信する。

[0282] 受信側レート変換部 1137 は、誤り訂正復号化部 1136 が出力した 30G トラnsポートフレーム（33.6G）から 100G トラnsポートフレーム（OTU4：112G）を生成する。具体的には、受信側レート変換部 1137 は、1 フレーム目の 30G トラnsポートフレーム（33.6G）の 3/10 の TS（TS 群 A1）を、1 フレーム目の 100G トラnsポートフレームのペイロードにおける決められた位置に含まれる 30G 分の TS（例えば、TS1～TS3）にマッピングする。受信側レート変換部 1137 は、100G トラnsポートフレームのペイロードにおける残りの 70G 分の TS（例えば、TS4～TS10）に、FS 等のダミー信号を挿入する。

[0283] さらに、受信側レート変換部1137は、1フレーム目の30Gトランスポートフレーム(33.6G)の3/10のTS(TS群A2)を、2フレーム目の100Gトランスポートフレームのペイロードにおける決められた位置に含まれる30G分のTS(例えば、TS1~TS3)にマッピングする。受信側レート変換部1137は、2フレーム目の100Gトランスポートフレームのペイロードについても、残りの70G分のTS(例えば、TS4~TS10)にFS等のダミー信号を挿入する。

以降も同様に、受信側レート変換部1137は、送信側レート変換部1132と逆のマッピング処理を行うことで、3フレーム分の30Gトランスポートフレームから10フレーム分の100Gトランスポートフレーム(OTU4)を復元する。

[0284] 例えば、受信側レート変換部1137は、1フレーム目の30Gトランスポートフレーム(33.6G)の1/10のTS(TS群A4)と、2フレーム目の30Gトランスポートフレーム(33.6G)の2/10のTS(TS群B1)とを抽出する。受信側レート変換部1137は、抽出したこれらのTSを、4フレーム目の100Gトランスポートフレームのペイロードにおける決められた位置に含まれる30G分のTS(例えば、TS1~TS3)にマッピングする。受信側レート変換部1137は、2フレーム目の100Gトランスポートフレームのペイロードの残りの70G分のTS(例えば、TS4~TS10)にFS等のダミー信号を挿入する。

[0285] なお、受信側レート変換部1137は、1フレーム目のOTU4のOHには、1フレーム目の30Gトランスポートフレーム(33.6G)のOHをそのままコピーする。2フレーム目、3フレーム目、4フレーム目のOTU4のOHには、1フレーム目の30GトランスポートフレームのOHをそのままコピーしてもよく、他のデータを挿入してもよい。受信側レート変換部1137は、5フレーム目のOTU4のOHには、2フレーム目の30GトランスポートフレームのOHをそのままコピーする。6フレーム目、7フレーム目のOTU4のOHには、2フレーム目の30Gトランスポートフレー

ムのOHをそのままコピーしてもよく、他のデータを挿入してもよい。受信側レート変換部1137は、8フレーム目のOTU4のOHには、3フレーム目の30GトランスポートフレームのOHをそのままコピーする。受信側レート変換部1137は、9フレーム目、10フレーム目のOTU4のOHには、3フレーム目の30GトランスポートフレームのOHをそのままコピーしてもよく、他のデータを挿入してもよい。

[0286] 受信側レート変換部1137は、復元した10フレーム分の100Gトランスポートフレーム(OTU4:112G)をパラレル信号送信部1138に送る。パラレル信号送信部1138は、復元された100Gトランスポートフレーム(OTU4:112G)を、DSPとOTU4フレーム間のOTL4、10インタフェースによりOTU4フレーム(フレーミング処理部1012)へパラレルに送る。OTU4フレームのパラレル信号受信部1125は、100Gトランスポートフレーム(OTU4:112G)を復元する。オーバーヘッド抽出部1126は、復元された100Gトランスポートフレーム(OTU4:112G)に誤り監視等のオーバーヘッドに関する処理を行う。ダミー信号抜去部1127は、オーバーヘッドに関する処理が行われた100Gトランスポートフレーム(OTU4:112G)から、ペイロードの決められた位置の70G分のTS(例えば、TS4~TS10)に設定されているダミー信号を抜去する。デマッピング部1128は、ダミー信号が抜去された100Gトランスポートフレーム(OTU4:112G)からクライアント信号を抽出する。なお、ダミー信号を抜去せずに、デマッピング部1128が、100Gトランスポートフレーム(OTU4:112G)から直接クライアント信号を復元してもよい。デマッピング部1128は、抽出された10GE×3のクライアント信号を、クライアント信号送受信部1011へ送る。クライアント信号送受信部1011は、フレーム(フレーミング処理部1012)から受信したクライアント信号を出力する。

本実施形態によれば、50G以外のレート(30G)の転送を柔軟に行うことが可能になる。本実施形態は、新たな変調方式の登場や、ADC/DAC

Cのスピードの変更により、柔軟なレートの転送が必要となった場合に適する。

[0287] なお、マッピング部 1 1 2 1、ダミー信号挿入部 1 1 2 2、送信側レート変換部 1 1 3 2、1 1 3 2 a、受信側レート変換部 1 1 3 7、1 1 3 7 a、ダミー信号抜去部 1 1 2 7 は、抜去すべきダミー信号やダミー信号の設定位置 (TS) を以下のいずれかにより識別する。

[0288] (1) 常に同じ位置の TS をダミー信号であると識別する。マッピング部 1 1 2 1、及び受信側レート変換部 1 1 3 7、1 1 3 7 a は、ダミー信号を設定すべきと予め決められた TS にはクライアント信号を設定しない。

[0289] (2) 常に同じパターンの設定値をダミー信号に用いる。送信側レート変換部 1 1 3 2、及びダミー信号抜去部 1 1 2 7 は、TS の設定値によってダミー信号を識別し、抜去する。

[0290] (3) ダミー信号の位置又はパターンをフレームの OH を用いて転送する。オーバーヘッド付加部 1 1 2 3 は、ダミー信号挿入部 1 1 2 2 がダミー信号を設定した TS あるいはダミー信号のパターンを示すダミー信号識別情報を OH に設定する。送信側レート変換部 1 1 3 2、1 1 3 2 a、受信側レート変換部 1 1 3 7、1 1 3 7 a、及びダミー信号抜去部 1 1 2 7 は、OH に設定されているダミー信号識別情報によって、ペイロード内のダミー信号を識別する。

[0291] (4) ダミー信号の位置又はパターンをペイロード中の FS を用いて転送する。ダミー信号挿入部 1 1 2 2 は、ペイロード中の FS にダミー信号を設定した TS あるいはダミー信号のパターンを示すダミー信号識別情報を設定する。送信側レート変換部 1 1 3 2、1 1 3 2 a、受信側レート変換部 1 1 3 7、1 1 3 7 a、及びダミー信号抜去部 1 1 2 7 は、FS に設定されているダミー信号識別情報によって、ペイロード内のダミー信号を識別する。

[0292] (5) ダミー信号の位置又はパターンをペイロード中の TS を用いて転送する。ダミー信号挿入部 1 1 2 2 は、ペイロード中の TS にダミー信号を設定した TS あるいはダミー信号のパターンを示すダミー信号識別情報を設定す

る。送信側レート変換部 1132、1132a、受信側レート変換部 1137、1137a、及びダミー信号抜去部 1127は、TSに設定されているダミー信号識別情報によって、ペイロード内のダミー信号を識別する。

[0293] (6) ダミー信号の位置又はパターンをペイロード中のGMPのStuffを用いて転送する。ダミー信号挿入部 1122は、ペイロード中のGMPのStuffにダミー信号を設定したTSあるいはダミー信号のパターンを示すダミー信号識別情報を設定する。送信側レート変換部 1132、1132a、受信側レート変換部 1137、1137a、及びダミー信号抜去部 1127は、GMPのStuffに設定されているダミー信号識別情報によって、ペイロード内のダミー信号を識別する。

[0294] (7) トランスポンダ 1001、1001a、1001bの起動時に、挿入側及び抜去側（マッピング部 1121、ダミー信号挿入部 1122、送信側レート変換部 1132、1132a、受信側レート変換部 1137、1137a、ダミー信号抜去部 1127）でダミー信号の位置またはパターンを設定する。

[0295] 上述した第4～第11の実施形態によれば、既存のフレームDSP間のインタフェース条件を満足しつつ、ライン信号のビットレートに対応するフレーミングを行うことが可能となる。特に8QAMの変調方式を用いた150G伝送に対応する効果がある。

[0296] なお、上述した第4～第11の実施形態では、フレームDSP間がOTU4である場合を例に説明したが、OTU1、OTU2、OTU2e、OTU3、OTU3eの階梯であってもよく、今後標準化される階梯を適用してもよい。

また、上述した第4～第11の実施形態では、OTNフレームを例に説明したが、これに限らず、他のフレーム、例えばSDH (Synchronous Digital Hierarchy) のフレーム等を用いてもよい。

[0297] 次に、以下に示す第12～第16の実施形態では、図19に示した第1の応用例についてさらに詳しく説明する。

＜第１２の実施形態＞

図４０は、本発明の第１２の実施形態によるマルチキャリア光伝送システム２００１の構成を示す概略ブロック図である。マルチキャリア光伝送システム２００１の構成は、基本的には、図１９に示したマルチキャリア光伝送システム７０１と同様である。

- [0298] マルチキャリア光伝送システム２００１は、送信装置２０１０と、受信装置２０２０と、送信装置２０１０と受信装置２０２０を接続する光伝送路２０４０とを備える。送信装置２０１０において、クライアント信号受信部２０１１は、送信装置２０１０に接続された外部の装置から１００GbE（１００Gb/sイーサネット（登録商標））やOTU4などのクライアント信号を受信する。また、クライアント信号受信部２０１１は、受信したクライアント信号がOTU4フレームの場合、受信したクライアント信号をそのまま出力し、受信したクライアント信号が１００GbEの場合、受信したクライアント信号をOTU4フレームにマッピングして、クライアント信号がマッピングされたOTU4フレームを出力する。第一の分配部２０１２は、クライアント信号受信部２０１１が出力するOTU4フレームの信号をブロックに分割する。ここで、第一の分配部２０１２は、信号をブロックに分割する際、OTU4フレームのサイズの約数の値であって、分配後の信号を参照して信号処理を行う機能部がOTU4フレームのフレーム構造の検出に必要とするオーバーヘッド要素のバイトのバイト数以上の値を分割するブロックのサイズとして選択する。例えば、OTU4フレームの場合、フレームサイズは、１６３２０バイトである。１６３２０の約数は１，２，３，４，５，６，８，１０，１２，１５，１６，１７，２０，・・・，４０８０，５４４０，８１６０，１６３２０であり、これらの値がブロックサイズの候補となる。分配後の信号を参照して信号処理を行う機能部の処理の一例として、図４０に示す誤り訂正符号化部２０１３a及び２０１３bによる誤り訂正符号化の処理がある。当該処理においてFASバイトのみを用いてフレーム構造を検出する場合、第一の分配部２０１２は、FASバイトの長さである

6バイト以上の値をブロックサイズとして選択する。第一の分配部2012は、ブロックサイズとして選択した値に基づいてOTU4フレームの信号をブロックに分割する。

[0299] フレームをブロックに分割する例は図10A~10Eに示した通りである。また、第一の分配部2012は、分割されたブロックをラウンドロビン方式でサブキャリアに対応する2つの信号SC#1とSC#2に分配する。ここで、ブロック数が偶数の場合、OTU4フレームの先頭にあるFASが一方のレーンだけに分配されてしまうため、フレームごとにレーン回転を行い、FASが2つのレーンに分配されるように分配を行う。なお、レーン回転とは、1フレームごとに分配を開始するレーンを変えることである。ブロック数が奇数の場合、レーン回転を行わなくても、FASは、2つのレーンに対して交互に分配される。誤り訂正符号化部2013a及び2013bは、第一の分配部2012によって分配されたそれぞれの信号に対して誤り訂正符号を付加する。ここで、誤り訂正符号化部2013aと2013bは、非特許文献1のITU-T勧告で規定されるRS(255, 239)、または、RS(255, 239)と同じ約7%の冗長度を有する別の符号化方式か、または、RS(255, 239)と異なる冗長度、例えば約20%の冗長度を有する別の符号化方式を用いて誤り訂正符号の付加を行う。

[0300] 第二の分配部2016a及び2016bは、誤り訂正符号化部2013a及び2013bのそれぞれによって誤り訂正符号が付加された信号をX偏波とY偏波に対応するように2つに分配する。すなわち、第一の分配部2012によって、サブキャリアに対応するSC#1とSC#2の信号に分配され、さらに、第二の分配部2016a及び2016bによってX偏波とY偏波に対応するように分配されるため、結果として、OTU4フレームの信号は、SC#1 X偏波、SC#1 Y偏波、SC#2 X偏波、SC#2 Y偏波の4つのレーンに分配されることになる。また、第二の分配部2016a及び2016bは、第一の分配部2012と同様に、誤り訂正符号化部2013a及び2013bが出力する信号のフレームサイズと、分配後の信号を参照し

て信号処理を行う機能部の処理が要求するフレーム構造を検出するのに必要なオーバーヘッド要素のバイト数とに基づいて信号の分配を行う。例えば、第二の分配部2016a及び2016bに接続されているデジタル変調部・送信部・合波部2019に含まれるデジタル変調部によるデジタル変調の処理において、フレーム構造を検出した上で、伝送路の波長分散などを推定するためのトレーニングシーケンスを付加する場合がある。この場合、FASバイトを用いてフレーム構造を検出するときには、第二の分配部2016a及び2016bは、FASバイトの長さである6バイト以上の値をブロックサイズとして選択して信号の分配を行う。デジタル変調部・送信部・合波部2019において、デジタル変調部は、第二の分配部2016a及び2016bによって分配されたSC#1X偏波、SC#1Y偏波、SC#2X偏波、SC#2Y偏波の各々の信号に対して2SC-DP-BPSK方式による変調を行って信号を多重し、送信部は、変調された信号を送信し、合波部は、送信された信号を波長多重して伝送信号とする。この伝送信号は、光伝送路2040を通じて長距離伝送される。

[0301] 受信装置2020の分波部・受信部・デジタル復調部2029では、分波部が、光信号（伝送信号）を分波し、受信部が分波された信号を読み出し、デジタル復調部が読み出された信号に対して復調を行う。これにより、分波部・受信部・デジタル復調部2029は、SC#1X偏波、SC#1Y偏波、SC#2X偏波、SC#2Y偏波に対応する4つの信号を出力する。第二の結合部2026a及び2026bは、それぞれX偏波とY偏波の2つの信号のブロックからFASバイトを検出する。また、第二の結合部2026a及び2026bは、検出したFASバイトを用いて2つの信号のブロックに対してリオーダ、デスクューして元の信号を再生して、再生された信号を出力する。誤り訂正復号部2023a及び2023bは、第二の結合部2026a及び2026bのそれぞれから出力された信号に対して誤り訂正処理を行う。第一の結合部2022は、誤り訂正復号部2023a及び2023bから出力された2つの信号のブロックからFASバイトを検出する。また、

第一の結合部2022は、検出したFASバイトを用いて2つの信号のブロックに対してリオーダ、デスキューして元のOTU4のフレーム構造の信号を再生して、再生された信号を出力する。クライアント信号送信部21は、第一の結合部2022が出力するOTU4のフレームの信号をそのまま出力し、または、OTU4のフレームの信号を100GbEの信号に変換して100GbEの信号を出力する。

[0302] 上記の第12の実施形態の構成により、第一の分配部2012、ならびに、第二の分配部2016a及び2016bにおいてフレーム構造の検出に必要なオーバーヘッド要素、例えば、FASのバイト領域を維持して信号を分配する。これにより、第一の分配部2012、ならびに、第二の分配部2016a及び2016bが出力する分配後の信号においてもフレーム構造を検出することができる。したがって、誤り訂正符号化処理などのフレーム構造を利用する信号処理を信号の分配後に行うことが可能となる。それにより、例えば、当該信号処理を行う回路素子を分配部の後段に分割して配置することができるなど、回路素子の配置の自由度を高めることができ、回路規模の制約により単一のデバイスでは実現できない機能を複数に分割することによって実現することが可能となる。

[0303] なお、上記の第12の実施形態の構成において、第一の分配部2012、ならびに、第二の分配部2016a及び2016bが分配した後の信号を参照する機能部が、FASバイトだけではなく、FASバイトとMFAS (Multi-Frame Alignment Signal) バイトの両方を参照してフレーム構造を検出する場合もある。この場合、第一の分配部2012、ならびに、第二の分配部2016a及び2016bによって、FAS+MFASバイトの長さである7バイト以上の値がブロックサイズとして選択されることになる。また、分配した後の信号を参照する機能部が、FASバイト及びMFASバイトに加え、4行×4080コラムのフレーム構造における1行を処理の単位とする場合、4080バイト以上の値が、ブロックサイズとして選択されることになる。また、FAS+MFASバイトの長さである7バイト以上の値が選択

された場合、受信装置 2020 における第二の結合部 2026 a 及び 2026 b、ならびに、第一の結合部 2022 は、2つの信号のブロックを結合する場合、FAS バイトに加えて MFAS バイトを検出し、検出した FAS バイト及び MFAS バイトを用いて 2つの信号のブロックに対してリオーダ、デスキューして元の信号を再生するようにしてもよい。

[0304] また、第二の分配部 2016 a 及び 2016 b においては、第一の分配部 2012 がブロックの分割に用いたブロックサイズを超える値を選択したとしても、選択した値に対応するオーバーヘッド要素を用いたフレーム構造の検出はできない。例えば、第一の分配部 2012 が、FAS バイトである 6 バイトをブロックサイズとして選択した場合、第二の分配部 2016 a 及び 2016 b が、FAS + MFAS バイトの 7 バイトをブロックサイズとして選択したとしても、第一の分配部 2012 において、MFAS バイトの情報を維持するように分割していないため、第二の分配部 2016 a 及び 2016 b の分配後の信号について MFAS バイトのパターンは維持されていない。したがって、第二の分配部 2016 a 及び 2016 b において選択できるブロックサイズの値は、第一の分配部 2012 において選択されたブロックサイズ以下の値となる。そのため、第一の分配部 2012 において選択するブロックサイズは、第二の分配部 2016 a 及び 2016 b によって分配された信号を参照して信号処理を行う機能部の処理が要求するフレーム構造を検出するのに必要なオーバーヘッド要素のバイト数も考慮して選択する必要がある。

[0305] また、上記の第 12 の実施形態の構成において、分配後の信号を参照して信号処理を行う機能部として、誤り訂正符号化を行う誤り訂正符号化部 2013 a 及び 2013 b、並びに、伝送路の波長分散などを推定するためのトレーニングシーケンスを付加するデジタル変調部・送信部・合波部 2019 のデジタル変調部を例として説明した。フレーム構造を利用する信号処理としては、これらの機能部による処理以外に、スクランブル、デジタル信号処理用等のトレーニングシーケンスの挿入及び削除、ならびに、オーバーヘッ

ド情報へのアクセスなどの処理がある。

[0306] また、上記の第12の実施形態の構成において、信号のフレームとして標準のフレームサイズが16320バイトのOTU4について説明した。しかし、フレームの構成は、当該実施形態の構成に限られるものではなく、例えば、フレームサイズがOTU4とは異なるOTU4V信号などを適用してもよく、その場合も同様に、フレームサイズの約数の値であって、分配後の信号を参照して信号処理を行う機能部の処理が要求するフレーム構造を検出するのに必要なオーバーヘッド要素のバイト数以上の値がブロックサイズとして選択されることになる。

[0307] また、第12の実施形態の変形例として図41に示すマルチキャリア光伝送システム2001aのように誤り訂正符号化の処理を行う機能部が、第一の誤り訂正符号化部2014a及び2014b、並びに第二の誤り訂正符号化部2015a及び2015bのように複数段に分かれていてもよい。

[0308] 図41の構成では、第一の誤り訂正符号化部2014a及び2014bが、約7%の冗長度のHD-FEC (Hard Decision-Forward Error Correction) を行い、第二の誤り訂正符号化部2015a及び2015bが、約13%の冗長度のSD-FEC (Soft Decision-Forward Error Correction) を行う。これにより、合計で約20%の冗長度の誤り訂正符号化を行うことができる。具体的には、この誤り訂正符号化は、例えば、図42に示すようなコラム数が4592コラムのフレームを構成する処理となる。まず、第一の誤り訂正符号化部2014a及び2014bが、約7%の冗長度の誤り訂正符号をフレームの3825コラムから4080コラムの領域に付加する。そして、第二の誤り訂正符号化部2015a及び2015bが、約13%の冗長度の誤り訂正符号をフレームの4081コラムから4592コラムの領域に付加する。なお、この例における正確な冗長度を算出すると、約7%の冗長度のFECについては、 4×3824 バイトのデータに対して $4 \times (4080 - 3824)$ バイトの誤り訂正符号を付加するので冗長度は、 $4 \times (4080 - 3824) / (4 \times 3824) = 6.7\%$ となる。また、約13%の

冗長さのFECは、 4×3824 バイトのデータに対して、 $4 \times (4592 - 4080)$ バイトの誤り訂正符号を付加するので、冗長性は、 $4 \times (4592 - 4080) / (4 \times 3824) = 13.4\%$ となる。両者を合計すると、 20.1% の冗長性となる。また、このときのフレーム全体のサイズは、 $4 \times 4592 = 18368$ バイトとなる。そのため、第二の分配部2016a及び2016bは、デジタル変調部・送信部・合波部2019がフレーム構造の検出を行うことを考慮しつつ、18368の約数、すなわち1, 2, 4, 7, 8, 14, 16, 28, 32, $\dots$ 4592, 9184, 18368の中からブロックサイズを選択することになる。

[0309] なお、受信装置2020aにおいても、送信装置2010aの構成に対応するように、第二の誤り訂正復号部2025a及び2025b、並びに第一の誤り訂正復号部2024a及び2024bという2段の復号部が備えられることになる。

上記の第12の実施形態の変形例のように誤り訂正処理を複数段にして誤り訂正符号化を接続させることにより、図40に示した第12の実施形態の構成により得られる効果に加えて、合計で約20%の高い冗長さの誤り訂正の性能を実現することが可能となる。また、誤り訂正符号化の機能部を2つに分けていることから、回路素子の配置において更に自由度を高めることが可能となる。

[0310] <第13の実施形態>

次に、本発明の第13の実施形態について説明する。図43は、本発明の第13の実施形態によるマルチキャリア光伝送システム2002を示す概略ブロック図である。マルチキャリア光伝送システム2002も、第12の実施形態のマルチキャリア光伝送システムと同様に2SC-DP-BPSK方式により100Gb/sの伝送を行う。図43において、第12の実施形態と同じ構成については同じ符号を付し、以下、第12の実施形態の変形例である図41に示したマルチキャリア光伝送システム2001aと異なる構成について説明する。マルチキャリア光伝送システム2002では、マル

チキャリア光伝送システム2001aと同じく2段の誤り訂正符号化部及び誤り訂正復号部（すなわち、第一及び第二の誤り訂正符号化部、第一及び第二の誤り訂正復号部）を備えている。しかし、第一の誤り訂正符号化部2014が、第一の分配部2012の前に備えられ、第一の誤り訂正復号部2024が、第一の結合部2022の後に備えられている点で、マルチキャリア光伝送システム2002はマルチキャリア光伝送システム2001aと異なる。また、マルチキャリア光伝送システム2002においても、マルチキャリア光伝送システム2001aと同様に、例えば、第一の誤り訂正符号化部2014が、約7%の冗長度のHD-FECを行い、第二の誤り訂正符号化部2015a及び2015bが、約13%の冗長度のSD-FECを行う。

[0311] 第13の実施形態によるマルチキャリア光伝送システム2002の誤り訂正符号を付加する処理について説明する。図43において、クライアント信号受信部2011は、図44に示すOTUフレームを出力する。ただし、出力された信号においては、まだ、コラム3825から4080の誤り訂正符号領域に、誤り訂正符号は書き込まれていない。第一の誤り訂正符号化部2014は、クライアント信号受信部2011が出力したOTUフレームのコラム3825から4080の誤り訂正符号領域に誤り訂正符号を書き込む。第一の分配部2012は、図45(a)に示すように、例えば、4行×4080コラムのフレームを4080バイトに分割、すなわち1行を1つのブロックとしてブロック分割する。ここで、分割したそれぞれのブロックを、フレーム1については、1-1、1-2、1-3、1-4と呼ぶ。以降のフレームについても同じように、例えば、フレーム2については、分割したそれぞれのブロックを2-1、2-2、2-3、2-4と呼び、フレーム3については、分割したそれぞれのブロックを3-1、3-2、3-3、3-4と呼ぶ。第一の誤り訂正符号化部2014から第一の分配部2012に出力される際、フレームの伝送の順は、まず1行目の1バイト目から4080バイト目に向かって伝送され、続いて、2行目の1バイト目から4080バイト目に向かって行われ、これがフレームごとに繰り返されることになる。第一

の分配部 2012 は、図 45 (a) に示したフレーム構造の信号をブロックにしたがって図 45 (b) のように 2 つのレーンに分配していく。例えば、フレーム 1 については、1-1、1-2、1-3、1-4 のブロックをレーン 1、レーン 2 の順に交互に分配していく。

[0312] 第一の分配部 2012 は、1 つのフレームのブロックの分配を終了すると、レーン回転、すなわちブロックの分配の開始レーンを変えて分配を行う。例えば、フレーム 2 の 2-1、2-2、2-3、2-4 のブロックについてはレーン 2、レーン 1 の順に交互に分配していく。これにより、図 45 (a) 及び図 45 (b) に示すブロックにおいて斜線で示したフレームの先頭のオーバーヘッド要素の領域が、2 つのレーンに出現することになる。分配後のブロックについて、1 つのレーンの信号に着目して、オーバーヘッド要素を先頭に、次のオーバーヘッド要素まで、例えば図 45 (b) のレーン 1 の破線で囲ったブロック 1-1、1-3、2-2、2-4 をひとかたまりとしてみると、s 図 45 (c) のようなフレーム構造を有する信号としてみることができる。第二の誤り訂正符号化部 2015 a 及び 2015 b は、第一の分配部 2012 から出力される図 46 (a) (図 45 (c) を再掲した図である) に示す信号を 4 行×4080 コラムのフレーム構造を有する信号とみなして図 46 (b) に示すように 4081 コラムから 4592 コラムの領域を付加し、当該領域に誤り訂正符号を書き込む。

[0313] 上記の第 13 の実施形態の構成では、第 12 の実施形態と同様に第一の分配部 2012、ならびに、第二の分配部 2016 a 及び 2016 b においてフレーム構造の検出に必要なオーバーヘッド要素、例えば、FAS や MFAS のバイト領域を維持して信号を分配する。これにより、第一の分配部 2012、ならびに、第二の分配部 2016 a 及び 2016 b が出力する分配後の信号においてもフレーム構造を検出することができる。したがって、誤り訂正符号化処理などのフレーム構造を利用する信号処理を信号の分配後に行うことが可能となる。それにより、例えば、当該信号処理を行う回路素子を分配部の後段に分割して配置することができるなど、回路素子の配置の自由

度を高めることができ、回路規模の制約により単一のデバイスでは実現できない機能が、回路素子を複数のチップに分割することによって実現することが可能となる。

[0314] また、上記の第13の実施形態の構成では、第一の分配部2012の前に第一の誤り訂正符号化部2014を配置し、第一の分配部2012の後に第二の誤り訂正符号化部2015a及び2015bを配置する。そして、第一の誤り訂正符号化部2014に約7%の冗長度のHD-FECを行わせ、第二の誤り訂正符号化部2015a及び2015bに約13%の冗長度のSD-FECを行わせる。このように2つの誤り訂正符号化の処理を接続させることにより、合計で約20%の高い冗長度の性能を実現することが可能となる。

[0315] また、上記の第13の実施形態の構成では、受信装置2020bにおいて、第一の誤り訂正復号部2024は、信号全体に対して（上記の例の場合、100Gbit/sの信号全体に対して）誤り訂正処理を行う。これに対して、第二の誤り訂正復号部2025a及び2025bは、2つに分岐された信号に対して（上記の例の場合、50Gbit/sの信号に対して）それぞれ誤り訂正処理を行う。したがって、2つある50G信号のうち一方のビットエラーレートが劣化しても、その後段にある第一の誤り訂正復号部2024において100Gbit/sの信号にまとめてさらに誤り訂正を行うので、より一層の高い誤り訂正能力を提供でき、信号品質を改善することが可能となる。

[0316] <第14の実施形態>

次に、本発明の第14の実施形態について説明する。図47は、本発明の第14の実施形態によるマルチキャリア光伝送システム2003を示す概略ブロック図である。マルチキャリア光伝送システム2003も、第12及び第13の実施形態のマルチキャリア光伝送システムと同様に2SC-DP-BPSK方式により100Gbit/sの伝送を行う。図47において、第12及び第13の実施形態と同じ構成については同じ符号を付し、以下、第

12の実施形態の変形例である図41に示したマルチキャリア光伝送システム2001aと異なる構成について説明する。マルチキャリア光伝送システム2003においても、マルチキャリア光伝送システム2001aと同じく2段の誤り訂正符号化部及び誤り訂正復号部（すなわち、第一及び第二の誤り訂正符号化部、第一及び第二の誤り訂正復号部）を備えている。しかし、第二の誤り訂正符号化部2015-1、2015-2及び第二の誤り訂正符号化部2015-3、2015-4がそれぞれ第二の分配部2016a及び2016bの後に配置されている点で、マルチキャリア光伝送システム2003はマルチキャリア光伝送システム2001aと異なる。また、送信装置2010cの構成に対応するように、受信装置2020cにおいても、第二の誤り訂正復号部2025-1、2025-2及び第二の誤り訂正復号部2025-3、2025-4が、それぞれ第二の結合部2026a及び2026bの前に配置されている点で、マルチキャリア光伝送システム2003はマルチキャリア光伝送システム2001aと異なる。第14の実施形態の構成においても、マルチキャリア光伝送システム2001aと同様に、例えば、第一の誤り訂正符号化部2014a及び2014bが、約7%の冗長度のHDFECを行い、第二の誤り訂正符号化部2015-1、2015-2、2015-3、2015-4が、約13%の冗長度のSDFECを行う。

[0317] 第14の実施形態によるマルチキャリア光伝送システム2003において信号をブロックに分割して誤り訂正符号を付加する手順について説明する。まず、第一の分配部2012は、ブロックサイズ4080バイトで信号をブロックに分割し、得られたブロックの信号を2つのレーンに分配する。この分配の処理は、上述した図45(a)及び図45(b)を参照して説明した処理と同様となる。分配処理により、第一の誤り訂正符号化部2014a及び2014bには、図45(c)に示す信号が与えられる。図45(c)の最初の信号の構成であるブロック1-1、1-3、2-2、2-4のサイズは、上述したように図45(a)のフレームごとの信号と同じサイズとなり

、3825コラムから4080コラムは、誤り訂正符号領域となっている。
第一の誤り訂正符号化部2014a及び2014bは、この領域に誤り訂正符号を書き込む。第二の分配部2016a及び2016bは、例えば、分割するブロックのサイズとしてFASバイトのサイズである6バイト以上を選択し、信号をブロックに分割し、得られたブロックの信号を分配する。このように分配することで、第二の分配部2016a及び2016bによって分配された各々のレーンには、フレームサイズが4×4080バイトで、周期的にフレームの先頭であるFASが出現する信号となる。第二の誤り訂正符号化部2015-1、2015-2、2015-3、2015-4は、当該信号に対して、4081コラムから4592コラムの領域を付加し、その領域に約13%の冗長度の誤り訂正符号を書き込む。

[0318] 上記の第14の実施形態の構成では、第12及び第13の実施形態と同様に、第一の分配部2012、ならびに、第二の分配部2016a及び2016bにおいてフレーム構造の検出に必要なオーバーヘッド要素、例えば、FASやMFASのバイト領域の構成を維持して信号を分配する。これにより、第一の分配部2012、ならびに、第二の分配部2016a及び2016bが出力する分配後の信号においてもフレーム構造を検出することができる。したがって、誤り訂正符号化処理などのフレーム構造を利用する信号処理を信号の分配後に行うことが可能となる。それにより、例えば、当該信号処理を行う回路素子を分配部の後段に分割して配置することができる。第14の実施形態では、第二の誤り訂正符号化部を4つに分けていることからマルチキャリア光伝送システム2001aに比べてより柔軟な配置を行うことが可能となる。このように配置の自由度が高まることで、回路規模の制約により単一のデバイスでは実現できない機能が、回路素子を複数のチップに分割することによって実現することが可能となる。

[0319] また、上記の第14の実施形態の構成では、第一の分配部2012の後に第一の誤り訂正符号化部2014a及び2014bを配置し、第二の分配部2016a及び2016bの後に第二の誤り訂正符号化部2015-1、2

015-2及び第二の誤り訂正符号化部2015-3、2015-4を配置する。そして、第一の誤り訂正符号化部2014a及び2014bに約7%の冗長度のHD-FECを行わせ、第二の誤り訂正符号化部2015-1、2015-2、2015-3、2015-4に約13%の冗長度のSD-FECを行わせる。このように2つの誤り訂正符号化の処理を接続させることにより、合計で約20%の高い冗長度の性能を実現することが可能となる。

[0320] また、上記の第12、第13、及び第14の実施形態の構成では、第一の分配部2012、ならびに、第二の分配部2016a及び2016bの各々が、2分配する構成について示したが、2分配よりも多い分配数であってもよい。例えば、2サブキャリアではなく、Nサブキャリアを用いる場合、第一の分配部2012が、N分配することになる。また、例えば、変調方式として、DP-BPSKではなく、他の多値変調方式であるDP-QPSKやDP-16QAMなどを用いる場合、第二の分配部2016a及び2016bの分配数を2分配より多くしてもよい。

[0321] <第15の実施形態>

次に、本発明の第15の実施形態について説明する。図48は、本発明の第15の実施形態によるマルチキャリア光伝送システム2004を示す概略ブロック図である。マルチキャリア光伝送システム2004も、第12、第13及び第14の実施形態のマルチキャリア光伝送システムと同様に2SC-DP-BPSK方式により100Gb/sの伝送を行う。図48において、第12、第13、及び第14の実施形態と同じ構成については同じ符号を付し、以下、図40に示した第12の実施形態のマルチキャリア光伝送システム2001と異なる構成について説明する。マルチキャリア光伝送システム2001は、第一の分配部2012と、第一の分配部2012によって分配された2つのレーンに配置された2つの誤り訂正符号化部2013a及び2013bと、誤り訂正符号が付加された信号を更に分配する第二の分配部2016a及び2016bとを備える構成としていた。これに対してマルチキャリア光伝送システム2004は、マルチキャリア光伝送システム2

001の第一の分配部2012、誤り訂正符号化部2013a及び2013b、第二の分配部2016a及び2016bの並びを、第一の分配部2012、第二の分配部2016a及び2016b、誤り訂正符号化部2013a及び2013bの並びに変更し、さらに、第一の分配部2012と第二の分配部2016a及び2016bを一つの分配部2017にまとめ、4つの誤り訂正符号化部2013-1、2013-2、2013-3、2013-4を配置した構成となっている。受信装置2020dの構成についても、送信装置2010dの構成に対応して分波部・受信部・デジタル復調部2029の後に4つの誤り訂正復号部2023-1、2023-2、2023-3、2023-4を備え、4つに分かれた信号を結合する結合部2027を備える構成となっている。

[0322] 第15の実施形態のマルチキャリア光伝送システム2004と、第12の実施形態のマルチキャリア光伝送システム2001との違いは、誤り訂正符号化部の個数と処理の単位である。図40に示すマルチキャリア光伝送システム2001は、2つの誤り訂正符号化部2013a及び2013bを備えており、それぞれ50Gbit/sの信号を処理する。これに対して、図48に示すマルチキャリア光伝送システム2004は、4つの誤り訂正符号化部2013-1、2013-2、2013-3、2013-4を備えており、それぞれ25Gbit/sの信号を処理する。一般に、誤り訂正符号化部は性能が高いほど、また、処理するデータレートが高いほど、規模が大きくなる。したがって、同一の性能を実現する場合、処理するデータレートが低い方が、回路規模が小さくなる。例えば、極めて精度の高い誤り訂正符号を用いたい場合に、LSIやFPGA(Field Programmable Gate Array)等を構成する際の規模の制約から図40のような2つの誤り訂正符号化部2013a及び2013bでは回路規模が大きくなりすぎてLSIやFPGAを構成できないことがある。このような場合であっても、第15の実施形態のように4つの誤り訂正符号化部2013-1、2013-2、2013-3、2013-4とすることでLSIやFPGAを構成することが可能となる。

[0323] なお、分配部2017による分割及び分配の処理は、第12、第13及び第14の実施形態の第一の分配部2012ならびに第二の分配部2016a及び2016bによって行われていた2段階での分配の処理を一段階で行っている処理となる。また、第15の実施形態においても、フレームサイズの約数の値であって、分配後の信号を参照する機能部の処理が要求するフレーム構造を検出するのに必要なオーバーヘッド要素のバイト数以上の値をブロックサイズとして選択することになる。また、分配部2017は、分配する際に、レーン1から4に対してラウンドロビン方式で分配を行い、レーン1から4についてレーン回転を行ってオーバーヘッド要素が各々のレーンに周期的に出現するように分配を行う。

これにより、分配部2017が出力する分配後の信号においてもフレーム構造を検出することができる。したがって、誤り訂正符号化処理などのフレーム構造を利用する信号処理を信号の分配後に行うことが可能となり、当該信号処理を行う回路素子を分配部の後段に分割して配置できる。第15の実施形態では、誤り訂正符号化部を4つに分けていることからマルチキャリア光伝送システム2001に比べてより柔軟な配置を行うことが可能となる。このように配置の自由度が高まることで、回路規模の制約により単一のデバイスで実現できない機能が、回路素子を複数のチップに分割して実現することが可能となる。

[0324] また、第15の実施形態によるマルチキャリア光伝送システム2004においても、図49に示すような誤り訂正符号化部及び、誤り訂正復号部を2つに分けた構成としてもよい。また、図50に示すように、2つに分けたうちの第一の誤り訂正符号化部及び第一の誤り訂正復号部を、それぞれ分配部2017の前、及び結合部2027の後に配置するような構成としてもよい。また、図49及び図50の構成の場合においても、第12の実施形態の変形例、第13及び第14の実施形態の構成と同様に、最初の誤り訂正符号化の処理において約7%の冗長度のHD-FECを行い、2つ目の誤り訂正符号化処理において、約13%の冗長度のSD-FECを行うことになる。ま

た、図48、図49、図50では、分配数が4分配の例について説明したが、分配数は、4分配に限られるものではなく、より多くの分配数の構成であってもよい。

[0325] なお、上記の第12から第15の実施形態において示した誤り訂正符号の冗長度や符号化のアルゴリズムは、一例として説明したものであり、他の冗長度や他のアルゴリズムを適用してもよい。

[0326] また、上記の第12から第15の実施形態において、規定されたフレーム、例えば、OTU4フレームなどを適用するという前提で説明したが、フレームの構成は、当該実施形態に限られるものではない。任意のフレーム長のフレームに適用してもよい。また、フレーム長の約数として都合の良い約数がない場合、第一の分配部2012、第二の分配部2016a及び2016b、ならびに、分配部2017が、特開2011-223454号公報に示されるようなダミーバイトをフレームに加える手法を適用し、フレーム長を長くして都合の良い約数を選択するような構成としてもよい。この場合、受信側の第一の結合部2022、第二の結合部2026a及び2026b、ならびに、結合部2027において、フレームを再生した後にダミーバイトを削除する処理が行われることになる。

[0327] <第16の実施形態>

次に、本発明の第16の実施形態として、図51から図57を参照しつつ、上述した第12から第15の実施形態で示した構成における各機能部のチップへの分割例について説明する。第12から第15の実施形態においては、分配部の後に複数の誤り訂正符号化部を備え、結合部の前に複数の誤り訂正復号部を備える構成を示した。上述したように、一般に、誤り訂正処理の回路は大規模であり、高性能なものほど、また、処理するデータレートが高いほど、規模が大きくなる。そのため、単一のLSI、またはFPGAを用いたのでは、回路規模による制約から誤り訂正符号処理を実現することが困難な場合がある。これに対して、例えば、図51に示すように、第12の実施形態によるマルチキャリア光伝送システム2001において、第一の分配

部 2 0 1 2 の後段で誤り訂正符号化の処理を行えるようにしたことにより、第一の分配部 2 0 1 2 の後に、誤り訂正符号化の機能部を 2 つの誤り訂正符号化部（誤り訂正符号化部 2 0 1 3 a 及び 2 0 1 3 b）に分けて配置することが可能となる。誤り訂正符号化の機能部を 2 つに分けたことで、1 つの機能部で処理するビットレートを下げることができ、それに伴い、誤り訂正の性能を維持しつつ、誤り訂正符号化の回路規模を小さくすることができる。そのため、送信装置 2 0 1 0 を構成する際に、適切な回路規模とした誤り訂正符号化の機能部を 1 つずつ有する 2 つのチップ c 1、c 2 の形態として高性能な誤り訂正符号化の処理を実現することが可能となる。これは、受信装置 2 0 2 0 の誤り訂正復号部 2 0 2 3 a 及び 2 0 2 3 b についても同様であり、2 つのチップ c 3、c 4 の形態として高性能な誤り訂正復号の処理を実現することが可能となる。

[0328] また、図 5 2 に示す第 1 2 の実施形態の変形例のマルチキャリア光伝送システム 2 0 0 1 a の場合も同様に、送信装置 2 0 1 0 a についてはチップ c 5、c 6 の 2 つのチップに分けて実現することができ、受信装置 2 0 2 0 a についてはチップ c 7、c 8 の 2 つのチップに分けて実現することができる。また、図 5 3 に示す第 1 3 の実施形態のマルチキャリア光伝送システム 2 0 0 2 の場合、送信装置 2 0 1 0 b については 2 つの誤り訂正符号化の機能部を有するチップ c 9、及び 1 つの誤り訂正符号化の機能部を有するチップ c 1 0 の 2 つのチップに分けて実現することができ、受信装置 2 0 2 0 b についても 2 つの誤り訂正復号の機能部を有するチップ c 1 1、及び 1 つの誤り訂正復号の機能部を有するチップ c 1 2 の 2 つのチップに分けて実現することができる。また、図 5 4 に示す第 1 4 の実施形態のマルチキャリア光伝送システム 2 0 0 3 の場合、送信装置 2 0 1 0 c についてはそれぞれ 3 つの誤り訂正符号化の機能部を有するチップ c 1 3、c 1 4 の 2 つに分けて実現することができ、受信装置 2 0 2 0 c についてもそれぞれ 3 つの誤り訂正復号の機能部を有するチップ c 1 5、c 1 6 の 2 つのチップに分けて実現することができる。また、図 5 5 に示す第 1 5 の実施形態のマルチキャリア光伝

送システム2004の場合、送信装置2010dについてはそれぞれ1つの誤り訂正符号化の機能部を有するチップc17、c18、c19、c20の4つに分けて実現することができ、受信装置2020dについてもそれぞれ1つの誤り訂正復号の機能部を有するチップc21、c22、c23、c24の4つのチップに分けて実現することができる。また、図56に示す第15の実施形態のマルチキャリア光伝送システム2004aの場合、送信装置2010eについてはそれぞれ2つの誤り訂正符号化の機能部を有するチップc25、c26、c27、c28の4つに分けて実現することができ、受信装置2020eについてもそれぞれ2つの誤り訂正復号の機能部を有するチップc29、c30、c31、c32の4つのチップに分けて実現することができる。また、図57に示す第15の実施形態のマルチキャリア光伝送システム2004bの場合、送信装置2010fについてはそれぞれ1つの誤り訂正符号化の機能部を有するチップc33、c34、c35、c36の4つに分けて実現することができ、受信装置2020fについてもそれぞれ1つの誤り訂正復号の機能部を有するチップc37、c38、c39、c40の4つのチップに分けて実現することができる。

なお、図51から図57に示したチップの分割例は、一例であり、回路規模などに応じて任意に分割してもよいものとする。

また、図55、図56、図57のクライアント信号受信部2011、分配部2017、クライアント信号送信部2021、結合部2027、及び図57の第一の誤り訂正符号化部2014、第一の誤り訂正復号部2024については、分割したチップのいずれかに含まれていてもよいし、別のチップとして分割されてもよく、適切な配置となるよう、任意に組み合わせて各々のチップに分割されるようにしてもよい。

[0329] 上述した実施形態における伝送装置、トランスポンダ、マルチキャリア光伝送システムの送信装置及び受信装置をコンピュータで実現するようにしてもよい。その場合、この機能を実現するためのプログラムをコンピュータ読み取り可能な記録媒体に記録して、この記録媒体に記録されたプログラムを

コンピュータシステムに読み込ませ、実行することによって実現してもよい。なお、ここでいう「コンピュータシステム」とは、OS (Operating System) や周辺機器等のハードウェアを含むものとする。また、「コンピュータ読み取り可能な記録媒体」とは、フレキシブルディスク、光磁気ディスク、ROM (Read Only Memory)、CD (Compact Disc) - ROM等の可搬媒体、コンピュータシステムに内蔵されるハードディスク等の記憶装置のことをいう。さらに「コンピュータ読み取り可能な記録媒体」とは、インターネット等のネットワークや電話回線等の通信回線を介してプログラムを送信する場合の通信線のように、短時間の間、動的にプログラムを保持するもの、その場合のサーバやクライアントとなるコンピュータシステム内部の揮発性メモリのように、一定時間プログラムを保持しているものも含んでもよい。また上記プログラムは、前述した機能の一部を実現するためのものであってもよく、さらに前述した機能をコンピュータシステムにすでに記録されているプログラムとの組み合わせで実現できるものであってもよい。また、伝送装置、トランスポンダ、マルチキャリア光伝送システムの送信装置及び受信装置は、FPGA等のプログラマブルロジックデバイスを用いて実現されるものであってもよい。

[0330] 以上、この発明の実施形態について図面を参照して詳述してきたが、具体的な構成はこれらの実施形態に限られるものではなく、この発明の要旨を逸脱しない範囲の設計等も含まれる。例えば、上述した実施形態を適宜組み合わせるようにしても良い。

産業上の利用可能性

[0331] 本発明は、例えば、信号の中継を行う伝送システムに適用することができる。本発明によれば、複数のクライアント信号を異なる系列の複数のライン信号で転送することが可能となる。

符号の説明

[0332] 1, 201, 301, 501, 601 伝送装置
11-1~11-3, 211-1, 311-1~311-4, 511-1~

5 1 1 - 5, 6 1 1 - 1 ~ 6 1 1 - 5 クライアント信号送受信部
1 2 - 1 ~ 1 2 - 3, 2 1 2 - 1, 3 1 2 - 1 ~ 3 1 2 - 4 パラレル信号
送受信部
1 3 - 1, 1 3 - 2, 3 1 3 - 1, 3 1 3 - 2, 3 1 3 - 3 信号合流／分
岐部
1 4、2 1 3 信号分岐／合流部
1 5 - 1, 1 5 - 2, 2 1 5 - 1, 2 1 5 - 2, 3 1 5 - 1, 3 1 5 - 2,
3 1 5 - 3 チップ間信号送受信部
1 6 - 1, 1 6 - 2, 2 1 6 - 1, 2 1 6 - 2, 3 1 6 - 1, 3 1 6 - 2,
3 1 6 - 3 ライン側信号出入力部
1 7 - 1, 1 7 - 2, 2 1 7 - 1, 2 1 7 - 2, 3 1 7 - 1, 3 1 7 - 2,
3 1 7 - 3, 5 1 7 - 1, 5 1 7 - 2, 6 1 7 - 1, 6 1 7 - 2 ライン信
号送受信部
1 8, 2 1 8, 3 1 8 - 1, 3 1 8 - 2, 5 1 8 チップ間配線
1 9, 1 9 - 1, 1 9 - 2, 1 9 - 3, 1 9 - 4, 1 9 - 5, 1 9 - 6 フ
レーミング処理部
2 0 - 1, 2 0 - 2, 2 0 - 3, 2 0 - 4, 2 0 - 5, 2 0 - 6 デジタル
信号処理部
1 0 0 1、1 0 0 1 a、1 0 0 1 b トランスポンダ
1 0 1 1 クライアント信号送受信部
1 0 1 2、1 0 1 2 b フレーミング処理部
1 0 1 3、1 0 1 3 a、1 0 1 3 b デジタル信号処理部
1 0 1 4 ライン信号送受信部
1 0 1 5 固定レートフレーミング処理部
1 0 1 6 可変レートフレーミング処理部
1 0 1 7 送信信号処理部
1 0 1 8 受信信号処理部
1 1 2 1、1 1 5 1 マッピング部

- 1 1 2 2 ダミー信号挿入部
- 1 1 2 3、1 1 5 3 オーバーヘッド付加部
- 1 1 2 4、1 1 5 4 パラレル信号送信部
- 1 1 2 5、1 1 5 5 パラレル信号受信部
- 1 1 2 6、1 1 5 6 オーバーヘッド抽出部
- 1 1 2 7 ダミー信号抜去部
- 1 1 2 8、1 1 5 8 デマッピング部
- 1 1 3 1、1 1 7 1 パラレル信号受信部
- 1 1 3 2、1 1 3 2 a 送信側レート変換部
- 1 1 3 3、1 1 7 3 誤り訂正符号化部
- 1 1 3 4 デジタル信号送信処理部
- 1 1 3 5 デジタル信号受信処理部
- 1 1 3 6、1 1 8 6 誤り訂正復号化部
- 1 1 3 7、1 1 3 7 a 受信側レート変換部
- 1 1 3 8、1 1 8 8 パラレル信号送信部
- 1 1 7 4 信号合流部
- 1 1 8 1 信号分岐部
- 2 0 0 1 マルチキャリア光伝送システム
- 2 0 1 0 送信装置
- 2 0 1 1 クライアント信号受信部
- 2 0 1 2 第一の分配部
- 2 0 1 3 a 誤り訂正符号化部
- 2 0 1 3 b 誤り訂正符号化部
- 2 0 1 6 a 第二の分配部
- 2 0 1 6 b 第二の分配部
- 2 0 1 9 デジタル変調部・送信部・合波部
- 2 0 2 0 受信装置
- 2 0 2 1 クライアント信号送信部

2 0 2 2 第一の結合部

2 0 2 3 a 誤り訂正復号部

2 0 2 3 b 誤り訂正復号部

2 0 2 6 a 第二の結合部

2 0 2 6 b 第二の結合部

2 0 2 9 分波部・受信部・デジタル復調部

2 0 4 0 光伝送路

請求の範囲

- [請求項1] クライアント信号を送受信するクライアント信号送受信部と、
 送信すべきライン信号を電気／光変換して光のライン信号を送信すると共に、受信したライン信号を光／電気変換して電気のライン信号を出力するライン信号送受信部と、
 前記クライアント信号に対する信号処理を行って前記送信すべきライン信号を生成すると共に、前記電気のライン信号に対する信号処理を行って前記クライアント信号を生成する複数の信号処理部とを備え、
 、
 前記複数の信号処理部の各々は、送信すべき信号を分岐した分岐信号および受信した信号を合流した合流信号を他の信号処理部との間で転送する信号送受信部を有し、
 前記複数の信号処理部の各々の前記信号送受信部と前記他の信号処理部の前記信号送受信部の間はチップ間配線により結合される伝送装置。
- [請求項2] 前記複数の信号処理部の各々は、前記クライアント信号送受信部から前記ライン信号送受信部へ転送する信号のうち、前記他の信号処理部へ転送する信号を分岐すると共に、前記ライン信号送受信部から前記クライアント信号送受信部へ転送する信号のうち、前記他の信号処理部から転送された信号を合流する信号分岐／合流部を有する請求項1に記載の伝送装置。
- [請求項3] 前記複数の信号処理部の各々は、前記クライアント信号送受信部から前記ライン信号送受信部へ転送する信号を合流すると共に、前記ライン信号送受信部から前記クライアント信号送受信部へ転送する信号を分岐する信号合流／分岐部を有する請求項1又は2に記載の伝送装置。
- [請求項4] 前記複数の信号処理部の各々は、更に、前記クライアント信号送受信部から入力された前記クライアント信号をフレーム化すると共に、

前記ライン信号送受信部から受信したフレームから前記クライアント信号を復元するフレーミング処理部を有する請求項 1 から請求項 3 のいずれか 1 項に記載の伝送装置。

[請求項5] 前記複数の信号処理部の各々は、更に、前記クライアント信号送受信部から前記ライン信号送受信部へ転送する信号及び前記ライン信号送受信部から前記クライアント信号送受信部へ転送する信号に対して信号処理を行うデジタル信号処理部を有する請求項 1 から請求項 4 のいずれか 1 項に記載の伝送装置。

[請求項6] 前記複数の信号処理部の各々は、第 1 の転送レートにより送受信される前記クライアント信号と第 2 の転送レートにより送受信される前記ライン信号との間のレート変換を行い、

前記複数の信号処理部の各々は、

第 3 の転送レートに対応したトランスポートフレームに、前記第 1 の転送レートにより受信した前記クライアント信号を設定するとともに、前記第 3 の転送レートによる転送のために不足しているデータ量のダミー信号を前記第 3 の転送レートに対応した前記トランスポートフレームに挿入し、前記第 3 の転送レートに対応した前記トランスポートフレームを前記第 3 の転送レートにより送信する送信側フレーミング処理部と、

前記送信側フレーミング処理部から前記第 3 の転送レートにより受信した前記トランスポートフレームに設定されている前記クライアント信号を前記第 2 の転送レートに対応したトランスポートフレームに設定し、前記第 2 の転送レートにより前記第 2 の転送レートに対応したトランスポートフレームを前記ライン信号として送信する送信側デジタル信号処理部と、

前記第 3 の転送レートに対応したトランスポートフレームに、前記電気のライン信号として前記第 2 の転送レートにより受信したトランスポートフレーム内のクライアント信号を設定するとともに、前記第

3の転送レートによる転送のために不足しているデータ量のダミー信号を前記第3の転送レートに対応したトランスポートフレームに挿入して、前記第3の転送レートにより前記第3の転送レートに対応したトランスポートフレームを送信する受信側デジタル信号処理部と、

前記受信側デジタル信号処理部から前記第3の転送レートにより受信した前記トランスポートフレームに設定されている前記クライアント信号を抽出して、抽出された前記クライアント信号を前記第1の転送レートにより送信する受信側フレーミング処理部と

を備える請求項1から請求項5のいずれか1項に記載の伝送装置。

[請求項7]

前記クライアント信号送受信部は、前記クライアント信号を受信してフレーム構造を有する信号を前記複数の信号処理部に出力し、

前記複数の信号処理部の各々は、

前記フレーム構造を有する信号のフレーム構造の検出に用いられるオーバーヘッド要素のバイト数以上の値に基づいて前記フレーム構造を有する信号を分割して同じ大きさの複数のブロックを生成し、生成した前記ブロックのうち前記オーバーヘッド要素を含むブロックが各々のレーンに含まれるように前記ブロックを複数のレーンに分配する分配部と、

前記分配部により分配された前記複数のレーンの各々の信号に含まれる前記オーバーヘッド要素に基づいて、前記フレーム構造を検出し、前記複数のレーンの各々の信号に対して送信側信号処理を行う送信側信号処理部と、

前記送信側信号処理が行われた前記複数のレーンに含まれる信号を前記ライン信号として送信する送信部と、

前記電気のライン信号に対して前記送信側信号処理部が行った前記送信側信号処理に対応する受信側信号処理を行い、前記受信側信号処理した信号をレーンごとに出力する受信側信号処理部と、

複数のレーンに分かれた前記受信側信号処理した信号に含まれるオ

ーバーヘッド要素に基づいて、前記フレーム構造を検出し、前記複数のレーンに分かれた前記受信側信号処理した信号を結合する結合部とを備え、

前記クライアント信号送受信部は、前記結合部が結合する信号を受けて、前記クライアント信号を出力する

請求項 1 から請求項 5 のいずれか 1 項に記載の伝送装置。

[請求項 8]

クライアント信号を送受信するクライアント信号送受信部と、

前記受信したクライアント信号を第 1 のトランスポートフレームにマッピングするマッピング部と、

前記第 1 のトランスポートフレームに対してレート変換を行って第 2 のトランスポートフレームを生成する送信側レート変換部と、

前記レート変換により得られた前記第 2 のトランスポートフレームを光信号に変換して、変換された前記光信号をライン信号として送信するとともに、受信したライン信号を電気信号に変換して、電気のライン信号を出力するライン信号送受信部と、

前記電気のライン信号に含まれている第 3 のトランスポートフレームに対してレート変換を行って第 4 のトランスポートフレームを生成する受信側レート変換部と、

前記第 4 のトランスポートフレームからクライアント信号を抽出して、抽出された前記クライアント信号を前記クライアント信号送受信部に出力するデマッピング部と

を備える伝送装置。

[請求項 9]

前記クライアント信号送受信部は、第 1 の転送レートにより前記クライアント信号を送受信し前記ライン信号送受信部は、第 2 の転送レートにより前記ライン信号を送受信し、

前記マッピング部は、第 3 の転送レートに対応した前記第 1 のトランスポートフレームに、前記第 1 の転送レートにより受信した前記クライアント信号を設定し、

前記伝送装置は、前記第3の転送レートによる転送のために不足しているデータ量のダミー信号を前記第1のトランスポートフレームに挿入し、前記第3の転送レートにより前記第1のトランスポートフレームを送信する送信側フレーミング処理部を備え、

前記送信側レート変換部は、前記送信側フレーミング処理部から受信した前記第1のトランスポートフレームに設定されている前記クライアント信号を前記第2の転送レートに対応した前記第2のトランスポートフレームに設定し、前記第2の転送レートにより前記第2のトランスポートフレームを送信し、

前記受信側レート変換部は、前記第3の転送レートに対応した前記第4のトランスポートフレームに、前記電気のライン信号として前記第2の転送レートにより受信した前記第3のトランスポートフレーム内のクライアント信号を設定するとともに、前記第3の転送レートによる転送のために不足しているデータ量のダミー信号を前記第4のトランスポートフレームに挿入して、前記第3の転送レートにより前記第4のトランスポートフレームを送信し、

前記デマッピング部は、前記受信側レート変換部から受信した前記第4のトランスポートフレームに設定されている前記クライアント信号を抽出して、抽出された前記クライアント信号を前記第1の転送レートにより前記クライアント信号送受信部に送信する請求項8に記載の伝送装置。

[請求項10]

前記マッピング部は、前記クライアント信号を受信してフレーム構造を有する信号を出力し、

前記伝送装置は、

前記フレーム構造を有する信号のフレーム構造の検出に用いられるオーバーヘッド要素のバイト数以上の値に基づいて前記フレーム構造を有する信号を分割して同じ大きさの複数のブロックを生成し、生成した前記ブロックのうち前記オーバーヘッド要素を含むブロックが各

々のレーンに含まれるように前記ブロックを複数のレーンに分配する分配部と、

前記分配部により分配された前記複数のレーンの各々の信号に含まれる前記オーバーヘッド要素に基づいて、前記フレーム構造を検出し、前記複数のレーンの各々の信号に対して送信側信号処理を行う送信側信号処理部と

を備え、

前記ライン信号送受信部は、前記送信側信号処理が行われた前記複数のレーンに含まれる信号を送信し、

前記伝送装置は、

前記電気のライン信号に対して、前記送信側信号処理部が行った前記送信側信号処理に対応する受信側信号処理を行い、前記受信側信号処理した信号をレーンごとに出力する受信側信号処理部と、

複数のレーンに分かれた前記受信側信号処理した信号に含まれるオーバーヘッド要素に基づいて、前記フレーム構造を検出し、前記複数のレーンに分かれた受信側信号処理した信号を結合する結合部と

を備え、

前記クライアント信号送受信部は、前記結合部が結合する信号を受けて、前記クライアント信号を出力する請求項8に記載の伝送装置。

[請求項11]

クライアント信号を受信するステップと、

複数の信号処理部の間を結合するチップ間配線を介して、送信すべき信号を分岐した分岐信号および受信した信号を合流した合流信号を前記複数の信号処理部の各々と他の信号処理部との間で転送するステップと、

前記クライアント信号に対する信号処理を前記複数の信号処理部で行って送信すべきライン信号を生成するステップと、

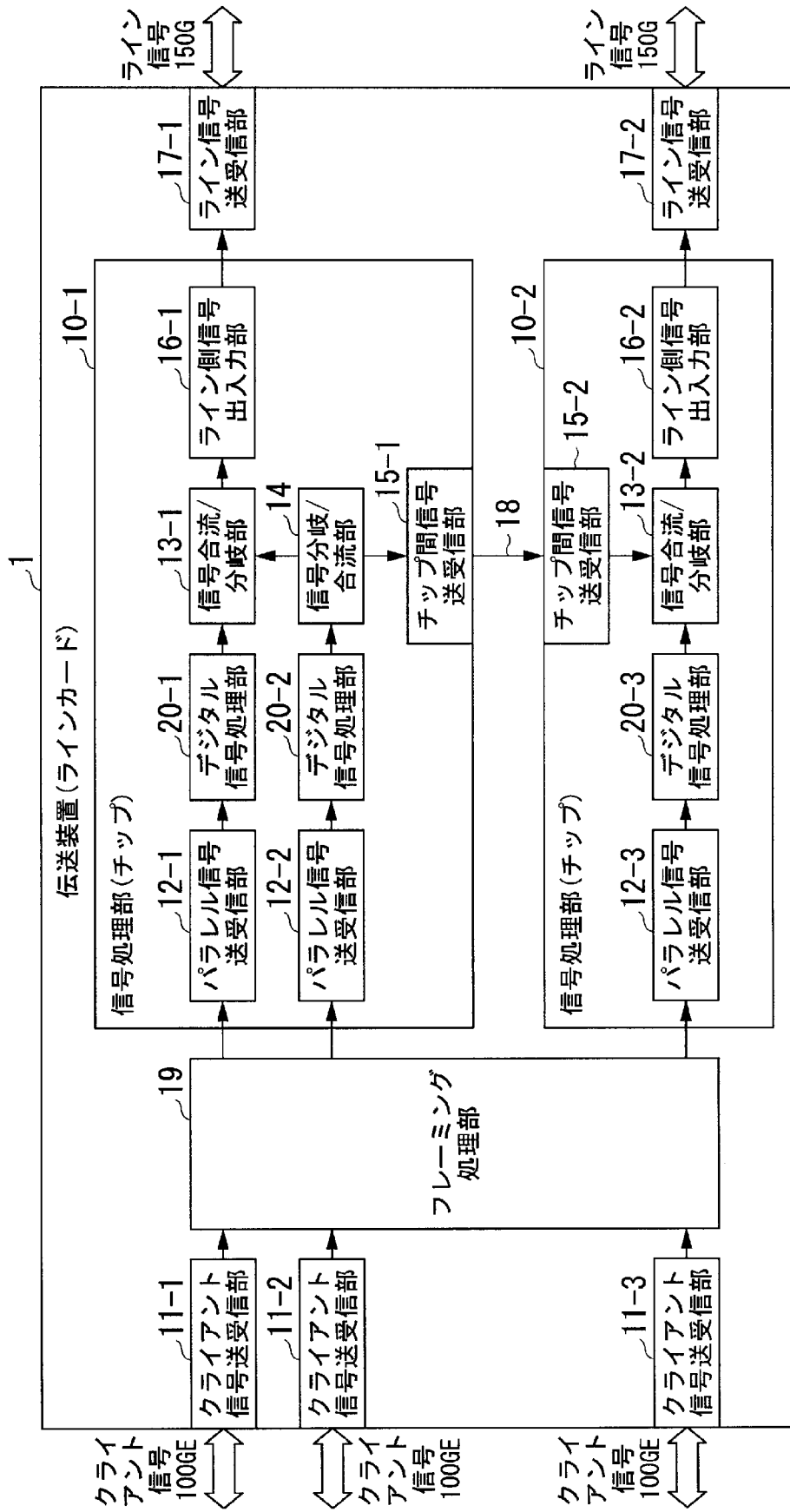
前記送信すべきライン信号を電気／光変換して光のライン信号を送信するステップと、

受信したライン信号を光／電気変換して電気のライン信号を出力するステップと、

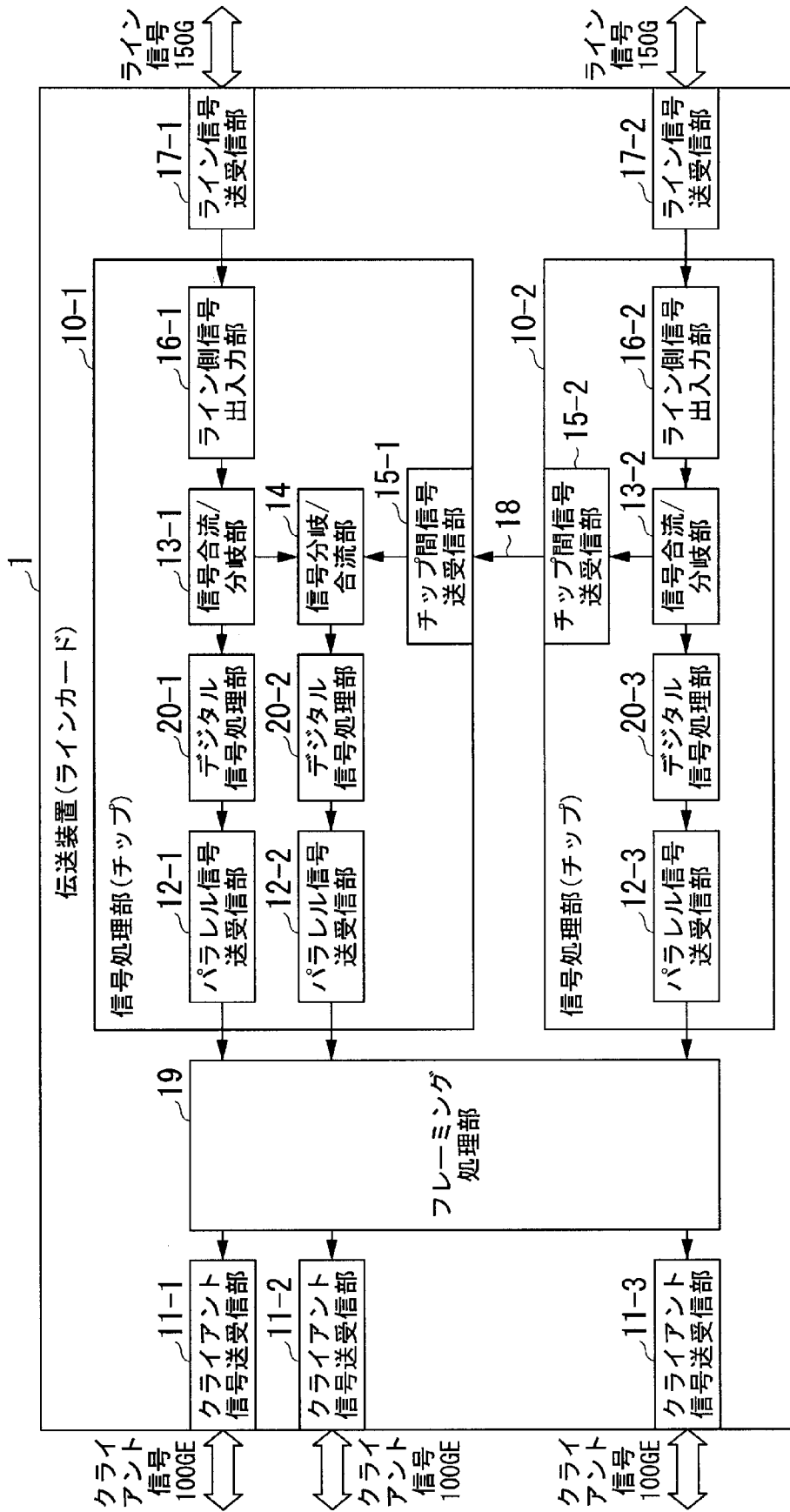
前記電気のライン信号に対する信号処理を前記複数の信号処理部で行ってクライアント信号を生成するステップと、

生成された前記クライアント信号を送信するステップと、
を有する伝送方法。

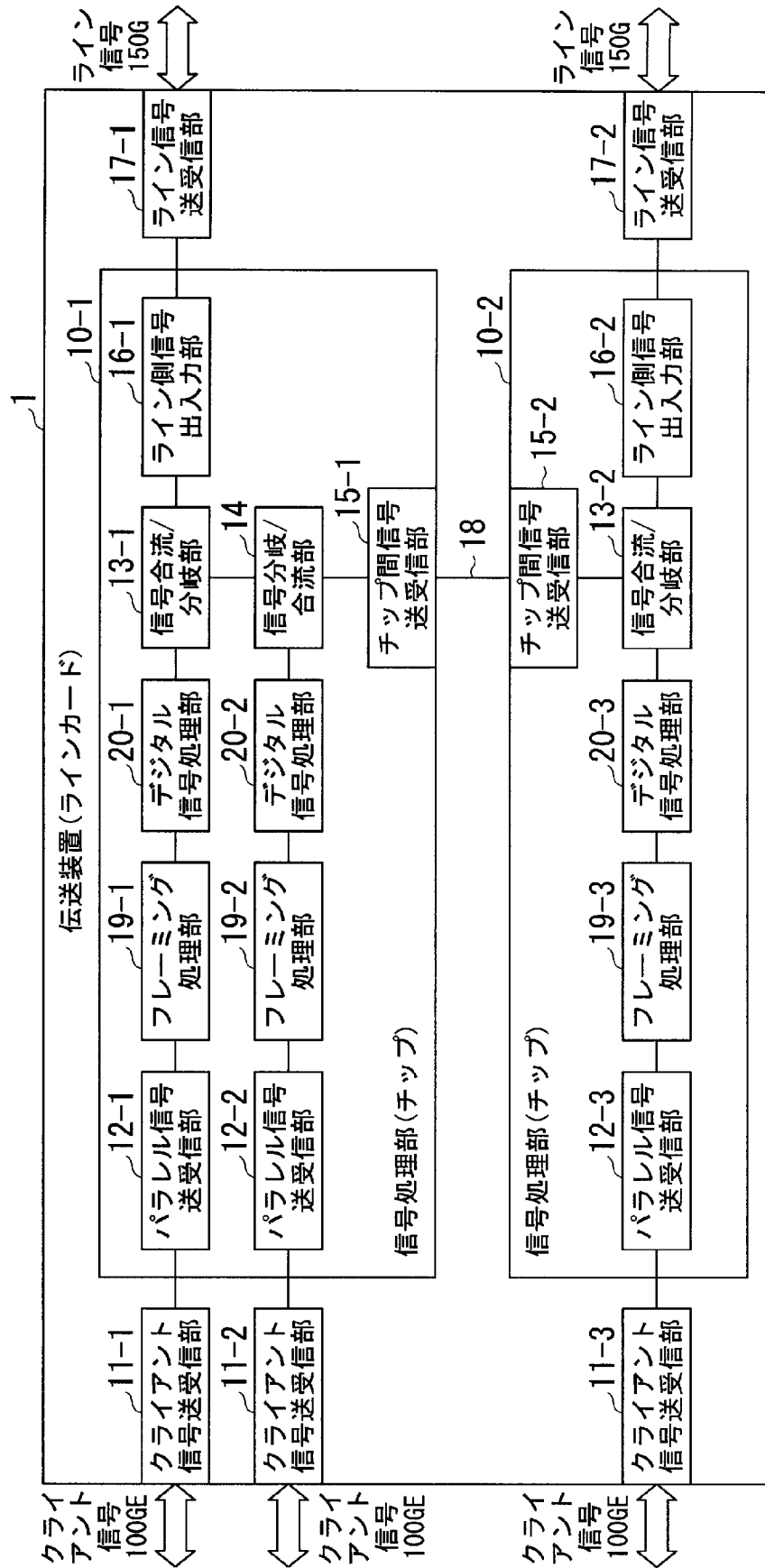
[図1]



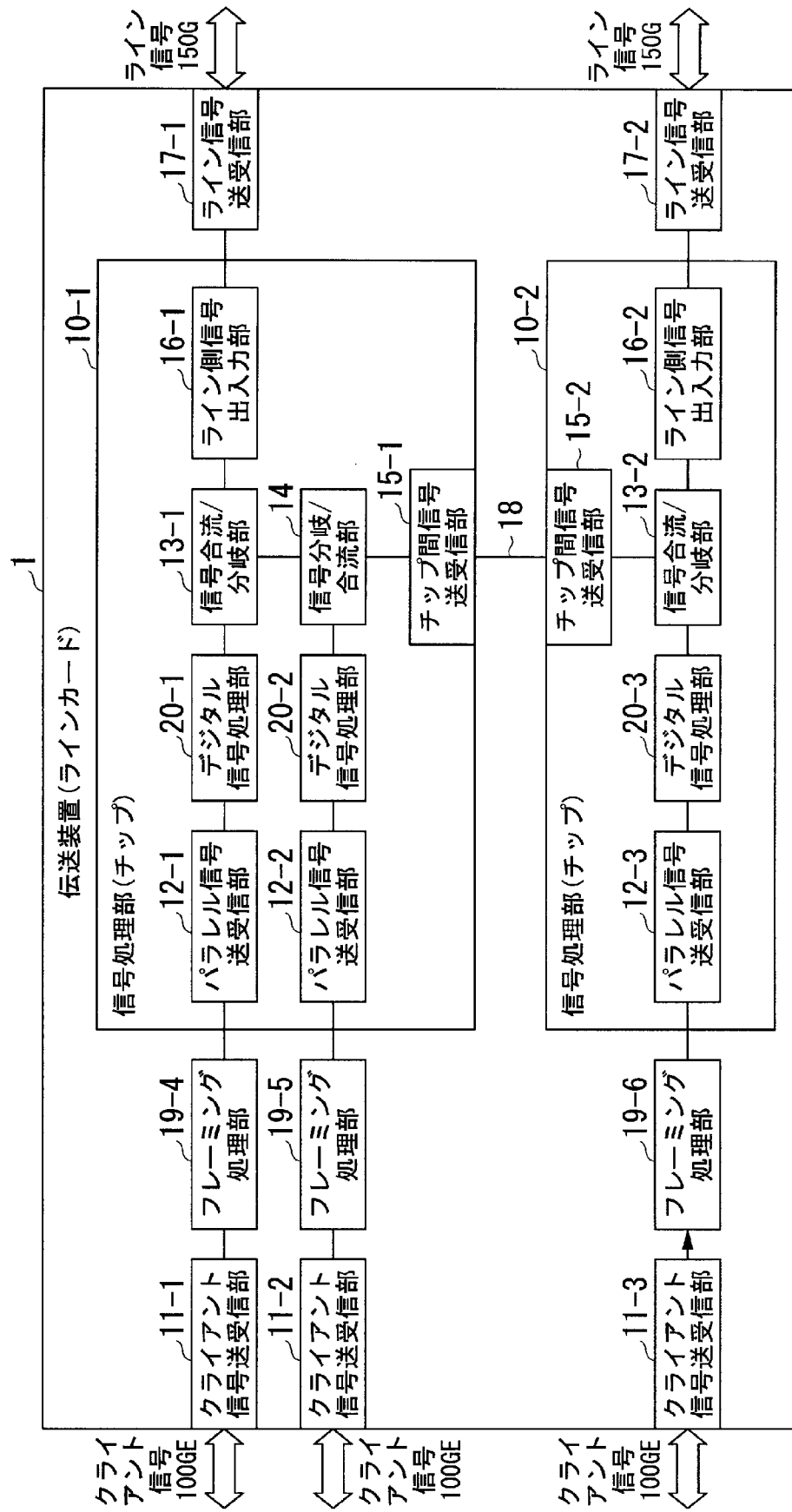
[図2]



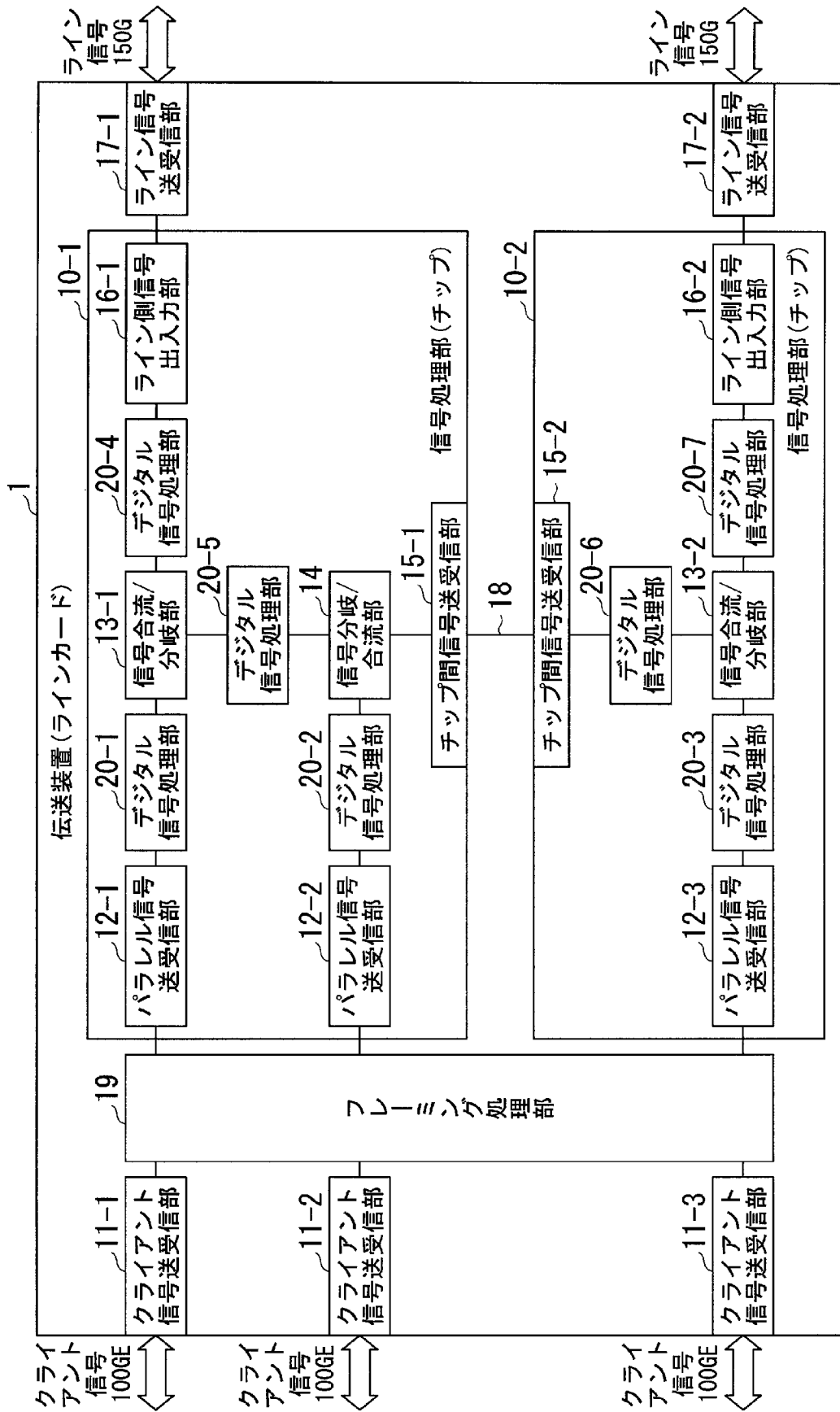
[図3]



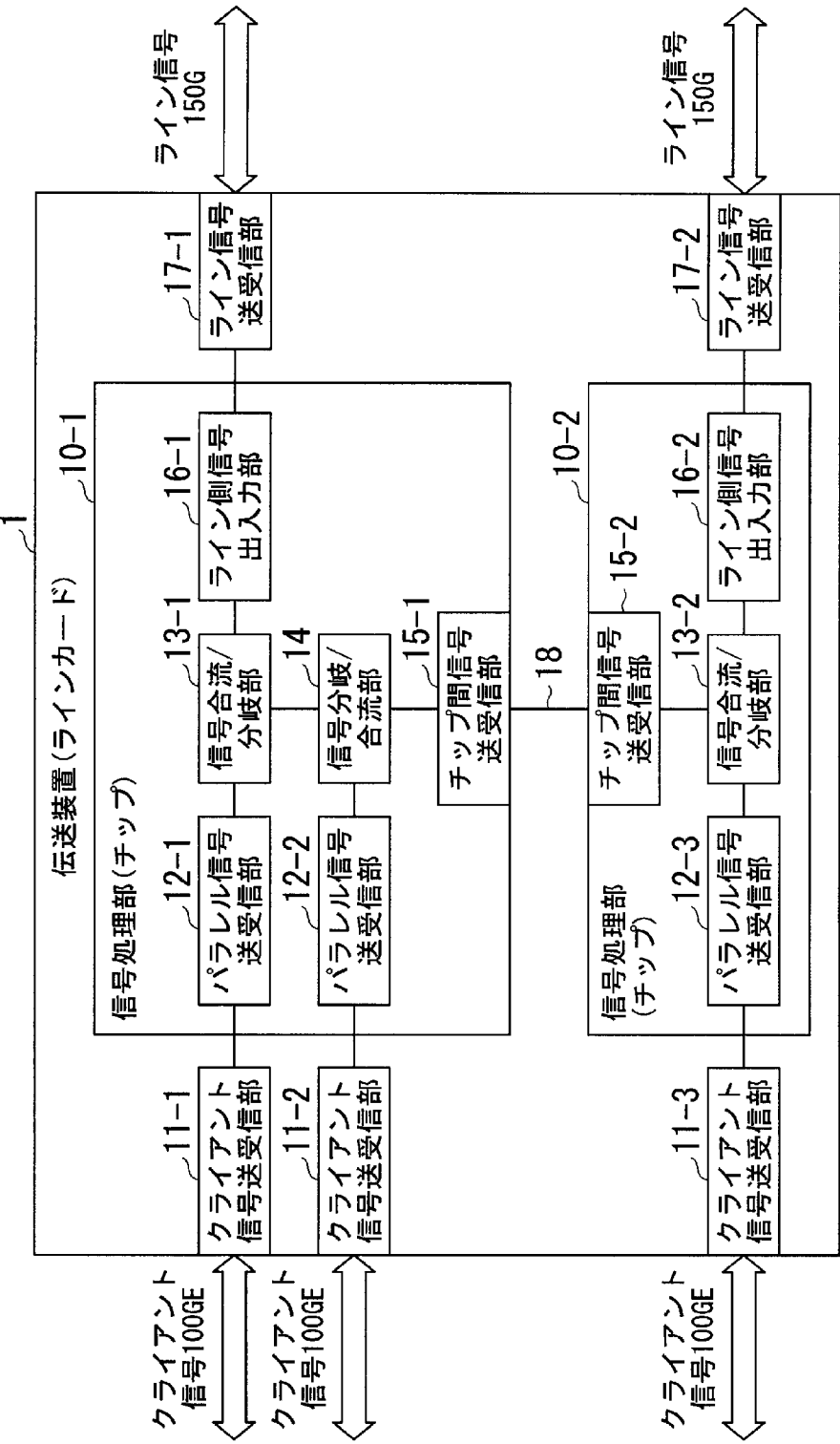
[図4]



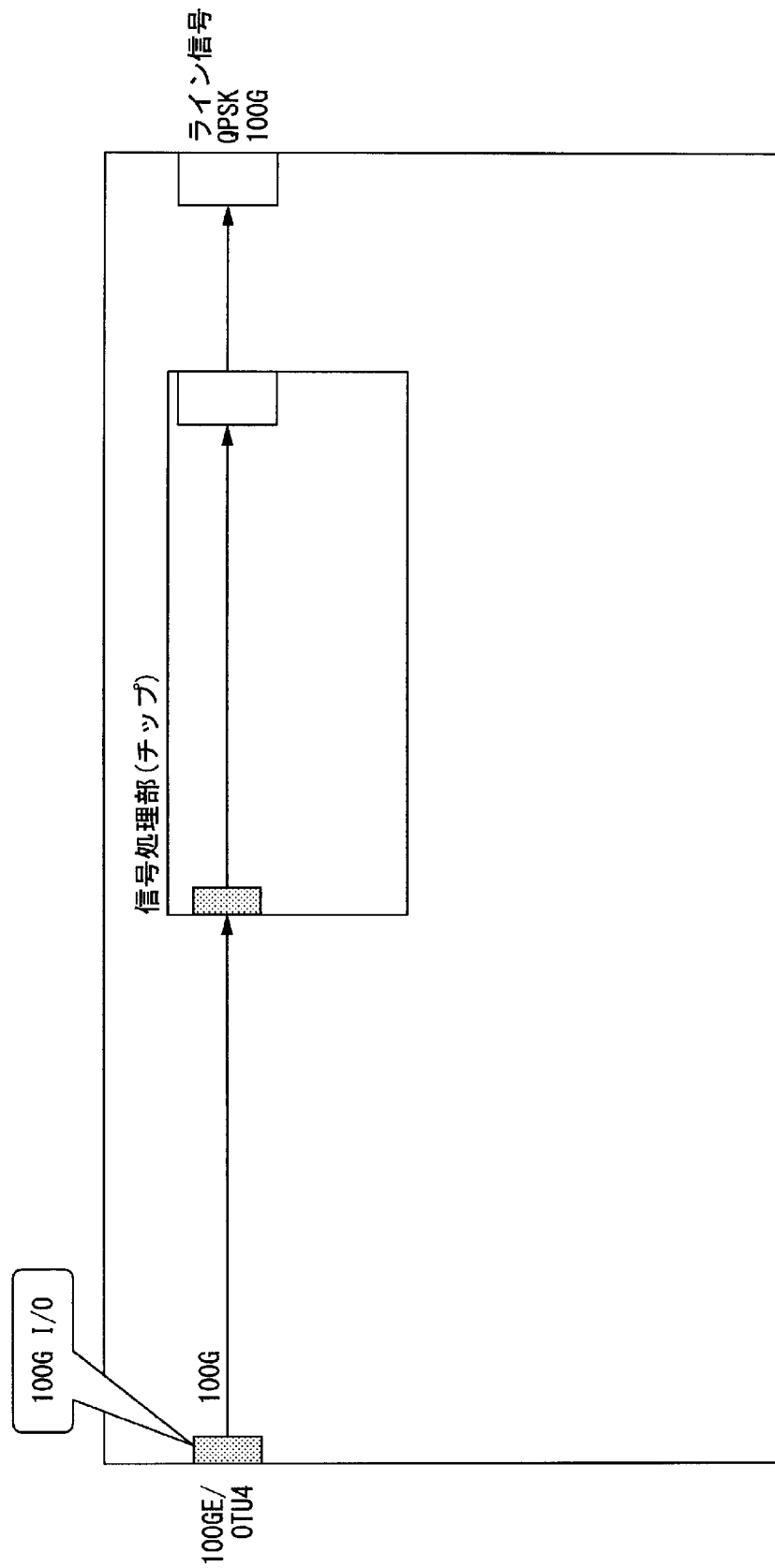
[図5]



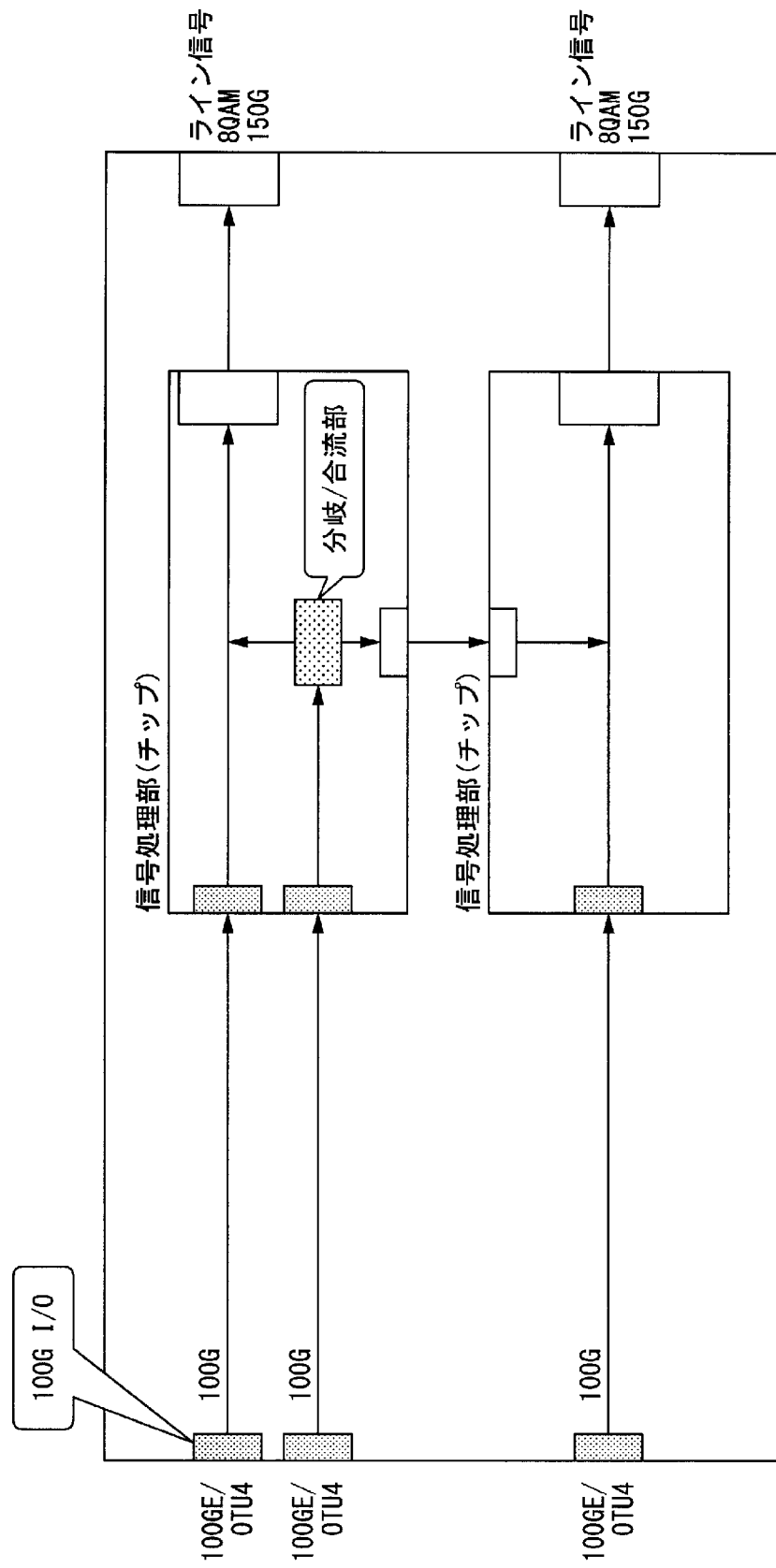
[図6]



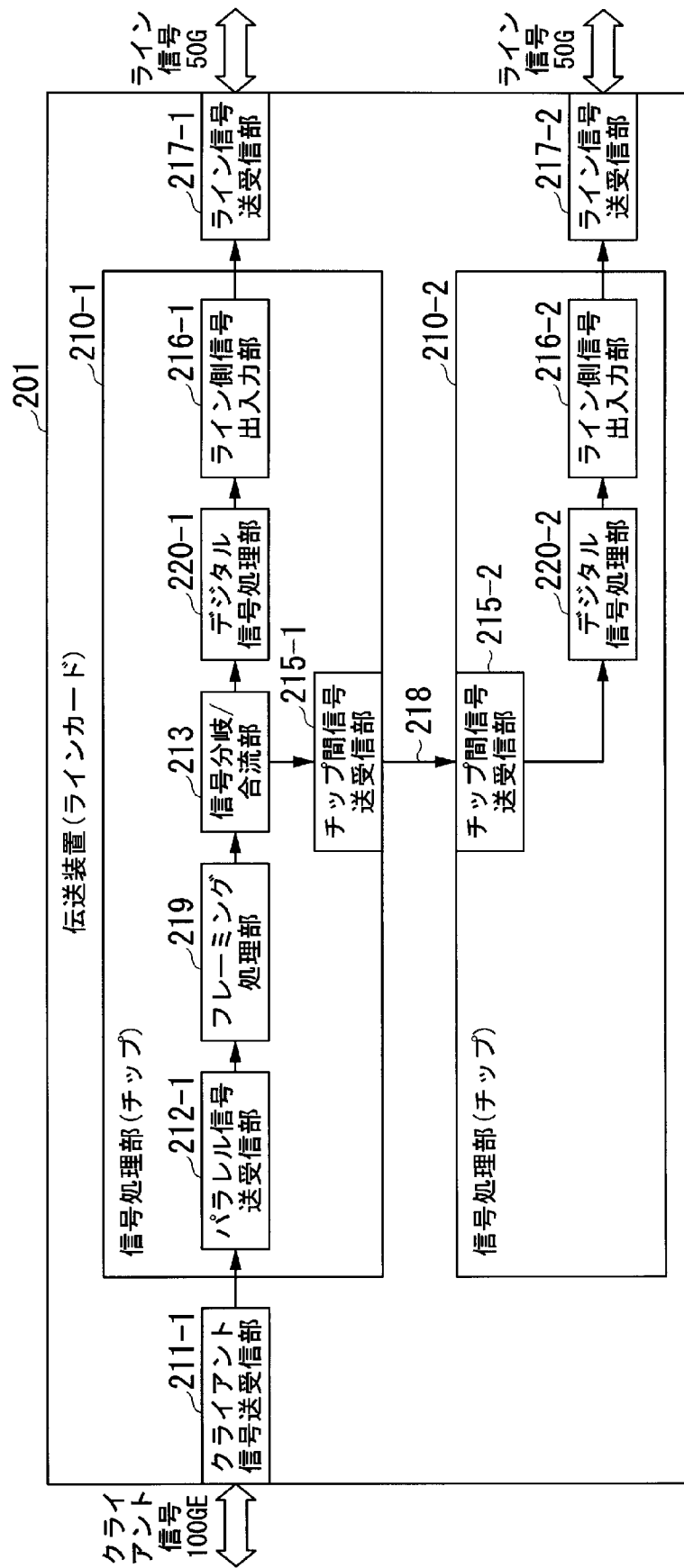
[図7]



[図8]



[図9]



[図10A]

1

[図10B]

1
2
3
4

[図10C]

1	2
3	4
5	6
7	8

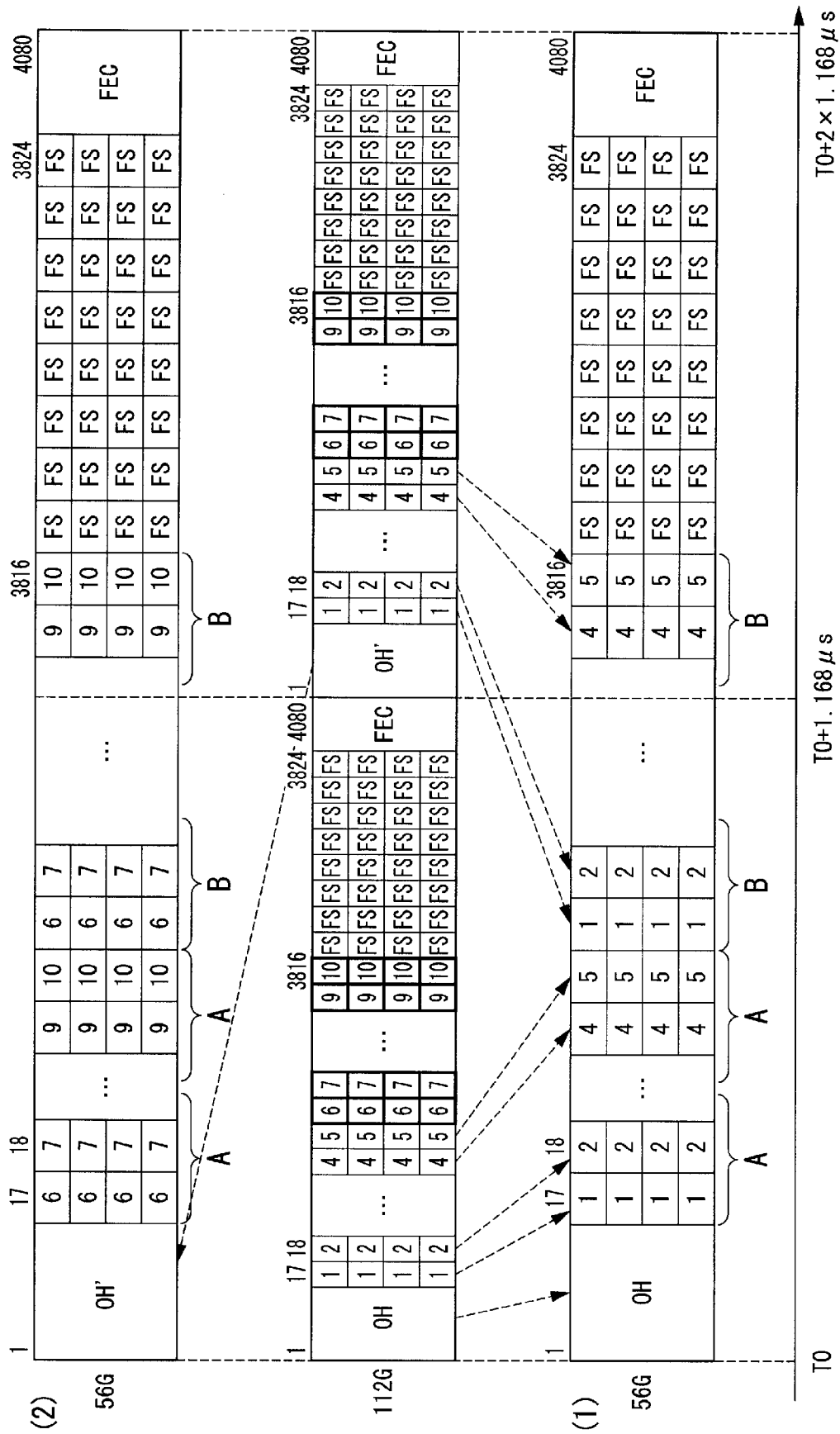
[図10D]

1	2	3	4
5	6	7	8
9	10	11	12
13	14	15	16

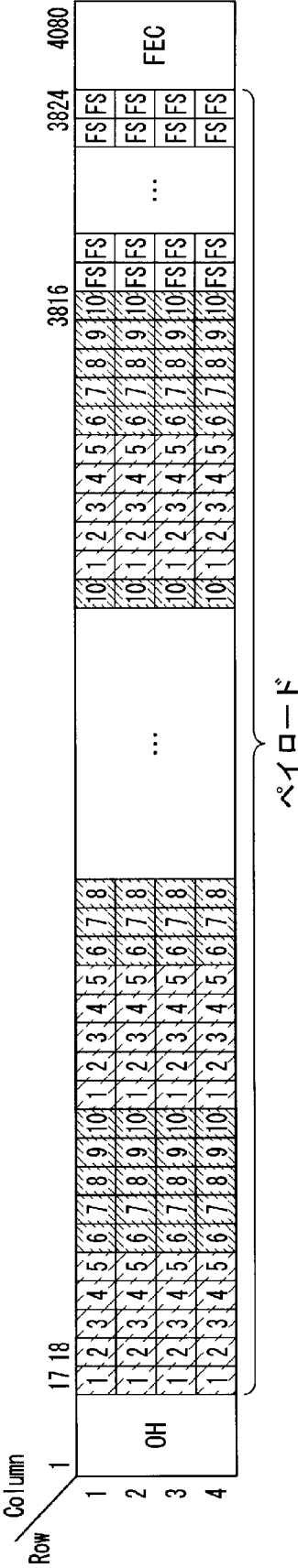
[図10E]

1	2	3		254	255
256	257	258		509	510
511	512	513		764	765
766	767	768		1019	1020

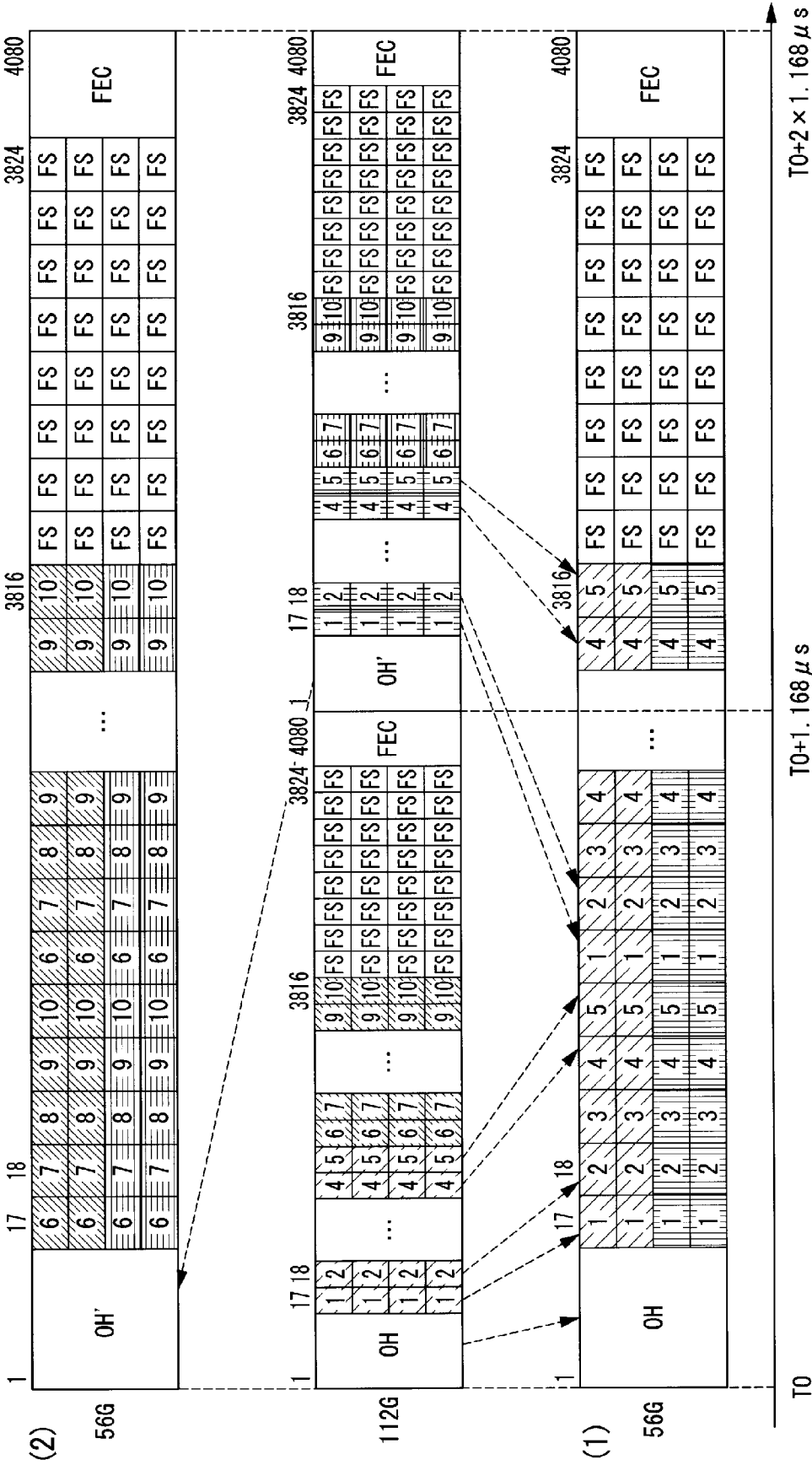
[図11]



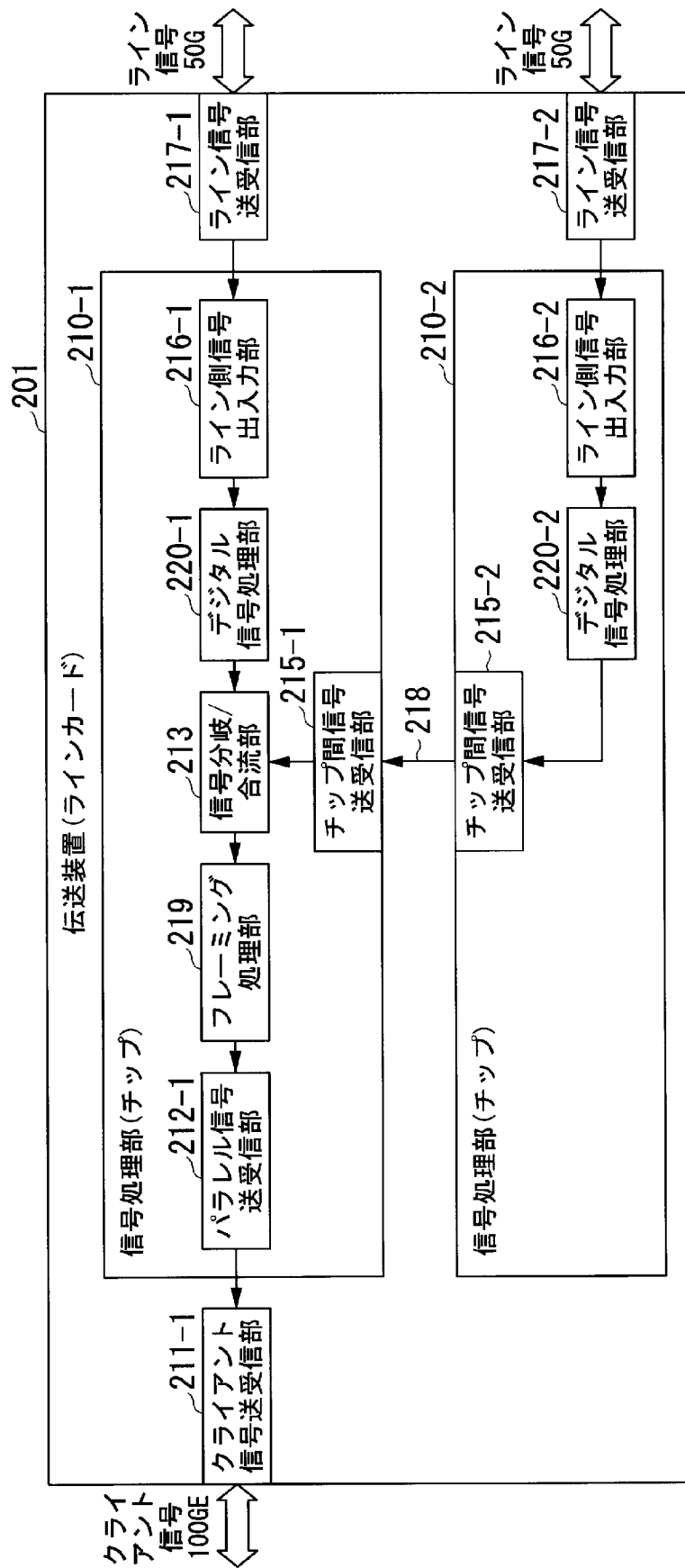
[図12]



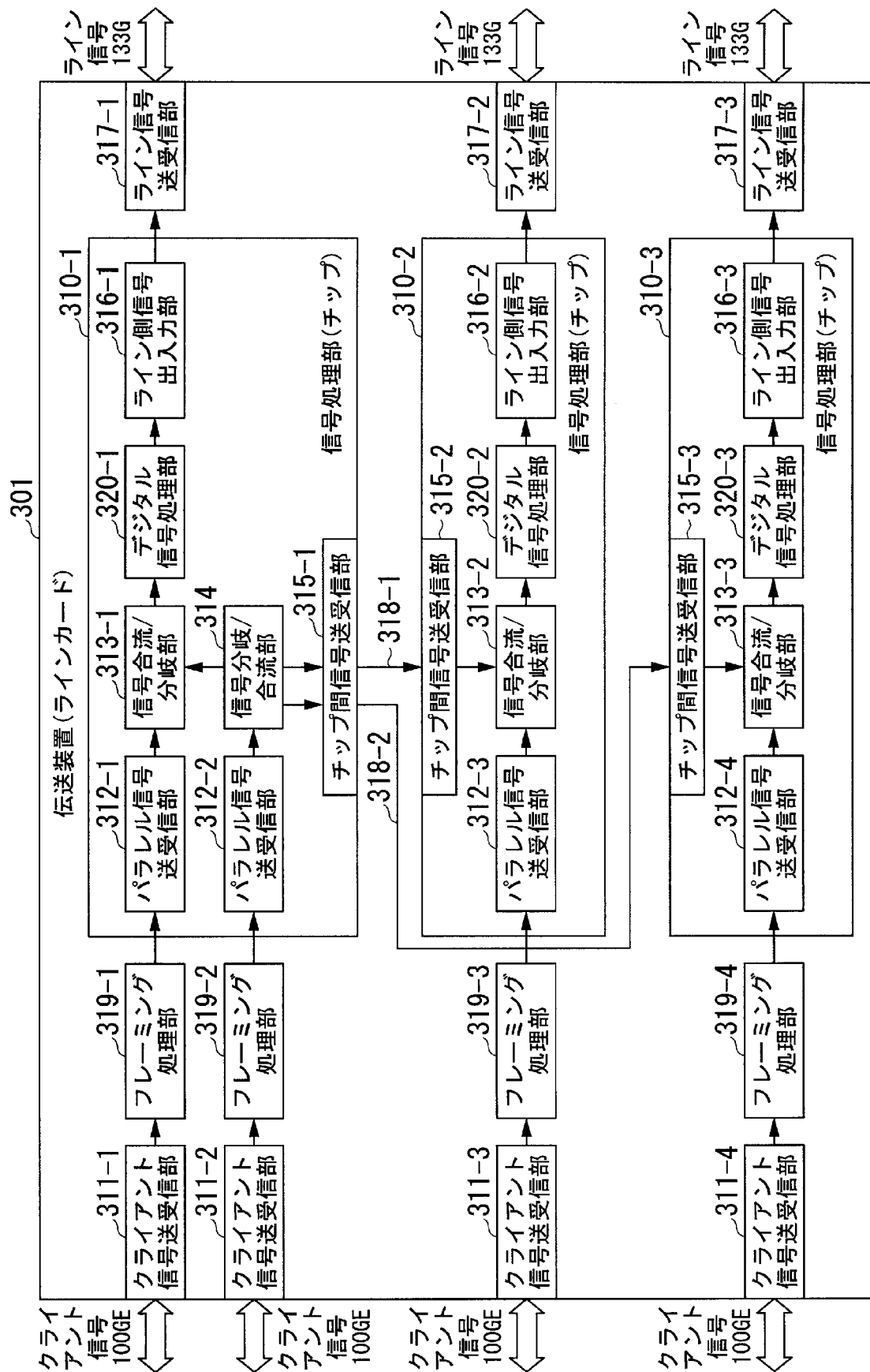
[図13]



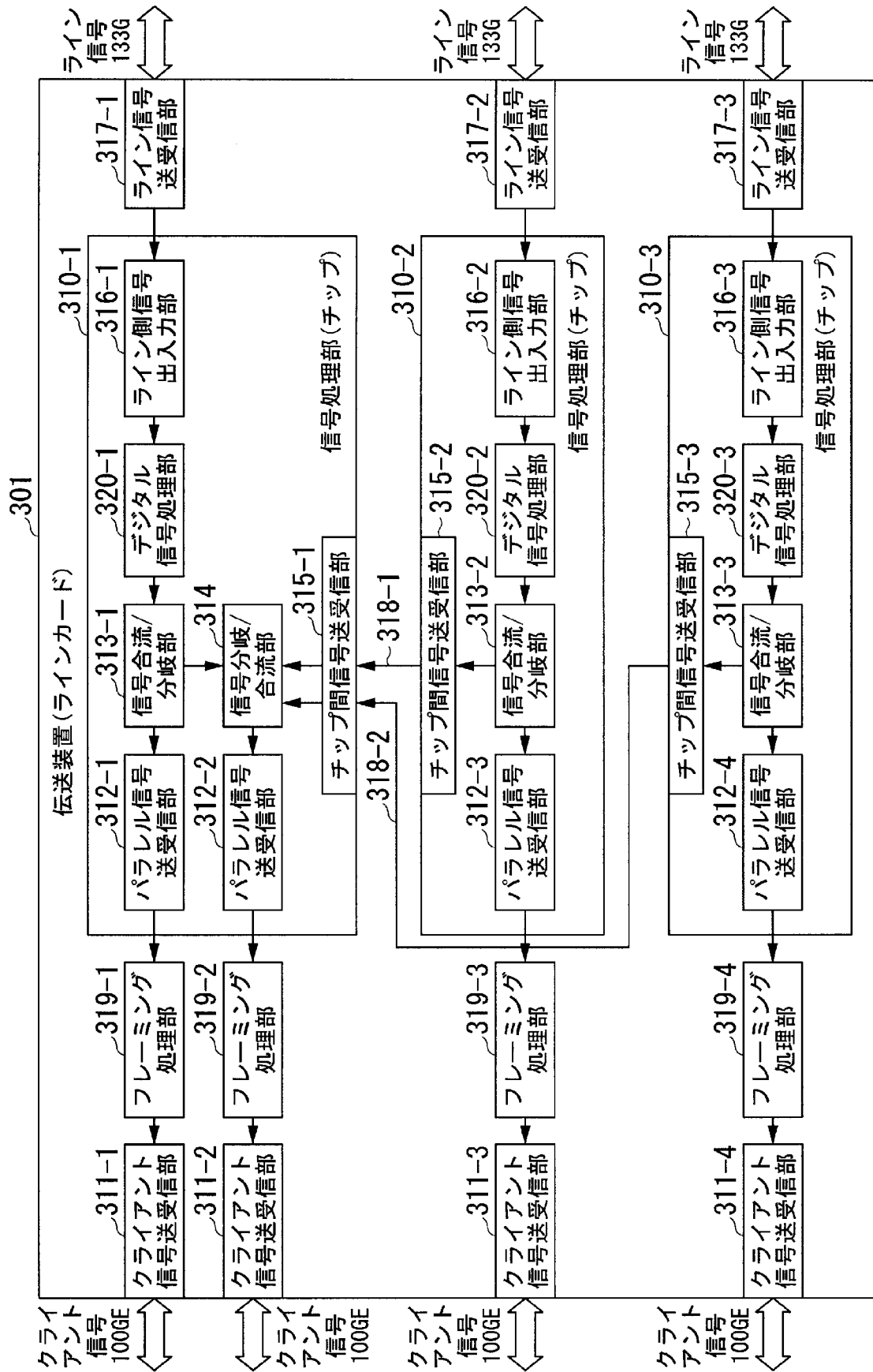
[図14]



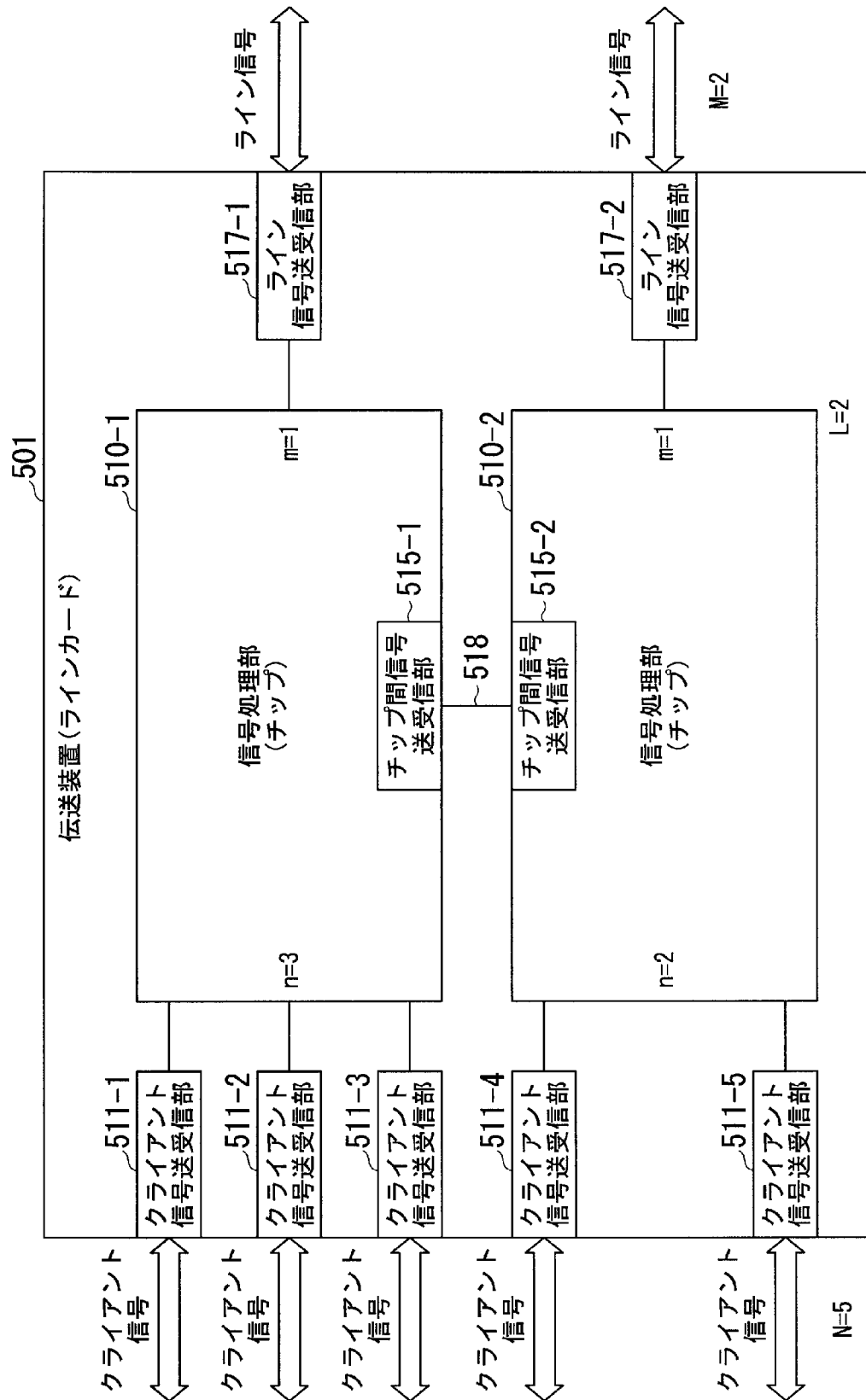
[図15]



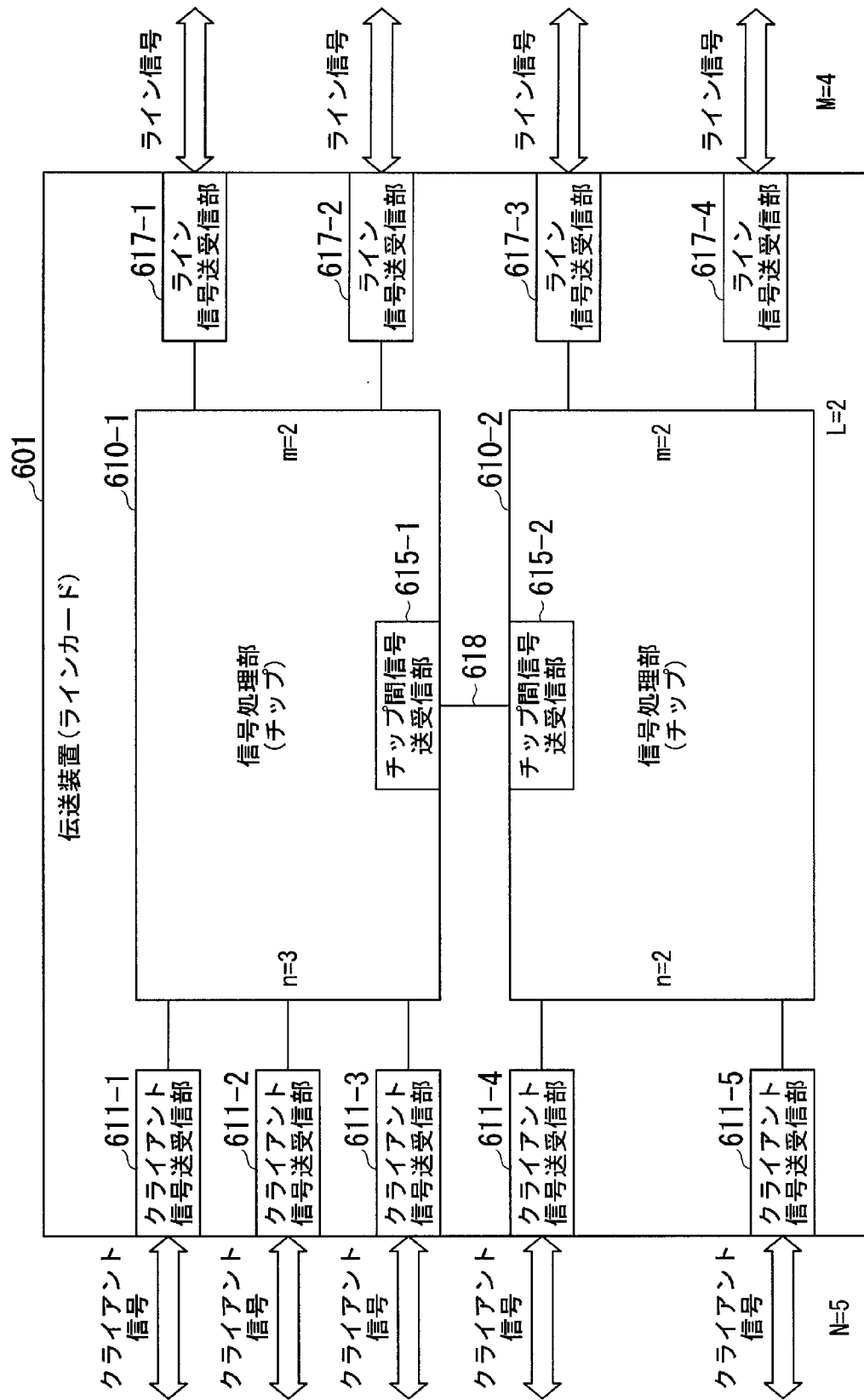
[図16]



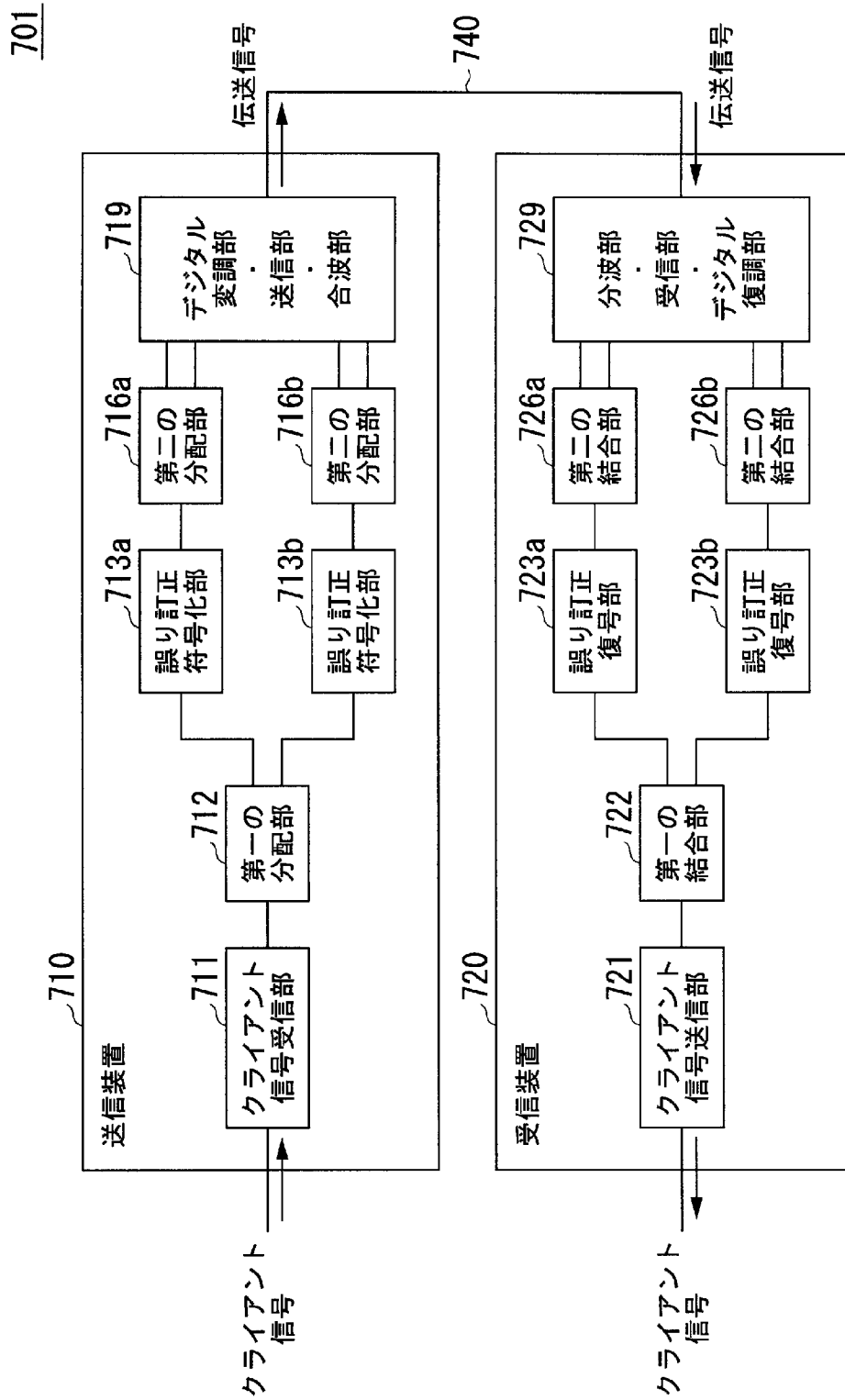
[図17]



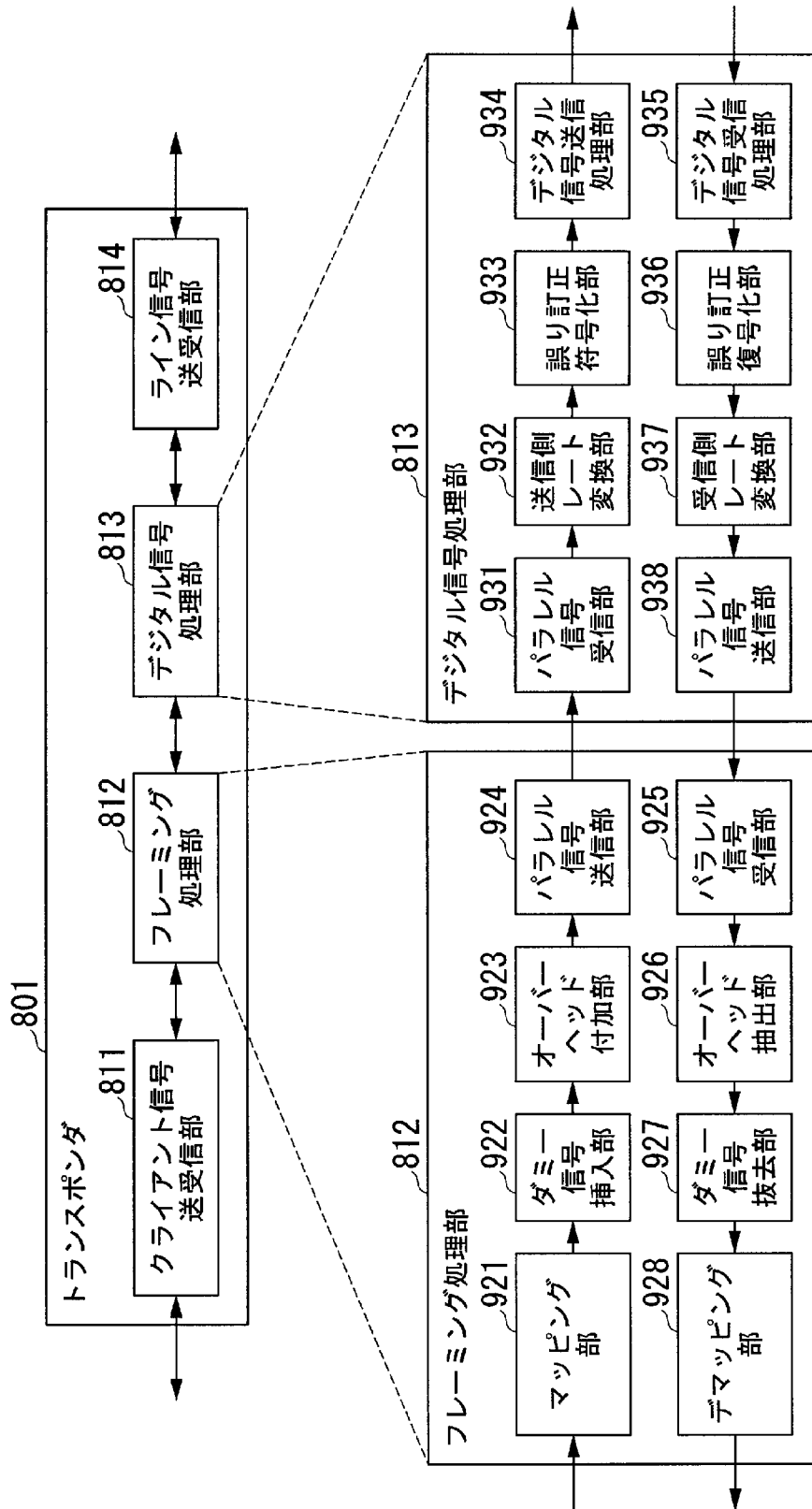
[図18]



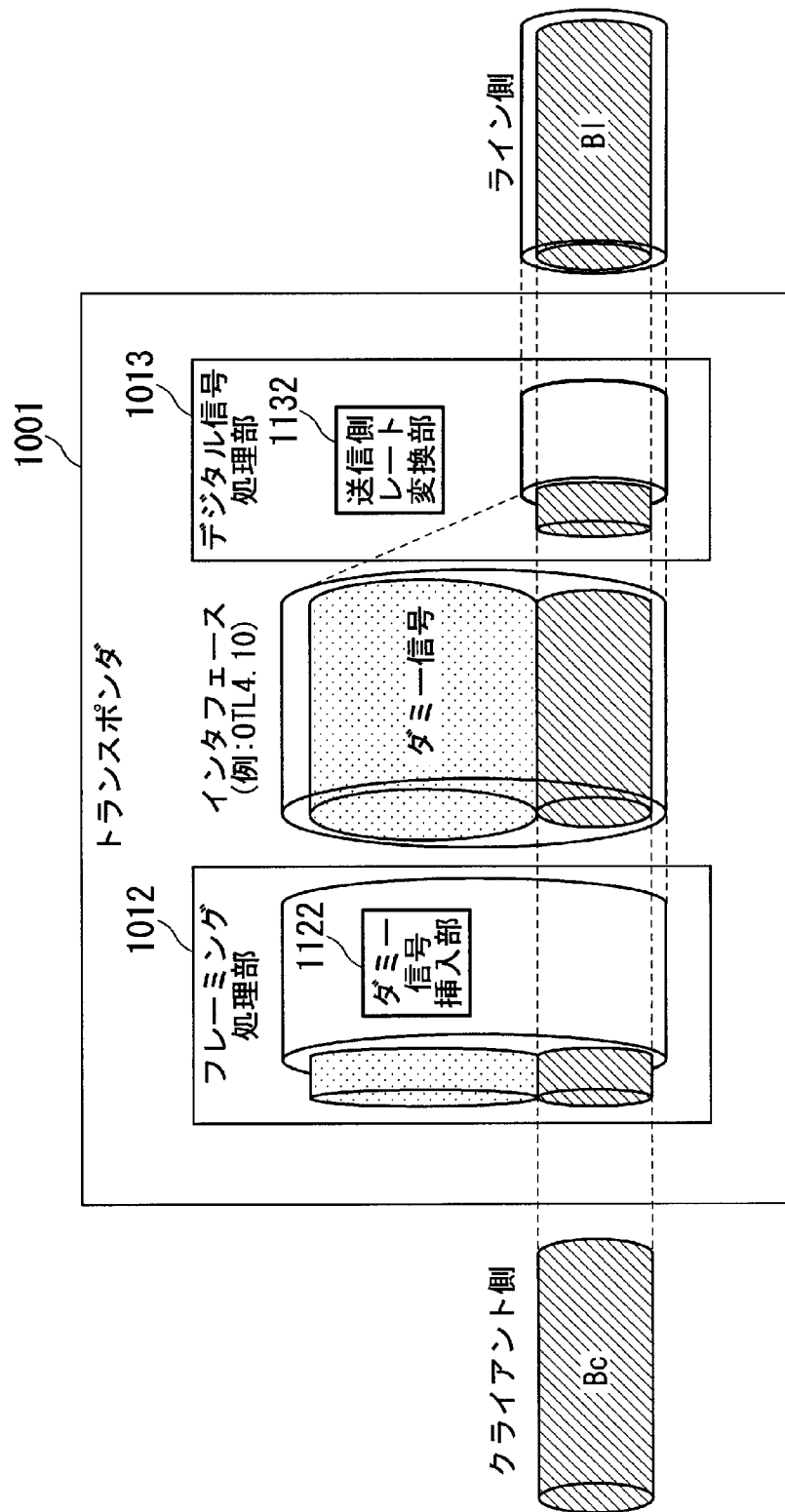
[図19]



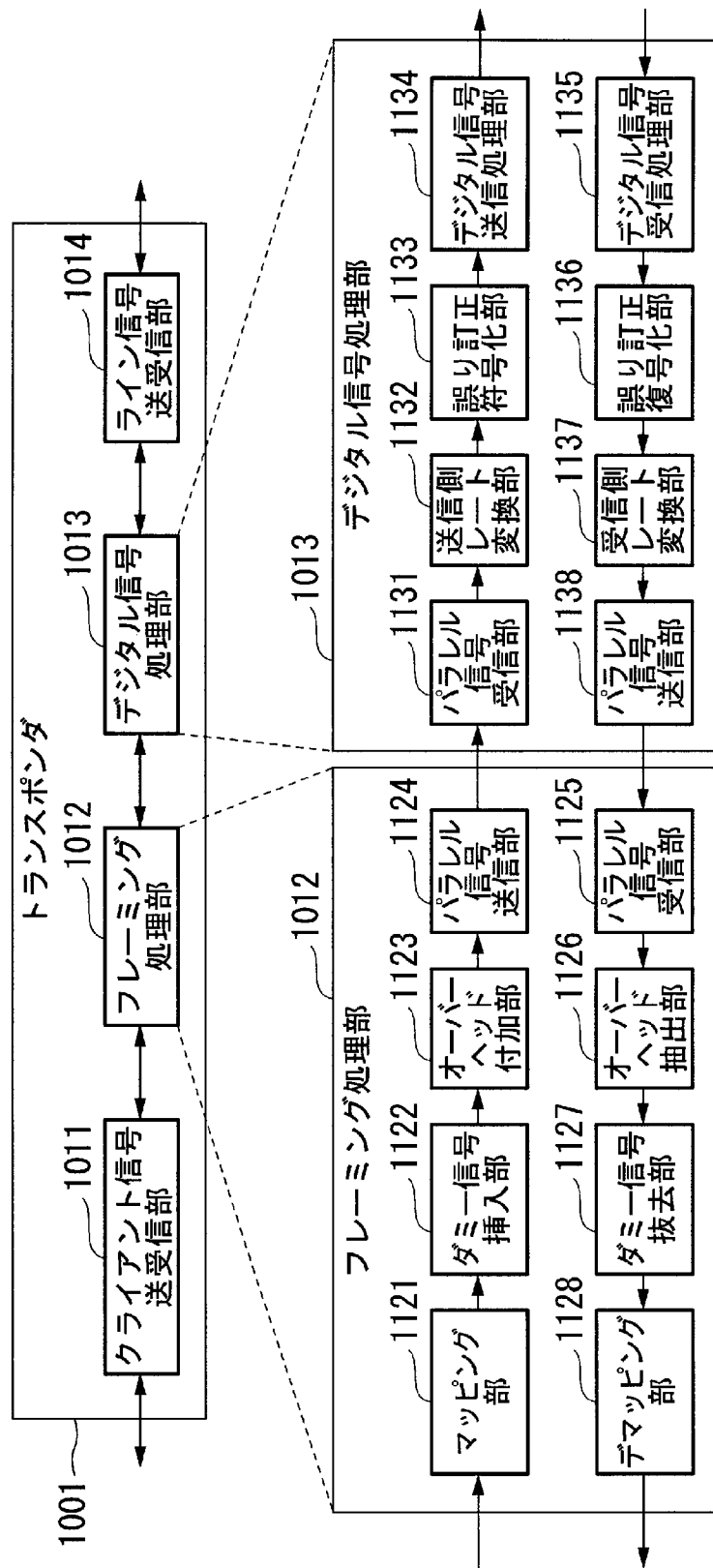
[図20]



[図21]



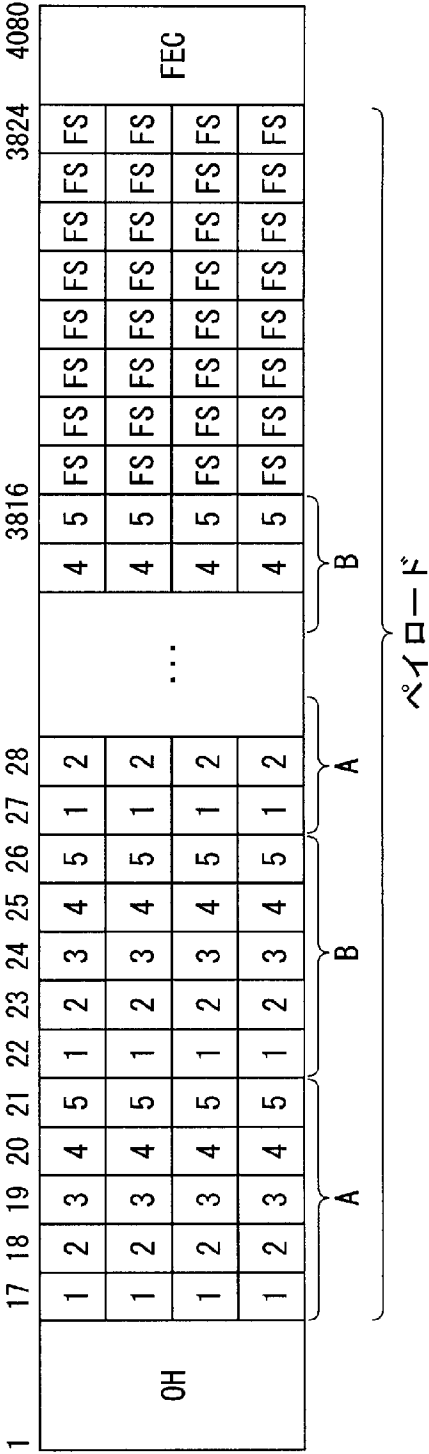
[図22]



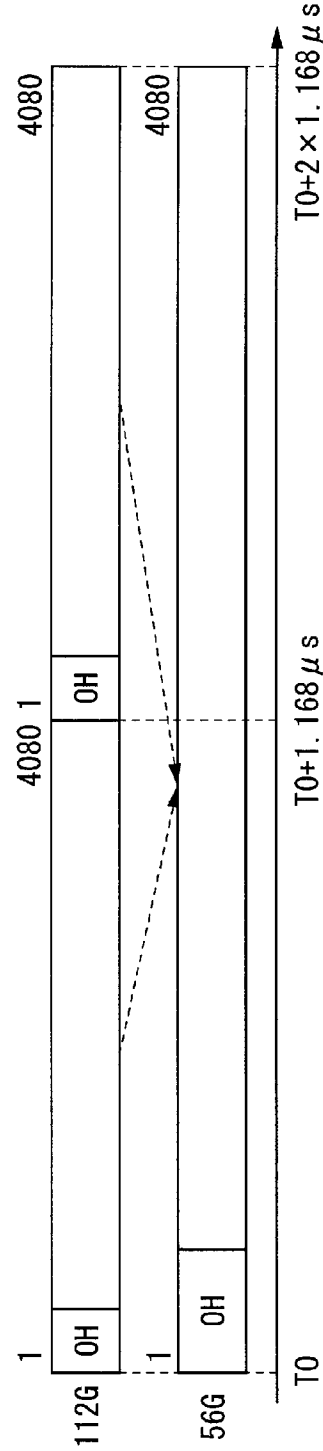
[図23A]

[illegible]

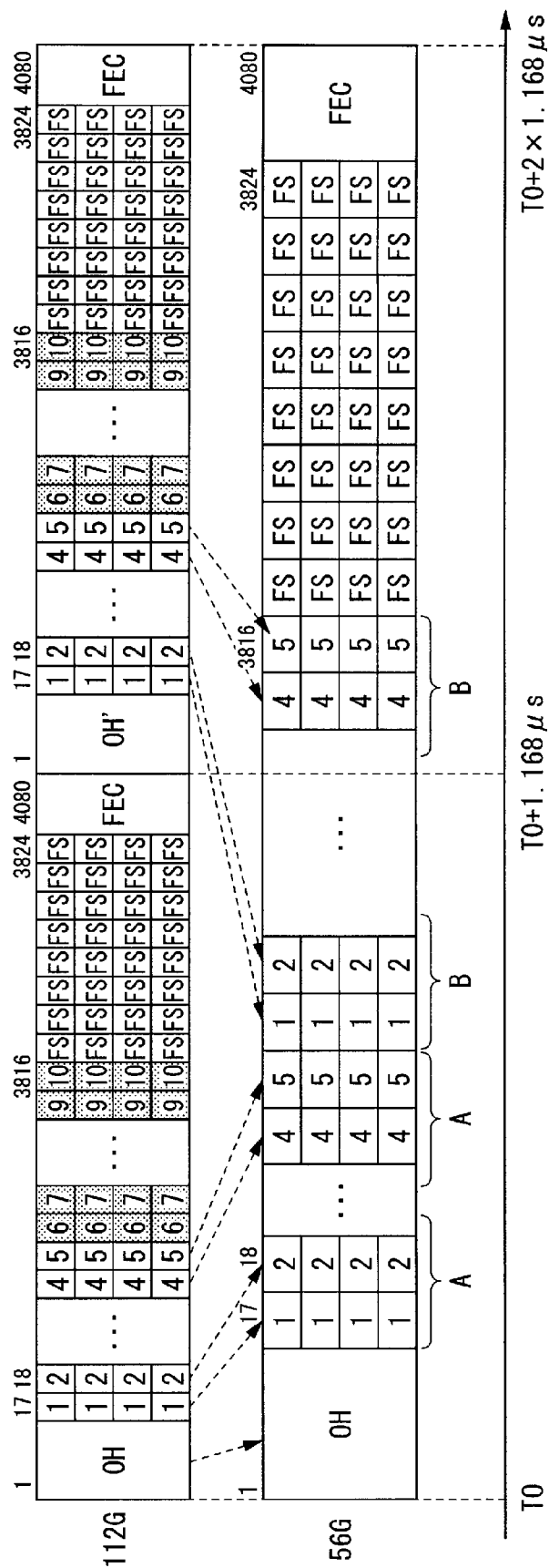
[図23B]



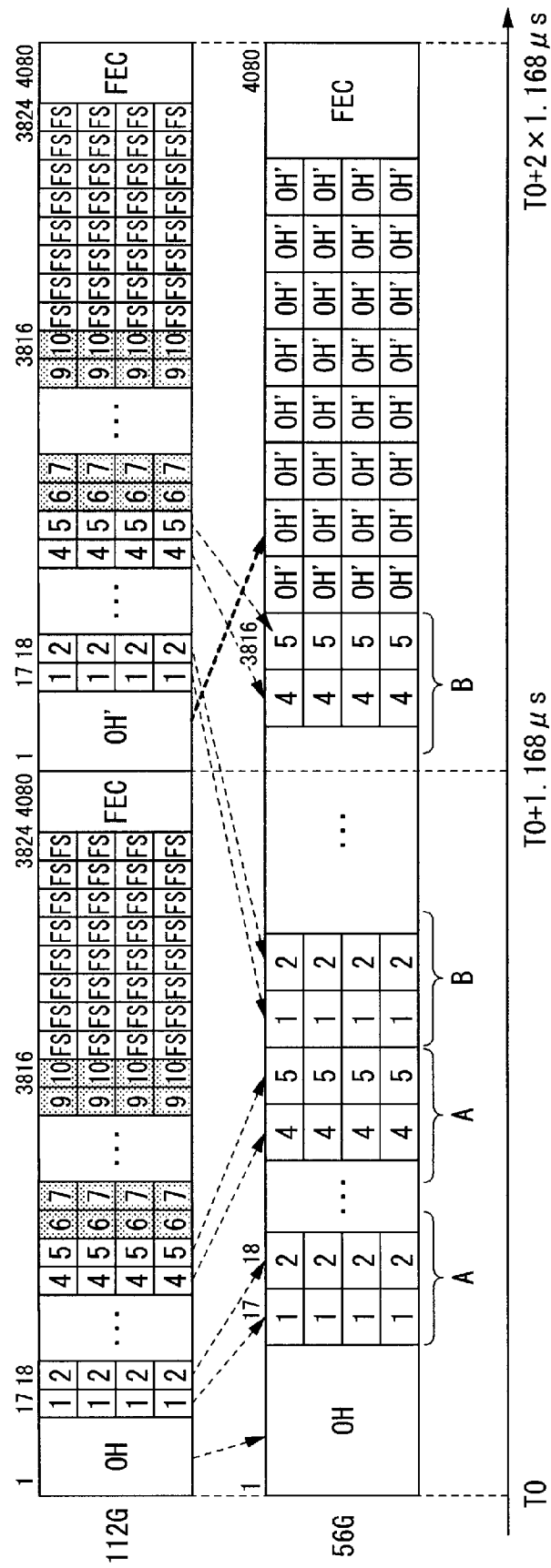
[図24]



[図25]



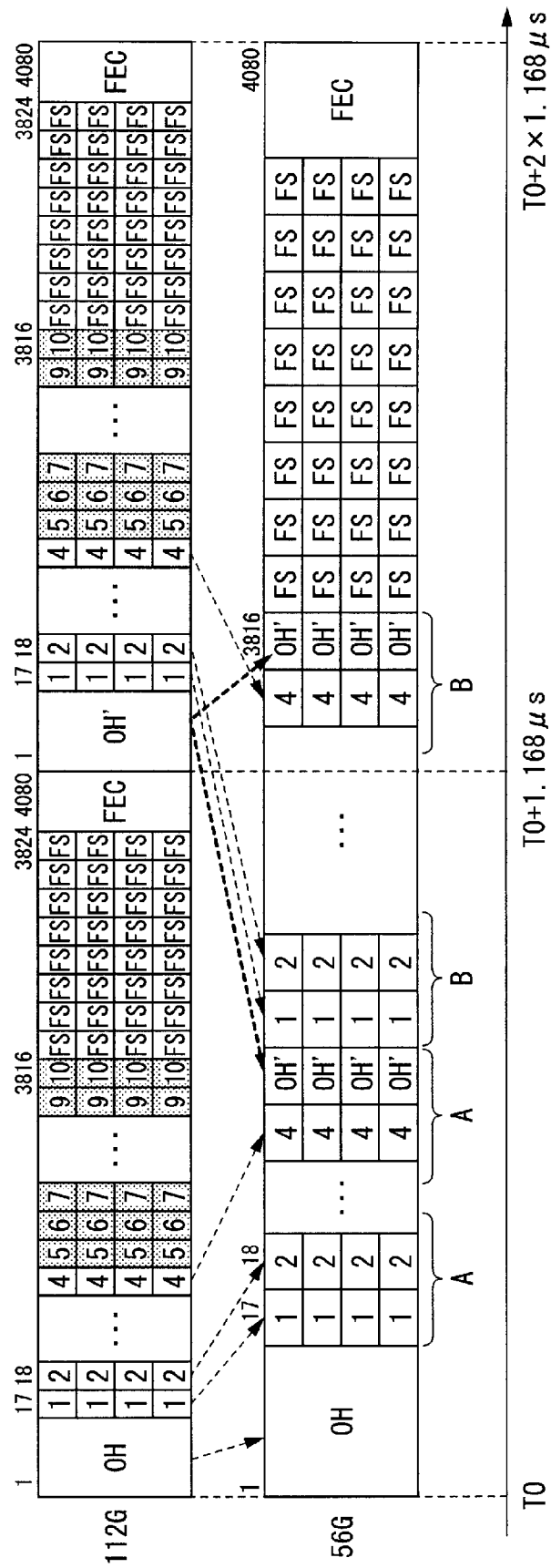
[図26]



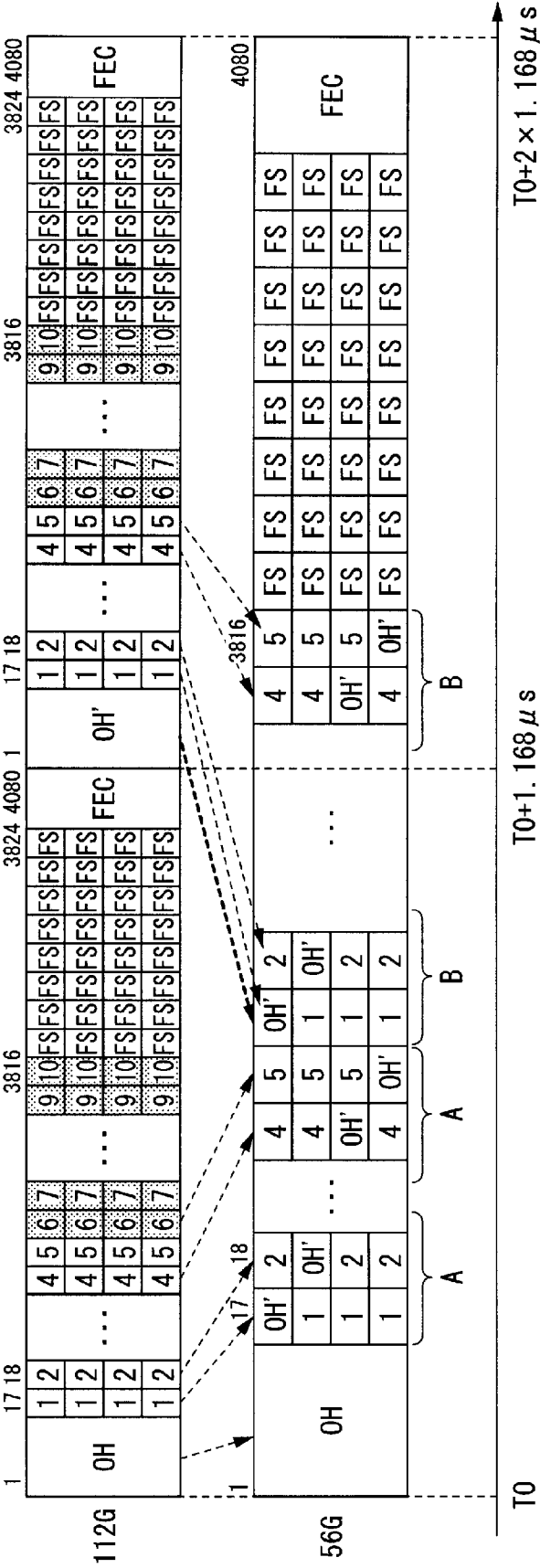
Column#

Row#	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
1	OTUk overhead															OPUk overhead
2	Frame Alignment overhead															
3	OTUk overhead															
4	Frame Alignment overhead															

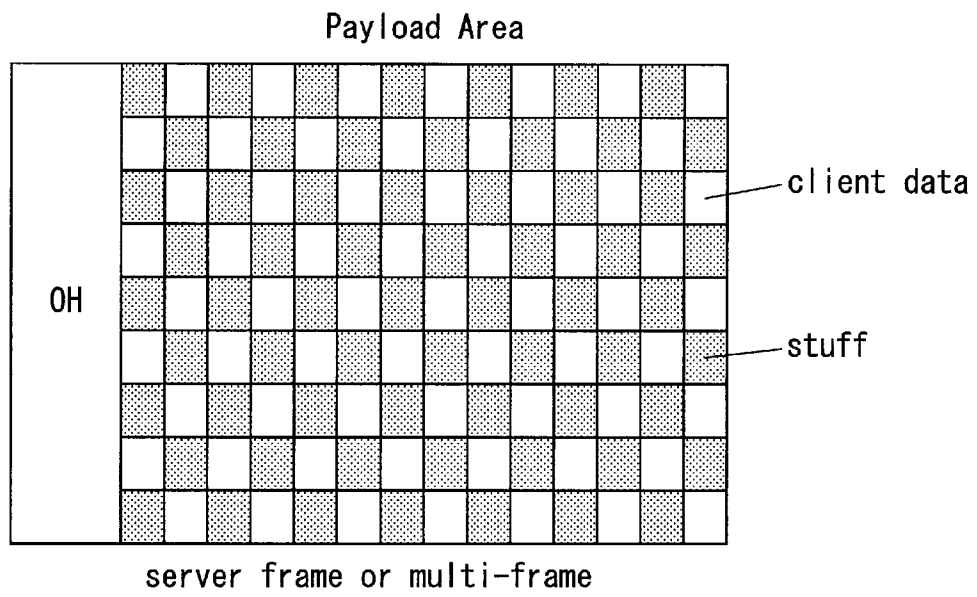
[図28]



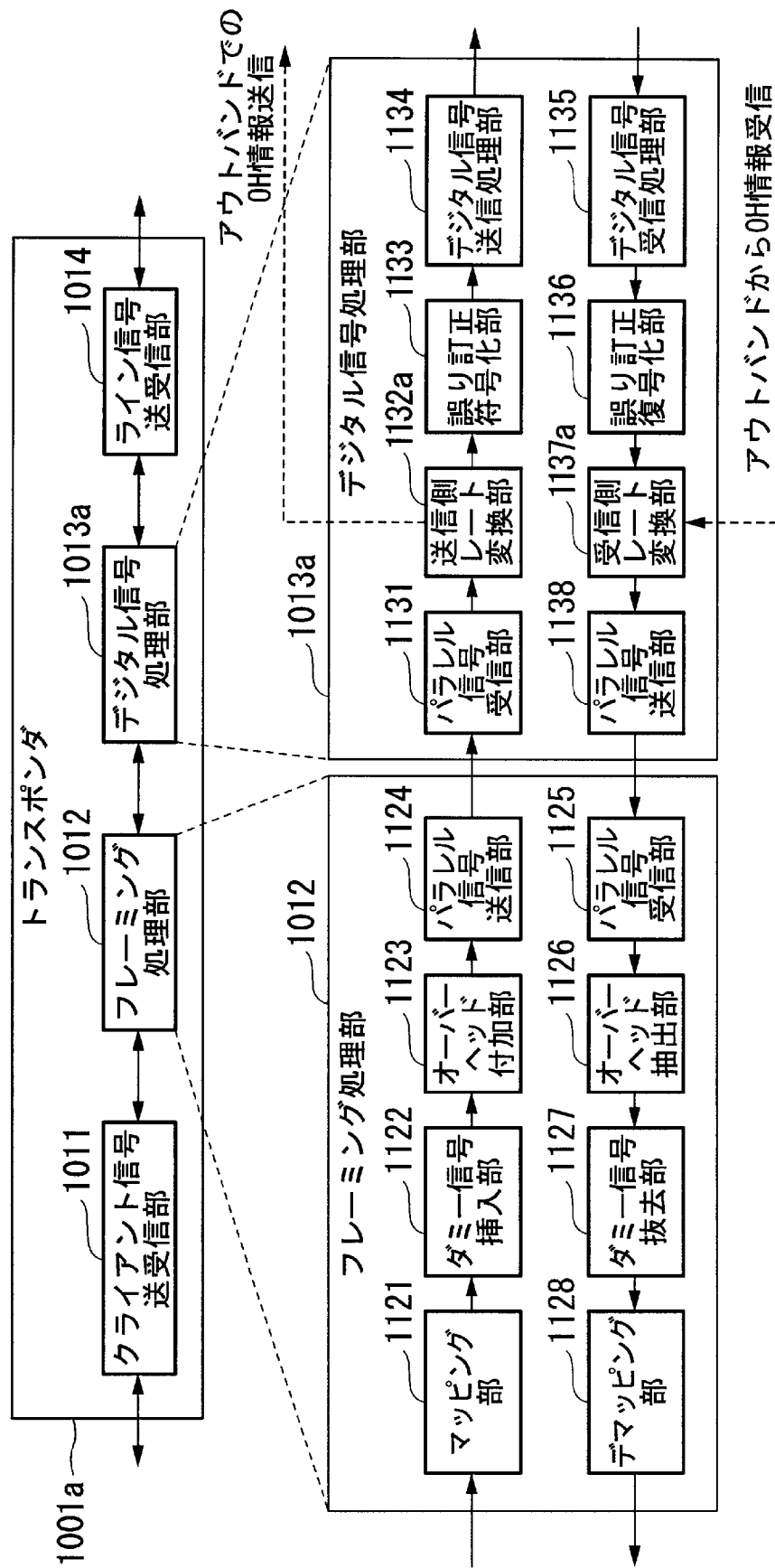
[図29]



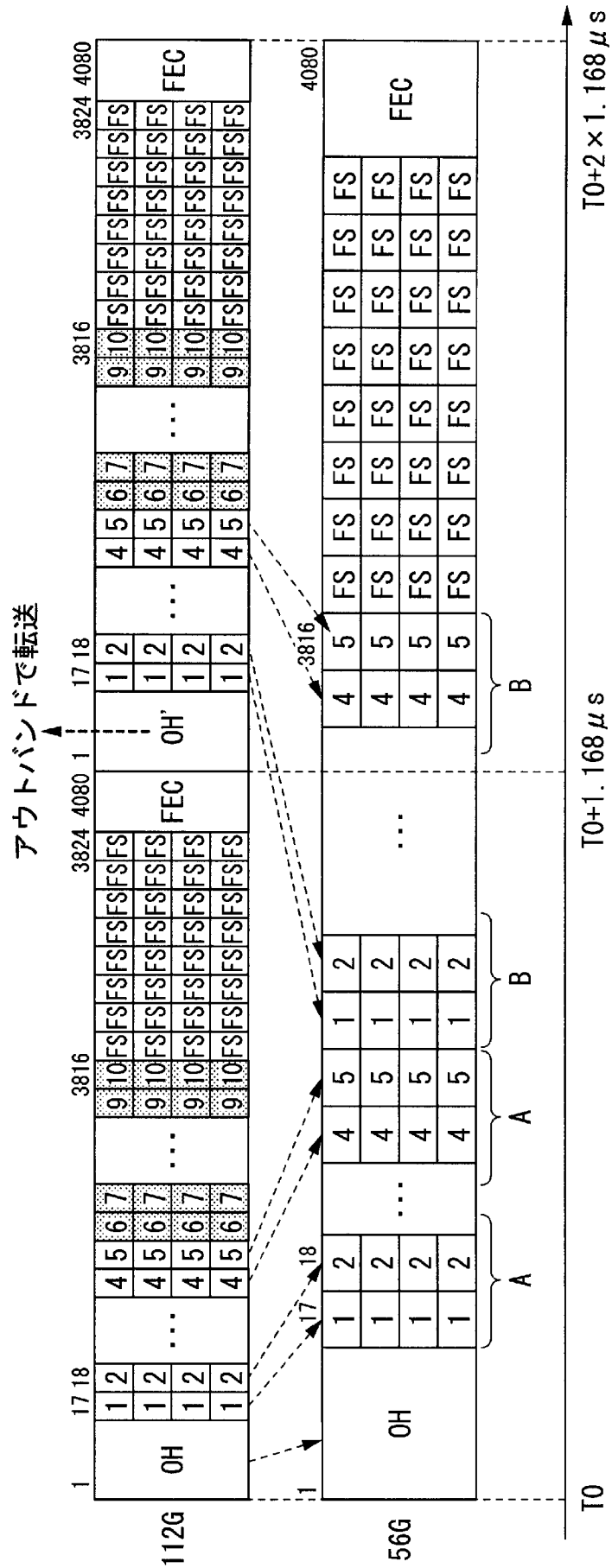
[図30]



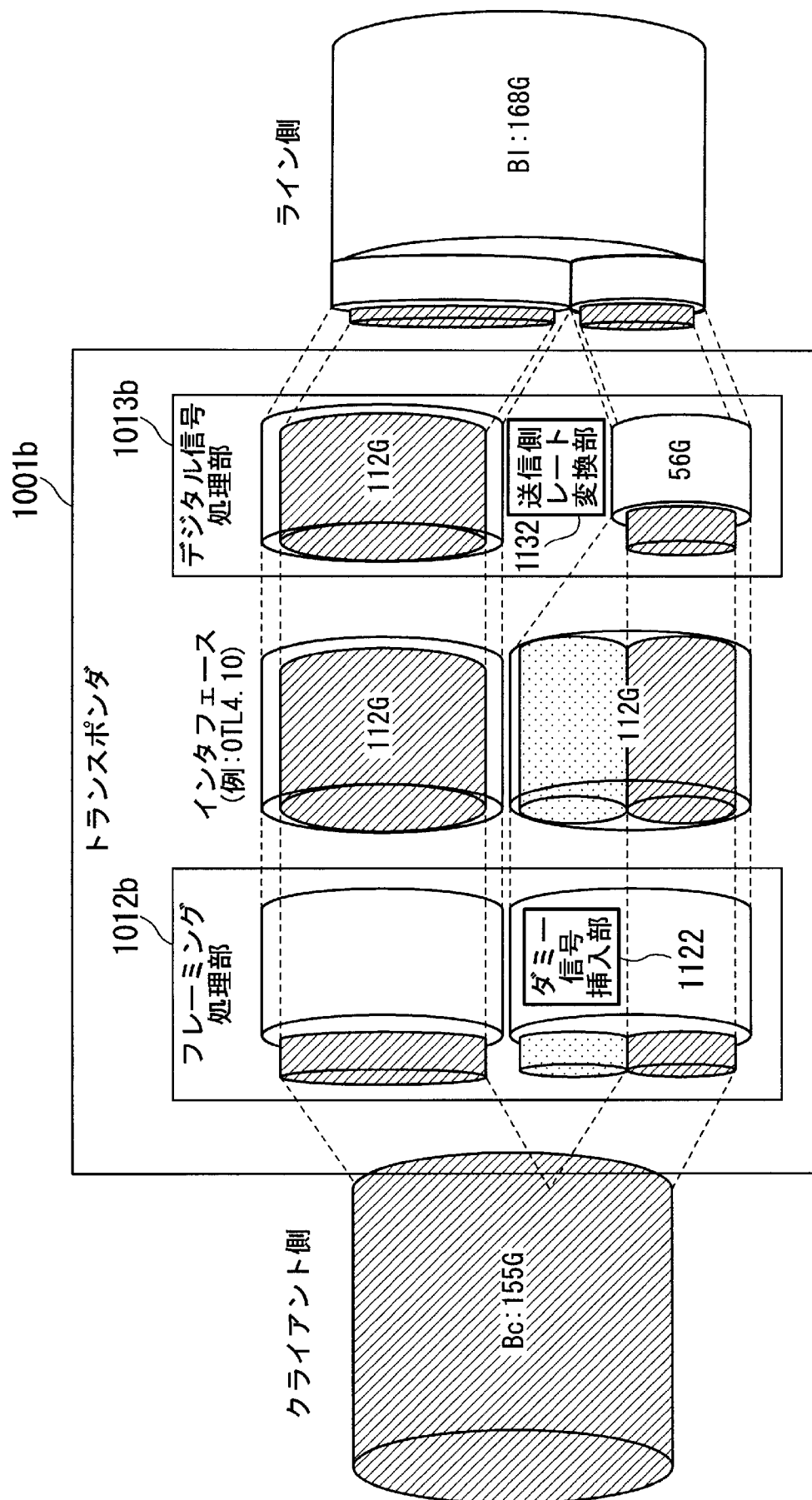
[図31]



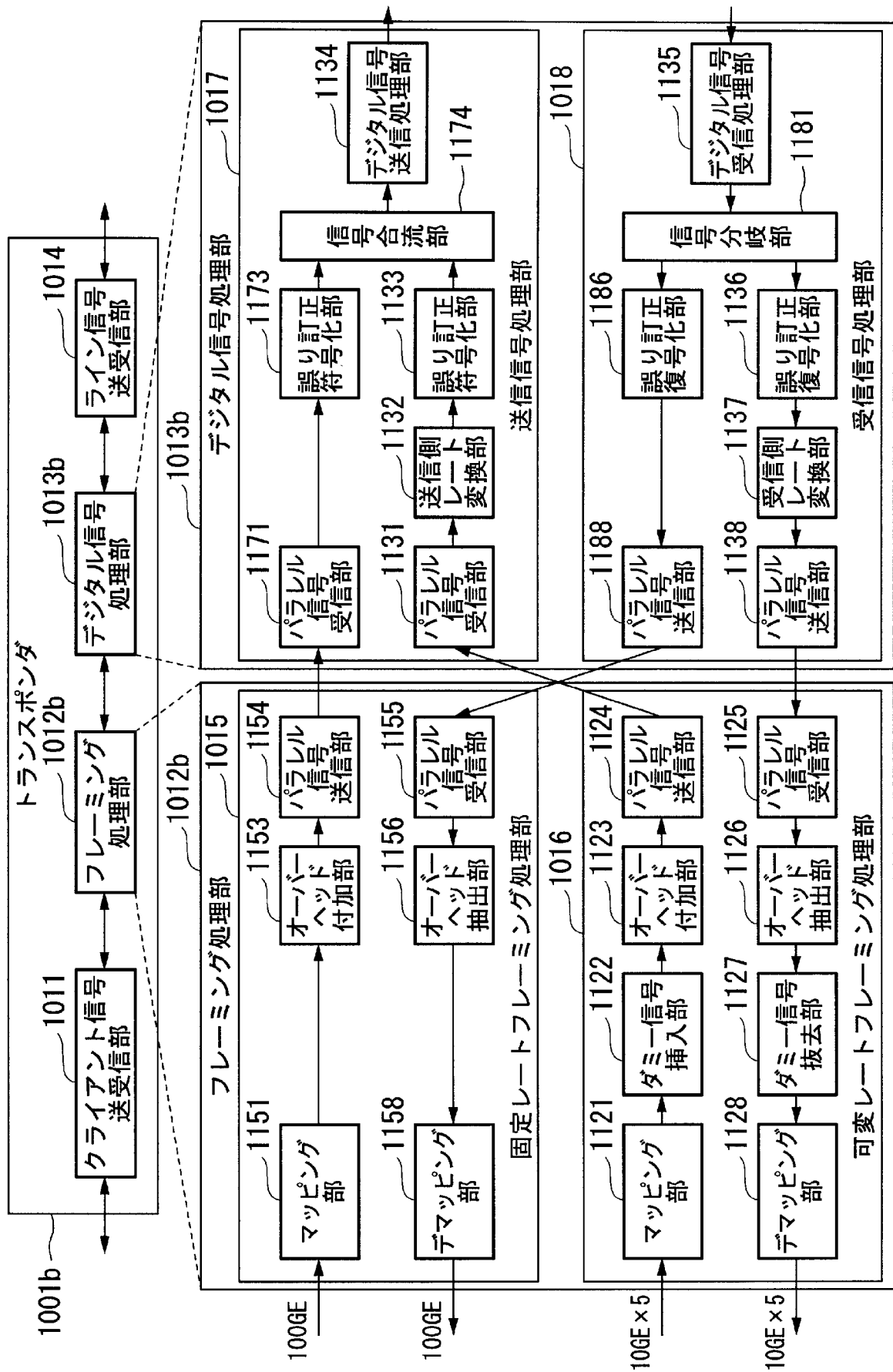
[図32]



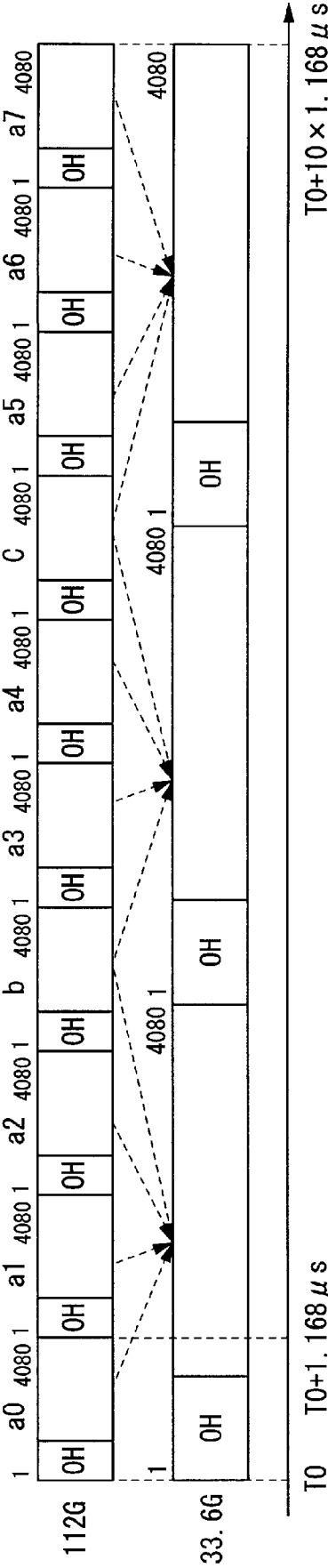
[図34]



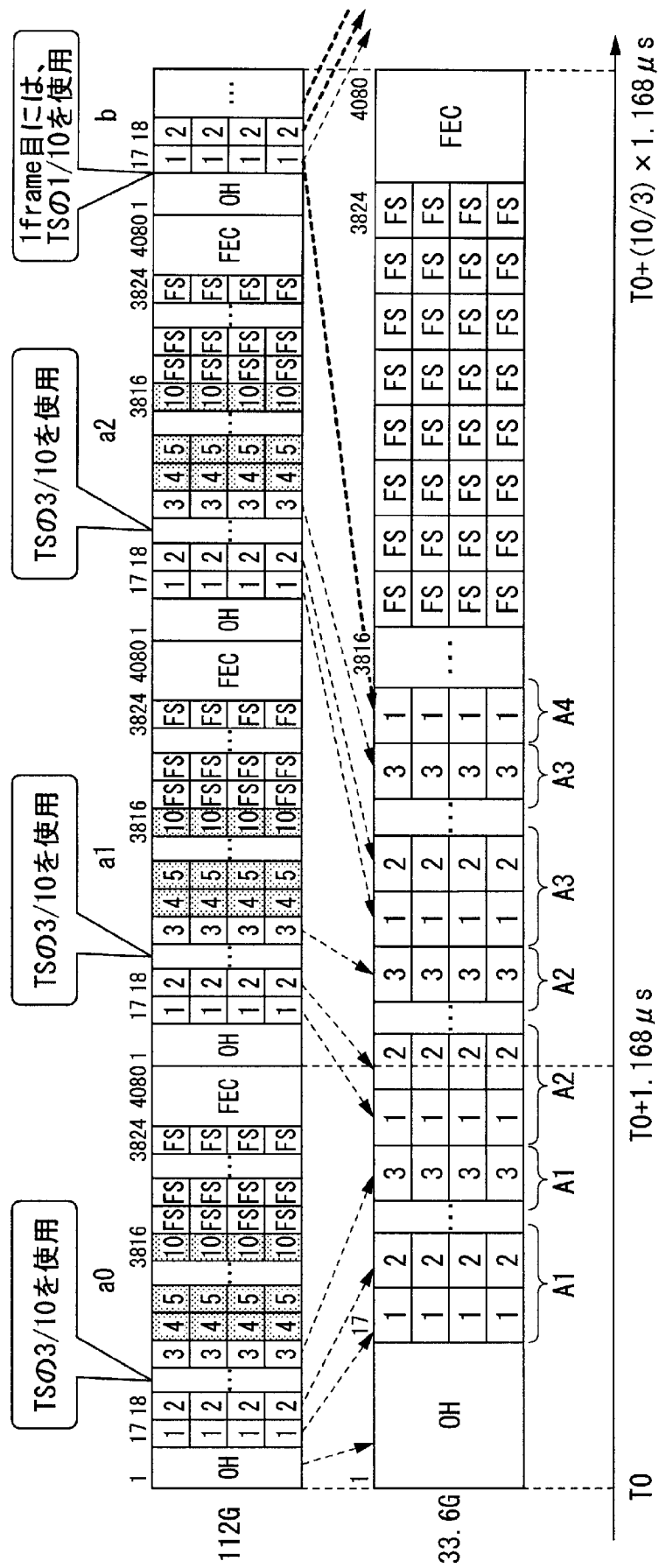
[図35]



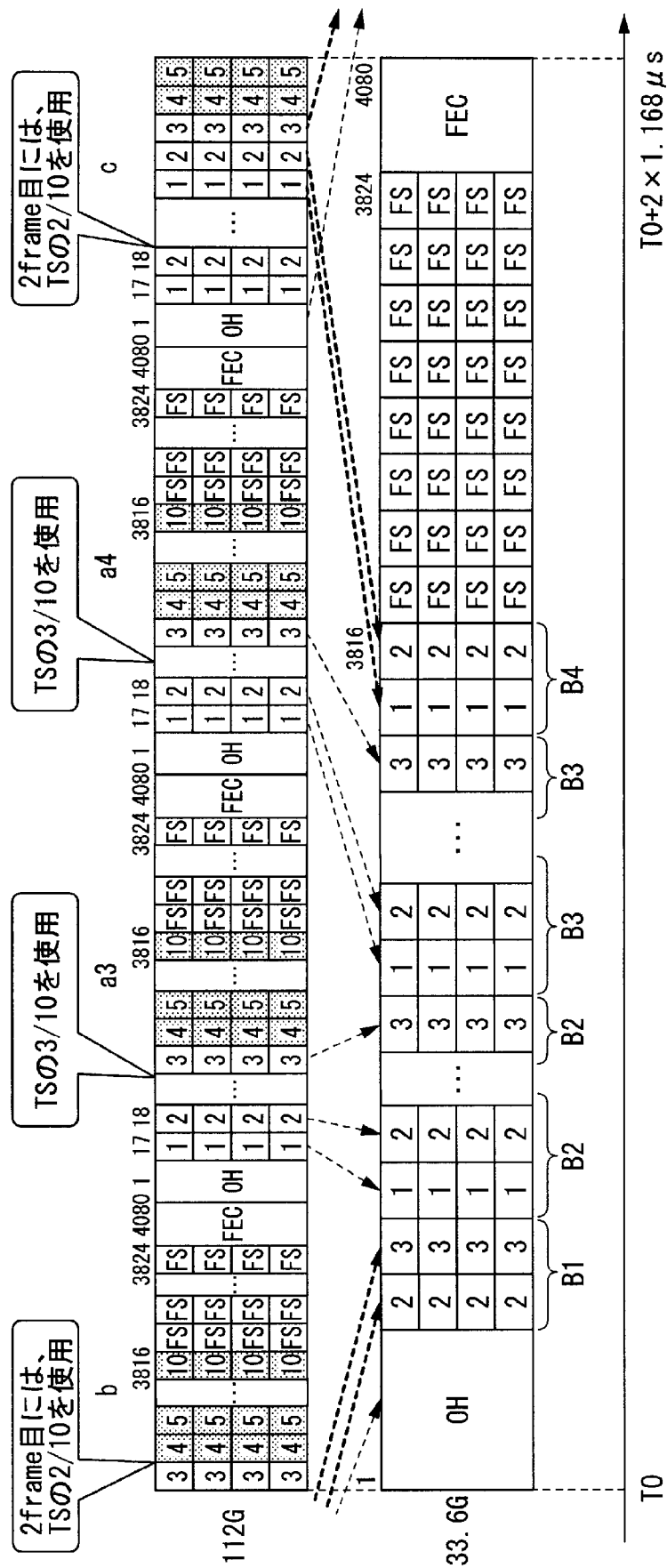
[図36]



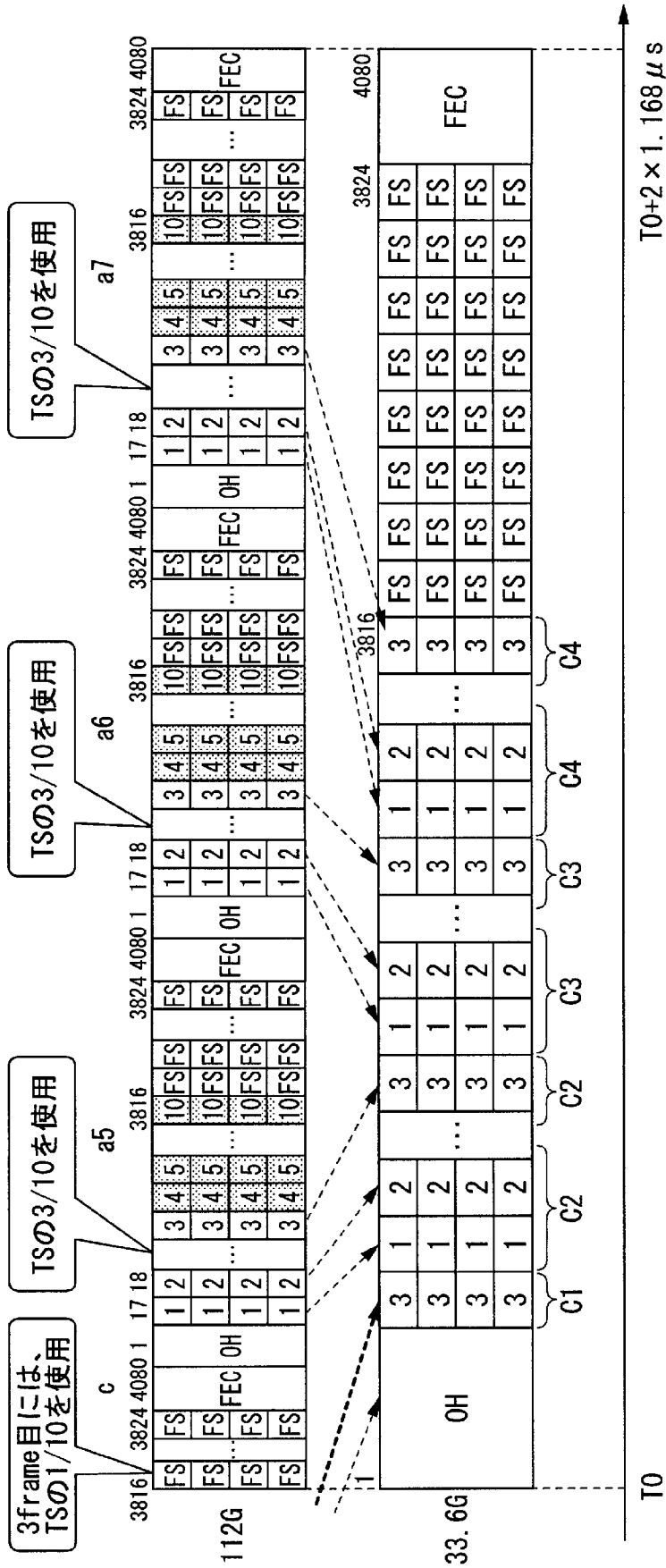
[図37]



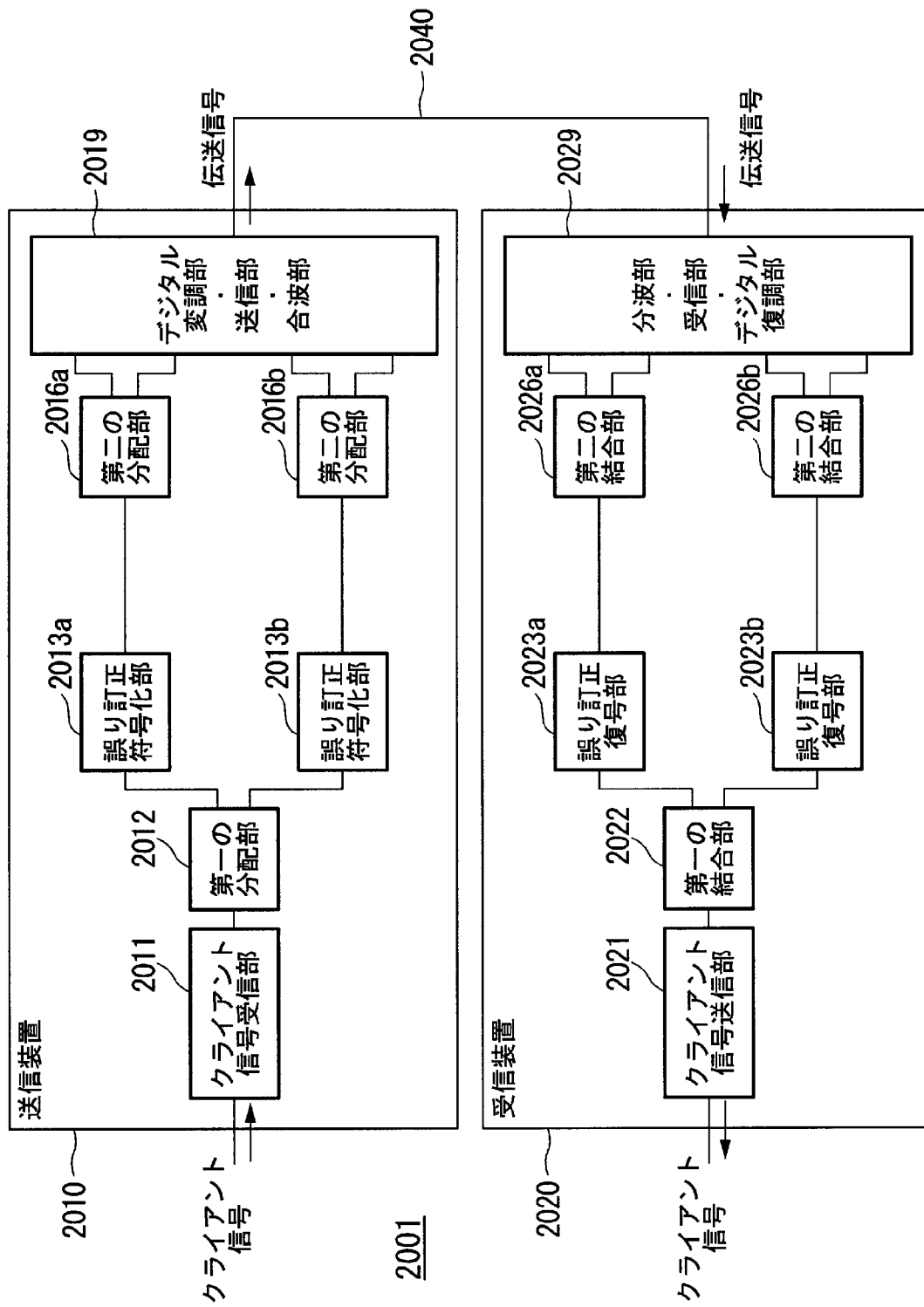
[図38]



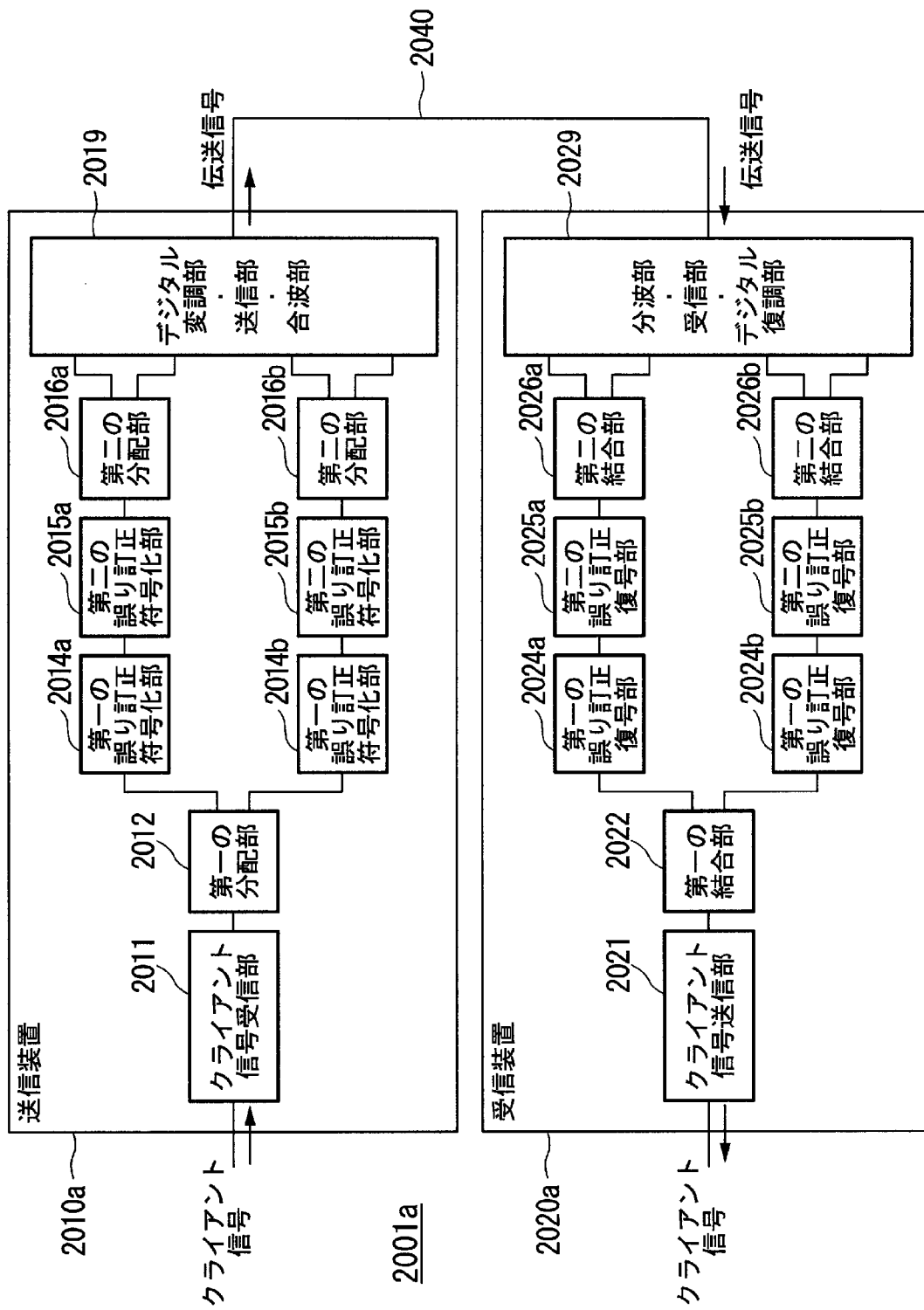
[図39]



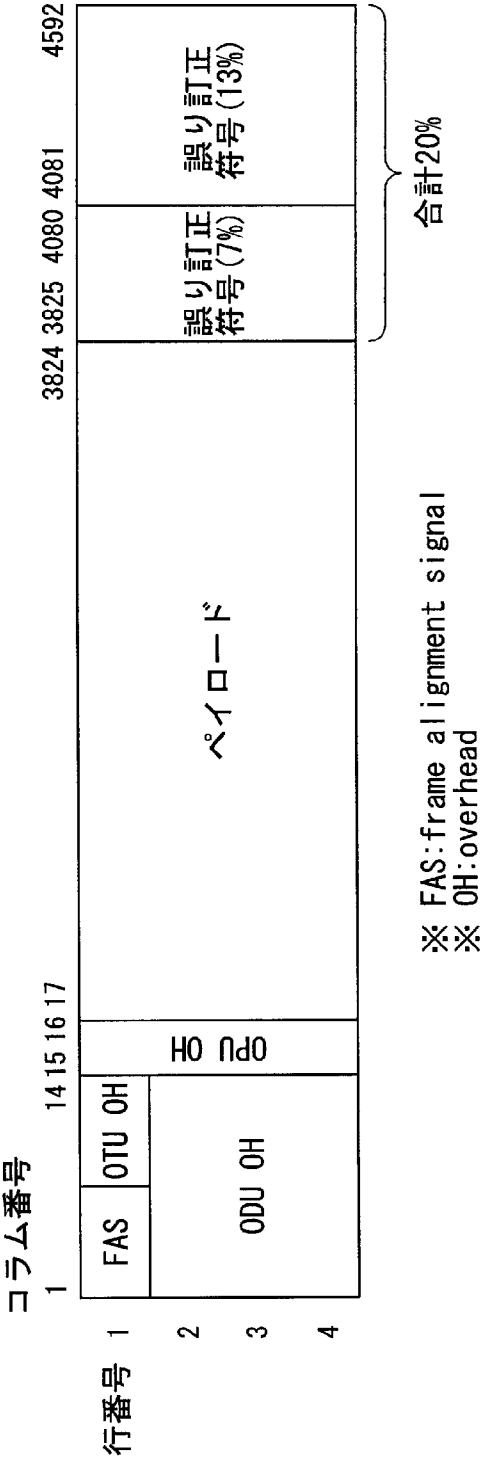
[図40]



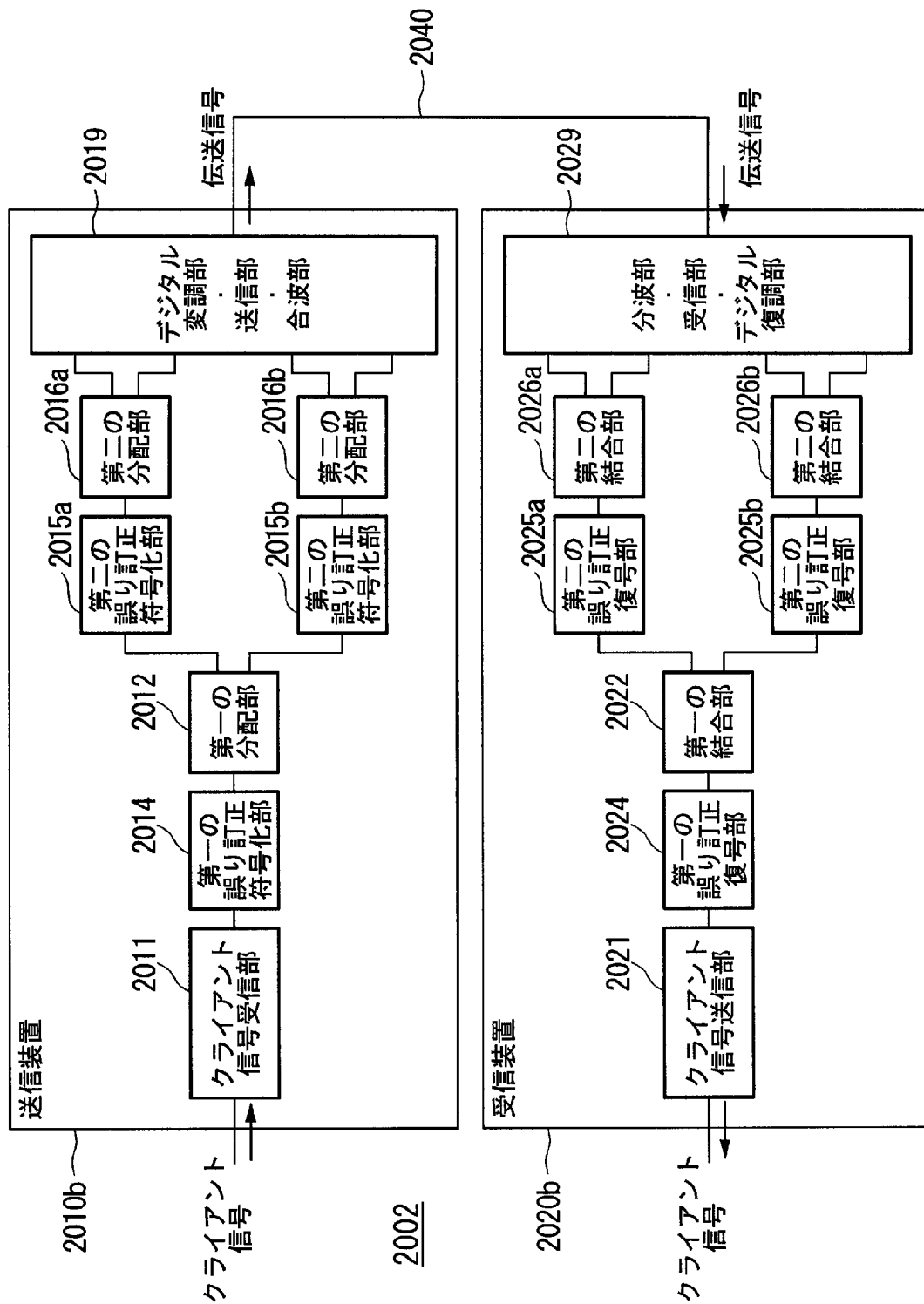
[図41]



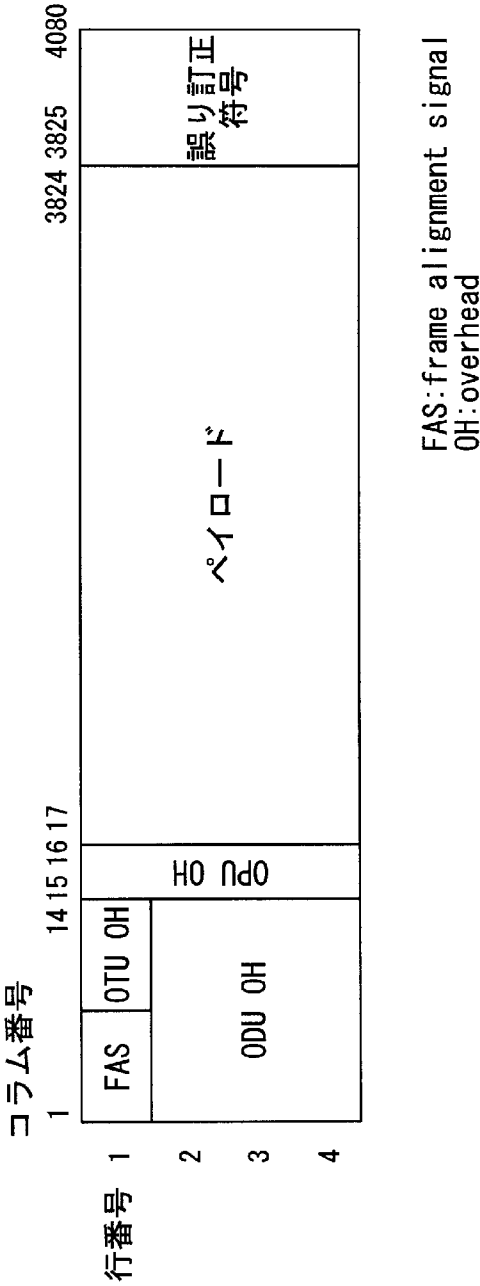
[図42]



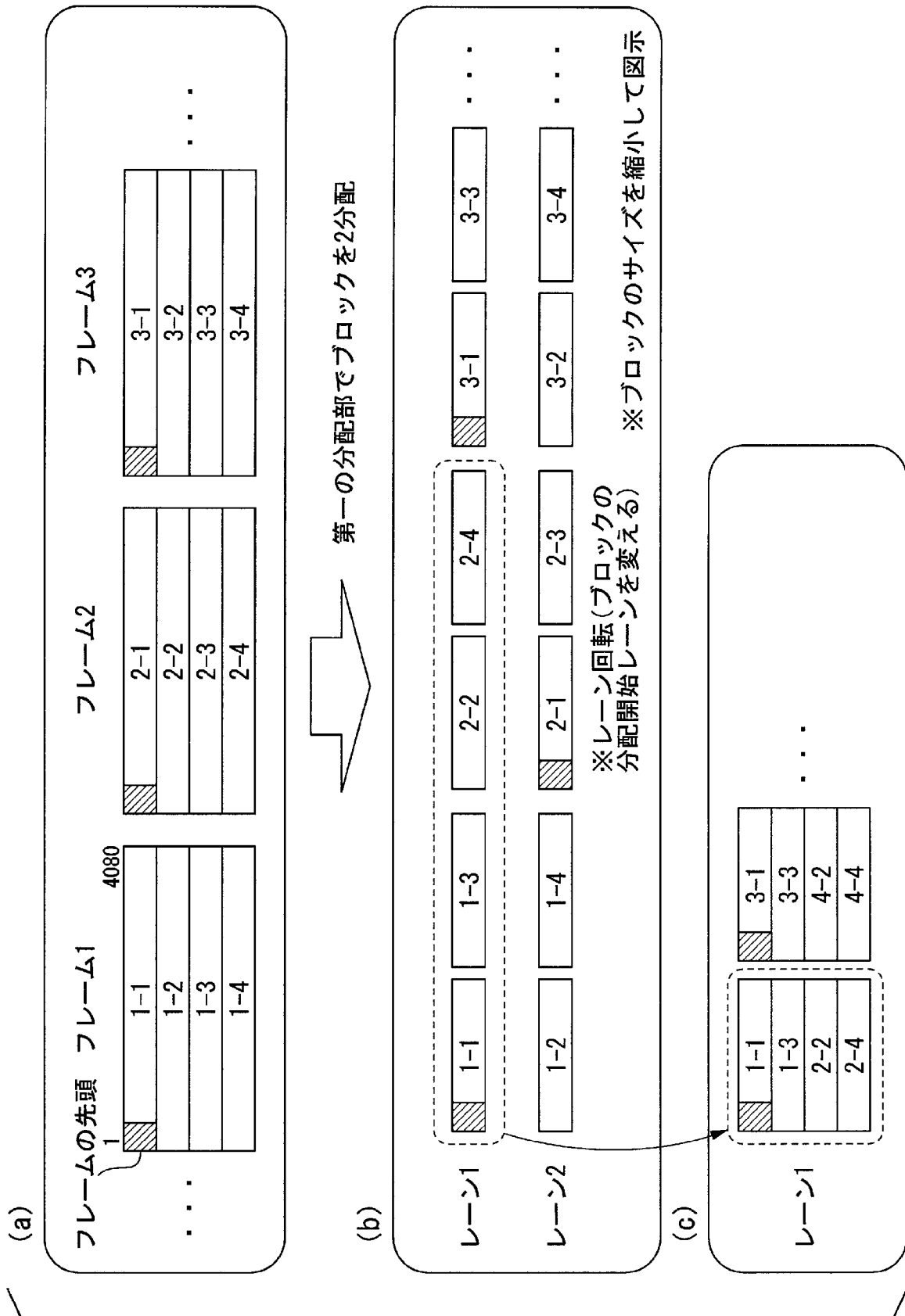
[図43]



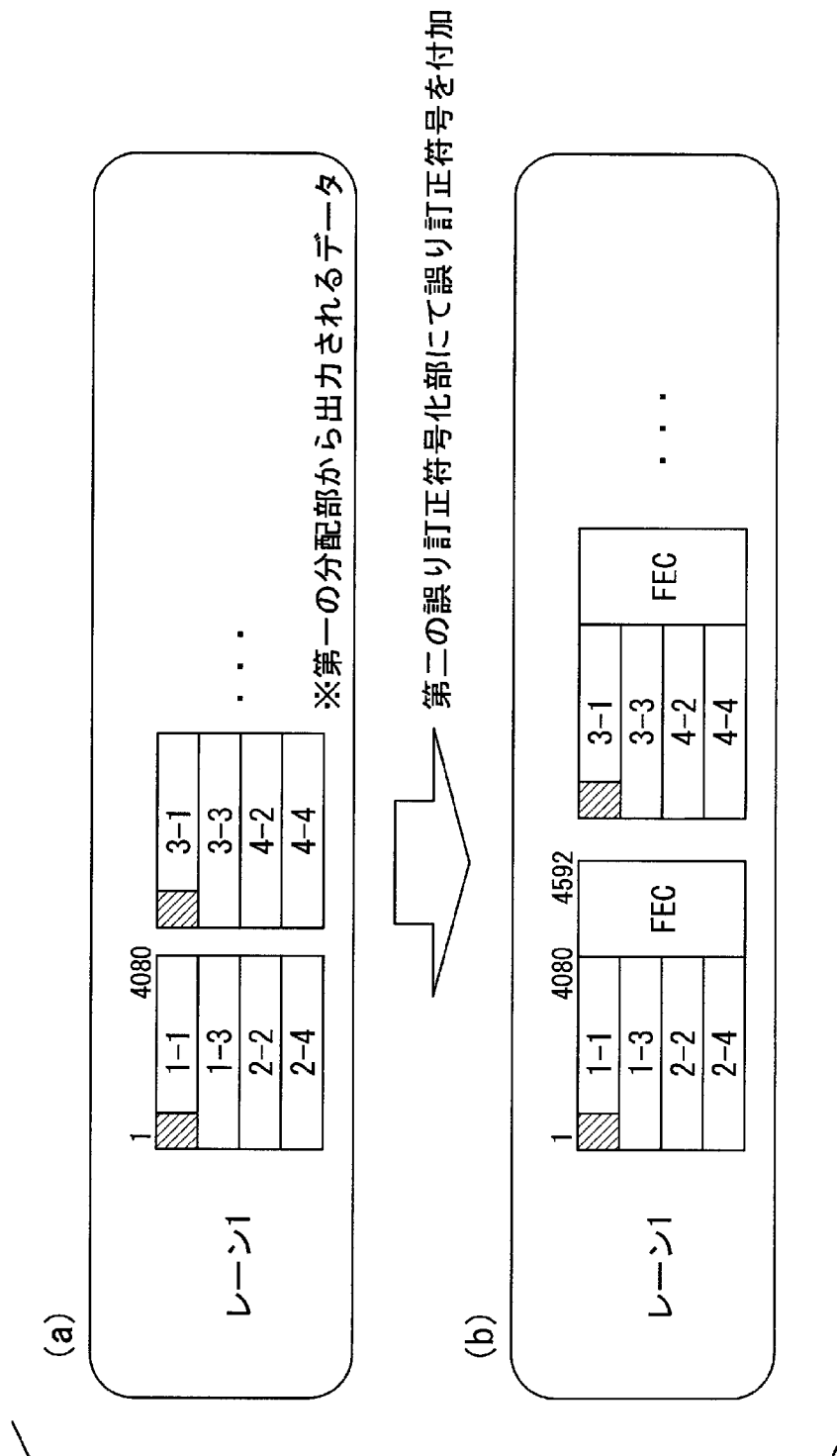
[図44]



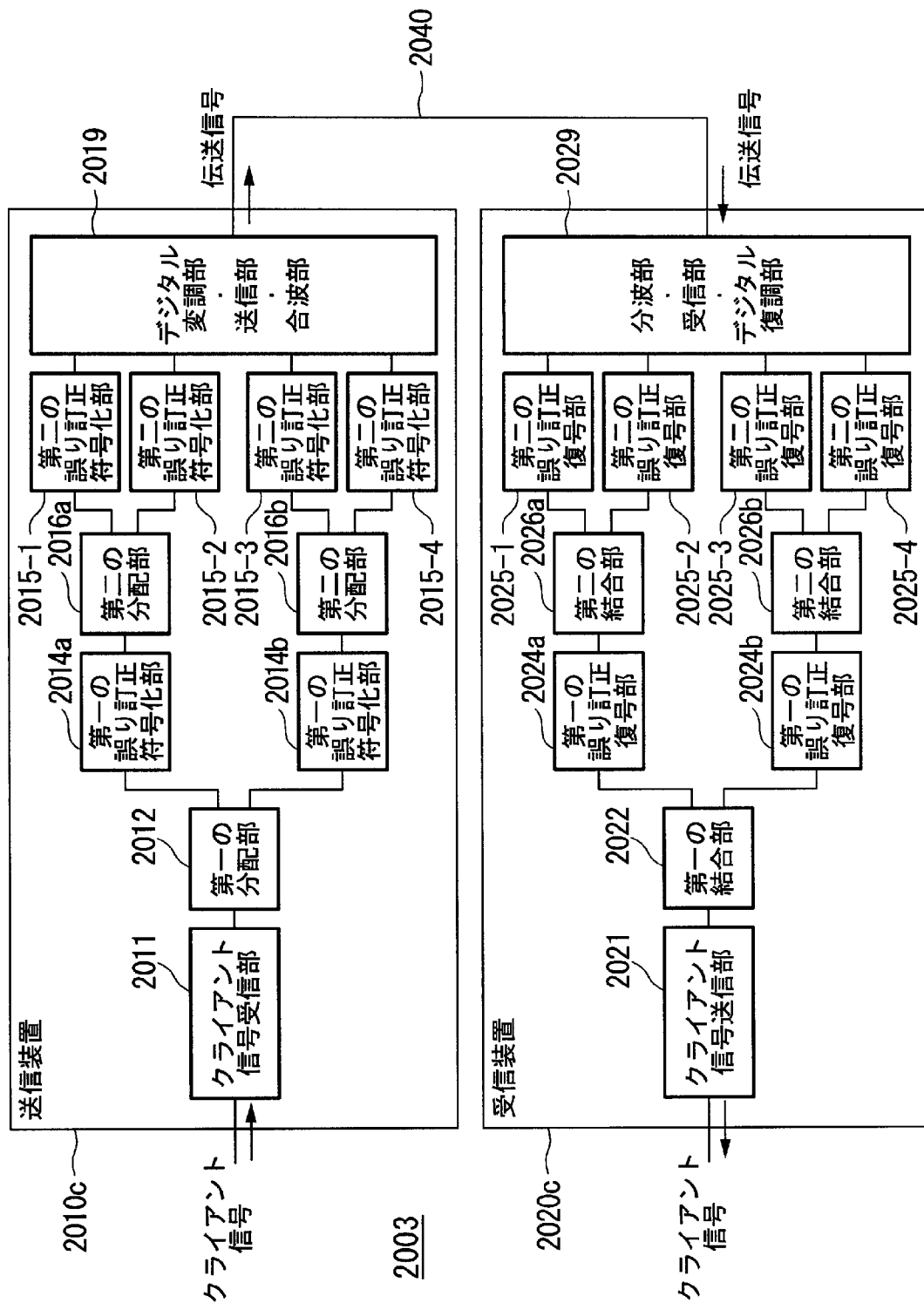
[図45]



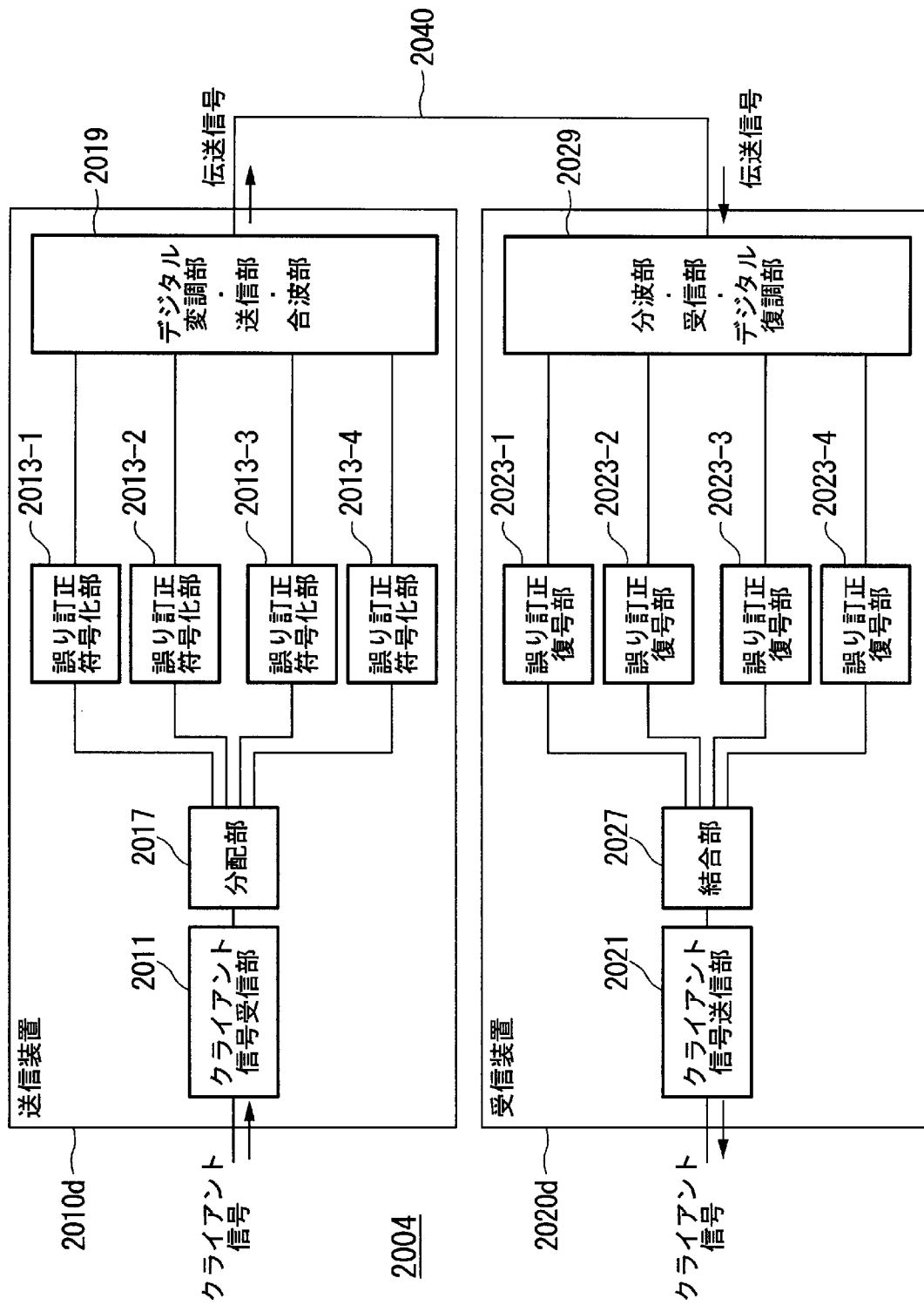
[図46]



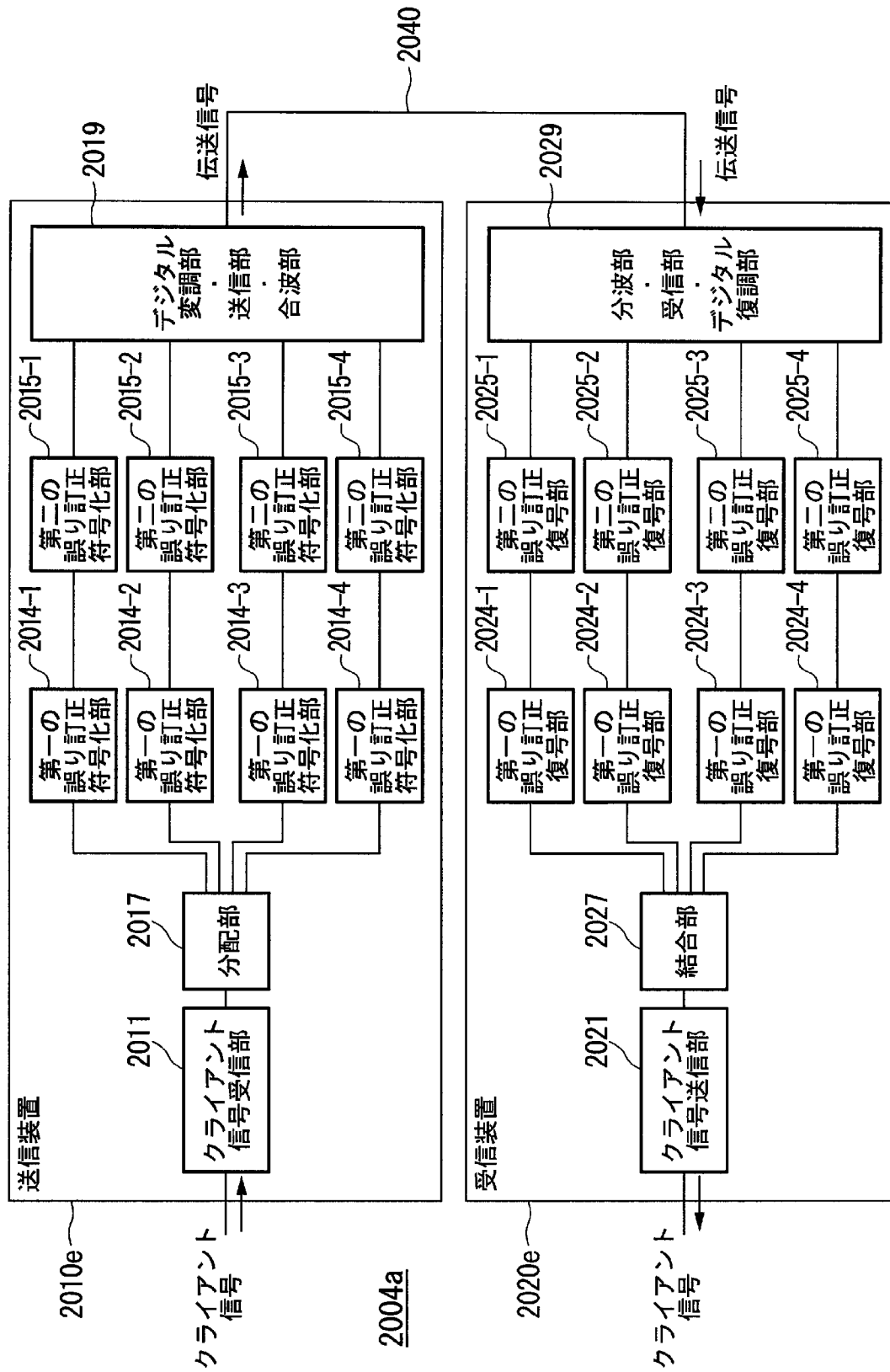
[図47]



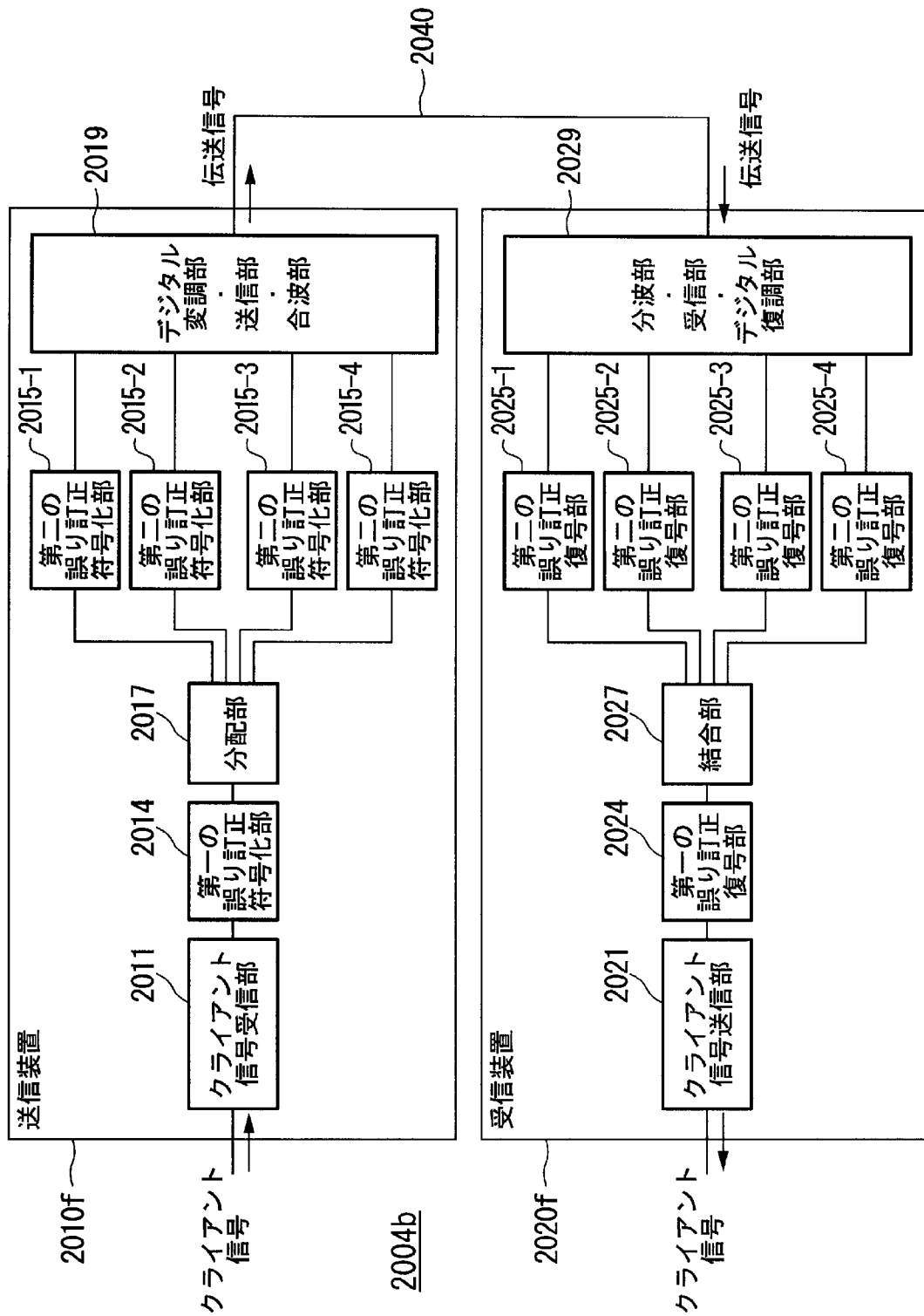
[図48]



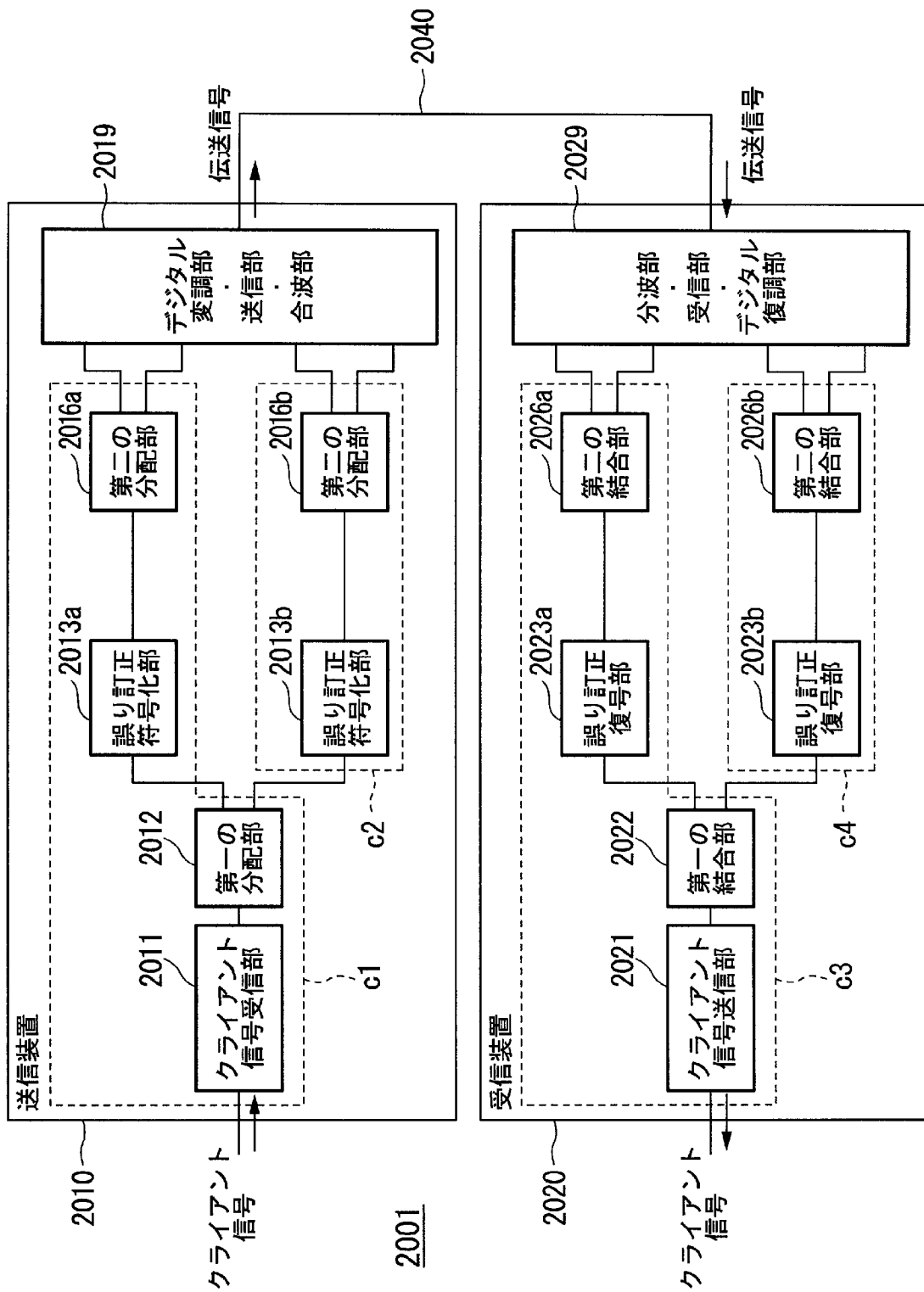
[図49]



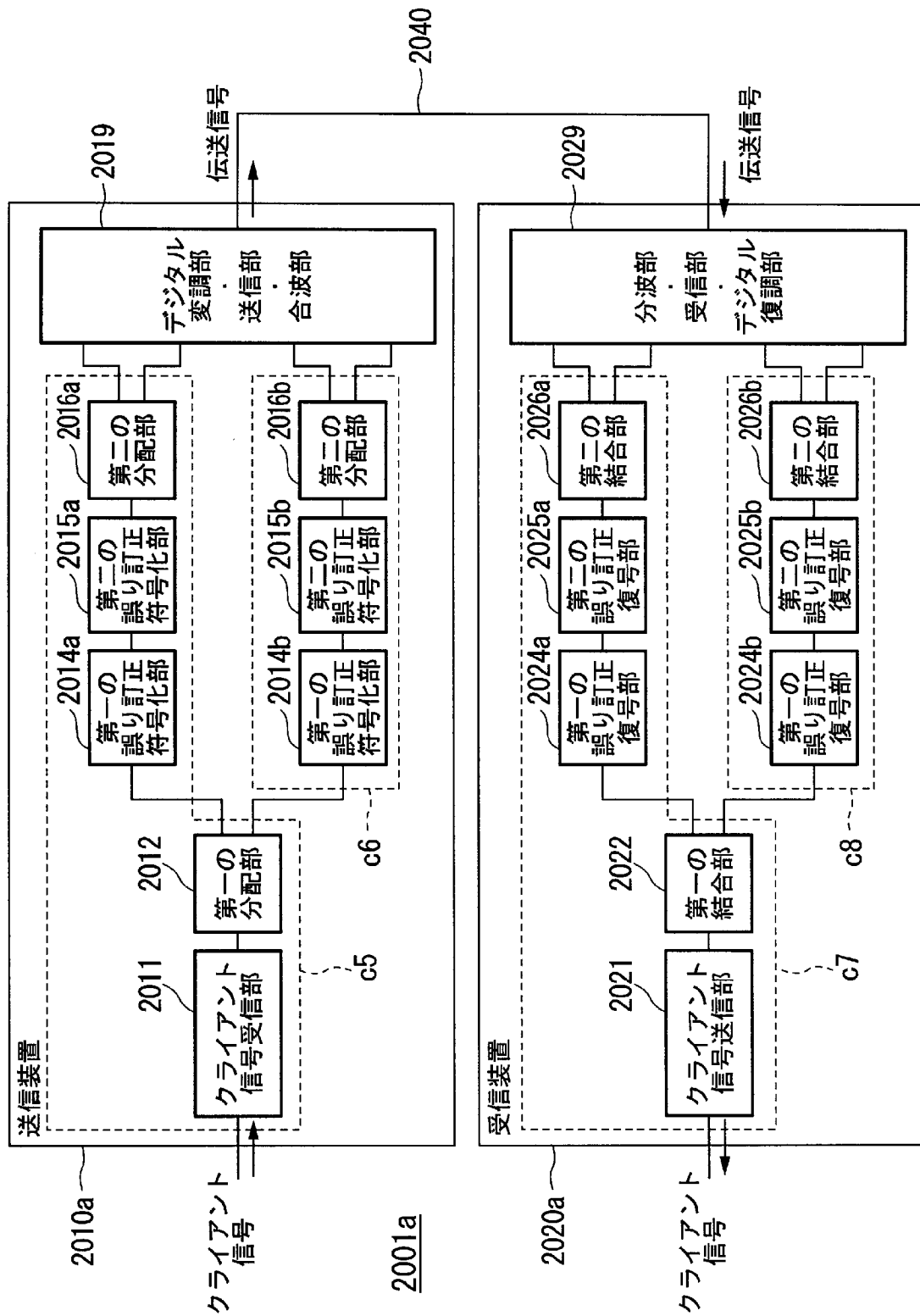
[図50]



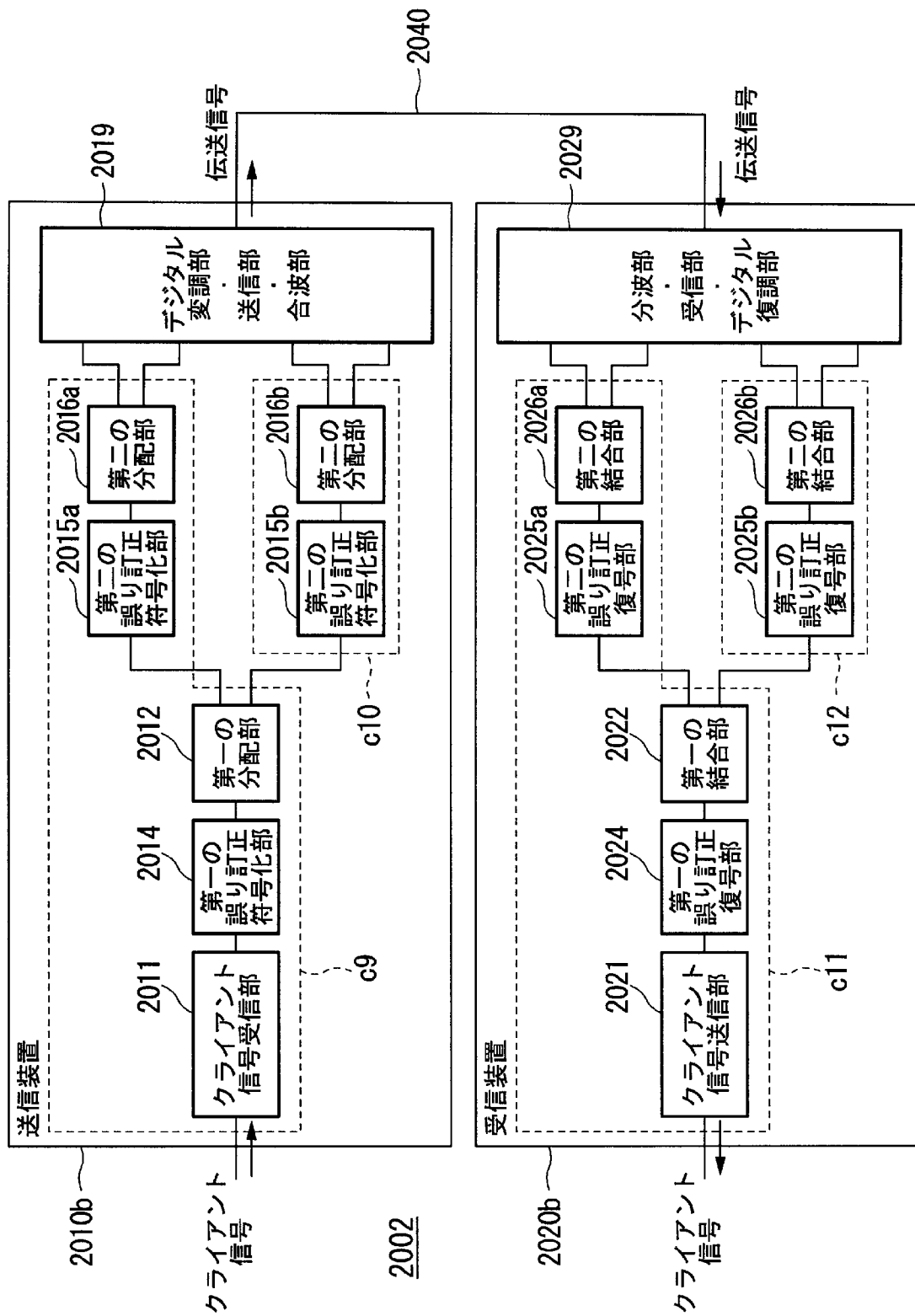
[図51]



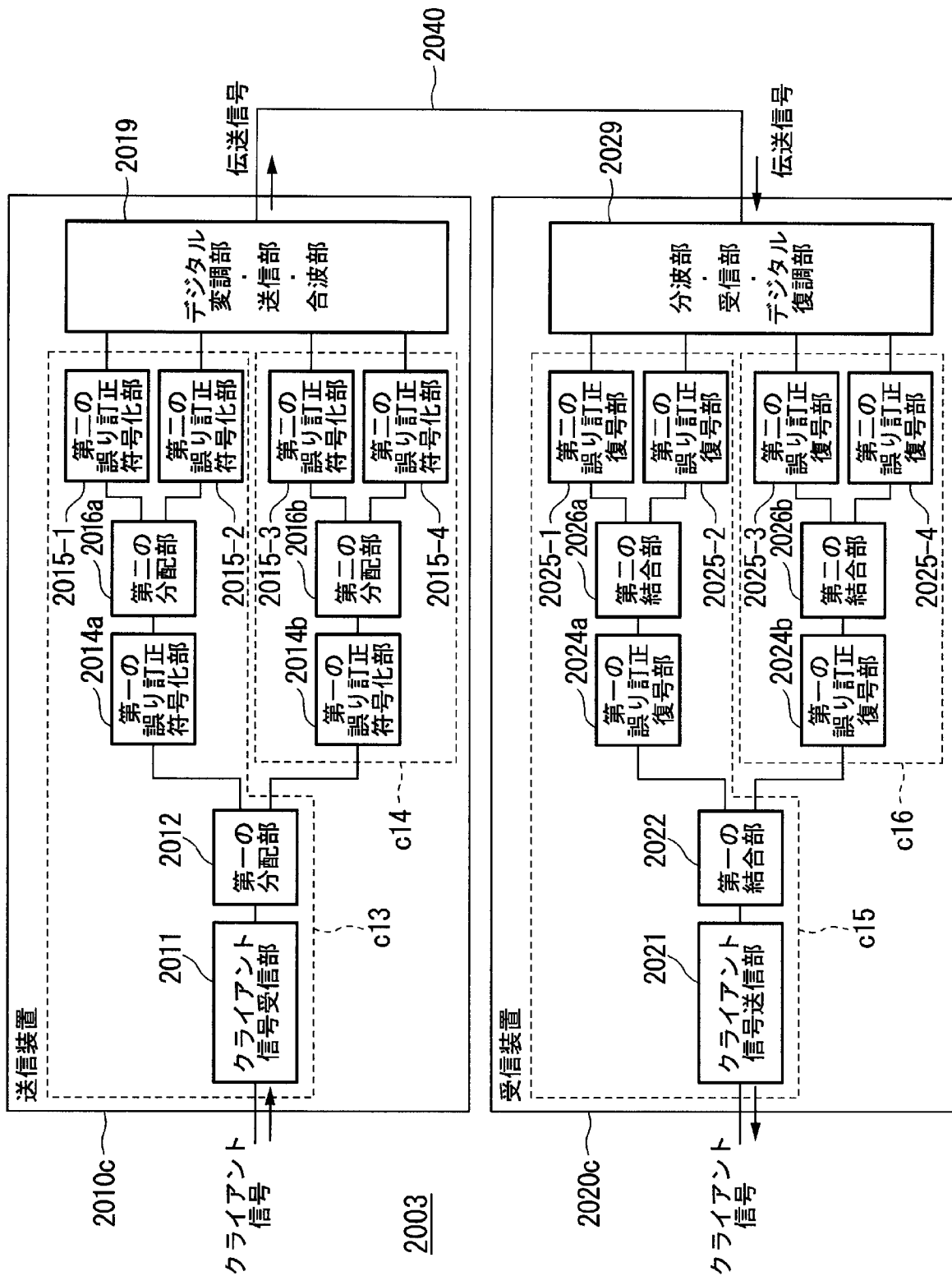
[図52]



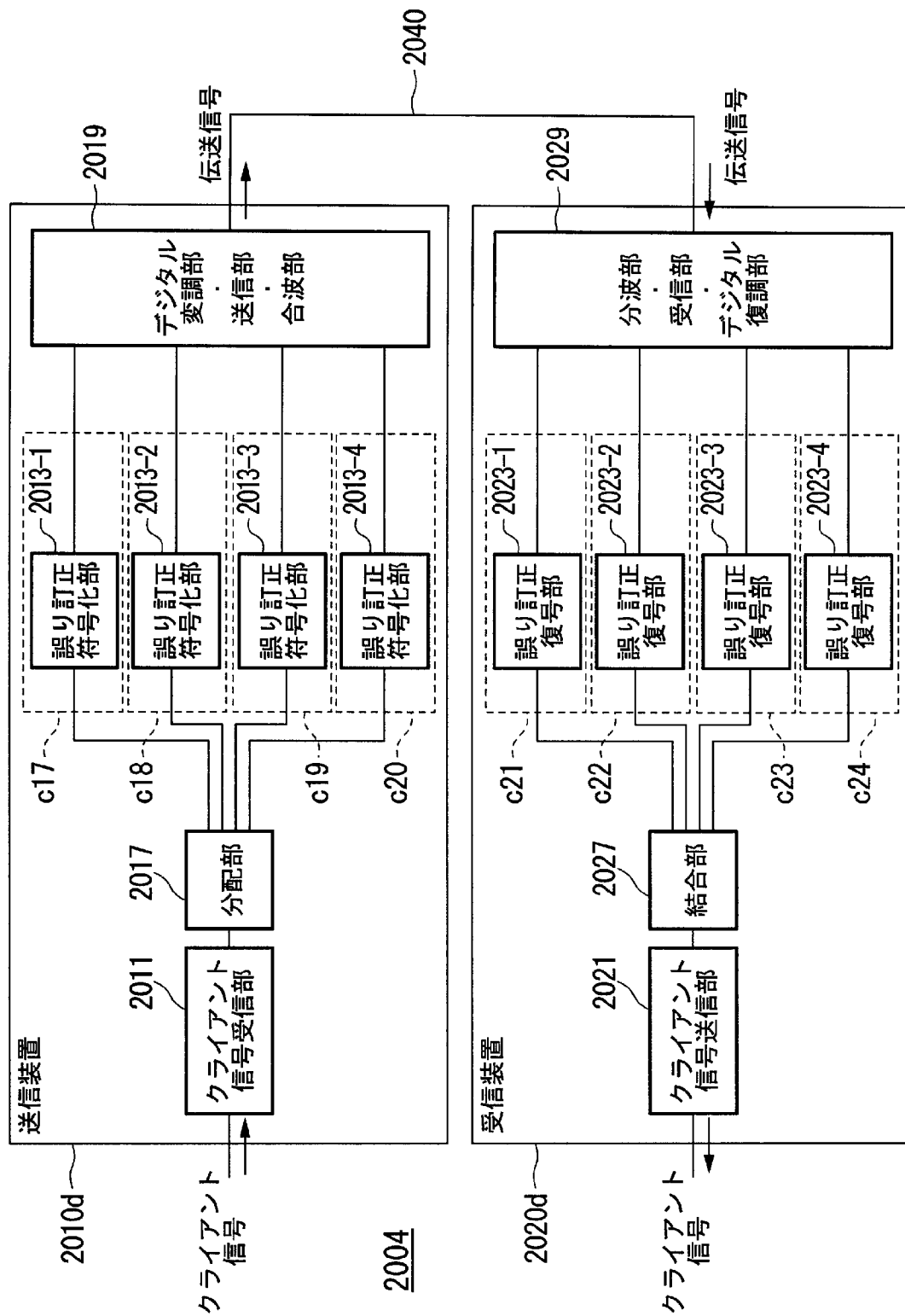
[図53]



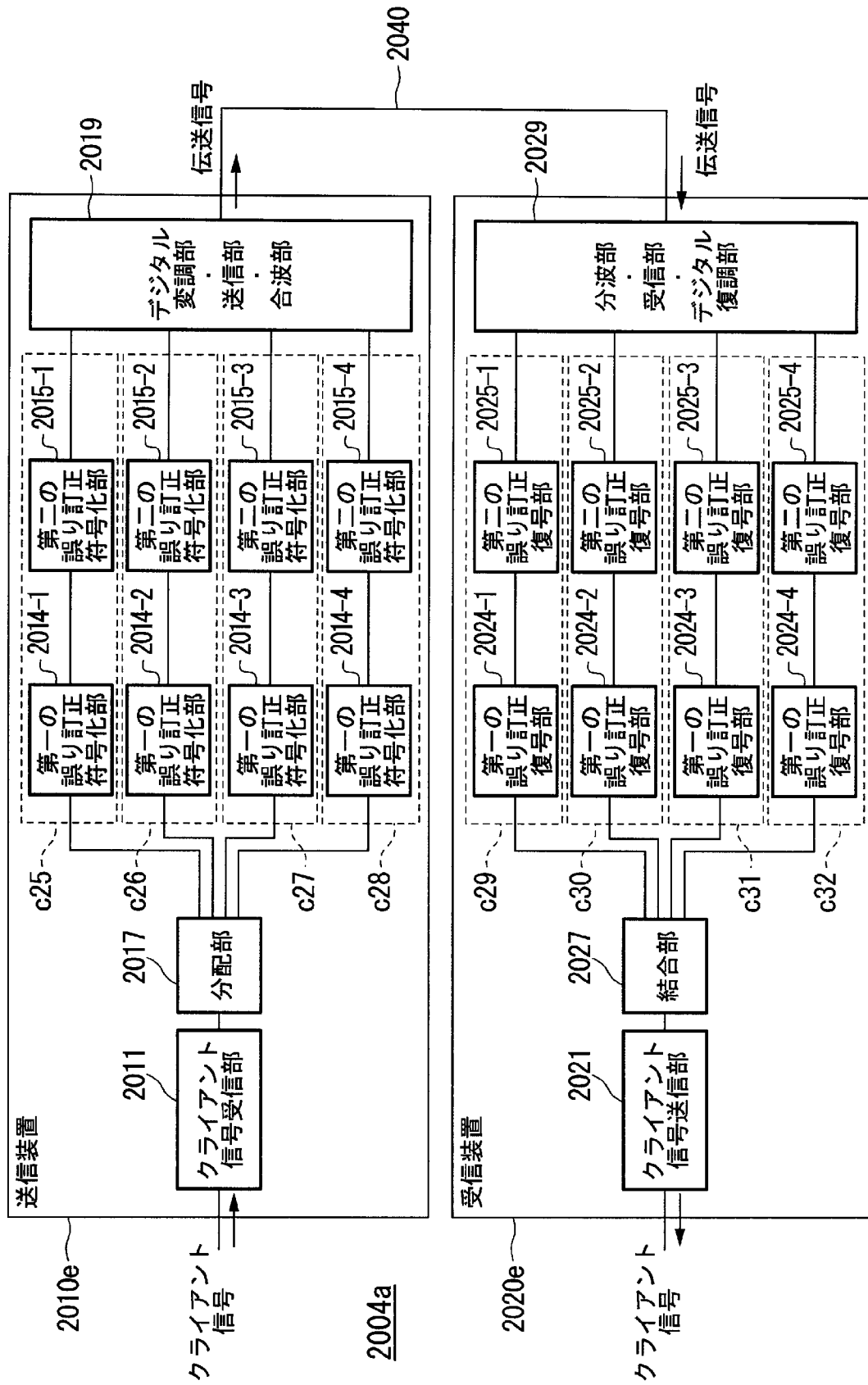
[図54]



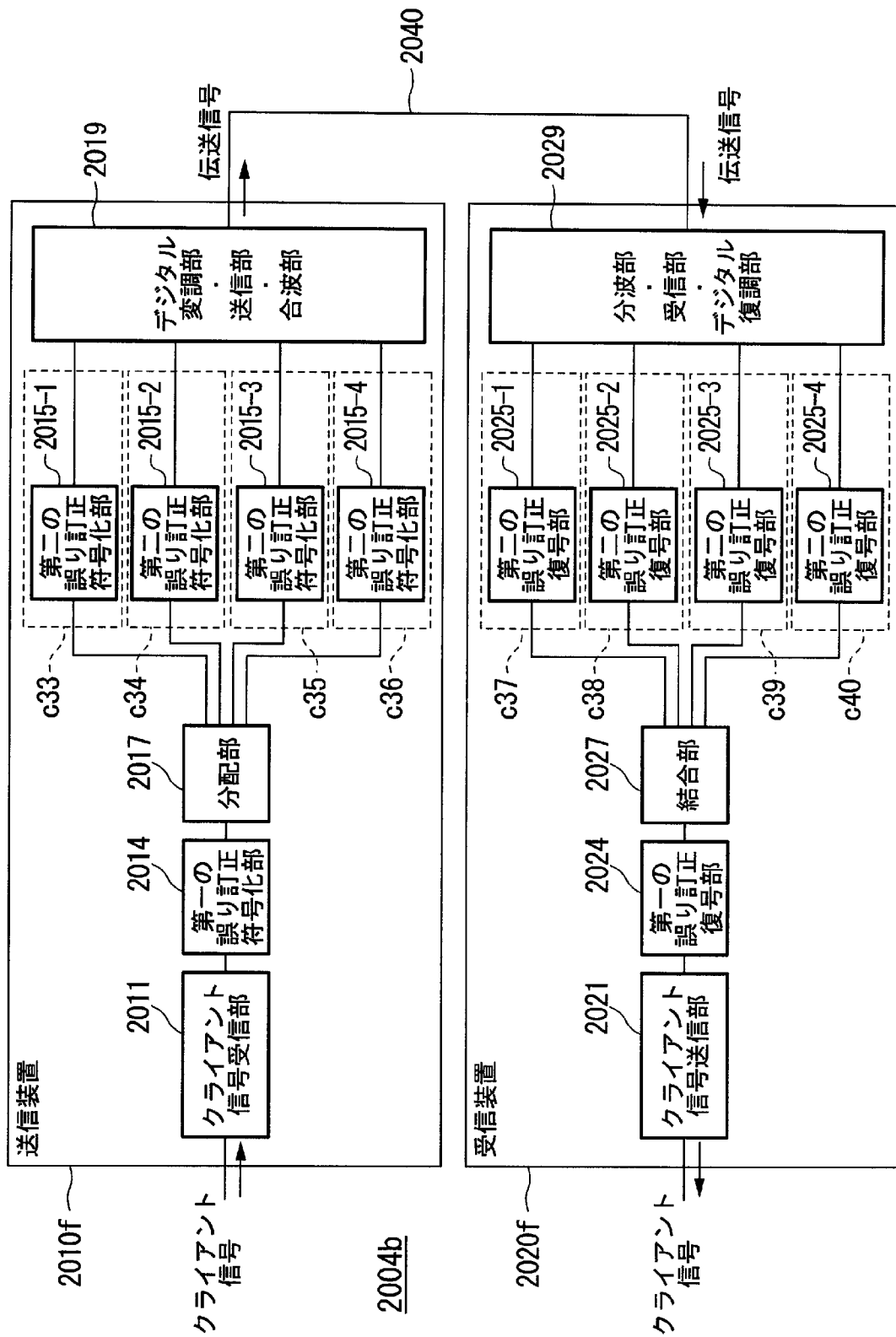
[図55]



[図56]



[図57]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/080612

A. CLASSIFICATION OF SUBJECT MATTER

H04J3/00(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04J3/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2011/145218 A1 (Mitsubishi Electric Corp.), 24 November 2011 (24.11.2011), paragraphs [0031] to [0037]; fig. 3 & TW 201203891 A	1-11
A	JP 2001-186518 A (Hitachi Kokusai Electric Inc.), 06 July 2001 (06.07.2001), paragraphs [0002] to [0010]; fig. 9 to 14 (Family: none)	1-11

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
05 February 2015 (05.02.15)

Date of mailing of the international search report
17 February 2015 (17.02.15)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H04J3/00(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H04J3/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2015年
日本国実用新案登録公報	1996-2015年
日本国登録実用新案公報	1994-2015年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2011/145218 A1（三菱電機株式会社）2011.11.24, 段落 [0031]－[0037], 第3図 & TW 201203891 A	1-11
A	JP 2001-186518 A（株式会社日立国際電気）2001.07.06, 段落 [0002]－[0010], 第9-14図 (ファミリーなし)	1-11

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

05.02.2015

国際調査報告の発送日

17.02.2015

国際調査機関の名称及びあて先

日本国特許庁（I S A/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

阿部 弘

5 K

9382

電話番号 03-3581-1101 内線 3556