

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G11C 8/00 (2006.01)

G11C 29/00 (2006.01)



[12] 发明专利说明书

专利号 ZL 98115951.6

[45] 授权公告日 2006 年 8 月 9 日

[11] 授权公告号 CN 1269132C

[22] 申请日 1998.7.10 [21] 申请号 98115951.6

[30] 优先权

[32] 1997. 7. 10 [33] DE [31] 19729579.7

[71] 专利权人 西门子公司

地址 联邦德国慕尼黑

[72] 发明人 H·戈贝

审查员 史永良

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 马铁良 王忠忠

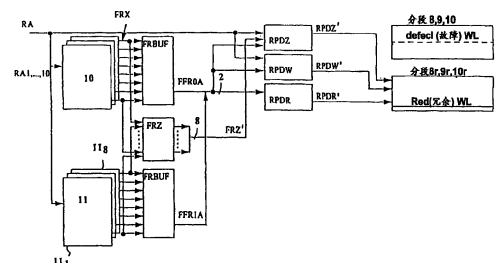
权利要求书 1 页 说明书 3 页 附图 1 页

[54] 发明名称

半导体存储器冗余电路

[57] 摘要

本发明涉及一种具有分段组织的字线(WL)的半导体存储器的冗余电路,在这种电路中,当在一个分段(分段8、9、10)中出现一种故障字线(defect WL)时,借助从属于有关分段的熔丝组(10、11)通过分段间冗余,可以通过一个分段选择信号(RPDZ')起动在相同的分段中或者在另一分段中的冗余字线(Red. WL)。分段选择信号(RPDZ')通过分析熔丝组的输出信号直接产生。



1. 一种半导体存储器，它具有组成分段的字线、一分段选择信号块、一字线选择信号块、以及带有分段间冗余并用于故障字线出现时从半导体存储器的所述分段之一选出冗余字线的冗余电路，其中所述冗余字线从含有所述故障字线的分段或不同分段中选出，所述半导体存储器的特征在于包括：

分配给所述半导体存储器的各所述分段的多个熔丝组，所述熔丝组输出熔丝组输出信号；

与所述熔丝组相连接以估计熔丝组输出信号并输出分段选择信号(RPDZ')的分段选择信号电路块(RPDZ)，根据这样方式估计的熔丝组输出信号，该分段选择信号激活含有故障字线的分段中的冗余字线，或激活不同分段中的冗余字线；

电路块(RPDR)，该电路块(RPDR)产生的信号(RPDR')选择不同的分段中的冗余字线；以及

连接成接收从所述熔丝组来的熔丝组输出信号的电路(FRZ)，其中，在一个施加行地址与分配给含有所述冗余字线的给定分段的所述熔丝组的保护地址一致时，所述电路(FRZ)激活一个信号，把该信号分配给所述给定分段的一个地址，重写分段选择信号块中行地址所产生的的正常地选择的分段选择信号，

用于接收熔丝组输出信号的电路块(FRBUF)，所述电路块(FRBUF)用作各熔丝组的输出信号(FRX)的缓冲器，从而在熔丝被激化的情况下，在所述电路块(FRBUF)中进行检测，以了解是否必须使用一条冗余字线。

半导体存储器冗余电路

本发明涉及一种具有分段组织的字线的半导体存储器冗余电路，
5 在这种电路中，当在一个分段中出现一种故障字线时，借助从属于有
关分段的熔丝组通过分段间冗余（Inter-Segment-Redundanz），可
以通过一个分段选择信号起动在相同分段中或者在另一分段中的冗
余字线。

10 在半导体存储器中字线一般是分段组织的，在所谓的分段间冗余
中，当出现一种故障字线时，不仅可以使故障字线所在的相同分段
中的各冗余字线，也可以使用相邻分段的备用字线，以便取代这种故
障字线。

现在，在分段间冗余中出现的问题在于，有时应该阻止具有故障
字线的分段的起动，和代之的应该起动冗余字线所在的分段。这种冗
15 余字线的起动有时也可以是具有故障字线的分段，如果在此分段中另
外有冗余的字线。

现在，为了不延误存取时间，在半导体存储器的一种这样的冗余
电路中，选择要起动分段的信号的译码，也就是分段选择信号的译码
必须以很高的速度进行。

20 目前，在现有的冗余电路中，通过分析熔丝输出信号借助原始行
地址产生各分段选择信号，这些信号给出具有冗余字线的分段。在此，
就是说，一个附加的逻辑级是必要的，以便熔丝输出信号与地址信息
相结合。

在此，本发明的任务是，提出一种半导体存储器冗余电路，该电
25 路不需要这种附加的逻辑级而允许在出现故障字线时产生分段选择信
号。

根据本发明，在本文开始所述类型的半导体存储器的一种冗余电
路中，该项任务是如此解决的，即通过分析熔丝组的输出信号可以产
生分段选择信号。该过程以有益的方式如下进行，当一个所加的行地
30 址与属于一个分段的熔丝组的保护（gefust）的地址一致时，一个与
该熔丝组串接的电路起动一个属于这个分段的地址的信号，该信号改
写一个由行地址所产生的分段选择信号并起动冗余电路。

也就是说本发明的冗余电路将该熔丝组的输出信号直接转换成分段选择信号，就是说不必借助行地址，这样不需要熔丝输出信号与地址信息的逻辑连接并可以省掉一个逻辑级。通过这种办法虽然有灵活的分段间冗余但不会增加存取时间，并且该需要起动的分段能用直接由熔丝输出信号产生的分段选择信号以很高的速度译码。

下面借助附图进一步说明本发明，在该唯一的附图中示出本发明的半导体存储器冗余电路的方框图。

在附图中首先示出两个电路块 10、11，这两个电路块分别由分段“000”至“111”的 8 个熔丝组构成，其中每个熔丝组包括 10 个熔丝和一个主熔丝。这个主熔丝已知用于起动冗余和用于接通相应的电路块。例如在电路块 11 中一个熔丝组 11_1 是从属于“000”的熔丝，而熔丝组 11_8 是为“111”的熔丝设置的。

在冗余电路的输入端有行地址 RA 或 RA1…RA10，它们输送至电路块 10、11。该行地址 RA 输送至一个分段选择信号电路块 RPDZ 和一个字线选择信号电路块 RPDW，它们产生一个分段选择信号 RPDZ' 及一个字线选择信号 RPDW'。该需要起动的分段，也就是例如一个分段“分段 8、9、10”，由分段选择信号 RPDZ' 选择，该信号是由行地址 RA8、RA9、RA10 产生的。在这个分段“分段 8、9、10”内的哪一字线 WL 被起动的由信号 RPDW' 决定的，该信号是由地址 RA0…RA7 导出的。

根据一个 RAS 指令在行译码器上首先接入信号 RPDW'，也就是用于选择所起动的分段内的一个字线的信号。此后，分段选择信号 RPDZ' 之一立即变得有效，以致于相应的字线 WL 的起动可以开始。

在一种分段间冗余的情况下现在可能出现冗余字线“Red. WL”位于另一个分段内，也就是例如在一个分段“分段 8r、9r、10r”内，而不是在由行地址 RA8、RA9、RA10 确定的分段“分段 8、9、10”内。于是，在这种情况下必须产生一种新的分段选择信号 RPDZ'，该信号起始在新分段“分段 8r、9r、10r”内的冗余字线“Red. WL”的起动。同时必须阻止在分段“分段 8、9、10”内的编址字线“defect WL”的起动。

在半导体存储器的一个有关的电路块中，例如有 8 个分段，其冗余字线可供任意使用，以便借助分段间冗余修复这 8 个分段的任一分段中的故障字线。在此，每个分段准确地配有两个熔丝组，就是说在

每个分段中有两个冗余字线。

如果所加的行地址 RA 与所保护的地址之一一致，于是就有一个故障字线“defect WL”，这样熔丝的电路块 10、11 的 16 个输出信号 FRX 之一变为有效，这意味着例如当一个所保护地址被确定，则信号 FRX 变为“低值”。信号 FRX 输送给电路块 FRBUF，这些电路块用作熔丝输出信号 FRX 的缓冲器，并且在这些电路块中被检验是否必须起用一个冗余字线“Red. WL”，当一个信号 FRX 是低值时就是这种情况。电路块 FRBUF 起一个信号 FFR 0A 或 FFR 1A，以致于代替原始编址字线“defect WL”起冗余字线“Red. WL”。详细讲如果地址是受到保护的，则信号 FFROA 或 FFR 1A 就是“高值”。它们经分段选择信号电路块 RPDZ 或经字线选择信号电路块 RPDW，把选择具有故障字线分段的信号 RPDZ' 或用于选择字线“defect WL”的信号 RPDW' 关断，并经一个电路块 RPDR 借助信号 RPDR' 释放冗余字线“Red. WL”。就是说该信号 RPDR' 选择在分段“8r、9r、10r”中的冗余字线。

如上所述，通过分析电路块 10、11 的输出信号 FRX，实现分段选择信号 RPDZ' 的产生：如果所施加行地址 RA 例如与从属于分段“分段 8r、9r、10r”的熔丝组的所保护的地址相一致，那么在电路 FRZ 中就起一个信号 FRZ'，该信号相应于地址 8r、9r、10r。就是说这个信号 FRZ' 在冗余中选择一个分段，并且在分段选择信号电路块 RPDZ 中改写按规则选择的信号。该信号例如如果没有冗余则是高值，而如果出现冗余则是低值。信号 FRZ' 也输送给分段选择信号电路块 RPDZ，并且在这个电路块中改写由原始行地址 8、9、10 产生的分段选择信号。

由此起动分段“分段 8r、9r、10r”中的一个冗余字线“Red WL”。在这个分段中存在的两个冗余字线中的哪一个字线实际被起，取决于在两个熔丝组的哪一个组中出现所加地址和所保护地址间的一致性，这种情况又是通过信号 FFROA 或 FFR1A 确定的。

