

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成21年9月3日(2009.9.3)

【公開番号】特開2006-324642(P2006-324642A)

【公開日】平成18年11月30日(2006.11.30)

【年通号数】公開・登録公報2006-047

【出願番号】特願2006-96999(P2006-96999)

【国際特許分類】

H 0 1 L 23/14 (2006.01)

H 0 1 L 21/60 (2006.01)

H 0 1 L 23/36 (2006.01)

H 0 5 K 1/18 (2006.01)

【F I】

H 0 1 L 23/14 R

H 0 1 L 21/60 3 1 1 S

H 0 1 L 23/36 D

H 0 5 K 1/18 L

【手続補正書】

【提出日】平成21年7月16日(2009.7.16)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

コア基板と、前記コア基板の上面に形成された第 1 ビルドアップ層と、前記コア基板の下面に形成された第 2 ビルドアップ層とを有する配線基板と、

複数の半導体素子が形成された主面と前記主面の反対側の裏面とを有し、前記配線基板の前記第 1 ビルドアップ層上に複数の第 1 バンプ電極を介してフリップチップ接続された半導体チップと、

前記配線基板の前記第 1 ビルドアップ層と前記半導体チップの間に、前記複数の第 1 バンプ電極を囲むように形成された樹脂層と、

前記配線基板の前記第 2 ビルドアップ層上に配置された複数の第 2 バンプ電極とを備え

、

前記コア基板は、第 1 絶縁層と、前記第 1 絶縁層を厚さ方向に貫通する複数の第 1 スルーホールと、前記第 1 絶縁層の上面及び下面に形成され、前記第 1 スルーホールを介して接続された第 1 配線層とを有し、

前記第 1 及び第 2 ビルドアップ層の各々は、第 2 絶縁層と、前記第 2 絶縁層を厚さ方向に貫通する複数の第 2 スルーホールと、前記第 2 絶縁層の上面及び下面に形成され、前記第 2 スルーホールを介して接続された第 2 配線層とを有し、

前記第 1 及び第 2 ビルドアップ層の前記複数の第 2 スルーホールの直径は、前記コア基板の前記第 1 スルーホールの直径より小さく形成され、

前記コア基板の前記第 1 絶縁層と、前記第 1 及び第 2 ビルドアップ層の前記第 2 絶縁層は、それぞれガラスクロスを含有していることを特徴とする半導体装置。

【請求項 2】

前記半導体チップの前記裏面上に、前記半導体チップより平面的外形の大きいヒートスプレッダーが接着されていることを特徴とする請求項 1 に記載の半導体装置。

## 【請求項 3】

前記半導体チップは、シリコン基板と、前記シリコン基板上に形成された多層配線構造と、前記多層配線構造を覆うように形成されたパッシベーション膜と、前記パッシベーション膜から露出するように形成されたパッド電極とを有し、

前記複数の第 1 バンプ電極は、前記半導体チップの前記パッド電極に接続され、

前記パッシベーション膜は、 $\text{SiO}_2$  膜を含み、

前記多層配線構造は、前記パッシベーション膜の前記  $\text{SiO}_2$  膜より低誘電率を持つ層間絶縁膜を有することを特徴とする請求項 1 に記載の半導体装置。

## 【請求項 4】

前記多層配線構造の前記層間絶縁膜は、 $\text{SiOC}$  膜又は  $\text{SiOF}$  膜のいずれかであることを特徴とする請求項 3 に記載の半導体装置。

## 【請求項 5】

前記第 1 及び第 2 ビルドアップ層のそれぞれの厚さは、前記コア基板の厚さより薄いことを特徴とする請求項 3 に記載の半導体装置。

## 【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】半導体装置

## 【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

本発明の一実施例に係る半導体装置は、コア基板と、前記コア基板の上面に形成された第 1 ビルドアップ層と、前記コア基板の下面に形成された第 2 ビルドアップ層とを有する配線基板と、複数の半導体素子が形成された主面と前記主面の反対側の裏面とを有し、前記配線基板の前記第 1 ビルドアップ層上に複数の第 1 バンプ電極を介してフリップチップ接続された半導体チップと、前記配線基板の前記第 1 ビルドアップ層と前記半導体チップの間に、前記複数の第 1 バンプ電極を囲むように形成された樹脂層と、前記配線基板の前記第 2 ビルドアップ層上に配置された複数の第 2 バンプ電極とを備え、前記コア基板は、第 1 絶縁層と、前記第 1 絶縁層を厚さ方向に貫通する複数の第 1 スルーホールと、前記第 1 絶縁層の上面及び下面に形成され、前記第 1 スルーホールを介して接続された第 1 配線層とを有し、前記第 1 及び第 2 ビルドアップ層の各々は、第 2 絶縁層と、前記第 2 絶縁層を厚さ方向に貫通する複数の第 2 スルーホールと、前記第 2 絶縁層の上面及び下面に形成され、前記第 2 スルーホールを介して接続された第 2 配線層とを有し、前記第 1 及び第 2 ビルドアップ層の前記複数の第 2 スルーホールの直径は、前記コア基板の前記第 1 スルーホールの直径より小さく形成され、前記コア基板の前記第 1 絶縁層と、前記第 1 及び第 2 ビルドアップ層の前記第 2 絶縁層は、それぞれガラスクロスを含有している。

## 【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】削除

【補正の内容】

## 【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】削除

【補正の内容】

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 6

【補正方法】削除

【補正の内容】

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 7

【補正方法】削除

【補正の内容】

【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 8

【補正方法】削除

【補正の内容】