



(12)发明专利申请

(10)申请公布号 CN 110596202 A

(43)申请公布日 2019.12.20

(21)申请号 201910500446.3

(22)申请日 2019.06.11

(30)优先权数据

62/763,340 2018.06.13 US

(71)申请人 香港科技大学

地址 中国香港九龙清水湾

(72)发明人 余倩 阿民·伯马克 崔志英

(74)专利代理机构 北京英赛嘉华知识产权代理
有限责任公司 11204

代理人 王达佐 王艳春

(51)Int.Cl.

G01N 27/12(2006.01)

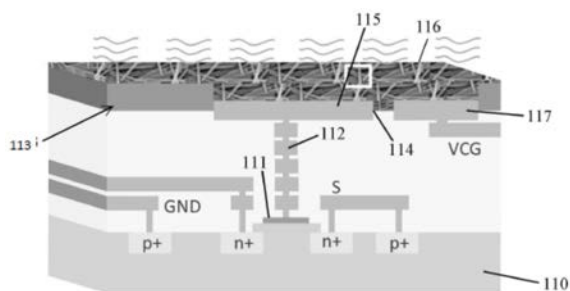
权利要求书2页 说明书8页 附图7页

(54)发明名称

气敏型场效应晶体管装置和气敏型场效应晶体管装置阵列

(57)摘要

本申请提供了气敏型场效应晶体管装置、气敏型场效应晶体管装置阵列及其制备方法。气敏型场效应晶体管装置可包括栅极、位于栅极上且具有一个或多个通孔的钝化层、浮置电极、感应材料层以及控制部件，其中浮置电极与栅极电学连接，并设置在钝化层中且浮置电极的至少一部分通过通孔暴露，感应材料层直接位于浮置电极的至少一部分上，控制部件被配置为控制浮置电极控制部件的工作点。根据本申请提供的气敏型场效应晶体管装置阵列能够控制工作点，并具有动态亚阈值电流读出能力，从而能够显著降低阵列的功耗，并能够提高室温下的灵敏度。



1. 一种气敏型场效应晶体管装置,包括:
栅极;
钝化层,位于所述栅极上且具有一个或多个通孔;
浮置电极,与所述栅极电学连接,所述浮置电极被设置在所述钝化层中并且所述浮置电极的至少一部分通过所述通孔暴露;
感应材料层,直接位于所述浮置电极的至少一部分上;以及
控制部件,所述控制部件被配置为控制所述浮置电极的工作点。
2. 如权利要求1所述的气敏型场效应晶体管装置,其中,所述浮置电极通过一个或多个金属互连层与所述栅极电学连接。
3. 如权利要求2所述的气敏型场效应晶体管装置,其中,所述控制部件包括控制电极,所述控制电极相对于所述浮置电极横向地设置在所述钝化层中,并且所述控制电极的至少一部分通过所述通孔暴露。
4. 如权利要求3所述的气敏型场效应晶体管装置,其中,所述感应材料层直接位于所述控制电极的顶部的至少一部分上,且位于所述浮置电极与所述控制电极之间。
5. 如权利要求3所述的气敏型场效应晶体管装置,其中,所述控制电极被配置为通过将所述浮置电极的电压偏置到亚阈值区域或者强反型饱和区域,来控制所述浮置电极的所述工作点。
6. 如权利要求2所述的气敏型场效应晶体管装置,其中,所述控制部件包括重置开关,所述重置开关被配置成在关闭时使所述浮置电极的电压重置到预定电压。
7. 如权利要求6所述的气敏型场效应晶体管装置,其中,所述重置开关为场效应晶体管并且一端连接至所述浮置电极。
8. 如权利要求6所述的气敏型场效应晶体管装置,其中,所述重置开关被配置为通过将所述浮置电极的电压重置到亚阈值区域或者强反型饱和区域,来控制所述浮置电极的所述工作点。
9. 如权利要求3所述的气敏型场效应晶体管装置,其中,所述浮置电极与所述控制电极被形成为叉指形状。
10. 如权利要求2所述的气敏型场效应晶体管装置,其中,所述控制电极形成为直线形金属电极、螺旋形金属电极或叉指型金属电极。
11. 一种气敏型场效应晶体管装置阵列,包括多个如权利要求1所述的气敏型场效应晶体管装置。
12. 一种CMOS气体传感器,包括气敏型场效应晶体管装置阵列,包括多个如权利要求1所述的气敏型场效应晶体管装置。
13. 如权利要求12所述的CMOS气体传感器,还包括读出电路,所述读出电路耦接至每个所述气敏型场效应晶体管装置。
14. 一种制备气敏型场效应晶体管装置的方法,包括:
提供衬底并在所述衬底上形成栅极;
在所述栅极上形成钝化层,其中所述钝化层中具有一个或多个通孔;
将浮置电极电学连接至所述栅极,并且将浮置电极设置在所述钝化层中并将所述浮置电极的至少一部分通过所述通孔暴露;

在所述浮置电极的至少一部分上直接形成感应材料层;以及提供控制部件,所述控制部件配置为控制所述浮置电极的工作点。

15. 如权利要求14所述的方法,包括:将所述浮置电极通过一个或多个金属互连层与所述栅极电学连接。

16. 如权利要求15所述的方法,包括:在所述钝化层中相对于所述浮置电极横向地形成所述控制部件,并且使所述控制部件的至少一部分通过所述通孔暴露。

17. 如权利要求16所述的方法,包括:将所述感应材料层直接沉积在所述控制部件的顶部的至少一部分上以及在所述浮置电极与所述控制部件之间。

18. 如权利要求15所述的方法,包括将相邻的场效应晶体管的一端连接至所述浮置电极以作为所述控制部件。

气敏型场效应晶体管装置和气敏型场效应晶体管装置阵列

技术领域

[0001] 本申请涉及气敏型传感器领域,更具体地涉及气敏型场效应晶体管装置、气敏型场效应晶体管装置阵列、包括其的CMOS气体传感器及制备方法。

背景技术

[0002] 已知多种金属氧化物纳米材料可作为气体感应材料,并且这些感应材料通常用作沉积在电极上的化敏电阻器来制备传感器。但是制备出的传感器需要较高的工作温度。因此提出了可在较低的温度下工作的基于场效应晶体管(FET)的气体传感器。通常,基于FET的气体传感器通过使用特殊的栅极材料或结构来制备,例如通过使用多孔Pd栅极或悬浮式栅极来实现,使得制备工艺复杂。

[0003] 另外,使用标准CMOS工艺制造气体传感器可实现小型化并且以低成本和工业标准批量制造气体传感器系统。但是,现有的标准CMOS实施方案仅限于电阻式气体传感器,但其灵敏度低并且需要在传感材料与顶部铝金属之间存在良好的欧姆接触。

[0004] 因此,当前迫切需要一种能够在标准CMOS工艺中实现基于FET的气体感应的解决方案。

发明内容

[0005] 本申请提供了一种能够克服或部分克服现有技术的至少一个缺陷的解决方案。

[0006] 根据本申请的一个方面,提供了一种气敏型场效应晶体管装置,其包括:栅极;钝化层,位于栅极上且具有一个或多个通孔;浮置电极,与栅极电学连接,浮置电极被设置在钝化层中并且浮置电极的至少一部分通过通孔暴露;感应材料层,直接位于浮置电极的至少一部分上;以及控制部件,控制部件被配置为控制浮置电极的工作点。

[0007] 根据本申请的另一方面,提供了一种气敏型场效应晶体管装置阵列,其包括多个如上限定的气敏型场效应晶体管装置。

[0008] 根据本申请的又一方面,提供了一种CMOS气体传感器,其包括气敏型场效应晶体管装置阵列,阵列包括多个如上限定的气敏型场效应晶体管装置。

[0009] 根据本申请的再一方面,提供了一种制备气敏型场效应晶体管装置的方法,其包括:提供衬底并在衬底上形成栅极;在栅极上形成钝化层,其中钝化层中具有一个或多个通孔;将浮置电极电学连接至栅极,并且将浮置电极设置在钝化层中并将浮置电极的至少一部分通过通孔暴露;在浮置电极的至少一部分上直接形成感应材料层;以及提供控制部件,控制部件配置为控制浮置电极的工作点。

[0010] 本申请提供的气敏型FET装置可直接在标准的CMOS工艺中实现,减少了对欧姆接触的需求,从而能够制造出与相应电路完全集成的具有高性能且高密度的气体传感器阵列。通过在标准CMOS工艺中实施气敏型FET装置,可以开发大型传感器阵列,以在小范围内获得用于气体分类任务的大型气体响应模式。

[0011] 根据本申请的技术方案,在标准CMOS工艺中制作的气敏型FET装置阵列具有很小

的面积,并且可以在同一芯片上集成处理电路形成超大阵列,从而能够利用大阵列的数据进行机器学习来提高气体传感器识别不同气体的能力。

[0012] 此外,根据本申请提供的气敏型场效应晶体管装置阵列能够控制工作点,并具有动态亚阈值电流读出能力,从而能够显著降低阵列的功耗,并能够提高室温下的灵敏度。

[0013] 本申请在同一芯片上集成了8x8的气敏型FET装置阵列和相应处理电路,实现在小尺寸CMOS芯片上大规模集成气体传感器。基于在亚阈值工作区电流与悬浮栅极电位的指数关系,这些传感器的工作区域在重置工作点时被设置为亚阈值区,在气体感应时,这些亚阈值电流被动态读出,从而实现了高灵敏度与低功耗。

附图说明

[0014] 在参考附图中示出示例性实施例。本文中公开的实施例和附图应被视作说明性的,而非限制性的。

[0015] 图1是示出根据一个实施方式的气敏型场效应晶体管(FET)装置的结构截面图,其中气敏型FET装置包括控制电极;

[0016] 图2是示出图1中的气敏型FET装置的等效电路图;

[0017] 图3是示出根据另一实施方式的气敏型FET装置的结构截面图,其中气敏型FET装置包括重置开关;

[0018] 图4是示出图3中的气敏型FET装置的等效电路图;

[0019] 图5是示出根据又一实施方式的气敏型FET装置的结构截面图,其中气敏型FET装置包括控制电极和重置开关;

[0020] 图6是示出图5中的气敏型FET装置的等效电路图;

[0021] 图7是示出根据本申请实施方式的感应材料的扫描电子显微镜(SEM)图;

[0022] 图8是示出根据本申请实施方式的气敏型FET装置阵列及其相应的读出电路的示意图;

[0023] 图9是示出根据本申请实施方式的气敏型FET装置阵列的工作时序图;

[0024] 图10是示出根据本申请实施方式的用于制造气敏型FET装置的方法的流程图;

[0025] 图11是示出根据本申请实施方式的气敏型FET装置阵列的气体测试设置和布局图;

[0026] 图12是示出根据本申请实施方式的气敏型FET装置的丙酮响应测量结果的曲线图;

[0027] 图13是示出根据本申请实施方式的图3中所示的气敏型FET装置的重复性和漂移特性的曲线图;

[0028] 图14是示出根据本申请实施方式的图3中所示的气敏型FET装置对不同浓度的丙酮响应的图;以及

[0029] 图15是示出根据本申请实施方式的气敏型FET装置列耦接有温度传感器的结构的电路图。

具体实施例

[0030] 为了更好地理解本申请,将参考附图对本申请的各个方面做出更详细的说明。应

理解,这些详细说明只是对本申请的示例性实施例的描述,而非以任何方式限制本申请的范围。在说明书全文中,相同的附图标号指代相同的元件。表述“和/或”包括相关联的所列项目中的一个或多个的任何和全部组合。

[0031] 应注意,在本说明书中,第一、第二等的表述仅用于将一个特征与另一个特征区分开来,而不表示对特征的任何限制。因此,在不背离本申请的教导的情况下,下文中讨论的第一主体也可被称作第二主体。

[0032] 在附图中,为了便于说明,已稍微夸大了物体的厚度、尺寸和形状。附图仅为示例而并非严格按比例绘制。

[0033] 还应理解的是,当在本说明书中使用用语“包括”时表示存在所陈述的特征、整体、步骤、操作、元件和/或部件,但不排除存在或附加有一个或多个其它特征、整体、步骤、操作、元件、部件和/或它们的组合。此外,当诸如“...中的至少一个”的表述出现在所列特征的列表之后时,修饰整个所列特征,而不是修饰列表中的单独元件。此外,当描述本申请的实施例时,使用“可以”表示“本申请的一个或多个实施例”。并且,用语“示例性的”旨在指代示例或举例说明。将理解,当诸如层、区域或构件的部件被称为位于另一部件上时,其可直接或间接地位于该另一部件上。例如,可存在中间部件。

[0034] 如在本文中使用的,用语“基本上”、“大约”及类似用语用作表近似的用语,而不用作表程度的用语,并且旨在说明将由本领域普通技术人员认识到的、测量值或计算值中的固有偏差。

[0035] 除非另外限定,否则本文中使用的所有用语均具有与本申请所属领域普通技术人员的通常理解相同的含义。还应理解的是,用语应被解释为具有与它们在相关技术的上下文中的含义一致的含义,并且将不被以理想化或过度正式意义解释,除非本文中明确如此限定。

[0036] 需要说明的是,在不冲突的情况下,本申请中的实施例及实施例中的特征可以相互组合。当实施方式可被修改和实现时,实施方式不限于本说明书中描述的顺序。例如,两个连续描述的过程可基本上同时进行或者以与描述的顺序相反的顺序进行。

[0037] 下面将参考附图并结合实施例来详细说明本申请。

[0038] 图1和图2示出了根据一个实施方式的第一气敏型场效应晶体管(FET)装置100的结构及其等效电路图。如图1所示,第一气敏型FET装置100可包括衬底110、位于衬底110上的栅极111以及钝化层113,其中钝化层113可位于栅极111上并且具有一个或多个通孔114。在一个实施方式中,钝化层113的通孔可通过蚀刻钝化层113来实现。应理解,对钝化层113的蚀刻可通过本领域已知的任何蚀刻方式来进行。

[0039] 第一气敏型FET装置100还可包括浮置电极115,其中浮置电极115可与栅极111电学连接,并且设置在钝化层113中。在一个实施方式中,浮置电极115的至少一部分通过钝化层113的通孔114暴露。浮置电极115可通过一个或多个金属互连层112电学连接至栅极111。在一个实施方式中,浮置电极115可包括顶部金属。金属互连层112是标准工艺中的互连层,如金属铝,并且应尽量减少互连层112的面积以减少寄生电容。

[0040] 第一气敏型FET装置100还可包括感应材料层116,感应材料层116可位于浮置电极115的至少一部分上。在一个实施方式中,感应材料层116可直接位于浮置电极115的至少一部分上。例如,感应材料层可涂覆于浮置电极115的顶部上。

[0041] 如图1所示,第一气敏型FET装置100还可包括控制部件117,以用于控制浮置电极115的工作点。晶体管中栅极电压的变化会引起源极和漏极之间的沟道电阻变化,栅极电压因此决定了晶体管的工作点。敏感材料吸收目标气体后产生的电荷转移会产生一个额外的电压施加在栅极上,从而使得晶体管偏离原来的工作点,沟道电阻因此随之变化。通过检测晶体管之间的电流改变,能够得到目标气体的浓度。

[0042] 在本实施方式中,控制部件117可包括控制电极,控制电极相对于浮置电极115横向地设置在钝化层113中。在图1所示的结构中,第一气敏型FET装置100的通过浮栅115耦合到控制电极的电压在弱反型区域中工作。在一个实施方式中,控制电极和浮置电极115可形成叉指状电极(Interdigitated Electrode, IDE)的布置。

[0043] 根据本申请的第一气敏型FET装置能够在标准CMOS工艺中实现,栅极通过浮置电极而悬浮,并通过标准CMOS工艺中的其他金属层连接到浮置电极上的顶层金属。这些与悬浮栅极相连的顶层金属上层的保护层被刻蚀,从而金属层裸露在空气中。这里使用了横向的金属电极或者是可重置工作点开关来控制这个悬浮栅FET的工作点。在芯片做好后,不同的气体感应材料可以在顶层金属沉积,从而实现气体感应。在气体感应时,悬浮栅极电位会由于吸收气体而改变,从而FET的漏源端电流会改变,通过检测这一电流,即可实现气体感应。

[0044] 图2为图1中示出的气敏型FET装置100的等效电路图。如图2所示,当控制电极被施加电压VCG时,晶体管被偏置到某一工作点处,即亚阈值区域或者强反型饱和区域中。当感应材料层吸收气体后,感应材料层产生一定电压,该电压被施加到悬浮栅极电压上,从而改变了原来的工作点,导致了FET装置的沟道电阻的变化。

[0045] 图3和图4示出了根据另一实施方式的第二气敏型FET装置200的结构及其等效电路图。如图3所示,第二气敏型FET装置200可包括衬底210、位于衬底210上的栅极211以及钝化层213,其中钝化层213可位于栅极211上并且具有一个或多个通孔214。气敏型FET装置200还可包括浮置电极215,其中浮置电极215可通过一个或多个金属互连层212与栅极211电学连接,并且设置在钝化层213中且其至少一部分通过钝化层213的通孔214暴露。第二气敏型FET装置200还可包括感应材料层216,感应材料层216可直接位于,例如直接涂覆于浮置电极215的至少一部分上。

[0046] 现在将着重于第一气敏型FET装置100和第二气敏型FET装置200之间的差异并对其进行描述,并且不对图3中与图1的部件基本上相同的部件进行赘述。

[0047] 如图3所示,第二气敏型FET装置200还可包括控制部件218,以用于控制浮置电极215的工作点。在本实施方式中,控制部件217可以包括重置开关,其可以通过将浮置电极215的电压偏置到亚阈值区域或者强反型饱和区域,来控制浮置电极215的工作点。在气体感测期间,当重置开关关闭时使浮置电极215的电压重置到预定电压,当重置开关打开时,恢复到第二气敏型FET装置200的栅极的浮栅状态。在一个实施方式中,重置开关可以为场效应晶体管并且一端连接至浮置电极215。在另一实施方式中,重置开关的源极或漏极可连接至复制电极215。

[0048] 图4为图3中示出的第二气敏型FET装置200的等效电路图。如图4所示,当重置开关处于闭合状态时,晶体管被重置到某一工作点处,即亚阈值区域或者强反型饱和区域中。当重置开关处于断开状态时,恢复到气敏型FET装置200的栅极的浮栅状态。当感应材料层吸

收气体后,感应材料层产生一定电压,该电压被施加到浮置栅极上,从而改变了原来的工作点,导致了FET装置的沟道电阻的变化。

[0049] 图5和图6示出了根据又一实施方式的第三气敏型FET装置300的结构及其等效电路图。类似于第一和第二气敏型FET装置100和200,第三气敏型FET装置300可包括衬底310、位于衬底310上的栅极311、位于栅极311上并且具有一个或多个通孔314的钝化层213、浮置电极315和感应材料层316。浮置电极315可通过一个或多个金属互连层312与栅极311电学连接,并且设置在钝化层313中且其至少一部分通过钝化层313的通孔314暴露。感应材料层316可直接位于,例如直接涂覆于浮置电极315的至少一部分上。

[0050] 如图5所示,第三气敏型FET装置300还可包括控制电极317和重置开关318,以用于控制浮置电极315的工作点。具体地,控制电极317可相对于浮置电极315横向地设置在钝化层313中,并且控制电极317的至少一部分通过通孔314暴露。控制电极317可通过将浮置电极315的电压偏置到亚阈值区域或者强反型饱和区域,来控制浮置电极315的工作点。在一个实施方式中,控制电极317和浮置电极315可形成为叉指状电极(Interdigitated Electrode, IDE)的布置。

[0051] 重置开关318也可以通过将浮置电极315的电压偏置到亚阈值区域或者强反型饱和区域,来控制浮置电极315的工作点。在气体感测期间,当重置开关闭合时使浮置电极315的电压重置到预定电压,当重置开关断开时,恢复第三气敏型FET装置300的栅极的浮栅状态。在一个实施方式中,重置开关318可以为场效应晶体管并且一端连接至浮置电极315。也即,在图5所示的第三气敏型FET装置300中,通过控制电极317和重置开关318共同控制浮置电极315的工作点。这类气敏型FET装置在重置开关设定工作点后,可以通过控制电极317直接改变不同的工作点来实现不同工作点下的气体检测。

[0052] 图6为图5中示出的第三气敏型FET装置300的等效电路图,其中控制电极和重置开关的工作原理与图2和图4中所示的类似,因此这里不对其进行赘述。

[0053] 根据本申请的三种气敏型FET装置,浮置电极通过金属互连层连接到栅极,横向地嵌入有控制电极和/或设置重置开关以控制工作点,在浮置电极的顶部沉积各种气体感测材料,从而感测各种目标气体。浮置电极的电位将随着目标气体的吸收而改变,从而导致连接FET装置的漏极电流的改变。由于亚阈值电流和浮栅电压之间的指数关系,漏极电流的读出进一步增强了在亚阈值区域中操作气敏型FET装置的灵敏度。

[0054] 图7示出根据本申请实施方式的感应材料层的扫描电子显微镜(SEM)图,其中感应材料层为中的感应材料为ZnO纳米棒。如图7所示,ZnO纳米棒沉积在从钝化层暴露出的浮置电极的顶部上。应理解,虽然图7示出了通过ZnO纳米棒形成感应材料层,但是本申请不限于此,可通过任何感应材料来形成感应材料层,并以现有的任何沉积方式来沉积所选用的感应材料。在一个实施方式中,可使用可编程的纳升喷射器来沉积所选择的ZnO感应材料。

[0055] 本申请还提供了由不同的气敏型FET装置排列的气敏型FET装置阵列2000。图8示出了示例性的 8×8 气敏型FET装置阵列(图8的(a))及相应读出电路(图8的(b)),其包括以多个行和多个列布置的 $45\mu\text{m} \times 46\mu\text{m}$ 的气敏型FET装置。然而应该理解,图8中所示的阵列仅为示例性的,本申请不限于此并且可形成任何大小的气敏型FET装置阵列。

[0056] 如图8所示,气敏型FET装置阵列2000中排列有多行多列的气敏型FET装置,其中气敏型FET装置可以为第一、第二或第三气敏型FET装置100、200或300中的至少一种。气敏型

FET装置阵列2000还可包括行解码器、列SAR ADC(逐次逼近型模数转换器)和控制装置。在图8所示的阵列中,每列仅使用如图1、图3和图5所示的第一、第二和第三气敏型FET装置中的一种以及读出电路来实现。在每个气敏型FET装置中,浮置电极的顶部金属通过其他下部金属互连层,电学连接至MOSFET的多晶硅栅极。根据目标应用,可以在栅极的顶部沉积各种气体感应材料。当气体分子被感应材料吸收时,表面的功函数将改变,从而导致气敏型FET装置的阈值电压发生变化。

[0057] 在一个实施例中,可通过采用 $0.18\mu\text{m}$ 1P6M CMOS工艺制造完全集成的 8×8 气敏型FET装置阵列,其中可通过ZnO纳米棒形成感应材料层。对于非侵入性糖尿病诊断,本申请提供的FET装置阵列展示出良好的亚ppm的丙酮感应能力。与健康患者低于 0.8ppm 的水平进行比较,糖尿病患者的浓度水平将超过 1.7ppm 。并且性能对比也显示出,制造的阵列具有卓越的灵敏度,同时在室温下实现了超低功耗运行,与现有的标准CMOS电阻式气体传感器相比,功耗降低了3个数量级。

[0058] 图9示出了气敏型FET装置阵列工作的时序图。如图9所示,气体感测阶段对应于重置开关处于关态的时间且气敏型FET装置处于浮置的时间。每个气敏型FET装置在亚阈值区域被偏置(或重置),其漏极电流(为与气体相关的阈值电压的指数函数)被读出以获得最大灵敏度。在固定的积分时间内,每个气敏型FET装置的漏极电流放电到预充电的积分电容器。全局挡板确保FET装置阵列中的单个响应被同时捕获。在此全局感测电流积分之后,积分电容器上的电压通过行解码器来选择,并使用源跟随器传输到列SAR ADC(逐次逼近型模数转换电路)。然后,数字代码被串行地移出,从而得到目标气体的浓度。

[0059] 本申请还提供了用于制备气敏型FET装置的方法。图10是示出根据本申请实施方式的用于制造气敏型FET装置的方法1000的流程图。如图10所示,在步骤S1010中,提供衬底并在衬底上形成栅极。在步骤S1020中,在栅极上形成钝化层,其中钝化层中形成有一个或多个通孔。在步骤S1030中,将浮置电极电学连接至栅极,并且将浮置电极设置在钝化层中并将浮置电极的至少一部分通过通孔暴露。在步骤S1040中,在浮置电极的至少一部分上直接形成感应材料层。然后在步骤S1050中,提供控制部件,其中该控制部件配置为控制浮置电极的工作点。

[0060] 在一个实施方式中,方法1000还可包括将浮置电极通过一个或多个金属互连层与栅极电学连接。在一个实施方式中,将控制部件可形成在钝化层中并且相对于浮置电极横向地布置,并且使控制部件的至少一部分通过通孔暴露。

[0061] 在一个实施方式中,可将感应材料层直接沉积在控制部件的顶部的至少一部分上,并且将感应材料层直接沉积在浮置电极与控制部件之间。在另一实施方式中,方法1000还可包括将相邻的场效应晶体管的一端连接至浮置电极以作为控制部件。

[0062] 根据本申请制备的气敏型FET装置可以在标准CMOS工艺中布置成阵列。图11示出了根据本申请实施方式的气敏型FET装置阵列的气体测试设置和布局图,其中FET装置阵列在室温下在密封的气体室中进行测试。阵列的总尺寸为 $1.61\text{mm}\times 1.28\text{mm}$,每个气敏型FET装置占 $45\mu\text{m}\times 46\mu\text{m}$ 。

[0063] 针对图1、图3和图5所示的三种气敏型FET装置,测量了相应的丙酮响应。图12示出了根据本申请实施方式的气敏型FET装置的丙酮响应的测量结果,其中丙酮浓度水平范围为 0.65ppm 至 1.9ppm 。如图12所示,仅具有控制电极的气敏型FET装置看起来没有任何响应,

而如图3所示的仅具有重置开关的气敏型FET装置具有最大的灵敏度和24-26s的响应时间。

[0064] 针对图3中所示的第二气敏型FET装置,研究了其性能。图13示出了其重复性和漂移特性,图14示出了其对不同浓度的丙酮响应。如图13所示,在5572s和3个连续循环之后,具有重置开关的第二气敏型FET装置表现出0.61%-1.82%的低基线漂移水平。从图14中所示的误差条也可观察到,第二气敏型FET装置具有良好的可重复性,其显示出随着范围为0.65ppm至1.9ppm的丙酮浓度水平而改变的响应水平 $\Delta I/I_0$ (%)。

[0065] 表I示出了本申请的CMOS气体传感器与现有的CMOS气体传感器相比较的结果,例如分别在以下文献中所示的气体传感器:Tzeng, Te-Hsuen等的JSSC 51.1 (2016) :259-272 (简称为JSSC 16)、Tang, Kea-Tiong等的ISSCC, 2014 (简称为ISSCC 2014)、以及Kao, Kun-Wei等Sensors 12.6 (2012) :7157-71 (简称为Sensors 2012)。

[0066] 表I

[0067]

Ref.	JSSC 16	ISSCC 2014	Sensors 2012	本申请
工艺	0.35 μ m CMOS+MEMS	90 nm CMOS	室内 制造	0.18 μ m 1P6M CMOS
总面积	3.3 \times 3.65 mm ² (CMOS)	3.3 \times 3.2 mm ²	1 \times 2.5 mm ²	1.28 \times 1.61 mm ²
类型	1 气体电阻器	8 气体电阻器	1 气体电阻器	8 \times 8 气敏型FET装置
像素区域	1.8 \times 1 mm ²	400 \times 400 μ m ²	0.25 \times 2 mm ²	45 \times 45 μ m ²
ADC	10-bit SAR ADC	10-bit SAR ADC	No	10-bit SAR ADC
传感器 响应	0.4% to 30 ppm Octane	30% to N/A ethanol	9% to 1 ppm Acetone/200 $^{\circ}$ C	20% to 0.65 ppm Acetone
响应 时间	N/A	N/A	150s	26s
电源	3 V	0.5 V	0.5 V	1.8 V (Analog) 0.8 V (Digital)
功率	930 μ W	1270 μ W	N/A	29 μ W
能量/ 像素	93nJ /Conversion	N/A	N/A	55pJ /Array conversion

[0068] 从表I可清楚地看到,与现有的CMOS气体传感器的性能比较,根据本申请提供的气敏型FET装置阵列具有最小的感应区域、室温下对丙酮具有最高的灵敏度以及超低功耗的操作。

[0069] 在一个实施方式中,可在栅极,例如多晶硅层中嵌入有加热器,以形成FET装置阵列的温度调节装置,从而构建出用于气体分类的更多样化的图案数据库。在另一实施方式中,可在栅极中设置有,例如嵌入有温度传感器,以用于检测不同气体传感器元件区域的温度,从而获得温度调制信息和温度校准信息。图15示出了气敏型FET装置阵列结合有温度传感器的示例性的结构的电路图。在这一列阵列读出电路中,传感器选择信号 (Sensor Sel.) 将会在气敏型FET装置读出和温度传感器读出模式之前轮流选择其一。当选通气敏型FET装置时,源极跟随器的电流源打开,气敏型FET的电流信号在积分电容上被积分并存储,这一

电压信号会由行选通开关和行解码器依次连接到此列的SAR ADC (逐次逼近型模数转换电路)。当设置到温度感应读出模式,电流源关断,由两个不同面积比例4:1的BJT构成的温度感应器的输出电压依次在行选通开关和行解码器的控制下连接到此列的SAR ADC (逐次逼近型模数转换电路)。这里两个BJT的偏置电路由整个列共用。每列的SAR ADC (逐次逼近型模数转换电路)由电容阵列,比较器,逐次逼近逻辑电路,Correlated Double Sampling (CDS)控制电路组成。通过将前一次量化的数字信号加在电容阵列的底部电极,可以在混合信号域做CDS,从而直接减去了由于晶体管不匹配和温度变化导致的读出量化信号的偏移。

[0070] 以上描述仅为本申请的较佳实施例以及对所运用技术原理的说明。本领域技术人员应当理解,本申请中所涉及的发明范围,并不限于上述技术特征的特定组合而成的技术方案,同时也应涵盖在不脱离所述发明构思的情况下,由上述技术特征或其等同特征进行任意组合而形成的其它技术方案。例如上述特征与本申请中公开的(但不限于)具有类似功能的技术特征进行互相替换而形成的技术方案。

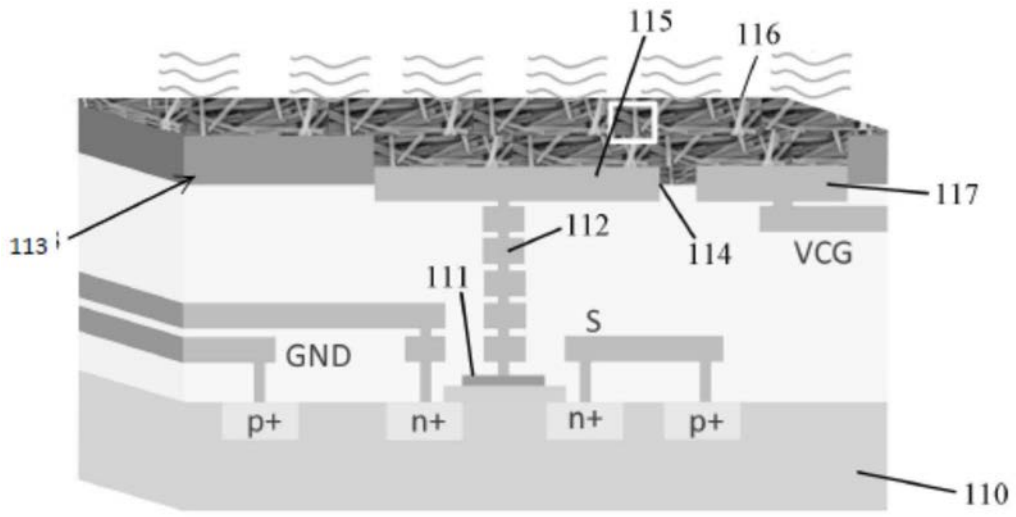


图1

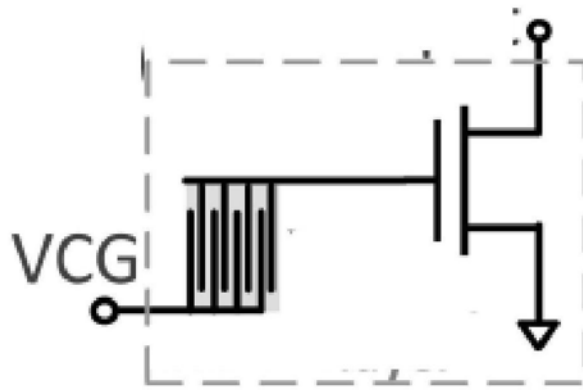


图2

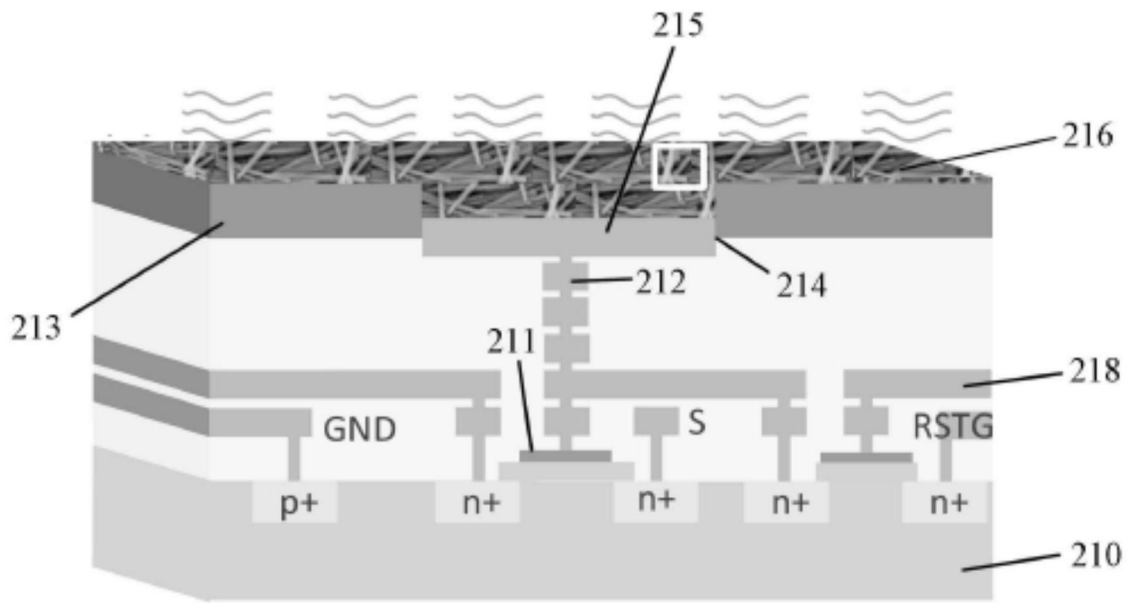


图3

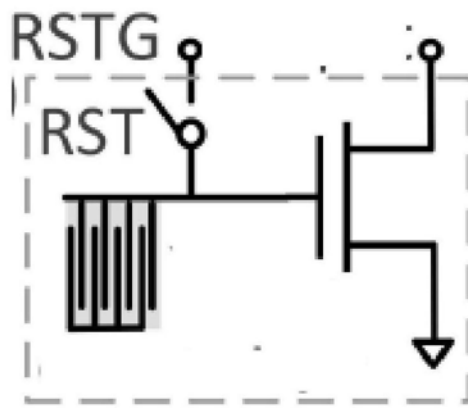


图4

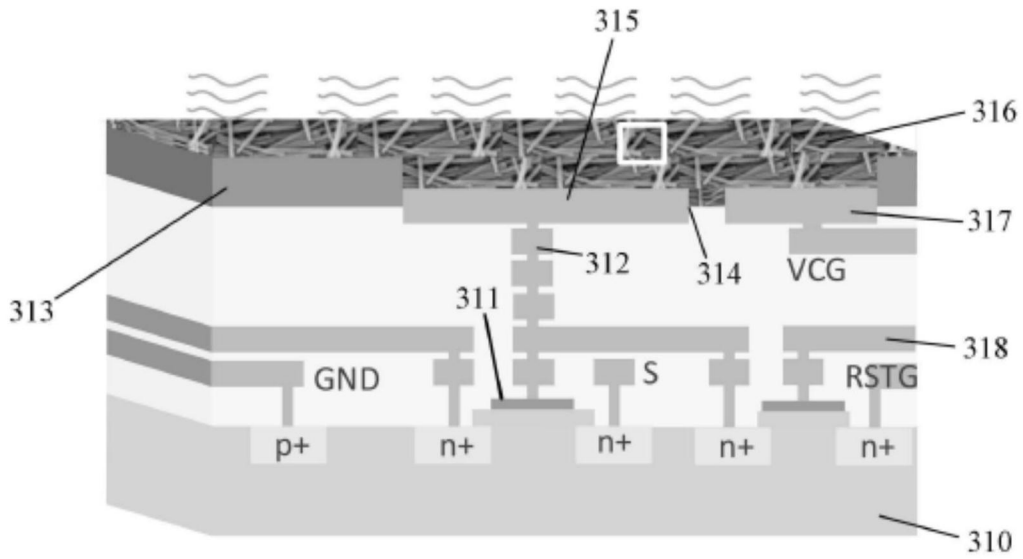


图5

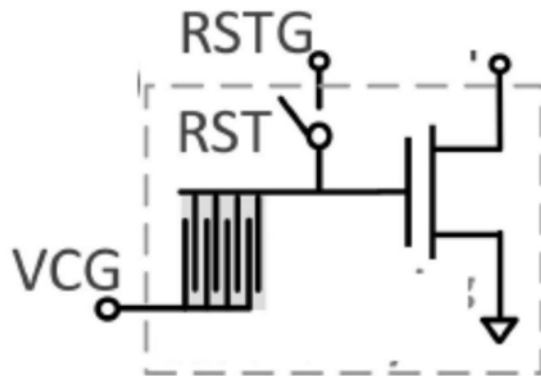


图6

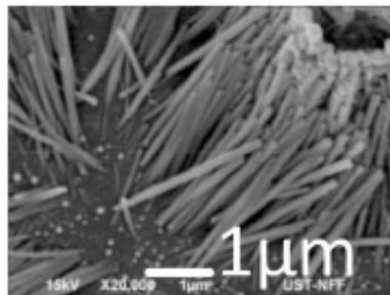


图7

2000

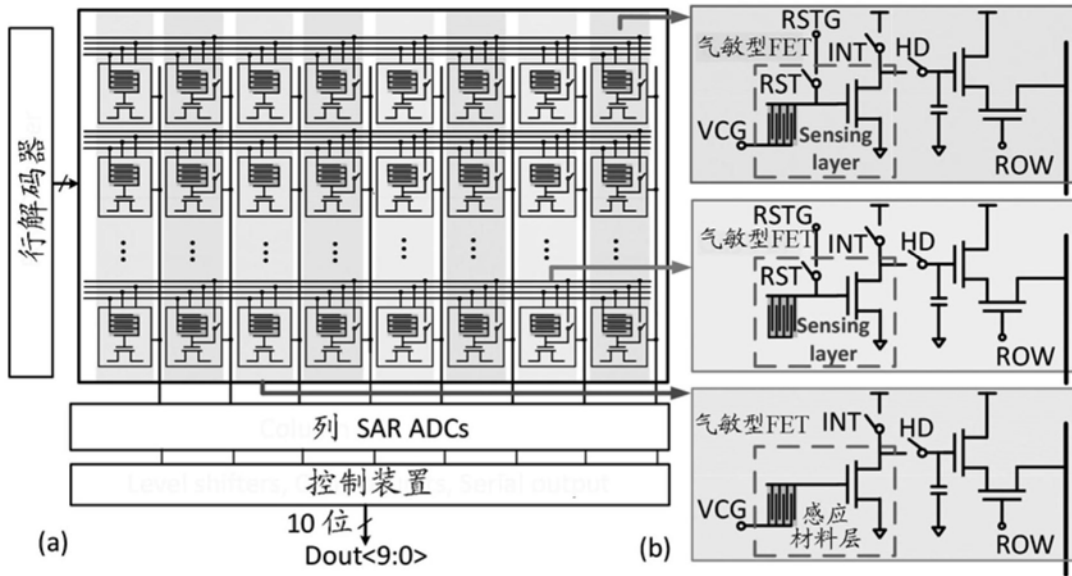


图8

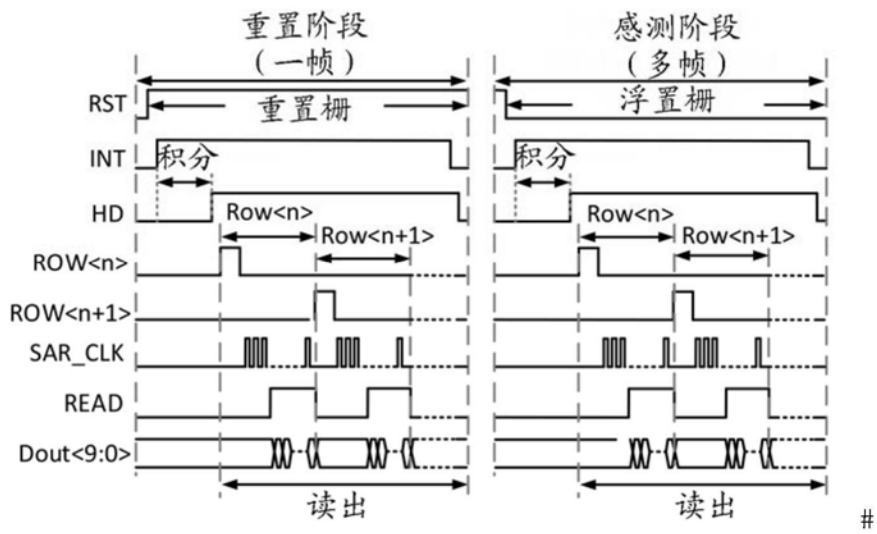


图9

1000

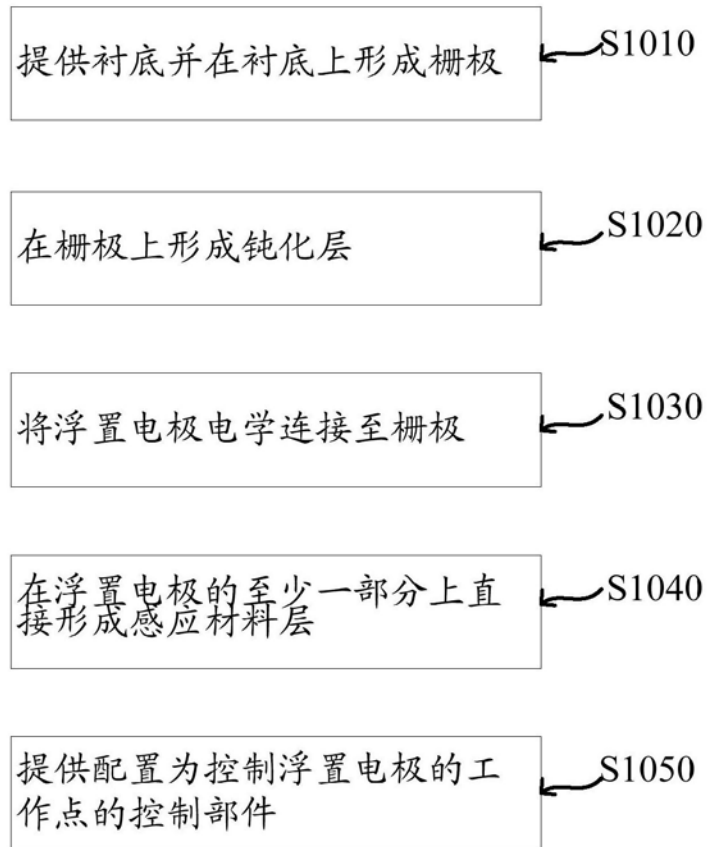


图10

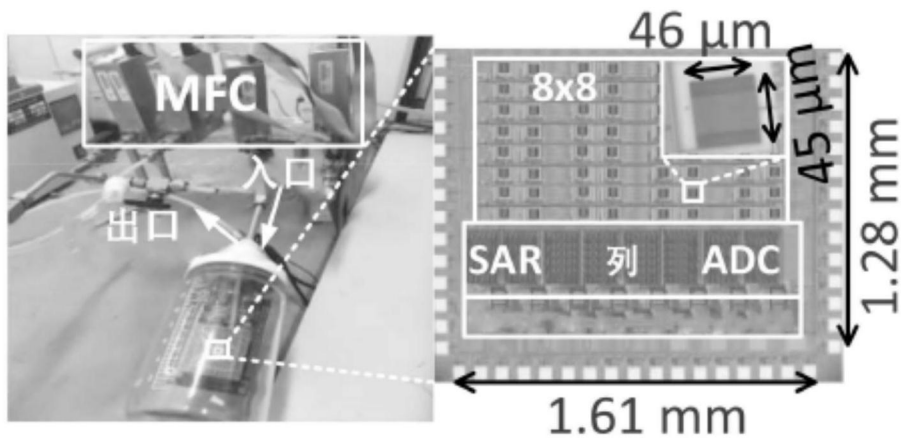


图11

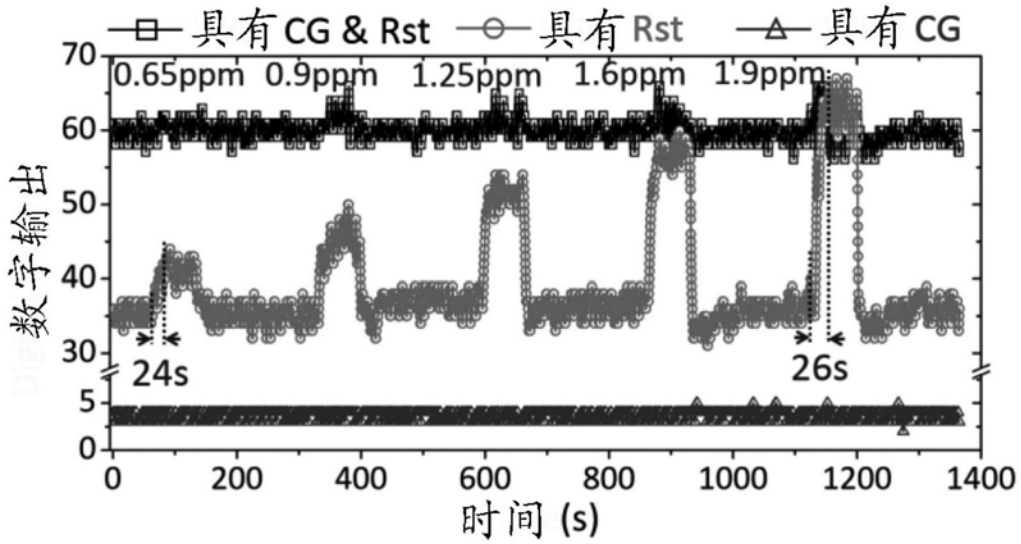


图12

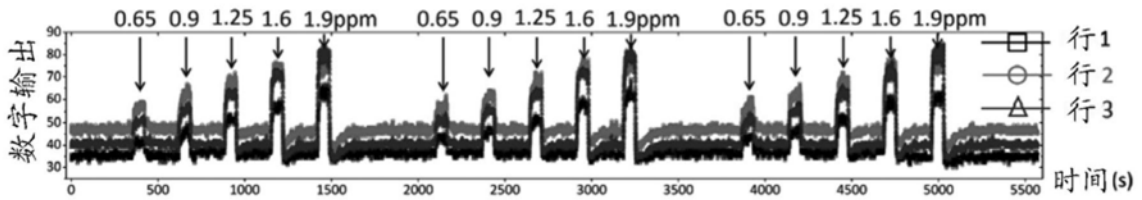


图13

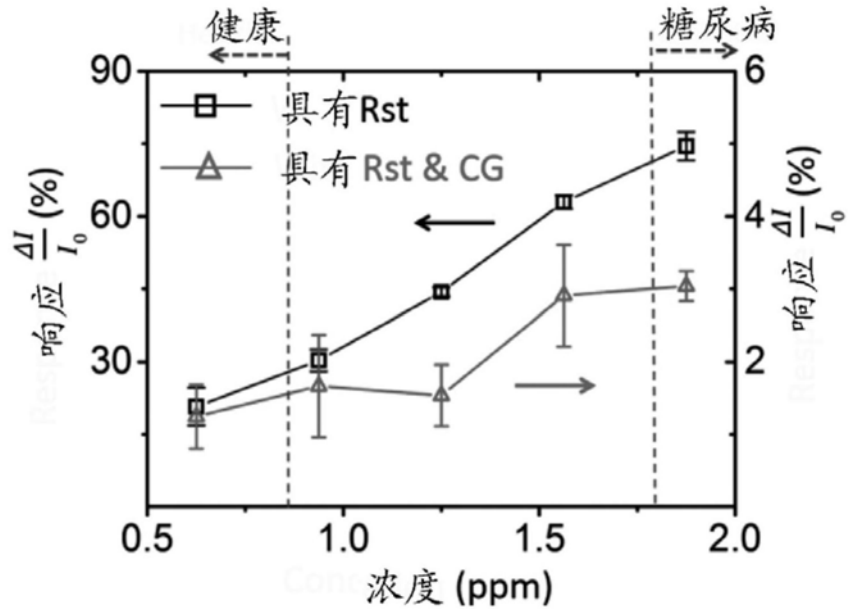


图14

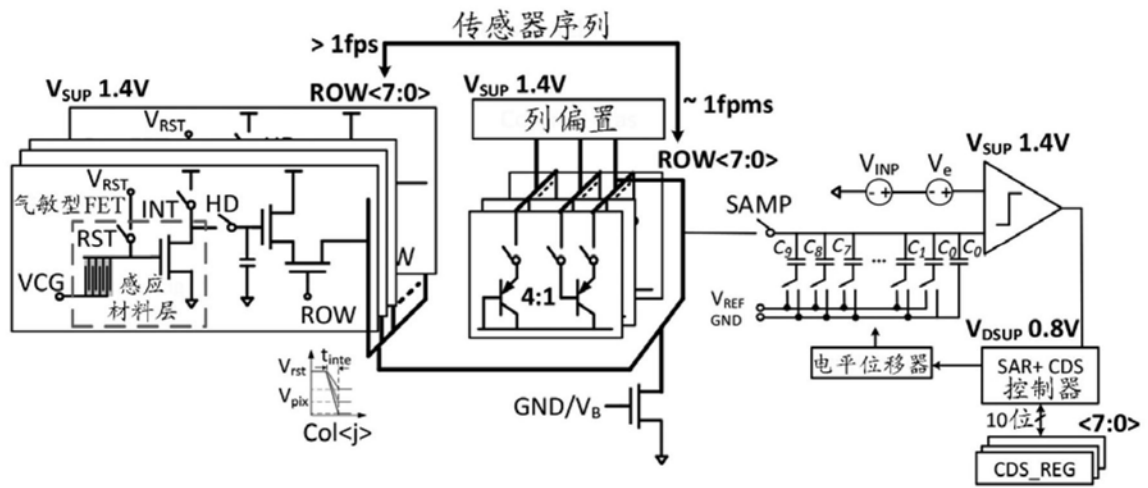


图15