



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/36 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년02월15일 10-0683056 2007년02월08일
--	-------------------------------------	--

(21) 출원번호	10-2005-0012818	(65) 공개번호	10-2006-0042004
(22) 출원일자	2005년02월16일	(43) 공개일자	2006년05월12일
심사청구일자	2005년02월16일		

(30) 우선권주장 JP-P-2004-00040511 2004년02월17일 일본(JP)

(73) 특허권자 샤프 가부시기가이샤
일본 오사카후 오사카시 아베노꾸 나가이게쵸 22방 22고

(72) 발명자 사토 마사카즈
일본 나라 633-0064 사쿠라이시 카이쵸 295-3

와시오 하지메
일본 나라 633-0061 사쿠라이시 카미노쵸 6-6

야스카와 사다히코
일본 나라 639-1015 아마토코리야마시 미노야마쵸 1-5-107

(74) 대리인 백덕열
이태희

심사관 : 박부식

전체 청구항 수 : 총 6 항

(54) 화상표시장치

(57) 요약

주사신호선 GLn은 RGB 3개의 주사신호선 GLnR, GLnG, GLnB를 1단위로 하고, 이들 서로 다른 RGB 3개의 주사신호선 GLnR, GLnG, GLnB에 접속된 RGB 3개의 화소 PR(n,m), PG(n,m), PB(n,m)를 하나의 블록으로 하여 1개의 화소를 구성한다. 화소 PR(n,m), PG(n,m), PB(n,m)를, 공통의 데이터 신호선 SLm에 접속한다. 주사신호선 GLnR, GLnG, GLnB에, 시프트 레지스터 SRnR, SRnG, SRnB로부터 순차적으로 주사펄스를 출력하고, 드라이버 IC로부터 데이터 신호선 SLm에 시분할로 RGB의 영상신호를 출력한다.

대표도

도 1

특허청구의 범위

청구항 1.

매트릭스 형태로 배선된 복수의 주사신호선과 복수의 데이터 신호선의 각 교차점에 화소가 배치되고,

상기 화소는, 복수마다, 각 상기 화소에 시분할로 공급되는 화소를 구성하는 영상신호의 조합을 단위로 하는 블록으로 구분되고,

상기 주사신호선에 상기 화소의 선택을 행하는 주사신호를 순차적으로 출력하는 주사신호선 구동회로를 구비하고,

1개의 상기 블록을 구성하는 상기 화소의 각각에 공급하는 화소를 구성하는 영상신호를 시분할로 상기 데이터 신호선에 출력하고, 상기 주사신호선 구동회로에 의해 상기 주사신호선을 통해 선택되어 있는 상기 화소에 상기 영상신호를 기입함으로써 표시를 행하고,

1개의 상기 블록을 구성하는 각 상기 화소는, 서로 다른 상기 주사신호선을 통해 상기 화소를 구성하는 영상신호의 종류에 따라 시분할로 순차선택되어, 공통의 상기 데이터 신호선으로부터 상기 영상신호가 기입되고,

상기 주사신호선 구동회로는, 1개의 상기 블록에 대응하는 모든 상기 주사신호선을 일괄하여 하나의 시프트 레지스터를 갖는 동시에, 상기 시프트 레지스터끼리가 직렬로 접속된 구성을 구비하고 있고,

각 상기 블록의 상기 화소에 대응하는 상기 주사신호선에 출력하는 상기 주사신호를, 대응하는 상기 시프트 레지스터의 출력신호로부터 생성하는 시분할 회로를 구비하고 있는 화상표시장치.

청구항 2.

제1항에 있어서,

상기 주사신호선 구동회로는, 상기 주사신호선마다 제공된 시프트 레지스터가 직렬로 접속된 구성을 구비하고 있고, 각 상기 시프트 레지스터로부터의 출력신호를 상기 주사신호로 하는 화상표시장치.

청구항 3.

매트릭스 형태로 배선된 복수의 주사신호선과 복수의 데이터 신호선의 각 교차점에 화소가 배치되고,

상기 화소는, 복수마다, 각 상기 화소에 시분할로 공급되는 화소를 구성하는 영상신호의 조합을 단위로 하는 블록으로 구분되고,

상기 주사신호선에 상기 화소의 선택을 행하는 주사신호를 순차적으로 출력하는 주사신호선 구동회로를 구비하고,

1개의 상기 블록을 구성하는 상기 화소의 각각에 공급하는 화소를 구성하는 영상신호를 시분할로 상기 데이터 신호선에 출력하고, 상기 주사신호선 구동회로에 의해 상기 주사신호선을 통해 선택되어 있는 상기 화소에 상기 영상신호를 기입함으로써 표시를 행하고,

1개의 상기 블록을 구성하는 각 상기 화소는, 서로 다른 상기 주사신호선을 통해 상기 화소를 구성하는 영상신호의 종류에 따라 시분할로 순차선택되어, 공통의 상기 데이터 신호선으로부터 상기 영상신호가 기입되고,

상기 주사신호선 구동회로는, 1개의 상기 블록에 공급되는 상기 영상신호의 시분할 수를 k 로 할 때, 상기 주사신호선마다 제공된 시프트 레지스터 중, 각 상기 블록에서 상기 영상신호가 i 번째($1 \leq i \leq k$)에 공급되는 상기 화소에 대응하는 상기 주사신호선에 대응하여 제공된 상기 시프트 레지스터끼리가 직렬로 접속됨으로써 구성되는 k 계통의 시프트 레지스터 군을 구비하고 있고,

i계통째의 상기 화소에 대응하는 상기 주사신호선에 출력하는 상기 주사신호를, i계통째의 상기 시프트 레지스터 군의 상기 시프트 레지스터로부터 출력되는 신호와, $i+1$ 계통째(단, $i=k$ 의 경우는 1계통째)의 상기 시프트 레지스터 군의 상기 시프트 레지스터로부터 출력되는 신호의 반전신호와, 별도로 공급되는 주사신호 생성제어신호의 논리곱을 연산함으로써 생성하는 화상표시장치.

청구항 4.

삭제

청구항 5.

제1항에 있어서,

상기 시분할 회로는, 상기 시프트 레지스터의 출력신호선과 상기 주사신호선을 접속하는 아날로그 스위치를 상기 주사신호선마다 구비하고, 상기 아날로그 스위치가 비도통일 때에 상기 아날로그 스위치에 접속되는 상기 주사신호선의 전위를 고정하는 전위고정수단을 구비하고 있는 화상표시장치.

청구항 6.

제1항에 있어서,

상기 시분할 회로는, 상기 주사신호선마다 2입력의 AND 회로를 구비하고, 상기 AND회로의 일방의 입력단에는 상기 시프트 레지스터의 출력신호가 입력되고, 상기 AND회로의 타방의 입력단에는 별도로 공급되는 주사신호 생성제어신호가 입력되고, 상기 AND회로의 출력단은 상기 주사신호선에 접속되어 있는 화상표시장치.

청구항 7.

제1항에 있어서,

상기 시분할 회로는, 상기 주사신호선마다 2입력의 NOR회로를 구비하고, 상기 NOR회로의 일방의 입력단에는 상기 시프트 레지스터의 출력신호의 반전신호가 입력되고, 상기 NOR회로의 타방의 입력단에는 별도로 공급되는 주사신호선 생성제어신호가 입력되고, 상기 NOR회로의 출력단은 상기 주사신호선에 접속되어 있는 화상표시장치.

청구항 8.

삭제

청구항 9.

삭제

청구항 10.

삭제

청구항 11.

삭제

청구항 12.

삭제

청구항 13.

삭제

청구항 14.

삭제

명세서

발명의 상세한 설명**발명의 목적****발명이 속하는 기술 및 그 분야의 종래기술**

본 발명은, 외부로부터 공급되는 영상신호가 시분할로 표시부에 공급되어 표시를 행하는 표시장치에 관한 것이다.

종래의 액티브 매트릭스형 액정표시장치에서는 외부 부착 드라이버 IC를 사용하기 때문에, 고정세화에 따라 접속단자수도 방대하게 되고, 또한 단자간의 피치도 좁아지기 때문에, 실장공정이 대단히 곤란하게 되는 문제를 포함한다. 상기의 문제를 해결하는 구동방법으로서, 시분할 구동법이 제안되어 있다. 여기서, 시분할 구동이란, 복수분의 신호선을 1단위(블록)로 하여, 상기 1분할블록내의 복수분의 신호선에 제공하는 신호를 시계열로 구동회로로부터 출력하는 한편, 액정표시패널에는 복수분의 신호선을 1단위로 하여 시분할 스위치를 제공하고, 이들 시분할 스위치에 의해 드라이버 IC로부터 출력되는 시계열의 신호를 시분할하여 복수분의 신호선에 순차 제공하는 구동방법이다. 상기 시분할 구동법을 사용함으로써, 구동회로의 접속단자수를 삭감할 수 있다.

도11은, 시분할 구동법을 사용한 액티브 매트릭스형 액정표시장치에서의 액정표시부의 모식도이다. 액티브 매트릭스 기판(101)상에는, 복수행분의 주사 신호선과 복수열분의 데이터 신호선이 매트릭스 형태로 배선되어 있다. 그의 각 교차점에 화소가 배치되어, 액정표시패널을 형성한다. 화소는, 3개마다, 각 화소에 시분할로 공급되는 RGB의 영상신호의 조합을 단위로 하는 블록으로 구분되어 있다. 주사 신호선의 방향에 연속하여 병치되는 R의 화소 PR(n,m)과 G의 화소 PG(n,m)과 B의 화소 PB(n,m)에서, 하나의 블록으로서의 1화소를 구성한다. 각 화소는 화소용량 CL 및 스위칭 소자 SW를 구비한다.

복수행분의 주사 신호선 GL1, GL2, ..., GLn, ...의 각 일단은, 주사 신호선 구동회로(도시하지 않음)의 대응하는 행의 각 출력단에 각각 접속되어 있다. 주사 신호선 구동회로는, 주사 신호선 GL1, GL2, ..., GLn, ...에 순서대로 주사펄스를 제공하여 각 화소를 행단위로 선택함으로써 수직방향의 주사를 행한다. 또한, 데이터 신호선 SL1R, SL1G, SL1B, ..., SLmR, SLmG, SLmB, ...에 화소 데이터에 따른 소정의 전압을 인가하는 복수의 드라이버 IC(도시하지 않음)가, 상기 액정표시패널의 외부회로로서 제공되어 있다.

드라이버 IC는 시분할 구동을 실현하기 위해, 복수의 신호라인을 1 단위로 하고, 이들 복수의 신호선에 제공하는 신호를 시계열로 출력하는 구성으로 되어 있다. 이에 대응하여, 드라이버 IC의 출력 신호선 SL1, SL2, SL3, ..., SLm, ...과 데이터 신호선 SL1R, SL1G, SL1B, ..., SLmR, SLmG, SLmB, ...과의 사이에는, CMOS, NMOS 또는 PMOS 구성의 아날로그 스위치(시분할 스위치)가 제공되어 있다.

도12는 RGB에 대응한 3 시분할 구동의 경우에서의 시분할 스위치의 접속구성을 이루고 있다. 상기 3 시분할 구동의 경우에는, 드라이버 IC의 각 출력단자로부터는, RGB의 3화소분의 신호전압이 순서대로 시계열로 출력 신호선 SL1, SL2, SL3, ..., SLm, ...을 통해 출력된다. 구체적으로는, 도13의 타이밍 차트에 나타난 바와 같이, 드라이버 IC의 출력신호로서, 출력 신호선 SLm에는 각 화소의 영상신호 DATAmR, DATAmG, DATAmB가 출력된다. 이에 대해, 도11 및 도12에 나타난 바와 같이, 출력 신호선 SLm과 3분의 데이터 신호선 SLmR, SLmG, SLmB와의 사이에, 시분할 스위치 ASWmR, ASWmG, ASWmB가 제공되어 있다. 상기 시분할 스위치는, 3 시분할에 대응하여, 1분의 출력 신호선(여기서는, SLmR, SLmG, SLmB에 연결되는 드라이버 IC측의 하나의 신호선을 출력 신호선 SLm이라 칭함)에 대해 시분할 스위치가 3개씩 제공되어 있다.

여기서, 어느 1조의 시분할 스위치 ASWmR, ASWmG, ASWmB의 구체적인 구성에 대해, 도12의 회로도를 사용하여 설명한다.

3개의 시분할 스위치 ASWmR, ASWmG, ASWmB의 각 입력단은 공통으로 접속되고, 그의 공통 접속점은 출력 신호선 SLm에 접속되어 있다. 이에 의해, 드라이버 IC로부터 시계열로 출력되는 신호전위가, 출력 신호선 SLm을 경유하여 3개의 시분할 스위치 ASWmR, ASWmG, ASWmB의 각 입력단에 제공된다. 이들 시분할 스위치 ASWmR, ASWmG, ASWmB의 각 출력단은 3분의 데이터 신호선 SLmR, SLmG, SLmB의 각 일단에 접속되어 있다.

1개의 시분할 스위치에 관하여 1분, 계 3분의 제어 신호선 Rctl, Gctl, Bctl이, 주사 신호선 GL1, GL2, GL3, ..., GLn, ...의 배선방향에 따라 배선되어 있다. 그리고, 시분할 스위치 ASWmR의 제어 입력단이 제어라인 Rctl에, 시분할 스위치 ASWmG의 제어 입력단이 제어라인 Gctl에, 시분할 스위치 ASWmB의 제어 입력단이 제어라인 Bctl에 각각 접속되어 있다.

3분의 제어 신호선 Rctl, Gctl, Bctl에는, 각 조의 3개의 시분할 스위치를 선택하기 위한 제어신호 Rctl, Gctl, Bctl(편의상, 제어 신호선과 동일한 부호를 사용함)이 제공된다. 상기 제어신호 Rctl, Gctl, Bctl은, 드라이버 IC로부터 출력되는 시계열의 신호전위에 동기하여, 각 조의 3개의 시분할 스위치를 순차 ON시키기 위한 신호이다.

이들의 시분할 스위치 ASWmR, ASWmG, ASWmB, ...는, 외부로부터 제공되는 주사 신호선 선택신호 GL1, GL2, GL3, ..., GLn, ... (편의상, 주사 신호선과 동일한 부호를 사용)에 응답하여 순차 ON 상태로 됨으로써, 드라이버 IC로부터 출력신호선 SL1, SL2, SL3, ..., SLm, ...에 출력되는 시계열의 신호를, 1 수평주사기간에 3 시분할하여, 대응하는 신호라인에 공급한다.

예를 들어, 일본 특개평 11-338438호 공보(1999년 12월 10일 공개), 일본 특개평 8-234237호 공보(1996년 9월 13일 공개), 일본 특개평 6-138851호 공보(1994년 5월 20일 공개), 일본 특개평 4-322216호 공보(1992년 11월 12일 공개)에, 일반적인, SSD(SOURCE SHARED DRIVING) 구동방법이 개시되어 있다.

그러나, 도12에 있어서, 드라이버 IC로부터 데이터 신호선 SLmR, SLmG, SLmB에 신호전위를 입력하는 경우, 시분할 스위치 ASWmR이 OFF로 된 데이터 신호선은 하이 임피던스 상태로 되고, 외부로부터의 유입전위 등의 영향을 받기 쉬워지고, 신호라인의 전위가 변동하기 쉽다는 문제점이 있다. 도12에 나타난 바와 같이, 예를 들어, 데이터 신호선 SLmR은, 다른 데이터 신호선 SLmG 및 SLm-1B와의 사이에 용량 결합성분을 갖는다. 도13의 타이밍 차트에 나타난 바와 같이, 영상 신호 DATAmR이 공급되는 때에 시각 Tre에 있어서 시분할 스위치 ASWmR이 OFF 상태로 되면, 데이터 신호선 SLmR은 플로팅으로 되지만, 시각 Tgs에 있어서 시분할 스위치 ASWmG가 ON 상태로 된 경우, 데이터 신호선 SLmG의 전위변동의 영향을 받아, 데이터 신호선 SLmR도 전위가 변동해버린다. 동일하게 영상신호 DATAmG가 공급되는 때에 시각 Tge에 있어서 시분할 스위치 ASWmG가 OFF상태로 되면, 데이터 신호선 SLmG는 플로팅으로 되지만, 시각 Tbs에 있어서 시분할 스위치 ASWmB가 ON상태로 된 경우, 데이터 신호선 SLmB의 전위변동의 영향을 받아, 데이터 신호선 SLmG도 전위가 변동해버린다.

상기와 같이 순차, 시분할로 영상신호가 데이터 신호선에 공급되면, 최후에 영상신호 DATAmB에 의해 충전된 데이터 신호선 SLmB만이, 상기 용량결합에 의한 전위변동을 받지 않고, 화소의 충전을 제어하는 주사신호 GLn의 작용이 종료하면, 그 시점에서의 전위에 대응한 표시가 표시부에서 행해진다. 이 때의 용량성 결합에 의한 전위의 변동 ΔV 는, 스위치 절환 신호의 순번 Ron→Gon→Bon에 따라 누적해 가고, 최종적으로 데이터 신호선 SLmR, SLmG, SLmB의 전위 VSLmR, VSLmG, VSLmB는, 예를 들어, 영상신호 DATAmR, DATAmG, DATAmB를 동전위로 하여 표시상 중간조의 그레이를 표시하려고 한 경우에, $VSLmR > VSLmG > VSLmB$ 로 되어버린다. 이 때, 액정표시모드가 노멀리 화이트인 경우, 청색 느낌이 강한 그레이 표시로 되어 버린다.

발명이 이루고자 하는 기술적 과제

본 발명은, 상기 종래의 문제점에 감안하여 이루어진 것으로, 그 목적은, 복수의 영상신호가 조합되어 화상 데이터의 각 블록이 구성되는 경우에, 각 블록의 각 영상신호를 시분할로 화소에 공급해도, 기입된 영상신호가 다른 영상신호의 공급에 따라 전위변동을 받지 않도록 할 수 있는 영상표시장치를 실현하는 것에 있다.

상기의 목적을 달성하기 위해, 본 발명의 화상표시장치는, 매트릭스 형태로 배선된 복수의 주사 신호선과 복수의 데이터 신호선과의 각 교차점에 화소가 배치되고, 상기 화소는, 복수개 마다, 상기 각 화소에 시분할로 공급되는 영상신호의 조합을 단위로 하는 블록으로 구분되고, 상기 주사 신호선에 상기 화소의 선택을 행하는 주사신호를 순차 출력하는 주사 신호선 구동회로를 구비하고, 상기 하나의 블록을 구성하는 상기 화소의 각각에 공급하는 상기 영상신호를 시분할로 상기 데이터 신호선에 출력하고, 상기 주사 신호선 구동회로에 의해 상기 주사 신호선을 통해 선택되어 있는 상기 화소에 상기 영상

신호를 기입함으로써 표시를 행하고, 하나의 상기 블록을 구성하는 상기 각 화소에 공급하는 상기 영상신호를 시분할로 상기 데이터 신호선에 출력하고, 상기 주사 신호선 구동회로에 의해 상기 주사 신호선을 통해 선택되는 상기 화소에 상기 영상신호를 기입함으로써 표시를 행하고, 하나의 상기 블록을 구성하는 상기 각 화소는, 서로 다른 상기 주사 신호선을 통해 시분할로 순차 선택되어, 공통의 상기 데이터 신호선으로부터 상기 영상신호가 기입되는 것을 특징으로 한다.

상기의 발명에 의하면, 하나의 블록을 구성하는 각 화소는, 서로 다른 주사 신호선을 통해 시분할로 순차 선택된다. 그리고, 상기 시분할에 의한 화소에의 영상신호의 기입은, 하나의 블록의 각 화소에 공통의 데이터 신호선으로부터 행해진다.

따라서, 하나의 블록의 각 영상신호를 각각의 데이터 신호선을 통해 화소에 기입하지 않아도 되기 때문에, 영상신호를 시분할로 공급하기 위한 시분할 스위치가 불필요하게 된다. 이에 의해, 종래와 같이 시분할 스위치의 출력이 하이 임피던스로 되어 데이터 신호선이 플로팅되어 있는 상태로, 인접하는 데이터 신호선에 영상신호의 기입이 행해지지 않는다. 따라서, 이미 기입된 영상신호의 전위가, 동일한 블록내의 다른 영상신호의 공급에 따라, 인접하는 데이터 신호선의 전위변동의 영향을 받는다는 종래의 문제가 발생하지 않는다. 또한, 하나의 블록을 구성하는 각 화소를 선택하는 주사 신호선이 서로 다르기 때문에, 동일한 블록내에서는, 어느 화소에 영상신호를 기입할 때에, 다른 영상신호를 기입하는 화소를 비선택으로 할 수 있다.

이들의 결과, 화소에 기입되어 있는 영상신호는, 인접하는 주사 신호선, 인접하는 데이터 신호선, 및 인접하는 화소의 전위변동의 영향을 받지 않는다.

이상에 의해, 복수의 영상신호가 조합되어 화상 데이터의 각 블록이 구성되는 경우에, 각 블록의 각 영상신호를 시분할로 화소에 공급해도, 기입된 영상신호가 다른 영상신호의 공급에 따라 전위변동을 받지 않도록 할 수 있는 화상표시장치를 실현할 수 있다는 효과를 갖는다.

또한, 하나의 블록을 구성하는 화소마다 데이터 신호선을 제공할 필요가 없기 때문에, 접속단자수를 삭감할 수 있다는 효과를 갖는다.

본 발명의 화상표시장치는, 상기 주사 신호선 구동회로가, 상기 주사 신호선마다 제공된 시프트 레지스터가 직렬로 접속된 구성을 구비하여, 상기 각 시프트 레지스터로부터의 출력신호를 상기 주사신호로 하는 것을 특징으로 한다.

상기의 발명에 의하면, 주사 신호선 구동회로에 있어서, 시프트 레지스터의 단수를, 하나의 블록에 공급되는 영상신호의 시분할수배로 하는 것만으로, 동일한 블록내에서, 기입된 영상신호가 다른 영상신호의 공급에 의해 전위변동을 받지 않도록 하기 위한, 주사신호의 시분할 출력을 행할 수 있다는 효과를 갖는다.

본 발명의 화상표시장치는, 상기 주사 신호선 구동회로가, 하나의 상기 블록에 공급되는 상기 영상신호의 시분할수를 k 로 할 때, 상기 주사 신호선마다 제공된 시프트 레지스터 중, 상기 각 블록에 있어서 상기 영상신호가 i 번째($1 \leq i \leq k$)에 공급되는 상기 화소에 대응하는 상기 주사 신호선에 대응하여 제공된 상기 시프트 레지스터끼리가 직렬로 접속됨으로써 구성되는 k 계통의 시프트 레지스터군을 구비하고, i 계통째의 상기 화소에 대응하는 상기 주사 신호선에 출력하는 상기 주사신호를, i 계통째의 상기 시프트 레지스터군의 상기 시프트 레지스터로부터 출력되는 신호와, $i+1$ 계통째(다만, $i=k$ 인 경우는 1계통째)의 상기 시프트 레지스터군의 상기 시프트 레지스터로부터 출력되는 신호의 반전신호와, 별도 공급되는 주사신호생성 제어신호와와 논리곱을 연산함으로써 생성하는 것을 특징으로 한다.

상기의 발명에 의하면, k 계통의 시프트 레지스터군을 구비함으로써, 하나의 시프트 레지스터군에서의 시프트 레지스터의 단수는, 전체의 시프트 레지스터를 직렬로 접속하는 경우에 비해 $1/k$ 로 된다. 동일한 블록내의 화소에 시분할로 영상신호를 기입하기 위해, i 계통째의 시프트 레지스터군의 시프트 레지스터로부터 출력되는 신호와, $i+1$ 계통째(다만, $i=k$ 인 경우는 1계통째)의 시프트 레지스터군의 시프트 레지스터로부터 출력되는 신호의 반전신호와, 별도 공급되는 주사신호생성 제어신호와와 논리곱을 연산하여 주사신호를 생성함으로써, 하나의 시프트 레지스터군에서의 시프트 레지스터의 단수가 적은 것을 보충한다.

이에 의해, 주사 신호선 구동회로의 동작 주파수를, 전체의 시프트 레지스터를 직렬로 접속한 경우의 $1/\text{시분할수인 } 1/k$ 로 할 수 있고, 그만큼, 소비전력을 저감할 수 있다는 효과를 갖는다.

본 발명의 화상표시장치는, 상기 주사 신호선 구동회로가, 하나의 상기 블록에 대응하는 전체의 상기 주사 신호선을 일괄로 하여 하나의 시프트 레지스터를 갖음과 동시에, 상기 시프트 레지스터끼리가 직렬로 접속된 구성을 갖고,

상기 각 블록의 상기 화소에 대응하는 상기 주사 신호선에 출력하는 상기 주사신호를, 대응하는 상기 시프트 레지스터의 출력신호로부터 생성하는 시분할 회로를 구비하는 것을 특징으로 한다.

상기의 발명에 의하면, 하나의 블록에 대응하는 전체의 주사 신호선을 일괄로 하여 하나의 시프트 레지스터를 가짐으로써, 시프트 레지스터의 단수는, 전체의 시프트 레지스터를 직렬로 접속하는 경우에 비해 1/시분할수인 1/k로 된다. 동일한 블록내의 화소에 시분할로 영상신호를 기입하기 위해, 시분할 회로가 각 블록의 화소에 대응하는 주사 신호선에 출력하는 주사신호를, 대응하는 시프트 레지스터의 출력신호로부터 생성함으로써, 시프트 레지스터의 단수가 적은 것을 보충한다.

이에 의해, 주사 신호선 구동회로가 구비하는 시프트 레지스터의 단수를 저감하여 회로의 점유면적을 저감할 수 있음과 동시에, 주사 신호선 구동회로의 동작 주파수를, 전체의 시프트 레지스터를 직렬로 접속한 경우의 1/시분할수인 1/k로 할 수 있고, 그만큼, 소비전력을 저감할 수 있다는 효과를 갖는다.

본 발명의 화상표시장치는, 상기 시분할 회로가, 상기 시프트 레지스터의 출력 신호선과 상기 주사 신호선을 접속하는 아날로그 스위치를 상기 주사 신호선마다 구비하고, 상기 아날로그 스위치가 비도통인 때에 상기 아날로그 스위치에 접속되는 상기 주사 신호선의 전위를 고정하는 전위고정수단을 구비하는 것을 특징으로 한다.

상기의 발명에 의하면, 아날로그 스위치에 의해 시프트 레지스터의 출력 신호선과 각 주사 신호선을 시분할로 도통시킬 수 있다. 그리고, 아날로그 스위치가 비도통인 때에는 전위고정수단에 의해 그의 아날로그 스위치에 접속되어 있는 주사 신호선의 전위를 고정하기 때문에, 주사 신호선이 플로팅되는 것을 피할 수 있다.

이에 의해, 동일한 블록내에서 영상신호를 확실하게 시분할로 기입할 수 있다는 효과를 갖는다.

본 발명의 화상표시장치는, 상기 시분할 회로가, 상기 주사 신호선마다 2 입력의 AND회로를 구비하고, 상기 AND회로의 일방의 입력단에는 상기 시프트 레지스터의 출력신호가 입력되고, 상기 AND회로의 타방의 입력단에는 별도 공급되는 주사신호생성 제어신호가 입력되고, 상기 AND회로의 출력단은 상기 주사 신호선에 접속되어 있는 것을 특징으로 한다.

상기의 발명에 의하면, AND회로로 시프트 레지스터의 출력신호와 주사신호생성 제어신호와 논리곱을 연산함으로써, 시프트 레지스터의 출력 신호선에 접속되는 동일한 블록내의 각 주사 신호선에 시분할로 영상신호를 출력할 수 있다.

이에 의해, 동일한 블록내에서 영상신호를 확실히 시분할로 기입할 수 있다는 효과를 갖는다.

또한, AND회로의 출력단의 전위로 주사 신호선의 전위를 결정하기 때문에, 주사 신호선을 비선택으로 하는 때에, 주사 신호선의 전위를 고정하기 위한 수단을 별도로 제공할 필요가 없다는 효과를 갖는다.

본 발명의 화상표시장치는, 상기 시분할 회로가, 상기 주사 신호선마다 2 입력의 NOR회로를 구비하고, 상기 NOR회로의 일방의 입력단에는 상기 시프트 레지스터의 출력신호의 반전신호가 입력되고, 상기 NOR회로의 타방의 입력단에는 별도 공급되는 주사신호생성 제어신호가 입력되고, 상기 NOR회로의 출력단은 상기 주사신호선에 접속되어 있는 것을 특징으로 한다.

상기의 발명에 의하면, NOR회로로 시프트 레지스터의 출력신호의 반전신호와 주사신호생성 제어신호와 논리합 부정을 연산함으로써, 시프트 레지스터의 출력 신호선에 접속되어 있는 동일한 블록내의 각 주사 신호선에 시분할로 영상신호를 출력할 수 있다.

이에 의해, 동일한 블록내에서 영상신호를 확실하게 시분할로 기입할 수 있다는 효과를 갖는다.

또한, NOR회로의 출력단의 전위로 주사 신호선의 전위를 결정하기 때문에, 주사 신호선을 비선택으로 할 때에, 주사 신호선의 전위를 고정하기 위한 수단을 별도로 제공할 필요가 없다는 효과를 갖는다.

본 발명의 화상표시장치는, 매트릭스 형태로 배선된 복수의 주사 신호선과 복수의 데이터 신호선과의 각 교차점에 화소가 배치되고, 상기 화소는, 3개마다, 상기 각 화소에 시분할로 공급되는 RGB의 영상신호의 조합을 단위로 하는 블록으로 구분되고, 상기 주사 신호선에 상기 화소의 선택을 행하는 주사신호를 순차 출력하는 주사 신호선 구동회로를 구비하고, 하나의 상기 블록을 구성하는 상기 화소의 각각에 공급하는 상기 영상신호를 시분할로 상기 데이터 신호선에 출력하고, 상기

주사 신호선 구동회로에 의해 상기 주사 신호선을 통해 선택되는 상기 화소에 상기 영상신호를 기입함으로써 표시를 행하고, 하나의 상기 블록을 구성하는 상기 각 화소는, 서로 다른 상기 주사 신호선을 통해 시분할로 순차 선택되어, 공통의 상기 데이터 신호선으로부터 상기 영상신호가 기입되는 것을 특징으로 한다.

상기의 발명에 의하면, 하나의 블록을 구성하는 RGB의 각 화소는, 서로 다른 3개의 주사 신호선을 통해 3 시분할로 순차 선택된다. 그리고, 상기 시분할에 의한 화소에의 영상신호의 기입은, 하나의 블록의 각 화소에 공통인 데이터 신호선으로부터 행해진다.

따라서, 하나의 블록의 각 영상신호를 각각의 데이터 신호선을 통해 화소에 기입하지 않아도 되기 때문에, 영상신호를 시분할로 공급하기 위한 시분할 스위치가 불필요하게 된다. 이에 의해, 종래와 같이 시분할 스위치의 출력이 하이 임피던스로 되어 데이터 신호선이 플로팅되어 있는 상태로, 인접하는 데이터 신호선에 영상신호의 기입이 행해지지 않는다. 따라서, 미리 기입된 영상신호의 전위가, 동일한 블록내의 다른 영상신호의 공급에 따라, 인접하는 데이터 신호선의 전위변동의 영향을 받는다는 종래의 문제가 발생하지 않는다. 또한, 하나의 블록을 구성하는 각 화소를 선택하는 주사 신호선이 서로 다르기 때문에, 동일한 블록내에서는, 어느 화소에 영상신호를 기입할 때에, 다른 영상신호를 기입하는 화소를 비선택으로 할 수 있다.

이 결과, 화소에 기입되어 있는 영상신호는, 인접하는 주사 신호선, 인접하는 데이터 신호선, 및 인접하는 화소의 전위변동의 영향을 받지 않는다.

이상에 의해, RGB의 영상신호가 조합되어 화상 데이터의 각 블록이 구성되는 경우에, 각 블록의 각 영상신호를 시분할로 화소에 공급해도, 기입된 영상신호가 다른 영상신호의 공급에 따라 전위변동을 받지 않도록 할 수 있는 화상표시장치를 실현할 수 있다는 효과를 갖는다.

또한, 하나의 블록을 구성하는 RGB의 화소마다 데이터 신호선을 제공할 필요가 없기 때문에, 접속단자수를 삭감할 수 있다는 효과를 갖는다.

본 발명의 화상표시장치는, 상기 주사 신호선 구동회로가, 상기 주사 신호선마다 제공된 시프트 레지스터가 직렬로 접속된 구성을 구비하고, 상기 각 시프트 레지스터로부터의 출력신호를 상기 주사신호로 하는 것을 특징으로 한다.

상기의 발명에 의하면, 주사 신호선 구동회로에 있어서, 시프트 레지스터의 단수를, 하나의 블록에 공급되는 영상신호의 시분할수배인 3배로 하는 것만으로, 동일한 블록내에서, 기입된 영상신호가 다른 영상신호의 공급에 따라 전위변동을 받지 않도록 할 수 있는 화상표시장치를 실현할 수 있다는 효과를 갖는다.

본 발명의 화상표시장치는, 상기 주사 신호선 구동회로가, 상기 주사 신호선마다 제공된 시프트 레지스터 중, 상기 각 블록에 있어서 상기 영상신호가 i 번째($1 \leq i \leq 3$)에 공급되는 상기 화소에 대응하는 상기 주사 신호선에 대응하여 제공된 상기 시프트 레지스터끼리가 직렬로 접속됨으로써 구성되는 3계통의 시프트 레지스터군을 구비하고, i 계통째의 상기 화소에 대응하는 상기 주사 신호선에 출력하는 상기 주사신호를, i 계통째의 상기 시프트 레지스터군의 상기 시프트 레지스터로부터 출력되는 신호와, $i+1$ 계통째(다만, $i=3$ 인 경우는 1계통째)의 상기 시프트 레지스터군의 상기 시프트 레지스터로부터 출력되는 신호의 반전신호와, 별도 공급되는 주사신호생성 제어신호와 논리곱을 연산함으로써 생성하는 것을 특징으로 한다.

상기의 발명에 의하면, 3 계통의 시프트 레지스터군을 구비함으로써, 하나의 시프트 레지스터군에서의 시프트 레지스터의 단수는, 전체의 시프트 레지스터를 직렬로 접속하는 경우에 비해 $1/3$ 로 된다. 동일한 블록내의 화소에 시분할로 영상신호를 기입하기 위해, i 계통째의 시프트 레지스터군의 시프트 레지스터로부터 출력되는 신호와, $i+1$ 계통째(다만, $i=3$ 인 경우는 1계통째)의 시프트 레지스터군의 시프트 레지스터로부터 출력되는 신호의 반전신호와, 별도 공급되는 주사신호생성 제어신호와 논리곱을 연산하여 주사신호를 생성함으로써, 하나의 시프트 레지스터군에서의 시프트 레지스터의 단수가 적은 것을 보충한다.

이에 의해, 주사 신호선 구동회로의 동작 주파수를, 전체의 시프트 레지스터를 직렬로 접속한 경우의 $1/3$ 로 할 수 있어, 그만큼, 소비전력을 저감할 수 있다는 효과를 갖는다.

본 발명의 화상표시장치는, 상기 주사 신호선 구동회로가, 하나의 상기 블록에 대응하는 전체의 상기 주사 신호선을 일괄로 하여 하나의 시프트 레지스터를 갖음과 동시에, 상기 시프트 레지스터끼리가 직렬로 접속된 구성을 구비하고,

상기 각 블록의 상기 화소에 대응하는 상기 주사 신호선에 출력하는 상기 주사신호를, 대응하는 상기 시프트 레지스터의 출력신호로부터 생성하는 시분할 회로를 구비하는 것을 특징으로 한다.

상기의 발명에 의하면, 하나의 블록에 대응하는 전체의 주사 신호선을 일괄로 하여 하나의 시프트 레지스터를 갖음으로써, 시프트 레지스터의 단수는, 전체의 시프트 레지스터를 직렬로 접속하는 경우에 비해 1/3로 된다. 동일한 블록내의 화소에 시분할로 영상신호를 기입하기 위해, 시분할 회로가 각 블록의 화소에 대응하는 주사 신호선에 출력하는 주사신호를, 대응하는 시프트 레지스터의 출력신호로부터 생성함으로써, 시프트 레지스터의 단수가 적은 것을 보충한다.

이에 의해, 주사 신호선 구동회로가 구비하는 시프트 레지스터의 단수를 저감하여 회로의 점유면적을 저감할 수 있음과 동시에, 주사 신호선 구동회로의 동작 주파수를, 전체의 시프트 레지스터를 직렬로 접속한 경우의 1/3로 할 수 있고, 그만큼, 소비전력을 저감할 수 있다는 효과를 갖는다.

본 발명의 화상표시장치는, 상기 시분할 회로가, 상기 시프트 레지스터의 출력 신호선과 상기 주사 신호선을 접속하는 아날로그 스위치를 상기 주사 신호선마다 구비하고, 상기 아날로그 스위치가 비도통인 때에 상기 아날로그 스위치에 접속되는 상기 주사 신호선의 전위를 고정하는 전위고정수단을 구비하는 것을 특징으로 한다.

상기의 발명에 의하면, 아날로그 스위치에 의해 시프트 레지스터의 출력 신호선과 각 주사 신호선을 시분할로 도통시킬 수 있다. 그리고, 아날로그 스위치가 비도통인 때에는 전위고정수단에 의해 그 아날로그 스위치에 접속되어 있는 주사 신호선의 전위를 고정하기 때문에, 주사 신호선이 플로팅되는 것을 피할 수 있다.

이에 의해, 동일한 블록내에서 영상신호를 확실하게 시분할로 기입할 수 있다는 효과를 갖는다.

본 발명의 화상표시장치는, 상기 시분할 회로가, 상기 주사 신호선마다 2 입력의 AND회로를 구비하고, 상기 AND회로의 일방의 입력단에는 상기 시프트 레지스터의 출력신호가 입력되고, 상기 AND회로의 타방의 입력단에는 별도 공급되는 주사신호생성 제어신호가 입력되고, 상기 AND회로의 출력단은 상기 주사 신호선에 접속되어 있는 것을 특징으로 한다.

상기의 발명에 의하면, AND회로에서 시프트 레지스터의 출력신호와 주사신호생성 제어신호와의 논리곱을 연산함으로써, 시프트 레지스터의 출력 신호선에 접속되어 있는 동일한 블록내의 각 주사 신호선에 시분할로 영상신호를 출력할 수 있다.

이에 의해, 동일한 블록내에서 영상신호를 확실히 시분할로 기입할 수 있다는 효과를 갖는다.

또한, AND회로의 출력단의 전위로 주사 신호선의 전위를 결정하기 때문에, 주사 신호선을 비선택으로 할 때에, 주사 신호선의 전위를 고정하기 위한 수단을 별도 제공할 필요가 없다는 효과를 갖는다.

본 발명의 화상표시장치는, 상기 시분할 회로가, 상기 주사 신호선마다 2 입력의 NOR회로를 구비하고, 상기 NOR회로의 일방의 입력단에는 상기 시프트 레지스터의 출력신호의 반전신호가 입력되고, 상기 NOR회로의 타방의 입력단에는 별도 공급되는 주사신호생성 제어신호가 입력되고, 상기 NOR회로의 출력단은 상기 주사 신호선에 접속되어 있는 것을 특징으로 한다.

상기의 발명에 의하면, NOR회로에서 시프트 레지스터의 출력신호의 반전신호와 주사신호생성 제어신호와의 논리합 부정을 연산함으로써, 시프트 레지스터의 출력 신호선에 접속되어 있는 동일한 블록내의 각 주사 신호선에 시분할로 영상신호를 출력할 수 있다.

이에 의해, 동일한 블록내에서 영상신호를 확실히 시분할로 기입할 수 있다는 효과를 갖는다.

또한, NOR회로의 출력단의 전위로 주사 신호선의 전위를 결정하기 때문에, 주사 신호선을 비선택으로 할 때에, 주사 신호선의 전위를 고정하기 위한 수단을 별도 제공할 필요가 없다는 효과를 갖는다.

본 발명의 또 다른 목적, 특징, 및 우수한 점은, 이하에 나타내는 기재에 의해 충분히 알 수 있을 것이다. 또한, 본 발명의 이 점은, 첨부도면을 참조한 다음의 설명으로 명백해질 것이다.

발명의 구성

이하, 첨부 도면을 참조하여 본 발명의 실시형태에 대해 설명한다.

[제1 실시형태]

본 발명의 제1 실시형태에 대해, 도1 및 도2에 기초하여 설명하면 이하와 같다.

우선, 본 실시형태에 관한 화상표시장치인 액티브 매트릭스형 화상표시장치의 구성에 관하여, 도1을 참조하여 설명한다.

본 실시형태에 관한 화상표시장치는, 각 화소를 RGB 3개의 화소에 의해 구성된 컬러표시가 가능한 표시장치이다. 도1은, 본 실시형태에 관한 화상표시장치에 사용되는 액티브 매트릭스 기관(1)의 구성을 나타내는 모식도이다. 상기 액티브 매트릭스 기관(1)상에는, 복수의 주사 신호선 GL1, GL2, GL3, ..., GLn, ... (임의의 하나를 지시하는 때에는 GLn이라 칭함)과 복수의 데이터 신호선 SL1, SL2, SL3, ..., SLm, ... (임의의 하나를 지시하는 때에는 SLm이라 칭함)이 매트릭스 형태로 배선되고, 그의 각 교차점에 화소가 형성되어 이차원 배치되어 있다. 화소는, 3개 마다, 각 화소에 시분할로 공급되는 RGB의 영상신호의 조합을 단위로 하는 블록으로 구분되어 있다.

주사 신호선 GLn은 RGB 3본의 주사 신호선 GLnR, GLnG, GLnB를 1단위로 하고, 이들 서로 다른 RGB 3본의 주사 신호선 GLnR, GLnG, GLnB에 접속된 RGB 3개의 화소 PR(n,m), PG(n,m), PB(n,m)을 1단위 즉 하나의 블록으로 하여 1개의 화소를 구성한다. 화소 PR(n,m), PG(n,m), PB(n,m)는, 공통의 데이터 신호선 SLm에 접속되어 있다. 각 화소에는, 화소용량 CL과, 상기 화소용량 CL과 데이터 신호선을 접속하는 스위칭 소자 SW가 배치되어 있다. 각 주사 신호선은, 주사 신호선 구동회로(2)에 의해 구동된다. 주사 신호선 구동회로(2)를 구성하는 시프트 레지스터는, 1개의 화소가 3개의 화소로 이루어지는 것에 대응하여, RGB용 3개의 시프트 레지스터 SRnR, SRnG, SRnB를 1단위로 한다. 주사 신호선 구동회로(2)는, 이들 RGB용 3개의 시프트 레지스터 SRnR, SRnG, SRnB로부터 각각 출력된 주사신호인 주사펄스를 RGB 3본의 주사 신호선 GLnR, GLnG, GLnB에 공급함으로써, 순차적으로 주사 신호선 GL의 선택을 행하여, 주사를 행해 나간다. 주사 신호선 GLnR, GLnG, GLnB는 순서대로, 화소 PR(n,m), PG(n,m), PB(n,m)에 구비되어 있는 스위칭 소자 SW의 제어단자에 접속되어 있다.

이와 같이, 주사 신호선 GLnR에 따라서는 R의 화소가 병치되고, 주사 신호선 GLnG에 따라서는 G의 화소가 병치되고, 주사 신호선 GLnB에 따라서는 B의 화소가 병치되는 바와 같이, 동일한 주사 신호선에 따라 동색의 화소가 병치되어 있다.

또한, 데이터 신호선 SLm에는, 드라이버 IC로부터 RGB의 3 화소분의 신호전압이 시계열로 공급된다. 주사 신호선 구동회로(2)에 의해 주사 신호선 GLnR이 선택되는 때에는, 주사 신호선 GLnR에 접속된 스위칭 소자가 전부 ON상태로 되어, 화소 PR(n,m)에 R의 영상신호가 공급된다. 주사 신호선 GLnG가 선택되는 때에는, 주사 신호선 GLnG에 접속된 스위칭 소자가 전부 ON상태로 되어, 화소 PG(n,m)에 G의 영상신호가 공급된다. 주사 신호선 GLnB가 선택되는 때에는, 주사 신호선 GLnB에 접속된 스위칭 소자가 전부 ON상태로 되어, 화소 PB(n,m)에 B의 영상신호가 공급된다.

다음에 본 실시형태에 관한 화상표시장치의 동작에 대해, 도2의 타이밍 차트를 사용하면서 설명한다.

데이터 신호선 SLm에는, 드라이버 IC로부터 RGB 3 화소분의 영상신호 DATAm이 시계열로 공급된다. 영상신호 DATAm은, R의 화소용의 영상신호 DATAmR, G의 화소용의 영상신호 DATAmG, 및 B의 화소용의 영상신호 DATAmB로 이루어진다. 주사 신호선 구동회로(2)를 구성하는 시프트 레지스터 SRnR, SRnG, SRnB로부터 순차 출력되는 주사펄스에 의해, 주사 신호선 GLnR, GLnG, GLnB가 순차적으로 선택된다.

시각 Trs에서 주사 신호선 GLnR이 선택개시되면, 화소 PR(n,m)에 화상 데이터(영상신호 DATAmR)의 기입이 개시된다. 시각 Tre에서 주사 신호선 GLnR이 선택종료되면, 화소 PR(n,m)에의 화상 데이터의 기입이 종료한다. 시각 Tgs에서 주사 신호선 GLnG가 선택개시되면, 화소 PG(n,m)에 화상 데이터(영상신호 DATAmG)의 기입이 개시된다. 이 때, 주사 신호선 GLnR은 비선택 상태로 되어 있기 때문에, 화소 PR(n,m)의 전위는, 화소 PG(n,m)에의 화상 데이터 기입에 따라서는 변동하지 않는다. 또한, 데이터 신호선 SLm에는 시분할 스위치가 존재하지 않기 때문에, 종래와 같이 시분할 스위치의 출력이 하이 임피던스로 되어 데이터 신호선이 플로팅되어 있는 상태로, 인접하는 데이터 신호선에 영상신호의 기입이 행해지지 않는다. 따라서, 데이터 신호선 SLm은, 인접하는 데이터 신호선 SLm-1, SLm+1의 전위변동의 영향을 받지 않기 때문에, 화소 PR(n,m)의 전위는, 인접하는 데이터 신호선 SLm-1, SLm+1에의 영상신호의 기입에 의해서도 변동하지 않는다.

시각 Tge에서 주사 신호선 GLnG가 선택종료되면, 화소 PG(n,m)에의 화상 데이터의 기입이 종료한다. 시각 Tbs에서 주사 신호선 GLnB가 선택개시되면, 화소 PB(n,m)에 화상 데이터(영상신호 DATAmB)의 기입이 개시된다. 이 때, 주사 신호

선 $GLnR$, $GLnG$ 는 비선택 상태로 되어 있기 때문에, 화소 $PR(n,m)$, $PG(n,m)$ 의 전위는, 화소 $PB(n,m)$ 에의 화상 데이터 기입에 따라서는 변동하지 않는다. 또한, 데이터 신호선 SLm 에는 시분할 스위치가 존재하지 않기 때문에, 종래와 같이 시분할 스위치의 출력이 하이 임피던스로 되어 데이터 신호선이 플로팅되어 있는 상태로, 인접하는 데이터 신호선에 영상신호의 기입이 행해지는 일도 없다. 따라서, 인접하는 데이터 신호선 $SLm-1$, $SLm+1$ 의 전위변동의 영향을 받지 않기 때문에, 화소 $PR(n,m)$, $PG(n,m)$ 의 전위는 인접하는 데이터 신호선 $SLm-1$, $SLm+1$ 에의 영상신호의 기입에 따라서는 변동하지 않는다.

이상에 설명한 바와 같이, 본 실시형태에 관한 화상표시장치에서는, RGB의 3개의 화소를 1개의 화소로서 구성함으로써 컬러표시가 가능한 표시장치에 있어서, 상기 RGB의 화소는 주사 신호선과 동일한 방향으로 동색의 화소를 배치하는, 즉, 1개의 화소를, 데이터 신호선과 동일한 방향으로 병치되는 상기 RGB의 3개의 화소로 구성한다. 그리고, 주사 신호선 구동회로(2)를, RGB의 각각에 대응시켜 종래의 시분할수배인 3배의 단수로 한 시프트 레지스터를 사용하여 구성한다. 이에 의해, 각각의 화소에 접속된 주사 신호선을 주사 신호선 구동회로(2)에 의해 순차선택해 가고, 데이터 신호선에는 드라이버 IC로부터 시계열로 출력되는 영상신호를 공급함으로써, 각 화소(회소)에 화상 데이터를 기입해감으로써 화상의 표시를 행한다.

본 실시형태에 관한 화상표시장치에서는, 하나의 블록(화소)의 각 영상신호를 각각의 데이터 신호선을 통해 화소에 기입되지 않아도 되기 때문에, 데이터 신호선 SLm 에, 영상신호를 시분할로 공급하기 위한 시분할 스위치가 불필요하게 된다. 데이터 신호선 SLm 에 시분할 스위치가 존재하지 않기 때문에, 종래와 같이 시분할 스위치의 출력이 하이 임피던스로 되어 데이터 신호선이 플로팅되어 있는 상태로, 인접하는 데이터 신호선에 영상신호의 기입이 행해지지 않는다. 따라서, 이미 기입된 영상신호의 전위가, 동일한 블록내의 다른 영상신호의 공급에 따라, 인접하는 데이터 신호선의 전위변동의 영향을 받는다는 종래의 문제가 발생하지 않는다. 또한, 주사 신호선 구동회로(2)에 의해 순차로 주사 신호선을 선택해 가지지만, 주사 신호선이 비선택 상태로 되어 있는 때에, 화소(회소)의 스위칭 소자 SW도 비도통으로 되어 있다. 즉, 하나의 블록을 구성하는 화소를 선택하는 주사 신호선이 서로 다르기 때문에, 동일한 블록내에서는, 어느 화소에 영상신호를 기입할 때에, 다른 영상신호를 기입하는 화소를 비선택으로 할 수 있다.

이 결과, 화소(회소)에 기입되어 있는 화상 데이터는, 인접하는 주사 신호선 $GLm-1$, $GLm+1$, 인접하는 데이터 신호선 $SLm-1$, $SLm+1$, 및 인접하는 화소(회소)의 전위변동의 영향을 받지 않는다.

이상과 같이, 본 실시형태에 관한 화상표시장치는, 복수의 영상신호가 조합되어 화상 데이터의 각 블록이 구성되는 경우에, 각 블록의 각 영상신호를 시분할로 화소에 공급해도, 기입된 영상신호가 다른 영상신호의 공급에 의해 전위변동을 받지 않도록 할 수 있는 화상표시장치이다.

또한, 본 실시형태에 관한 화상표시장치에 의하면, 하나의 블록을 구성하는 화소마다 데이터 신호선을 제공할 필요가 없기 때문에, 접속단자수를 삭감할 수 있다.

또한, 본 실시형태에 관한 화상표시장치에 의하면, 주사 신호선 구동회로(2)는, 주사 신호선 $GLnR$, $GLnG$, $GLnB$ 마다 제공된 시프트 레지스터 $SRnR$, $SRnG$, $SRnB$ 가 직렬로 접속된 구성을 구비하고, 각 시프트 레지스터로부터의 출력신호를 주사펄스로 한다. 따라서, 시프트 레지스터의 단수를, 하나의 블록(화소)에 공급되는 영상신호의 시분할수배로 하는 것만으로, 동일한 블록내에서, 기입된 영상신호가 다른 영상신호의 공급에 의해 전위변동을 받지 않도록 하기 위한, 주사신호의 시분할 출력을 행할 수 있다.

또한, 본 실시형태에서는, 하나의 블록을 구성하는 화소의 수, 즉 시분할수를 3으로 하지만, 이에 한하지 않고, 일반적으로, 하나의 블록을 구성하는 화소의 수, 즉, 시분할수를 $k(k$ 는 2이상의 정수)로 할 수 있다.

[제2 실시형태]

본 발명의 제2 실시형태에 대해, 도3 및 도4에 기초하여 설명하면 이하와 같다.

도3은, 본 실시형태에 관한 화상표시장치에 사용되는 액티브 매트릭스 기관(11)의 구성을 나타내는 모식도이다. 본 실시형태에 관한 화상표시장치도, 제1 실시형태와 동일하게, 각 화소를 RGB 3개의 화소에 의해 구성한 컬러표시가 가능한 표시장치로 되어 있다. 도3에 나타내는 바와 같이, 상기 액티브 매트릭스 기관(11)상에는, 복수의 주사 신호선 $GL1$, $GL2$, $GL3$, ..., GLn , ...과 복수의 데이터 신호선 $SL1$, $SL2$, $SL3$, ..., SLm , ...이 매트릭스 형태로 배치되고, 그의 각 교차점에 화소가 형성되어 2차원 배치되어 있다. 화소의 구성 및 데이터 신호선의 드라이버 IC는 제1 실시형태와 동일하다.

본 실시형태의 화상표시장치는, 제1 실시형태에 의한 화상표시장치에 있어서, 주사 신호선 구동회로가, R 표시용 주사 신호선 구동회로(12R), G 표시용 주사 신호선 구동회로(12G), B 표시용 주사 신호선 구동회로(12B), 주사펄스 제어 신호선 PWC, 및 AND회로(12A)를 구비한 주사 신호선 구동회로(12)로 된 것이다. R 표시용 주사 신호선 구동회로(시프트 레지스터군)(12R)는 순서대로 직렬로 접속된 시프트 레지스터 SR1R, SR2R, ..., SRnR, ...로 이루어지고, G 표시용 주사 신호선 구동회로(시프트 레지스터군)(12G)는 순서대로 직렬로 접속된 시프트 레지스터 SR1G, SR2G, ..., SRnG, ...로 이루어지고, B 표시용 주사 신호선 구동회로(시프트 레지스터군)(12B)는 순서대로 직렬로 접속된 시프트 레지스터 SR1B, SR2B, ..., SRnB, ...로 이루어진다. 이에 의해, 주사 신호선 구동회로(12)는, 각각 독립한 3계통의 시프트 레지스터군으로 구성된 것으로 되어 있다. 여기서는, R 표시용 주사 신호선 구동회로(12R)를 1계통의 시프트 레지스터군, G 표시용 주사 신호선 구동회로(12G)를 2계통의 시프트 레지스터군, B 표시용 주사 신호선 구동회로(12B)를 3계통의 시프트 레지스터군으로 한다.

주사펄스 제어 신호선 PWC는, 주기적으로 High와 Low를 취하는 주사 펄스폭 제어신호(주사신호생성 제어신호) PWC(편의상, 주사펄스 제어 신호선과 동일한 부호를 사용함)를 별도 공급하는 신호선이다. AND회로군(12A)은, 주사 신호선 GL1, GL2, GL3, ..., GLn, ...의 각각에 대응한 AND게이트 AND1, AND2, AND3, ..., ANDn, ...으로 이루어진다. AND게이트 ANDn은 또한, 주사 신호선 GLnR, GLnG, GLnB의 각각에 대응한 AND게이트(AND회로) ANDnR, ANDnG, ANDnB로 이루어진다. AND회로군(12A)은, 주사 신호선 구동회로(12)를 구성하는 3계통의 시프트 레지스터 SRnR, SRnG, SRnB로부터 출력되는 주사펄스, 주사펄스의 반전신호, 및 주사 펄스폭 제어신호를 논리연산한다.

예를 들어, R 표시의 경우에는, AND게이트 ANDnR에 의해, 시프트 레지스터 SRnR로부터 출력되는 주사펄스 SRnR(편의상, 시프트 레지스터와 동일한 부호를 사용함), 시프트 레지스터 SRnG로부터 출력되는 주사펄스 SRnG의 반전신호 /SRnG(편의상, 시프트 레지스터와 동일한 부호 전에 바를 부기한 부호를 사용함), /SRnR, /SRnB에 대해서도 동일함), 및 주사 펄스폭 제어신호 PWC의 논리곱을 연산함으로써, R 표시용의 주사 신호선을 선택하는 주사펄스를 주사 신호선 GLnR에 출력한다.

화소의 주사방향 최시단측에 위치하는 R의 화소에 대응하는 AND게이트 ANDnR은, 시프트 레지스터 SRnR로부터 출력되는 주사펄스 SRnR, R의 화소의 주사방향 후단측에 인접하는 G의 화소에 대응하는 시프트 레지스터 SRnG로부터 출력되는 주사펄스의 반전신호 /SRnG, 및 주사 펄스폭 제어신호 PWC의 논리곱을 연산하고, 연산결과로서의 주사펄스를 주사 신호선 GLnR에 출력한다. 화소의 주사방향 양단부를 제외한 위치에 있는 G의 화소에 대응하는 AND게이트 ANDnG는, 시프트 레지스터 SRnG로부터 출력되는 주사펄스 SRnG, G의 화소의 주사방향 후단측에 인접하는 B의 화소에 대응하는 시프트 레지스터 SRnB로부터 출력되는 주사펄스의 반전신호 /SRnB, 및 주사 펄스폭 제어신호 PWC의 논리곱을 연산하고, 연산결과로서의 주사펄스를 주사 신호선 GLnG에 출력한다. 화소의 주사방향 최종단측에 위치하는 B의 화소에 대응하는 AND 게이트 ANDnB는, 시프트 레지스터 SRnB로부터 출력되는 주사펄스 SRnB, B의 화소의 주사방향 후단측에 인접하는 다음단의 화소의 R의 화소에 대응하는 시프트 레지스터 SRn+1R로부터 출력되는 주사펄스의 반전신호 /SRn+1R, 및 주사 펄스폭 제어신호 PWC의 논리곱을 연산하고, 연산결과로서의 주사펄스를 주사 신호선 GLnB에 출력한다.

이와 같이 하여 구성한 회로의 동작을, 도4의 타이밍 차트를 사용하여 설명한다.

데이터 신호선 SLm에는, 드라이버 IC로부터 RGB 3화소분의 영상신호 DATAm이 시계열로 공급된다.

주사 신호선 구동회로(12)를 구성하는 3계통의 시프트 레지스터 SRnR, SRnG, SRnB는 각각, 주사 펄스폭 제어신호 PWC의 펄스주기의 3배 길이의 펄스폭의 주사펄스 SRnR, SRnG, SRnB를 출력한다. 시프트 레지스터 SRnR, SRnG, SRnB는, 후단측의 펄스전송 타이밍이 순서대로, 주사 펄스폭 제어신호 PWC의 1펄스주기씩 지연되기 때문에, 이들의 주사펄스 SRnR, SRnG, SRnB도, 순서대로 주사 펄스폭 제어신호 PWC의 1펄스주기씩 지연된다.

주사 신호선 구동회로(12)를 구성하는 3계통의 시프트 레지스터 SRnR, SRnG, SRnB 중, 시프트 레지스터 SRnR로부터 출력되는 주사펄스 SRnR, 시프트 레지스터 SRnG로부터 출력되는 주사펄스의 반전신호 /SRnG, 및 주사 펄스폭 제어신호 PWC의 논리곱을 연산함으로써, R 표시용의 주사 신호선 GLnR을 선택하는 주사펄스 GLnR이 생성된다.

동일하게 하여, 시프트 레지스터 SRnG로부터 출력되는 주사펄스 SRnG, 시프트레지스터 SRnB로부터 출력되는 주사펄스의 반전신호 /SRnB 및 주사 펄스폭 제어신호 PWC의 논리곱을 연산함으로써, G 표시용의 주사 신호선 GLnG를 선택하는 주사펄스 GLnG가 생성된다.

또한, 동일하게 하여, 시프트 레지스터 SRnB로부터 출력되는 주사펄스 SRnB, 시프트 레지스터 SRn+1R로부터 출력되는 주사펄스의 반전신호 /SRn+1R 및 주사 펄스폭 제어신호 PWC의 논리곱을 연산함으로써, B 표시용의 주사 신호선 GLnB를 선택하는 주사펄스 GLnB가 생성된다. 이와 같이 하여 생성된 RGB 표시용의 주사펄스 GLnR, GLnG, GLnB는, 1 수평 주사기간을 3 시분할하여, 대응하는 RGB 3분의 주사 신호선 GLnR, GLnG, GLnB에 순서대로 공급된다.

시각 Trs에서 주사 신호선 GLnR이 선택개시되면, 화소 PR(n,m)에 화상 데이터(영상신호 DATAmR)의 기입이 개시된다. 시각 Tre에서 주사 신호선 GLnR이 선택종료되면, 화소 PR(n,m)에의 화상 데이터의 기입이 종료한다. 시각 Tgs에서 주사 신호선 GLnG가 선택개시되면, 화소 PG(n,m)에 화상 데이터(영상신호 DATAmG)의 기입이 개시된다. 이 때 주사 신호선 GLnR은 비선택 상태로 되어 있기 때문에, 화소 PR(n,m)의 전위는, 화소 PG(n,m)에의 화상 데이터 기입에 따라서는 변동하지 않는다. 또한, 데이터 신호선 SLm에는 시분할 스위치가 존재하지 않기 때문에, 종래와 같이 시분할 스위치의 출력이 하이 임피던스로 되어 데이터 신호선이 플로팅되어 있는 상태로, 인접하는 데이터 신호선에 영상신호의 기입이 행해지지 않는다. 따라서, 인접하는 데이터 신호선 SLm-1, SLm+1의 전위변동의 영향을 받지 않기 때문에, 화소 PR(n,m)의 전위는, 인접하는 데이터 신호선 SLm-1, SLm+1에의 영상신호의 기입에 따라서도 변동하지 않는다.

시각 Tge에서 주사 신호선 GLnG가 선택종료되면, 화소 PG(n,m)에의 화상 데이터의 기입이 종료한다. 시각 Tbs에서 주사 신호선 GLnB가 선택개시되면, 화소 PB(n,m)에 화상 데이터(영상신호 DATAmB)의 기입이 개시된다. 이 때 주사 신호선 GLnR, GLnG는 비선택 상태로 되어 있기 때문에, 화소 PR(n,m), PG(n,m)의 전위는, 화소 PB(n,m)에의 화상 데이터 기입에 따라서는 변동하지 않는다. 또한, 데이터 신호선 SLm에는 시분할 스위치가 존재하지 않기 때문에, 종래와 같이 시분할 스위치의 출력이 하이 임피던스로 되어 데이터 신호선이 플로팅되어 있는 상태로, 인접하는 데이터 신호선에 영상신호의 기입이 행해지지 않는다. 따라서, 인접하는 데이터 신호선 SLm-1, SLm+1의 전위변동의 영향을 받지 않기 때문에, 화소 PR(n,m), PG(n,m)의 전위는, 인접하는 데이터 신호선 SLm-1, SLm+1에의 영상신호의 기입에 따라서도 변동하지 않는다.

이와 같이, 본 실시형태의 화상표시장치에서는, 제1 실시형태의 화상표시장치에 있어서, 주사 신호선 구동회로를, 3계통의 시프트 레지스터 SRnR, SRnG, SRnB로부터 구성된 주사 신호선 구동회로(12)로 한다. 주사 신호선 구동회로(12)는, 시프트 레지스터 SRnR, SRnG, SRnB로부터 출력되는 주사펄스, 주사펄스의 반전신호 및 주사 펄스폭 제어신호 PWC를 논리연산함으로써 생성한 RGB 표시용의 주사신호 GLnR, GLnG, GLnB를, 각각 RGB 표시용의 주사 신호선 GLnR, GLnG, GLnB에 출력한다.

이상에 설명한 바와 같이, 본 실시형태에 관한 화상표시장치에서는, 제1 실시형태의 화상표시장치와 동일하게, 데이터 신호선 SLm에는 시분할 스위치가 존재하지 않기 때문에, 종래와 같이 시분할 스위치의 출력이 하이 임피던스로 되어 데이터 신호선이 플로팅되어 있는 상태로, 인접하는 데이터 신호선에 영상신호의 기입이 행해지지 않는다. 따라서, 이미 기입된 영상신호의 전위가, 동일한 블록내의 다른 영상신호의 공급에 따라, 인접하는 데이터 신호선의 전위변동의 영향을 받는다는 종래의 문제가 발생하지 않는다. 또한, 주사 신호선 구동회로(12)에 의해 순차 주사 신호선을 선택해 가지만, 주사 신호선이 비선택 상태로 되어 있는 때, 화소(회소)의 스위칭 소자 SW도 OFF 상태로 되어 있다. 즉, 하나의 블록을 구성하는 각 화소를 선택하는 주사 신호선이 서로 다르기 때문에, 동일한 블록내에서는, 어느 화소에 영상신호를 기입할 때에, 다른 영상신호를 기입하는 화소를 비선택으로 할 수 있다.

이 결과, 화소(회소)에 기입되어 있는 화상 데이터는, 인접하는 주사 신호선 GLm-1, GLm+1, 인접하는 데이터 신호선 SLm-1, SLm+1, 및 인접하는 화소(회소)의 전위변동의 영향을 받지 않는다.

이상과 같이, 본 실시형태에 관한 화상표시장치는, 복수의 영상신호가 조합되어 화상 데이터의 각 블록이 구성되는 경우에, 각 블록의 각 영상신호를 시분할로 화소에 공급해도, 기입된 영상신호가 다른 영상신호의 공급에 의해 전위변동을 받지 않도록 할 수 있는 화상표시장치이다.

또한, 본 실시형태에 관한 화상표시장치에 의하면, 하나의 블록을 구성하는 화소마다 데이터 신호선을 제공할 필요가 없기 때문에, 접속단자수를 삭감할 수 있다.

또한, 본 실시형태에 관한 화상표시장치에 의하면, 주사 신호선 구동회로(12)는, 주사 신호선 GLnR, GLnG, GLnB마다 제공된 시프트 레지스터 SRnR, SRnG, SRnB 중, 각 블록(화소)에 있어서 영상신호가 i번째($1 \leq i \leq \text{시분할수} = 3$)에 공급되는 화소에 대응하는 주사 신호선에 대응하여 제공된 시프트 레지스터끼리가 직렬로 접속됨으로써 구성되는 3계통의 시프트 레지스터군(R 표시용 주사 신호선 구동회로(12R), G 표시용 주사 신호선 구동회로(12G), B 표시용 주사 신호선 구동회로(12B))를 구비한다. 그리고, i계통의 화소에 대응하는 주사 신호선에 출력하는 주사신호를, i계통의 시프트 레지스터

군의 시프트 레지스터로부터 출력되는 신호와, $i+1$ 계통제(다만, $i=3$ 인 경우는 1 계통제)의 시프트 레지스터군의 시프트 레지스터로부터 출력되는 신호의 반전신호와, 별도 공급되는 주사 펄스폭 제어신호 PWC와의 논리곱을 연산함으로써 생성한다.

이와 같이, 3 계통의 시프트 레지스터군을 구비함으로써, 하나의 시프트 레지스터군에서의 시프트 레지스터의 단수는, 전체의 시프트 레지스터를 직렬로 접속하는 경우에 비해 1/시분할수인 1/3로 된다. 동일한 블록내의 화소에 시분할로 영상 신호를 기입하기 위해, i 계통제의 시프트 레지스터군의 시프트 레지스터로부터 출력되는 신호와, $i+1$ 계통제(다만, $i=3$ 인 경우는 1 계통제)의 시프트 레지스터군의 시프트 레지스터로부터 출력되는 신호의 반전신호와, 별도 공급되는 주사 펄스폭 제어신호 PWC와의 논리곱을 연산하여 주사신호를 생성함으로써, 하나의 시프트 레지스터군에서의 시프트 레지스터의 단수가 적은 것을 보충한다.

이에 의해, 주사 신호선 구동회로(12)의 동작 주파수를, 전체의 시프트 레지스터를 직렬로 접속한 경우의 1/시분할수인 1/3로 할 수 있고, 그만큼, 소비전력을 저감할 수 있다.

또한, 본 실시형태에서는 시분할수를 3으로 하지만, 이에 한하지 않고, 일반적으로 시분할수를 k (k 는 2이상의 정수)로 할 수 있다. 이 경우, 이상의 설명에 있어서 시분할수를 k 로 해두면 좋다.

[제3 실시형태]

본 발명의 제3 실시형태에 대해, 도5 및 도6에 기초하여 설명하면 이하와 같다.

도5는, 본 실시형태에 관한 화상표시장치에 사용되는 액티브 매트릭스 기관(21)의 구성을 나타내는 모식도이다. 본 실시형태에 관한 화상표시장치도, 제1 및 제2 실시형태와 동일하게, 각 화소를 RGB 3개의 화소에 의해 구성된 컬러표시가 가능한 표시장치로 되어 있다.

도5에 도시하는 바와 같이, 상기 액티브 매트릭스 기관(21)상에는, 복수의 주사 신호선 GL1, GL2, GL3, ..., GLn, ...과 복수의 데이터 신호선 SL1, SL2, SL3, ..., SLm, ...이 매트릭스 형태로 배선되고, 그의 각 교차점에 화소가 형성되어, 2차원 배치되어 있다. 화소의 구성 및 데이터 신호선의 드라이버 IC는 제1 실시형태와 동일하다.

본 실시형태의 화상표시장치는, 제1 실시형태에 의한 화상표시장치에 있어서, 주사 신호선 구동회로가, RGB 공통 주사 신호선 구동회로(22a) 및 시분할 회로(22b)를 구비한 주사 신호선 구동회로(22)로 된 것이다.

RGB 공통 주사 신호선 구동회로(22a)는, 각 화소의 RGB의 각 화소에 대해 공통으로 사용되는 시프트 레지스터 SR1, SR2, SR3, ..., SRn, ...로 이루어진다. 하나의 시프트 레지스터 SRn은, 하나의 블록(화소)에 대응하는 전체의 주사 신호선 GLnR, GLnG, GLnB를 일괄로 하여 대응하도록 제공되어 있다. 이들 전부의 시프트 레지스터는, 주사방향 시단측으로부터 종단측에 향하여 순서대로 직렬로 접속되어 있다. 시프트 레지스터 SRn으로부터는 1본의 출력 신호선 GLn(편의상, 주사 신호선 GLn과 동일한 부호를 사용)이 인출되고, 이것이 주사 신호선 GLnR, GLnG, GLnB로 분기된다.

시분할 회로(22b)는, 각 블록(화소)의 화소에 대응하는 주사 신호선에 출력하는 주사펄스를, 대응하는 시프트 레지스터의 출력신호로부터 생성하는 것이고, 시분할 스위치 ASW1, ASW2, ASW3, ..., ASWn, ...과, 시분할 스위치 제어 신호선 Rctl, Gctl, Bctl과, 스위치 SW1, SW2, SW3, ..., SWn, ...과, 인버터 INV1, INV2, INV3, ..., INVn, ...을 구비한다. 시분할 스위치 ASWn은 또 시분할 스위치 ASWnR, ASWnG, ASWnB로 이루어진다. 인버터 INVn은, 또 인버터 INVnR, INVnG, INVnB로 이루어진다. 스위치 SWn은, 또한 스위치 SWnR, SWnG, SWnB로 이루어진다.

시분할 스위치 ASWnR은 출력 신호선 GLn의 일단과 주사 신호선 GLnR의 일단을 접속하도록, 시분할 스위치 ASWnG는 출력 신호선 GLn의 일단과 주사 신호선 GLnG의 일단을 접속하도록, 시분할 스위치 ASWnB는 출력 신호선 GLn의 일단과 주사 신호선 GLnB의 일단을 접속하도록, 각각 제공되어 있다. 즉, 3개의 시분할 스위치 ASWnR, ASWnG, ASWnB의 각 입력단은 공통으로 접속되고, 그의 공통 접속점은 RGB 공통 주사 신호선 구동회로(22a)의 출력 신호선 GLn에 접속되어 있다. 이들 시분할 스위치 ASWnR, ASWnG, ASWnB는, 예를 들어 CMOS, NMOS 또는 PMOS로 구성된 아날로그 스위치이다.

시분할 스위치 제어 신호선 Rctl은 시분할 스위치 ASWnR의 제어입력단자에 접속된, 시분할 스위치 ASWnR의 ON/OFF를 제어하는 배선이고, R 용의 전체의 시분할 스위치에 공통으로 제공되어 있다. 시분할 스위치 제어 신호선 Gctl은 시분할 스위치 ASWnG의 제어 입력단자에 접속된, 시분할 스위치 제어 신호선 Gctl의 ON/OFF를 제어하는 배선이고, G 용의

전체의 시분할 스위치에 공통으로 제공되어 있다. 시분할 스위치 제어 신호선 Bctl은 시분할 스위치 ASWnB의 제어 입력 단자에 접속된, 시분할 스위치 ASWnB의 ON/OFF를 제어하는 배선이고, B용의 전체의 시분할 스위치에 공통으로 제공되어 있다. 이들 계 3분의 시분할 스위치 제어 신호선은, 데이터 신호선의 배선방향에 따라 배선되어 있다. 시분할 스위치 제어 신호선 Rctl, Gctl, Bctl에는, 각 조의 3개의 시분할 스위치 ASWnR, ASWnG, ASWnB를 시분할로 순차 ON 상태로 하기 위한 시분할 스위치 제어신호(주사신호생성 제어신호) Rctl, Gctl, Bctl이 외부로부터 제공된다(편의상, 시분할 스위치 제어 신호선과 동일한 부호를 사용한다). 시분할 스위치 ASWnR, ASWnG, ASWnB는, 시분할 스위치 제어신호 Rctl, Gctl, Bctl에 응답하여 순차 ON 상태로 된다.

이에 의해, RGB 공통 주사 신호선 구동회로(22a)로부터 시계열로 출력되는 주사펄스가, 출력 신호선 GLn을 경유하여 3개의 시분할 스위치 ASWnR, ASWnG, ASWnB의 각 입력단에 제공되고, 이 중 ON 상태로 되어 있는 시분할 스위치의 출력단으로부터, 이에 접속되어 있는 주사 신호선에 출력된다.

이와 같이 주사 신호선 구동회로(22)는, RGB 3분의 주사 신호선 GLnR, GLnG, GLnB를 1단위로 하는 구성을 사용하여, 출력 신호선 GLn을 통해 이들 RGB 3분의 주사 신호선 GLnR, GLnG, GLnB에 제공되는 신호를, 시분할 스위치 ASWnR, ASWnG, ASWnB의 ON/OFF를 절환하면서 시계열로 출력한다. 이에 의해 주사 신호선의 시분할 구동이 실현되도록 되어 있다. 도5에서는, RGB에 대응한 주사 신호선 GLnR, GLnG, GLnB의 3 시분할 구동의 경우가 나타나고, RGB공통 주사 신호선 구동회로(22a)로부터 출력 신호선 GL1, GL2, GL3, ..., GLn, ...에 출력되는 시계열의 신호가, 1 수평주사기간에 3 시분할하여 대응하는 주사 신호선에 공급된다.

다만, 시분할 스위치 ASWn, ASWnG, ASWnB로서 아날로그 스위치를 사용한 경우, 시분할 스위치 제어 신호선 Rctl, Gctl, Bctl로부터 ON 제어신호인 펄스가 입력되지 않는 경우에는, 상기 시분할 스위치가 OFF상태(비도통)로 되어 주사 신호선 GLnR, GLnG, GLnB가 플로팅으로 된다는 문제가 있다. 그래서, 상술한 바와 같이 스위치 SWnR, SWnG, SWnB가 제공되어 있다. 스위치 SWnR, SWnG, SWnB는, 도5에 도시하는 바와 같이, 예를 들어 NMOS 트랜지스터이고, ON 상태로 주사 신호선 GLnR, GLnG, GLnB를 풀 다운하도록 제공되어 있다. 이에 의해, 시분할 스위치 ASWnR, ASWnG, ASWnB에 ON 상태로 하는 펄스가 입력되지 않는 기간은 주사 신호선 GLnR, GLnG, GLnB를 Low로 고정할 수 있게 되어 있다. 인버터 INVnR, INVnG, INVnB는, 시분할 스위치 제어 신호선 Rctl, Gctl, Bctl로부터 시분할 스위치 ASWnR, ASWnG, ASWnB에 입력되는 제어신호를 반전하여, 스위치 SWnR, SWnG, SWnB에 입력하는 것으로, 여기서는 스위치 SWnR, SWnG, SWnB가 NMOS 트랜지스터인 경우에 맞추어 제공되어 있다. 스위치 SWn과 인버터 INVn으로 전위고정수단을 구성한다.

아날로그 스위치인 시분할 스위치 ASWn에 의해 시프트 레지스터 SRn의 출력 신호선 GLn과 각 주사 신호선 GLnR, GLnG, GLnB를 시분할로 도통시킬 수 있다. 그리고, 시분할 스위치 ASWn의 각각이 OFF 상태인 때에는 전위고정수단에 의해 그의 시분할 스위치에 접속되어 있는 주사 신호선의 전위를 고정하여, 주사 신호선이 플로팅되는 것을 회피한다. 이에 의해, 동일한 블록(화소)내에서 영상신호를 확실히 시분할로 기입할 수 있다.

이와 같이 하여 구성한 회로의 동작을, 도6의 타이밍 차트를 사용하여 설명한다.

데이터 신호선 SLm에는, 드라이버 IC로부터 RGB 3화소분의 영상신호 DATAm이 시계열로 공급되어 있다. RGB 공통 주사 신호선 구동회로(22a)를 구성하는 시프트 레지스터 SR1, SR2, SR3, ..., SRn, ...으로부터 순차 출력되는 주사펄스에 의해, 출력 신호선 GL1, GL2, GL3, ..., GLn, ...이 순차 선택된다.

외부로부터 제공되는 시분할 스위치 제어신호 Rctl, Gctl, Bctl은, 순차 1펄스분 이상의 간격이 차이나는 펄스신호로서 공급되고, 시분할 스위치 제어 신호선 Rctl, Gctl, Bctl의 각각에 대해서는, 2개 간격으로 펄스가 공급되도록 되어 있다. 여기서는 도6과 같이, 시분할 스위치 제어신호 Rctl의 펄스가 시각 Trs로부터 시각 Tre까지 High로 되는 펄스인 것으로 하면, 시분할 스위치 제어신호 Gctl의 펄스는 시분할 스위치 제어신호 Rctl로부터 시간 (Tgs - Trs)만큼 지연된 펄스이고, 시분할 스위치 제어신호 Bctl의 펄스는 시분할 스위치 제어신호 Gctl로부터 시간 (Tbs - Tgs)만큼 지연된 펄스이다. 시분할 스위치 제어신호 Rctl, Gctl, Bctl의 각 펄스의 펄스 폭은 Tre - Trs, Tge - Tgs, Tbe - Tbs이고, 서로 동등하다.

RGB 3개의 시분할 스위치 ASWnR, ASWnG, ASWnB는, 순차 ON상태로 됨으로써, RGB공통 주사 신호선 구동회로(22a)로부터 출력 신호선 GLn에 시계열로 출력되는 주사펄스를, 1 수평주사기간에 3 시분할하여, 대응하는 3분의 주사 신호선 GLnR, GLnG, GLnB에 공급한다.

시각 Trs에서 주사 신호선 GLnR이 선택개시되면, 화소 PR(n,m)에 화상 데이터(영상신호 DATAmR)의 기입이 개시된다. 시각 Tre에서 주사 신호선 GLnR이 선택종료되면, 화소 PR(n,m)에의 화상 데이터의 기입이 종료한다. 시각 Tgs에서 주사

신호선 GLnG가 선택개시되면, 화소 PG(n,m)에 화상 데이터(영상신호 DATAmG)의 기입이 개시된다. 이 때 주사 신호선 GLnR은 비선택 상태로 되어 있기 때문에, 화소 PR(n,m)의 전위는, 화소 PG(n,m)에의 화상 데이터 기입에 의해서는 변동하지 않는다. 또한, 데이터 신호선 SLm에는 시분할 스위치가 존재하지 않기 때문에, 종래와 같이 시분할 스위치의 출력이 하이 임피던스로 되어 데이터 신호선이 플로팅되어 있는 상태로, 인접하는 데이터 신호선에 영상신호의 기입이 행해지지 않는다. 따라서, 인접하는 데이터 신호선 SLm-1, SLm+1의 전위변동의 영향을 받지 않기 때문에, 화소 PR(n,m)의 전위는, 인접하는 데이터 신호선 SLm-1, SLm+1의 영상신호의 기입에 의해서도 변동하지 않는다.

시각 Tge에서 주사 신호선 GLnG가 선택종료되면, 화소 PG(n,m)에의 화상 데이터의 기입이 종료한다. 시각 Tbs에서 주사 신호선 GLnB가 선택개시되면, 화소 PB(n,m)에 화상 데이터의 기입이 개시된다. 이 때, 주사 신호선 GLnR, GLnG는 비선택 상태로 되어 있기 때문에, 화소 PR(n,m), PG(n,m)의 전위는, 화소 PB(n,m)에의 화상 데이터 기입에 의해서는 변동하지 않는다. 또한, 데이터 신호선 SLm에는 시분할 스위치가 존재하지 않기 때문에, 종래와 같이 시분할 스위치의 출력이 하이 임피던스로 되어, 데이터 신호선이 플로팅되어 있는 상태로, 인접하는 데이터 신호선에 영상신호의 기입이 행해지지 않는다. 따라서, 인접하는 데이터 신호선 SLm-1, SLm+1의 전위변동의 영향을 받지 않기 때문에, 화소 PR(n,m), PG(n,m)의 전위는, 인접하는 데이터 신호선 SLm-1, SLm+1에의 영상신호의 기입에 의해서도 변동하지 않는다.

이상에 설명한 바와 같이, 본 실시형태에 관한 화상표시장치에서는, 제1 및 제2 실시형태의 화상표시장치와 동일하게, 데이터 신호선 SLm에는 시분할 스위치가 존재하지 않기 때문에, 종래와 같이 시분할 스위치의 출력이 하이 임피던스로 되어 데이터 신호선이 플로팅되어 있는 상태로, 인접하는 데이터 신호선에 영상신호의 기입이 행해지지 않는다. 따라서, 이미 기입된 영상신호의 전위가, 동일한 블록내의 다른 영상신호의 공급에 따라, 인접하는 데이터 신호선의 전위변동의 영향을 받는다는 종래의 문제가 발생하지 않는다. 또한, 주사 신호선 구동회로(22)에 의해 순차적으로 주사 신호선을 선택해 가지만, 주사 신호선이 비선택 상태로 되어 있는 때에, 화소(회소)의 스위칭 소자 SW도 OFF 상태로 되어 있다. 즉, 하나의 블록을 구성하는 각 화소를 선택하는 주사 신호선이 서로 다르기 때문에, 동일한 블록내에서는, 어느 화소에 영상신호를 기입할 때에, 다른 영상신호를 기입하는 화소를 비선택으로 할 수 있다.

이들의 결과, 화소(회소)에 기입되어 있는 화상 데이터는, 인접하는 주사 신호선, 인접하는 데이터 신호선 SLm-1, SLm+1, 및 인접하는 화소(회소)의 전위변동의 영향을 받는 일이 없다.

이상과 같이, 본 실시형태에 관한 화상표시장치는, 복수의 영상신호가 조합되어 화상 데이터의 각 블록이 구성되는 경우에, 각 블록의 각 영상신호를 시분할로 화소에 공급해도, 기입된 영상신호가 다른 영상신호의 공급에 의해 전위변동을 받지 않도록 할 수 있는 화상표시장치이다.

또한, 본 실시형태에 관한 화상표시장치에 의하면, 하나의 블록을 구성하는 화소마다 데이터 신호선을 제공할 필요가 없기 때문에, 접속단자수를 삭감할 수 있다.

또한, 본 실시형태에 관한 화상표시장치에서는, 제1 또는 제2 실시형태에 관한 화상표시장치에 있어서, 주사 신호선 구동회로의 구동방법을 시분할 구동법으로 한 것이다. 이 경우, 주사 신호선 구동회로(22)는, 하나의 블록에 대응하는 전체의 주사 신호선 GLnR, GLnG, GLnB를 일괄로 하여 하나의 시프트 레지스터 SRn을 갖음으로써, 시프트 레지스터의 단수는, 전체의 시프트 레지스터를 직렬로 접속하는 경우에 비해 1/시분할수인 1/3로 된다. 동일한 블록내의 화소에 시분할로 영상신호를 기입하기 위해, 시분할 회로(22b)가 각 블록의 화소에 대응하는 주사 신호선에 출력하는 주사펄스를, 대응하는 시프트 레지스터의 출력신호로부터 생성함으로써, 시프트 레지스터의 단수가 적은 것을 보충한다.

이에 의해, 주사 신호선 구동회로가 구비하는 시프트 레지스터의 단수를 제1 또는 제2 실시형태의 것의 1/3로 저감하여 회로의 점유면적을 저감할 수 있음과 동시에, 주사 신호선 구동회로의 동작 주파수를, 제1 실시형태와 같이 전체의 시프트 레지스터를 직렬로 접속한 경우의 1/시분할수인 1/3로 할 수 있고, 그만큼, 소비전력을 저감할 수 있다.

또한, 본 실시형태에서는 시분할수를 3으로 하지만, 이에 한하지 않고, 일반적으로 시분할수를 k(k는 2이상의 정수)로 할 수 있다. 이 경우, 이상의 설명에 있어서 시분할수를 k로 두면 좋다.

[제4 실시형태]

본 발명의 제4 실시형태에 대해, 도7 및 도8에 기초하여 설명하면 이하와 같다.

도7은, 본 실시형태에 관한 화상표시장치에 사용되는 액티브 매트릭스 기관(31)의 구성을 나타내는 모식도이다. 본 실시형태에 관한 화상표시장치도, 제1 ~ 제3 실시형태와 동일하게, 각 화소를 RGB 3개의 화소에 의해 구성된 컬러표시가 가능한 표시장치로 되어 있다.

도7에 나타내는 바와 같이, 상기 액티브 매트릭스 기관(31)상에는, 복수의 주사 신호선 GL1, GL2, GL3, ..., GLn, ...과 복수의 데이터 신호선 SL1, SL2, SL3, ..., SLm, ...이 매트릭스 형태로 배선되고, 그의 각 교차점에 화소가 형성되어 2차원 배치되어 있다. 화소의 구성 및 데이터 신호선의 드라이버 IC는 제1 실시형태와 동일하다.

본 실시형태의 화상표시장치는, 제1 실시형태에 의한 화상표시장치에 있어서, 주사 신호선 구동회로가, RGB 공통 주사 신호선 구동회로(32a) 및 시분할 회로(32b)를 구비한 주사 신호선 구동회로(32)로 이루어진 것이다.

RGB 공통 주사 신호선 구동회로(32a)는, 각 화소의 RGB의 각 화소에 대해 공통으로 사용되는 시프트 레지스터 SR1, SR2, SR3, ..., SRn, ...으로 이루어진다. 하나의 시프트 레지스터 SRn은, 하나의 블록(화소)에 대응하는 전체의 주사 신호선 GLnR, GLnG, GLnB를 일괄로 하여 대응하도록 제공되어 있다. 이들 전부의 시프트 레지스터는, 주사방향 시단측으로부터 종단측에 향하여 순서대로 직렬로 접속되어 있다. 시프트 레지스터 SRn으로부터는 1본의 출력 신호선 GLn(편의상, 주사 신호선 GLn과 동일한 부호를 사용)이 인출되고, 이것이 주사 신호선 GLnR, GLnG, GLnB로 분기되어 있다.

시분할 회로(32b)는, AND회로(32A)와, 시분할 제어 신호선 Rctl, Gctl, Bctl을 구비한다. AND회로(32A)는, AND게이트 AND1, AND2, AND3, ..., ANDn, ...으로 이루어진다. 또한 AND게이트 ANDn은, 주사 신호선마다 제공된 AND 게이트 ANDnR, ANDnG, ANDnB로 이루어진다.

AND게이트 ANDn은 CMOS, NMOS 또는 PMOS로 구성된 2입력의 AND 게이트이고, 시프트 레지스터 SRn의 출력 신호선 GLn과, RGB용의 3본의 주사 신호선 GLnR, GLnG, GLnB와의 사이에 제공되어 있다. AND게이트 ANDnR, ANDnG, ANDnB의 각각의 일방의 입력단은, 시프트 레지스터 SRn의 출력 신호선 GLn에 공통으로 접속되어 있다. 그리고, AND게이트 ANDnR의 타방의 입력단은 시분할 제어 신호선 Rctl에, AND게이트 ANDnG의 타방의 입력단은 시분할 제어 신호선 Gctl에, AND게이트 ANDnB의 타방의 입력단은 시분할 제어 신호선 Bctl에, 각각 접속되어 있다. 또한, AND게이트 ANDnR의 출력단은 주사 신호선 GLnR의 일단에, AND게이트 ANDnG의 출력단은 주사 신호선 GLnG의 일단에, AND게이트 ANDnB의 출력단은 주사 신호선 GLnB의 일단에, 각각 접속되어 있다.

시분할 제어 신호선 Rctl, Gctl, Bctl은, RGB 3화소 중 어느 것에 화상 데이터를 기입할지를 제어하기 위한 시분할 제어 신호(주사신호생성 제어신호) Rctl, Gctl, Bctl(편의상, 시분할 제어 신호선과 동일한 부호를 사용)을 별도 공급하는 배선이고, 데이터 신호선 SLm의 배선방향에 따라 제공되어 있다. 시분할 제어 신호선 Rctl은 R에 대응하는 전체의 AND게이트에 공통이고, 시분할 제어 신호선 Gctl은 G에 대응하는 전체의 AND게이트에 공통이고, 시분할 제어 신호선 Bctl은 B에 대응하는 전체의 AND 게이트에 공통이다.

본 실시형태의 화상표시장치에서는, 상기 구성에 의해, RGB 3본의 주사 신호선 GLnR, GLnG, GLnB를 1단위로 하고, 상기 1단위내의 RGB 3본의 주사 신호선 GLnR, GLnG, GLnB에 제공하는 신호를 시계열로 출력한다. 이에 의해, 주사 신호선 구동회로(32)에 있어서 시분할 구동을 실현한다. 도7에는 RGB에 대응한 3 시분할 구동의 경우에서의 접속구성이 나타나 있다.

이와 같이 하여 구성한 회로의 동작을, 도8의 타이밍 차트를 사용하여 설명한다.

데이터 신호선 SLm에는, 드라이버 IC로부터 RGB 3화소분의 영상신호 DATAm이 시계열로 공급되어 있다. RGB공통 주사 신호선 구동회로(32a)를 구성하는 시프트 레지스터 SR1, SR2, SR3, ..., SRn, ...으로부터 순차 출력되는 RGB의 3화소분의 주사펄스에 의해, 출력 신호선 GL1, GL2, GL3, ..., GLn, ...이 순차선택된다. 주사펄스는, 선택된 출력 신호선 GLn에 접속되어 있는 AND게이트 ANDnR, ANDnG, ANDnB의 입력단에 공급된다.

외부로부터 제공되는 시분할 제어신호 Rctl, Gctl, Bctl은, 순차 1펄스분 이상의 간격으로 차이나는 펄스신호로서 공급되고, 시분할 제어 신호선 Rctl, Gctl, Bctl의 각각에 대해서는, 2개 간격으로 펄스가 공급되도록 되어 있다. 여기서는 도8과 같이, 시분할 제어신호 Rctl의 펄스가 시각 Trs로부터 시각 Tre까지 High로 되는 펄스인 것으로 하면, 시분할 제어신호 Gctl의 펄스는 시분할 제어신호 Rctl로부터 시간 (Tgs - Trs)만큼 지연된 펄스이고, 시분할 제어신호 Bctl의 펄스는 시분할 제어신호 Gctl로부터 시간 (Tbs - Tgs)만큼 지연된 펄스이다. 시분할 제어신호 Rctl, Gctl, Bctl의 각 펄스의 펄스 폭은 Tre - Trs, Tge - Tgs, Tbe - Tbs이고, 서로 동등하다.

AND 게이트 ANDnR은, 주사펄스와, R 표시용 제어신호인 시분할 제어신호 Rctl과의 논리곱을 연산하고, AND 게이트 ANDnG는, 주사펄스와, G 표시용 제어신호인 시분할 제어신호 Gctl과의 논리곱을 연산하고, AND 게이트 ANDnB는, 주사펄스와, B 표시용 제어신호인 시분할 제어신호 Bctl과의 논리곱을 연산한다. 이에 의해 도8에 나타내는 바와 같이, 1 수평주사기간에 3 시분할되어, 대응하는 RGB 3본의 주사 신호선 GLnR, GLnG, GLnB에 주사펄스가 공급된다.

시각 Trs에서 주사 신호선 GLnR이 선택개시되면, 화소 PR(n,m)에 화상 데이터(영상신호 DATAmR)의 기입이 개시된다. 시각 Tre에서 주사 신호선 GLnR이 선택종료되면, 화소 PR(n,m)에의 화상 데이터의 기입이 종료한다. 시각 Tgs에서 주사 신호선 GLnG가 선택개시되면, 화소 PG(n,m)에 화상 데이터(영상신호 DATAmG)의 기입이 개시된다. 이 때 주사 신호선 GLnR은 비선택 상태로 되어 있기 때문에, 화소 PR(n,m)의 전위는, 화소 PG(n,m)에의 화상 데이터 기입에 의해서는 변동하지 않는다. 또한, 데이터 신호선 SLm에는 시분할 스위치가 존재하지 않기 때문에, 종래와 같이 시분할 스위치의 출력이 하이 임피던스로 되어 데이터 신호선이 플로팅되어 있는 상태로, 인접하는 데이터 신호선에 영상신호의 기입이 행해지지 않는다. 따라서, 인접하는 데이터 신호선 SLm-1, SLm+1의 전위변동의 영향을 받지 않기 때문에, 화소 PR(n,m)의 전위는, 인접하는 데이터 신호선 SLm-1, SLm+1에의 영상신호의 기입에 의해서도 변동하지 않는다.

시각 Tge에서 주사 신호선 GLnG가 선택종료되면, 화소 PG(n,m)에의 화상 데이터의 기입이 종료한다. 시각 Tbs에서 주사 신호선 GLnB가 선택개시되면, 화소 PB(n,m)에 화상 데이터(영상신호 DATAmB)의 기입이 개시된다. 이 때 주사 신호선 GLnR, GLnG는 비선택 상태로 되어 있기 때문에, 화소 PR(n,m), PG(n,m)의 전위는, 화소 PB(n,m)에의 화상 데이터 기입에 의해서는 변동하지 않는다. 또한, 데이터 신호선 SLm에는 시분할 스위치가 존재하지 않기 때문에, 종래와 같이 시분할 스위치의 출력이 하이 임피던스로 되어 데이터 신호선이 플로팅되어 있는 상태로, 인접하는 데이터 신호선에 영상신호의 기입이 행해지지 않는다. 따라서, 인접하는 데이터 신호선 SLm-1, SLm+1의 전위변동의 영향을 받는 일이 없기 때문에, 화소 PR(n,m), PG(n,m)의 전위는, 인접하는 데이터 신호선 SLm-1, SLm+1에의 영상신호의 기입에 의해서도 변동하지 않는다.

이상에 설명한 바와 같이, 본 실시형태에 관한 화상표시장치에서는, 제1 ~ 제3 실시형태의 화상표시장치와 동일하게, 데이터 신호선 SLm에는 시분할 스위치가 존재하지 않기 때문에, 종래와 같이 시분할 스위치의 출력이 하이 임피던스로 되어 데이터 신호선이 플로팅되어 있는 상태로, 인접하는 데이터 신호선에 영상신호의 기입이 행해지지 않는다. 따라서, 이미 기입된 영상신호의 전위가, 동일한 블록내의 다른 영상신호의 공급에 따라, 인접하는 데이터 신호선의 전위변동의 영향을 받는다는 종래의 문제가 발생하지 않는다. 또한, 주사 신호선 구동회로(32)에 의해 순차적으로 주사 신호선을 선택해 가지만, 주사 신호선이 비선택 상태로 되어 있는 때, 화소(회소)의 스위칭 소자 SW도 OFF 상태로 되어 있다. 즉, 하나의 블록을 구성하는 각 화소를 선택하는 주사 신호선이 서로 다르기 때문에, 동일한 블록내에서는, 어느 화소에 영상신호를 기입할 때에, 다른 영상신호를 기입하는 화소를 비선택으로 할 수 있다.

이들의 결과, 화소(회소)에 기입되어 있는 화상 데이터는, 인접하는 주사 신호선, 인접하는 데이터 신호선 SLm-1, SLm+1 및 인접하는 화소(회소)의 전위변동의 영향을 받지 않는다.

이상과 같이, 본 실시형태에 관한 화상표시장치는, 복수의 영상신호가 조합되어 화상 데이터의 각 블록이 구성되는 경우에, 각 블록의 각 영상신호를 시분할로 화소에 공급해도, 기입된 영상신호가 다른 영상신호의 공급에 의해 전위변동을 받지 않도록 할 수 있는 화상표시장치이다.

또한, 본 실시형태에 관한 화상표시장치에 의하면, 하나의 블록을 구성하는 화소마다 데이터 신호선을 제공할 필요가 없기 때문에, 접속단자수를 삭감할 수 있다.

또한, 본 실시형태에 관한 화상표시장치에서는, 제1 또는 제2 실시형태에 관한 화상표시장치에 있어서, 주사 신호선 구동회로의 구동방법을 시분할 구동법으로 한 것이다. 이 경우, 주사 신호선 구동회로(32)는, 하나의 블록에 대응하는 전체의 주사 신호선 GLnR, GLnG, GLnB를 일괄로 하여 하나의 시프트 레지스터 SRn을 갖음으로써, 시프트 레지스터의 단수는, 전체의 시프트 레지스터를 직렬로 접속하는 경우에 비해 1/시분할수인 1/3로 된다. 동일한 블록내의 화소에 시분할로 영상신호를 기입하기 위해, 시분할 회로(32b)가 블록의 화소에 대응하는 주사 신호선에 출력하는 주사펄스를, 대응하는 시프트 레지스터의 출력신호로부터 생성함으로써, 시프트 레지스터의 단수가 적은 것을 보충한다.

이에 의해, 주사 신호선 구동회로가 구비하는 시프트 레지스터의 단수를 제1 또는 제2 실시형태에서의 단수의 1/3로 저감하여 회로의 점유면적을 저감할 수 있음과 동시에, 주사 신호선 구동회로의 동작 주파수를, 제1 실시형태와 같이 전체의 시프트 레지스터를 직렬로 접속한 경우의 1/시분할수인 1/3로 할 수 있고, 그만큼, 소비전력을 저감할 수 있다.

또한, 본 실시형태에 관한 화상표시장치에서는, 시분할 회로로서, 제3 실시형태에 관한 화상표시장치에서 사용하는 아날로그 스위치 대신에 AND회로를 사용한다. 따라서, 아날로그 스위치를 사용한 경우와 같이, 아날로그 스위치가 비선택 기간인 동안, 주사 신호선이 플로팅된다는 문제가 없기 때문에, 아날로그 스위치를 ON 상태로 하는 펄스가 입력되지 않는 기간에 필요한 주사 신호선의 전위고정수단(제3 실시형태에서는 Low로 고정하는 수단)을 제공하지 않아도 된다. AND 회로에 의해, 동일한 블록내에서 영상신호를 확실하게 시분할로 기입할 수 있다.

또한, 본 실시형태에서는 시분할수를 3으로 하지만, 이에 한하지 않고, 일반적으로 시분할수를 k (k 는 2이상의 정수)로 할 수 있다. 이 경우, 이상의 설명에 있어서 시분할수를 k 로 두면 된다.

[제5 실시형태]

본 발명의 제5 실시형태에 대해, 도9 및 도10을 기초하여 설명하면 이하와 같다.

도9는, 본 실시예에 관한 화상표시장치에 사용되는 액티브 매트릭스 기관(41)의 구성을 나타내는 개략도이다. 본 실시예에 관한 화상표시장치도, 제1 내지 제4 실시예와 같이, 각 화소를 RGB 3개의 화소에 의해 구성된 컬러 표시가 가능한 표시장치로 되어 있다.

도9에 나타낸 바와 같이, 상기 액티브 매트릭스 기관(41)상에는, 복수의 주사신호선 $GL1, GL2, GL3, \dots, GLn, \dots$ 과 복수의 데이터 신호선 $SL1, SL2, SL3, \dots, SLm, \dots$ 이 매트릭스 형태로 배선되고, 그 각 교차점에 화소가 형성되어 2차원으로 배치되어 있다. 화소의 형성 및 데이터 신호선의 드라이버 IC는 제1 실시예와 동일하다.

본 실시예의 화상표시장치는, 제1 실시예에 의한 화상표시장치에 있어서, 주사신호선 구동회로가, RGB 공통 주사신호선 구동회로(42a) 및 시분할 회로(42b)를 구비한 주사신호선 구동회로(42)로 이루어진 것이다.

RGB 공통 주사신호선 구동회로(42a)는, 각 화소의 RGB의 각 화소에 대해 공통으로 사용되는 시프트 레지스터 $SR1, SR2, SR3, \dots, SRn, \dots$ 로 이루어진다. 하나의 시프트 레지스터 SRn 은, 하나의 블록(화소)에 대응하는 모든 주사신호선 $GLnR, GLnG, GLnB$ 를 일괄하여 대응하도록 제공되어 있다. 이들 모든 시프트 레지스터는, 주사 방향 시단측으로부터 종단측을 향하여 순서대로 직렬로 접속되어 있다. 시프트 레지스터 SRn 으로부터는 1개의 출력 신호선/ GLn (주사신호선 GLn 에 대응해 있다.)이 인출되고, 이것이 주사신호선 $GLnR, GLnG, GLnB$ 로 분기되어 있다. 시프트 레지스터 SRn 은, 제3 및 제4 실시예와는 논리가 반전된 주사 펄스를 출력 신호선/ GLn 에 출력한다.

시분할 회로(42b)는, NOR회로(42N)과, 시분할 제어 신호선/ $Rctl, Gctl, Bctl$ 을 구비하고 있다. NOR회로(42N)는, NOR 게이트 $NOR1, NOR2, NOR3, \dots, NORn, \dots$ 로 이루어진다. 또한, NOR 게이트 $NORn$ 은, 주사신호선마다 제공된 NOR 게이트 $NORnR, NORnG, NORnB$ 로 이루어진다.

NOR 게이트 $NORn$ 은, CMOS, NMOS 또는 PMOS로 구성된 2입력의 NOR 게이트 이고, 시프트 레지스터 SRn 의 출력 신호선/ GLn 과, RGB용의 3개의 주사신호선 $GLnR, GLnG, GLnB$ 사이에 제공되어 있다. NOR 게이트 $NORnR, NORnG, NORnB$ 각각의 일방의 입력단은, 시프트 레지스터 SRn 의 출력 신호선/ GLn 에 공통으로 접속되어 있다. 그리고, NOR 게이트 $NORnR$ 의 타방의 입력단은 시분할 제어 신호선/ $Rctl$ 에, NOR 게이트 $NORnG$ 의 타방의 입력단은 시분할 제어 신호선/ $Gctl$ 에, NOR 게이트 $NORnB$ 의 타방의 입력단은 시분할 제어 신호선/ $Bctl$ 에, 각각 접속되어 있다. 또한, NOR 게이트 $NORnR$ 의 출력단은 주사신호선 $GLnR$ 의 일단에, NOR 게이트 $NORnG$ 의 출력단은 주사신호선 $GLnG$ 의 일단에, NOR 게이트 $NORnB$ 의 출력단은 주사신호선 $GLnB$ 의 일단에, 각각 접속되어 있다.

시분할 제어 신호선/ $Rctl, Gctl, Bctl$ 은, RGB 3화소 중 어느 것에 화상 데이터를 기입하는지를 제어하기 위한 시분할 제어 신호(주사신호 생성제어신호)/ $Rctl, Gctl, Bctl$ (편의상, 시분할 제어신호선과 동일한 부호를 사용한다)을 제공하는 배선이고, 데이터 신호선 SLm 의 배선 방향을 따라 제공되어 있다. 시분할 제어 신호선/ $Rctl$ 은 R에 대응하는 모든 NOR 게이트에 공통이고, 시분할 제어 신호선/ $Gctl$ 은 G에 대응하는 모든 NOR 게이트에 공통이고, 시분할 제어 신호선/ $Bctl$ 은 B에 대응하는 모든 NOR 게이트에 공통이다.

본 실시예의 화상표시장치에서는, 상기 구성에 의해, RGB 3개의 주사신호선 $GLnR, GLnG, GLnB$ 를 1단위로 하고, 이 1단위 내의 RGB 3개의 주사신호선 $GLnR, GLnG, GLnB$ 에 제공하는 신호를 시계열로 출력한다. 이로써, 주사신호선 구동회로(42)에 있어서, 시분할 구동을 실현하고 있다. 도9에는 RGB에 대응된 3 시분할 구동의 경우에 있어서의 접속 구성이 나타나 있다.

이와 같이 구성된 회로의 동작을, 도10의 타이밍 차트를 사용하여 설명한다.

데이터 신호선 S_{Lm}에는, 드라이버 IC로부터 RGB 3화소분의 영상신호 DATA_m이 시계열로 공급되어 있다. RGB 공통 주사신호선 구동회로(42a)를 구성하고 있는 시프트 레지스터 SR1, SR2, SR3, ..., SR_n, ...로부터 순차 출력되는 RGB의 3화소분의 주사 펄스에 의해, 출력 신호선/GL1, /GL2, /GL3, ..., /GL_n, ...이 순차 선택된다. 주사 펄스는, 선택된 출력 신호선/GL_n에 접속되어 있는 NOR 게이트 NOR_{nR}, NOR_{nG}, NOR_{nB}의 입력단에 공급된다.

외부로부터 제공되는 시분할 제어신호/Rctl, /Gctl, /Bctl은, 순차적으로 1펄스분 이상의 간격으로 어긋난 펄스 신호로서 공급되고, 시분할 제어 신호선/Rctl, /Gctl, /Bctl의 각각에 대해서는, 2개 건너 펄스가 공급되도록 되어 있다. 여기서는, 도10과 같이, 시분할 제어신호/Rctl의 펄스가 시각 Trs로부터 시각 Tre까지 Low로 되는 펄스라고 하면, 시분할 제어신호/Gctl의 펄스는 시분할 제어신호/Rctl보다 시간(Tgs-Trs)만큼 지연된 펄스이고, 시분할 제어신호/Bctl의 펄스는 시분할 제어신호/Gctl보다 시간(Tbs-Tgs)만큼 지연된 펄스이다. 시분할 제어신호/Rctl, /Gctl, /Bctl의 각 펄스의 펄스 폭은 Tre-Trs, Tge-Tgs, Tbe-Tbs이고, 서로 동등하다.

NOR 게이트 NOR_{nR}은, 주사 펄스의 반전신호/GL_n와, R표시용 제어신호인 시분할 제어신호/Rctl의 논리합 부정을 연산하고, NOR 게이트 NOR_{nG}는, 주사 펄스의 반전신호/GL_n와, G표시용 제어신호인 시분할 제어신호/Gctl과의 논리합 부정을 연산하고, NOR 게이트 NOR_{nB}는, 주사 펄스의 반전신호/GL_n와, B표시용 제어신호인 시분할 제어신호/Bctl과의 논리합 부정을 연산한다. 이로써, 도10에 나타난 바와 같이, 1수평 주사 기간에 3 시분할되고, 대응하는 RGB 3개의 주사신호선 GL_{nR}, GL_{nG}, GL_{nB}에 주사 펄스가 공급된다.

시각 Trs에서 주사신호선 GL_{nR}이 선택개시되면, 화소 PR(n,m)에 화상 데이터(영상신호 DATA_{mR})의 기입이 개시된다. 시각 Tre에서 주사신호선 GL_{nR}이 선택종료로 되면, 화소 PR(n,m)으로의 화상 데이터의 기입이 종료된다. 시각 Tgs에서 주사신호선 GL_{nG}이 선택개시되면, 화소 PG(n,m)에 화상 데이터(영상 신호 DATA_{mG})의 기입이 개시된다. 이 때 주사신호선 GL_{nR}은 비선택 상태로 되어 있기 때문에, 화소 PR(n,m)의 전위는, 화소 PG(n,m)으로의 화상 데이터 기입에 의해서는 변동되지 않는다. 또한, 데이터 신호선 S_{Lm}에는 시분할 스위치가 존재하지 않기 때문에, 종래와 같이 시분할 스위치의 출력이 하이 임피던스로 되어 데이터 신호선이 플로팅으로 되어 있는 상태로, 인접하는 데이터 신호선에 영상신호의 기입이 행해지지 않는다. 따라서, 인접하는 데이터 신호선 S_{Lm-1}, S_{Lm+1}의 전위 변동의 영향을 받지 않기 때문에, 화소 PR(n,m)의 전위는, 인접하는 데이터 신호선 S_{Lm-1}, S_{Lm+1}로의 영상신호의 기입에 의해서도 변동되지 않는다.

시각 Tge에서 주사신호선 GL_{nG}가 선택종료로 되면, 화소 PG(n,m)로의 화상 데이터의 기입이 종료된다. 시각 Tbs에서 주사신호선 GL_{nB}가 선택개시되면, 화소 PB(n,m)에 화상 데이터(영상신호 DATA_{mB})의 기입이 개시된다. 이 때 주사신호선 GL_{nR}, GL_{nG}는 비선택 상태로 되어 있기 때문에, 화소 PR(n,m), PG(n,m)의 전위는, 화소 PB(n,m)으로의 화상 데이터 기입에 의해서는 변동되지 않는다. 또한, 데이터 신호선 S_{Lm}에는 시분할 스위치가 존재하지 않기 때문에, 종래와 같이 시분할 스위치의 출력이 하이 임피던스로 되어 데이터 신호선이 플로팅으로 되어 있는 상태로, 인접하는 데이터 신호선에 영상신호의 기입이 행해지는 일도 없다. 따라서, 인접하는 데이터 신호선 S_{Lm-1}, S_{Lm+1}의 전위변동의 영향을 받지 않기 때문에, 화소 PR(n,m), PG(n,m)의 전위는, 인접하는 데이터 신호선 S_{Lm-1}, S_{Lm+1}로의 영상 신호의 기입에 의해서도 변동되지 않는다.

이상에 설명한 바와 같이, 본 실시예에 관한 화상표시장치에서는, 제1 내지 제4 실시예의 화상표시장치와 같이, 데이터 신호선 S_{Lm}에는 시분할 스위치가 존재하지 않기 때문에, 종래와 같이 시분할 스위치의 출력이 하이 임피던스로 되어 데이터 신호선이 플로팅으로 되어 있는 상태로, 인접하는 데이터 신호선에 영상신호의 기입이 행해지지 않는다. 따라서, 이미 기입된 영상신호의 전위가, 동일한 블록 내의 타 영상신호의 공급에 수반되어, 인접하는 데이터 신호선의 전위변동의 영향을 받는 종래의 문제가 발생하지 않는다. 또한, 주사신호선 구동회로(42)에 의해 순차 주사신호선을 선택해 가지만, 주사신호선이 비선택 상태로 되어 있는 때, 화소의 스위칭 소자 SW도 OFF 상태로 되어 있다. 즉, 하나의 블록을 구성하는 각 화소를 선택하는 주사신호선이 서로 다르기 때문에, 동일한 블록 내에서는, 어느 화소에 영상신호를 기입할 때, 타 영상신호를 기입하는 화소를 비선택으로 할 수 있다.

이러한 결과, 화소에 기입되어 있는 화상 데이터는, 인접하는 주사신호선, 인접하는 데이터 신호선 S_{Lm-1}, S_{Lm+1}, 및 인접하는 화소의 전위변동의 영향을 받지 않는다.

이상과 같이, 본 실시예에 관한 화상표시장치는, 복수의 영상신호가 조합되어 화상 데이터의 각 플로팅이 구성되는 경우에, 각 블록의 각 영상신호를 시분할로 화소에 공급해도, 기입된 영상신호가 타 영상신호의 공급에 의해 전위 변동을 받지 않도록 할 수 있는 화상표시장치이다.

또한, 본 실시예에 관한 화상표시장치에 따르면, 하나의 블록을 구성하는 화소마다 데이터 신호선을 제공할 필요가 없기 때문에, 접속단자수를 삭감할 수 있다.

또한, 본 실시예에 관한 화상표시장치는, 제1 또는 제2 실시예에 관한 화상표시장치에 있어서, 주사신호선 구동회로의 구동방법을 시분할 구동법으로 한 것이다. 이 경우, 주사신호선 구동회로(42)는, 하나의 블록에 대응하는 모든 주사신호선 GLnR, GLnG, GLnB를 일괄하여 하나의 시프트 레지스터 SRn을 가짐으로써, 시프트 레지스터의 단수는, 모든 시프트 레지스터를 직렬로 접속하는 경우에 비해 1/시분할 수인 1/3로 된다. 동일한 블록 내의 화소에 시분할로 영상신호를 기입하기 위해, 시분할 회로(42b)가 각 블록의 화소에 대응하는 주사신호선에 출력하는 주사 펄스를, 대응하는 시프트 레지스터의 출력 신호로부터 생성함으로써, 시프트 레지스터의 단수의 적음을 보충하고 있다.

이로써, 주사신호선 구동회로가 구비하는 시프트 레지스터의 단수를 제1 또는 제2 실시예에 있어서의 경우의 1/3로 저감하여 회로의 점유면적을 저감할 수 있는 동시에, 주사신호선 구동회로의 동작 주파수를, 제1 실시예와 같이 모든 시프트 레지스터를 직렬로 접속한 경우의 1/시분할 수인 1/3으로 하는 것이 가능하여, 그 만큼, 소비전력을 저감할 수 있다.

또한, 본 실시예에 관한 화상표시장치에서는, 시분할 회로로서, 제3 실시예에 관한 화상표시장치에 사용되고 있는 아날로그 스위치를 대신해 NOR회로를 사용하고 있다. 따라서, 아날로그 스위치를 사용한 경우와 같이, 아날로그 스위치가 비선택 기간의 사이, 주사신호선이 플로팅으로 되는 문제가 없기 때문에, 아날로그 스위치를 ON상태로 하는 펄스가 입력되지 않는 기간에 필요한 주사신호선의 전위 고정수단(제3 실시예에서는 Low로 고정되는 수단)을 제공하지 않아도 된다. NOR 회로에 의해, 동일한 블록 내에 영상신호를 확실하게 시분할로 기입할 수 있다.

또한, 본 실시예에서는 시분할 수를 3으로 하고 있지만, 이에 한하지 않고, 일반적으로 시분할 수를 k(k는 2이상의 정수)로 할 수 있다. 이 경우, 이상의 설명에 있어서 시분할 수를 k로 두면 된다.

본 발명은 상술한 각 실시예에 한정되는 것은 아니고, 청구항에 나타난 범위에서 여러가지의 변경이 가능하고, 다른 실시예에 각각 개시된 기술적 수단을 적절하게 조합하여 얻어지는 실시예에 대해서도 본 발명의 기술적 범위에 포함된다.

이상과 같이, 본 발명의 화상표시장치는, 매트릭스 형태로 배치된 복수의 주사신호선과 복수의 데이터 신호선의 각 교차점에 화소가 배치되고, 상기 화소는, 복수마다, 각 상기 화소에 시분할로 공급되는 영상신호의 조합을 단위로 하는 블록으로 구분되고, 상기 주사신호선에 상기 화소의 선택을 행하는 주사 신호를 순차출력하는 주사신호선 구동회로를 구비하고, 하나의 상기 블록을 구성하는 상기 화소의 각각에 공급하는 상기 영상신호를 시분할로 상기 데이터 신호선에 출력하고, 상기 주사신호선 구동회로에 의해 상기 주사신호선을 통해 선택되어 있는 상기 화소에 상기 영상 신호를 기입함으로써 표시를 행하는 화상표시장치에 있어서, 하나의 상기 블록을 구성하는 각 상기 화소는, 서로 다른 상기 주사신호선을 통해 시분할로 순차선택되고, 공통의 상기 데이터 신호선으로부터 상기 영상신호가 기입되는 것을 특징으로 하고 있다.

상기 발명에 따르면, 하나의 블록을 구성하는 각 화소는, 서로 다른 주사신호선을 통해 시분할로 순차선택된다. 그리고, 이 시분할에 의한 화소로의 영상신호의 기입은, 하나의 블록의 각 화소에 공통의 데이터 신호선으로부터 행해진다.

따라서, 하나의 블록의 각 영상 신호를 각각의 데이터 신호선을 통해 화소에 기입하지 않아도 되기 때문에, 영상신호를 시분할로 공급하기 위한 시분할 스위치가 불필요하게 된다. 이로써, 종래와 같이 시분할 스위치의 출력이 하이 임피던스로 되어 데이터 신호선이 플로팅으로 되어 있는 상태로, 인접하는 데이터 신호선에 영상신호의 기입이 행해지지 않는다. 따라서, 이미 기입된 영상신호의 전위가, 동일한 블록 내의 타 영상신호의 공급에 수반되어, 인접하는 데이터 신호선의 전위 변동의 영향을 받는 종래의 문제가 발생하지 않는다. 또한, 하나의 블록을 구성하는 각 화소를 선택하는 주사신호선이 서로 다르게 되어 있기 때문에, 동일한 블록 내에서는, 어느 화소에 영상신호를 기입할 때, 타 영상신호를 기입하는 화소를 비선택으로 할 수 있다.

이러한 결과, 화소에 기입되어 있는 영상신호는, 인접하는 주사신호선, 인접하는 데이터 신호선, 및 인접하는 화소의 전위 변동의 영향을 받지 않는다.

이로써, 복수의 영상신호가 조합되어 있는 화상 데이터의 각 블록이 구성되는 경우에, 각 블록의 각 영상신호를 시분할로 화소에 공급해도, 기입된 영상신호가 타 영상신호의 공급에 의해 전위변동을 받지 않는 것이 가능한 화상표시장치를 실현할 수 있는 효과를 얻을 수 있다.

또한, 하나의 블록을 구성하는 화소마다 데이터 신호선을 제공할 필요가 없기 때문에, 접속단자 수를 삭감할 수 있는 효과를 얻을 수 있다.

본 발명의 화상표시장치는, 상기 주사신호선 구동회로가, 상기 주사신호선마다 제공된 시프트 레지스터가 직렬로 접속된 구성을 구비하고 있고, 각 상기 시프트 레지스터로부터의 출력 신호를 상기 주사신호로 하는 것을 특징으로 하고 있다.

상기 발명에 따르면, 주사신호선 구동회로에 있어서, 시프트 레지스터의 단수를, 하나의 블록에 공급되는 영상신호의 시분할수배로 하는 만큼, 동일한 블록 내에서, 기입된 영상신호가 타 영상신호의 공급에 의해 전위변동을 받지 않도록 하기 위한, 주사 신호의 시분할 출력을 행할 수 있는 효과를 얻을 수 있다.

본 발명의 화상표시장치는, 상기 주사신호선 구동회로가, 하나의 상기 블록에 공급되는 상기 영상신호의 시분할 수를 k 로 할 때, 상기 주사신호선마다 제공되는 시프트 레지스터 중, 각 상기 블록에 있어서 상기 영상신호가 i 번째($1 \leq i \leq k$)에 공급되는 상기 화소에 대응하는 상기 주사신호선에 대응하여 제공된 상기 시프트 레지스터끼리 직렬로 접속됨으로써 구성되는 k 계통의 시프트 레지스터 군을 구비해 있고, i 계통째의 상기 화소에 대응하는 상기 주사신호선에 출력하는 상기 주사신호를, i 계통째의 상기 시프트 레지스터 군의 상기 시프트 레지스터로부터 출력되는 신호와, $i+1$ 계통째(단, $i=k$ 의 경우는 1계통째)의 상기 시프트 레지스터 군의 상기 시프트 레지스터로부터 출력되는 신호의 반전신호와, 별도로 공급되는 주사신호 생성제어신호와의 논리곱을 연산함으로써 생성하는 것을 특징으로 하고 있다.

상기 발명에 따르면, k 계통의 시프트 레지스터 군을 구비함으로써, 하나의 시프트 레지스터 군에 있어서의 시프트 레지스터의 단수는, 모든 시프트 레지스터를 직렬로 접속하는 경우에 비해 $1/k$ 로 된다. 동일한 블록 내의 화소에 시분할로 영상신호를 기입하기 위해, i 계통째의 시프트 레지스터 군의 시프트 레지스터로부터 출력되는 신호와, $i+1$ 계통째(단, $i=k$ 의 경우는 1계통째)의 시프트 레지스터 군의 시프트 레지스터로부터 출력되는 신호의 반전 신호와, 별도로 공급되는 주사신호 생성제어신호의 논리곱을 연산하여 주사신호를 생성함으로써, 하나의 시프트 레지스터 군에 있어서의 시프트 레지스터의 단수의 적음을 보충하고 있다.

이로써, 주사신호선 구동회로의 동작 주파수를, 모든 시프트 레지스터를 직렬로 접속한 경우의 $1/\text{시분할수인 } 1/k$ 로 할 수 있어, 그 만큼, 소비전력을 저감할 수 있는 효과를 얻을 수 있다.

본 발명의 화상표시장치는, 상기 주사신호선 구동회로가, 하나의 상기 블록에 대응하는 모든 상기 주사신호선을 일괄하여 하나의 시프트 레지스터를 갖는 동시에, 상기 시프트 레지스터끼리가 직렬로 접속된 구성을 구비해 있고,

각 상기 블록의 상기 화소에 대응하는 상기 주사신호선에 출력되는 상기 주사신호를, 대응하는 상기 시프트 레지스터의 출력신호로부터 생성하는 시분할 회로를 구비하고 있는 것을 특징으로 하고 있다.

상기의 발명에 따르면, 하나의 블록에 대응하는 모든 주사신호선을 일괄하여 하나의 시프트 레지스터를 가짐으로써, 시프트 레지스터의 단수는, 모든 시프트 레지스터를 직렬로 접속하는 경우에 비해 $1/\text{시분할수인 } 1/k$ 로 된다. 동일한 블록 내의 화소에 시분할로 영상신호를 기입하기 위해, 시분할 회로가 각 블록의 화소에 대응하는 주사신호선에 출력하는 주사신호를, 대응하는 시프트 레지스터의 출력신호로부터 생성함으로써, 시프트 레지스터의 단수의 적음을 보충하고 있다.

이로써, 주사신호선 구동회로가 구비하는 시프트 레지스터의 단수를 저감하여 회로의 점유면적을 저감할 수 있는 동시에, 주사신호선 구동회로의 동작 주파수를, 모든 시프트 레지스터를 직렬로 접속한 경우의 $1/\text{시분할수인 } 1/k$ 로 할 수 있어, 그 만큼, 소비전력을 저감할 수 있는 효과를 얻을 수 있다.

본 발명의 화상표시장치는, 상기 시분할 회로가, 상기 시프트 레지스터의 출력 신호선과 상기 주사신호선을 접속하는 아날로그 스위치를 상기 주사신호선마다 구비하고, 상기 아날로그 스위치가 비도통일 때에 상기 아날로그 스위치에 접속되는 상기 주사신호선의 전위를 고정하는 전위고정수단을 구비하고 있는 것을 특징으로 하고 있다.

상기 발명에 따르면, 아날로그 스위치에 의해 시프트 레지스터의 출력신호선과 각 주사신호선을 시분할로 도통시킬 수 있다. 그리고, 아날로그 스위치가 비도통일 때에는 전위고정수단에 의해 그 아날로그 스위치에 접속되어 있는 주사신호선의 전위를 고정하기 때문에, 주사신호선이 플로팅으로 되는 것을 피할 수 있다.

이로써, 동일한 블록 내에 영상신호를 확실하게 시분할로 기입할 수 있는 효과를 얻을 수 있다.

본 발명의 화상표시장치는, 상기 시분할 회로가, 상기 주사신호선마다 2 입력의 AND회로를 구비하고, 상기 AND회로의 일방의 입력단에는 상기 시프트 레지스터의 출력신호가 입력되고, 상기 AND회로의 타방의 입력단에는 별도로 공급되는 주사신호 생성제어신호가 입력되고, 상기 AND회로의 출력단은 상기 주사신호선에 접속되어 있는 것을 특징으로 하고 있다.

상기 발명에 따르면, AND회로에서 시프트 레지스터의 출력신호와 주사신호 생성제어신호의 논리곱을 연산함으로써, 시프트 레지스터의 출력신호선에 접속되어 있는 동일한 블록 내의 각 주사신호선에 시분할로 영상신호를 출력할 수 있다.

이로써, 동일한 블록 내에서 영상신호를 확실하게 시분할로 기입할 수 있는 효과를 얻을 수 있다.

또한, AND회로의 출력단의 전위에서 주사신호선의 전위를 결정하기 때문에, 주사신호선을 비선택으로 할 때에, 주사신호선의 전위를 고정하기 위한 수단을 별도로 제공할 필요가 없는 효과를 얻을 수 있다.

본 발명의 화상표시장치는, 상기 시분할 회로가, 상기 주사신호선마다 2 입력의 NOR회로를 구비하고, 상기 NOR회로의 일방의 입력단에는 상기 시프트 레지스터의 출력신호의 반전신호가 입력되고, 상기 NOR회로의 타방의 입력단에는 별도로 공급되는 주사신호 생성제어신호가 입력되고, 상기 NOR회로의 출력단은 상기 주사신호선에 접속되어 있는 것을 특징으로 하고 있다.

상기 발명에 따르면, NOR회로에서 시프트 레지스터의 출력신호의 반전신호와 주사신호선 생성제어신호의 논리합 부정을 연산함으로써, 시프트 레지스터의 출력신호선에 접속되어 있는 동일한 블록 내의 각 주사신호선에 시분할로 영상신호를 출력할 수 있다.

이로써, 동일한 블록 내에서 영상신호를 확실하게 시분할로 기입할 수 있는 효과를 얻을 수 있다.

또한, NOR회로의 출력단의 전위에서 주사신호선의 전위를 결정하기 때문에, 주사신호선을 비선택으로 할 때에, 주사신호선의 전위를 고정하기 위한 수단을 별도로 제공할 필요가 없는 효과를 얻을 수 있다.

본 발명의 화상표시장치는, 매트릭스 형태로 배선된 복수의 주사신호선과 복수의 데이터 신호선의 각 교차점에 화소가 배치되고, 상기 화소는, 3개마다, 각 상기 화소에 시분할로 공급되는 RGB의 영상신호의 조합을 단위로 하는 블록으로 구분되고, 상기 주사신호선에 상기 화소의 선택을 행하는 주사신호를 순차출력하는 주사신호선 구동회로를 구비하고, 하나의 상기 블록을 구성하는 상기 화소의 각각에 공급하는 상기 영상신호를 시분할로 상기 데이터 신호선에 출력하고, 상기 주사신호선 구동회로에 의해 상기 주사신호선을 통해 선택되어 있는 상기 화소에 상기 영상신호를 기입함으로써 표시를 행하는 화상표시장치에 있어서, 하나의 상기 블록을 구성하는 각 상기 화소는, 서로 다른 상기 주사신호선을 통해 시분할로 순차선택되고, 공통의 상기 데이터 신호선으로부터 상기 영상신호가 기입되는 것을 특징으로 하고 있다.

상기 발명에 따르면, 하나의 블록을 구성하는 RGB의 각 화소는, 서로 다른 3개의 주사신호선을 통해 3 시분할로 순차선택된다. 그리고, 이 시분할에 의한 화소로의 영상신호의 입력은, 하나의 블록의 각 화소에 공통의 데이터 신호선으로부터 행해진다.

따라서, 하나의 블록의 각 영상신호를 개개의 데이터 신호선을 통해 화소에 기입되지 않아도 되기 때문에, 영상신호를 시분할로 공급하기 위한 시분할 스위치가 불필요하게 된다. 이로써, 종래와 같이 시분할 스위치의 출력이 하이 임피던스로 되어 데이터 신호선이 플로팅으로 되어 있는 상태로, 인접하는 데이터 신호선에 영상신호의 기입이 행해지지 않는다. 따라서, 이미 기입된 영상신호의 전위가, 동일한 블록 내의 타 영상신호의 공급에 수반되어, 인접하는 데이터 신호선의 전위변동의 영향을 받는 종래의 문제가 발생하지 않는다. 또한, 하나의 블록을 구성하는 각 화소를 선택하는 주사신호선이 서로 다르게 되어 있기 때문에, 동일한 블록 내에서는, 어느 화소에 영상신호를 기입할 때, 타 영상신호를 기입하는 화소를 비선택으로 할 수 있다.

이러한 결과, 화소에 기입되어 있는 영상신호는, 인접하는 주사신호선, 인접하는 데이터 신호선, 및 인접하는 화소의 전위변동의 영향을 받지 않는다.

이상으로써, RGB의 영상신호가 조합되어 있는 영상 데이터의 각 블록이 구성되는 경우, 각 블록의 각 영상신호를 시분할로 화소에 공급해도, 기입된 영상신호가 타 영상신호의 공급에 의해 전위변동을 받지 않도록 하는 것이 가능한 화상표시장치를 실현할 수 있는 효과를 얻을 수 있다.

또한, 하나의 블록을 구성하는 RGB의 화소마다 데이터 신호선을 제공할 필요가 없기 때문에, 접속단자수를 삭감할 수 있는 효과를 얻을 수 있다.

본 발명의 화상표시장치는, 상기 주사신호선 구동회로가, 상기 주사신호선마다 제공된 시프트 레지스터가 직렬로 접속된 구성을 구비해 있고, 각 상기 시프트 레지스터로부터의 출력신호를 상기 주사신호로 하는 것을 특징으로 하고 있다.

상기 발명에 따르면, 주사신호선 구동회로에 있어서, 시프트 레지스터의 단수를 하나의 블록에 공급되는 영상신호의 시분할수배인 3배로 하는 만큼, 동일한 블록 내에서, 기입된 영상신호가 타 영상신호의 공급에 의해 전위변동을 받지 않도록 하는 것이 가능한 화상표시장치를 실현할 수 있는 효과를 얻을 수 있다.

본 발명의 화상표시장치는, 상기 주사신호선 구동회로가, 상기 주사신호선마다 제공된 시프트 레지스터 중, 각 상기 블록에 있어서 상기 영상신호가 i 번째($1 \leq i \leq 3$)에 공급되는 상기 화소에 대응하는 상기 주사신호선에 대응하여 제공된 상기 시프트 레지스터끼리가 직렬로 접속됨으로써 구성되는 3계통의 시프트 레지스터군을 구비해 있고, i 계통째의 상기 화소에 대응하는 상기 주사신호선에 출력하는 상기 주사신호를, i 계통째의 상기 시프트 레지스터 군의 상기 시프트 레지스터로부터 출력되는 신호와, $i+1$ 계통째(단, $i=3$ 의 경우는 1계통째)의 상기 시프트 레지스터 군의 상기 시프트 레지스터로부터 출력되는 신호의 반전신호와, 별도로 공급되는 주사신호 생성제어신호의 논리곱을 연산함으로써 생성하는 것을 특징으로 하고 있다.

상기 발명에 따르면, 3계통의 시프트 레지스터 군을 구비함으로써, 하나의 시프트 레지스터 군에 있어서의 시프트 레지스터의 단수는, 모든 시프트 레지스터를 직렬로 접속할 경우에 비해 1/3로 된다. 동일한 블록 내의 화소에 시분할로 영상신호를 기입하기 위해, i 계통째의 시프트 레지스터 군의 시프트 레지스터로부터 출력되는 신호와, $i+1$ 계통째(단, $i=3$ 의 경우는 1계통째)의 시프트 레지스터 군의 시프트 레지스터로부터 출력되는 신호의 반전신호와, 별도로 공급되는 주사신호 생성제어신호의 논리곱을 연산하여 주사신호를 생성함으로써, 하나의 시프트 레지스터 군에 있어서의 시프트 레지스터의 단수의 적음을 보충하고 있다.

이로써, 주사신호선 구동회로의 동작 주파수를, 모든 시프트 레지스터를 직렬로 접속한 경우의 1/3로 할 수 있어, 그 만큼, 소비전력을 저감할 수 있는 효과를 얻을 수 있다.

본 발명의 화상표시장치는, 상기 주사신호선 구동회로가, 하나의 상기 블록에 대응하는 모든 상기 주사신호선을 일괄하여 하나의 시프트 레지스터를 갖는 동시에, 상기 시프트 레지스터끼리가 직렬로 접속된 구성을 구비해 있고,

각 상기 블록의 상기 화소에 대응하는 상기 주사신호선에 출력하는 상기 주사신호를, 대응하는 상기 시프트 레지스터의 출력신호로부터 생성하는 시분할 회로를 구비하고 있는 것을 특징으로 하고 있다.

상기 발명에 따르면, 하나의 블록에 대응하는 모든 주사신호선을 일괄하여 하나의 시프트 레지스터를 가짐으로써, 시프트 레지스터의 단수는, 모든 시프트 레지스터를 직렬로 접속하는 경우에 비해 1/3로 된다. 동일한 블록 내의 화소에 시분할로 영상신호를 기입하기 위해, 시분할 회로가 각 블록의 화소에 대응하는 주사신호선에 출력하는 주사신호를, 대응하는 시프트 레지스터의 출력 신호로부터 생성함으로써, 시프트 레지스터의 단수의 적음을 보충하고 있다.

이로써, 주사신호선 구동회로가 구비하는 시프트 레지스터의 단수를 저감하여 회로의 점유면적을 저감할 수 있는 동시에, 주사신호선 구동회로의 동작 주파수를, 모든 시프트 레지스터를 직렬로 접속한 경우의 1/3로 할 수 있어, 그 만큼, 소비전력을 저감할 수 있는 효과를 얻을 수 있다.

본 발명의 화상표시장치는, 상기 시분할 회로가, 상기 시프트 레지스터의 출력신호선과 상기 주사신호선을 접속하는 아날로그 스위치를 상기 주사신호선마다 구비하고, 상기 아날로그 스위치가 비도통일 때에 상기 아날로그 스위치에 접속되는 상기 주사신호선의 전위를 고정하는 전위 고정수단을 구비하고 있는 것을 특징으로 하고 있다.

상기 발명에 따르면, 아날로그 스위치에 의해 시프트 레지스터의 출력 신호선과 각 주사신호선을 시분할로 도통시킬 수 있다. 그리고, 아날로그 스위치가 비도통일 때에는 전위고정수단에 의해 그 아날로그 스위치에 접속되어 있는 주사신호선의 전위를 고정하기 때문에, 주사신호선이 플로팅으로 되는 것을 피할 수 있다.

이로써, 동일한 블록 내에서 영상신호를 확실하게 시분할로 기입할 수 있는 효과를 얻을 수 있다.

본 발명의 화상표시장치는, 상기 시분할 회로가, 상기 주사신호선마다 2 입력의 AND회로를 구비하고, 상기 AND회로의 일방의 입력단에는 상기 시프트 레지스터의 출력신호가 입력되고, 상기 AND회로의 타방의 입력단에는 별도로 공급되는 주사신호 생성제어신호가 입력되고, 상기 AND회로의 출력단은 상기 주사신호선에 접속되어 있는 것을 특징으로 하고 있다.

상기 발명에 따르면, AND회로에서 시프트 레지스터의 출력신호와 주사신호 생성제어신호의 논리곱을 연산함으로써, 시프트 레지스터의 출력신호선에 접속되어 있는 동일한 블록 내의 각 주사신호선에 시분할로 영상신호를 출력할 수 있다.

이로써, 동일한 블록 내에서 영상신호를 확실하게 시분할로 기입할 수 있는 효과를 얻을 수 있다.

또한, AND회로의 출력단의 전위로 주사신호선의 전위를 결정하기 때문에, 주사신호선을 비선택으로 할 때, 주사신호선의 전위를 고정하기 위한 수단을 별도로 제공할 필요가 없는 효과를 얻을 수 있다.

본 발명의 화상표시장치는, 상기 시분할 회로가, 상기 주사신호선마다 2 입력의 NOR회로를 구비하고, 상기 NOR회로의 일방의 입력단에는 상기 시프트 레지스터의 출력 신호의 반전신호가 입력되고, 상기 NOR회로의 타방의 입력단에는 별도로 공급되는 주사신호 생성제어신호가 입력되고, 상기 NOR회로의 출력단은 상기 주사신호선에 접속되어 있는 것을 특징으로 하고 있다.

상기 발명에 따르면, NOR회로에서 시프트 레지스터의 출력신호의 반전신호와 주사신호 생성제어신호의 논리합 부정을 연산함으로써, 시프트 레지스터의 출력신호선에 접속되어 있는 동일한 블록 내의 각 주사신호선에 시분할로 영상신호를 출력할 수 있다.

이로써, 동일한 블록 내에서 영상신호를 확실하게 시분할로 기입할 수 있는 효과를 얻을 수 있다.

또한, NOR회로의 출력단의 전위로 주사신호선의 전위를 결정하기 때문에, 주사신호선을 비선택으로 할 때, 주사신호선의 전위를 거정하기 위한 수단을 별도로 제공할 필요가 없는 효과를 얻을 수 있다.

본 발명의 화상표시장치는, 이상과 같이, 하나의 상기 블록을 구성하는 각 상기 화소는, 서로 다른 상기 주사신호선을 통해 시분할로 순차선택되고, 공통의 상기 데이터 신호선으로부터 상기 영상신호가 기입된다.

그러므로, 복수 또는 RGB의 영상신호가 조합되어 영상 데이터의 각 블록이 구성되는 경우에, 각 블록의 각 영상신호를 시분할로 화소에 공급해도, 기입된 영상신호가 타 영상신호의 공급에 의해 전위변동을 받지 않는 것이 가능한 화상표시장치를 실현할 수 있는 효과를 얻을 수 있다.

본 발명은, 액정표시장치나 EL표시장치 등에 적용할 수 있다.

발명의 상세한 설명에 있어서 이루어진 구체적인 실시예 또는 실시형태는, 어디까지나, 본 발명의 기술 내용을 명백하게 하기 위한 것으로서, 그와 같은 구체예로만 한정하여 협의로 해석되어서는 아니되고, 본 발명의 정신과 다음 기재하는 특허청구범위 내에서, 여러가지로 변경하여 실시할 수 있다.

발명의 효과

복수의 영상신호가 조합되어 화상 데이터의 각 블록이 구성되는 경우에, 각 블록의 각 영상신호를 시분할로 화소에 공급해도, 기입된 영상신호가 다른 영상신호의 공급에 따라 전위변동을 받지 않도록 할 수 있는 영상표시장치를 실현할 수 있다.

도면의 간단한 설명

도1은, 본 발명의 제1 실시형태를 나타내는 것이고, 액티브 매트릭스 기관의 구성을 나타내는 모식도이다.

도2는, 도1에 나타난 액티브 매트릭스 기관의 동작을 나타내는 타이밍 차트이다.

도3은, 본 발명의 제2 실시형태를 나타내는 것이고, 액티브 매트릭스 기관의 구성을 나타내는 모식도이다.

도4는, 도3에 나타난 액티브 매트릭스 기관의 동작을 나타내는 타이밍 차트이다.

도5는, 본 발명의 제3 실시형태를 나타내는 것이고, 액티브 매트릭스 기관의 구성을 나타내는 모식도이다.

도6은, 도5에 나타난 액티브 매트릭스 기관의 동작을 나타내는 타이밍 차트이다.

도7은, 본 발명의 제4 실시형태를 나타내는 것이고, 액티브 매트릭스 기관의 구성을 나타내는 모식도이다.

도8은, 도7에 나타난 액티브 매트릭스 기관의 동작을 나타내는 타이밍 차트이다.

도9는, 본 발명의 제5 실시형태를 나타내는 것이고, 액티브 매트릭스 기관의 구성을 나타내는 모식도이다.

도10은, 도9에 나타난 액티브 매트릭스 기관의 동작을 나타내는 타이밍 차트이다.

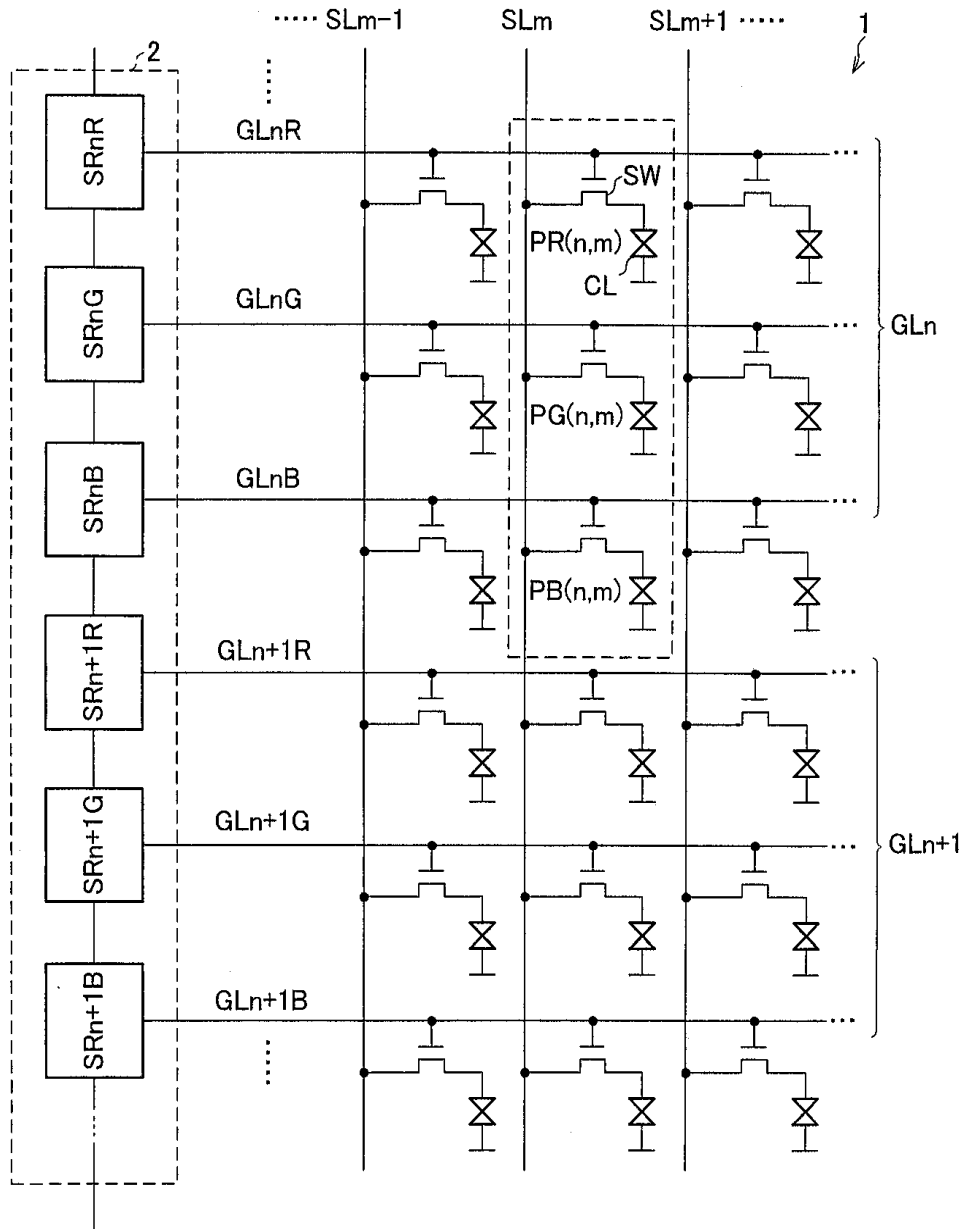
도11은, 종래의 액티브 매트릭스 기관의 구성을 나타내는 모식도이다.

도12는, 도11에 나타난 액티브 매트릭스 기관의 1 화소분의 구성을 나타내는 모식도이다.

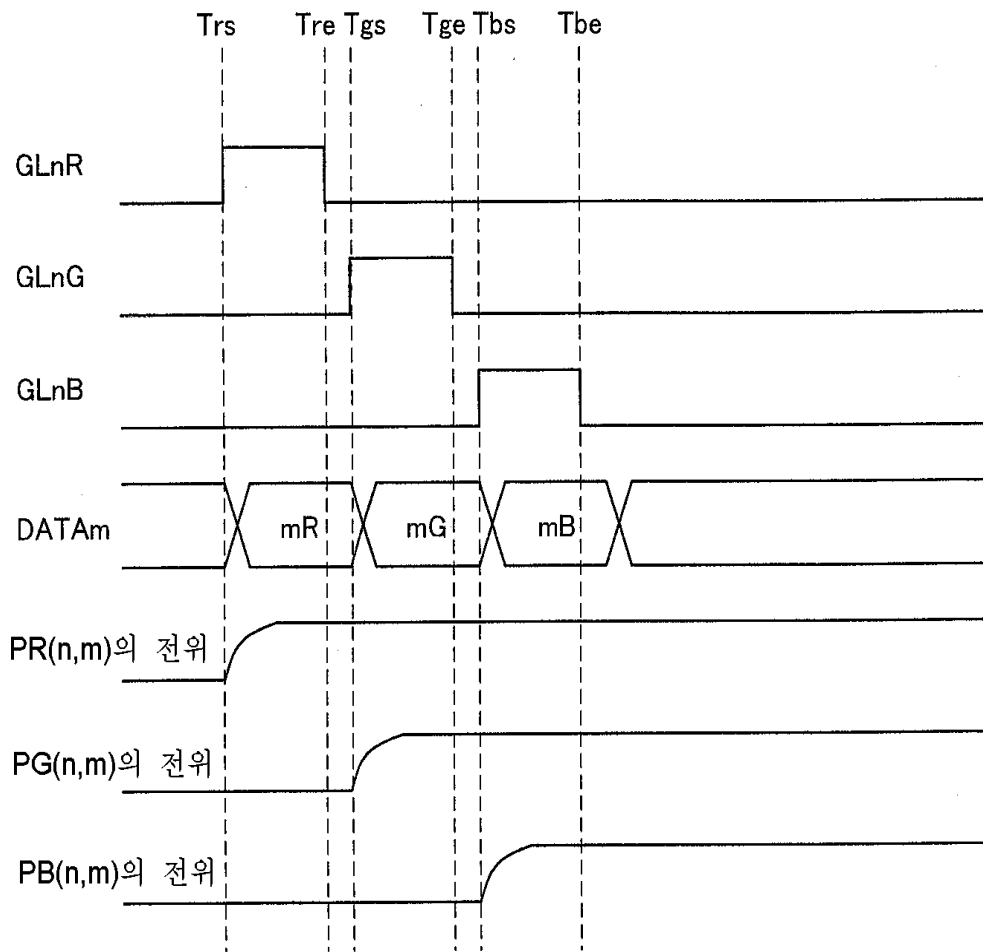
도13은, 도11 및 도12에 나타난 액티브 매트릭스 기관의 동작을 나타내는 타이밍 차트이다.

도면

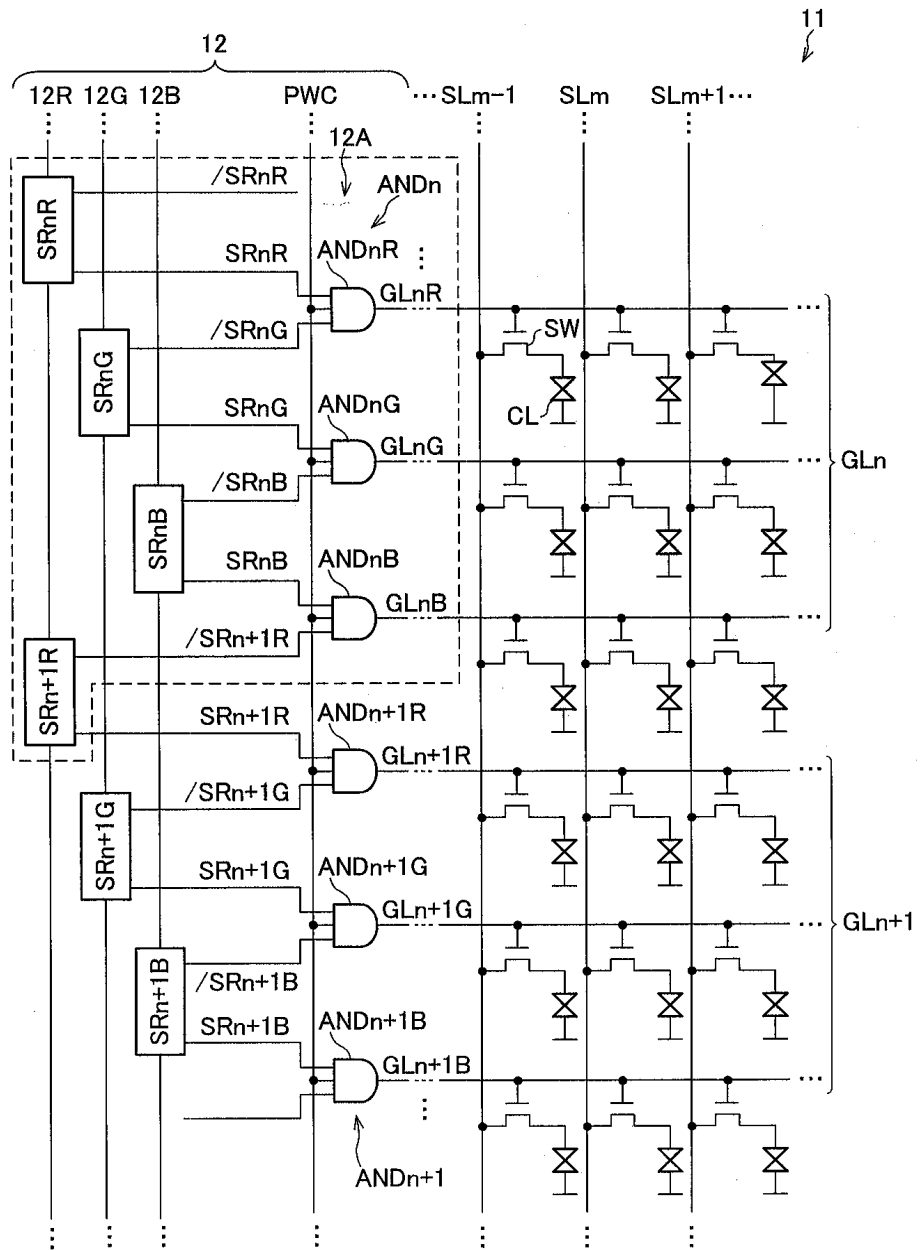
도면1



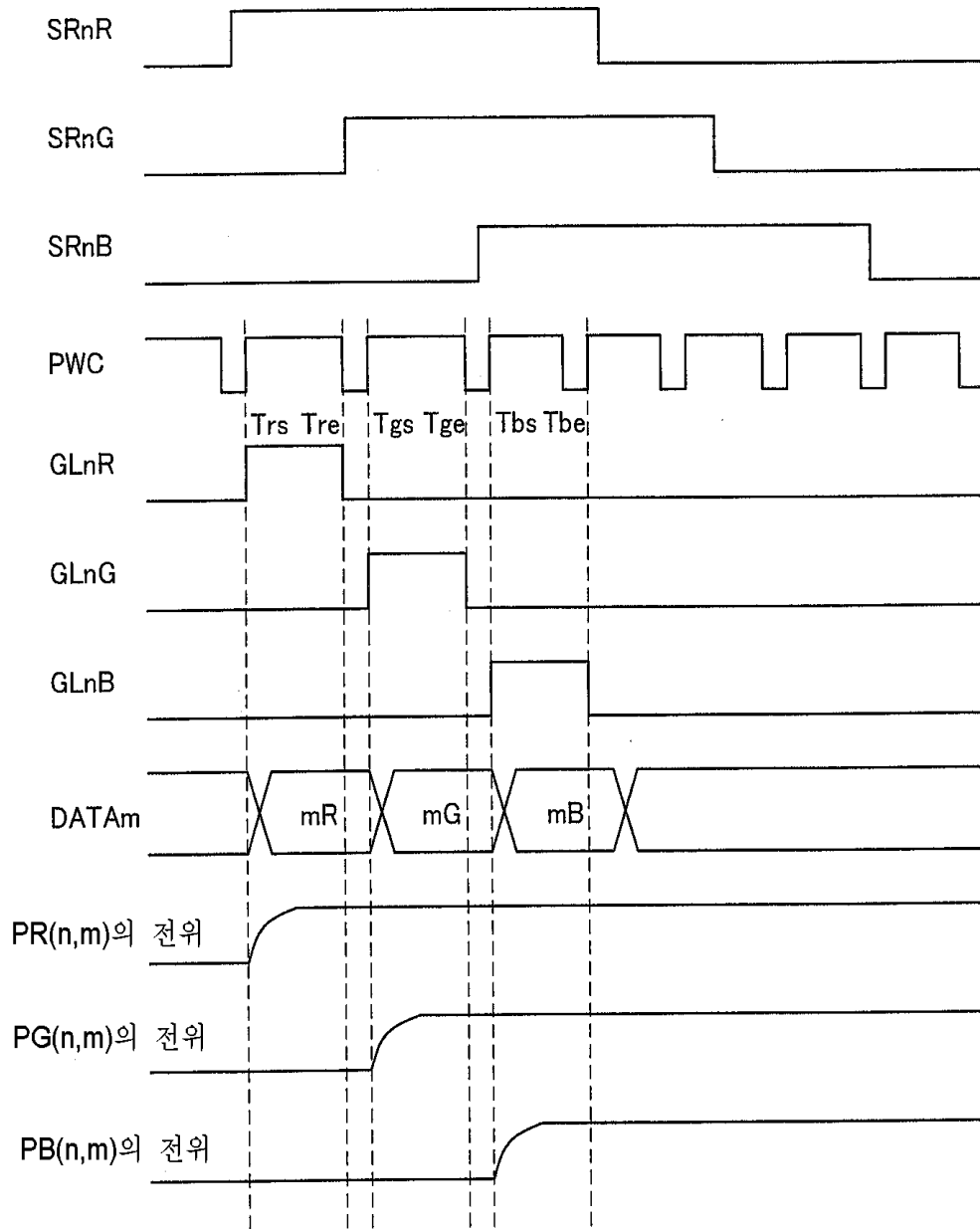
도면2



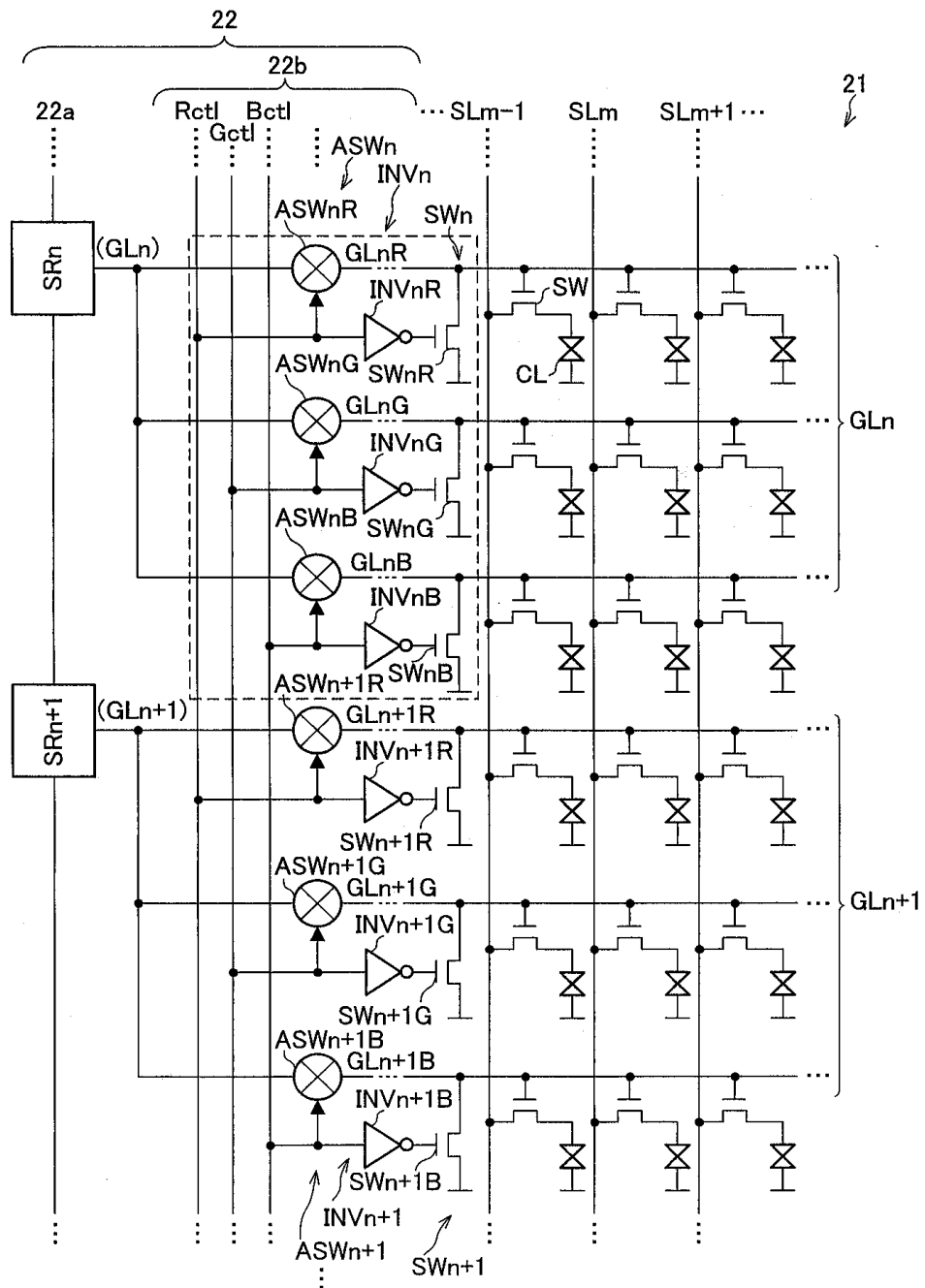
도면3



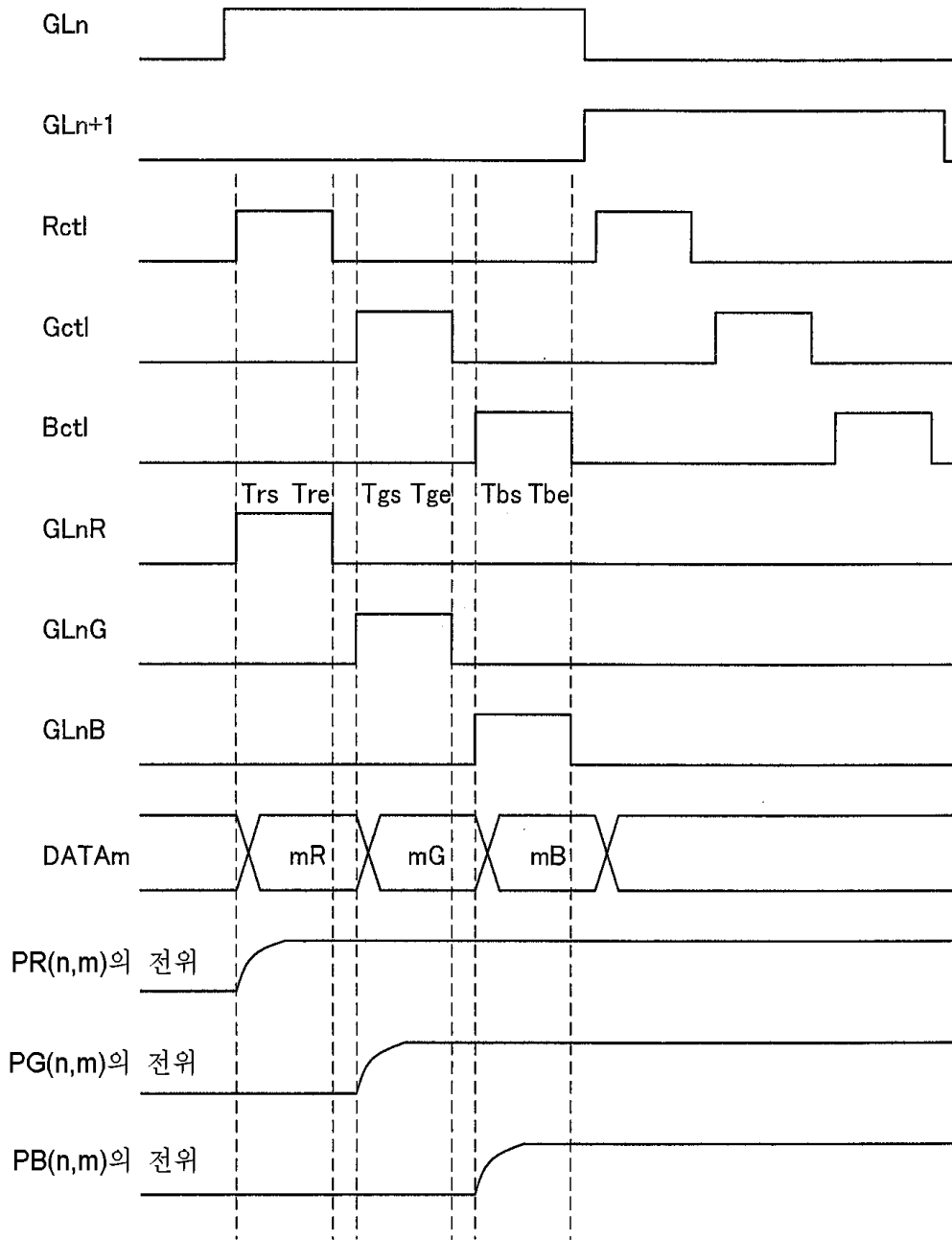
도면4



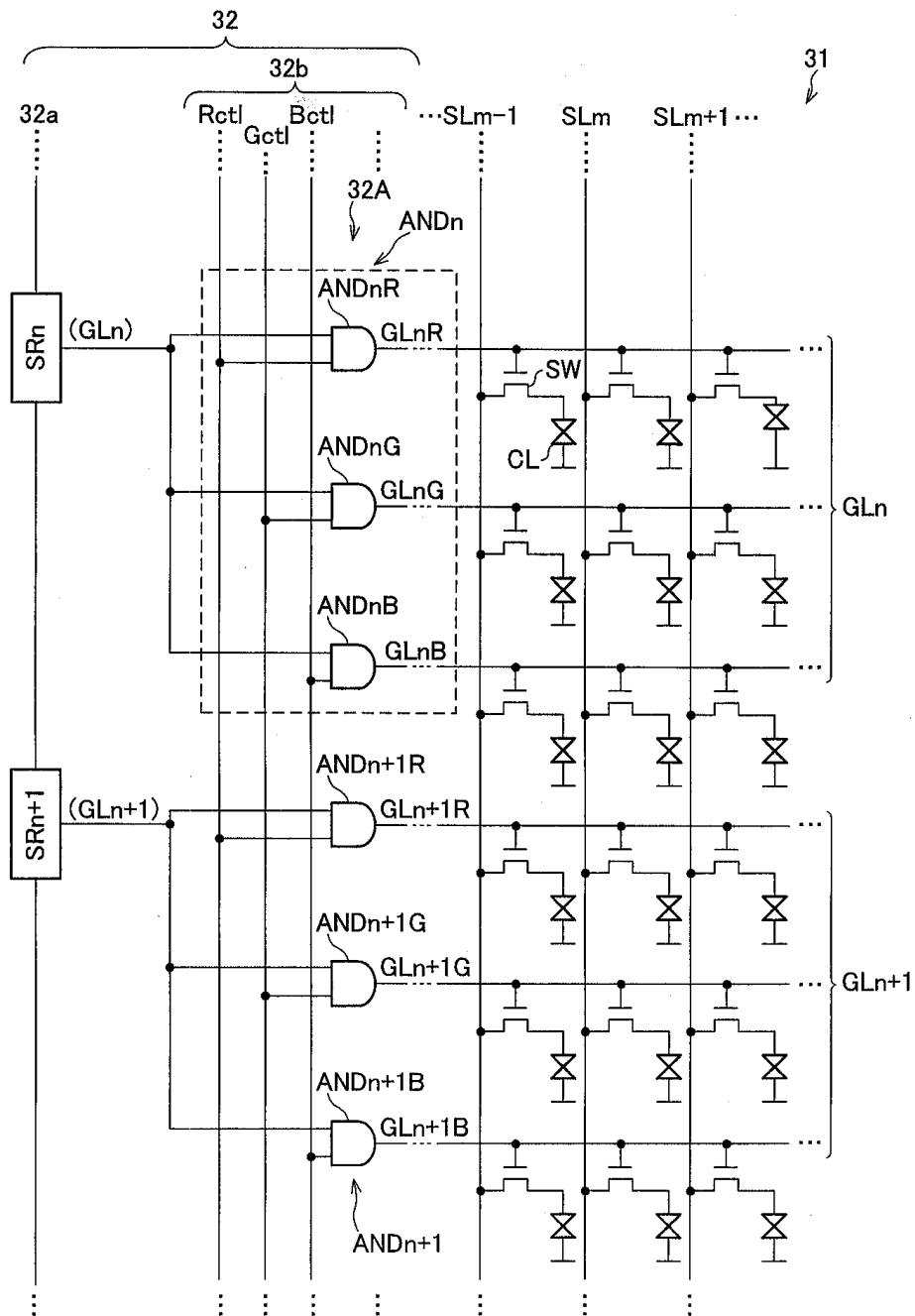
도면5



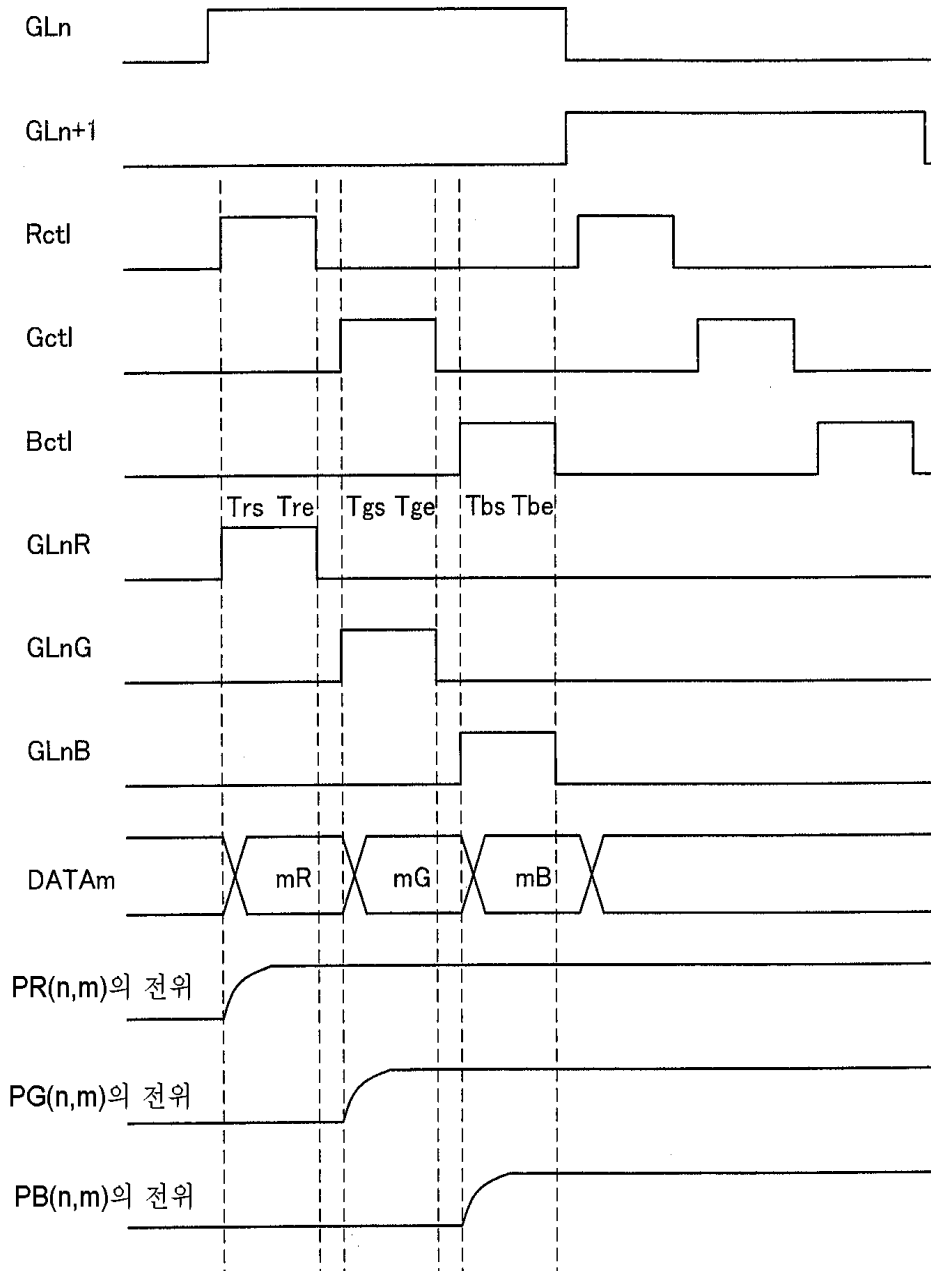
도면6



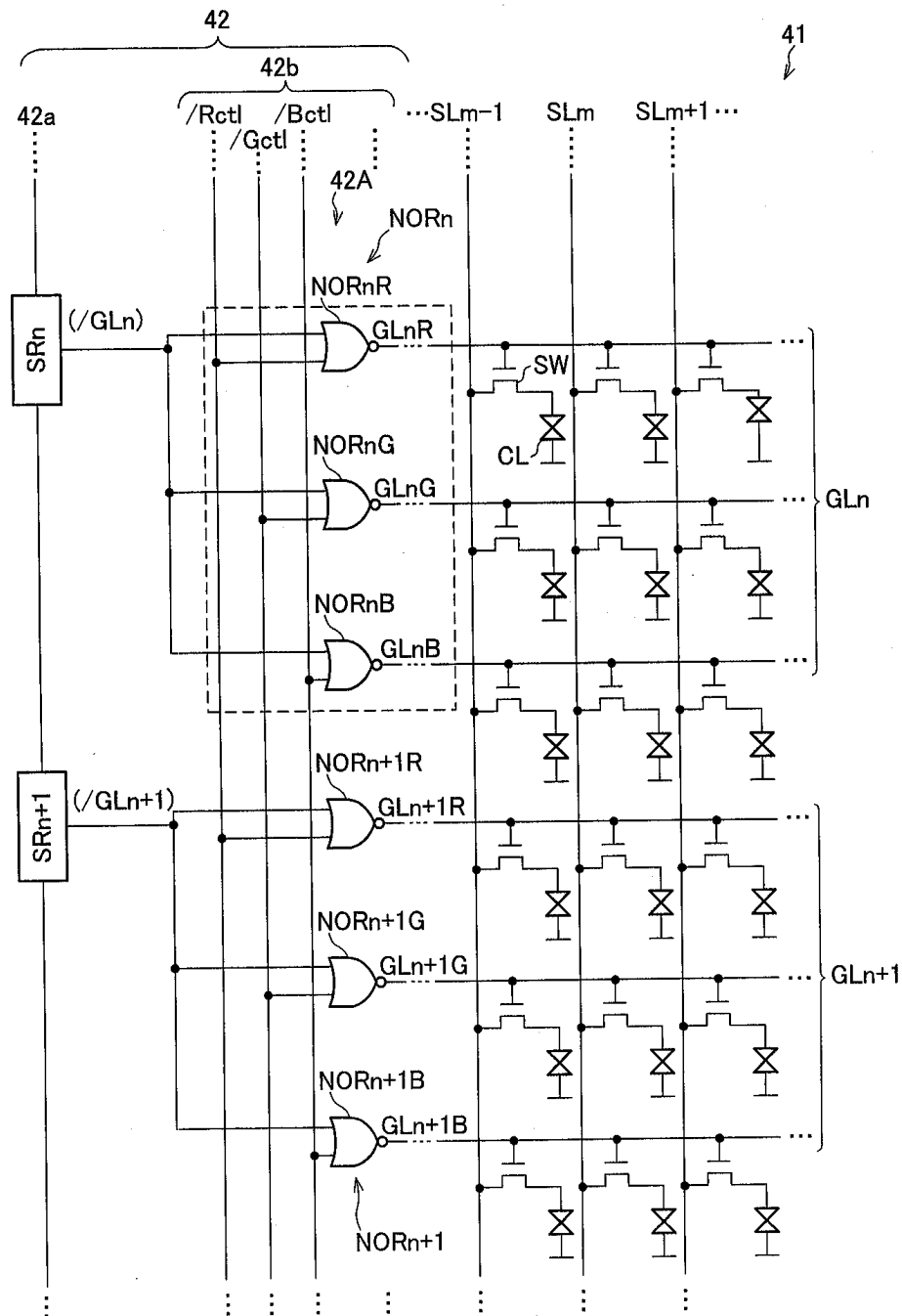
도면7



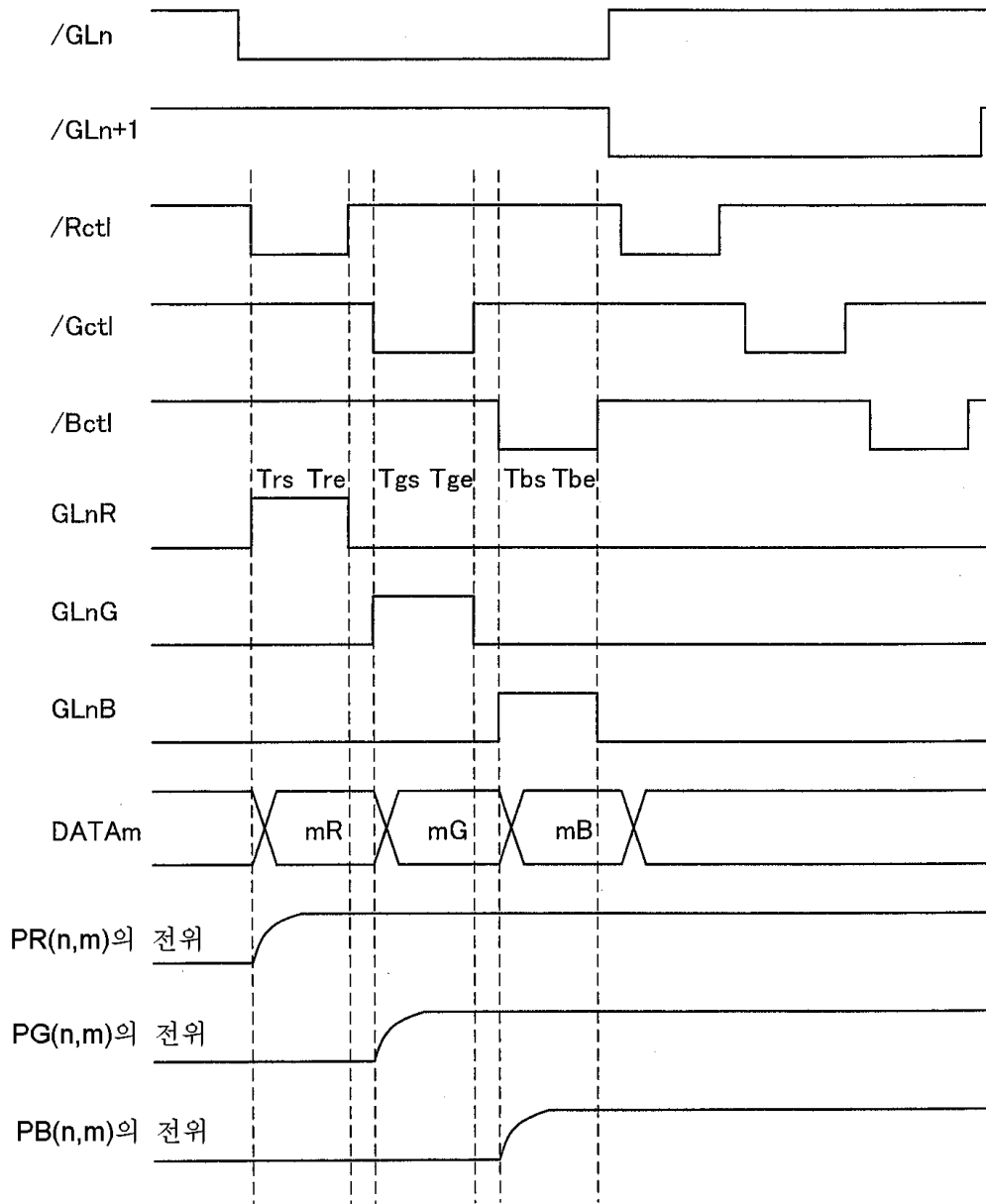
도면8



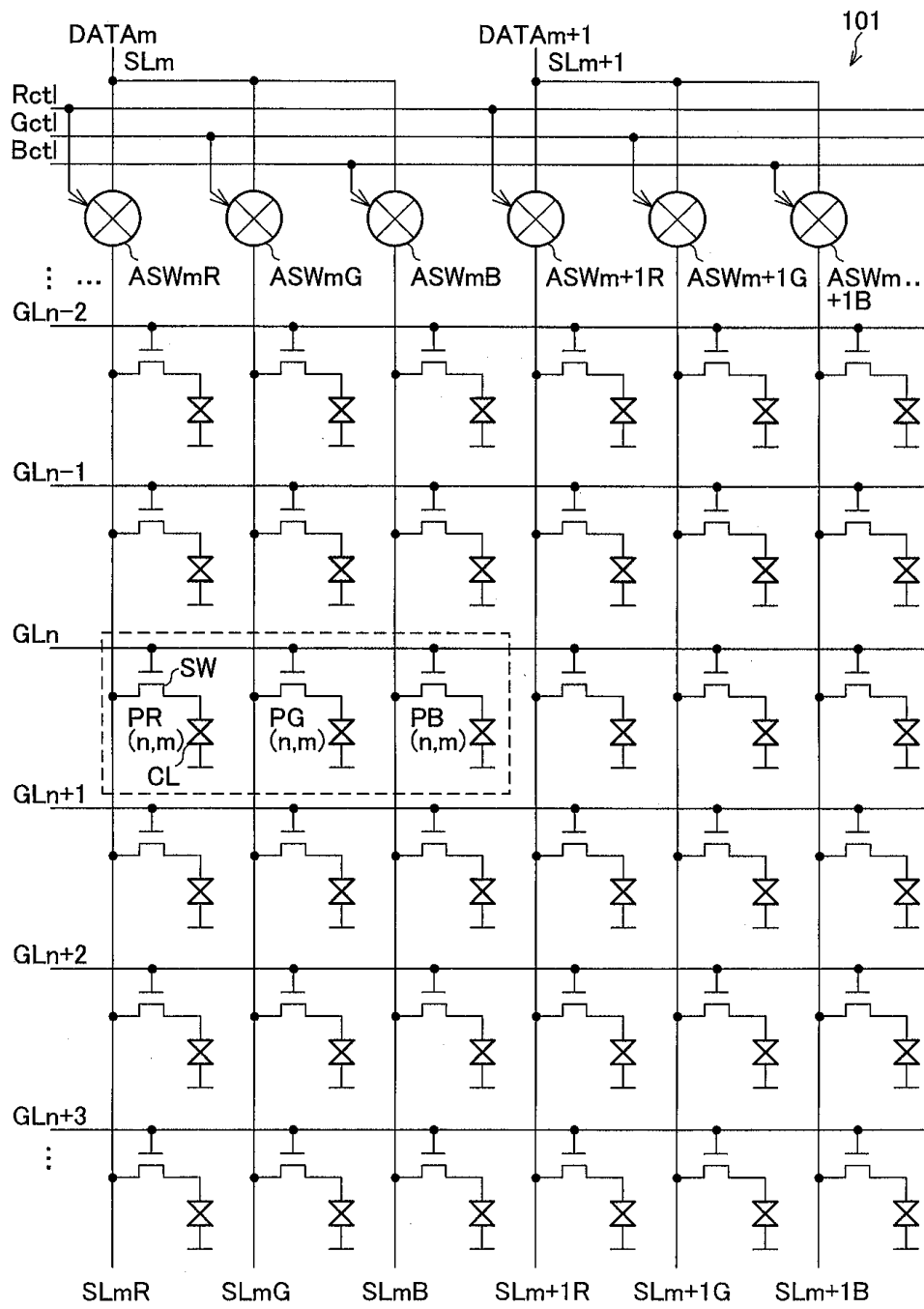
도면9



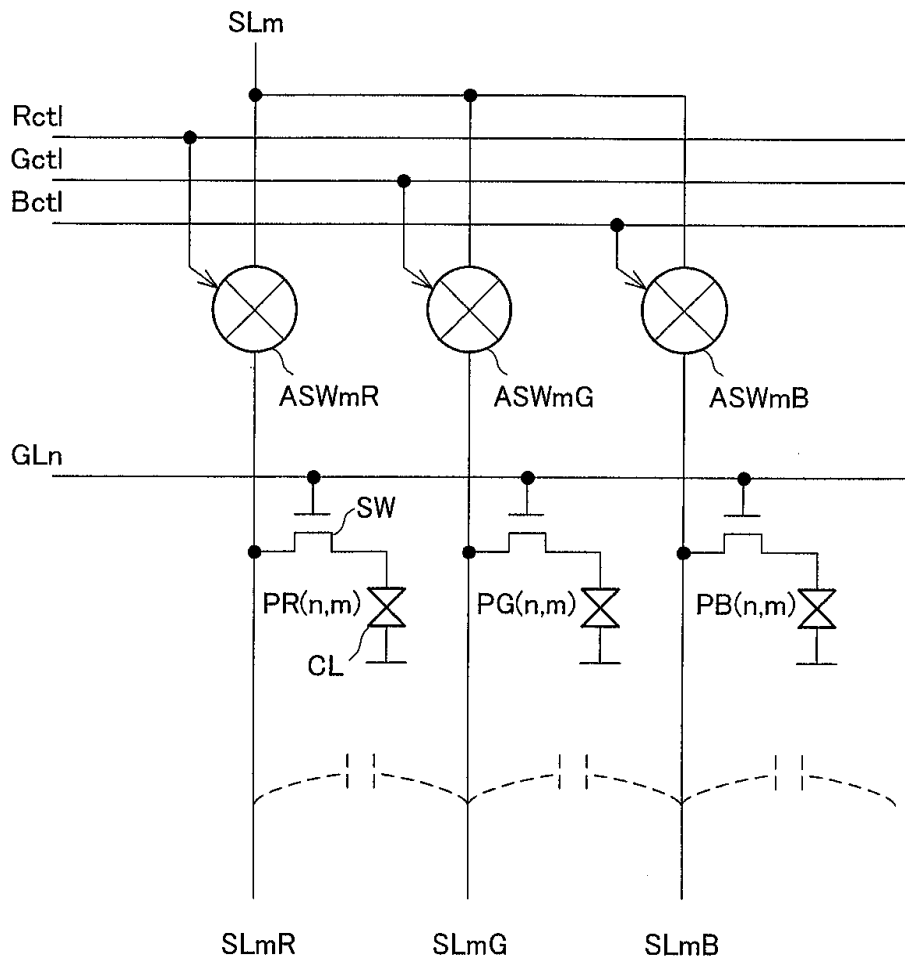
도면10



도면11



도면12



도면13

