

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6358346号
(P6358346)

(45) 発行日 平成30年7月18日(2018.7.18)

(24) 登録日 平成30年6月29日(2018.6.29)

| | | | | |
|--------------|-----------|--------------|--|---|
| (51) Int.Cl. | | F I | | |
| HO 1 T 4/12 | (2006.01) | HO 1 T 4/12 | | F |
| HO 1 T 4/10 | (2006.01) | HO 1 T 4/10 | | G |
| HO 1 T 21/00 | (2006.01) | HO 1 T 21/00 | | |

請求項の数 15 (全 31 頁)

| | | | |
|---------------|------------------------------|-----------|----------------------------------|
| (21) 出願番号 | 特願2016-574693 (P2016-574693) | (73) 特許権者 | 000006231 |
| (86) (22) 出願日 | 平成28年1月13日(2016.1.13) | | 株式会社村田製作所 |
| (86) 国際出願番号 | PCT/JP2016/050812 | | 京都府長岡京市東神足1丁目10番1号 |
| (87) 国際公開番号 | W02016/129317 | (74) 代理人 | 100100158 |
| (87) 国際公開日 | 平成28年8月18日(2016.8.18) | | 弁理士 鮫島 睦 |
| 審査請求日 | 平成29年5月19日(2017.5.19) | (74) 代理人 | 100132252 |
| (31) 優先権主張番号 | 特願2015-24454 (P2015-24454) | | 弁理士 吉田 環 |
| (32) 優先日 | 平成27年2月10日(2015.2.10) | (72) 発明者 | 大坪 喜人 |
| (33) 優先権主張国 | 日本国(JP) | | 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 |
| | | (72) 発明者 | 三木 武 |
| | | | 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 |
| | | 審査官 | 段 吉享 |

最終頁に続く

(54) 【発明の名称】 静電気放電保護構造体およびその製造方法

(57) 【特許請求の範囲】

【請求項1】

1以上の層間接続導体を含むセラミック層を1以上含む第1の積層体部と、
 前記第1の積層体部上に配置される第2の積層体部であって、1以上の層間接続導体を含むセラミック層を1以上含む、第2の積層体部と、
 前記第1の積層体部と前記第2の積層体部との間に配置される空洞部と、
 前記空洞部の内側において互いに積層方向に対向して配置される第1の電極露出領域および第2の電極露出領域と、
 前記第1の積層体部の外側に配置され、前記第1の積層体部に含まれる前記層間接続導体を介して前記第1の電極露出領域と導通する第1の電極と、
 前記第2の積層体部の外側に配置され、前記第2の積層体部に含まれる前記層間接続導体を介して前記第2の電極露出領域と導通する第2の電極と
 を含む静電気放電保護構造体であって、
 前記第1の積層体部および前記第2の積層体部の両方において、前記電極露出領域が配置されるセラミック層とそのセラミック層に隣接するセラミック層との間に、平面視において前記電極露出領域の面積よりも大きい面積を有する放熱/接続パッドが配置され、
 前記放熱/接続パッドは、前記電極露出領域が配置されるセラミック層に含まれる層間接続導体と、前記電極露出領域が配置されるセラミック層に隣接するセラミック層に含まれる層間接続導体とを接続し、
 前記第1の積層体部において、前記第1の電極露出領域が配置されるセラミック層に含

10

20

まれる前記層間接続導体は、一端が前記第 1 の電極露出領域に接続し、他端は前記第 1 の積層体部に配置される前記放熱 / 接続パッドに接続され、

前記第 2 の積層体部において、前記第 2 の電極露出領域が配置されるセラミック層に含まれる前記層間接続導体は、一端が前記第 2 の電極露出領域に接続し、他端は前記第 2 の積層体部に配置される前記放熱 / 接続パッドに接続され、

前記空洞部は、前記第 1 の積層体部における前記第 1 の電極露出領域が配置されるセラミック層に含まれる前記層間接続導体と、前記第 2 の積層体部における前記第 2 の電極露出領域が配置されるセラミック層に含まれる前記層間接続導体とで積層方向に挟まれている、静電気放電保護構造体。

【請求項 2】

前記第 1 の積層体部および前記第 2 の積層体部の少なくとも一方において、前記空洞部に接するセラミック層に含まれる層間接続導体が前記空洞部の内側に露出して前記電極露出領域を形成する、請求項 1 に記載の静電気放電保護構造体。

【請求項 3】

前記第 1 の積層体部および前記第 2 の積層体部の少なくとも一方において、前記空洞部に接するセラミック層の表面に、そのセラミック層に含まれる層間接続導体を覆うように対向部パッド電極が配置され、前記対向部パッド電極の表面が前記空洞部の内側に露出して前記電極露出領域を形成する、請求項 1 または 2 に記載の静電気放電保護構造体。

【請求項 4】

前記第 1 の積層体部および前記第 2 の積層体部の少なくとも一方は、隣接するセラミック層間に配置される 1 以上の追加の放熱 / 接続パッドを更に含み、前記追加の放熱 / 接続パッドは、該追加の放熱 / 接続パッドに接する一方のセラミック層に含まれる層間接続導体と、該追加の放熱 / 接続パッドに接する他方のセラミック層に含まれる層間接続導体とを接続する、請求項 1 ~ 3 のいずれか 1 項に記載の静電気放電保護構造体。

【請求項 5】

前記第 1 の積層体部および前記第 2 の積層体部の少なくとも一方において、前記層間接続導体は、前記放熱 / 接続パッドならびに存在する場合には前記対向部パッド電極および前記追加の放熱 / 接続パッドと同一の材料で構成される、請求項 1 ~ 4 のいずれか 1 項に記載の静電気放電保護構造体。

【請求項 6】

前記第 1 の積層体部および前記第 2 の積層体部の少なくとも一方において、前記層間接続導体は、前記第 2 の電極に近い側の直径が前記第 1 の電極に近い側の直径より小さいテーパ形状を有する、請求項 1 ~ 5 のいずれか 1 項に記載の静電気放電保護構造体。

【請求項 7】

前記第 1 の積層体部および前記第 2 の積層体部の少なくとも一方において、前記層間接続導体は、前記第 1 の電極に近い側の直径が前記第 2 の電極に近い側の直径より小さいテーパ形状を有する、請求項 1 ~ 6 のいずれか 1 項に記載の静電気放電保護構造体。

【請求項 8】

前記第 1 の積層体部および前記第 2 の積層体部の両方において、前記層間接続導体は、前記放熱 / 接続パッドならびに存在する場合には前記対向部パッド電極および前記追加の放熱 / 接続パッドと同一の材料で構成され、

前記第 1 の積層体部および前記第 2 の積層体部に含まれる層間接続導体がテーパ形状を有し、前記第 1 の積層体部に含まれる層間接続導体の大径側から小径側へと向かう方向と、前記第 2 の積層体部に含まれる層間接続導体の大径側から小径側へと向かう方向とが異なる方向である、請求項 1 ~ 7 のいずれか 1 項に記載の静電気放電保護構造体。

【請求項 9】

前記第 1 の積層体部および前記第 2 の積層体部の少なくとも一方において、前記空洞部に接するセラミック層に含まれる層間接続導体が前記空洞部の内側に露出して前記電極露出領域を形成し、

前記第 1 の積層体部および前記第 2 の積層体部の両方において、前記層間接続導体は、

10

20

30

40

50

前記放熱／接続パッドならびに存在する場合には前記対向部パッド電極および前記追加の放熱／接続パッドと同一の材料で構成され、

前記第1の積層体部および前記第2の積層体部に含まれる層間接続導体がテーパ形状を有し、前記第1の積層体部に含まれる層間接続導体の大径側から小径側へと向かう方向と、前記第2の積層体部に含まれる層間接続導体の大径側から小径側へと向かう方向とが同一の方向である、請求項1～7のいずれか1項に記載の静電気放電保護構造体。

【請求項10】

前記第1の積層体部および前記第2の積層体部の少なくとも一方において、前記空洞部に接するセラミック層に含まれる層間接続導体が前記空洞部の内側に露出して前記電極露出領域を形成し、

10

前記第1の積層体部および前記第2の積層体部の一方において、前記層間接続導体は、前記放熱／接続パッドならびに存在する場合には前記対向部パッド電極および前記追加の放熱／接続パッドと同一の材料で構成され、

前記第1の積層体部および前記第2の積層体部の他方において、前記層間接続導体は、前記放熱／接続パッドならびに存在する場合には前記対向部パッド電極および前記追加の放熱／接続パッドと異なる材料で構成され、

前記第1の積層体部および前記第2の積層体部に含まれる層間接続導体がテーパ形状を有し、前記第1の積層体部に含まれる層間接続導体の大径側から小径側へと向かう方向と、前記第2の積層体部に含まれる層間接続導体の大径側から小径側へと向かう方向とが異なる方向である、請求項1～7のいずれか1項に記載の静電気放電保護構造体。

20

【請求項11】

導電性ペーストが充填された1以上のビアホールを含むセラミックグリーンシートを1以上含む第1の未焼成の積層体部を形成する工程、

前記第1の未焼成の積層体部の上下を反転する工程、

上下が反転された前記第1の未焼成の積層体部の上に、空洞部形成用ペーストと、導電性ペーストが充填された1以上のビアホールを含むセラミックグリーンシートを1以上含む第2の未焼成の積層体部とを積層する工程であって、前記空洞部形成用ペーストは、上下が反転された前記第1の未焼成の積層体部の上面においてビアホールが露出している領域全体が前記空洞部形成用ペーストに覆われるように、かつ前記第2の未焼成の積層体部の下面においてビアホールが露出している領域全体が前記空洞部形成用ペーストに覆われるように配置される、工程、

30

前記第1の未焼成の積層体部の下面および前記第2の未焼成の積層体部の上面に各々、第1の未焼成の電極および第2の未焼成の電極を形成して、未焼成の静電気放電保護構造体を得る工程、ならびに

前記未焼成の静電気放電保護構造体を焼成して、静電気放電保護構造体を得る工程を含む、静電気放電保護構造体の製造方法であって、

前記第1の未焼成の積層体部および前記第2の未焼成の積層体部の両方において、前記空洞部形成用ペーストと接するセラミックグリーンシートと、これに隣接して配置されるセラミックグリーンシートとの間に未焼成の放熱／接続パッドが配置され、該未焼成の放熱／接続パッドは、平面視において、セラミックグリーンシートの前記空洞部形成用ペーストと接する面において露出しているビアホールの面積よりも大きい面積を有し、前記第1の未焼成の積層体部が含む前記空洞部形成用ペーストと接する面において露出している前記ビアホールと、前記第2の未焼成の積層体部が含む前記空洞部形成用ペーストと接する面において露出している前記ビアホールとが、積層方向に前記空洞部形成用ペーストを挟む、方法。

40

【請求項12】

導電性ペーストが充填された1以上のビアホールを含むセラミックグリーンシートを1以上含む第1の未焼成の積層体部を形成する工程であって、前記第1の未焼成の積層体部の下面に第1の未焼成の電極が配置される、工程、

前記第1の未焼成の積層体部の上に、空洞部形成用ペーストと、導電性ペーストが充填

50

された1以上のビアホールを含むセラミックグリーンシートを1以上含む第2の未焼成の積層体部とを積層する工程であって、前記空洞部形成用ペーストは、前記第1の未焼成の積層体部の上面においてビアホールが露出している領域全体が前記空洞部形成用ペーストに覆われるように、かつ前記第2の未焼成の積層体部の下面においてビアホールが露出している領域全体が前記空洞部形成用ペーストに覆われるように配置される、工程、

前記第2の未焼成の積層体部の上面に第2の未焼成の電極を形成して、未焼成の静電気放電保護構造体を得る工程、ならびに

前記未焼成の静電気放電保護構造体を焼成して、静電気放電保護構造体を得る工程を含む、静電気放電保護構造体の製造方法であって、

前記第1の未焼成の積層体部および前記第2の未焼成の積層体部の両方において、前記空洞部形成用ペーストと接するセラミックグリーンシートと、これに隣接して配置されるセラミックグリーンシートとの間に未焼成の放熱/接続パッドが配置され、該未焼成の放熱/接続パッドは、平面視において、セラミックグリーンシートの前記空洞部形成用ペーストと接する面において露出しているビアホールの面積よりも大きい面積を有し、前記第1の未焼成の積層体部が含む前記空洞部形成用ペーストと接する面において露出している前記ビアホールと、前記第2の未焼成の積層体部が含む前記空洞部形成用ペーストと接する面において露出している前記ビアホールとが、積層方向に前記空洞部形成用ペーストを挟む、方法。

【請求項13】

前記第1の未焼成の積層体部および前記第2の未焼成の積層体部の少なくとも一方は、隣接するセラミックグリーンシート間に配置される1以上の追加の未焼成の放熱/接続パッドを更に含み、前記追加の未焼成の放熱/接続パッドは、該追加の未焼成の放熱/接続パッドに隣接するセラミックグリーンシートの該追加の未焼成の放熱/接続パッドと接する面において露出しているビアホールを覆うように配置される、請求項11または12に記載の方法。

【請求項14】

前記第1の未焼成の積層体部および前記第2の積層体部の少なくとも一方において、未焼成の放熱/接続パッドならびに存在する場合には追加の未焼成の放熱/接続パッドは、キャリアフィルム上に形成されたセラミックグリーンシートに、前記キャリアフィルム側または前記セラミックグリーンシート側からレーザー光を照射することにより、少なくとも前記セラミックグリーンシートを貫通する1以上のビアホールを形成すること、ならびに

前記セラミックグリーンシートの表面に、前記1以上のビアホールを覆うように導電性ペーストを塗布することにより、前記1以上のビアホールに前記導電性ペーストを充填すると同時に未焼成の放熱/接続パッド、追加の未焼成の放熱/接続パッドを形成することにより提供される、請求項11～13のいずれか1項に記載の方法。

【請求項15】

前記キャリアフィルム上に形成された前記セラミックグリーンシートに、前記セラミックグリーンシート側からレーザー光を照射することにより、前記セラミックグリーンシートのみを貫通する1以上のビアホールを形成する、請求項14に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子機器を静電気放電による破壊から保護する静電気放電保護構造体およびその製造方法に関する。

【背景技術】

【0002】

静電気放電(E S D : e l e c t r o - s t a t i c d i s c h a r g e)による電子機器の破壊、誤作動等を防止するために、静電気放電保護デバイス(E S D 保護デバイス)が広く用いられている。

10

20

30

40

50

【 0 0 0 3 】

例えば、特許文献 1 には、セラミック多層基板と、セラミック多層基板の内部に形成された空洞部と、空洞部の内に間隔を設けて先端同士が対向するように配置された対向部を有する、少なくとも一対の放電電極と、セラミック多層基板の表面に形成され、放電電極と接続される外部電極とを有する ESD 保護デバイスが記載されている。特許文献 1 には、セラミックグリーンシート上に、セラミック/金属混合ペーストをスクリーン印刷にて塗布し、その上に電極ペーストをスクリーン印刷により塗布して、対向部間に放電ギャップを有する放電電極を形成することが記載されている。

【 0 0 0 4 】

特許文献 2 には、内部に空洞部を有するセラミック素体と、空洞部に露出する部分を有して、セラミック素体に埋設された第 1 の放電用電極と、空洞部に露出してかつ第 1 の放電用電極の部分と所定の距離だけ離れて対向する部分を有して、セラミック素体に埋設された第 2 の放電用電極とを備え、第 1 の放電用電極と第 2 の放電用電極は、タングステンを 80 重量パーセント以上含有する金属よりなり、第 1 の放電用電極と第 2 の放電用電極でのタングステンの全量に対して酸素と結合したタングステンの量が 2.0 原子% 以下である、静電気対策部品が記載されている。特許文献 2 には、導電性ペーストをスクリーン印刷することにより金属層を形成し、金属層よりなる放電用電極を備える静電気対策部品を得ることが記載されている。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 5 】

【 特許文献 1 】 国際公開第 2008 / 146514 号

【 特許文献 2 】 国際公開第 2009 / 069270 号

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 6 】

近年、電子機器の小型化および高機能化に伴い、電子機器において用いられる ESD 保護デバイスの小型化が求められている。ESD 保護デバイスを小型化するためには、ESD 保護デバイスの内部に配置される放電電極間の距離をより小さくすることが必要となる。従来 of ESD 保護デバイスにおいては、特許文献 1 および 2 に記載されているように、電極ペーストをスクリーン印刷することにより対向部間に放電ギャップを有する放電電極を形成しており、印刷位置を制御することにより放電電極間の距離を制御していた。これに対し、セラミック積層体の内部に配置される層間接続導体によって放電電極を構成し、積層体の積層方向において放電電極が対向する構造を採用することにより、ESD 保護デバイスにおける放電電極間距離を小さくすることが可能である。

【 0 0 0 7 】

また、ESD 保護デバイスは、用途によっては大電流に対して高い耐性を有することが必要とされることがある。層間接続導体により構成される放電電極が積層体の積層方向において対向する構造を採用することにより、従来 of ESD 保護デバイスよりも大電流に対する耐性が高い ESD 保護デバイスを得ることができる。

【 0 0 0 8 】

上述のように、層間接続導体により構成される放電電極は、ESD 保護デバイス内に配置される放電電極間距離の狭小化および ESD 保護デバイスの小型化を達成することができるという利点を有する。一方、ESD 保護デバイスにおいては、上述の小型化および大電流に対する耐性に加えて、静電気放電を繰り返したときの耐性に優れていることが求められる。

【 0 0 0 9 】

本発明は、静電気放電を繰り返したときの耐性に優れた静電気放電保護構造体およびその製造方法を提供することを目的とする。

【 課題を解決するための手段 】

【0010】

本発明者らは、検討を重ねた結果、ESD保護構造体の内部において、層間接続導体により構成される放電電極の対向部の直下に大面積の放熱/接続パッドを配置することにより、静電気放電を繰り返したときの耐性に優れたESD保護構造体を得ることができることを見出し、本発明を完成させるに至った。

【0011】

本発明の第1の要旨によれば、1以上の層間接続導体を含むセラミック層を1以上含む第1の積層体部と、

第1の積層体部上に配置される第2の積層体部であって、1以上の層間接続導体を含むセラミック層を1以上含む、第2の積層体部と、

第1の積層体部と第2の積層体部との間に配置される空洞部と、

空洞部の内側において互いに対向して配置される第1の電極露出領域および第2の電極露出領域と、

第1の積層体部の外側に配置され、第1の積層体部に含まれる層間接続導体を介して第1の電極露出領域と導通する第1の電極と、

第2の積層体部の外側に配置され、第2の積層体部に含まれる層間接続導体を介して第2の電極露出領域と導通する第2の電極と

を含む静電気放電保護構造体であって、

第1の積層体部および第2の積層体部の少なくとも一方において、電極露出領域が配置されるセラミック層とそのセラミック層に隣接するセラミック層との間に、平面視において電極露出領域の面積よりも大きい面積を有する放熱/接続パッドが配置され、放熱/接続パッドは、電極露出領域が配置されるセラミック層に含まれる層間接続導体と、電極露出領域が配置されるセラミック層に隣接するセラミック層に含まれる層間接続導体とを接続する、静電気放電保護構造体を提供される。

【0012】

上述の第1の積層体部および第2の積層体部の少なくとも一方において、空洞部に接するセラミック層に含まれる層間接続導体が空洞部の内側に露出して電極露出領域を形成してよい。

【0013】

上述の第1の積層体部および第2の積層体部の少なくとも一方において、空洞部に接するセラミック層の表面に、そのセラミック層に含まれる層間接続導体を覆うように対向部パッド電極が配置されてよく、この対向部パッド電極の表面が空洞部の内側に露出して電極露出領域を形成する。

【0014】

上述の第1の積層体部および第2の積層体部の少なくとも一方は、隣接するセラミック層間に配置される1以上の追加の放熱/接続パッドを更に含んでよく、この追加の放熱/接続パッドは、追加の放熱/接続パッドに接する一方のセラミック層に含まれる層間接続導体と、追加の放熱/接続パッドに接する他方のセラミック層に含まれる層間接続導体とを接続する。

【0015】

上述の第1の積層体部および第2の積層体部の少なくとも一方において、層間接続導体は、放熱/接続パッドならびに存在する場合には対向部パッド電極および追加の放熱/接続パッドと同一の材料で構成されてよい。

【0016】

上述の第1の積層体部および第2の積層体部の少なくとも一方において、層間接続導体は、第2の電極に近い側の直径が第1の電極に近い側の直径より小さいテーパ形状を有してよい。

【0017】

上述の第1の積層体部および第2の積層体部の少なくとも一方において、層間接続導体は、第1の電極に近い側の直径が第2の電極に近い側の直径より小さいテーパ形状を有

10

20

30

40

50

してよい。

【0018】

上述の静電気放電保護構造体の一の例において、第1の積層体部および第2の積層体部の両方において、層間接続導体は、放熱/接続パッドならびに存在する場合には対向部パッド電極および追加の放熱/接続パッドと同一の材料で構成され、

第1の積層体部および第2の積層体部に含まれる層間接続導体がテーパ形状を有し、第1の積層体部に含まれる層間接続導体の大径側から小径側へと向かう方向と、第2の積層体部に含まれる層間接続導体の大径側から小径側へと向かう方向とが異なる方向である、静電気放電保護構造体であってよい。

【0019】

上述の静電気放電保護構造体のもう1つの例において、第1の積層体部および第2の積層体部の少なくとも一方において、空洞部に接するセラミック層に含まれる層間接続導体が空洞部の内側に露出して電極露出領域を形成し、

第1の積層体部および第2の積層体部の両方において、層間接続導体は、放熱/接続パッドならびに存在する場合には対向部パッド電極および追加の放熱/接続パッドと同一の材料で構成され、

第1の積層体部および第2の積層体部に含まれる層間接続導体がテーパ形状を有し、第1の積層体部に含まれる層間接続導体の大径側から小径側へと向かう方向と、第2の積層体部に含まれる層間接続導体の大径側から小径側へと向かう方向とが同一の方向である、静電気放電保護構造体であってよい。

【0020】

上述の静電気放電保護構造体の更に別の一例において、第1の積層体部および第2の積層体部の少なくとも一方において、空洞部に接するセラミック層に含まれる層間接続導体が空洞部の内側に露出して電極露出領域を形成し、

第1の積層体部および第2の積層体部の一方において、層間接続導体は、放熱/接続パッドならびに存在する場合には対向部パッド電極および追加の放熱/接続パッドと同一の材料で構成され、

第1の積層体部および第2の積層体部の他方において、層間接続導体は、放熱/接続パッドならびに存在する場合には対向部パッド電極および追加の放熱/接続パッドと異なる材料で構成され、

第1の積層体部および第2の積層体部に含まれる層間接続導体がテーパ形状を有し、第1の積層体部に含まれる層間接続導体の大径側から小径側へと向かう方向と、第2の積層体部に含まれる層間接続導体の大径側から小径側へと向かう方向とが異なる方向である、静電気放電保護構造体であってよい。

【0021】

本発明の第2の要旨によれば、導電性ペーストが充填された1以上のビアホールを含むセラミックグリーンシートを1以上含む第1の未焼成の積層体部を形成する工程、

第1の未焼成の積層体部の上下を反転する工程、

上下が反転された第1の未焼成の積層体部の上に、空洞部形成用ペーストと、導電性ペーストが充填された1以上のビアホールを含むセラミックグリーンシートを1以上含む第2の未焼成の積層体部とを積層する工程であって、空洞部形成用ペーストは、上下が反転された第1の未焼成の積層体部の上面においてビアホールが露出している領域全体が空洞部形成用ペーストに覆われるように、かつ第2の未焼成の積層体部の下面においてビアホールが露出している領域全体が空洞部形成用ペーストに覆われるように配置される、工程、

第1の未焼成の積層体部の下面および第2の未焼成の積層体部の上面に各々、第1の未焼成の電極および第2の未焼成の電極を形成して、未焼成の静電気放電保護構造体を得る工程、ならびに

未焼成の静電気放電保護構造体を焼成して、静電気放電保護構造体を得る工程を含む、静電気放電保護構造体の製造方法であって、

10

20

30

40

50

第1の未焼成の積層体部および第2の未焼成の積層体部の少なくとも一方において、空洞部形成用ペーストと接するセラミックグリーンシートと、これに隣接して配置されるセラミックグリーンシートとの間に未焼成の放熱/接続パッドが配置され、未焼成の放熱/接続パッドは、平面視において、セラミックグリーンシートの空洞部形成用ペーストと接する面において露出しているビアホール面積よりも大きい面積を有する、方法が提供される。

【0022】

本発明の第3の要旨によれば、導電性ペーストが充填された1以上のビアホールを含むセラミックグリーンシートを1以上含む第1の未焼成の積層体部を形成する工程であって、第1の未焼成の積層体部の下面に第1の未焼成の電極が配置される、工程、

10

第1の未焼成の積層体部の上に、空洞部形成用ペーストと、導電性ペーストが充填された1以上のビアホールを含むセラミックグリーンシートを1以上含む第2の未焼成の積層体部とを積層する工程であって、空洞部形成用ペーストは、第1の未焼成の積層体部の上面においてビアホールが露出している領域全体が空洞部形成用ペーストに覆われるように、かつ第2の未焼成の積層体部の下面においてビアホールが露出している領域全体が空洞部形成用ペーストに覆われるように配置される、工程、

第2の未焼成の積層体部の上面に第2の未焼成の電極を形成して、未焼成の静電気放電保護構造体を得る工程、ならびに

未焼成の静電気放電保護構造体を焼成して、静電気放電保護構造体を得る工程を含む、静電気放電保護構造体の製造方法であって、

20

第1の未焼成の積層体部および第2の未焼成の積層体部の少なくとも一方において、空洞部形成用ペーストと接するセラミックグリーンシートと、これに隣接して配置されるセラミックグリーンシートとの間に未焼成の放熱/接続パッドが配置され、未焼成の放熱/接続パッドは、平面視において、セラミックグリーンシートの空洞部形成用ペーストと接する面において露出しているビアホール面積よりも大きい面積を有する、方法が提供される。

【0023】

上述の方法において、第1の未焼成の積層体部および第2の未焼成の積層体部の少なくとも一方は、隣接するセラミックグリーンシート間に配置される1以上の追加の未焼成の放熱/接続パッドを更に含んでよく、この追加の未焼成の放熱/接続パッドは、追加の未焼成の放熱/接続パッドに隣接するセラミックグリーンシートの追加の未焼成の放熱/接続パッドと接する面において露出しているビアホールを覆うように配置される。

30

【0024】

上述の方法において、第1の未焼成の積層体部および第2の積層体部の少なくとも一方における未焼成の放熱/接続パッドならびに存在する場合には追加の未焼成の放熱/接続パッドおよび第1の未焼成の電極は、

キャリアフィルム上に形成されたセラミックグリーンシートに、キャリアフィルム側またはセラミックグリーンシート側からレーザー光を照射することにより、少なくともセラミックグリーンシートを貫通する1以上のビアホールを形成すること、ならびに

セラミックグリーンシートの表面に、1以上のビアホールを覆うように導電性ペーストを塗布することにより、1以上のビアホールに導電性ペーストを充填すると同時に未焼成の放熱/接続パッド、追加の未焼成の放熱/接続パッドまたは第1の未焼成の電極を形成すること

40

により提供されてよい。このとき、キャリアフィルム上に形成されたセラミックグリーンシートに、セラミックグリーンシート側からレーザー光を照射することにより、セラミックグリーンシートのみを貫通する1以上のビアホールを形成することが好ましい。

【発明の効果】

【0025】

本発明に係る静電気放電保護構造体は、上述のように層間接続導体で構成される放電電極の対向部の直下に大面積の放熱/接続パッドが配置されていることにより、静電気放電

50

が繰り返り起こったときに放電電極対向部において発生する熱の放熱が容易になり、放熱特性が大幅に向上する。その結果、本発明に係る静電気放電保護構造体は、静電気放電を繰り返したときに優れた耐性を示す。本発明に係る方法は、上記構成を有することにより、放電電極の対向部の直下に大面積の放熱／接続パッドが配置される静電気放電保護構造体を製造することができ、従って、静電気放電を繰り返したときに優れた耐性を示す静電気放電保護構造体を製造することができる。

【図面の簡単な説明】

【0026】

【図1】図1は、本発明の第1の実施形態に係るESD保護構造体の概略断面図である。

【図2】図2は、本発明の第1の実施形態に係るESD保護構造体の第1の変形例の概略断面図である。

10

【図3】図3は、本発明の第1の実施形態に係るESD保護構造体の第2の変形例の概略断面図である。

【図4】図4は、本発明の第1の実施形態に係るESD保護構造体の第3の変形例の概略断面図である。

【図5】図5は、本発明の第1の実施形態に係るESD保護構造体の第4の変形例の概略断面図である。

【図6】図6は、本発明の第2の実施形態に係るESD保護構造体の概略断面図である。

【図7】図7は、本発明の第2の実施形態に係るESD保護構造体の第1の変形例の概略断面図である。

20

【図8】図8は、本発明の第2の実施形態に係るESD保護構造体の第2の変形例の概略断面図である。

【図9】図9は、本発明の第2の実施形態に係るESD保護構造体の第3の変形例の概略断面図である。

【図10】図10は、本発明の第2の実施形態に係るESD保護構造体の第4の変形例の概略断面図である。

【図11】図11は、本発明の第2の実施形態に係るESD保護構造体の第5の変形例の概略断面図である。

【図12】図12は、本発明の第2の実施形態に係るESD保護構造体の第6の変形例の概略断面図である。

30

【図13】図13は、本発明の第2の実施形態に係るESD保護構造体の第7の変形例の概略断面図である。

【図14】図14は、本発明の一の実施形態に係るESD保護構造体の製造方法の第1の実施形態を説明する模式図である。

【図15】図15は、本発明の一の実施形態に係るESD保護構造体の製造方法の第2の実施形態を説明する模式図である。

【図16】図16は、未焼成の放熱／接続パッドを形成するための方法1の手順を説明する模式図である。

【図17】図17は、未焼成の放熱／接続パッドを形成するための方法2の手順を説明する模式図である。

40

【図18】図18は、未焼成の放熱／接続パッドを形成するための方法3の手順を説明する模式図である。

【図19】図19は、未焼成の放熱／接続パッドを形成するための方法4の手順を説明する模式図である。

【図20】図20は、積層基板に実装された本発明の一の実施形態に係るESD保護構造体の一例を示す概略断面図である。

【図21】図21は、比較例1のESD保護構造体の概略断面図である。

【発明を実施するための形態】

【0027】

以下、図面を参照して、本発明の実施形態に係るESD保護構造体について説明する。

50

但し、以下に示す実施形態は例示を目的とするものであり、本発明は以下の実施形態に限定されるものではない。また、異なる実施形態で示した構成の部分的な置換または組み合わせが可能であることは言うまでもない。以下に説明する構成要素の寸法、材質、形状、相対的配置等は、特定の記載がない限りは本発明の範囲をそれのみに限定する趣旨ではなく、単なる説明例にすぎない。また、各図面が示す構成要素の大きさ、形状、位置関係等は説明を明確にするため誇張していることがある。

【0028】

[E S D 保護構造体]

(第 1 の実施形態)

本発明の第 1 の実施形態に係る E S D 保護構造体について以下に説明する。図 1 に、本発明の第 1 の実施形態に係る E S D 保護構造体の概略断面図を示す。なお、本明細書において、図 1 に示すように、E S D 保護構造体 1 の長手方向を長さ方向 (L 方向)、水平面内において長さ方向に対して垂直な方向を幅方向 (W 方向)、セラミック層 (図 1 において 2 1 ~ 2 5 で示す) の積層方向を厚さ方向 (T 方向) とよぶことがある。本実施形態に係る E S D 保護構造体 1 は、1 以上の層間接続導体 3 を含むセラミック層 (図 1 において 2 1、2 2 および 2 5 で示す) を 1 以上含む第 1 の積層体部 1 1 と、第 1 の積層体部 1 1 上に配置される第 2 の積層体部 1 2 であって、1 以上の層間接続導体 3 を含むセラミック層 (図 1 において 2 3、2 4 および 2 5 で示す) を 1 以上含む、第 2 の積層体部 1 2 と、第 1 の積層体部 1 1 と第 2 の積層体部 1 2 との間に配置される空洞部 6 と、空洞部 6 の内側において互いに対向して配置される第 1 の電極露出領域および第 2 の電極露出領域と、第 1 の積層体部 1 1 の外側に配置され、第 1 の積層体部 1 1 に含まれる層間接続導体 3 を介して第 1 の電極露出領域と導通する第 1 の電極 7 1 と、第 2 の積層体部 1 2 の外側に配置され、第 2 の積層体部 1 2 に含まれる層間接続導体 3 を介して第 2 の電極露出領域と導通する第 2 の電極 7 2 とを含む。なお、後述するように、図 1 に示す実施形態において、第 1 の電極露出領域は、空洞部 6 に接するセラミック層 2 2 の表面に配置される対向部パッド電極 5 2 の表面が空洞部 6 の内側に露出している領域を指し、第 2 の電極露出領域は、空洞部 6 に接するセラミック層 2 3 の表面に配置される対向部パッド電極 5 2 の表面が空洞部 6 の内側に露出している領域を指す。また、第 1 の電極露出領域および第 2 の電極露出領域を総称して「電極露出領域」ともよぶ。

【0029】

本実施形態において、セラミック層 2 1 ~ 2 5 は、常套的なセラミック材料を含むものであってよい。例えば、セラミック層は、Ba、Al、Si を主成分として含むセラミック材料およびガラスセラミックス等の低温焼結セラミックス (L T C C : L o w T e m p e r a t u r e C o f i r a b l e C e r a m i c s)、磁性体セラミック等を含んでよい。

【0030】

第 1 の積層体部 1 1 および第 2 の積層体部 1 2 に含まれるセラミック層は、1 以上の層間接続導体 3 を含む。図 1 に示す実施形態において、セラミック層 2 1 ~ 2 5 は各々、1 つの層間接続導体 3 を含む。第 1 の積層体部 1 1 および第 2 の積層体部 1 2 において、各セラミック層に含まれる層間接続導体 3 は、隣接するセラミック層に含まれる層間接続導体 3 と、直接または放熱 / 接続パッドもしくは追加の放熱 / 接続パッドを介して電氣的に接続する。第 1 の積層体部 1 1 に含まれる層間接続導体 3、放熱 / 接続パッド 5 1 および対向部パッド電極 5 2 と、第 2 の積層体部 1 2 に含まれる層間接続導体 3、放熱 / 接続パッド 5 1 および対向部パッド電極 5 2 とは、E S D 保護構造体 1 において 1 対の放電電極を構成するとみなすことができる。第 1 の積層体部 1 1 に含まれる層間接続導体 3、放熱 / 接続パッド 5 1 および対向部パッド電極 5 2 は第 1 の電極露出領域と導通し、第 2 の積層体部 1 2 に含まれる層間接続導体 3、放熱 / 接続パッド 5 1 および対向部パッド電極 5 2 は第 2 の電極露出領域と導通する。第 1 の電極露出領域および第 2 の電極露出領域は、空洞部 6 の内側において互いに対向して配置される。従って、本実施形態の E S D 保護構造体において、一方の放電電極 (層間接続導体 3、放熱 / 接続パッド 5 1 および対向部パ

ッド電極 5 2) の電極露出領域 (第 1 の電極露出領域) と、他方の放電電極 (層間接続導体 3、放熱 / 接続パッド 5 1 および対向部パッド電極 5 2) の電極露出領域 (第 2 の電極露出領域) とが、空洞部 6 において互いに対向して配置されるとみなすことができる。上述のように、外部電極 (図 1 に示す実施形態における第 1 の電極 7 1 および第 2 の電極 7 2) から静電気放電が起こる空洞部 6 に至るまでが層間接続導体 3 で形成された放電電極は、従来技術の印刷により形成された放電電極 (例えば特許文献 1 に記載の放電電極) と比較して、大電流に対する耐性が高いという利点を有する。そのため、本実施形態に係る E S D 保護構造体は、大電流に対応する必要がある用途において好適に使用することができる。更に、外部電極から空洞部 6 に至るまでが層間接続導体 3 で形成された放電電極は、従来技術の印刷により形成された放電電極と比較して、静電気放電を繰り返したときの耐性が向上するという利点も有する。放電電極の対向部において静電気放電が起こると熱が発生する。従来の印刷された放電電極であれば、発熱により電極の剥がれや劣化が起こり得、放電電極の耐性が劣化するおそれがある。これに対し、層間接続導体で構成される放電電極は、構造的に電極の剥がれが起こりにくく、また、従来の放電電極と比較して金属成分の体積が大きいので発熱による温度上昇が起こりにくいので、電極の剥がれが起こりにくい。層間接続導体 3 により構成される放電電極は、従来の印刷により形成される放電電極と比較して、熱に対して高い耐性を有し、従って、静電気放電を繰り返したときに優れた耐性を示す。結果として、本実施形態に係る E S D 保護構造体は、大電流に対応する必要がある用途において好適に使用することができる。

10

【 0 0 3 1 】

20

空洞部 6 は、第 1 の積層体部 1 1 と第 2 の積層体部 1 2 との間に配置される。空洞部 6 の寸法および形状は特に限定されるものではなく、例えば図 1 に示すような矩形の他、円柱形等の形状を適宜選択することができる。本実施形態に係る E S D 保護構造体 1 において、第 1 の電極露出領域と第 2 の電極露出領域との間の距離 (換言すれば、放電電極間距離) は、空洞部 6 の厚さ (T 方向の寸法) によって規定される。空洞部 6 の厚さは、後述するように、空洞部形成用ペーストの塗布厚さによって制御される。一般に、空洞部形成用ペーストをスクリーン印刷等の方法で塗布する場合、空洞部形成用ペーストの塗布厚さは、従来の印刷位置の制御による放電電極間距離の設定方法 (例えば特許文献 1 に記載の方法) と比較して、より精確に制御することが可能である。従って、本実施形態の E S D 保護構造体 1 においては、空洞部 6 の設計厚さが小さい場合であっても空洞部 6 の厚さを高い精度で制御することが可能であり、その結果、E S D 保護構造体 1 の小型化が可能である。空洞部 6 は、平面視において電極露出領域 (第 1 の電極露出領域および第 2 の電極露出領域) の全体が空洞部 6 の内側に存在するように配置される。このように空洞部 6 を配置することにより、第 1 の電極露出領域と第 2 の電極露出領域とを空洞部 6 において対向して配置することができる。

30

【 0 0 3 2 】

E S D 保護構造体 1 の第 1 の積層体部 1 1 および第 2 の積層体部 1 2 の少なくとも一方において、電極露出領域が配置されるセラミック層とそのセラミック層に隣接するセラミック層との間に、平面視において前記電極露出領域の面積よりも大きい面積を有する放熱 / 接続パッドが配置される。図 1 に示す実施形態においては、第 1 の積層体部 1 1 および第 2 の積層体部 1 2 の両方において放熱 / 接続パッド 5 1 が配置されている。第 1 の積層体部 1 1 において、放熱 / 接続パッド 5 1 は、電極露出領域が配置されるセラミック層 2 2 とそのセラミック層に隣接するセラミック層 2 1 との間に配置され、第 2 の積層体部 1 2 において、放熱 / 接続パッド 5 1 は、電極露出領域が配置されるセラミック層 2 3 とそのセラミック層に隣接するセラミック層 2 4 との間に配置される。第 1 の積層体部 1 1 において、放熱 / 接続パッド 5 1 は、第 1 の電極露出領域が配置されるセラミック層 (図 1 において 2 2 で示す) に含まれる層間接続導体 3 と、電極露出領域が配置されるセラミック層 2 2 に隣接するセラミック層 2 1 に含まれる層間接続導体 3 とを接続するように配置される。このように放熱 / 接続パッド 5 1 を配置することにより、セラミック層 2 2 に含まれる層間接続導体 3 とセラミック層 2 1 に含まれる層間接続導体 3 との間の導通を確保

40

50

することができる。同様に、第2の積層体部12において、放熱/接続パッド51は、第1の電極露出領域が配置されるセラミック層(図1において23で示す)に含まれる層間接続導体3と、電極露出領域が配置されるセラミック層23に隣接するセラミック層24に含まれる層間接続導体3とを接続するように配置される。このように放熱/接続パッド51を配置することにより、セラミック層23に含まれる層間接続導体3とセラミック層24に含まれる層間接続導体3との間の導通を確保することができる。

【0033】

放熱/接続パッド51は、平面視において電極露出領域の面積よりも大きい面積を有する。図1に示す実施形態において、電極露出領域は、対向部パッド電極52の表面が空洞部6の内側に露出している領域であり、電極露出領域の面積は、平面視における対向部パッド電極52の面積で表される。従って、本実施形態において、放熱/接続パッド51は平面視において対向部パッド電極52の面積よりも大きい面積を有する。このように放電電極の対向部(空洞部6における第1の電極露出領域と第2の電極露出領域との対向部)の直下および/または直上に大面積の放熱/接続パッド51を配置することにより、ESD保護構造体1が静電気放電を繰り返したときの耐性を向上させることができる。

【0034】

放熱/接続パッド51の配置により静電気放電を繰り返したときの耐性が向上するメカニズムは、いかなる理論にも拘束されるものではないが、凡そ以下の通りであると考えられる。ESD保護構造体1において静電気放電が起こると、放電電極の対向部において熱が発生する。発生した熱に起因して放電電極の劣化が発生し、対向する放電電極間の距離が変化し得る。これにより、放電特性が劣化することがある。また、発熱による温度変化が起こると、熱膨張係数の差に起因して、ESD保護構造体1の各部材間の接合部に負荷がかかり得る。また、静電気放電が繰り返し起こると、最悪の場合、ESD保護構造体1の各部材間の接合が破壊されてしまうおそれがある。これに対し、放電電極の対向部の直下および/直上に大面積の放熱/接続パッド51を配置すると、対向部において発生した熱の放熱が容易になり、放熱特性が大幅に向上する。その結果、発生した熱に起因して各部材間の接合部にかかり得る負荷を低減することができ、静電気放電が繰り返し起こったときの耐性が向上する。放熱/接続パッド51の形状は特に限定されるものではなく、円形、矩形等の形状を適宜選択することができる。放熱/接続パッド51は、好ましくは平面視において空洞部6の少なくとも一部が放熱/接続パッド51と重なるように配置され、より好ましくは平面視において空洞部6の全体が放熱/接続パッド51の内側に存在するように配置される。このように放熱/接続パッド51を配置することにより、静電気放電が起こったときに発生する熱の放熱がより容易になり、その結果、静電気放電が繰り返し起こったときの耐性をより一層向上させることができる。また、放熱/接続パッド51は、好ましくは平面視において電極露出領域(第1の電極露出領域または第2の電極露出領域)の少なくとも一部が放熱/接続パッド51と重なるように配置され、より好ましくは平面視において電極露出領域の全体が放熱/接続パッド51の内側に存在するように配置される。このように放熱/接続パッド51を配置することにより、静電気放電が起こったときに発生する熱の放熱がより容易になり、その結果、静電気放電が繰り返し起こったときの耐性をより一層向上させることができる。本実施形態においては、放熱/接続パッド51は、平面視において対向部パッド電極52の少なくとも一部が放熱/接続パッド51と重なるように配置されることが好ましく、平面視において対向部パッド電極52の全体が放熱/接続パッド51の内側に存在するように配置されることがより好ましい。平面視において、放熱/接続パッド51の面積は、電極露出領域の面積(空洞部6に露出している層間接続導体表面の面積または対向部パッド電極52の面積)よりも大きいことが望ましい。但し、放熱/接続パッド51の端部が積層体部(第1の積層体部11および第2の積層体部12)の端部に近接すると、放熱/接続パッド51の存在により剥がれが生じるおそれがある。従って、放熱/接続パッドの端部は、積層体部の端部から100 μ m以上離間していることが望ましい。

【0035】

10

20

30

40

50

第1の積層体部11および第2の積層体部12の少なくとも一方において、空洞部6に接するセラミック層の表面に、そのセラミック層に含まれる層間接続導体を覆うように対向部パッド電極が配置されてよい。本実施形態のESD保護構造体1においては、第1の積層体部11および第2の積層体部12の両方において対向部パッド電極52が配置される。第1の積層体部11においては、空洞部6に接するセラミック層22の表面に、そのセラミック層22に含まれる層間接続導体3を覆うように対向部パッド電極52が配置される。第2の積層体部12においては、空洞部6に接するセラミック層23の表面に、そのセラミック層23に含まれる層間接続導体3を覆うように対向部パッド電極52が配置される。対向部パッド電極52の表面は、空洞部6の内側に露出して電極露出領域(第1の電極露出領域および第2の電極露出領域)を形成する。このように対向部パッド電極52を配置することにより、静電気放電が起こったときに発生する熱の放熱がより容易になり、その結果、静電気放電が繰り返し起こったときの耐性をより一層向上させることができる。ESD保護構造体1の放熱特性を向上させるためには、対向部パッド電極52の面積が大きいことが好ましい。しかし、空洞部6の内壁の一部を構成する対向部パッド電極52の面積を大きくすると、セラミック層にクラックや割れが発生するおそれがある。これに対し、対向部パッド電極52の面積を放電電極対向部の直下および/または直上に配置される放熱/接続パッド51の面積よりも小さくすると、上述のクラックや割れの発生を抑制することができる。対向部パッド電極52の形状は特に限定されるものではなく、円形、矩形等の形状を適宜選択することができる。平面視において対向部パッド電極52の面積は空洞部6の面積より小さいことが好ましく、平面視において対向部パッド電極52の全体が空洞部6の内側に存在するように配置することが好ましい。対向部パッド電極52の寸法は、対向部パッド電極52が配置されるセラミック層に含まれる層間接続導体3の直径および数に応じて適宜設定することができる。例えば、対向部パッド電極52が配置されるセラミック層が1個の層間接続導体3を含む場合、層間接続導体3の直径にもよるが、対向部パッド電極52の直径は約50 μ m以上約200 μ m以下程度であってよい。また、後述の図2に示すように対向部パッド電極52が配置されるセラミック層が9個(L方向に3個 \times W方向に3個)の層間接続導体3を含む場合、層間接続導体3の直径にもよるが、対向部パッド電極52の直径は約150 μ m以上約600 μ m以下程度であってよい。

【0036】

第1の積層体部および第2の積層体部の少なくとも一方において、層間接続導体は、放熱/接続パッドならびに存在する場合には対向部パッド電極および追加の放熱/接続パッドと異なる材料で構成されてよい。また、第1の電極および/または第2の電極もまた、層間接続導体と異なる材料で構成されてよい。図1に示す実施形態においては、第1の積層体部11および第2の積層体部12の両方において、層間接続導体3は、放熱/接続パッド51、対向部パッド電極52、第1の電極71および第2の電極72と異なる材料で構成される。層間接続導体3は、後述するように、セラミック層に形成されたピアホールに導電性材料を充填することにより形成される。層間接続導体3は、Cu、Ag、Pd、Au等の導電性成分を含む。層間接続導体3は、上述の導電性成分に加えて、セラミック粉末や金属酸化物等の添加物を含んでよい。放熱/接続パッド51、対向部パッド電極52、第1の電極71および第2の電極72は、全てが同一の材料で構成されてよく、各々が異なる材料で構成されてもよい。放熱/接続パッド51、対向部パッド電極52、第1の電極71および第2の電極72は、層間接続導体と同じ種類の導電性成分を含むことが望ましく、例えばCu、Ag、Pd、Au等を含むことが好ましい。

【0037】

層間接続導体3の形状は特に限定されるものではなく、例えば略円柱形、略円錐台形等であってよい。本実施形態において、層間接続導体3は、一方の端部がテーパ状に細くなっている略円錐台形である。本実施形態のESD保護構造体の第1の積層体部および第2の積層体部の少なくとも一方において、層間接続導体は、第2の電極に近い側の直径が第1の電極に近い側の直径より小さいテーパ形状を有してよい。また、本実施形態のE

10

20

30

40

50

S D保護構造体の第1の積層体部および第2の積層体部の少なくとも一方において、第1の電極に近い側の直径が第2の電極に近い側の直径より小さいテーパ形状を有してよい。図1に示す実施形態において、第1の積層体部11に含まれる層間接続導体3は、第2の電極72に近い側の直径が第1の電極71に近い側の直径より小さいテーパ形状を有し、第2の積層体部12に含まれる層間接続導体3は、第1の電極71に近い側の直径が第2の電極72に近い側の直径より小さいテーパ形状を有する。層間接続導体3の直径は、大径側において40 μ m以上200 μ m以下であってよく、小径側において20 μ m以上150 μ m以下であってよい。層間接続導体3の直径が小さいほど、空洞部6のL方向およびW方向の寸法を小さくすることができ、その結果、ESD保護構造体1を小型化することができる。層間接続導体3の高さ(T方向の寸法)は、セラミック層の厚さを調節することにより適宜設定することができる。層間接続導体3の高さは、例えば5 μ m以上200 μ m以下であってよい。

10

【0038】

第1の電極71は、第1の積層体部11の外側に配置され、第1の積層体部11に含まれる層間接続導体3を介して第1の電極露出領域と導通する。第2の電極72は、第2の積層体部12の外側に配置され、第2の積層体部12に含まれる層間接続導体3を介して第2の電極露出領域と導通する。なお、本明細書において、第1の電極71および第2の電極72を総称して「電極」とよぶことがある。ESD保護構造体1がESD保護素子である場合、第1の電極71および第2の電極72は外部電極として機能する。

【0039】

20

次に、本発明の第1の実施形態に係るESD保護構造体の第1の変形例について図面を参照して説明する。なお、以降の変形例については、図1に示す構成と異なる点を中心に説明し、図1に示す構成と共通する事項については記述を省略する。図2に、本発明の第1の実施形態に係るESD保護構造体の第1の変形例の概略断面図を示す。第1の変形例は、第1の積層体部11および第2の積層体部12の両方において対向部パッド電極を有しない構成を有する。この場合、第1の積層体部11および第2の積層体部12の両方において、空洞部6に接するセラミック層(22および23)に含まれる層間接続導体3が空洞部6の内側に露出して電極露出領域(第1の電極露出領域および第2の電極露出領域)を形成する。なお、図2に示す変形例は第1の積層体部11および第2の積層体部12の両方において対向部パッド電極を有しないが、第1の積層体部11および第2の積層体部12のいずれか一方が対向部パッド電極を有しない構成であってもよい。なお、図2に示すように、第1の積層体部11において、空洞部6に接するセラミック層22に含まれる複数の層間接続導体3の表面が空洞部6の内側に露出している場合、第1の電極露出領域の面積は、この複数の層間接続導体3の露出面の合計で表される。同様に、第2の積層体部12において、空洞部6に接するセラミック層23に含まれる複数の層間接続導体3の表面が空洞部6の内側に露出している場合、第2の電極露出領域の面積は、この複数の層間接続導体3の露出面の合計で表される。

30

【0040】

図2に示す変形例において、空洞部6に接するセラミック層22および23は複数の層間接続導体3を含む。なお、図2に示す変形例において、セラミック層22および23はそれぞれ、9個の層間接続導体3(L方向に3個×W方向に3個)を含む。このように複数の層間接続導体3を配置することにより、第1の電極露出領域および第2の電極露出領域の面積を大きくすることができる。空洞部6において第1の電極露出領域と第2の電極露出領域とを対向して配置する場合、平面視において第1の電極露出領域と第2の電極露出領域とが少なくとも一部において重なるように配置する必要がある。上述のように電極露出領域の面積を大きくすることにより、第1の電極露出領域と第2の電極露出領域との対向をより一層確実に確保することができる。

40

【0041】

図3に、本発明の第1の実施形態に係るESD保護構造体の第2の変形例の概略断面図を示す。図3に示す変形例のESD保護構造体1において、第1の積層体部11に含まれ

50

る層間接続導体 3 および第 2 の積層体部 1 2 に含まれる層間接続導体 3 は共に、第 2 の電極 7 2 に近い側の直径が第 1 の電極 7 1 に近い側の直径より小さいテーパ形状を有する。ESD 保護構造体 1 がこのような構造を有する場合、後述する製造工程において、第 1 の未焼成の積層体部を反転させる工程が不要になるので、セラミックグリーンシートを積層するときに生じ得る位置ずれを防止することができ、その結果、第 1 の電極露出領域と第 2 の電極露出領域との対向をより一層確実に確保することが可能である。

【0042】

図 4 に、本発明の第 1 の実施形態に係る ESD 保護構造体の第 3 の変形例の概略断面図を示す。図 4 に示すように、第 1 の積層体部 1 1 および第 2 の積層体部 1 2 の両方は、隣接するセラミック層間に配置される 1 以上の追加の放熱 / 接続パッド 5 3 を更に含んでよい。第 3 の変形例においては、互いに隣接するセラミック層 2 1 とセラミック層 2 5 との間、およびセラミック層 2 4 とセラミック層 2 5 との間にそれぞれ、追加の放熱 / 接続パッド 5 3 が配置される。なお、本変形例においては、第 1 の積層体部 1 1 および第 2 の積層体部 1 2 の両方が追加の放熱 / 接続パッド 5 3 を含んでいるが、本発明はこの構成に限定されず、第 1 の積層体部 1 1 および第 2 の積層体部 1 2 のいずれか一方のみが追加の放熱 / 接続パッド 5 3 を含んでもよい。追加の放熱 / 接続パッド 5 3 は、追加の放熱 / 接続パッド 5 3 に接する一方のセラミック層 (2 1 および 2 4) に含まれる層間接続導体 3 と、追加の放熱 / 接続パッド 5 3 に接する他方のセラミック層 (2 5) に含まれる層間接続導体 3 とを接続するように配置される。追加の放熱 / 接続パッド 5 3 の寸法は特に限定されず、平面視において放熱 / 接続パッド 5 1 および存在する場合には対向部パッド電極 5 2 より大きい面積を有してよく、あるいは平面視において放熱 / 接続パッド 5 1 および存在する場合には対向部パッド電極 5 2 より小さい面積を有してよい。追加の放熱 / 接続パッド 5 3 を設けることにより、ESD 保護構造体 1 の放熱特性を更に向上させることができる。加えて、追加の放熱 / 接続パッド 5 3 を設けることにより、後述する製造工程においてセラミックグリーンシートを積層する際に位置ずれが生じた場合であっても、隣接するセラミック層に含まれる層間接続導体 3 同士の導通を確保することができる。なお、本明細書において、対向部パッド電極、放熱 / 接続パッドおよび追加の放熱 / 接続パッドを総称して「パッド」とよぶことがある。図 4 に示す変形例において、セラミック層 2 1 ~ 2 5 はそれぞれ、9 個の層間接続導体 3 (L 方向に 3 個 × W 方向に 3 個) を含む。

【0043】

図 5 に、本発明の第 1 の実施形態に係る ESD 保護構造体の第 4 の変形例の概略断面図を示す。図 5 に示す変形例の ESD 保護構造体 1 は、第 2 の積層体部 1 2 に含まれるセラミック層 2 3 の表面のみに対向部パッド電極 5 2 が配置され、対向部パッド電極 5 2 の表面が空洞部 6 において露出して第 2 の電極露出領域を形成する。一方、第 1 の積層体部 1 1 に含まれるセラミック層 2 2 の表面には対向部パッド電極 5 2 は配置されず、セラミック層 2 2 に含まれる層間接続導体 3 の小径側の表面が空洞部において露出して第 1 の電極露出領域を形成する。

【0044】

(第 2 の実施形態)

次に、本発明の第 2 の実施形態に係る ESD 保護構造体について以下に説明する。なお、第 2 の実施形態では第 1 の実施形態と共通の事柄についての記述を省略し、異なる点についてのみ説明する。特に、同様の構成による同様の作用効果については本実施形態においては逐次言及しない。図 6 に、本発明の第 2 の実施形態に係る ESD 保護構造体の概略断面図を示す。図 6 に示す実施形態において、第 1 の積層体部 1 1 に含まれるセラミック層 2 2 の表面に対向部パッド電極 5 2 が配置され、対向部パッド電極 5 2 の表面が空洞部 6 の内側に露出して第 1 の電極露出領域を形成する。同様に、第 2 の積層体部 1 2 に含まれるセラミック層 2 3 の表面に対向部パッド電極 5 2 が配置され、対向部パッド電極 5 2 の表面が空洞部 6 の内側に露出して第 2 の電極露出領域を形成する。図 6 に示すように、第 1 の積層体部 1 1 および第 2 の積層体部 1 2 の少なくとも一方において、層間接続導体 3 は、放熱 / 接続パッド 5 1 ならびに存在する場合には対向部パッド電極 5 2 および追加

の放熱/接続パッド53と同一の材料で構成されてよい。また、第1の電極71および/または第2の電極72もまた、層間接続導体3と同一の材料で構成されてもよい。図6に示す第1の積層体部11および第2の積層体部12の両方において、層間接続導体3は、放熱/接続パッド51、対向部パッド電極52および追加の放熱/接続パッド53と同一の材料で構成される。この場合、層間接続導体3と、放熱/接続パッド51、対向部パッド電極52および追加の放熱/接続パッド53とを一体成形することができるので、層間接続導体3と、放熱/接続パッド51、対向部パッド電極52および追加の放熱/接続パッド53との間に生じ得る位置ずれを防止することができる。一のセラミック層に含まれる層間接続導体とその一のセラミック層に隣接するセラミック層に含まれる層間接続導体とを電氣的に接続する放熱/接続パッドをセラミック層間に設ける場合、層間接続導体と放熱/接続パッドとの位置ずれが生じ得る。層間接続導体を小径化すると、この位置ずれの問題が起こりやすくなる。層間接続導体と放熱/接続パッドとを、同一工程において同一の材料を用いて一体成形することにより、層間接続導体と放熱/接続パッドとの位置ずれを防止することができる。同様に、対向部パッド電極、追加の放熱/接続パッド、第1および第2の電極についても、層間接続導体と一体成形することにより位置ずれを防止することができる。このことは、ESD保護構造体を小型化する場合においても有利である。更に、層間接続導体と放熱/接続パッド等とを一体成形することにより、放熱/接続パッド等の剥離を防止することができる。また、層間接続導体と放熱/接続パッド等とを一体成形することにより、製造工程における工数を削減することができ、また、材料コストを低減することもできる。図6に示すように、第1の積層体部11および第2の積層体部12に含まれる層間接続導体3はテーパ形状を有してよく、第1の積層体部11に含まれる層間接続導体3の大径側から小径側へと向かう方向と、第2の積層体部12に含まれる層間接続導体3の大径側から小径側へと向かう方向とは異なる方向であってよい。図6に示す変形例において、第1の積層体部11に含まれる層間接続導体3の大径側から小径側へと向かう方向は、第2の電極72から第1の電極71へと向かう方向と同一であり、第2の積層体部12に含まれる層間接続導体3の大径側から小径側へと向かう方向は、第1の電極71から第2の電極72へと向かう方向と同一である。

【0045】

図7に、本発明の第2の実施形態に係るESD保護構造体の第1の変形例の概略断面図を示す。図7に示すように、各セラミック層は複数の層間接続導体を含んでよい。図7に示す第1の変形例において、セラミック層21~25はそれぞれ、9個の層間接続導体3(L方向に3個×W方向に3個)を含む。

【0046】

図8に、本発明の第2の実施形態に係るESD保護構造体の第2の変形例の概略断面図を示す。図8に示す変形例において、第2の積層体部12のセラミック層23に含まれる層間接続導体3が空洞部6の内側に露出して第2の電極露出領域を形成する。一方、第1の積層体部11に含まれるセラミック層22の表面には対向部パッド電極52が配置され、対向部パッド電極52の表面が空洞部6の内側に露出して第1の電極露出領域を形成する。図8に示す変形例において、層間接続導体3は、第1の積層体部11および第2の積層体部12の両方において、放熱/接続パッド51、対向部パッド電極52および追加の放熱/接続パッド53と同一の材料で構成される。また、図8に示す変形例において、第1の積層体部11に含まれる層間接続導体3および第2の積層体部12に含まれる層間接続導体3の両方が、第1の電極71に近い側の直径が第2の電極72に近い側の直径より小さいテーパ形状を有する。換言すれば、第1の積層体部11に含まれる層間接続導体3の大径側から小径側へと向かう方向と、第2の積層体部12に含まれる層間接続導体3の大径側から小径側へと向かう方向とが同一の方向である。ESD保護構造体1がこのような構成を有する場合、後述する製造工程において第1の未焼成の積層体部を反転させる工程が不要であるので、反転工程に起因して生じ得る位置ずれを防止することができる。

【0047】

図9に、本発明の第2の実施形態に係るESD保護構造体の第3の変形例の概略断面図

10

20

30

40

50

を示す。図9に示す変形例において、第1の積層体部11に含まれるセラミック層22の表面のみに対向部パッド電極52が配置され、対向部パッド電極52の表面が空洞部6の内側に露出して第1の電極露出領域を形成する。また、図8に示す変形例において、第1の積層体部11に含まれる層間接続導体3および第2の積層体部12の両方に含まれる層間接続導体3の両方が、第2の電極72に近い側の直径が第1の電極71に近い側の直径より小さいテーパ形状を有する。ESD保護構造体1がこのような構成を有する場合、後述する製造工程において第1の未焼成の積層体部を反転させる工程が不要であるので、反転工程に起因して生じ得る位置ずれを防止することができる。図9に示す第3の変形例において、セラミック層21~25はそれぞれ、9個の層間接続導体3(L方向に3個×W方向に3個)を含む。

10

【0048】

図10に、本発明の第2の実施形態に係るESD保護構造体の第4の変形例の概略断面図を示す。図10に示す変形例において、第1の積層体部11に含まれるセラミック層22に含まれる層間接続導体3の小径側の表面が空洞部6の内部に露出して第1の電極露出領域を形成し、第2の積層体部12に含まれるセラミック層23に含まれる層間接続導体3の小径側の表面が空洞部6の内部に露出して第2の電極露出領域を形成する。このように層間接続導体3の小径側同士が空洞部6において対向する構成を有することにより、空洞部6の寸法を小さくすることができ、ESD保護構造体1を小型化することができる。

【0049】

図11に、本発明の第2の実施形態に係るESD保護構造体の第5の変形例の概略断面図を示す。図11に示す変形例において、第1の積層体部11のセラミック層22に含まれる層間接続導体3が空洞部6の内側に露出して第1の電極露出領域を形成し、第2の積層体部12のセラミック層23に含まれる層間接続導体3が空洞部6の内側に露出して第2の電極露出領域を形成する。図11に示すように、第1の積層体部11および前記第2の積層体部12の一方において、層間接続導体3は、放熱/接続パッド51ならびに存在する場合には対向部パッド電極52および追加の放熱/接続パッド53と同一の材料で構成されてよく、第1の積層体部11および第2の積層体部12の他方において、層間接続導体3は、放熱/接続パッド51ならびに存在する場合には対向部パッド電極52および追加の放熱/接続パッド53と異なる材料で構成されてよい。また、第1の電極71および/または第2の電極72もまた、層間接続導体3と同一の材料で構成されてよく、あるいは異なる材料で構成されてよい。図11に示す変形例において、第1の積層体部11に含まれる層間接続導体3は、放熱/接続パッド51および追加の放熱/接続パッド53と異なる材料で構成され、第2の積層体部12に含まれる層間接続導体3は、放熱/接続パッド51および追加の放熱/接続パッド53と同一の材料で構成される。図11に示すように、第1の積層体部11および第2の積層体部12に含まれる層間接続導体3はテーパ形状を有してよく、第1の積層体部11に含まれる層間接続導体3の大径側から小径側へと向かう方向と、第2の積層体部12に含まれる層間接続導体3の大径側から小径側へと向かう方向とは異なる方向であってよい。図11に示す変形例において、第1の積層体部11に含まれる層間接続導体3の大径側から小径側へと向かう方向は、第1の電極71から第2の電極72へと向かう方向と同一であり、第2の積層体部12に含まれる層間接続導体3の大径側から小径側へと向かう方向は、第2の電極72から第1の電極71へと向かう方向と同一である。ESD保護構造体1がこのような構成を有する場合、後述する製造工程において第1の未焼成の積層体部を反転させる工程が不要であるので、反転工程に起因して生じ得る位置ずれを防止することができる。

20

30

40

【0050】

図12に、本発明の第2の実施形態に係るESD保護構造体の第6の変形例の概略断面図を示す。図12に示すように、各セラミック層は複数の層間接続導体を含んでよい。図12に示す第6の変形例において、セラミック層21~25はそれぞれ、9個の層間接続導体3(L方向に3個×W方向に3個)を含む。図12に示すように、第1の積層体部11および第2の積層体部12の少なくとも一方において対向部パッド電極52が配置され

50

てよい。図 1 2 に示す変形例においては、第 1 の積層体部 1 1 に含まれるセラミック層 2 2 の表面にのみ対向部パッド電極 5 2 が配置される。

【 0 0 5 1 】

図 1 3 に、本発明の第 2 の実施形態に係る E S D 保護構造体の第 7 の変形例の概略断面図を示す。図 1 3 に示すように、第 1 の積層体部 1 1 に含まれるセラミック層 2 2 および第 2 の積層体部 1 2 に含まれるセラミック層 2 3 の両方の表面において、対向部パッド電極 5 2 が配置されなくてよい。図 1 3 に示す第 7 の変形例において、セラミック層 2 1 ~ 2 5 はそれぞれ、9 個の層間接続導体 3 (L 方向に 3 個 × W 方向に 3 個) を含む。

【 0 0 5 2 】

[E S D 保護構造体の製造方法]

(第 1 の実施形態)

次に、本発明に係る E S D 保護構造体の製造方法の第 1 の実施形態について、図面を参照して以下に説明する。第 1 の実施形態に係る E S D 保護構造体の製造方法は、第 1 の未焼成の積層体部 1 0 1 を形成する工程、第 1 の未焼成の積層体部 1 0 1 の上下を反転する工程、上下が反転された第 1 の未焼成の積層体部 1 0 1 の上に空洞部形成用ペースト 6 0 0 と第 2 の未焼成の積層体部 1 0 2 とを積層する工程、第 1 の未焼成の電極 7 0 1 および第 2 の未焼成の電極 7 0 2 を形成して未焼成の静電気放電保護構造体を得る工程、ならびに未焼成の静電気放電保護構造体を焼成して静電気放電保護構造体を得る工程を含む。

【 0 0 5 3 】

第 1 の実施形態に係る E S D 保護構造体の製造方法の各工程について、図 1 4 を参照して以下に説明する。図 1 4 は、図 1 に示す E S D 保護構造体 1 の製造方法の一例を模式的に示す。なお、本発明に係る E S D 保護構造体の製造方法は図 1 4 および後述の図 1 5 に示す実施形態に限定されず、目的とする E S D 保護構造体の構造に応じて適宜変更を加えてよい。

【 0 0 5 4 】

まず、導電性ペーストが充填された 1 以上のビアホールを含むセラミックグリーンシートを 1 以上含む第 1 の未焼成の積層体部を形成する。第 1 の未焼成の積層体部 1 0 1 および第 2 の未焼成の積層体部 1 0 2 の少なくとも一方において、空洞部形成用ペースト 6 0 0 と接するセラミックグリーンシート (図 1 4 において 2 0 1 および 2 0 4 で示す) と、これに隣接して配置されるセラミックグリーンシート (図 1 4 において 2 0 2 および 2 0 5 で示す) との間に未焼成の放熱 / 接続パッド 5 0 1 が配置され、未焼成の放熱 / 接続パッド 5 0 1 は、平面視において、セラミックグリーンシートの空洞部形成用ペーストと接する面において露出しているビアホールの面積よりも大きい面積を有する。

【 0 0 5 5 】

第 1 の未焼成の積層体部 1 0 1 および第 2 の未焼成の積層体部 1 0 2 の少なくとも一方は、空洞部形成用ペースト 6 0 0 と空洞部形成用ペースト 6 0 0 に接して配置されるセラミックグリーンシート (図 1 4 において 2 0 1 および 2 0 4 で示す) との間に配置される未焼成の対向部パッド電極 5 0 2 を更に含んでよい。このとき、未焼成の対向部パッド電極 5 0 2 は、空洞部形成用ペースト 6 0 0 に接して配置されるセラミックグリーンシートの表面においてビアホールが露出している領域全体を覆うように配置されてよい。また、未焼成の放熱 / 接続パッド 5 0 1 は、平面視において対向部パッド電極 5 0 2 の面積よりも大きい面積を有する。図 1 4 に示す実施形態において、第 1 の未焼成の積層体部 1 0 1 に含まれるセラミックグリーンシート 2 0 1、および第 2 の未焼成の積層体部 1 0 2 に含まれるセラミックグリーンシート 2 0 4 の両方に、未焼成の対向部パッド電極 5 0 2 が形成される。

【 0 0 5 6 】

導電性ペーストが充填された 1 以上のビアホールを含むセラミックグリーンシートと、そのセラミックグリーンシートの表面に配置される未焼成の放熱 / 接続パッド 5 0 1、未焼成の対向部パッド電極 5 0 2 または後述する追加の未焼成のパッド部 5 0 3 とは、以下に説明する方法 1 ~ 方法 4 のいずれかによって作製することができる。なお、焼成の放熱

10

20

30

40

50

/ 接続パッド501、未焼成の対向部パッド電極502および追加の未焼成のパッド部503を総称して「未焼成のパッド」ともよぶ。

【0057】

(方法1)

方法1の手順について、図16を参照して以下に説明する。まず、図16(a)に示すように、キャリアフィルム800上にセラミックグリーンシート200を形成する。キャリアフィルム800は、レーザー光によってエッチング可能なものであれば特に限定されるものではなく、例えばポリエチレンテレフタレート(PET)やポリエチレンナフタレート等のポリエステルフィルムであってよい。キャリアフィルム800上に形成されたセラミックグリーンシート200において、キャリアフィルム800に近い側ではセラミック粒子の密度が大きく、遠い側ではセラミック粒子の密度が小さい傾向にある。

10

【0058】

次に、図16(b)に示すように、キャリアフィルム800側からレーザー光(図において矢印で示す)を照射することにより、セラミックグリーンシート200およびキャリアフィルム800を貫通する1以上のビアホール300を形成する。レーザー光の照射条件は、セラミックグリーンシート200およびキャリアフィルム800の材質に応じて適宜設定することができる。レーザー光の照射によりビアホール300を形成した場合、ビアホール300は、レーザー光の入射側における直径が出射側における直径より大きいテーパ形状を有する。

【0059】

20

次いで、図16(c)に示すように、1以上のビアホール300に、キャリアフィルム800側から導電性ペーストを充填する。導電性ペーストは、導電性成分としてCu、Ag、Pd、Au等の金属粉末を含む。導電性ペーストは、上述の導電性成分に加えて、セラミック粉末や金属酸化物等の添加物を含んでもよい。

【0060】

次いで、図16(d)に示すように、セラミックグリーンシート200の表面に、1以上のビアホールを覆うように放熱/接続パッド形成用ペースト、対向部パッド電極形成用ペーストまたは第1の電極形成用ペーストを塗布して、未焼成の放熱/接続パッド、未焼成の対向部パッド電極、追加の未焼成の放熱/接続パッドまたは第1の未焼成の電極を形成する。図16(d)においては、未焼成の対向部パッド電極502を例として示す。方法1において、未焼成のパッドはビアホール300の小径側と接するように形成される。方法1によりビアホールの充填および未焼成のパッドの形成を行った場合、ビアホールの大径側におけるセラミックグリーンシート中のセラミック粒子密度は、ビアホールの小径側におけるセラミックグリーンシート中のセラミック粒子密度より大きくなる。また、未焼成のパッドが形成される側におけるセラミックグリーンシート中のセラミック粒子密度は、反対側におけるセラミックグリーンシート中のセラミック粒子密度より小さくなる。方法1によりビアホールの充填および未焼成のパッドの形成を行った場合、完成品のESD保護構造体において、層間接続導体の大径側におけるセラミック層中のセラミック粒子密度は、層間接続導体の小径側におけるセラミック層中のセラミック粒子密度より大きくなる。

30

40

【0061】

(方法2)

次に、方法2の手順について図17を参照して以下に説明する。方法2は、セラミックグリーンシート200側からレーザー光を照射する点で、上述の方法1と異なる。なお、方法2ならびに後述の方法3および4においては、方法1と異なる点について主に説明し、同様の構成による同様の作用効果については本実施形態においては逐次言及しない。まず、図17(a)に示すように、キャリアフィルム800上にセラミックグリーンシート200を形成する。

【0062】

次いで、図17(b)に示すように、セラミックグリーンシート200側からレーザー

50

光を照射することにより、セラミックグリーンシート200およびキャリアフィルム800を貫通する1以上のピアホール300を形成する。

【0063】

次いで、図17(c)に示すように、1以上のピアホール300に、キャリアフィルム800側から導電性ペーストを充填する。

【0064】

次いで、図17(d)に示すように、セラミックグリーンシート200の表面に、1以上のピアホールを覆うように放熱/接続パッド形成用ペースト、対向部パッド電極形成用ペーストまたは第1の電極形成用ペーストを塗布して、未焼成の放熱/接続パッド、未焼成の対向部パッド電極、追加の未焼成の放熱/接続パッドまたは第1の未焼成の電極を形成する。方法2において、未焼成のパッドはピアホール300の大径側と接するように形成される。方法2によりピアホールの充填および未焼成のパッドの形成を行った場合、ピアホールの小径側におけるセラミックグリーンシート中のセラミック粒子密度は、ピアホールの大径側におけるセラミックグリーンシート中のセラミック粒子密度より大きくなる。また、未焼成のパッドが形成される側におけるセラミックグリーンシート中のセラミック粒子密度は、反対側におけるセラミックグリーンシート中のセラミック粒子密度より小さくなる。方法2によりピアホールの充填および未焼成のパッドの形成を行った場合、完成品のESD保護構造体において、層間接続導体の小径側におけるセラミック層中のセラミック粒子密度は、層間接続導体の大径側におけるセラミック層中のセラミック粒子密度より大きくなる。

10

20

【0065】

(方法3)

次に、方法3の手順について図18を参照して以下に説明する。方法3は、導電性ペーストおよびパッド形成用ペーストとして同一のペーストを使用し、ピアホール300への導電性ペーストの充填と未焼成のパッドの形成とを一段階で行う点で、上述の方法1および方法2と異なる。まず、図18(a)に示すように、キャリアフィルム800上にセラミックグリーンシート200を形成する。

【0066】

次いで、図18(b)に示すように、セラミックグリーンシート200側からレーザー光を照射することにより、セラミックグリーンシート200のみを貫通する1以上のピアホール300を形成する。このようにピアホール300を形成することにより、ピアホール300の小径化が可能であり、その結果、ESD保護構造体1を更に小型化することができる。キャリアフィルム800側からレーザー光を照射してピアホール300を形成する場合、キャリアフィルム800およびセラミックグリーンシート200の両方を貫通するピアホール300を形成する必要がある。この場合、ピアホール300の直径を小さくすると、セラミックグリーンシート200側において孔が未貫通となるおそれがある。これに対し、セラミックグリーンシート200側からレーザー光を照射してピアホール300を形成する場合、セラミックグリーンシート200のみを貫通する孔を形成すれば十分であり、キャリアフィルム800を貫通する孔をあける必要はない。そのため、直径が例えば20μm以上30μm以下の小さい直径を有するピアホール300を形成することが可能である。

30

40

【0067】

次いで、図18(c)に示すように、セラミックグリーンシート200の表面に、1以上のピアホール300を覆うように導電性ペーストを塗布することにより、1以上のピアホール300に導電性ペーストを充填すると同時に未焼成の放熱/接続パッド、未焼成の対向部パッド電極、追加の未焼成の放熱/接続パッドまたは第1の未焼成の電極を形成する。方法3において、未焼成のパッドはピアホール300の大径側と接するように形成される。このようにピアホール300への導電性ペーストの充填と未焼成のパッドの形成とを一段階で行うことにより、パッドの剥離を防止することができ、また、製造工程における工数を削減することができる。また、方法3によれば、層間接続導体とパッドとを同一

50

の材料で形成することができ、材料コストを低減することができる。方法3によりピアホールの充填および未焼成のパッドの形成を行った場合、ピアホールの小径側におけるセラミックグリーンシート中のセラミック粒子密度は、ピアホールの大径側におけるセラミックグリーンシート中のセラミック粒子密度より大きくなる。また、未焼成のパッドが形成される側におけるセラミックグリーンシート中のセラミック粒子密度は、反対側におけるセラミックグリーンシート中のセラミック粒子密度より小さくなる。方法3によりピアホールの充填および未焼成のパッドの形成を行った場合、完成品のESD保護構造体において、層間接続導体の小径側におけるセラミック層中のセラミック粒子密度は、層間接続導体の大径側におけるセラミック層中のセラミック粒子密度より大きくなる。

【0068】

10

(方法4)

次に、方法4の手順について図19を参照して以下に説明する。方法4は、キャリアフィルム800側からレーザー光を照射することにより、セラミックグリーンシート200およびキャリアフィルム800を貫通するピアホール300を形成する点で、上述の方法3と異なる。まず、図19(a)に示すように、キャリアフィルム800上にセラミックグリーンシート200を形成する。

【0069】

次いで、図19(b)に示すように、キャリアフィルム800側からレーザー光を照射することにより、セラミックグリーンシート200およびキャリアフィルム800を貫通する1以上のピアホール300を形成する。

20

【0070】

次いで、図19(c)に示すように、セラミックグリーンシート200の表面に、1以上のピアホール300を覆うように導電性ペーストを塗布することにより、1以上のピアホール300に導電性ペーストを充填すると同時に未焼成の放熱/接続パッド、未焼成の対向部パッド電極、追加の未焼成の放熱/接続パッドまたは第1の未焼成の電極を形成する。方法4において、未焼成のパッドはピアホール300の小径側と接するように形成される。このようにピアホール300への導電性ペーストの充填と未焼成のパッドの形成とを一段階で行うことにより、パッドの剥離を防止することができ、また、製造工程における工数を削減することができる。また、方法4によれば、層間接続導体とパッドとを同一の材料で形成することができ、材料コストを低減することができる。方法4によりピアホールの充填および未焼成のパッドの形成を行った場合、ピアホールの小径側におけるセラミックグリーンシート中のセラミック粒子密度は、ピアホールの大径側におけるセラミックグリーンシート中のセラミック粒子密度より大きくなる。また、未焼成のパッドが形成される側におけるセラミックグリーンシート中のセラミック粒子密度は、反対側におけるセラミックグリーンシート中のセラミック粒子密度より小さくなる。方法4によりピアホールの充填および未焼成のパッドの形成を行った場合、完成品のESD保護構造体において、層間接続導体の大径側におけるセラミック層中のセラミック粒子密度は、層間接続導体の小径側におけるセラミック層中のセラミック粒子密度より大きくなる。

30

【0071】

上述の方法1~4のいずれかの方法を用いてピアホールおよびパッドを形成したセラミックグリーンシートを図14(a)~(d)に示すように積層することにより、第1の未焼成の積層体部101が得られる。キャリアフィルム800は、各々のセラミックグリーンシートを積層した後に剥離する。図14に示す方法において、第1の未焼成の積層体部101に含まれるピアホール300ならびに未焼成の放熱/接続パッド501および未焼成の対向部パッド電極502は、方法1により形成される。

40

【0072】

次いで、図14(e)に示すように、第1の未焼成の積層体部の上下を反転する。この上下が反転された第1の未焼成の積層体部101の上に、図14(f)~(i)に示すように、空洞部形成用ペースト600と、導電性ペーストが充填された1以上のピアホール300を含むセラミックグリーンシート204~206を1以上含む第2の未焼成の積層

50

体部 102 とを積層する。空洞部形成用ペースト 600 は、上下が反転された第 1 の未焼成の積層体部の上面においてビアホールが露出している領域または未焼成の対向部パッド電極 502 の表面の全体が空洞部形成用ペースト 600 に覆われるように、かつ第 2 の未焼成の積層体部 102 の下面においてビアホールが露出している領域または未焼成の対向部パッド電極 502 の表面の全体が空洞部形成用ペースト 600 に覆われるように配置される。空洞部形成用ペーストとしては、焼成時に分解して消失する樹脂を用いることができ、例えば、PET、ポリプロピレン、エチルセルロース、アクリル樹脂等を用いることができる。第 2 の未焼成の積層体部 102 に含まれるビアホール 300 およびパッドは、方法 1 ~ 4 のいずれかの方法により形成してよい。図 14 に示す方法において、第 2 の未焼成の積層体部 102 に含まれるビアホール 300 ならびに未焼成の放熱 / 接続パッド 501 および未焼成の対向部パッド電極 502 は、方法 1 により形成される。

10

【0073】

次に、図 14 (j) に示すように、第 1 の未焼成の積層体部 101 の下面および第 2 の未焼成の積層体部 102 の上面に各々、第 1 の未焼成の電極 701 および第 2 の未焼成の電極 702 を形成して、未焼成の静電気放電保護構造体を得る。この未焼成の静電気放電保護構造体を焼成することにより、静電気放電保護構造体を得られる。

【0074】

(第 2 の実施形態)

次に、本発明に係る ESD 保護構造体の製造方法の第 2 の実施形態について以下に説明する。第 2 の実施形態に係る方法は、第 1 の未焼成の積層体部 101 を反転させる工程を含まない点で、第 1 の実施形態に係る方法と異なる。

20

【0075】

図 15 に、本発明に係る ESD 保護構造体の製造方法の第 2 の実施形態を説明する模式図を示す。第 2 の実施形態に係る方法は、第 1 の未焼成の積層体部 101 を形成する工程であって、第 1 の未焼成の積層体部 101 の下面に第 1 の未焼成の電極 701 が配置される工程、第 1 の未焼成の積層体部 101 の上に、空洞部形成用ペースト 600 と、第 2 の未焼成の積層体部 102 とを積層する工程、第 2 の未焼成の積層体部 102 の上面に第 2 の未焼成の電極 702 を形成して未焼成の静電気放電保護構造体を得る工程、ならびに未焼成の静電気放電保護構造体を焼成して、静電気放電保護構造体を得る工程を含む。なお、第 2 の実施形態では第 1 の実施形態と共通の事柄についての記述を省略し、異なる点についてのみ説明する。特に、同様の構成による同様の作用効果については本実施形態においては逐次言及しない。

30

【0076】

まず、導電性ペーストが充填された 1 以上のビアホール 300 を含むセラミックグリーンシート (201 ~ 204) を 1 以上含む第 1 の未焼成の積層体部 101 を形成する。図 15 に示すように、第 1 の未焼成の積層体部 101 および第 2 の未焼成の積層体部 102 の少なくとも一方は、隣接するセラミックグリーンシート間に配置される 1 以上の追加の未焼成の放熱 / 接続パッド 503 を更に含んでよい。追加の未焼成の放熱 / 接続パッド 503 は、追加の未焼成の放熱 / 接続パッド 503 に隣接するセラミックグリーンシートの、追加の未焼成の放熱 / 接続パッド 503 と接する面において露出しているビアホールを覆うように配置される。図 15 に示す方法において、第 1 の未焼成の積層体部 101 および第 2 の未焼成の積層体部 102 の両方が追加の未焼成の放熱 / 接続パッド 503 を含む。図 15 に示す方法において、第 1 の未焼成の積層体部 101 に含まれるビアホール 300 ならびに未焼成の放熱 / 接続パッド 501、追加の未焼成の放熱 / 接続パッド 503 および第 1 の未焼成の電極 701 は、図 15 (a) ~ (d) に示すように方法 3 により形成される。このようにして、下面に第 1 の未焼成の電極 701 が配置された第 1 の未焼成の積層体部 101 が得られる。

40

【0077】

次に、図 15 (e) ~ (h) に示すように、第 1 の未焼成の積層体部 101 の上に、空洞部形成用ペースト 600 と、導電性ペーストが充填された 1 以上のビアホール 300 を

50

含むセラミックグリーンシート(203~205)を1以上含む第2の未焼成の積層体部102とを積層する。図15に示す方法において、空洞部形成用ペースト600は、第1の未焼成の積層体部101の上面においてビアホール300が露出している領域全体が空洞部形成用ペースト600に覆われるように、かつ第2の未焼成の積層体部102の下面において未焼成の対向部パッド電極502の表面全体が空洞部形成用ペースト600に覆われるように配置される。図15に示す方法において、第2の未焼成の積層体部102に含まれるビアホール300ならびに未焼成の放熱/接続パッド501、未焼成の対向部パッド電極502および追加の未焼成の放熱/接続パッド503は、図15(e)~(h)に示すように方法1により形成される。

【0078】

10

次に、図15(i)に示すように、第2の未焼成の積層体部102の上面に第2の未焼成の電極702を形成して、未焼成の静電気放電保護構造体を得る。この未焼成の静電気放電保護構造体を焼成することにより、静電気放電保護構造体を得る。第2の実施形態に係る方法は、反転工程を有しないことにより、第1の電極露出領域と第2の電極露出領域とを対向して配置する際に生じ得る位置ずれを抑制することができる。層間接続導体を小径化する場合、セラミックグリーンシートを積層する際に生じ得る位置ずれに起因して、空洞部における放電電極の対向構造を形成することが困難になる場合がある。ESD保護構造体1の製造方法が反転工程を含むことに起因する位置ずれの問題は、ESD保護構造体を小型化した場合に特に問題となり得る。これに対し、反転工程を含まない場合、セラミックグリーンシートを積層するときの位置ずれを抑制することができ、放電電極の対向部における位置ずれに起因する不具合を解消することができる。

20

【0079】

図20に、積層基板に実装された本発明の一の実施形態に係るESD保護構造体の一例を示す。図20に示すように、本発明に係るESD保護構造体1は、積層基板に形成される回路の一部として組み込むことも可能である。

【実施例】

【0080】

[実施例1]

実施例1のESD保護構造体として、図1に示す構成を有するESD保護素子を作製した。実施例1のESD保護構造体は、上述の方法1を用いて第1の未焼成の積層体部101を形成し、この第1の未焼成の積層体部101を反転させ、その上に、方法1を用いて形成した第2の未焼成の積層体部102を積層することにより作製した。

30

【0081】

[実施例2]

実施例2のESD保護構造体として、図3と同様の構成を有するESD保護素子を作製した。実施例2のESD保護構造体は、上述の方法1を用いて第1の未焼成の積層体部101を形成し、この第1の未焼成の積層体部101の上に、方法1を用いて形成した第2の未焼成の積層体部102を積層することにより作製した。実施例2のESD保護構造体は、図3に示すESD保護構造体1の上下を反対にした構成を有した。実施例2のESD保護構造体は、反転工程を行わずに作製した。

40

【0082】

[実施例3]

実施例3のESD保護構造体として、図5に示す構成を有するESD保護素子を作製した。実施例3のESD保護構造体は、上述の方法2を用いて第1の未焼成の積層体部101を形成し、この第1の未焼成の積層体部101の上に、方法1を用いて形成した第2の未焼成の積層体部102を積層することにより作製した。実施例3のESD保護構造体は、反転工程を行わずに作製した。

【0083】

[実施例4]

実施例4のESD保護構造体として、図6に示す構成を有するESD保護素子を作製し

50

た。実施例 4 の E S D 保護構造体は、上述の方法 3 を用いて第 1 の未焼成の積層体部 1 0 1 を形成し、この第 1 の未焼成の積層体部 1 0 1 を反転させ、その上に、方法 3 を用いて形成した第 2 の未焼成の積層体部 1 0 2 を積層することにより作製した。

【 0 0 8 4 】

[実施例 5]

実施例 5 の E S D 保護構造体として、図 8 と同様の構成を有する E S D 保護素子を作製した。実施例 5 の E S D 保護構造体は、上述の方法 3 を用いて第 1 の未焼成の積層体部 1 0 1 を形成し、この第 1 の未焼成の積層体部 1 0 1 の上に、方法 3 を用いて形成した第 2 の未焼成の積層体部 1 0 2 を積層することにより作製した。実施例 5 の E S D 保護構造体は、図 8 に示す E S D 保護構造体 1 の上下を反対にした構成を有した。実施例 5 の E S D 保護構造体は、反転工程を行わずに作製した。

10

【 0 0 8 5 】

[実施例 6]

実施例 6 の E S D 保護構造体として、図 1 0 に示す構成を有する E S D 保護素子を作製した。まず、上述の方法 3 を用いて第 1 の未焼成の積層体部 1 0 1 を形成した。これとは別に、上述の方法 3 を用いて第 2 の未焼成の積層体部 1 0 2 を形成した。この第 2 の未焼成の積層体部 1 0 2 を反転させた後、第 1 の未焼成の積層体部 1 0 1 の上に積層することにより、実施例 6 の E S D 保護構造体を作製した。

【 0 0 8 6 】

[実施例 7]

実施例 7 の E S D 保護構造体として、図 1 2 と同様の構成を有する E S D 保護素子を作製した。実施例 7 の E S D 保護構造体は、上述の方法 3 を用いて第 1 の未焼成の積層体部 1 0 1 を形成し、この第 1 の未焼成の積層体部 1 0 1 の上に、方法 1 を用いて形成した第 2 の未焼成の積層体部 1 0 2 を積層することにより作製した。実施例 7 の E S D 保護構造体は、図 1 1 に示す E S D 保護構造体 1 の上下を反対にした構成を有した。実施例 7 の E S D 保護構造体は、反転工程を行わずに作製した。

20

【 0 0 8 7 】

上述の実施例 1 ~ 7 において、層間接続導体の小径側の直径は $50 \mu\text{m}$ に設定した。上述の実施例において、対向部パッド電極の寸法は $0.6 \times 0.3 \text{ mm}$ に設定した。層間接続導体の小径側が空洞部の内側において対向して配置される場合、小径側の直径が $50 \mu\text{m}$ であるので、対向部の面積は $3.14 \times 50 \times 50 = 1962.5 \mu\text{m}^2$ の対向部面積を確保することができた。

30

【 0 0 8 8 】

[比較例 1]

比較例 1 の E S D 保護構造体として、図 2 1 に示す構造を有する E S D 保護素子を作製した。比較例 1 の E S D 保護構造体（従来の静電気放電保護構造体）9 は、素体 9 1 と、素体 9 1 の内部に配置される空洞部 9 3 と、素体 9 1 の内部に配置され空洞部 9 3 において対向して配置される放電電極 9 2 と、素体 2 の両端面に配置される外部電極 9 4 とを含む。比較例 1 の E S D 保護構造体の寸法は、 1.0 （長さ） $\times 0.5$ （幅） $\times 0.3$ （厚さ） mm であった。放電電極の寸法は長さ $300 \mu\text{m}$ \times 幅 $100 \mu\text{m}$ \times 厚さ $10 \mu\text{m}$ であった。空洞部 9 3 の内側における放電電極の対向部の面積は $100 \mu\text{m}$ （幅） $\times 10 \mu\text{m}$ （厚さ） $= 1000 \mu\text{m}^2$ であった。

40

【 0 0 8 9 】

従来の E S D 保護素子（比較例 1）において、一つの放電電極は長さ $300 \mu\text{m}$ \times 幅 $100 \mu\text{m}$ （厚さ $10 \mu\text{m}$ ）である。この放電電極が占める面積に、直径 $50 \mu\text{m}$ の層間接続導体を 1 2 個配置することができる。このことから、層間接続導体の対向構造を採用することが E S D 保護構造体の小型化に有利であることがわかる。各実施例および比較例について、構造的な利点を総合的に判断する目安として、放電電極対向部の小径化、放電電極対向部における位置ずれの起こりにくさ、パッド（放熱 / 接続パッドならびに存在する場合には対向部パッド電極および / または追加の放熱 / 接続パッド）と層間接続導体との

50

剥がれにくさ、および材料コストの各項目について点数で評価した。結果を表 1 に示す。なお、表 1 は、各実施例および比較例の E S D 保護素子の大きな特徴を判断し、把握するための表である。

【 0 0 9 0 】

【表 1】

| | 放電電極 対向部 小径化 | 放電電極 対向部の 位置ずれ | パッドと 層間接続導体と の剥がれ | 材料 コスト | 総合 評価 |
|----------|--------------------|----------------------|-------------------------|-----------|----------|
| 比較例 1 | 0 | 5 | 0 | 3 | 8 |
| 実施例 1 | 8 | 1 | 1 | 1 | 11 |
| 実施例 2 | 7 | 5 | 1 | 1 | 14 |
| 実施例 3 | 8 | 5 | 1 | 1 | 15 |
| 実施例 4 | 8 | 1 | 3 | 3 | 15 |
| 実施例 5 | 9 | 5 | 3 | 3 | 20 |
| 実施例 6 | 10 | 1 | 3 | 3 | 17 |
| 実施例 7 | 8 | 5 | 2 | 1 | 16 |

【 0 0 9 1 】

小径化については、10点満点で評価した。セラミックグリーンシートのみを貫通するビアホールを形成する方法3は、セラミックグリーンシートおよびキャリアフィルムの両方を貫通するビアホールを形成する方法1と比較して層間接続導体の小径化に有利である。また、層間接続導体の小径側が空洞部において対向している構造は小型化に有利である。方法3を採用した場合、層間接続導体の小径化、更にはE S D保護素子の小型化が可能となる。但し、本実施例においては、条件を同じにするために放電部を形成する層間接続導体の直径は小径側において50 μmに設定し、E S D保護構造体の寸法は1.0 mm (L方向) × 0.5 mm (W方向) × 0.3 mm (T方向) に設定した。また、放熱/接続パッドの寸法は0.6 mm × 0.3 mmに設定した。比較例1は、印刷により放電電極を形成したものであり、小径化についてゼロ点とした。

【 0 0 9 2 】

放電電極対向部の位置ずれについては、5点満点で評価した。反転する工程を要するものを1点、反転する工程を要しないものを5点とした。

【 0 0 9 3 】

剥がれについては、3点満点で評価した。層間接続導体とパッドとが同一の材料を用いて一工程で形成された場合、3点とした。層間接続導体とパッドとが異なる材料を用いて別々に形成された場合、1点とした。

【 0 0 9 4 】

材料コストについては、3点満点で評価した。層間接続導体とパッドとが同一の材料を用いて形成された場合、3点とした。層間接続導体とパッドとが異なる材料を用いて形成された場合、1点とした。比較例1において、放電電極は1種類の材料を用いて形成されたので3点とした。各項目の点数の合計を総合評価として示した。表1より、実施例5の構造が最も有利であることがわかった。

【 0 0 9 5 】

[E S D 特性の評価]

実施例 1 ~ 4 および比較例 1 の E S D 保護構造体について、以下の手順で E S D 特性の評価を行い、動作率を求めた。E S D 特性は、国際電気標準会議 (I E C) が定める規格 I E C 6 1 0 0 0 - 4 - 2 に基づいて評価した。各実施例および比較例の E S D 保護構造体に、接触放電により印加電圧 2 k V、3 k V、4 k V および 5 k V の静電気放電を順番に印加した。各実施例および比較例ごとに 1 0 0 個のサンプルについて上述の静電気放電の印加を行い、各印加電圧において放電が開始したサンプルの数を求め、その割合を動作率とした。

【 0 0 9 6 】

【表 2】

| | 動作率 (%) | | | |
|-------|---------|------|------|------|
| | 2 kV | 3 kV | 4 kV | 5 kV |
| 比較例 1 | × | × | ○ | ◎ |
| 実施例 1 | × | △ | ◎ | ◎ |
| 実施例 2 | × | △ | ◎ | ◎ |
| 実施例 3 | × | △ | ◎ | ◎ |
| 実施例 4 | × | ○ | ◎ | ◎ |
| 実施例 5 | △ | ○ | ◎ | ◎ |
| 実施例 6 | △ | ○ | ◎ | ◎ |
| 実施例 7 | △ | ○ | ◎ | ◎ |

◎ : 9 0 % 超 ~ 1 0 0 %
 ○ : 5 0 % 超 ~ 9 0 %
 △ : 1 0 % 超 ~ 5 0 %
 × : 0 % ~ 1 0 %

【 0 0 9 7 】

これより実施例はいずれも従来例よりも特性が改善している事がわかる。特に、方法 3 を採用した実施例 5 ~ 7 において特性改善の効果が大きいといえる。方法 3 により層間接続導体とパッドとを一体成形することにより、動作率が向上したと考えられる。また、放電電極対向部の直下に大面積の放熱 / 接続パッドが存在することにより放熱特性が向上し、E S D の繰り返し耐性が向上した。また、反転工程を含まない製造方法を採用することにより、放電電極対向部における位置ずれに起因する不具合を解消することが可能であるといえる。

【産業上の利用可能性】

【 0 0 9 8 】

本発明に係る静電気放電保護構造体は、小型化が可能であり、かつ静電気放電を繰り返したときの耐性に優れているので、小型でかつ高信頼性および高性能が求められる電子機器において用いることができる。

【符号の説明】

【 0 0 9 9 】

- 1 静電気放電保護構造体
- 1 1 第 1 の積層体部
- 1 2 第 2 の積層体部
- 1 0 1 第 1 の未焼成の積層体部
- 1 0 2 第 2 の未焼成の積層体部
- 2 1、2 2、2 3、2 4、2 5 セラミック層
- 2 0 0、2 0 1、2 0 2、2 0 3、2 0 4、2 0 5、2 0 6 セラミックグリーンシート
- 3 層間接続導体
- 3 0 0 ピアホール
- 5 1 放熱 / 接続パッド

10

20

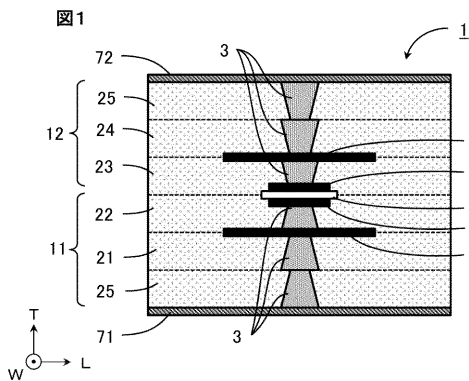
30

40

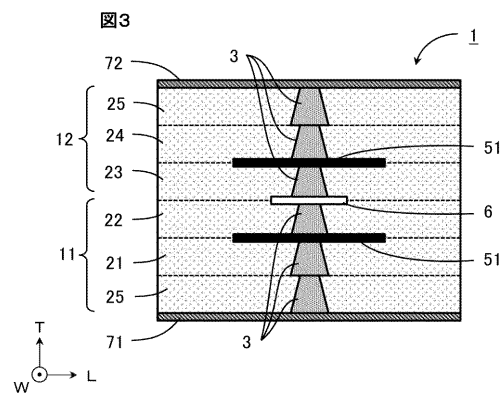
50

- 5 2 対向部パッド電極
- 5 3 追加の放熱 / 接続パッド
- 5 0 1 未焼成の放熱 / 接続パッド
- 5 0 2 未焼成の対向部パッド電極
- 5 0 3 追加の未焼成の放熱 / 接続パッド
- 6 空洞部
- 6 0 0 空洞部形成用ペースト
- 7 1 第 1 の電極
- 7 2 第 2 の電極
- 7 0 1 第 1 の未焼成の電極
- 7 0 2 第 2 の未焼成の電極
- 8 0 0 キャリアフィルム
- 9 従来の静電気放電保護構造体
- 9 1 素体
- 9 2 放電電極
- 9 3 空洞部
- 9 4 外部電極

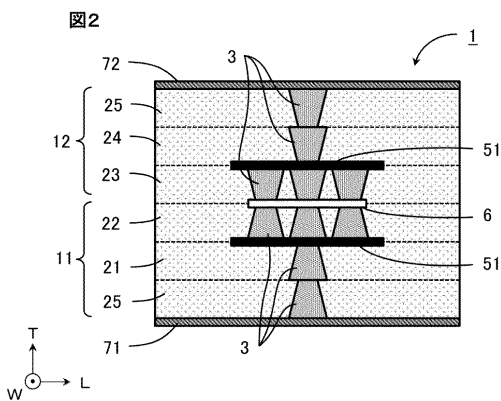
【 図 1 】



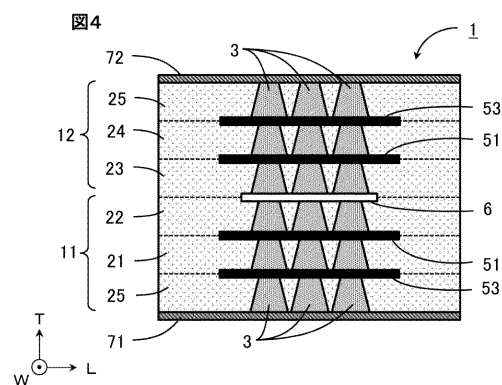
【 図 3 】



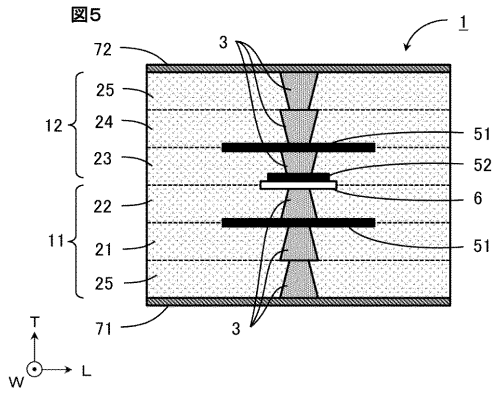
【 図 2 】



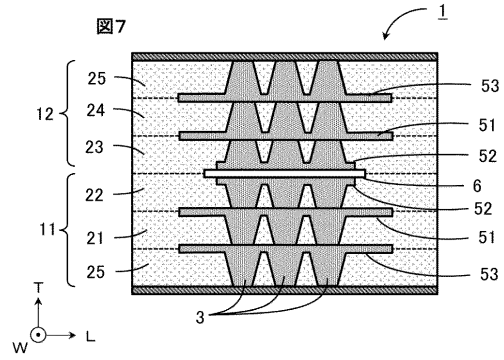
【 図 4 】



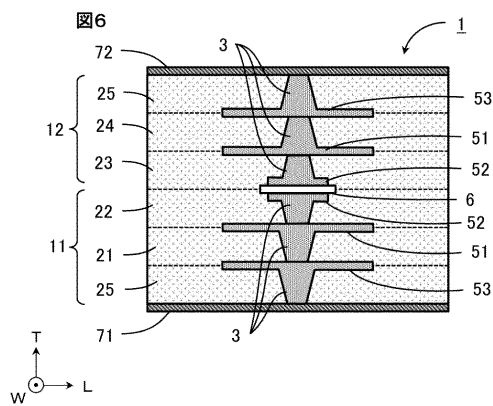
【図5】



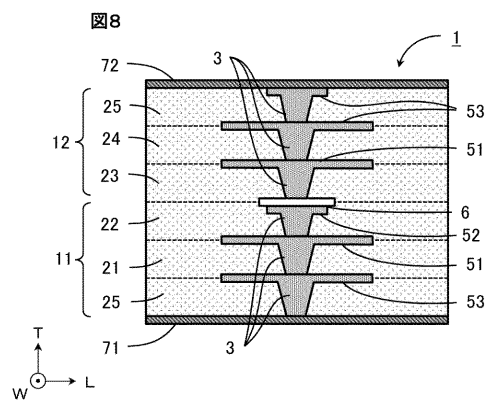
【図7】



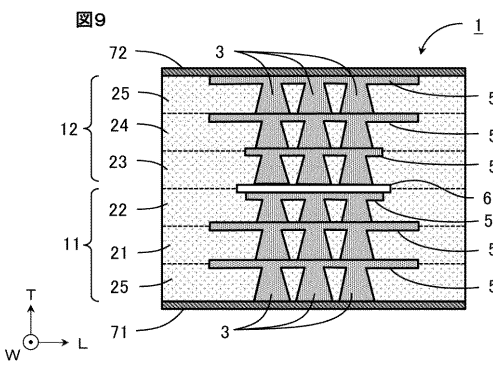
【図6】



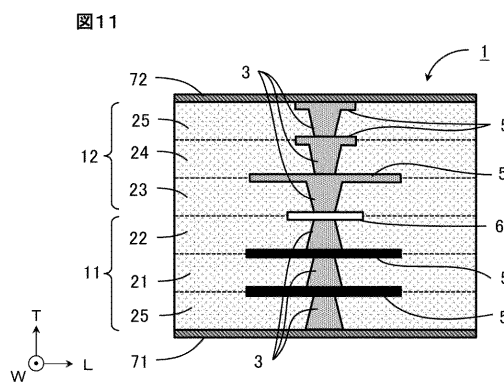
【図8】



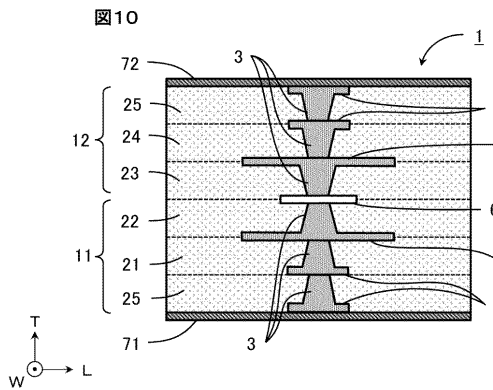
【図9】



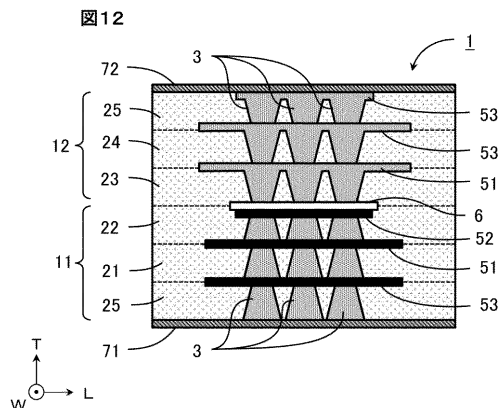
【図11】



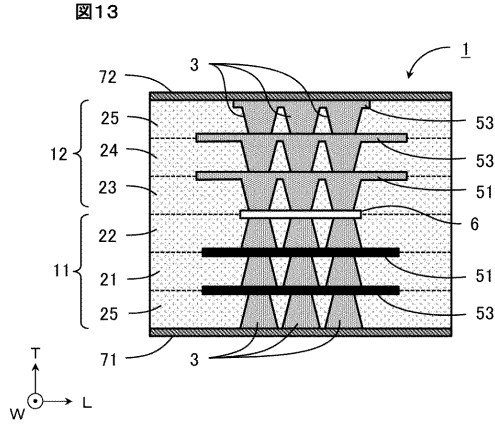
【図10】



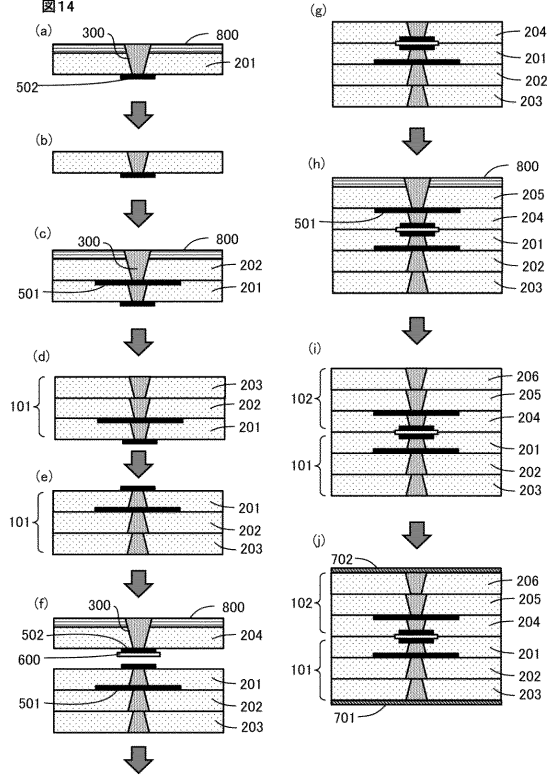
【図12】



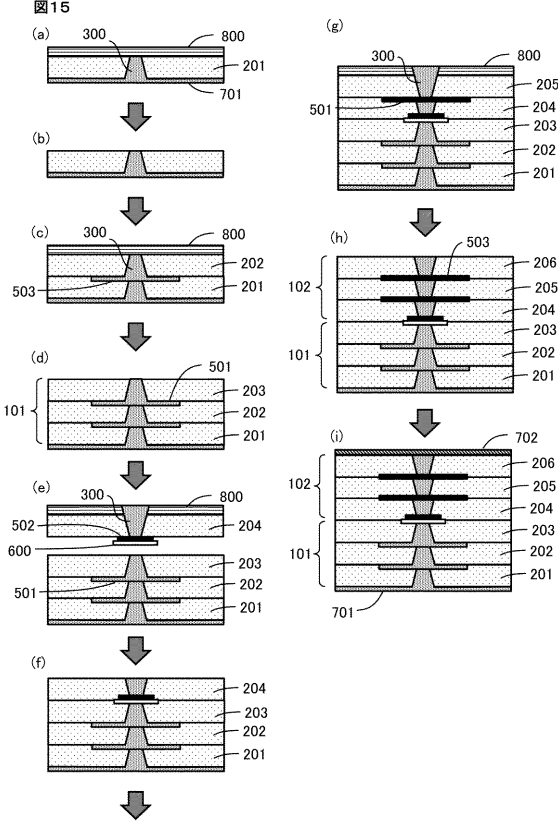
【 図 13 】



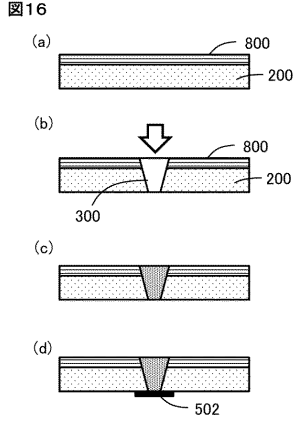
【 図 14 】



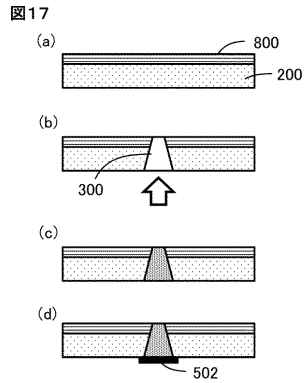
【 図 15 】



【 図 16 】

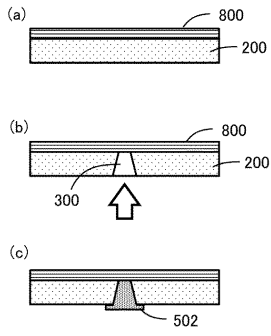


【 図 17 】



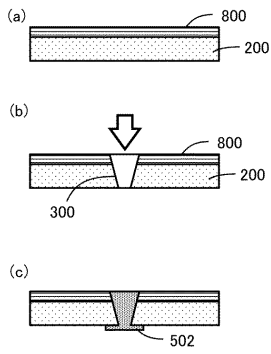
【 図 18 】

図18



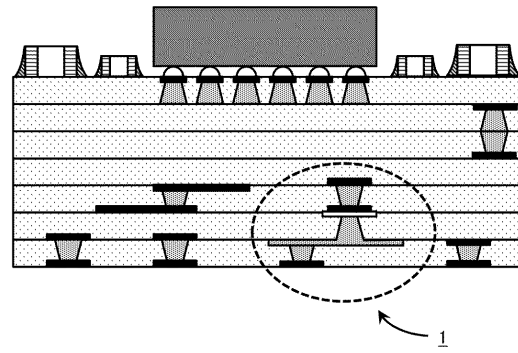
【 図 19 】

図19



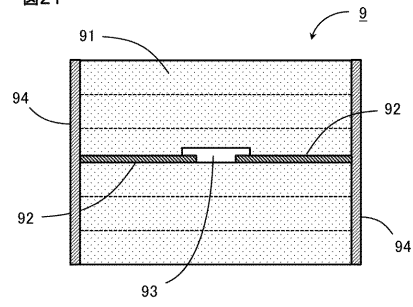
【 図 20 】

図20



【 図 21 】

図21



フロントページの続き

- (56)参考文献 国際公開第2013/065672(WO, A1)
国際公開第2014/027553(WO, A1)
国際公開第2014/208215(WO, A1)

(58)調査した分野(Int.Cl., DB名)

H01T 4/12
H01T 4/10
H01T 21/00