(19)中华人民共和国国家知识产权局

(12)实用新型专利

(10)授权公告号 CN 201533285 U
(45)授权公告日 2010.07.21

(21)申请号 200920201133.X

(ESM)同样的发明创造已同日申请发明专利

(22)申请日 2009.11.26

(73)专利权人 三维通信股份有限公司
地址 310053 浙江省杭州市滨江区火炬大道581号三维大厦(高新)

(72)发明人 吴志坚 赖敏福

(74)专利代理机构 杭州九洲专利事务所有限公司 33101
代理人 陈继亮

(51)Int.Cl.
H03F 1/52(2006.01)
H03F 3/189(2006.01)
H03F 3/20(2006.01)

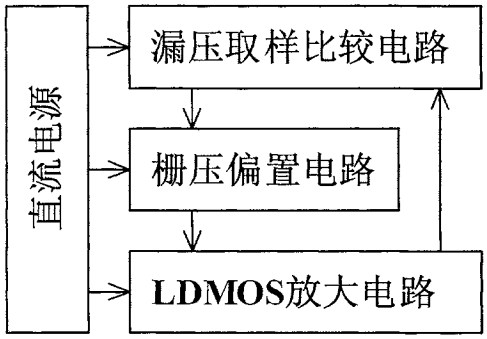
权利要求书 1 页 说明书 4 页 附图 2 页

(54)实用新型名称

LDMOS保护电路

(57)摘要

本实用新型是一种LDMOS保护电路，所述电路包括LDMOS放大电路、栅压偏置电路、漏压取样比较电路和直流电源。栅压偏置电路用于调整设定LDMOS的栅极电压，此电路还具有栅压温度自动补偿功能，使LDMOS在工作温度范围内的静态电流恒定。漏压取样比较电路用来取样LDMOS的漏极电压，并与LDMOS所需要的最低工作漏极电压进行比较后产生一个高低电平控制栅压偏置电路是否输出到LDMOS的栅极，从而避免LDMOS工作在低漏压时不稳定的状态，从而起到保护LDMOS的作用。直流电源为其它三个部分提供直流源。本实用新型有益的效果：该电路能有效可靠保护LDMOS，且具有简单、成本低、易实现等特点。



CN 201533285 U

1. 一种 LDMOS 保护电路，其特征在于：包括 LDMOS 放大电路、栅压偏置电路、漏压取样比较电路和直流电源，栅压偏置电路用于调整设定 LDMOS 的栅极电压，使 LDMOS 在工作温度范围内的静态电流恒定；漏压取样比较电路用来取样 LDMOS 的漏极电压，并与 LDMOS 所需要的最低工作漏极电压进行比较后产生一个高低电平控制栅压偏置电路是否输出到 LDMOS 的栅极，直流电源为 LDMOS 放大电路、栅压偏置电路、漏压取样比较电路三个部分提供直流源。

2. 根据权利要求 1 所述的 LDMOS 保护电路，其特征在于：所述的 LDMOS 放大电路包括 LDMOS 管 Q1，输入隔直电容 C1，输出隔直电容 C3，栅极厄流电感 L1，漏极厄流电感 L2，栅极射频信号旁路电容 C2，漏极射频信号旁路电容 C4，漏极电源滤波电容 C5、C6；LDMOS 的栅极偏置电压为 VGS，漏极电压为 VDS。

3. 根据权利要求 1 所述的 LDMOS 保护电路，其特征在于：所述的栅压偏置电路包括三端稳压模块 (LDO)U1；直流滤波电容 C7、C8、C9、C10、C11、C12、C13、C14、C15；电阻 R1 与 U1 构成恒流源，恒流值由 U1 的 1 与 2 脚之间的电压和 R1 的阻值确定；恒流源通过 R2、R3、R4、D1 后，在 R3 的两端产生不同的电压；可变电位器 VR1 的 1 和 3 脚分别连接电阻 R3 的两端，2 脚连接运算放大器 U2A 的正相输入端，用来确定 LDMOS 的静态工作电流；运算放大器 U2A 和电阻 R5、R6 组成直流放大器，放大倍数由 R5 和 R6 的阻值确定；肖特基二极管 D1 的温度系数通过直流放大器变换后形成新的温度系数正好补偿 LDMOS 的温度特性；电阻 R7 和电容 C15 组成充电电路，它们的值确定充电时间常数；LDMOS 的栅极偏置电压范围由 R3 两端的电压和直流放大器确定；偏置电路的最终输出为 VGS。

4. 根据权利要求 1 所述的 LDMOS 保护电路，其特征在于：所述的漏压取样比较电路：LDMOS 的漏极电压 VDS 通过取样电阻 R10、R11 分压后输入到运算放大器 U2B 的反相输入端；运算放大器 U2B 的同相输入端为比较设定值，由电阻 R8、R9 和直流电源 +5V 确定，电容 C16 用于滤波；运算放大器 U2B 的同相反相比较后由 7 脚输出一个高低电平到 N 沟道 FET 管 Q2 的栅极，Q2 的源极接地，Q2 的漏极接 VGS；当 LDMOS 的漏极电压 VDS 低于设定值时，运算放大器 U2B 输出高电平，Q2 导通，VGS 通过 Q2 快速放电，LDMOS 关闭。

LDMOS 保护电路

技术领域

[0001] 本实用新型涉及 LDMOS 大功率放大技术，特别涉及一种 LDMOS 保护电路，避免 LDMOS 工作在低漏压时的不稳定状态，具有保护 LDMOS 功能。

背景技术

[0002] 由于 LDMOS 器件具有良好的电学特性和射频表现，并且可以与标准的 CMOS 工艺完全兼容，因此在射频集成电路中得到了越来越广泛的应用。LDMOS 具有如下优点 :1. 热稳定性好，器件的耐高温特性好 ;2. 频率稳定性高 ;3. 增益高，频带宽，线性度高 ;4. 器件的使用寿命长 ;5. 简单的匹配电路，良好的 AGC 控制 ;6. 更低的噪音等。自 2005 年以来，LDMOS 器件占据了 2GHz 以及更宽频率范围的高功率射频放大应用 90％的市场。现已广泛应用于移动通信 (CDMA、GSM、TD-SCDMA、WCDMA 等)、卫星通信、导航及探测、高频通信 (集群电台等)、航空管制等众多领域。

[0003] LDMOS 是专为射频功率放大器设计的改进型 N 沟道 MOSFET，常工作在 AB 类，它的自热效应会导致静态工作电流的漂移，即在一定的栅压下，当温度升高时，其静态电流升高 ;当温度降低时，其静态电流降低。一般地，当 LDMOS 工作温度从 20℃升高到 100℃时，其静态工作电流变化 140％。静态工作电流的变化会影响功率放大器的增益、效率、和线性度等指标，更有甚至会使 LDMOS 工作在不稳定状态引起自激。因此需要一种偏置电路保持 LDMOS 静态工作电流的恒定。

[0004] 移动通信领域 LDMOS 正常工作时漏压一般为 +28V，栅压偏置一般在 2 ～ 4V 范围内，在射频 LDMOS 功率放大器的设计中，它工作时漏极很大，需要很大的电源滤波电容 (电容量可达 220uF)，而栅极几乎没有电流，只需要很小的滤波电容 (1uF 以下)。这样就导致 LDMOS 上电的瞬间，栅极的充电时间比漏极更短，栅极比漏极更快达到工作电压 ;LDMOS 关电的瞬间，栅极的放电时间比漏极更快，栅极比漏极更快达到低电平。但 LDMOS 的正确的上电顺序是先漏极后栅极，关电顺序是先栅极后漏极。这样就使得 LDMOS 的工作特性和设计原理相矛盾。如果 LDMOS 上电或关电的顺序不对，会导致 LDMOS 损坏。还有如果 LDMOS 的漏极供电电源发生故障，也会由于 LDMOS 的栅压高于漏压而损坏。为了提高 LDMOS 设计的功率放大器的可靠性，需要有一种简单有效的方法或电路解决上述问题。

实用新型内容

[0005] 本实用新型的目的是正是要克服上述技术存在的不足，而提供一种 LDMOS 保护电路，保证 LDMOS 工作在正确的上电或关电顺序，还可以保证 LDMOS 在全温范围内工作在恒定的静态电流。

[0006] 本实用新型目的通过以下技术方案来实现 :这种 LDMOS 保护电路，包括 LDMOS 放大电路、栅压偏置电路、漏压取样比较电路和直流电源，栅压偏置电路用于调整设定 LDMOS 的栅极电压，此电路还具有栅压温度自动补偿功能，使 LDMOS 在工作温度范围内的静态电流恒定 ;漏压取样比较电路用来取样 LDMOS 的漏极电压，并与 LDMOS 所需要的最低工作漏极

电压进行比较后产生一个高低电平控制栅压偏置电路是否输出到 LDMOS 的栅极，从而避免 LDMOS 工作在低漏压时不稳定的状态，从而起到保护 LDMOS 的作用。直流电源为 LDMOS 放大电路、栅压偏置电路、漏压取样比较电路三个部分提供直流源。

[0007] 作为优选，所述的 LDMOS 放大电路包括 LDMOS 管 Q1，输入隔直电容 C1，输出隔直电容 C3，栅极厄流电感 L1，漏极厄流电感 L2，栅极射频信号旁路电容 C2，漏极射频信号旁路电容 C4，漏极电源滤波电容 C5、C6；LDMOS 的栅极偏置电压为 VGS，漏极电压为 VDS。

[0008] 作为优选，所述的栅压偏置电路包括三端稳压模块 (LDO)U1；直流滤波电容 C7、C8、C9、C10、C11、C12、C13、C14、C15；电阻 R1 与 U1 构成恒流源，恒流值由 U1 的 1 与 2 脚之间的电压和 R1 的阻值确定；恒流源通过 R2、R3、R4、D1 后，在 R3 的两端产生不同的电压；可变电位器 VR1 的 1 和 3 脚分别连接电阻 R3 的两端，2 脚连接运算放大器 U2A 的正相输入端，用来确定 LDMOS 的静态工作电流；运算放大器 U2A 和电阻 R5、R6 组成直流放大器，放大倍数由 R5 和 R6 的阻值确定；肖特基二极管 D1 的温度系数通过直流放大器变换后形成新的温度系数正好补偿 LDMOS 的温度特性；电阻 R7 和电容 C15 组成充电电路，它们的值确定充电时间常数；LDMOS 的栅极偏置电压范围由 R3 两端的电压和直流放大器确定；偏置电路的最终输出为 VGS。

[0009] 作为优选，所述的漏压取样比较电路：LDMOS 的漏极电压 VDS 通过取样电阻 R10、R11 分压后输入到运算放大器 U2B 的反相输入端；运算放大器 U2B 的同相输入端为比较设定值，由电阻 R8、R9 和直流电源 +5V 确定，电容 C16 用于滤波；运算放大器 U2B 的同相反相比较后由 7 脚输出一个高低电平到 N 沟道 FET 管 Q2 的栅极，Q2 的源极接地，Q2 的漏极接 VGS；当 LDMOS 的漏极电压 VDS 低于设定值时，运算放大器 U2B 输出高电平，Q2 导通，VGS 通过 Q2 快速放电，LDMOS 关闭。

[0010] 本实用新型有益的效果：本实用新型的 LDMOS 保护电路具有简单、实用、可靠、成本低等特点，保证 LDMOS 工作在正确的上电或关电顺序，还可以保证 LDMOS 在全温范围内工作在恒定的静态电流。

附图说明

[0011] 附图 1 是本实用新型的整体框图；

[0012] 附图 2 是功率放大电路原理图；

[0013] 附图 3 是栅压偏置电路原理图；

[0014] 附图 4 是漏压取样比较电路原理图。

具体实施方式

[0015] 下面结合附图和实施例对本实用新型作进一步描述，但应理解这些实施例并不是限制本实用新型的范围，在不违背本实用新型的精神和范围的情况下，本领域技术人员可对本实用新型作出改变和改进以使其适合不同的使用情况，条件和实施方案。

[0016] 本实用新型针对 LDMOS 的静态工作特性，从栅极和漏极来实现保护。包括 LDMOS 放大电路、栅压偏置电路、漏压取样比较电路和直流电源。栅压偏置电路用于调整设定 LDMOS 的栅极电压，此电路还具有栅压温度自动补偿功能，使 LDMOS 在工作温度范围内的静态电流恒定。漏压取样比较电路用来取样 LDMOS 的漏极电压，并与 LDMOS 所需要的最低工作漏

极电压进行比较后产生一个高低电平控制栅压偏置电路是否输出到 LDMOS 的栅极，从而避免 LDMOS 工作在低漏压时不稳定的状态，从而起到保护 LDMOS 的作用。直流电源为其它三个部分提供直流源。

[0017] LDMOS 放大电路（图 2），包括 LDMOS 管 Q1，输入隔直电容 C1，输出隔直电容 C3，栅极厄流电感 L1，漏极厄流电感 L2，栅极射频信号旁路电容 C2，漏极射频信号旁路电容 C4，漏极电源滤波电容 C5、C6；LDMOS 的栅极偏置电压为 VGS，漏极电压为 VDS。射频信号通过 LDMOS 放大电路后实现功率的放大。

[0018] 栅极偏置电路（图 3），包括三端稳压模块 (LDO)U1；直流滤波电容 C7、C8、C9、C10、C11、C12、C13、C14、C15；电阻 R1 与 U1 构成恒流源，恒流值由 U1 的 1 与 2 脚之间的电压和 R1 的阻值确定；恒流源通过 R2、R3、R4、D1 后，在 R3 的两端产生不同的电压；可变电位器 VR1 的 1 和 3 脚分别连接电阻 R3 的两端，2 脚连接运算放大器 U2A 的正相输入端 (3 脚)，用来确定 LDMOS 的静态工作电流；运算放大器 U2A 和电阻 R5、R6 组成直流放大器，放大倍数由 R5 和 R6 的阻值确定；肖特基二极管 D1 具有负温度特性，当温度升高时，它所产生的压降减少，当温度升高时，它所产生的压降升高，它的温度系数通过直流放大器变换后形成新的温度系数正好补偿 LDMOS 的温度特性；电阻 R7 和电容 C15 组成充电电路，它们的值确定充电时间常数；LDMOS 的栅极偏置电压范围由 R3 两端的电压和直流放大器确定；偏置电路的最终输出为 VGS。

[0019] 漏压取样比较电路（图 4），其特征在于：LDMOS 的漏极电压 VDS 通过取样电阻 R10、R11 分压后输入到运算放大器 U2B 的反相输入端 (6 脚)；运算放大器 U2B 的同相输入端 (5 脚) 为比较设定值，由电阻 R8、R9 和直流电源 +5V 确定，电容 C16 起滤波作用，使设定值不会有大的波动；运算放大器 U2B 的同相反相比较后由 7 脚输出一个高低电平到 N 沟道 FET 管 Q2 的栅极，Q2 的源极接地，Q2 的漏极接 VGS；当 LDMOS 的漏极电压 VDS 低于设定值时，运算放大器 U2B 输出高电平，Q2 导通，VGS 通过 Q2 快速放电，这样 LDMOS 的栅极电压约为零，LDMOS 关闭。当 LDMOS 的漏极电压 VDS 高于设定值时，运算放大器 U2B 输出低电平，Q2 关闭，这样 LDMOS 的栅极电压 VGS 通过 R7 和 C15 形成的充电电路充电，达到 LDMOS 所需要的栅极偏置值，LDMOS 导通。

[0020] 栅极温度补偿原理：

[0021] 三端稳压模块 U1（比如 LT117-3.3），它的 1 和 2 脚之间输出一个输出一个几乎不随温度变化的恒定电压 3.3V，构成的恒流源电流 I

[0022] $I = 3.3/R1$

[0023] 此电流通过 R2、R3、R4 和 D1 后在 R3 两端形成两个电压值给电位器 VR1，VR1 的 2 脚最大输出电压为 Vmax

[0024] $Vmax = I*(R3+R4)+Vd$，其中 Vd 为二极管 D1 的压降，常温下通常为 0.7 伏 VR1 的 2 脚最小输出电压为 Vmin

[0025] $Vmin = I*R3+Vd$

[0026] VR1 的 2 脚输出电压通过由 U2A、R5、R6 组成的直流放大器后，可以确定 LDMOS 的栅极电压 VGS 的范围，VGS 的最大电压为 VGSmax

[0027] $VGSmax = Vmax*(R5+R6)/R5$

[0028] VGS 的最小电压为 VGSmin

[0029] VGSmin = Vmin*(R5+R6)/R5

[0030] 从上面的公式可以看出，LDMOS 的栅极电压 VGS 和二极管 D1 的压降 Vd 有关联，而 Vd 是负温度系数。也即是说，当温度升高时，Vd 下降，VGS 也下降；当温度降低时，Vd 上升，VGS 也上升。VGS 随温度的变化量与 Vd 随温度的变化量是反比例关系，这个比例系数可以通过调整 R3、R4、R5、R6 的阻值得到。LDMOS 的栅极偏置和温度是反比例关系，而此电路输出 VGS 随温度也是反比例关系。在射频 LDMOS 功率放大器 PCB 的设计中，二极管 D1 要尽可能靠近 LDMOS，这样温度补偿的效果才能达到最佳。

[0031] 可以理解的是，对本领域技术人员来说，对本实用新型的技术方案及实用新型构思加以等同替换或改变都应属于本实用新型所附的权利要求的保护范围。

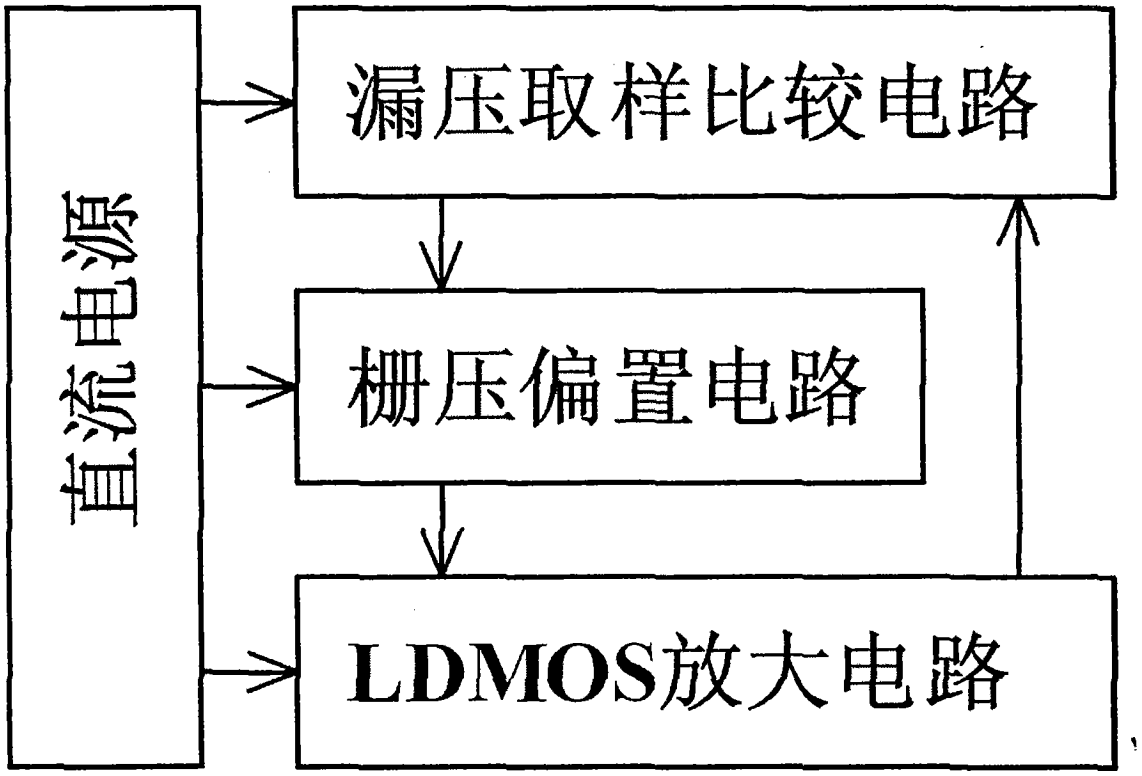

直流电源
漏压取样比较电路
栅压偏置电路
LDMOS放大电路

图 1

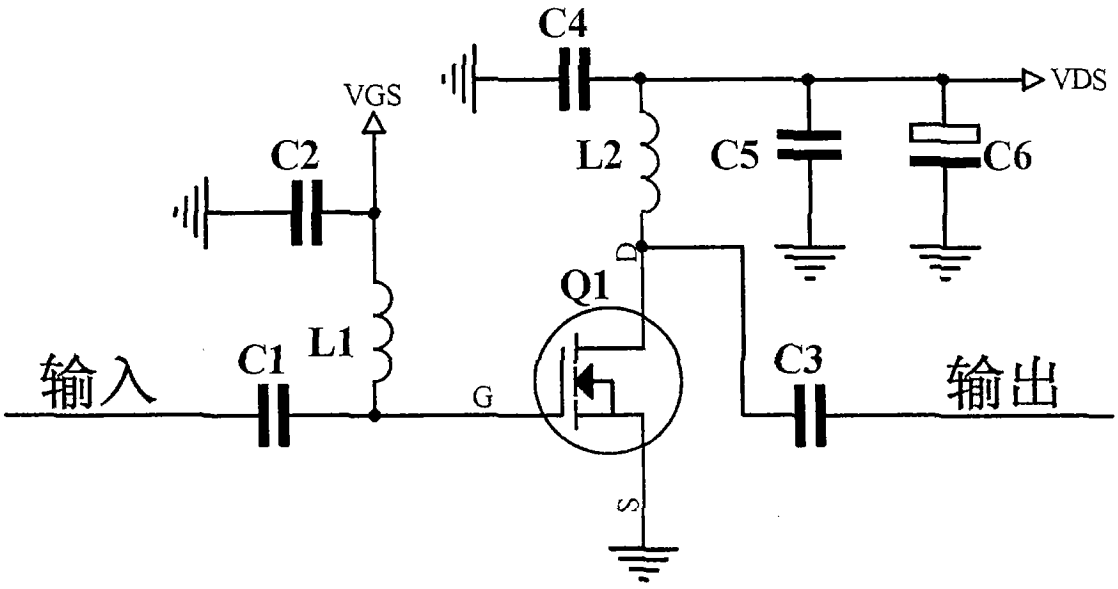

C4
VGS
VDS
C2
L2
C5
C6
Q1
D
L1
C1
输入
G
C3
输出
S

图 2

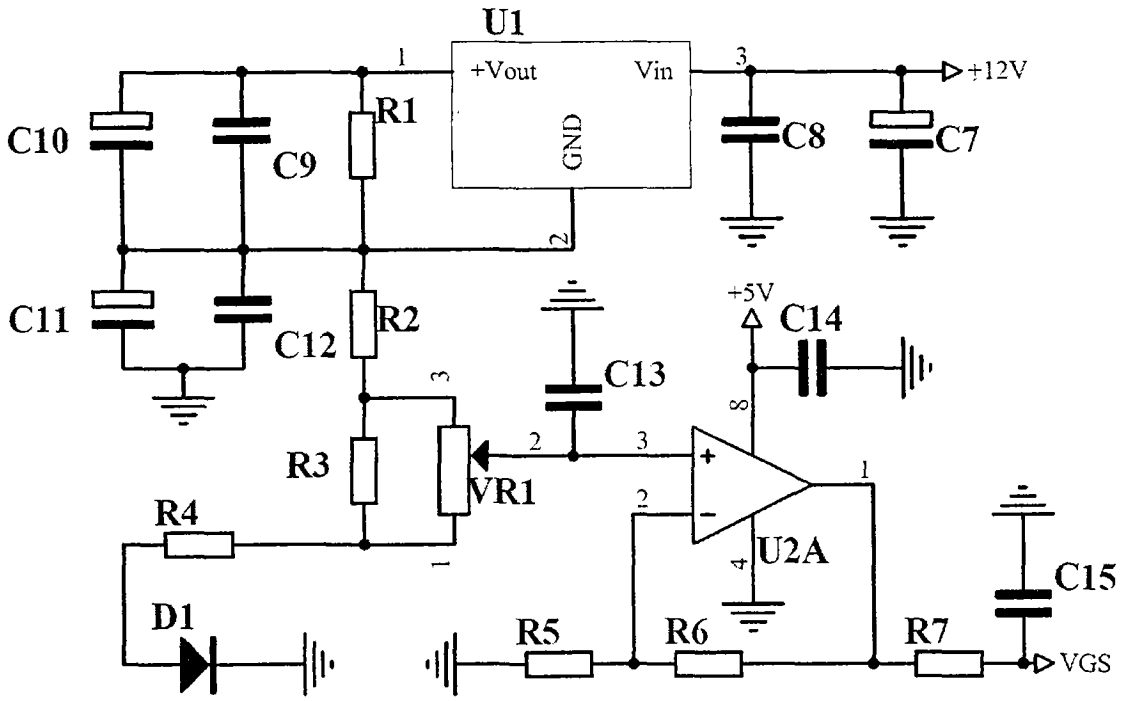

U1
+Vout
Vin
GND
+12V
C10
C9
R1
C8
C7
C11
C12
R2
C13
+5V
C14
R3
VR1
R4
U2A
C15
D1
R5
R6
R7
VGS

图 3

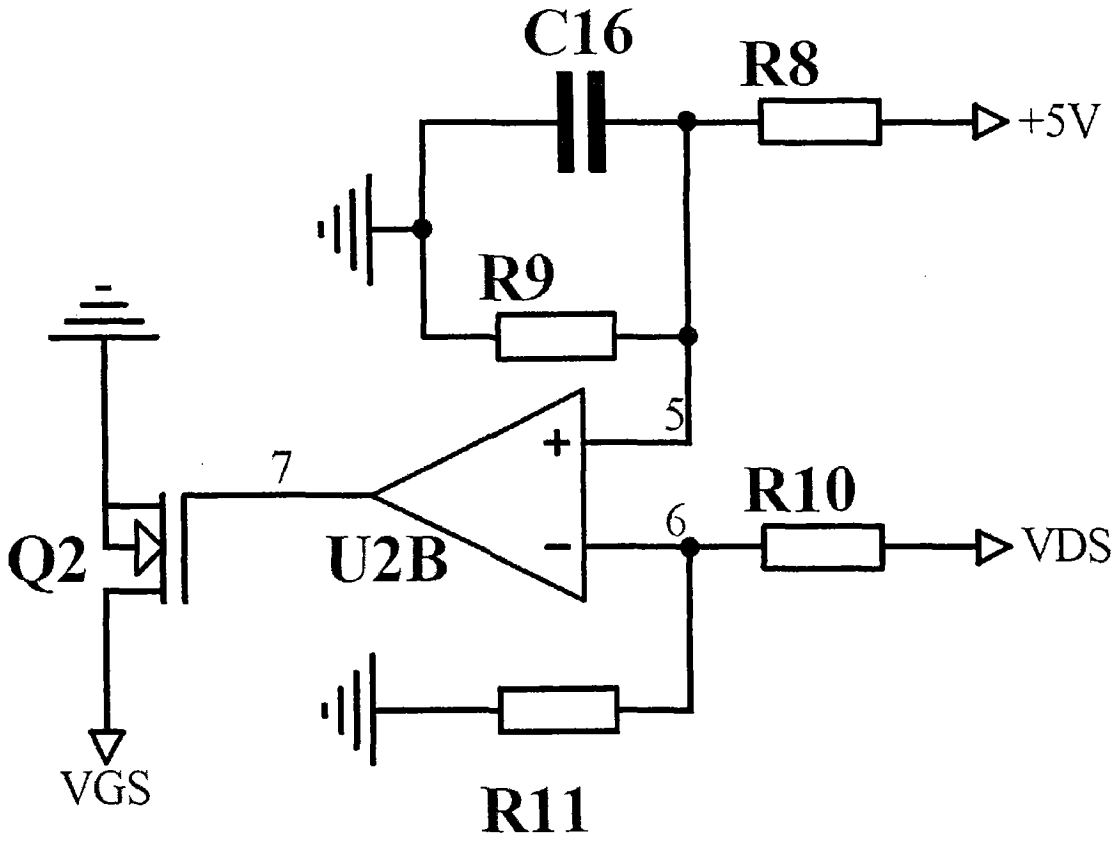

C16
R8
+5V
R9
5
7
R10
6
Q2
U2B
VDS
VGS
R11

图 4