

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5790889号
(P5790889)

(45) 発行日 平成27年10月7日(2015. 10. 7)

(24) 登録日 平成27年8月14日(2015. 8. 14)

(51) Int.Cl.	F I
HO 2M 3/28 (2006.01)	HO 2M 3/28 Q
HO 2M 7/12 (2006.01)	HO 2M 3/28 K
	HO 2M 7/12 R

請求項の数 14 (全 32 頁)

(21) 出願番号	特願2014-558537 (P2014-558537)	(73) 特許権者	000006231
(86) (22) 出願日	平成26年1月15日(2014. 1. 15)		株式会社村田製作所
(86) 国際出願番号	PCT/JP2014/050562		京都府長岡京市東神足1丁目10番1号
(87) 国際公開番号	W02014/115618	(74) 代理人	110001195
(87) 国際公開日	平成26年7月31日(2014. 7. 31)		特許業務法人深見特許事務所
審査請求日	平成27年4月17日(2015. 4. 17)	(72) 発明者	松本 匡彦
(31) 優先権主張番号	特願2013-9538 (P2013-9538)		京都府長岡京市東神足1丁目10番1号
(32) 優先日	平成25年1月22日(2013. 1. 22)		株式会社村田製作所内
(33) 優先権主張国	日本国(JP)		
早期審査対象出願		審査官	安食 泰秀
			最終頁に続く

(54) 【発明の名称】 スイッチング電源装置およびAC-DC電力変換システム

(57) 【特許請求の範囲】

【請求項1】

交流電源に少なくとも1つのPFCインダクタと、双方向スイッチ素子とを直列接続し、

前記双方向スイッチの一端に、交流入力電圧の正の半周期に導通する極性の第1の整流素子と、交流入力電圧の負の半周期に導通する極性の第2の整流素子とを接続し、

前記第1の整流素子と第1のスイッチ素子とを有する直列回路と、前記第2の整流素子と第2のスイッチ素子とを有する直列回路とを、前記双方向スイッチ素子と並列に接続し、

前記第1のスイッチ素子と前記第2のスイッチ素子とが構成する直列スイッチ回路と並列に、エネルギー蓄積コンデンサを接続し、

前記第1のスイッチ素子と前記第2のスイッチ素子の接続点には、少なくとも1つの共振コンデンサと少なくとも1つのトランスの1次巻線、もしくは前記共振コンデンサと少なくとも1つの共振インダクタと前記トランスの1次巻線とを有する直列共振回路の一端を接続して前記エネルギー蓄積コンデンサを入力源とするブリッジ形電力変換回路を構成し、

かつ前記トランスの2次巻線に整流平滑回路を接続し、前記ブリッジ形電力変換回路と、前記トランスと、前記整流平滑回路とを有する絶縁型DC-DCコンバータ部を構成し、

交流入力電圧の正の半周期には前記双方向スイッチ素子、もしくは前記第1のスイッチ

10

20

素子が主スイッチ素子、前記第 2 のスイッチ素子が同期整流素子、前記エネルギー蓄積コンデンサが平滑コンデンサとして動作する第 1 の整流／PFC 回路部を構成し、

交流入力電圧の負の半周期には前記双方向スイッチ素子、もしくは前記第 2 のスイッチ素子が主スイッチ素子、前記第 1 のスイッチ素子が同期整流素子、前記エネルギー蓄積コンデンサが平滑コンデンサとして動作する第 2 の整流／PFC 回路部を構成し、

前記第 1 のスイッチ素子と前記第 2 のスイッチ素子を、双方がオフ状態になるデッドタイムを挟んで駆動し、

正弦波状の交流入力電圧が加わると、この交流入力電圧に実質的に比例する正弦波状の電流を流入し、かつ安定化した直流電圧を出力することを特徴とするスイッチング電源装置。

10

【請求項 2】

前記双方向スイッチ素子は、単方向スイッチ素子である第 3 のスイッチ素子、及び第 4 のスイッチ素子を直列、かつ逆方向に接続して構成した事を特徴とする請求項 1 に記載のスイッチング電源装置。

【請求項 3】

前記交流電源の交流入力電圧から前記エネルギー蓄積コンデンサの両端電圧への変換比（整流／PFC 回路部の入出力電圧変換比）をデューティ比によって制御し、前記エネルギー蓄積コンデンサの両端電圧から直流出力電圧への変換比（絶縁型 DC-DC コンバータ部の入出力電圧変換比）をスイッチング周波数によって制御することを特徴とする請求項 1 または請求項 2 に記載のスイッチング電源装置。

20

【請求項 4】

交流入力電圧を V_{in} 、前記エネルギー蓄積コンデンサの両端電圧を V_{ens} と定義し、

交流入力電圧の正の半周期において、前記双方向スイッチ素子、前記第 1 のスイッチ素子の少なくとも一方がオンしている期間の、1 周期に対する比率、および交流入力電圧の負の半周期において、前記双方向スイッチ素子、前記第 2 のスイッチ素子の少なくとも一方がオンしている期間の、1 周期に対する比率を第 1 のデューティ比 D と定義すると、

【数 2】

数 2

$$V_{ens} \cong \frac{|V_{in}|}{(1-D)} \quad \dots (2)$$

30

のブーストコンバータの関係式が実質的に、成り立つように第 1 のデューティ比 D が制御される事を特徴とする請求項 1 から請求項 3 に記載のスイッチング電源装置。

【請求項 5】

交流入力電圧を V_{in} 、前記エネルギー蓄積コンデンサの両端電圧を V_{ens} と定義し、

交流入力電圧の正の半周期において、前記第 1 のスイッチ素子がオンしている期間の 1 周期に対する比率、および交流入力電圧の負の半周期において、前記第 2 のスイッチ素子がオンしている期間の 1 周期に対する比率を第 2 のデューティ比 D' と定義すると、

40

交流入力電圧 V_{in} の絶対値がエネルギー蓄積コンデンサの両端電圧 V_{ens} の $1/2$ 以下の範囲においては前記第 2 のデューティ比 D' は実質的に 0.5 (50%) に固定され、

交流入力電圧 V_{in} の絶対値がエネルギー蓄積コンデンサの両端電圧 V_{ens} の $1/2$ より大きい範囲においては

前記第 1 のデューティ比 D と第 2 のデューティ比 D' とが、実質的に等しくなるように制御される事を特徴とする請求項 4 に記載のスイッチング電源装置。

【請求項 6】

50

概略デューティ比を D_r と定義し、

【数 3】

数3

$$D_r = 1 - \frac{|V_{in}|}{V_{ens}} \quad \dots (3)$$

で計算した前記概略デューティ比 D_r をフィードフォワード信号と成し、

前記エネルギー蓄積コンデンサの両端電圧、もしくはは出力電圧と第一の目標値とを比較して第 1 の誤差信号を形成し、

10

前記第 1 の誤差信号と入力電圧に比例する信号との乗算値を計算し、前記乗算値と交流入力電流に比例する信号とを比較して第 2 の誤差信号を形成し、

前記第 2 の誤差信号をフィードバック信号として前記フィードフォワード信号に負帰還となる極性で加算して、前記第 1 のデューティ比 D を決定する事の特徴とする請求項 4 または請求項 5 に記載のスイッチング電源装置。

【請求項 7】

交流入力電圧の正の半周期における前記双方向スイッチ素子のオン期間は、前記第 1 のスイッチ素子のオン期間を含み、前記双方向スイッチ素子がオンした後に前記第 1 のスイッチ素子がゼロ電圧状態でターンオンし、

20

交流入力電圧の負の半周期における前記双方向スイッチ素子のオン期間は、前記第 2 のスイッチ素子のオン期間を含み、前記双方向スイッチ素子がオンした後に前記第 2 のスイッチ素子がゼロ電圧状態でターンオンする事の特徴とする請求項 1 から請求項 6 に記載のスイッチング電源装置。

【請求項 8】

スイッチング周波数を f_{sw} 、直列共振回路における共振コンデンサの容量を C_r 、共振インダクタのインダクタンスを L_r 、トランスの励磁インダクタンスを L_m とすると、前記絶縁型 DC-DC コンバータ部の入出力電圧変換比は前記スイッチング周波数 f_{sw} を、

【数 5】

30

数5

$$f_{sw} > f_{r2} = \frac{1}{2\pi\sqrt{(L_r + L_m) \cdot C_r}} \quad \dots (5)$$

の式に示す第 2 の共振周波数 f_{r2} よりも高周波の領域で可変することで周波数制御され、

前記スイッチング周波数 f_{sw} を低下させて前記第 2 の共振周波数 f_{r2} に近づけると前記入出力電圧変換比が増加し、前記スイッチング周波数 f_{sw} を増加させて前記第 2 の共振周波数 f_{r2} から遠ざけると前記入出力電圧変換比が低下する関係を利用して、出力電圧を目標値に漸近させるように負帰還制御することを特徴とする請求項 1 から請求項 7 に記載のスイッチング電源装置。

40

【請求項 9】

PFC インダクタと直列に接続された双方向スイッチ素子と、

交流入力電圧の正の半周期に入力電流をスイッチングする第 1 の整流素子と第 1 のスイッチ素子とで構成する第 1 の直列回路と、

交流入力電圧の負の半周期に入力電流をスイッチングする第 2 の整流素子と第 2 のスイッチ素子とで構成する第 2 の直列回路と、

エネルギー蓄積コンデンサと、

50

少なくとも１次巻線と２次巻線とを備えるトランスと、
前記トランスの２次側に構成される整流平滑回路と、
交流入力電流に応じた信号と、交流入力電圧に応じた信号とを比較する第１の比較器と

、
直流出力電圧と基準電圧とを比較する第２の比較器とを備え、

交流電源から前記交流入力電圧が加わると前記交流入力電圧に実質的に比例する電流を流入し、前記エネルギー蓄積コンデンサの両端に直流電圧を出力する整流／ＰＦＣ回路部と、

前記エネルギー蓄積コンデンサを直流電力源として、スイッチング動作によって直流を交流に変換した後、前記トランスによって１次側から２次側に伝送し、直流電圧を出力する絶縁型ＤＣ－ＤＣコンバータ部とを備えるスイッチング電源装置であって、

前記整流／ＰＦＣ回路部が前記第１のスイッチ素子、もしくは第２のスイッチ素子を同期整流に用いるブーストコンバータで構成される事を特徴とするスイッチング電源装置。

【請求項１０】

前記整流／ＰＦＣ回路部の入出力電圧変換比をデューティ比によって制御し、前記ＤＣ－ＤＣコンバータ部の入出力電圧変換比をスイッチング周波数によって制御することを特徴とする請求項９に記載のスイッチング電源装置。

【請求項１１】

正弦波状の交流入力電圧に対応して流入する入力電流が、所定の高調波を包含する事を特徴とする請求項１から請求項１０に記載のスイッチング電源装置。

【請求項１２】

軽負荷領域において、前記双方向スイッチ素子、前記第１のスイッチ素子、及び前記第２のスイッチ素子が共にオフするデッドタイムを延長した間欠スイッチング動作をおこなう事を特徴とする請求項１から請求項１１に記載のスイッチング電源装置。

【請求項１３】

前記交流電源が単相交流であることを特徴とする請求項１から請求項１２に記載のスイッチング電源装置。

【請求項１４】

前記交流電源が３相交流であり、請求項１から請求項１２に記載のスイッチング電源装置が３相交流入力各相間に接続され、かつ各相間の電流バランスを保持する電流バランス回路を有するＡＣ－ＤＣ電力変換システム。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、交流電力を入力されて直流電力を出力するスイッチング電源装置、およびＡＣ－ＤＣ電力変換システムに関するものである。

【背景技術】

【０００２】

商用の電力系統に接続されて動作する電子機器においては、単相、もしくは３相の交流を整流し、トランスを用いて絶縁を確保した状態で電力変換した後、一定の直流電圧値に安定化して前記電子機器に電力を供給するシステムが一般的に使用されている。前記のＡＣ－ＤＣ電力変換システムには一般的にスイッチング電源装置が用いられる。

【０００３】

一方で、前記のＡＣ－ＤＣ電力変換システムの力率が低いと、前記電力系統の設備で過大な損失が発生したり、前記電力系統に共通接続された電子機器に誤動作が発生させたり、異音が発生する等の弊害を生じる。そのため、交流入力電流に含まれる高調波に関して、例えばＩＥＣ６１００－３－２のような国際的な規制があり、高調波を規制の限度値以下に抑制する必要がある。

【０００４】

力率を改善し、高調波を規制限度値以下に抑制するには、インダクタ、コンデンサのみ

10

20

30

40

50

でフィルタを構成するパッシブ方式と、スイッチング電源の技術を応用したアクティブ方式がある。アクティブ方式では、PFC (Power Factor Correction、力率改善) コンバータが用いられる。PFCコンバータではスイッチング動作による損失は伴うが、パッシブ方式より力率改善効果が高く、必要なインダクタ、コンデンサの値もパッシブ方式より小さい。

【0005】

前述のように構成したAC-DC電力変換システムの第1従来例を図12に示す。なお、本発明の全ての回路図においては、わかりやすくするためにMOSFETの寄生ダイオードを点線で明示している。第1従来例では、交流電源ACinから供給される単相の交流が整流素子D7、D8、D9、D10で構成されるブリッジ整流ステージで整流されて脈流に変換される。PFCステージのPFCコンバータはPFCステージの入力電圧とほぼ比例した脈流状の入力電流を維持しつつ、前記脈流を直流に変換する。第1従来例の構成では、PFCコンバータにはブーストコンバータのトポロジーが用いられ、PFCインダクタLpfc1、スイッチ素子Q9、整流素子D11、と平滑用のエネルギー蓄積コンデンサCens1がブーストコンバータの電力変換回路を構成している。

【0006】

通常、PFC出力の直流電圧は脈流のピーク値よりも大きく設定され、一例として、最大で240Vacの入力を想定するワールドワイド対応の電力変換システムでは、PFCコンバータの出力電圧は400Vdc程度に設定される。PFCステージの出力電圧は抵抗R3、R4で分圧された後、第3の比較器AMP3に入力され、第1の基準電圧Vref1と比較されて第1の誤差信号を形成する。前記第1の誤差信号は抵抗R1、R2で分圧された脈流電圧と共に乗算器M1に入力され、第1の誤差信号と脈流電圧の乗算値が計算される。前記乗算値とPFCステージの入力電流に比例する電圧が第1の比較器AMP1で比較されて第2の誤差信号を形成する。前記第2の誤差信号は、鋸歯状波発生器STG1から出力された鋸歯状波電圧とコンパレータCOMP1で比較されてPWM制御された方形波信号を形成する。前記方形波信号に従って1次側制御回路CNTP1がスイッチ素子Q9を駆動する事で、入力電流が正弦波状を維持しつつ、PFCステージの出力電圧が目標値に安定化される。

【0007】

PFCコンバータから出力されエネルギー蓄積コンデンサCens1に一旦蓄積された直流電力は絶縁型コンバータステージの絶縁型DC-DCコンバータに入力され、トランスで絶縁を確保した状態で電力変換された後、安定化された直流電圧として出力される。第1従来例の絶縁型コンバータステージは電流共振ハーフブリッジコンバータのトポロジーで構成されている。PFCステージから供給される直流電力は、デューティ比50% ($D=0.5$) で交互に駆動されるスイッチ素子Q10、Q11でスイッチングされて交流電力に変換され、トランスT1によって1次側から2次側に伝送される。NチャネルMOSFETで構成される第1、第2の同期整流素子SR7、SR8はそれぞれ、2次側制御回路CNTS1によって、ほぼ正弦波状に変化するトランスT1の2次巻線から出力される出力電流のうち、ソース→ドレイン方向の導通期間のみターンオンされる。前記第1、第2の同期整流素子SR7、SR8の整流動作によって、平滑コンデンサCf1両端に直流出力電圧が形成される。スイッチ素子Q10、Q11をZVS (Zero-Voltage Switching: ゼロ電圧スイッチング)、同期整流素子SR7、SR8をZCS (Zero-Current Switching: ゼロ電流スイッチング) 駆動させることで、高効率な電力変換動作が可能である。

【0008】

前記直流出力電圧は、抵抗R5、R6で分圧された後、第2の比較器AMP2で第2の基準電圧Vref2と比較され第3の誤差信号を形成する。前記第3の誤差信号はフォトカプラ等で形成される絶縁信号伝送素子ISO1を介して1次側制御回路CNTP1に入力される。1次側制御回路CNTP1は、前記第3の誤差信号に応じた周波数制御を行い、直流出力電圧を目標値に安定化させる。

【0009】

図13に示す第2従来例はブリッジレスPFCコンバータと一般に呼ばれる、特許文献1（米国特許第4412277号公報）に開示された回路である。交流入力に対して2つのブーストコンバータを逆方向、直列に接続する事で、交流電力を整流しながら力率を改善でき、第1従来例のブリッジ整流ステージとPFCステージを1つのステージで構成している。従って、第1従来例でブリッジ整流ステージ、PFCステージ、絶縁型コンバータステージの3つのステージの直列接続で構成されていたAC-DC電力変換システムが、整流 / PFCステージと絶縁型コンバータステージの2つのステージの直列接続で構成できる。

【0010】

交流入力電圧の正の半周期ではインダクタ9、11、スイッチ素子17、ダイオード13が構成する第1のブーストコンバータがPFCコンバータとして動作する。スイッチ素子17のスイッチング電流は、スイッチ素子19の寄生ダイオードを経由して流れ、スイッチ素子17が入力電流を正弦波状にするようにPWM制御される。一方で、交流入力電圧の負の半周期ではインダクタ9、11、スイッチ素子19、ダイオード15が構成する第2のブーストコンバータがPFCコンバータとして動作する。スイッチ素子19のスイッチング電流は、スイッチ素子17の寄生ダイオードを経由して流れ、スイッチ素子19が入力電流を正弦波状にするようにPWM制御される。

【0011】

図14に示す第3従来例は特許文献2（特許第2632586号公報）に開示されている絶縁型のブリッジレスPFCコンバータである。第3従来例は、図15に示すカレントフェッドプッシュプルコンバータ（Current-Fed Push-pull Converter：電流供給形プッシュプルコンバータ）の1次側電力スイッチ素子Q12、Q13を、それぞれMOSFETを逆方向、直列に接続して構成した双方向スイッチ素子に置き換える事で交流入力に対応している。図14が2次側整流回路にブリッジ整流を用いているのに対して図15は両波整流を用いている点は異なるが、トポロジーは同じである。カレントフェッドプッシュプルコンバータでは、1次側電力スイッチQ12、Q13が共にオンするオーバーラップ時間を制御する事でPWM制御が可能であり、入力電圧、出力電流の変動に対して出力電圧を安定化させる事ができる。カレントフェッドプッシュプルコンバータでは、入力電流は電流連続モードで動作する。従って、カレントフェッドプッシュプルコンバータを第3従来例に示すように絶縁型ブリッジレスPFCコンバータに適用すると、入力電流から高調波を除去するための入力フィルタを簡易化できる利点がある。第1従来例がブリッジ整流ステージ、PFCステージ、絶縁型コンバータステージの3つのステージの直列接続で構成し、第2従来例が整流 / PFCステージと絶縁型コンバータステージの2つのステージの直列接続で構成しているのに対して、第3従来例は整流 / PFC / 絶縁ステージの1つのステージでAC-DC電力変換システムを構成できる。

【先行技術文献】

【特許文献】

【0012】

【特許文献1】米国特許第4412277号公報

【特許文献2】特許第2632586号公報

【発明の概要】

【発明が解決しようとする課題】

【0013】

前述のように、第1従来例においては3つのステージが直列接続されており、AC-DC電力変換システムの総合効率はそれぞれのステージ効率の乗算値になる。1例として各ステージ効率を98.0%、94.0%、94.0%と仮定すると総合効率は86.6%となる。各ステージを高効率に設計しても、乗算値である総合効率の高効率化は容易ではない。AC-DC電力変換システムの高効率化には、各ステージの高効率化だけでなく、

10

20

30

40

50

直列に接続されるステージの数を減らす事が効果的である。前述のように、第1従来例は3つのステージの直列接続で構成し、第2従来例は2つのステージの直列接続で構成している。また、第2従来例は入力電流が整流ダイオードを通過する回数が第1従来例より1回少なく(3回→2回)、第1従来例よりも1%程度の効率向上が期待できる。

【0014】

しかし、第2従来例においても2つのステージの直列接続になるので、AC-DC電力変換システムの総合効率は第1、第2ステージ効率の乗算値になり、高効率化が難しい問題点がある。

【0015】

第1従来例では3つ、第2従来例では2つのステージの直列接続でAC-DC電力変換システムが構成されていたのに対し、第3従来例は1つのステージでAC-DC電力変換システムを構成できる。第3従来例は図15に示すカレントフェッドプッシュプルコンバータの1次側電力スイッチ素子Q12、Q13を、双方向スイッチ素子に置き換える事で構成しているが、カレントフェッドプッシュプルコンバータには、単体で動作させるには致命的な欠点がある。入力電圧を V_{in} 、トランス巻数比を N_s/N_p (=2次コイル巻き数/1次コイル巻き数)とすると、カレントフェッドプッシュプルコンバータでは、出力電圧 V_{out} を以下に示す値以下に低減する事ができない。

【0016】

【数1】

数1

$$V_{out} \geq \frac{N_s}{N_p} \cdot V_{in} \quad \dots (1)$$

従って、コンバータの出力が短絡した場合に出力電圧を垂下させる過電流保護動作ができず、起動時に出力電圧を緩やかに立ち上げるソフトスタートもできない。また、入力電圧 V_{in} が印加された状態でスイッチング動作を停止させると、インダクタL1に蓄積された電磁エネルギーによって、1次側電力スイッチ素子Q12、Q13の両端にサージ電圧が発生するので、入力電圧 V_{in} が十分に低下するまでは1次側電力スイッチ素子Q12、Q13のスイッチング動作を停止する事ができない。これらの欠点を補うために、カレントフェッドプッシュプルコンバータは、前段に入力電圧 V_{in} を低減、もしくは遮断するための降圧ステージを直列接続する必要がある。

【0017】

図16は降圧ステージを直列接続したカレントフェッドプッシュプルコンバータの構成例である。スイッチ素子Q14、整流素子D14とインダクタL1とで降圧コンバータを構成し、スイッチ素子Q14を1次側電力スイッチ素子Q12、Q13のスイッチング動作に同期させてスイッチングする。スイッチ素子Q14のPWM制御によってカレントフェッドプッシュプルコンバータの入力電圧 V_{in} を低減、もしくは遮断する事ができる。

【0018】

カレントフェッドプッシュプルコンバータを基に構成した第3従来例も、カレントフェッドプッシュプルコンバータと同じ問題を有する。即ち、前段に入力電圧を低減、もしくは遮断するための降圧ステージを直列接続しないと、過電流に対する出力電圧の垂下動作、ソフトスタート動作、及びスイッチング動作の停止ができない。一方で、前段に降圧ステージを直列接続すると、2つのステージの直列接続になるので電力変換効率が低下する問題がある。

【0019】

また、第3従来例は、第1、第2従来例にはない問題点を抱えている。第1、第2従来例では、PFCコンバータの出力に直流電圧を保持するエネルギー蓄積コンデンサを有するが、第3従来例にはエネルギー蓄積機能がなく、交流電力を直接スイッチングして絶縁、電力変換しているため、交流入力電圧が低下する位相においては出力平滑コンデンサ2

10

20

30

40

50

0に電力が供給されない。従って、交流入力電圧が低下する位相では、出力電力を出力平滑コンデンサ20の蓄積電荷のみから供給するので交流リップルが大きく、大きなリップルを許容できる負荷装置にしか採用できない。更に、商用の電力系統に接続されて動作する電力変換システムでは、瞬時停電によって交流入力電圧が遮断された際、一定期間（例えば20msec程度）出力電圧を保持する機能が一般的に要求されるが、エネルギー蓄積機能がない第3従来例では対応する事ができない。

【0020】

本発明は従来例の電力変換システムを1ステージだけで構成できるので高効率化に適しており、入力電流が電流連続モードになるので入力フィルタが簡易化でき、PFC制御に必要な交流入力電圧、交流入力電流を1次側制御回路のグラウンド電位を基準に測定できるので測定回路が簡易化でき、エネルギー蓄積機能と蓄積エネルギーからの電力供給機能を有するので出力リップルが小さく、瞬時停電に対する出力電圧保持機能を有し、かつ、部品点数が少ないので小型化、低価格化が容易なスイッチング電源装置を提供することを目的としている。

【課題を解決するための手段】

【0021】

本発明のスイッチング電源装置は、交流電源（Acin）に少なくとも1つのPFCインダクタ（Lpfc）と、双方向スイッチ素子（Qbd）とを直列接続し、前記双方向スイッチ（Qbd）の一端に、交流入力電圧の正の半周期に導通する極性の第1の整流素子（D1）と、交流入力電圧の負の半周期に導通する極性の第2の整流素子（D2）とを接続し、前記第1の整流素子（D1）と第1のスイッチ素子（Q1）とを有する直列回路と、前記第2の整流素子（D2）と第2のスイッチ素子（Q2）とを有する直列回路とを、前記双方向スイッチ素子（Qbd）と並列に接続し、前記第1のスイッチ素子（Q1）と前記第2のスイッチ素子（Q2）とが構成する直列スイッチ回路と並列に、エネルギー蓄積コンデンサ（Cens1）を接続し、前記第1のスイッチ素子（Q1）と前記第2のスイッチ素子（Q2）の接続点には、少なくとも1つの共振コンデンサ（Cr1）と少なくとも1つのトランス（T1）の1次巻線、もしくは前記共振コンデンサ（Cr1）と少なくとも1つの共振インダクタ（Lr1）と前記トランス（T1）の1次巻線と、を有する直列共振回路の一端を接続して前記エネルギー蓄積コンデンサ（Cens1）を入力源とするブリッジ形電力変換回路を構成し、かつ前記トランス（T1）の2次巻線に整流平滑回路を接続し、前記ブリッジ形電力変換回路と、前記トランス（T1）と、前記整流平滑回路とを有する絶縁型DC-DCコンバータ部を構成し、交流入力電圧の正の半周期には前記双方向スイッチ素子（Qbd）、もしくは前記第1のスイッチ素子（Q1）が主スイッチ素子、前記第2のスイッチ素子（Q2）が同期整流素子、前記エネルギー蓄積コンデンサ（Cens1）が平滑コンデンサとして動作する第1の整流／PFC回路部を構成し、交流入力電圧の負の半周期には前記双方向スイッチ素子（Qbd）、もしくは前記第2のスイッチ素子（Q2）が主スイッチ素子、前記第1のスイッチ素子（Q1）が同期整流素子、前記エネルギー蓄積コンデンサ（Cens1）が平滑コンデンサとして動作する第2の整流／PFC回路部を構成し、前記第1のスイッチ素子（Q1）と前記第2のスイッチ素子（Q2）を、双方がオフ状態になるデッドタイムを挟んで駆動し、正弦波状の交流入力電圧が加わると、この交流入力電圧に実質的に比例する正弦波状の電流を流入し、かつ安定化した直流電圧を出力することの特徴とする。

【0022】

また、本発明のスイッチング電源装置は、PFCインダクタ（Lpfc）と直列に接続された双方向スイッチ素子（Qbd）と、交流入力電圧の正の半周期に入力電流をスイッチングする第1の整流素子（D1）と第1のスイッチ素子（Q1）とで構成する第1の直列回路と、交流入力電圧の負の半周期に入力電流をスイッチングする第2の整流素子（D2）と第2のスイッチ素子（Q2）とで構成する第2の直列回路と、エネルギー蓄積コンデンサ（Cens1）と、少なくとも1次巻線と2次巻線とを備えるトランス（T1）と、前記トランス（T1）の2次側に構成される整流平滑回路と、交流入力電流と交流入力

電圧に応じた信号と、を比較する第1の比較器（AMP1）と、直流出力電圧と基準電圧と、を比較する第2の比較器（AMP2）とを備え、交流電源から前記交流入力電圧が加わると前記交流入力電圧に実質的に比例する電流を流入し、前記エネルギー蓄積コンデンサ（Cens1）の両端に直流電圧を出力する整流／PFC回路部と、前記エネルギー蓄積コンデンサ（Cens1）を直流電力源として、スイッチング動作によって直流を交流に変換した後、前記トランス（T1）によって1次側から2次側に伝送し、直流電圧を出力する絶縁型DC-DCコンバータ部と、を備えるスイッチング電源装置であって、前記整流／PFC回路部が前記第1のスイッチ素子（Q1）、もしくは第2のスイッチ素子（Q2）を同期整流に用いるブーストコンバータで構成される事の特徴とする。

【0023】

10

また、本発明では、前記交流電源が3相交流であり、上記のスイッチング電源装置が3相交流入力の各相間に接続され、かつ各相間の電流バランスを保持する電流バランス回路を有するAC-DC電力変換システムを構成してもよい。

【発明の効果】

【0024】

本発明によれば、1ステージで交流入力、直流出力でPFC機能を有する絶縁型スイッチング電源装置、もしくはAC-DC電力変換システムを構成できる。1ステージであっても、交流リップルが発生せず、瞬時停電に対する出力電圧保持動作が可能であり、かつ、従来の3ステージよりも導通損失が少ないので高効率な電力変換が可能である。

【図面の簡単な説明】

20

【0025】

【図1】図1は本発明の第1実施例のスイッチング電源装置101の回路図である。

【図2】図2は第1実施例の主要部分の動作波形である。

【図3】図3は交流入力電圧に対する第3従来例のスイッチング電源装置と、本発明のスイッチング電源装置の、出力電圧波形である。

【図4】図4は第1実施例において、エネルギー蓄積コンデンサCens1の両端電圧Vensを一定値と仮定した際のスイッチング周波数fswと出力電圧Voutの関係の一例を示したグラフである。

【図5】図5は本発明の第1実施例のCモードにおける等価回路である。

【図6】図6は本発明の第1実施例のA1モードにおける等価回路である。

30

【図7】図7は本発明の第1実施例のA2モードにおける等価回路である。

【図8】図8は本発明の第1実施例のB1モードにおける等価回路である。

【図9】図9は本発明の第1実施例のB2モードにおける等価回路である。

【図10】図10は本発明の第1実施例の軽負荷時における間欠スイッチング時の動作波形である。

【図11】図11は本発明の第2実施例のAC-DC電力変換システム102の回路図である。

【図12】図12は第1従来例であるAC-DC電力変換システムである。

【図13】図13は第2従来例の回路図である。

【図14】図14は第3従来例の回路図である。

40

【図15】図15は第3従来例と関連するカレントフェッドプッシュプルコンバータ主回路の回路図である。

【図16】図16はカレントフェッドコンバータの欠点を補うために前段に降圧ステージを直列接続したコンバータ主回路の回路図である。

【発明を実施するための形態】

【0026】

《第1実施例》

図1の回路図に示す本発明の第1実施例におけるスイッチング電源装置101は、整流／PFC回路部、絶縁型DC-DCコンバータ部を一体化したスイッチング電源装置である。整流／PFC回路部とは、整流機能およびPFC機能の両方の機能を合わせ持つ回路

50

部である。交流電源 A_{cin} に PFC インダクタ L_{pfc1} と、双方向スイッチ素子 Q_{bd} とを直列接続している。PFC インダクタ L_{pfc1} は入力電流を検出するための補助巻線を有するトランスとして構成されており、双方向スイッチ素子 Q_{bd} は、単方向スイッチ素子である第3のスイッチ素子 Q_3 と第4のスイッチ素子 Q_4 を逆方向に接続した直列回路によって構成される。第3のスイッチ素子 Q_3 、第4のスイッチ素子 Q_4 はNチャネルMOSFETであり、並列に寄生ダイオードを備える。前記双方向スイッチ Q_{bd} の一端に、交流入力電圧の正の半周期に導通する極性の第1の整流素子 D_1 と、交流入力電圧の負の半周期に導通する極性の第2の整流素子 D_2 とが接続され、第1の整流素子 D_1 と第1のスイッチ素子 Q_1 とを有する直列回路と、第2の整流素子 D_2 と第2のスイッチ素子 Q_2 とを有する直列回路とが、前記双方向スイッチ素子 Q_{bd} と並列に接続されている。第1のスイッチ素子 Q_1 と第2のスイッチ素子 Q_2 とが構成する直列スイッチ回路と並列に、エネルギー蓄積コンデンサ C_{ens1} が接続されている。エネルギー蓄積コンデンサ C_{ens1} は交流入力電圧が低下する位相や交流入力瞬时停電時に負荷回路 L_{oad} にエネルギーを供給する役割を担うため、比較的大容量のコンデンサを必要とする。エネルギー蓄積コンデンサ C_{ens1} には常に第1のスイッチ素子 Q_1 のドレイン側を(+)、第2のスイッチ素子 Q_2 のソース側を(-)とする直流電圧が加わるので、極性を有するアルミ電解コンデンサを用いる事ができる。第1のスイッチ素子 Q_1 と第2のスイッチ素子 Q_2 の接続点と、第2のスイッチ素子 Q_2 のソース端子の間には、共振インダクタ L_{r1} と、トランス T_1 の1次巻線 N_{p1} と、共振コンデンサ C_{r1} とで構成する直列共振回路の一端が接続されており、エネルギー蓄積コンデンサ C_{ens1} を入力源とするブリッジ形電力変換回路を構成している。トランス T_1 の2次巻線 N_{s1} 、 N_{s2} には、第1の同期整流素子 S_{R1} 、第2の同期整流素子 S_{R2} 、及び平滑コンデンサ C_{f1} で構成される整流平滑回路が接続されている。

【0027】

図2の動作波形に示す様に正弦波状の交流入力電圧が加わると、交流入力電圧に実質的に比例する正弦波状の電流を流入し、かつ安定化した直流電圧を出力する。本発明のスイッチング電源装置は、整流/PFC回路部、絶縁型DC-DCコンバータ部を一体化して構成しているが、整流/PFC回路部、絶縁型DC-DCコンバータ部がそれぞれ、独立に入出力変換比を制御する事ができる。従って、エネルギー蓄積コンデンサ C_{ens1} の両端に発生する交流リップルは、絶縁型DC-DCコンバータ部の制御動作によって打ち消され、スイッチング電源装置からは出力されない。出力電圧の変動に対して、絶縁型DC-DCコンバータ部の独立な制御によって高速応答する事ができる。瞬时停電が発生しても一定期間は出力電圧値を規定値に保持する出力電圧保持動作が可能である。

【0028】

図3は、交流入力電圧に対する第3従来例のスイッチング電源装置と、本発明のスイッチング電源装置との、出力電圧の差異を示した図であり、第3従来例のスイッチング電源装置で発生する交流リップルが、本発明のスイッチング電源装置では発生せず、第3従来例のスイッチング電源装置が瞬时停電に対する出力電圧保持動作ができないのに対して、本発明のスイッチング電源装置は必要とされる出力電圧保持時間を確保する事ができる。かつ、図12に示す従来の3ステージAC-DC電力変換システムよりも導通損失が少ないので高効率な電力変換が可能である。

【0029】

整流/PFC回路部は、PFC インダクタ L_{pfc1} 、双方向スイッチ Q_{bd} 、第1の整流素子 D_1 、第2の整流素子 D_2 、第1のスイッチ素子 Q_1 、第2のスイッチ素子 Q_2 、エネルギー蓄積コンデンサ C_{ens1} で構成され、交流入力電圧の正の半周期においては並列接続された双方向スイッチ素子 Q_{bd} と第1のスイッチ素子 Q_1 との少なくとも一方を主スイッチとし、第2のスイッチ素子 Q_2 を同期整流素子とするブーストコンバータとして機能し、交流入力電圧の負の半周期においては並列接続された双方向スイッチ素子 Q_{bd} と第2のスイッチ素子 Q_2 との少なくとも一方を主スイッチとし、第1のスイッチ素子 Q_1 を同期整流素子とするブーストコンバータとして機能する。

【0030】

従って、整流／PFC回路部の入出力変換比にはブーストコンバータの式が成り立ち、交流入力電圧を V_{in} 、エネルギー蓄積コンデンサの両端電圧を V_{ens} と定義し、交流入力電圧 V_{in} の正の半周期において、双方向スイッチ素子 Q_{bd} 、第1のスイッチ素子 Q_1 の少なくとも一方がオンしている期間の、1周期に対する比率、および交流入力電圧 V_{in} の負の半周期において、双方向スイッチ素子 Q_{bd} 、第2のスイッチ素子 Q_2 の少なくとも一方がオンしている期間の、1周期に対する比率を第1のデューティ比 D と定義すると、

【0031】

【数2】

10

数2

$$V_{ens} \cong \frac{|V_{in}|}{(1-D)} \quad \dots (2)$$

の関係式が実質的に、成り立つ。数式(2)にはスイッチング周波数 f_{sw} に相関する項がなく、少なくとも電流連続モードの領域ではスイッチング周波数の変動は整流／PFC回路部の入出力変換比に対してほとんど影響しない事を示している。

【0032】

20

絶縁型DC-DCコンバータ部は、第1のスイッチ素子 Q_1 、第2のスイッチ素子 Q_2 、共振インダクタ L_{r1} 、共振コンデンサ C_{r1} 、トランス T_1 、第1の同期整流素子 S_{R1} 、第2の同期整流素子 S_{R2} 、平滑コンデンサ C_{f1} で構成され、エネルギー蓄積コンデンサ C_{ens1} を直流入力電源とする電流共振コンバータ、もしくはLLC共振コンバータと呼ばれるトポロジーで構成される。共振コンデンサの容量を C_r 、共振インダクタのインダクタンスを L_r 、トランスの励磁インダクタンスを L_m とすると、前記絶縁型DC-DCコンバータ部の入出力電圧変換比はスイッチング周波数 f_{sw} を、

【0033】

【数4】

30

数4

$$f_{sw} < f_{r1} = \frac{1}{2\pi\sqrt{L_r \cdot C_r}} \quad \dots (4)$$

で定義される第1の共振周波数 f_{r1} と

【0034】

【数5】

数5

40

$$f_{sw} > f_{r2} = \frac{1}{2\pi\sqrt{(L_r + L_m) \cdot C_r}} \quad \dots (5)$$

で定義される第2の共振周波数 f_{r2} との間の範囲で制御する周波数制御によって変調される。電流共振コンバータにおいて第1の共振周波数 f_{r1} と第2の共振周波数の間の範囲では、主スイッチ素子がZVS(ゼロ電圧スイッチング)、整流素子がZCS(ゼロ電流スイッチング)となる高効率動作が可能である。

【0035】

図4は、第1の共振周波数 f_{r1} を480kHz、第2の共振周波数 f_{r2} を210k

50

Hzに設定し、エネルギー蓄積コンデンサの両端電圧 V_{ens} を一定値と仮定した際の、スイッチング周波数 f_{sw} と出力電圧 V_{out} の関係の一例を示すグラフである。共振コンデンサ C_r と共振インダクタ L_r 、トランス T_1 の励磁インダクタンス L_m の共振により、第2の共振周波数 f_{r2} の近傍で出力電圧 V_{out} は増大し、エネルギー蓄積コンデンサの両端電圧 V_{ens} に対する出力電圧 V_{out} の変換比率がピーク値になる。

【0036】

絶縁型DC-DCコンバータ部を構成する電流共振コンバータのデューティ比を D_i と定義した場合、デューティ比 D_i の変化によって出力電圧 V_{out} は増減するが、第1の共振周波数 f_{r1} の近傍ではデューティ比 D_i の影響が比較的小さい。従って、第2の共振周波数 f_{r2} より高周波の領域で周波数制御を行い、出力電圧 V_{out} が目標値より低い場合はスイッチング周波数 f_{sw} を低下させて第2の共振周波数 f_{r2} に近づけ、出力電圧 V_{out} が目標値より高い場合はスイッチング周波数 f_{sw} を増加させて第2の共振周波数 f_{r2} から遠ざけるように制御すれば出力電圧 V_{out} を目標とする電圧値に対して安定化できる。この際、定常動作におけるスイッチング周波数 f_{sw} を第1の共振周波数 f_{r1} の近傍に設定する事で、デューティ比 D_i の影響が小さくなり、また、電流共振コンバータは第1の共振周波数 f_{r1} 近傍で最も高効率な電力変換が可能である事から、高効率な電力変換動作も可能になる。前述の動作により、整流／PFC回路部の入出力変換比はPWM（デューティ比）制御、絶縁型DC-DCコンバータ部の入出力変換比はPFM（スイッチング周波数）制御により、それぞれ独立に制御する事ができる。

【0037】

第1実施例において前述の制御を行うために、図1の回路図に示す制御回路が構成されている。1次側制御回路グランドは交流電源 A_{cin} を整流素子 D_3 、 D_4 で整流したノードに設定する事で安全規格への対応を容易にしている。交流電源 A_{cin} の各端子と1次側制御回路グランドとの間には、分圧用の抵抗 R_1 、 R_2 、 R_3 、 R_4 が接続されており、分圧された電圧は動作モード判別器 Mdt_1 に入力される。動作モード判別器 Mdt_1 は、交流入力電圧 V_{in} の範囲に応じて以下5種類の動作モードを判別し、モード判別信号として1次側制御回路 $CNTP_1$ に出力する（図2に示す A_1 、 A_2 、 B_1 、 B_2 、 C のそれぞれのモードを参照）。

【0038】

Cモードは交流入力電圧 V_{in} の絶対値が小さく、力率にはほとんど影響しない期間である。 A_1 モード、 A_2 モードは交流入力電圧 V_{in} の正の半周期に相当する期間であるが、抵抗 R_1 、 R_2 の分圧点に現れる正弦半波電圧から交流入力電圧 V_{in} の絶対値を計測して2種類のモードに判別する。交流入力電圧 V_{in} の正の半周期で、交流入力電圧 V_{in} の絶対値がCモードの基準値より大きく、かつエネルギー蓄積コンデンサの両端電圧 V_{ens} の $1/2$ 以下の場合は A_1 モードと判別し、交流入力電圧 V_{in} の絶対値がエネルギー蓄積コンデンサの両端電圧 V_{ens} の $1/2$ より大きい場合は A_2 モードと判別する。 B_1 モード、 B_2 モードは交流入力電圧 V_{in} の負の半周期に相当する期間であるが、抵抗 R_3 、 R_4 の分圧点に現れる正弦半波電圧から交流入力電圧 V_{in} の絶対値を計測して2種類のモードに判別する。交流入力電圧 V_{in} の負の半周期で、交流入力電圧 V_{in} の絶対値がCモードの基準値より大きく、かつエネルギー蓄積コンデンサの両端電圧 V_{ens} の $1/2$ 以下の場合は B_1 モードと判別し、交流入力電圧 V_{in} の絶対値がエネルギー蓄積コンデンサの両端電圧 V_{ens} の $1/2$ より大きい場合は B_2 モードと判別する。

【0039】

第1実施例の整流／PFC回路部でPFC動作を行うためには、交流入力電圧 V_{in} 、入力電流、及びエネルギー蓄積コンデンサの両端電圧 V_{ens} を基準電圧と比較して生成した第2の誤差信号を必要とする。交流入力電圧 V_{in} は前述のように抵抗 R_1 、 R_2 、もしくは抵抗 R_3 、 R_4 の分圧電圧から交流入力電圧 V_{in} に比例する電圧を得る事ができる。入力電流は、トランスとして構成されたPFCインダクタ L_{pfc1} の補助巻線の電圧を積分回路 INT_1 で積分して計測する。エネルギー蓄積コンデンサの両端電圧 V_{e

nsを計測するためには、エネルギー蓄積コンデンサCens1各端子の電圧を抵抗R5、R6、抵抗R7、R8で分圧して第4の比較器AMP4に入力する。一例として抵抗R5、R6、及び抵抗R7、R8でエネルギー蓄積コンデンサCens1各端子の電圧を1/100に分圧すると、第4の比較器AMP4の入力端子間にはエネルギー蓄積コンデンサの両端電圧Vensの1/100の電圧が現れ、それを第4の比較器AMP4で一定の倍率で増幅してエネルギー蓄積コンデンサの両端電圧Vensに比例する電圧を第4の比較器AMP4から出力する。第4の比較器AMP4の出力を第3の比較器AMP3で第2の基準電圧Vref2と比較して第2の誤差信号を生成する。第2の誤差信号は抵抗R1、R2、もしくは抵抗R3、R4の分圧電圧から得られた交流入力電圧Vinに比例する電圧と、乗算器M1で乗算され、交流入力電圧Vinに応じた信号が生成される。積分回路INT1から出力した交流入力電圧Vinに応じた信号と、乗算器M1から出力された交流入力電圧Vinに応じた信号と、を第1の比較器AMP1で比較し、第1の比較器AMP1から第2の誤差信号を出力してデューティ比計算器Dcnt1に入力する。デューティ比計算器Dcnt1には抵抗R1、R2、もしくは抵抗R3、R4の分圧電圧から得られた交流入力電圧Vinに比例する電圧と、第4の比較器AMP4からエネルギー蓄積コンデンサの両端電圧Vensに比例する電圧とが入力されており、

【0040】

【数3】

数3

$$Dr = 1 - \frac{|Vin|}{Vens} \quad \dots (3)$$

に従って概略デューティ比Drが計算される。概略デューティ比Drをフィードフォワード信号と成し、前記第2の誤差信号をフィードバック信号として前記フィードフォワード信号に負帰還となる極性で加算して、それに応じた直流電圧をデューティ比計算器Dcnt1からコンパレータCOMP1に出力する。コンパレータCOMP1の他方の入力には鋸歯状波発生器STG1から出力される鋸歯状波が入力され、コンパレータCOMP1から第1のデューティ比Dが調整された方形波信号が1次側制御回路CNTP1に出力される。

【0041】

一方で、鋸歯状波発生器STG1から出力される鋸歯状波の周波数は出力からのフィードバックによって変調される。スイッチング電源装置の2次側回路において、出力電圧Voutを抵抗R9、R10で分圧して検出し、第2の比較器AMP2で第1の基準電圧Vref1と比較してフィードバック信号を形成する。フィードバック信号は周波数制御器Fcnt1に入力されて鋸歯状波の周波数を変調する。その結果、絶縁型DC-DCコンバータ部の入出力変換比がスイッチング周波数の変調によって制御される。

【0042】

1次側制御回路CNTP1は、入力された方形波信号と、モード判別信号とに応じて、第1、第2、第3、第4のスイッチ素子Q1、Q2、Q3、Q4、及び第1、第2の同期整流素子SR1、SR2の駆動タイミング信号を生成し、それぞれ、第1、第2の絶縁信号伝送素子ISO1、ISO2に出力する。第1、第2の絶縁信号伝送素子ISO1、ISO2は1次側制御回路のグランドを基準とする駆動タイミング信号を、各スイッチ素子のソース電位を基準とする駆動信号に変換して各スイッチ素子を駆動する。短絡電流の発生を防止するために、第1のスイッチ素子Q1のオン期間と第2のスイッチ素子Q2のオン期間の間に、双方がオフ状態になるデッドタイムを設けるように駆動信号を形成する。

【0043】

また、第1、第2の同期整流素子SR1、SR2の駆動に関しては、第1の同期整流素子SR1のオン期間は第2のスイッチ素子Q2のオン期間内、第2の同期整流素子SR2

10

20

30

40

50

のオン期間は第1のスイッチ素子Q1のオン期間内に設定する必要があるが、

【0044】

【数6】

数6

$$Trh = \pi \cdot Lr \cdot Cr \quad \dots (6)$$

で計算した電流共振期間Trhを最大オン期間として設定するか、第1、第2の同期整流素子SR1、SR2を流れる電流を直接的、もしくは間接的に検出して一定値以上の順方向電流（ソース→ドレイン方向の電流）が流れる場合のみに第1、第2の同期整流素子SR1、SR2をターンオンさせる事で、第1、第2の同期整流素子SR1、SR2に逆流電流が流れる現象を防止する事ができる。

【0045】

次に、図5から図9の等価回路に従って各動作モードの回路動作を説明する。図5に示すCモードは交流入力電圧Vinの絶対値が小さく、力率にはほとんど影響しない期間である。第3、第4のスイッチ素子Q3、Q4は、駆動損失を節約するためにオフ状態に保持されており、等価回路上には表記していない。交流電源Acinから正極性の電圧が出力される場合は、第1のスイッチ素子Q1を主スイッチ、第2のスイッチ素子Q2を同期整流素子、その逆に交流電源Acinから負極性の電圧が出力される場合は、第2のスイッチ素子Q2を主スイッチ、第1のスイッチ素子Q1を同期整流素子とする電流不連続モードのブーストコンバータに相似した電流が、交流電源Acinから流入するが、電流量は小さい。それ以外はエネルギー蓄積コンデンサCens1を入力源とする電流共振コンバータの動作と全く同じである。

【0046】

図5（a）においては、第2のスイッチ素子Q2と第1の同期整流素子SR1がオン状態で、第1のスイッチ素子Q1と第2の同期整流素子SR2がオフ状態であり、矢印で示した経路には共振インダクタLr1、共振コンデンサCr1の電流共振による正弦波状の電流が流れる。電流共振の半周期が終了すると、第1の同期整流素子SR1がターンオフして図5（b）の動作に移行する。

【0047】

図5（b）においては、第2のスイッチ素子Q2がオン状態で、第1のスイッチ素子Q1、第1の同期整流素子SR1、第2の同期整流素子SR2がオフ状態であり、矢印で示した経路に共振インダクタLr1、トランスT1の励磁インダクタンスLm、共振コンデンサCr1の共振電流が流れる。第2のスイッチ素子Q2がターンオフすると、図5（b）の動作から図5（c）の動作に移行する。

【0048】

図5（c）においては、第1のスイッチ素子Q1、第2のスイッチ素子Q2、第1の同期整流素子SR1、第2の同期整流素子SR2が全てオフ状態であり、矢印で示した経路で電流が流れて、第1、第2のスイッチ素子Q1、Q2と並列に存在する寄生容量Cdisが充電される。寄生容量Cdisが充電されて第1のスイッチ素子Q1の両端電圧が0Vになった状態で第1のスイッチ素子Q1をターンオンすれば、ZVS（ゼロ電圧スイッチング）が達成され、図5（d）の動作に移行する。

【0049】

図5（d）においては、第1のスイッチ素子Q1と第2の同期整流素子SR2がオン状態で、第2のスイッチ素子Q2と第1の同期整流素子SR1がオフ状態であり、矢印で示した経路には共振インダクタLr1、共振コンデンサCr1の電流共振による正弦波状の電流が流れる。電流共振の半周期が終了すると、第2の同期整流素子SR2がターンオフして図5（e）の動作に移行する。

【0050】

10

20

30

40

50

図5 (e) においては、第1のスイッチ素子Q1がオン状態で、第2のスイッチ素子Q2、第1の同期整流素子SR1、第2の同期整流素子SR2がオフ状態であり、矢印で示した共振インダクタLr1、トランスT1の励磁インダクタンスLm、共振コンデンサCr1の経路に共振電流が流れる。第1のスイッチ素子Q1がターンオフすると、図5 (e) の動作から図5 (f) の動作に移行する。

【0051】

図5 (f) においては、第1のスイッチ素子Q1、第2のスイッチ素子Q2、第1の同期整流素子SR1、第2の同期整流素子SR2が全てオフ状態であり、矢印で示した経路で電流が流れて、第1、第2のスイッチ素子Q1、Q2と並列に存在する寄生容量Cdisが放電される。寄生容量Cdisが放電されて第2のスイッチ素子Q2の両端電圧が0Vになった状態で第2のスイッチ素子Q2をターンオンすれば、ZVS（ゼロ電圧スイッチング）が達成され、再び、図5 (a) の動作に移行する。前述の動作に従って、スイッチング動作が繰り返される。

【0052】

交流入力電圧Vinの正の半周期において、第1のスイッチ素子Q1がオンしている期間の1周期に対する比率、および交流入力電圧Vinの負の半周期において、第2のスイッチ素子Q2がオンしている期間の1周期に対する比率を第2のデューティ比D'と定義した場合、図5 (g) に示す様に第2のデューティ比D'は0.5に保持され、周波数制御は、図5 (b) と図5 (e) に相当する期間の長さによって絶縁型DC-DCコンバータ部の入出力変換比を調整する。

【0053】

図6 に示すA1モードは交流入力電圧Vinの正の半周期で、交流入力電圧Vinの絶対値がCモードの基準値より大きく、かつエネルギー蓄積コンデンサの両端電圧Vensの1/2以下の場合に相当する。A1モードの期間においては、PFC動作を行うために、第1のデューティ比D（整流/PFC回路部のデューティ比）は0.5以上の範囲でPWM制御されるが、第2のデューティ比D'は0.5に保持される。なお、A1モードにおいては、第4のスイッチ素子Q4は整流素子としてのみ作用するので、等価回路図にはダイオードとして表記している。

【0054】

図6 (a) においては、第1のスイッチ素子Q1、第3のスイッチ素子Q3、第2の同期整流素子SR2がオン状態で、第2のスイッチ素子Q2と第1の同期整流素子SR1がオフ状態である。A1モードにおける整流/PFC回路部は、第3のスイッチ素子Q3が主スイッチ、第2のスイッチ素子Q2が同期整流素子を成すブーストコンバータとして機能し、図6 (a) では第3のスイッチ素子Q3がオン状態なので入力電流が漸増する。絶縁型DC-DCコンバータ部においては、エネルギー蓄積コンデンサCens1を入力源として矢印で示した共振インダクタLr1、共振コンデンサCr1の経路に電流共振による正弦波状の電流が流れる。電流共振の半周期が終了すると、第2の同期整流素子SR2がターンオフして図6 (b) の動作に移行する。

【0055】

図6 (b) においては、第1のスイッチ素子Q1と第3のスイッチ素子Q3がオン状態で、第2のスイッチ素子Q2、第1の同期整流素子SR1、第2の同期整流素子SR2がオフ状態である。整流/PFC回路部では第3のスイッチ素子Q3がオン状態なので引き続き入力電流が漸増する。第3、第4のスイッチ素子Q3、Q4の直列回路と並列に、第1の整流素子D1と第1のスイッチ素子Q1の直列回路が接続されているので、PFCインダクタLpfc1を流れる電流の一部は第1の整流素子D1と第1のスイッチ素子Q1の直列回路に分流し、導通損失が軽減される。絶縁型DC-DCコンバータ部においては、エネルギー蓄積コンデンサCens1を入力源として矢印で示した共振インダクタLr1、トランスT1の励磁インダクタンスLm、共振コンデンサCr1の経路に共振電流が流れる。第1のスイッチ素子Q1がターンオフすると、図6 (b) の動作から図6 (c) の動作に移行する。

【0056】

図6(c)においては、第3のスイッチ素子Q3がオン状態で、第1のスイッチ素子Q1、第2のスイッチ素子Q2、第1の同期整流素子SR1、第2の同期整流素子SR2がオフ状態である。整流／PFC回路部では第3のスイッチ素子Q3がオン状態なので引き続き入力電流が漸増する。絶縁型DC-DCコンバータ部においては、矢印で示した経路で電流が流れて、第1、第2のスイッチ素子Q1、Q2と並列に存在する寄生容量Cdisが放電される。寄生容量Cdisが放電されて第2のスイッチ素子Q2の両端電圧が0Vになった状態で第2のスイッチ素子Q2をターンオンすれば、ZVS（ゼロ電圧スイッチング）が達成され、図6(d)の動作に移行する。

【0057】

10

図6(d)においては、第2のスイッチ素子Q2、第3のスイッチ素子Q3、第1の同期整流素子SR1がオン状態で、第1のスイッチ素子Q1と第2の同期整流素子SR2がオフ状態である。整流／PFC回路部では第3のスイッチ素子Q3がオン状態なので引き続き入力電流が漸増する。絶縁型DC-DCコンバータ部においては、矢印で示した共振インダクタLr1、共振コンデンサCr1の経路に電流共振による正弦波状の電流が流れる。図6(d)の期間において、第3のスイッチ素子Q3がターンオフすると整流／PFC回路部のブーストコンバータがオン状態からオフ状態に切り換わり、図6(e)の動作に移行する。

【0058】

図6(e)においては、PFCインダクタLpfc1の電流は第1の整流素子D1、第2のスイッチ素子Q2を経由して、エネルギー蓄積コンデンサCens1を充電しながら漸減する。絶縁型DC-DCコンバータ部においては、引き続き、矢印で示した共振インダクタLr1、共振コンデンサCr1の経路に電流共振による正弦波状の電流が流れる。図6(e)の期間において、第2のスイッチ素子Q2は、整流／PFC回路部の同期整流素子としてソースからドレイン方向の電流が流れ込む一方で、絶縁型DC-DCコンバータ部の1次側ローサイドスイッチ素子としてドレインからソース方向の電流が流れ込む。互いに逆方向の電流が打ち消しあうため、第2のスイッチ素子Q2を流れる電流量が減少し、導通損失が減少する。電流共振の半周期が終了すると、第1の同期整流素子SR1がターンオフして図6(f)の動作に移行する。

20

【0059】

30

図6(f)においては、第2のスイッチ素子Q2がオン状態で、第1のスイッチ素子Q1、第3のスイッチ素子Q3、第1の同期整流素子SR1、第2の同期整流素子SR2がオフ状態である。PFCインダクタLpfc1の電流は、引き続き、第1の整流素子D1、第2のスイッチ素子Q2を経由して、エネルギー蓄積コンデンサCens1を充電しながら漸減する。絶縁型DC-DCコンバータ部においては、矢印で示した、共振コンデンサCr1、トランスT1の励磁インダクタンスLm、共振インダクタLr1、第2のスイッチ素子Q2の経路に共振電流が流れる。図6(f)の期間においても、第2のスイッチ素子Q2は、整流／PFC回路部の同期整流素子としてソースからドレイン方向の電流が流れ込む一方で、絶縁型DC-DCコンバータ部の1次側ローサイドスイッチ素子としてドレインからソース方向の電流が流れ込む。互いに逆方向の電流が打ち消しあうため、第2のスイッチ素子Q2を流れる電流量が減少し、導通損失が減少する。図6(f)の期間において、第2のスイッチ素子Q2をターンオフすると同時に、第3のスイッチ素子Q3をターンオンすると図6(g)の動作に移行する。

40

【0060】

図6(g)においては、整流／PFC回路部のブーストコンバータはオフ状態からオン状態に切り換わり、入力電流が漸増する。絶縁型DC-DCコンバータ部においては、第1のスイッチ素子Q1、第2のスイッチ素子Q2、第1の同期整流素子SR1、第2の同期整流素子SR2が全てオフ状態であり、矢印で示した経路で電流が流れて、第1、第2のスイッチ素子Q1、Q2と並列に存在する寄生容量Cdisが充電される。寄生容量Cdisが充電されて第1のスイッチ素子Q1の両端電圧が0Vになった状態で第1のスイ

50

ッチ素子Q1をターンオンすれば、ZVSが達成される。第1のスイッチ素子Q1をターンオンするより前のタイミングで第3のスイッチ素子Q3をターンオンする事によって、寄生容量Cdisの充電を妨げる方向の電流が流れなくなるので、ZVSが達成しやすくなる。第1のスイッチ素子Q1がターンオンすると、再び、図6(a)の動作に移行する。前述の動作に従って、スイッチング動作が繰り返される。

【0061】

図6(h)に示す様に第2のデューティ比D'は0.5に保持され、第1のデューティ比D(整流/PFC回路部のデューティ比)は、PFC動作を行うために0.5以上の範囲でPWM制御される。周波数制御においては、図6(b)と図6(f)に相当する期間の長さによって絶縁型DC-DCコンバータ部の入出力変換比を調整する。

10

【0062】

なお、図6(h)では、第4のスイッチ素子Q4のG-S間電圧はローレベル(オフ状態)に維持されているが、寄生ダイオードのみを利用しているのでG-S間電圧はハイレベル(オン状態)であっても良い。

【0063】

図7に示すA2モードは交流入力電圧Vinの正の半周期で、交流入力電圧Vinの絶対値がエネルギー蓄積コンデンサの両端電圧Vensの1/2より大きい場合に相当する。A2モードは全ての交流入力電圧範囲で発生するわけではなく、例えばエネルギー蓄積コンデンサの両端電圧Vensを400Vに設定すると、交流電圧の実効値が140V以下だとA2モードは発生しない。A2モードの期間においては、PFC動作を行うために、第1のデューティ比D(整流/PFC回路部のデューティ比)は0.5より小さい範囲でPWM制御され、それに応じて第2のデューティ比D'も第1のデューティ比Dと実質的に等しい値となり、PWM制御される。なお、A2モードにおいても、第4のスイッチ素子Q4は整流素子としてのみ作用するので、等価回路図にはダイオードとして表記している。

20

【0064】

図7(a)においては、第1のスイッチ素子Q1、第3のスイッチ素子Q3、第2の同期整流素子SR2がオン状態で、第2のスイッチ素子Q2と第1の同期整流素子SR1がオフ状態である。A2モードにおける整流/PFC回路部は、第1のスイッチ素子Q1と第3のスイッチ素子Q3とが主スイッチ、第2のスイッチ素子Q2が同期整流素子を成すブーストコンバータとして機能し、図7(a)では第1のスイッチ素子Q1と第3のスイッチ素子Q3がオン状態なので入力電流が漸増する。絶縁型DC-DCコンバータ部においては、エネルギー蓄積コンデンサCens1を入力源として矢印で示した共振インダクタLr1、共振コンデンサCr1の経路に電流共振による正弦波状の電流が流れる。電流共振の半周期が終了すると、第2の同期整流素子SR2がターンオフして図7(b)の動作に移行する。

30

【0065】

図7(b)においては、第1のスイッチ素子Q1と第3のスイッチ素子Q3がオン状態で、第2のスイッチ素子Q2、第1の同期整流素子SR1、第2の同期整流素子SR2がオフ状態である。整流/PFC回路部では第1のスイッチ素子Q1と第3のスイッチ素子Q3がオン状態なので引き続き入力電流が漸増する。図7(b)においては、絶縁型DC-DCコンバータ部から第1のスイッチ素子Q1に流れ込む電流による電圧降下が比較的小さいので、PFCインダクタLpfc1を流れる電流の一部は第1の整流素子D1と第1のスイッチ素子Q1の直列回路に分流し、導通損失が軽減される。絶縁型DC-DCコンバータ部においては、エネルギー蓄積コンデンサCens1を入力源として矢印で示した共振インダクタLr1、トランスT1の励磁インダクタンスLm、共振コンデンサCr1の経路に共振電流が流れる。第1のスイッチ素子Q1と第3のスイッチ素子Q3を同時にターンオフすると、図7(b)の動作から図7(c)の動作に移行する。

40

【0066】

図7(c)においては、第1のスイッチ素子Q1、第2のスイッチ素子Q2、第3のス

50

スイッチ素子 Q_3 、第1の同期整流素子 SR_1 、第2の同期整流素子 SR_2 が全てオフ状態である。整流／PFC回路部のブーストコンバータがオン状態からオフ状態に切り換わる。PFCインダクタ L_{pfc1} の電流と絶縁型DC-DCコンバータ部の矢印で示した経路の電流によって、第1、第2のスイッチ素子 Q_1 、 Q_2 と並列に存在する寄生容量 C_{dis} が放電される。寄生容量 C_{dis} が放電されて第2のスイッチ素子 Q_2 の両端電圧が0Vになった状態で第2のスイッチ素子 Q_2 をターンオンすれば、ZVS（ゼロ電圧スイッチング）が達成され、図7（d）の動作に移行する。

【0067】

図7（d）においては、第2のスイッチ素子 Q_2 と第1の同期整流素子 SR_1 がオン状態で、第1のスイッチ素子 Q_1 、第3のスイッチ素子 Q_3 、第2の同期整流素子 SR_2 がオフ状態である。PFCインダクタ L_{pfc1} の電流は第1の整流素子 D_1 、第2のスイッチ素子 Q_2 を経由して、エネルギー蓄積コンデンサ C_{ens1} を充電しながら漸減する。絶縁型DC-DCコンバータ部においては、矢印で示した共振インダクタ L_{r1} 、共振コンデンサ C_{r1} の経路に電流共振による正弦波状の電流が流れる。図7（d）の期間において、第2のスイッチ素子 Q_2 は、整流／PFC回路部の同期整流素子としてソースからドレイン方向の電流が流れ込む一方で、絶縁型DC-DCコンバータ部の1次側ローサイドスイッチ素子としてドレインからソース方向の電流が流れ込む。互いに逆方向の電流が打ち消しあうため、第2のスイッチ素子 Q_2 を流れる電流量が減少し、導通損失が減少する。電流共振の半周期が終了すると、第1の同期整流素子 SR_1 がターンオフして図7（e）の動作に移行する。

【0068】

図7（e）においては、第2のスイッチ素子 Q_2 がオン状態で、第1のスイッチ素子 Q_1 、第3のスイッチ素子 Q_3 、第1の同期整流素子 SR_1 、第2の同期整流素子 SR_2 がオフ状態である。PFCインダクタ L_{pfc1} の電流は、引き続き、第1の整流素子 D_1 、第2のスイッチ素子 Q_2 を経由して、エネルギー蓄積コンデンサ C_{ens1} を充電しながら漸減する。絶縁型DC-DCコンバータ部においては、矢印で示した、共振コンデンサ C_{r1} 、トランス T_1 の励磁インダクタンス L_m 、共振インダクタ L_{r1} 、第2のスイッチ素子 Q_2 の経路に共振電流が流れる。図7（e）の期間においても、第2のスイッチ素子 Q_2 は、整流／PFC回路部の同期整流素子としてソースからドレイン方向の電流が流れ込む一方で、絶縁型DC-DCコンバータ部の1次側ローサイドスイッチ素子としてドレインからソース方向の電流が流れ込む。互いに逆方向の電流が打ち消しあうため、第2のスイッチ素子 Q_2 を流れる電流量が減少し、導通損失が減少する。図7（e）の期間において、第2のスイッチ素子 Q_2 をターンオフすると同時に、第3のスイッチ素子 Q_3 をターンオンすると図7（f）の動作に移行する。

【0069】

図7（f）においては、第3のスイッチ素子 Q_3 がオン状態であり、第1のスイッチ素子 Q_1 、第2のスイッチ素子 Q_2 、第1の同期整流素子 SR_1 、第2の同期整流素子 SR_2 はオフ状態である。整流／PFC回路部のブーストコンバータがオフ状態からオン状態に切り換わるので、入力電流は漸増する。絶縁型DC-DCコンバータ部においては、矢印で示した経路で電流が流れて、第1、第2のスイッチ素子 Q_1 、 Q_2 と並列に存在する寄生容量 C_{dis} が充電される。寄生容量 C_{dis} が充電されて第1のスイッチ素子 Q_1 の両端電圧が0Vになった状態で第1のスイッチ素子 Q_1 をターンオンすれば、ZVSが達成される。第1のスイッチ素子 Q_1 をターンオンするより前のタイミングで第3のスイッチ素子 Q_3 をターンオンする事によって、寄生容量 C_{dis} の充電を妨げる方向の電流が流れなくなるので、ZVSが達成しやすくなる。第1のスイッチ素子 Q_1 がターンオンすると、再び、図7（a）の動作に移行する。前述の動作に従って、スイッチング動作が繰り返される。

【0070】

図7（g）に示す様に第1のデューティ比 D （整流／PFC回路部のデューティ比）と第2のデューティ比 D' は実質的に同じ値となり、PFC動作を行うために第1のデュー

10

20

30

40

50

ティ比 D を 0.5 より小さい範囲で PWM 制御すると、それに伴って第 2 のデューティ比 D' も PWM 制御される。周波数制御においては、図 7 (b) と図 7 (e) に相当する期間の長さによって絶縁型 DC-DC コンバータ部の入出力変換比を調整する。

【0071】

なお、図 7 (g) では、第 4 のスイッチ素子 Q_4 の G-S 間電圧はローレベル（オフ状態）に維持されているが、寄生ダイオードのみを利用しているため G-S 間電圧はハイレベル（オン状態）であっても良い。

【0072】

図 8 に示す B1 モードは交流入力電圧 V_{in} の負の半周期で、交流入力電圧 V_{in} の絶対値が C モードの基準値より大きく、かつエネルギー蓄積コンデンサの両端電圧 V_{ens} の $1/2$ 以下の場合に相当する。B1 モードでは、A1 モードと相似した回路動作になるが、第 1 の整流素子 D_1 と第 2 の整流素子 D_2 、第 1 のスイッチ素子 Q_1 と第 2 のスイッチ素子 Q_2 、第 3 のスイッチ素子 Q_3 と第 4 のスイッチ素子 Q_4 、第 1 の同期整流素子 S_{R1} と第 2 の同期整流素子 S_{R2} 、とは互いの役割が入れかわる。B1 モードの期間においては、PFC 動作を行うために、第 1 のデューティ比 D （整流/PFC 回路部のデューティ比）は 0.5 以上の範囲で PWM 制御されるが、第 2 のデューティ比 D' は 0.5 に保持される。なお、B1 モードにおいては、第 3 のスイッチ素子 Q_3 は整流素子としてのみ作用するので、等価回路図にはダイオードとして表記している。

【0073】

図 8 (a) においては、第 2 のスイッチ素子 Q_2 、第 4 のスイッチ素子 Q_4 、第 1 の同期整流素子 S_{R1} がオン状態で、第 1 のスイッチ素子 Q_1 と第 2 の同期整流素子 S_{R2} がオフ状態である。B1 モードにおける整流/PFC 回路部は、第 4 のスイッチ素子 Q_4 が主スイッチ、第 1 のスイッチ素子 Q_1 が同期整流素子を成すブーストコンバータとして機能し、図 8 (a) では第 4 のスイッチ素子 Q_4 がオン状態なので入力電流が漸増する。絶縁型 DC-DC コンバータ部においては、矢印で示した共振コンデンサ C_{r1} 、共振インダクタ L_{r1} の経路に電流共振による正弦波状の電流が流れる。電流共振の半周期が終了すると、第 1 の同期整流素子 S_{R1} がターンオフして図 8 (b) の動作に移行する。

【0074】

図 8 (b) においては、第 2 のスイッチ素子 Q_2 と第 4 のスイッチ素子 Q_4 がオン状態で、第 1 のスイッチ素子 Q_1 、第 1 の同期整流素子 S_{R1} 、第 2 の同期整流素子 S_{R2} がオフ状態である。整流/PFC 回路部では第 4 のスイッチ素子 Q_4 がオン状態なので引き続き入力電流が漸増する。第 3、第 4 のスイッチ素子 Q_3 、 Q_4 の直列回路と並列に、第 2 の整流素子 D_2 と第 2 のスイッチ素子 Q_2 の直列回路が接続されているので、PFC インダクタ L_{pfc1} を流れる電流の一部は第 2 の整流素子 D_2 と第 2 のスイッチ素子 Q_2 の直列回路に分流し、導通損失が軽減される。絶縁型 DC-DC コンバータ部においては、矢印で示した共振コンデンサ C_{r1} 、トランス T_1 の励磁インダクタンス L_m 、共振インダクタ L_{r1} 、第 2 のスイッチ素子 Q_2 の経路に共振電流が流れる。第 2 のスイッチ素子 Q_2 がターンオフすると、図 8 (b) の動作から図 8 (c) の動作に移行する。

【0075】

図 8 (c) においては、第 4 のスイッチ素子 Q_4 がオン状態で、第 1 のスイッチ素子 Q_1 、第 2 のスイッチ素子 Q_2 、第 1 の同期整流素子 S_{R1} 、第 2 の同期整流素子 S_{R2} がオフ状態である。整流/PFC 回路部では第 4 のスイッチ素子 Q_4 がオン状態なので引き続き入力電流が漸増する。絶縁型 DC-DC コンバータ部においては、矢印で示した経路で電流が流れて、第 1、第 2 のスイッチ素子 Q_1 、 Q_2 と並列に存在する寄生容量 C_{dis} が充電される。寄生容量 C_{dis} が充電されて第 1 のスイッチ素子 Q_1 の両端電圧が $0V$ になった状態で第 1 のスイッチ素子 Q_1 をターンオンすれば、ZVS（ゼロ電圧スイッチング）が達成され、図 8 (d) の動作に移行する。

【0076】

図 8 (d) においては、第 1 のスイッチ素子 Q_1 、第 4 のスイッチ素子 Q_4 、第 2 の同期整流素子 S_{R2} がオン状態で、第 2 のスイッチ素子 Q_2 と第 1 の同期整流素子 S_{R1} が

オフ状態である。整流／PFC回路部では第4のスイッチ素子Q4がオン状態なので引き続き入力電流が漸増する。絶縁型DC-DCコンバータ部においては、エネルギー蓄積コンデンサCens1を入力源として矢印で示した共振インダクタLr1、共振コンデンサCr1の経路に電流共振による正弦波状の電流が流れる。図8(d)の期間において、第4のスイッチ素子Q4がターンオフすると整流／PFC回路部のブーストコンバータがオン状態からオフ状態に切り換わり、図8(e)の動作に移行する。

【0077】

図8(e)においては、PFCインダクタLpfc1の電流は第2の整流素子D2、第1のスイッチ素子Q1を経由して、エネルギー蓄積コンデンサCens1を充電しながら漸減する。絶縁型DC-DCコンバータ部においては、引き続き、エネルギー蓄積コンデンサCens1を入力源として矢印で示した共振インダクタLr1、共振コンデンサCr1の経路に電流共振による正弦波状の電流が流れる。図8(e)の期間において、第1のスイッチ素子Q1は、整流／PFC回路部の同期整流素子としてソースからドレイン方向の電流が流れ込む一方で、絶縁型DC-DCコンバータ部の1次側ハイサイドスイッチ素子としてドレインからソース方向の電流が流れ込む。互いに逆方向の電流が打ち消しあうため、第1のスイッチ素子Q1を流れる電流量が減少し、導通損失が減少する。電流共振の半周期が終了すると、第2の同期整流素子SR2がターンオフして図8(f)の動作に移行する。

【0078】

図8(f)においては、第1のスイッチ素子Q1がオン状態で、第2のスイッチ素子Q2、第4のスイッチ素子Q4、第1の同期整流素子SR1、第2の同期整流素子SR2がオフ状態である。PFCインダクタLpfc1の電流は、引き続き、第2の整流素子D2、第1のスイッチ素子Q1を経由して、エネルギー蓄積コンデンサCens1を充電しながら漸減する。絶縁型DC-DCコンバータ部においては、エネルギー蓄積コンデンサCens1を入力源として矢印で示した第1のスイッチ素子Q1、共振インダクタLr1、トランスT1の励磁インダクタンスLm、共振コンデンサCr1の経路に共振電流が流れる。図8(f)の期間においても、第1のスイッチ素子Q1は、整流／PFC回路部の同期整流素子としてソースからドレイン方向の電流が流れ込む一方で、絶縁型DC-DCコンバータ部の1次側ハイサイドスイッチ素子としてドレインからソース方向の電流が流れ込む。互いに逆方向の電流が打ち消しあうため、第1のスイッチ素子Q1を流れる電流量が減少し、導通損失が減少する。図8(f)の期間において、第1のスイッチ素子Q1をターンオフすると同時に、第4のスイッチ素子Q4をターンオンすると図8(g)の動作に移行する。

【0079】

図8(g)においては、整流／PFC回路部のブーストコンバータはオフ状態からオン状態に切り換わり、入力電流が漸増する。絶縁型DC-DCコンバータ部においては、第1のスイッチ素子Q1、第2のスイッチ素子Q2、第1の同期整流素子SR1、第2の同期整流素子SR2が全てオフ状態であり、矢印で示した経路で電流が流れて、第1、第2のスイッチ素子Q1、Q2と並列に存在する寄生容量Cdisが放電される。寄生容量Cdisが放電されて第2のスイッチ素子Q2の両端電圧が0Vになった状態で第2のスイッチ素子Q2をターンオンすれば、ZVSが達成される。第2のスイッチ素子Q2をターンオンするより前のタイミングで第4のスイッチ素子Q4をターンオンする事によって、寄生容量Cdisの放電を妨げる方向の電流が流れなくなるので、ZVSが達成しやすくなる。第2のスイッチ素子Q2がターンオンすると、再び、図8(a)の動作に移行する。前述の動作に従って、スイッチング動作が繰り返される。

【0080】

図8(h)に示す様に第2のデューティ比D'は0.5に保持され、第1のデューティ比D(整流／PFC回路部のデューティ比)は、PFC動作を行うために0.5以上の範囲でPWM制御される。周波数制御においては、図8(b)と図8(f)に相当する期間の長さによって絶縁型DC-DCコンバータ部の入出力変換比を調整する。

【0081】

なお、図8(h)では、第3のスイッチ素子Q3のG-S間電圧はローレベル(オフ状態)に維持されているが、寄生ダイオードのみを利用しているのでG-S間電圧はハイレベル(オン状態)であっても良い。

【0082】

図9に示すB2モードは交流入力電圧 V_{in} の負の半周期で、交流入力電圧 V_{in} の絶対値がエネルギー蓄積コンデンサの両端電圧 V_{ens} の $1/2$ より大きい場合に相当する。B2モードの期間においては、PFC動作を行うために、第1のデューティ比 D (整流/PFC回路部のデューティ比)は 0.5 より小さい範囲でPWM制御され、それに応じて第2のデューティ比 D' も第1のデューティ比 D と実質的に等しい値となり、PWM制
御される。B2モードでは、A2モードと相似した回路動作になるが、第1の整流素子D1と第2の整流素子D2、第1のスイッチ素子Q1と第2のスイッチ素子Q2、第3のスイッチ素子Q3と第4のスイッチ素子Q4、第1の同期整流素子SR1と第2の同期整流素子SR2、とは互いの役割が入れかわる。B2モードにおいては、第3のスイッチ素子Q3は整流素子としてのみ作用するので、等価回路図にはダイオードとして表記している。なお、B2モードは全ての交流入力電圧範囲で発生するわけではなく、例えばエネルギー蓄積コンデンサの両端電圧 V_{ens} を $400V$ に設定すると、交流電圧の実効値が $140V$ 以下だとB2モードは発生しない。

【0083】

図9(a)においては、第2のスイッチ素子Q2、第4のスイッチ素子Q4、第1の同期整流素子SR1がオン状態で、第1のスイッチ素子Q1と第2の同期整流素子SR2がオフ状態である。B2モードにおける整流/PFC回路部は、第2のスイッチ素子Q2と第4のスイッチ素子Q4とが主スイッチ、第1のスイッチ素子Q1が同期整流素子を成すブーストコンバータとして機能し、図9(a)では第2のスイッチ素子Q2と第4のスイッチ素子Q4がオン状態なので入力電流が漸増する。絶縁型DC-DCコンバータ部においては、矢印で示した共振インダクタ L_{r1} 、共振コンデンサ C_{r1} の経路に電流共振による正弦波状の電流が流れる。電流共振の半周期が終了すると、第1の同期整流素子SR1がターンオフして図9(b)の動作に移行する。

【0084】

図9(b)においては、第2のスイッチ素子Q2と第4のスイッチ素子Q4がオン状態で、第1のスイッチ素子Q1、第1の同期整流素子SR1、第2の同期整流素子SR2がオフ状態である。整流/PFC回路部では第2のスイッチ素子Q2と第4のスイッチ素子Q4がオン状態なので引き続き入力電流が漸増する。図9(b)においては、絶縁型DC-DCコンバータ部から第2のスイッチ素子Q2に流れ込む電流による電圧降下が比較的小さいので、PFCインダクタ L_{pfc1} を流れる電流の一部は第2の整流素子D2と第2のスイッチ素子Q2の直列回路に分流し、導通損失が軽減される。絶縁型DC-DCコンバータ部においては、矢印で示した共振コンデンサ C_{r1} 、トランスT1の励磁インダクタンス L_m 、共振インダクタ L_{r1} の経路に共振電流が流れる。第2のスイッチ素子Q2と第4のスイッチ素子Q4を同時にターンオフすると、図9(b)の動作から図9(c)の動作に移行する。

【0085】

図9(c)においては、第1のスイッチ素子Q1、第2のスイッチ素子Q2、第4のスイッチ素子Q4、第1の同期整流素子SR1、第2の同期整流素子SR2が全てオフ状態である。整流/PFC回路部のブーストコンバータがオン状態からオフ状態に切り換わる。PFCインダクタ L_{pfc1} の電流と絶縁型DC-DCコンバータ部の矢印で示した経路の電流によって、第1、第2のスイッチ素子Q1、Q2と並列に存在する寄生容量 C_{dis} が充電される。寄生容量 C_{dis} が充電されて第1のスイッチ素子Q1の両端電圧が $0V$ になった状態で第1のスイッチ素子Q1をターンオンすれば、ZVS(ゼロ電圧スイッチング)が達成され、図9(d)の動作に移行する。

【0086】

図9 (d) においては、第1のスイッチ素子Q1と第2の同期整流素子SR2がオン状態で、第2のスイッチ素子Q2、第4のスイッチ素子Q4、第1の同期整流素子SR1がオフ状態である。PFCインダクタ L_{pfc1} の電流は第2の整流素子D2、第1のスイッチ素子Q1を經由して、エネルギー蓄積コンデンサ C_{ens1} を充電しながら漸減する。絶縁型DC-DCコンバータ部においては、エネルギー蓄積コンデンサ C_{ens1} を入力源として矢印で示した共振インダクタ L_{r1} 、共振コンデンサ C_{r1} の経路に電流共振による正弦波状の電流が流れる。図9 (d) の期間において、第1のスイッチ素子Q1は、整流/PFC回路部の同期整流素子としてソースからドレイン方向の電流が流れ込む一方で、絶縁型DC-DCコンバータ部の1次側ハイサイドスイッチ素子としてドレインからソース方向の電流が流れ込む。互いに逆方向の電流が打ち消しあうため、第1のスイッチ素子Q1を流れる電流量が減少し、導通損失が減少する。電流共振の半周期が終了すると、第2の同期整流素子SR2がターンオフして図9 (e) の動作に移行する。

10

【0087】

図9 (e) においては、第1のスイッチ素子Q1がオン状態で、第2のスイッチ素子Q2、第4のスイッチ素子Q4、第1の同期整流素子SR1、第2の同期整流素子SR2がオフ状態である。PFCインダクタ L_{pfc1} の電流は、引き続き、第2の整流素子D2、第1のスイッチ素子Q1を經由して、エネルギー蓄積コンデンサ C_{ens1} を充電しながら漸減する。絶縁型DC-DCコンバータ部においては、エネルギー蓄積コンデンサ C_{ens1} を入力源として矢印で示した、第1のスイッチ素子Q1、共振インダクタ L_{r1} 、トランスT1の励磁インダクタンス L_m 、共振コンデンサ C_{r1} の経路に共振電流が流れる。図9 (e) の期間においても、第1のスイッチ素子Q1は、整流/PFC回路部の同期整流素子としてソースからドレイン方向の電流が流れ込む一方で、絶縁型DC-DCコンバータ部の1次側ハイサイドスイッチ素子としてドレインからソース方向の電流が流れ込む。互いに逆方向の電流が打ち消しあうため、第1のスイッチ素子Q1を流れる電流量が減少し、導通損失が減少する。図9 (e) の期間において、第1のスイッチ素子Q1をターンオフすると同時に、第4のスイッチ素子Q4をターンオンすると図9 (f) の動作に移行する。

20

【0088】

図9 (f) においては、第4のスイッチ素子Q4がオン状態であり、第1のスイッチ素子Q1、第2のスイッチ素子Q2、第1の同期整流素子SR1、第2の同期整流素子SR2はオフ状態である。整流/PFC回路部のブーストコンバータがオフ状態からオン状態に切り換わるので、入力電流は漸増する。絶縁型DC-DCコンバータ部においては、矢印で示した経路で電流が流れて、第1、第2のスイッチ素子Q1、Q2と並列に存在する寄生容量 C_{dis} が放電される。寄生容量 C_{dis} が放電されて第2のスイッチ素子Q2の両端電圧が0Vになった状態で第2のスイッチ素子Q2をターンオンすれば、ZVSが達成される。第2のスイッチ素子Q2をターンオンするより前のタイミングで第4のスイッチ素子Q4をターンオンする事によって、寄生容量 C_{dis} の放電を妨げる方向の電流が流れなくなるので、ZVSが達成しやすくなる。第2のスイッチ素子Q2がターンオンすると、再び、図9 (a) の動作に移行する。前述の動作に従って、スイッチング動作が繰り返される。

30

40

【0089】

図9 (g) に示す様に第1のデューティ比D (整流/PFC回路部のデューティ比) と第2のデューティ比D' は実質的に同じ値となり、PFC動作を行うために第1のデューティ比Dを0.5より小さい範囲でPWM制御すると、それに伴って第2のデューティ比D' もPWM制御される。周波数制御においては、図9 (b) と図9 (e) に相当する期間の長さによって絶縁型DC-DCコンバータ部の入出力変換比を調整する。

【0090】

なお、図9 (g) では、第3のスイッチ素子Q3のG-S間電圧はローレベル (オフ状態) に維持されているが、寄生ダイオードのみを利用しているのでG-S間電圧はハイレベル (オン状態) であっても良い。

50

【0091】

図10は、第1実施例のスイッチング電源装置の軽負荷領域における間欠動作の波形を示している。図10(a)に示すように、重負荷領域においては第1のスイッチ素子Q1と第2のスイッチ素子Q2は、双方がオフ状態になるデッドタイムを挟んで相補的なタイミングで連続的に駆動され、双方向スイッチ素子Qbd(第3のスイッチ素子Q3と第4のスイッチ素子Q4を逆方向に接続した直列回路によって構成)もCモードを除く領域では連続的にスイッチングされる。その結果、PFCインダクタLpfc1を流れる電流は連続モードになり、簡易な入力フィルタを設けるだけで、点線で示すように実質的に正弦波の入力電流波形を得る事ができる。一方で、軽負荷領域では図10(b)に示す間欠動作に移行する。第1のスイッチ素子Q1、第2のスイッチ素子Q2の内、整流/PFC回路部の同期整流素子として機能するスイッチ素子がターンオフした後、全てのスイッチ素子(Q1、Q2、Qbd、SR1、SR2)がオフ状態となる休止期間を設け、負荷電流が少なくなるに従って休止期間を延長する間欠動作を行う事により、軽負荷領域におけるスイッチング損失、スイッチ素子の駆動損失、PFCインダクタLpfc1、共振インダクタLr1、トランスT1のコア損失を軽減する事で、軽負荷領域においても高効率な電力変換を行う事ができる。間欠動作時においては、PFCインダクタLpfc1を流れる電流は図10(b)に示す様に不連続モードになる。

10

【0092】

第1実施例のスイッチング電源装置はブーストコンバータの主スイッチに相当するスイッチ素子のデューティ比を低減するか、スイッチング周波数を高周波化すれば出力電圧Voutを目標値よりも低減できるので、それらを利用してソフトスタート動作や過電流に対する出力電圧の垂下動作に対応できる。また、動作中に、スイッチング動作を停止してもスイッチ素子、及び整流素子の両端にサージ電圧は発生しないので、問題なく停止する事ができる。

20

【0093】

第1従来例のAC-DC電力変換システムではダイオードを5個、スイッチ素子を3個、同期整流素子を2個必要とし、第2従来例のブリッジレスPFCコンバータの後段に電流共振コンバータを接続すると、ダイオードを2個、スイッチ素子を4個、同期整流素子を2個必要とするのに対して、第1実施例ではダイオードを2個、スイッチ素子を4個、同期整流素子を2個で必要とし、電力半導体部品の数ほぼ同等である。回路の構成に当たって特別な部品は必要とせず、第1従来例のAC-DC電力変換システム、及び第2従来例のブリッジレスPFCコンバータと同じ部品を流用できる。一方で、第1実施例ではやや複雑な制御を必要とするが、近年発展が目覚ましいスイッチング電源のデジタル制御技術を適用すれば容易に実現可能であるため、問題にはならない。

30

【0094】

第1実施例のスイッチング電源装置は、前述した以外にも高効率な電力変換に適した以下のような特徴を備えている。

【0095】

絶縁型DC-DCコンバータ部を構成する電流共振コンバータは、デューティ比が0.5の場合に最も高効率な電力変換が可能であるが、AC-DC電力変換システムを1ステージに複合化したにも関わらず、絶縁型DC-DCコンバータ部のデューティ比を0.5に保持できる期間の割合が大きい。一例として、エネルギー蓄積コンデンサの両端電圧Vensを400Vに設定すると、交流電圧の実効値が240Vの場合は全期間の40%、交流電圧の実効値が140V以下なら全期間にわたってデューティ比を0.5に保持できる。AC-DC電力変換システムにおいては、交流電圧の実効値が低いと効率が低くなる傾向があるが、第1実施例のスイッチング電源装置は、デューティ比を全期間にわたって0.5に保持できる低電圧入力で特に効率を改善する効果が大きく、電力変換部品の放熱が容易になる。

40

【0096】

第1、第2のスイッチ素子に有用なMOSFETの寄生ダイオードは、一般的に、市販

50

の高速ダイオードよりも逆回復特性が劣る傾向にあるが、第1実施例のスイッチング電源装置においては、以下の理由により問題にならない。

【0097】

第1のスイッチ素子Q1、もしくは第2のスイッチ素子Q2が整流／PFC回路の同期整流をしている期間には、絶縁型DC-DCコンバータ部から逆方向の電流が流れ込む事によって寄生ダイオードを導通する電流量が減少する。

【0098】

第1のスイッチ素子Q1、もしくは第2のスイッチ素子Q2が整流／PFC回路の同期整流をしている期間には、第1のスイッチ素子Q1、もしくは第2のスイッチ素子Q2はゲート信号が加えられてオンしている状態なので、寄生ダイオード部分を導通する電流量は少ない。

10

【0099】

直列に接続された第1の整流素子D1、及び第2の整流素子D2に逆回復特性に優れた高速ダイオードを用いれば逆回復電流を阻止できる。

【0100】

第1実施例によれば次のような効果を奏する。

【0101】

出力電圧を0V近辺まで低下させる事が可能なので、過電流に対する出力電圧の垂下動作やソフトスタート動作が可能である。

【0102】

20

交流入力電圧Vinが加わった状態でスイッチング動作を停止しても、スイッチ素子、及び整流素子の両端にサージ電圧は発生しない。

【0103】

出力リップルが小さく、過渡急変に対する高速応答や、瞬時停電に対する出力電圧の保持が可能である。

【0104】

大半の領域で入力電流が電流連続モードになるので入力フィルタが簡易化できる。

【0105】

本発明は第1従来例において3ステージ、第2従来例において2ステージで構成される交流入力／直流出力の電力変換システムを、第3従来例と同様に1ステージだけで構成できるので、電力部品数が少なく回路構成が簡易なので、小型化、低コスト化に有利である。

30

【0106】

入力電流が通過する整流素子の数が、第1従来例より1個少ないので導通損失が少ない。

【0107】

整流／PFC回路部の同期整流素子が、絶縁型DC-DCコンバータ部の1次側スイッチ素子としても機能し、互いに逆方向の電流が打ち消して減少するので、導通損失が少ない。

【0108】

40

整流／PFC回路部でブーストコンバータの主スイッチとして機能する双方向スイッチ素子Qbdと並列に、第1の整流素子D1と第1のスイッチ素子Q1の直列回路、もしくは第2の整流素子D2と第2のスイッチ素子Q2の直列回路が接続されており、双方向スイッチ素子Qbdの電流が大きく、並列回路の電流が小さい動作状態において、双方向スイッチ素子Qbdの電流が並列回路に分流する事で電圧降下を軽減できる。

【0109】

双方向スイッチ素子Qbdを、並列接続された第1のスイッチ素子Q1、もしくは第2のスイッチ素子Q2より先にターンオンする事によって、寄生容量Cdisの充電を妨げる方向の電流が流れなくなるので、ZVSが達成しやすくなる。

【0110】

50

絶縁型DC-DCコンバータ部のデューティ比を最も効率が良い0.5に保持できる期間の割合が大きい。

【0111】

第1、第2のスイッチ素子を構成するMOSFETの寄生ダイオードの低速な逆回復特性が問題にならない。

【0112】

軽負荷領域においても間欠動作を行う事で、高効率な電力変換が実現できる。

【0113】

《第2実施例》

図11は本発明の第2実施例におけるAC-DC電力変換システム102の回路図であり、本発明を3相交流に適用した例であり、3相交流電源ACin3PからΔ結線で供給される3相交流に対して第1実施例で既に示した本発明のスイッチング電源装置を各相間に合計で3台接続している。3相交流であっても、第1実施例で示した回路構成が使用可能であり、各相間に合計3台のスイッチング電源装置を接続すれば、第1実施例と同様に高効率で、出力リップルが小さく、かつ、高速応答や入力瞬時停電に対する保持時間の確保も実現可能である。唯一異なるのは、3相交流では各相の電流をバランスさせる必要があるため、各相の電流バランス機能を備える事が望ましい点である。各スイッチング電源装置の1次側制御回路CNTP1、CNTP2、CNTP3における制御、及びスイッチング動作は第1実施例とほぼ同じである。各スイッチング電源装置の2次側制御回路CNTS1、CNTS2、CNTS3は、トランスT1、T2、T3の2次コイル両端電圧を計測して積分する事で2次コイル電圧降下の平均値を求めている。2次コイル電圧降下の平均値は出力電流にほぼ比例するので、各スイッチング電源装置の出力電流と相関する出力電流信号が得られる。各スイッチング電源装置は、電流バランス回路Cshareにおいて出力電流信号を交換し、出力電流分担の少ないスイッチング電源装置は出力電圧を微増するように自動調整する事で出力電流をバランスさせる事ができる。各スイッチング電源装置の出力電流をバランスさせる事で、結果的に3相交流の入力電流をバランスさせる事ができる。

【0114】

第2実施例では、第1実施例の効果に加え、以下のような効果を奏する。

【0115】

電流バランス機能を有するスイッチング電源装置を構成すれば、単相交流用のスイッチング電源装置をそのまま流用して3相交流用のAC-DC電力変換システムを構築する事ができる。

【0116】

なお、本発明は前述した以外にも多くの応用例に展開可能である。第1、第2実施例では、PFCインダクタは各スイッチング電源装置に1個ずつ接続しているが、2個に分割して交流入力ラインの双方に挿入しても良い。第1、第2の整流素子を同期整流素子で構成すれば双方向の電力伝送も可能である。また、特開2000-260639号公報に開示されているような技術を用いてPFCインダクタLpfc1とトランスT1とを複合化して1つの磁性部品にする事も可能である。制御の方法も第1、第2実施例の方法に限定されない。入力電流の検出には電流検出抵抗やカレントトランスを用いても良い。各スイッチ素子のデューティ比の決定にフィードフォワード制御を用いずにフィードバック制御のみを用いても良い。また、瞬時停電による交流入力遮断時において、デューティ比を0.5以外の値、例えば0.2や0.8に固定した周波数制御で出力電圧を安定化しても良い。

【符号の説明】

【0117】

ACin・・・交流電源（単相）

ACin3P・・・3相交流電源

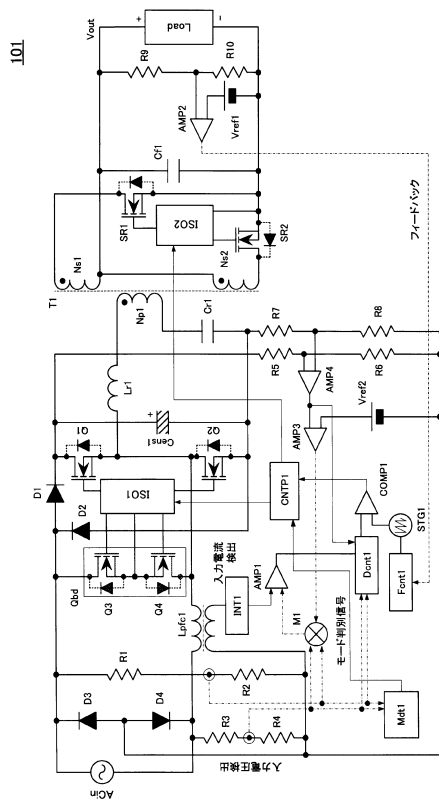
Vin(dc)・・・直流入力電源

Vout	出力電圧（直流）	
Load	負荷回路	
CNTP1、CNTP2、CNTP3、CNTP4	1次側制御回路	
CNTS1、CNTS2、CNTS3	2次側制御回路	
Mdt1	動作モード判別器	
Vin	交流入力電圧	
A1モード	交流入力電圧Vinの正の半周期で、かつ交流入力電圧Vinの絶対値がCモードの基準値以上でエネルギー蓄積コンデンサの両端電圧Vensの1/2以下	
A2モード	交流入力電圧Vinの正の半周期で、かつ交流入力電圧Vinの絶対値がエネルギー蓄積コンデンサの両端電圧Vensの1/2より大きい	10
B1モード	交流入力電圧Vinの負の半周期で、かつ交流入力電圧Vinの絶対値がCモードの基準値以上でエネルギー蓄積コンデンサの両端電圧Vensの1/2以下	
B2モード	交流入力電圧Vinの負の半周期で、かつ交流入力電圧Vinの絶対値がエネルギー蓄積コンデンサの両端電圧Vensの1/2より大きい	
Cモード	交流入力電圧Vinの絶対値が基準値未満	
Dcnt1	デューティ比計算器	
Fcnt1	周波数制御器	
STG1	鋸歯状波発生器	
M1	乗算器	
AMP1、AMP2、AMP3、AMP4	比較器	20
COMP1	コンパレータ	
INT1	積分回路	
ISO1、ISO2	絶縁信号伝送素子	
Vref1、Vref2	基準電圧	
Cshare	電流バランス回路	
Q1、Q2、Q3、Q4、Q5、Q6、Q7、Q8、Q9、Q10、Q11、Q12、Q13、Q14	スイッチ素子	
Qbd	双方向スイッチ素子	
D1、D2、D3、D4、D5、D6、D7、D8、D9、D10、D11、D12、D13、D14	整流素子	30
SR1、SR2、SR3、SR4、SR5、SR6、SR7、SR8	同期整流素子	
T1、T2、T3	トランス	
Np1、Np2	トランスの1次巻線	
Ns1、Ns2	トランスの2次巻線	
Lpfc1、Lpfc2、Lpfc3	PFCインダクタ	
Lr1、Lr2、Lr3	共振インダクタ	
L1	インダクタ	
Cens1、Cens2、Cens3	エネルギー蓄積コンデンサ	
Vens	エネルギー蓄積コンデンサの両端電圧	
Cr1、Cr2、Cr3	共振コンデンサ	40
Cf1	平滑コンデンサ	
Cdis	寄生容量	
R1、R2、R3、R4、R5、R6、R7、R8、R9、R10	抵抗	
D	第1のデューティ比	
D'	第2のデューティ比	
Dr	概略デューティ比	
Di	絶縁型DC-DCコンバータ部を構成する電流共振コンバータのデューティ比	
fr1	第1の共振周波数	
fr2	第2の共振周波数	
fsw	スイッチング周波数	50

L m . . . トランスの励磁インダクタンス
T r h . . . 電流共振期間

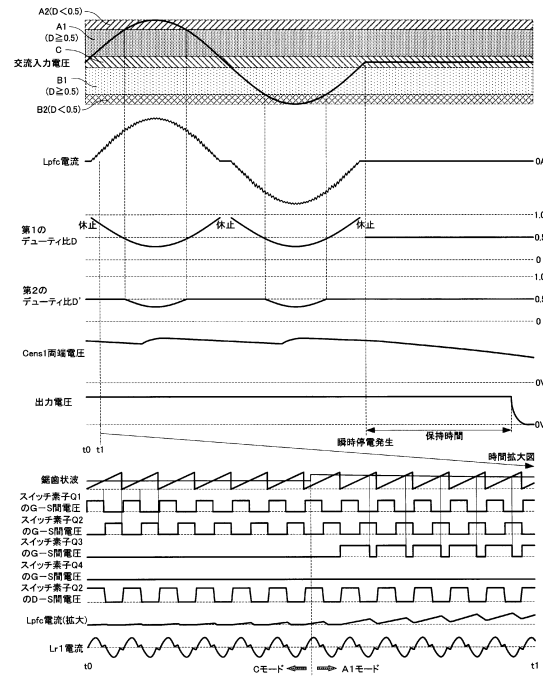
【図 1】

図 1



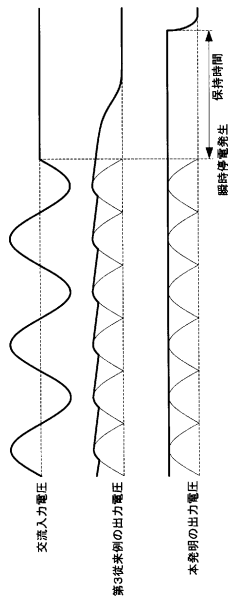
【図 2】

図 2



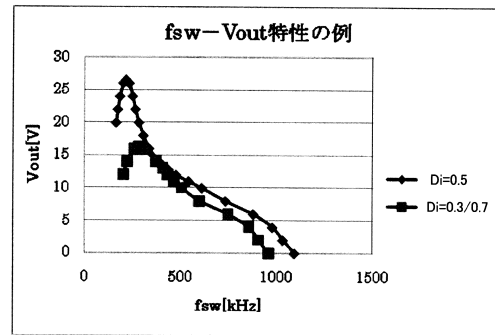
【図 3】

図3



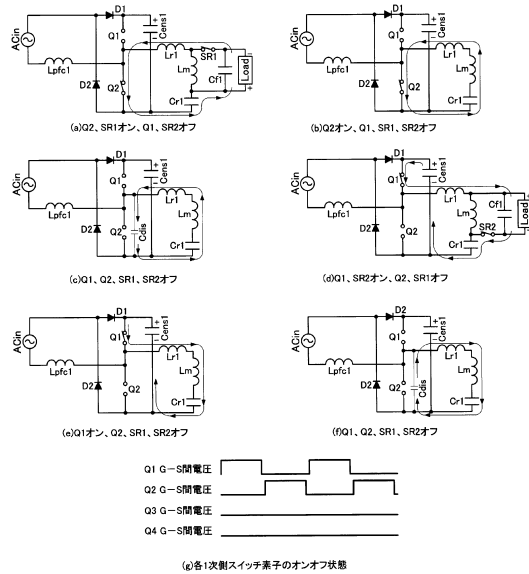
【図 4】

図4



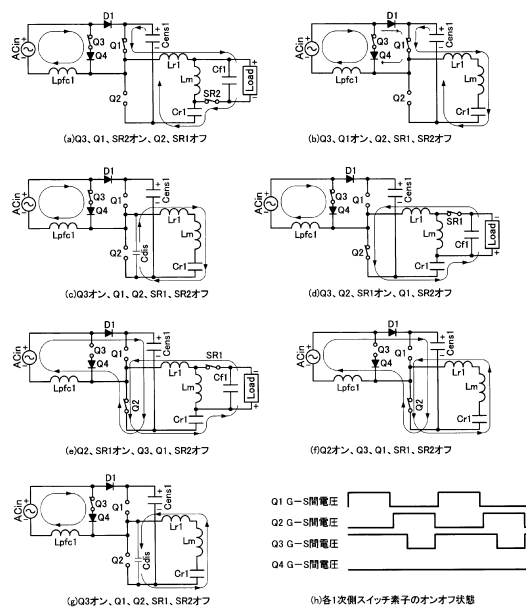
【図 5】

図5



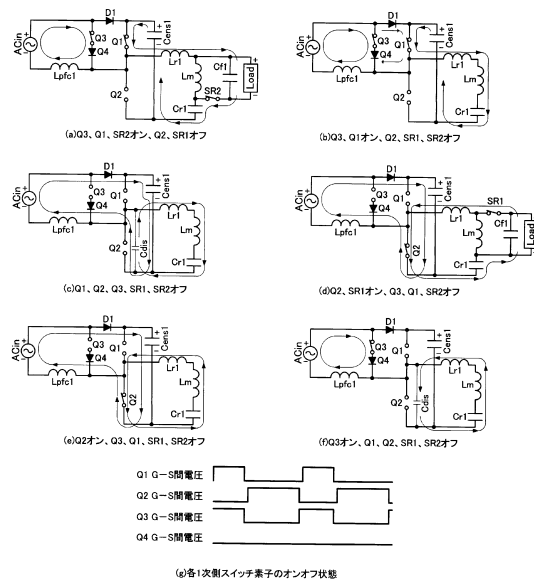
【図 6】

図6



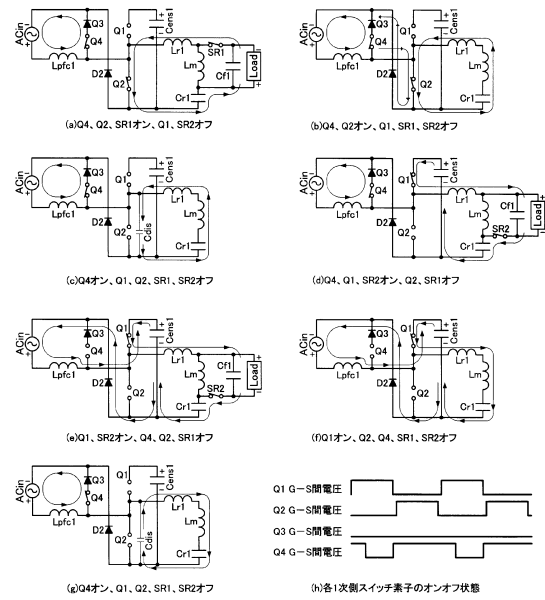
【図 7】

図 7



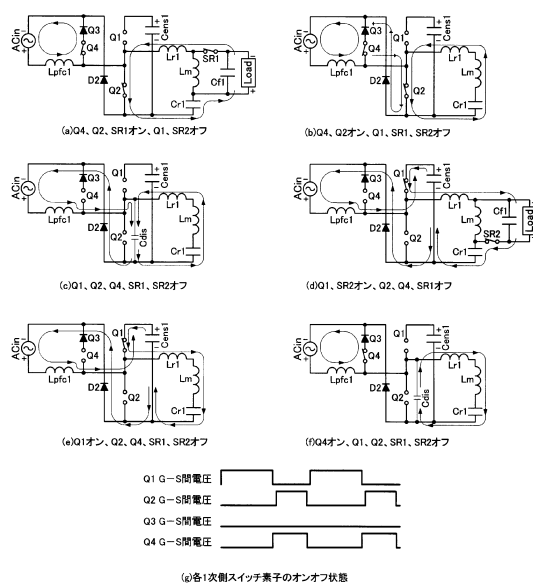
【図 8】

図 8



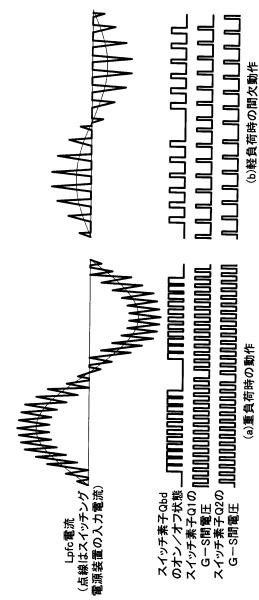
【図 9】

図 9



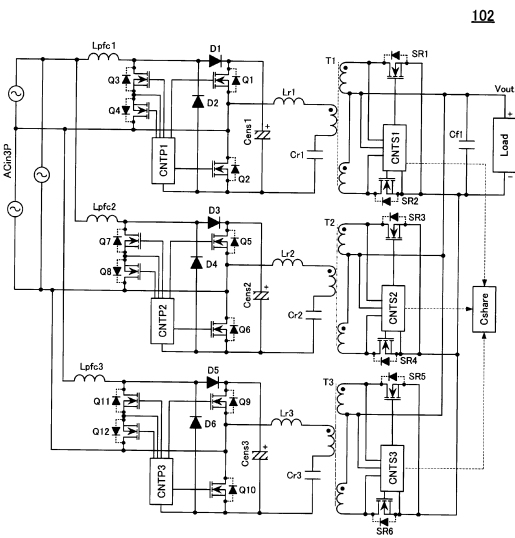
【図 10】

図 10



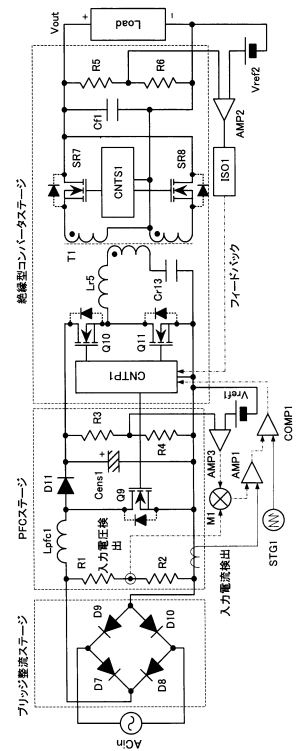
【図 1 1】

図 11



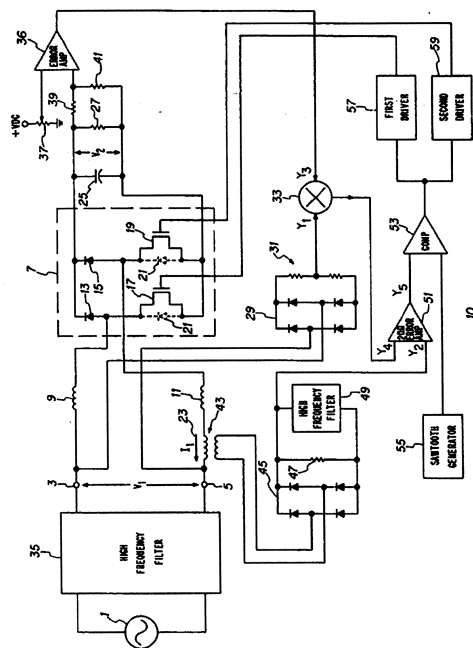
【図 1 2】

図 12



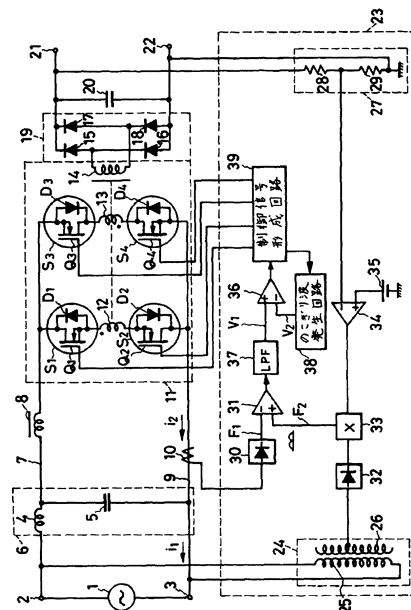
【図 1 3】

図 13



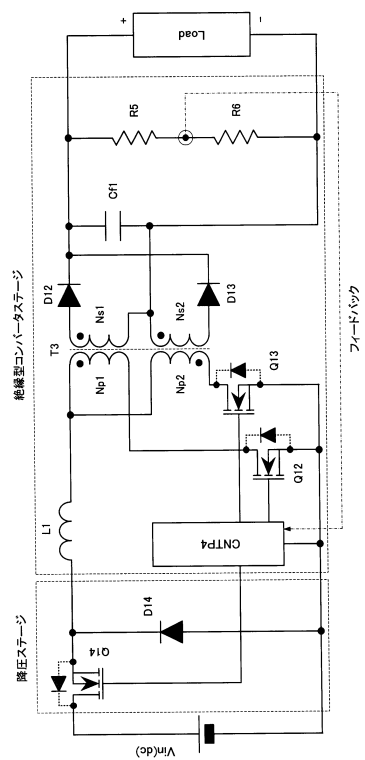
【図 1 4】

図 14



【例 16】

图16



フロントページの続き

- (56)参考文献 特開2013-21861 (JP, A)
特開平11-356047 (JP, A)
特開2008-283818 (JP, A)
特開2008-48487 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
H02M 3/28
H02M 7/12