



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

217 036

(11) (B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 27 03 81
(21) PV 2240-81

(51) Int. Cl.³

H 04 N 3/30

(40) Zveřejněno 26 02 82
(45) Vydáno 01 07 84

(75)

Autor vynálezu VAŠINA PETR RNDr., FRANK LUDEK RNDr, BRNO

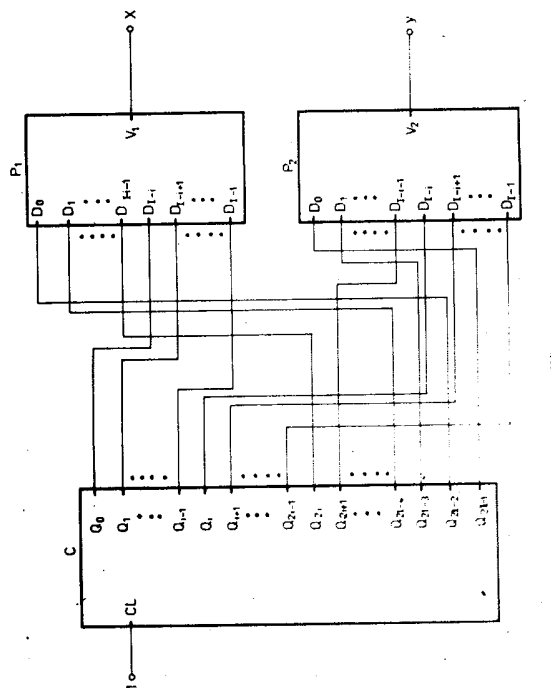
(54) Zapojení obvodu pro digitální řízení vychylování paprsku obrazovky při pomalém snímkovém rozkladu

Vynález se týká snímecího systému umožňující pomocí mnohonásobného dvourozměrného prokladu lépe viditelnit obraz při pomalém snímkování.

Zapojení tvoří binární čítač o délce 2.I bitů zapojený se dvěma číslicově analogovými převodníky.

Podstatou zapojení je, že čítač počínaje váhově nejnižšími i výstupy je spojen s váhově nejvyššími i výstupy prvního a druhého převodníku, jejichž nejnižší vstupy jsou spojeny s nejvyššími výstupy čítače s výstup převodníků je spojen s vertikálním a horizontálním vstupem obrazovky.

Zapojení je určeno pro všechny rastrovací zobrazovací systémy s digitálním řízením, kde je nutno volit z hlediska signálu pomalé vychylování paprsku, např. rastrovací elektronové mikroskopy atd.



Vynález se týká zapojení obvodu pro digitální řízení vychylování paprsku obrazovky při normálním snímkovém rozkladu a snímacího systému umožňující pomocí mnohonásobného dvourozměrného prokladu lépe zviditelnit obraz při pomalém snímkovém rozkladu.

V nejrůznějších zobrazovacích systémech se zejména v případě nízké úrovně obrazového signálu používá velmi pomalých snímkových rozkladů a dobou snímků řádů sekund až desítek sekund. Dalším důvodem pro zpomalení rozkladu může být přenos obrazové informace pomalým komunikačním kanálem. V těchto případech vyžaduje zviditelnění obrazu pro pohodlné pozorování použití přímětové obrazovky nebo obrazové paměti. Obě tato řešení jsou však velmi nákladná. Přitom se často spokojíme s pouhým hrubým přehledem o stavu obrazu - například u fyzikálního přístroje pomalu vytvářejícího obrazový signál postačí mít při nastavování k dispozici jen obraz o malém počtu obrazových bodů a teprve pro záznam definitivního obrazu lze zvolit hustší síť obrazových bodů. K tomuto účelu je tedy zapotřebí vychylovacích obvodů alespoň se dvěma rozkladovými normami. Zavedení více obrazových norem ovšem zvyšuje složitost obvodu a při změně rychlosti vychylování se mění i dynamické vlastnosti systému, což působí další potíže.

Tyto dosavadní nevýhody odstraňuje zapojení obvodu pro digitální řízení vychylování paprsku obrazovky při pomalém snímkovém rozkladu sestávající s binárního čítače o délce 2^I bitů a ze dvou číslicově analogových převodníků, z nichž každý má délku I bitů, jehož podstatou je, že váhově nejvyšších I vstupů prvního převodníku je spojeno s váhově nejnižšími I výstupy čítače, jehož váhově vyšších I výstupů je spojeno s váhově nejvyššími I vstupy druhého převodníku, přičemž váhově nejvyšší výstupy lichých čísel počínaje prvním nejvyšším výstupem čítače je spojeno s $I-1$ váhově nejnižších vstupů druhého převodníku a váhově nejvyšší výstupy sudých čísel počínaje druhým nejvyšším výstupem je spojeno s $I-1$ váhově nejnižších vstupů prvního převodníku, zatím co výstup prvního a druhého převodníku je spojen s horizontálním a vertikálním vstupem obrazovky.

Zapojení obvodu pro digitální vychylování přináší tyto hlavní výhody: vychylovací obvod produkuje posloupnost pro pozorování přibližně ekvivalentních obrazů s n^2 krát vyšší obrazovou frekvencí, přičemž složením n^2 těchto dílčích obrazů v nějakém vhodném médiu, např. ve fotografické vrstvě, dostaneme úplný obraz s dostatečně hustou sítí bodů; obvod je zcela jednoduchý a lze ho ovládat jak mikropočítačem, posunujícím programový čítač pro zpracování předchozího vzorku obrazového signálu, tak pouhým zdrojem kmitočtu, který může mít jedinou frekvenci, takže nároky na dynamické vlastnosti systému jsou minimalizovány.

Vynález blíže objasní přiložený výkres, na kterém je uvedeno na obr. 1 základní zapojení a na obr. 2 praktický příklad určený pro vytváření 4×4 prokladu obrazu tvořeného 256×256 obrazovými body.

Základní zapojení na obr. 1 sestává z binárního čítače C o délce 2^I bitů, kde $I = \log_2 N$, přičemž N je počet řádků obrazu a zároveň počet obrazových řádků.

Další částí základního zapojení jsou dva číslicově analogové převodníky P_1, P_2 obsahující I vstupů, rozdělených vždy na dvě skupiny o I a $I-1$ vstupech, kde $i = \log_2 (N/n)$, přičemž n je počet bodových prokladů obrazu v obou směrech a n^2 je tedy počet dílčích obrazů. V praxi přicházejí v úvahu obrazové normy 256×256 , 512×512 , 1024×1024 , 2048×2048 a 4096×4096 obrazových bodů.

Pro zlepšení pozorovatelnosti obrazu při pomalu vytvářeném jasovém signálu lze dosáhnout rovnoměrnějšího pokrývání stínitka obrazovky vytvořením subsnímku s bodovým prokladem 2×2 , 4×4 , 8×8 , 16×16 , 32×32 . V uvedených příkladech se vychylovací napětí vytváří pomocí 8, 9, 10, 11 resp. 12 bitových číslicově analogových převodníků připojených k čítači o délce 16, 18, 20, 22 resp. 24 bitů. Jestliže zvolíme normu 256×256 bodů a bodový proklad 4×4 , pak jsou pro vychylování použity převodníky o délce 8 bitů a šestnáctibitový čítač. Vstupy převodníků jsou rozděleny na skupinu 6 bitů s vyšší vahou a skupinu dvou nejnižších bitů.

Jak patrně z obr. 1 je základní zapojení naznačeno v tekové úpravě, aby bylo ekvivalentně použitelné s čítačem o délce v celém uvedeném rozsahu počtu bitů. Čítač C se vstupní svorkou C_I má tedy vyznačených dvanáct a tečkovaně naznačených dalších n výstupů, kde váhově nejnižších i výstupů Q_0, Q_1 až Q_{i-1} je spojeno s váhově nejvyššími i vstupy D_{i-1}, D_{i-1+1} až D_{i-1} prvního převodníku P₁. Dále pak váhově vyšších i výstupů Q_1, Q_{i+1} až Q_{2i-1} čítače C je spojeno s váhově nejvyššími i vstupy D_{i-1}, D_{i-1+1} až D_{i-1} druhého převodníku P₂. Naproti tomu váhově nejvyšší výstupy lichých čísel počínaje prvním nejvyšším výstupem Q_{2i-1}, Q_{2i-3} až Q_{2i+1} čítače C je spojeno s $i-1$ váhově nejnižších vstupů D_0, D_1 až D_{i-1-1} druhého převodníku P₂, zatím co váhově nejvyšší výstupy sudých čísel počínaje druhým nejvyšším výstupem Q_{2i-2}, Q_{2i-4} až Q_{2i} je spojeno s $i-1$ váhově nejnižších vstupů D_0, D_1 až D_{i-1-1} prvního převodníku P₁. Výstup V₁ a V₂ prvního a druhého převodníku P₁ a P₂ je spojen s horizontálním a vertikálním vstupem X a Y obrazovky. Příklad zapojení na obr. 2 sestává ze šestnáctibitového čítače C, na jehož hodinový vstup 1 je přiváděn hodinový kmitočet určující rychlost vychylování a ze dvou osmibitových číslicově analogových převodníků P₁, P₂, na jejichž výstupech vznikají pilovité vychylovací průběhy pro vychylování paprsku v obou směrech. Nejnižších šest výstupů $Q_0, Q_1, Q_2, Q_3, Q_4, Q_5$ je připojeno k vyšším šesti vstupům $D_2, D_3, D_4, D_5, D_6, D_7$ prvního převodníku P₁, přičemž dalších vyšších šest výstupů $Q_6, Q_7, Q_8, Q_9, Q_{10}, Q_{11}$ je připojeno k vyšším šesti vstupům $D_2, D_3, D_4, D_5, D_6, D_7$, druhého převodníku P₂ a třináctý výstup Q_{12} čítače C je připojen ke druhému vstupu D_1 prvního převodníku P₁, čtrnáctý výstup Q_{13} čítače C je připojen ke druhému vstupu D_1 druhého převodníku P₂, patnáctý výstup Q_{14} čítače C je připojen k prvnímu vstupu D_0 prvního převodníku P₁ a konečně šestnáctý výstup Q_{15} čítače C je připojen k prvnímu vstupu D_0 druhého převodníku P₂.

Za provozu pracuje zařízení takto: Výstupní napětí na výstupech převodníků P₁ a P₂ je dáno kombinací logických úrovní na jejich vstupech D_0 až D_7 a nabývá 256 různých hodnot, které udávají číslo řádku, eventuálně i sloupce u převodníku P₂ a číslo bodu v řádku u převodníku P₁. Na začátku činnosti jsou všechny výstupy Q_0 až Q_{15} čítače C v nízké logické úrovni, což značí, že napětí na výstupech převodníků P₁, P₂ odpovídají prvnímu bodu prvního řádku. Po příchodu prvního hodinového impulsu na vstup čítače C se stav výstupů mění na $Q_0=1, Q_1$ až $Q_{15}=0$, což způsobí skok napětí na výstupu prvního převodníku P₁ na hodnotu odpovídající 5. bodu prvního řádku. Druhý hodinový impuls zvýší stav čítače na $Q_1=1, Q_0=Q_2$ až $Q_{15}=0$, čemuž odpovídá bod 9. prvního řádku. To se dále opakuje až do příchodu 63. hodinového impulsu, kdy výstupní napětí prvního převodníku P₁ odpovídá 253. bodu prvního řádku. 64. hodinový impuls změní stav čítače tak, že $Q_6=1$ a ostatní výstupy čítače C jsou nulové, což odpovídá 1. bodu pátého řádku. Tímto způsobem je postupně vytvářen první dílčí snímek

až do stavu čítače Q_0 až $Q_{11} = 1$, Q_{12} až $Q_{15} = 0$, což nastane po 4095 hodinových impulsích; tomuto stavu odpovídá 253. bod 253. řádku obrazu. Vykreslil se tedy v síti čtyřikrát řidčí v obou směrech, úplný obraz se 64 řádky po 64 obrazových bodech. Po následujícím obrazovém impulsu $Q_{12} = 1$ a všechny ostatní výstupy čítače Q jsou v nule. V tomto stavu se vykreslí další dílčí obraz obsahující 3., 7., až 255. bod 1., 5., až 253. řádku. Po dalších 4096 hodinových pulsech se stav čítače změní tak, že $Q_{13} = 1$ a ostatní výstupy = 0 a dojde tedy k vykreslení dílčího obrazu složeného z 1., 5., až 253. bodu z řádků 3., 7., až 255. Tímto způsobem projdou výstupy Q_{12} až Q_{15} čítače Q všech 16 možných stavů a dojde tedy k vytvoření celkem 16 vzájemně poněkud přesazených obrazů, které dohromady tvoří úplný snímek s 256 řádky po 256 bodech.

Úpojení pro zlepšení pozorovatelnosti obrazu při velmi pomalém snímkovém rozkladu je použité ve všech rastrovacích zobrazovacích systémech s digitálním řízením, kde je nutné volit z hlediska signálu pomalé vychylování paprsku, jako je tomu např. v některých aplikacích rastrovací elektronové mikroskopie, v zobrazovacím režimu spektroskopie Augerových elektronů a ve všech dalších spektroskopických metodách s dvourozměrným zobrazením zkoumaného vzorku.

PŘEDMĚT VYNÁLEZU

Úpojení obvodu pro digitální řízení vychylování paprsku obrazovky při pomalém snímkovém rozkladu sestávající z binárního čítače o délce 2^I bitů a ze dvou číslicově analogových převodníků, z nichž každý má délku I bitů, vyznačené tím, že váhově nejvyšších I vstupů (D_{I-1}, D_{I-1+1} až D_{I-1}) prvního převodníku (P1) je spojeno s váhově nejnižšími I výstupy (Q_0, Q_1 až Q_{I-1}) čítače (C), jehož váhově vyšších I výstupů (Q_1, Q_{1+1} až Q_{2I-1}) je spojeno s váhově nejvyššími I vstupy (D_{I-1}, D_{I-1+1} až D_{I-1}) druhého převodníku (P2) přičemž váhově nejvyšší výstupy lichých čísel počínaje prvním nejvyšším výstupem (Q_{2I-1}, Q_{2I-3} až Q_{2I+1}) čítače (C) je spojeno s $I-1$ váhově nejnižších vstupů (D_0, D_1 až D_{I-1-1}) druhého převodníku (P2) a váhově nejvyšší výstupy sudých čísel počínaje druhým nejvyšším výstupem (Q_{2I-2}, Q_{2I-4} až Q_{2I}) je spojeno s $I-1$ váhově nejnižších vstupů (D_0, D_1 až D_{I-1-1}) prvního převodníku, zatímco výstup (V1 a V2) prvního a druhého převodníku (P1 a P2) je spojen s horizontálním a vertikálním vstupem (X a Y) obrazovky.

2 výkresy

