



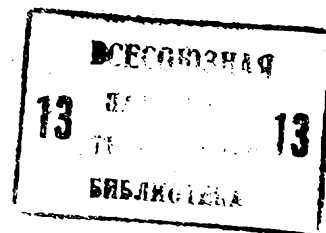
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1176302** **A**

4(51) G 05 B 11/01

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ И АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3676769/24-24
(22) 21.12.83
(46) 30.08.85. Бюл. № 32
(72) А.В.Полунин, Г.Э.Кучинский
и В.И.Левенко
(71) Белорусское республиканское
научно-производственное объединение
"Центр"
(53) 62-50 (088.8)
(56) Авторское свидетельство СССР
№ 834670, кл. G 05 B 19/18, 1981.
Авторское свидетельство СССР
№ 849137, кл. G 05 B 11/01, 1981.

(54)(57) 1. ЦИФРОВАЯ СИСТЕМА РЕГУЛИ-
РОВАНИЯ СКОРОСТИ ЦЕНТРОБЕЖНОГО АП-
ПАРАТА, содержащая цифроаналоговый
преобразователь, выход которого че-
рез ключ соединен с усилителем, а
выход последнего подключен к элект-
родвигателю постоянного тока, выход-
ной вал которого через карданный вал
механически соединяется с ротором,
помещенным в статоре центробежного
аппарата, импульсный преобразова-
тель скорости и тормоз, а также ге-
нератор импульсов, о т л и ч а ю -
щ а я с я тем, что, с целью повы-
шения надежности, в нее введены пре-
образователь код - код, блок разго-
на, задатчики приращения управляю-
щего сигнала, максимальной скорос-
ти и времени стабилизации, ручной
задатчик скорости, блок торможения,
преобразователь колебаний, первый и
второй компараторы, блок стабилиза-
ции и блок управления, причем выход
преобразователя колебаний через пер-
вый компаратор соединен с входом за-
датчика приращения управляющего сиг-
нала, выход которого подключен к пер-

вому входу блока торможения и к пя-
тому входу блока разгона, выход им-
пульсного преобразователя скорости
через преобразователь код - код под-
ключен к первому входу блока стаби-
лизации, второй вход которого соеди-
нен с выходом задатчика максималь-
ной скорости и первым входом блока
разгона, второй вход которого соеди-
нен с первым выходом генератора им-
пульсов, пятым входом блока управле-
ния, пятым входом блока стабилизации
и вторым входом блока торможения,
третьим входом соединенного с вто-
рым выходом блока управления, вось-
мым входом блока стабилизации и чет-
вертым входом блока разгона, первый
выход блока торможения соединен с
первым входом блока управления, вы-
ход второго компаратора соединен с
третьим входом блока разгона, шес-
тым входом блока управления и четвер-
тым входом блока торможения, пятый
вход которого подключен к второму вы-
ходу блока стабилизации и четвертому
выходу блока управления, первый выход
которого соединен с шестым входом
блока стабилизации, подключенного
третьим входом к первому выходу бло-
ка разгона, второй выход которого
соединен с третьим входом блока уп-
равления и седьмым входом блока ста-
билизации, второй выход генератора
импульсов подключен к девятому входу
блока стабилизации, первый выход ко-
торого соединен с входом цифроанало-
гового преобразователя, второй выход
блока торможения соединен с четвертым
входом блока стабилизации, выход пре-
образователя код - код соединен с
шестым входом блока торможения, тре-

(19) **SU** (11) **1176302** **A**

тий выход которого подключен к входу тормоза, третий выход блока разгона соединен с вторым входом блока управления, третьим входом подключенного к шестому входу блока разгона, выход задатчика времени стабилизации соединен с десятым входом блока стабилизации, а выход ручного задатчика скорости соединен с вторым входом ключа, вход второго компаратора соединен с выходом преобразователя колебаний.

2. Система по п. 1, отличающаяся тем, что блок управления состоит из первого элемента ИЛИ, второго, третьего, четвертого и пятого элементов ИЛИ, трех формирователей, трех триггеров, двух вычитающих счетчиков, двух элементов И и ключа, причем первые входы второго, третьего и четвертого элементов ИЛИ и ключа объединены и соединены с первым выходом первого формирователя, вторым выходом соединенного с одноименным выходом блока управления, первый выход которого соединен с выходом третьего формирователя, соединенного входом с выходом пятого элемента ИЛИ, второй вход которого объединен с одноименным входом четвертого элемента ИЛИ и соединен с выходом обнуления второго вычитающего счетчика, вход занесения информации которого соединен с выходом четвертого элемента ИЛИ, а вычитающий вход - с выходом второго элемента И, первый вход которого объединен с одноименными входами первого элемента И и второго формирователя и соединен с пятым входом блока управления, который своими шестым и четвертым входами соединен с вторым и третьим входами соответственно третьего элемента ИЛИ, выходом соединенного с входом установки в "0" третьего триггера, выход которого соединен с вторым входом второго элемента И, а вход установки в "1" - с третьим входом блока управления, кроме того выход второго триггера соединен с вторым входом первого элемента И, соединенного выходом с вычитающим входом первого вычитающего счетчика, выход обнуления которого соединен с первым входом пятого элемента ИЛИ и вторым входом второго элемента ИЛИ, соединенного своим выходом с входом установки в "0"

второго триггера и входом занесения информации первого вычитающего счетчика, выход первого элемента ИЛИ соединен с входом установки в "1" второго триггера, третий выход блока управления соединен с выходом второго формирователя, вторым входом соединенного с выходом первого триггера, вход установки в "1" которого соединен с первым контактом ключа, а вход установки в "0" - с вторым, третий контакт ключа соединен с потенциалом логической единицы, первый и второй входы первого элемента ИЛИ соединены с одноименными входами блока управления.

3. Система по п. 1, отличающаяся тем, что, с целью повышения быстродействия, блок разгона состоит из счетчика с переменным коэффициентом пересчета, трех элементов ИЛИ, двух элементов И, двух триггеров, двух вычитающих счетчиков и элемента индикации, причем первые входы элементов ИЛИ объединены и соединены с четвертым входом блока разгона и входом занесения информации второго вычитающего счетчика, выход обнуления которого соединен с вторым выходом блока разгона, с третьим входом третьего элемента ИЛИ и третьим входом первого элемента ИЛИ, второй вход которого объединен с одноименным входом второго элемента ИЛИ и соединен с выходом обнуления первого вычитающего счетчика и третьим выходом блока разгона, третьим входом соединенного с четвертым входом первого элемента ИЛИ и вторым входом третьего элемента ИЛИ, выход которого соединен с входом установки в "0" второго триггера, соединенного своим выходом с анодом элемента индикации, катод которого соединен с общей шиной и первым входом первого элемента И, выходом соединенного с входом установки в "1" первого триггера, соединенного своим выходом с первым входом второго элемента И, второй вход которого соединен с вычитающим входом счетчика с переменным коэффициентом пересчета и вторым входом блока разгона, первым входом соединенного с информационным входом второго вычитающего счетчика, вычитающий вход которого соединен с одноименным входом первого вычитающего счетчика,

выходом второго элемента И и первым выходом блока разгона, пятым входом соединенного с информационным входом первого вычитающего счетчика, вход занесения информации которого соединен с выходом второго элемента ИЛИ, кроме того, выход счетчика с переменным коэффициентом пересчета соединен с вторым входом первого элемента И, а выход первого элемента ИЛИ соединен с входом установки в "0" первого триггера, вход установки в "1" второго триггера соединен с шестым входом блока разгона.

4. Система по п. 1, отличающаяся тем, что, с целью повышения точности стабилизации, блок стабилизации состоит из реверсивного счетчика, пяти регистров, элемента индикации, вычитателя, четырех элементов ИЛИ, задатчика зоны нечувствительности, двух триггеров, схемы сравнения, сумматора-вычитателя, задатчика коэффициентов, узла умножения, четырех элементов И, накапливающего сумматора, элемента НЕ, сумматора, вычитающего счетчика и узла команд, причем входы установки в "0" регистров объединены и соединены с первыми входами узла команд, первого и третьего элементов ИЛИ, входом занесения информации вычитающего счетчика, входом установки в "0" реверсивного счетчика и восьмым входом блока стабилизации, пятым и шестым входами соединенного с третьим и вторым входами соответственно узла команд, первый выход которого соединен с входом синхронизации первого регистра, а второй - с аналогичными входами второго и третьего регистров, выход вычитателя соединен с информационным входом второго регистра, выход которого соединен с первыми входами схемы сравнения, второго коммутатора, сумматора-вычитателя и информационным входом третьего регистра, соединенного выходом с вторым входом сумматора-вычитателя, управляющий вход которого соединен с шестым выходом узла команд, а выход - с вторым входом второго коммутатора, выходом соединенного с первым входом узла умножения, а управляющим входом - с третьим выходом узла команд, четвертый выход которого соединен с управляющим входом третьего коммутатора, информационным входом соединенного с

задатчиком коэффициентов, а выходом - с вторым входом узла умножения, выход которого через элемент НЕ соединен с первым входом сумматора, вход переноса которого соединен с потенциалом логической единицы, а выход - с информационным входом четвертого регистра, выходом соединенного с вторым входом сумматора и информационным входом пятого регистра, выход которого соединен с первым выходом блока стабилизации, а вход синхронизации - с выходом четвертого элемента ИЛИ, соединенного первым входом с выходом третьего элемента И, первый вход которого объединен с одноименным входом первого элемента И и соединен с седьмым выходом узла команд, соединенного пятым выходом с входом синхронизации четвертого регистра, второй вход первого элемента И объединен с одноименным входом второго элемента И и соединен с выходом второго триггера, входом управления первого коммутатора, первый вход которого соединен с выходом реверсивного счетчика, и анодом элемента индикации, катод которого соединен с общей шиной, третий вход первого элемента И, выходом соединенного с вторым входом четвертого элемента ИЛИ, соединен с одноименным выходом схемы сравнения, подключенной вторым входом к выходу задатчика зоны нечувствительности, первый и второй выходы схемы сравнения соединены соответственно с одноименными входами второго элемента ИЛИ, выход которого соединен с первым входом четвертого элемента И, выходом соединенного с входом установки в "1" второго триггера, инверсный выход которого соединен с вторым входом третьего элемента И, второй вход четвертого элемента И соединен с выходом первого триггера, соединенного входом установки в "1" с седьмым входом данного блока, а входом установки в "0" - с выходом первого элемента ИЛИ, второй вход которого объединен с одноименным входом третьего элемента ИЛИ, соединенного выходом с входом установки в "0" второго триггера, и соединен с вторым выходом данного блока и выходом обнуления вычитающего счетчика, управляющий вход которого соединен с выходом второго элемента И, сое-

диненного первым входом с девятым входом блока стабилизации, суммирующий вход реверсивного счетчика соединен с третьим входом блока стабилизации, четвертый вход которого соединен с вычитающим входом реверсивного счетчика, информационный вход вычитающего счетчика соединен с десятым входом блока стабилизации, информационный вход первого регистра соединен с первым входом блока стабилизации, второй вход которого соединен с вторым входом первого коммутатора, первый вход вычитателя соединен с выходом первого регистра, а второй — с выходом первого коммутатора.

5. Система по п. 1, отличающаяся тем, что, с целью повышения быстродействия, блок торможения состоит из шести элементов ИЛИ, четырех элементов И, двух триггеров, двух счетчиков с переменным коэффициентом пересчета, элемента индикации, задатчика режимов торможения, первого и второго вычитающих счетчиков, информационные входы которых соединены соответственно с первым и шестым входами блока торможения, третьим входом соединенного с вторыми входами первого, четвертого и пятого элементов ИЛИ, причем выход пятого элемента ИЛИ соединен с входом установки в "0" второго триггера и вторым входом шестого элемента ИЛИ, выходом соединенного с входом занесения информации второго вычитающего счетчика, а первым входом — с выходом второго элемента ИЛИ и входом установки в "1" первого триггера, вход установки в "0" которого соединен с выходом первого элемента ИЛИ, а выход — с анодом элемента индикации, катод которого соединен с общей шиной, и первыми входами первого и второго элементов И, кроме того, первые входы первого и пятого элементов ИЛИ объединены и сое-

динены с третьим выходом блока торможения и выходом обнуления второго вычитающего счетчика, вычитающий вход которого соединен с выходом третьего элемента И, вторым выходом блока торможения и вторым входом четвертого элемента И, первым входом соединенного с одноименным выходом задатчика режимов торможения, а выходом — с вычитающим входом первого вычитающего счетчика, выход обнуления первого вычитающего счетчика соединен с первым входом третьего элемента ИЛИ, соединенного выходом с первым выходом данного блока, первым входом четвертого элемента ИЛИ, выходом соединенного с входом занесения информации первого вычитающего счетчика и четвертым входом пятого элемента ИЛИ, третий вход которого объединен с вторым входом третьего элемента ИЛИ и соединен с выходом второго элемента И, вторым входом соединенного с вторым выходом второго счетчика с переменным коэффициентом пересчета, третий вход второго элемента И соединен с вторым выходом задатчика режимов торможения, третьим выходом соединенного с вторым входом второго счетчика с переменным коэффициентом пересчета, первый выход которого соединен с вторым входом первого элемента И, соединенного выходом с входом установки в "1" второго триггера, который выходом соединен с первым входом третьего элемента И, вторым входом соединенного с выходом первого счетчика с переменным коэффициентом пересчета, второй вход которого соединен с четвертым выходом задатчика режимов торможения, а первый — с одноименным входом второго счетчика с переменным коэффициентом пересчета и вторым входом блока торможения, четвертый и пятый входы которого соединены соответственно с первым и вторым входами второго элемента ИЛИ.

Изобретение относится к автоматике и вычислительной технике и предназначено, в частности, для использования в системах автоматизированного управления центробежными аппаратами (ЦБА).

Цель изобретения - повышение надежности функционирования центробежного аппарата.

На фиг.1 представлена блок-схема устройства; на фиг.2 - временные диаграммы работы; на фиг.3 - функциональная схема блока разгона; на фиг.4 и 5 - функциональные схемы блоков торможения и стабилизации соответственно; на фиг.6 - функциональная схема узла команд; на фиг.7 - функциональная схема блока управления.

Цифровая система регулирования скорости центробежного аппарата содержит цифроаналоговый преобразователь (ЦАП) 1, ключ 2, усилитель 3, электродвигатель 4 постоянного тока, карданный вал 5, ротор 6, статор 7, импульсный преобразователь 8 скорости, тормоз 9, генератор 10 импульсов, преобразователь код - код 11, блок 12 разгона, задатчик 13 приращения управляющего сигнала, задатчик 14 максимальной скорости, задатчик 15 времени стабилизации, ручной задатчик 16 скорости, блок 17 торможения, преобразователь 18 колебаний, первый и второй компараторы 19 и 20, блок 21 стабилизации и блок 22 управления.

Блок 12 разгона содержит счетчик 23 с переменным коэффициентом пересчета, первый элемент ИЛИ 24, первый элемент И 25, второй элемент ИЛИ 26, первый триггер 27, второй элемент И 28, первый и второй вычитающие счетчики 29 и 30, третий элемент ИЛИ 31, второй триггер 32 и элемент 33 индикации.

Блок 17 торможения содержит первый, второй, третий, четвертый, пятый и шестой элементы ИЛИ 34, 35, 36, 37, 38 и 39, первый, второй, третий и четвертый элементы И 40, 41, 42 и 43, первый и второй триггеры 44 и 45, первый и второй вычитающие счетчики 46 и 47, элемент 48 индикации, задатчик 49 режимов торможения и первый и второй счетчики 50 и 51 с переменным коэффициентом пересчета.

Блок 21 стабилизации содержит реверсивный счетчик 52, первый регистр 53, первый коммутатор 54, элемент 55 индикации, вычитатель 56, первый элемент ИЛИ 57, задатчик 58 зоны нечувствительности, первый триггер 59, второй регистр 60, схему 61 сравнения, третий регистр 62, второй элемент ИЛИ 63, сумматор-вычитатель 64, первый элемент И 65, третий элемент ИЛИ 66, задатчик 67 коэффициентов, второй коммутатор 68, второй триггер 69, третий коммутатор 70, узел 71 умножения, второй, третий и четвертый элементы И 72, 73 и 74, накапливающий сумматор 75, элемент НЕ 76, сумматор 77, четвертый регистр 78, узел 79 команд, четвертый элемент ИЛИ 80, вычитающий счетчик 81 и пятый регистр 82.

Узел 79 команд содержит пять элементов ИЛИ 83-87, два триггера 88 и 89, суммирующий счетчик 90 и регистр 91 сдвига.

Сумматор-вычитатель 64 содержит два элемента исключающее ИЛИ 92 и 93, сумматор 94, элемент НЕ 95 и элемент И 96.

Узлы 56 и 64 аналогичны по структуре.

Блок 22 управления содержит первый, второй и третий элементы ИЛИ 97, 98 и 99, первый формирователь 100, первый, второй и третий триггеры 101, 102 и 103, первый и второй элементы И 104 и 105, четвертый элемент ИЛИ 106, второй формирователь 107, первый и второй вычитающие счетчики 108 и 109, пятый элемент ИЛИ 110, третий формирователь 111 и ключ 112.

Система работает следующим образом.

Первоначально задатчиками приращения управляющего сигнала 13, максимальной скорости 14, и времени стабилизации 15 устанавливают необходимый режим работы ЦБА. По сигналу "Пуск", который формируется блоком 22 управления, блок 12 разгона осуществляет обработку уставки V. Значение уставки из блока 12 разгона передается в блок 21 стабилизации. Последний вычисляет цифровой эквивалент управляющего сигнала по выражению

$$G = K_1 \Delta[nT] + K_2 \sum_{i=1}^2 \Delta[iT] + K_3 (\Delta[nT] - \Delta[(n-1)T]), (1)$$

где K_1, K_2, K_3 - коэффициенты настройки регулятора;

$\Delta = \omega_3 - \omega_{тек}$ - величина сигнала рассогласования;

ω_3 - заданное значение угловой скорости.

Код G с выхода блока стабилизации 21 поступает на ЦАП 1, который преобразует его в аналоговый управляющий сигнал, и далее на усилитель 3.10. Последний усиливает управляющий сигнал и подает его на электродвигатель 4. С некоторым запаздыванием ротор 6 начинает вращаться. Импульсный преобразователь 8 скорости подает m -разрядный двоичный код на преобразователь код - код 11, который преобразует его в K -разрядный двоичный код, соответствующий угловой скорости в об/мин. С выхода преобразователя 11 информация поступает в блок 21 стабилизации, где вычисляется величина рассогласования Δ и код управления. Таким образом замкнута обратная связь по угловой скорости.

Блок 12 разгона осуществляет дальнейшее наращивание уставки. При этом через обратную связь контролируется увеличение угловой скорости $\omega_{тек}$ до максимального заданной $\omega_{макс}$ при выполнении условия $|\omega_{макс} - \omega_{тек}| \leq \sigma$, где σ - величина зоны нечувствительности, начинается отсчет времени стабилизации $T_{ст}$. Блок 12 разгона отключается, а блок 21 стабилизации непрерывно вычисляет управляющий сигнал, который на вход ЦАП 1 подается лишь в том случае, когда величина сигнала рассогласования Δ превысит заданные пределы ($\pm \sigma$). По истечении времени стабилизации $T_{ст}$ блок 22 управления включает блок 17 торможения, куда поступает с выхода преобразователя код - код 11 значение текущей скорости. Блок 17 торможения осуществляет дискретное уменьшение уставки. При торможении уставка может быть больше уставки при разгоне и равна, например, 2V. Посредством обратной связи контролируется уменьшение угловой скорости. При выполнении условия $\omega_{тек} = 0$, блок 17 торможения включает тормоз 9. На этом цикл работы ЦБА закончен.

Одновременно с обратной связью по угловой скорости осуществляется обратная связь по амплитуде колебания ротора 6 по цепочке: преобразова-

тель 18 колебаний, первый компаратор 19, задатчик 13 приращения управляющего сигнала, блоки разгона 12 или торможения 17; или по цепочке: преобразователь 18 колебаний, второй компаратор 20, блоки разгона 12, торможения 17 и управления 22.

На входы компараторов 19 и 20 от преобразователя 18 колебаний поступает сигнал U_2 , переменный по амплитуде и частоте, который показан на фиг.2. Увеличение амплитуды колебаний ротора 6 выше допустимой приводит к соударению ротора 6 со статором 7 и выходу ЦБА из строя.

Повышенная амплитуда колебаний возникает на низких скоростях во время разгона ЦБА до установленной скорости вращения (скорости, при которых возникают повышенные колебания, называют критическими). Они не имеют постоянного значения и изменяются в зависимости от загрузки ротора 6 и динамики разгона.

При достижении амплитудой колебаний ротора 6 порога срабатывания первого компаратора 19 ($U_2 > U_{оп1}$) дискретный сигнал, поступающий с выхода первого компаратора 19, переключает задатчик 13 приращения управляющего сигнала на удвоенное значение уставки 2V. Блок 12 разгона в следующем за моментом срабатывания первого компаратора 19 такте сформирует удвоенное значение приращения управляющего сигнала, равное 2V. При этом ротор 6, амплитуда колебаний которого достигла первого опасного предела, начнет вращаться с дополнительным ускорением для более быстрого прохождения критической скорости. При этом возможно возникновение двух режимов: с уменьшением амплитуды колебаний и с увеличением. Если амплитуда колебаний ротора уменьшается, первый компаратор 19 переключается в исходное состояние и ротор 6 продолжает разгон при уставке V.

Такой режим работы показан на фиг.2 в моменты перехода управляющего сигнала с уровня 4V на уровень 6V. Однако возможен режим, при котором ускоренное прохождение критической скорости не вызовет уменьшение амплитуды колебаний ротора 6, а наоборот ее увеличение, вплоть до второго опасного предела. Такой режим показан на фиг.2 в момент перехода управляющего сигнала с уровня 7V на

уровень $9V$. При этом условии $U_2 \gg U_{оп} \gg 7U_{оп1}$ срабатывает второй компаратор 20, который отключает блок 12 разгона и включает блок 17 торможения. Осуществляется торможение ротора 6.

В аварийных ситуациях ключ 2 переключается на ручной задатчик 16 скорости и скоростью вращения ротора ЦБА управляет оператор.

Исходно задатчиками 13, 14 и 15 устанавливается режим работы ЦБА. При включении напряжения питания блок 22 управления (фиг.7) посредством формирователя 100 вырабатывает импульс начального сброса, который поступает на второй выход данного блока, устанавливая блоки разгона 12, стабилизации 21 и торможения 17 в исходное состояние, а также через элементы ИЛИ 98 и 99 устанавливает триггеры 102 и 103 в нулевое состояние, а через элемент ИЛИ 106 заносит в вычитающий счетчик 109 код интервала времени t_2 . Сигнал с выхода элемента ИЛИ 98 записывается в вычитающий счетчик 108 код интервала времени t_1 . При включении ключа 112 триггер 101 устанавливается в единичное состояние. Сигнал с его выхода разрешает работу формирователя 107, на второй вход которого поступают импульсы опорной частоты с пятого входа данного блока, соединенного с генератором 10. С выхода формирователя 107 сигнал "Начало разгона" поступает на третий выход блока и далее на шестой вход блока 12 разгона.

Коэффициент пересчета счетчика 23 определяет интенсивность разгона. Сигнал начального сброса, поступающий на четвертый вход данного блока с блока 22 управления, через элемент ИЛИ 24 и элемент ИЛИ 31 устанавливает триггеры 27 и 32 соответственно в исходное нулевое состояние. Кроме того, в счетчик 30 заносится значение $\omega_{макс}$, поступающее на первый вход блока 12 с задатчика 14, а в счетчик 29 - значение V или $2V$ приращения управляющего сигнала, поступающее на пятый вход данного блока.

По сигналу "Начало разгона", поступающему с блока 22 управления, триггер 32 устанавливается в единичное состояние, при этом разрешается работа элемента И 25, а элемент 33 индикации фиксирует начало

процесса разгона. С выхода счетчика 23 через интервалы времени τ , определяемые заданным коэффициентом пересчета счетчика и значением опорной частоты, которая поступает на второй вход блока 12 с выхода блока 10, выдается импульс, который, проходя через элемент И 25, устанавливает триггер 27 в единичное состояние. При этом разрешается работа элемента И 28. Импульсы опорной частоты через элемент И 28 поступают на вычитающие входы счетчиков 29 и 30, а также на первый выход данного блока, соединенный с третьим входом блока 21 стабилизации. При обнулении счетчика 29 импульс переноса с его выхода через элемент ИЛИ 24 устанавливает триггер 27 в нулевое состояние, а через элемент ИЛИ 26 осуществляет повторное занесение кода V установки. Сигнал переноса с выхода счетчика 29 также поступает на третий выход блока и далее на второй вход блока 22 управления.

Таким образом, содержимое счетчика 30 уменьшилось на величину V и стало равным $(\omega_{макс} - V)$, а в блок 21 стабилизации на дальнейшую отработку поступила пачка импульсов, количество которых также равно V .

Сигнал с блока 12 разгона поступает на элемент ИЛИ 97 блока 22 управления (фиг.7). При этом триггер 102 устанавливается в единичное состояние, разрешая работу элемента И 104. Импульсы опорной частоты с пятого входа данного блока через элемент И 104 поступают на вычитающий вход счетчика 108. При обнулении счетчика 108, что свидетельствует об окончании интервала времени t_1 , импульс переноса с его выхода через элемент ИЛИ 110 и формирователь 111 поступает на первый выход блока. Одновременно импульс переноса через элемент ИЛИ 98 устанавливает триггер 102 в нулевое состояние, запрещая тем самым работу элемента И 104, и повторно осуществляет запись кода интервала времени t_1 в счетчик 108. Интервал времени t_1 определяет временной сдвиг между выдачей установки V в блок 21 стабилизации и отработкой рассогласования в режимах разгона и торможения (интервал t_2 - то же самое, но в режиме стабилизации).

Сигнал с первого выхода блока 22 управления поступает на шестой вход блока 21 стабилизации, осуществляя его запуск. Блок 21 стабилизации в соответствии с выражением (1) отрабатывает уставку V .

Через интервал времени τ с выхода счетчика 23 (фиг.3) на элемент И 25 поступает следующий импульс, 10 триггер 27 устанавливается в единичное состояние и описанный процесс передачи уставки V с блока 12 разгона в блок 21 стабилизации повторяется.

В зависимости от сигнала компаратора 19 с выхода задатчика 13 может поступать значение числа уставки, равное V или $2V$.

После обнуления счетчика 30 импульс переноса с его выхода через элемент ИЛИ 24 устанавливает триггер 27 в нулевое состояние, а через элемент ИЛИ 31 - триггер 32, который в свою очередь запрещает работу элемента И 25 и элемента 33 индикации. Также импульс переноса с выхода счетчика 30 поступает на второй выход блока и далее в блоки управления 22 и стабилизации 21, которые переключаются в режим стабилизации. Таким образом, в блок 21 стабилизации на обработку поступило пачками, равными V , количество импульсов, суммарное значение которых равно $\omega_{\max}$.

При появлении сигнала на выходе второго компаратора 20 блок 12 разгона отключается, а включается блок 17 торможения. Сигнал компаратора 20 через элемент ИЛИ 24 и элемент ИЛИ 31 устанавливают триггеры 27 и 32 соответственно в нулевое состояние, запрещая тем самым дальнейший режим разгона.

После поступления пачки импульсов, равной V , с блока 12 разгона в блок 21 стабилизации, сигнал с выхода блока 22 управления осуществляет запуск блока 21 стабилизации (фиг.5).

Функционирует блок 21 следующим образом.

По сигналу начального сброса, поступающему на восьмой вход данного блока, все элементы с памятью устанавливаются в исходное состояние, а в вычитающий счетчик 81 заносится значение времени стабилиза-

ции $\tau_{ст}$, поступающее от задатчика 15. Пачка импульсов, равная V и поступающая с блока 12 разгона на третий вход данного блока, заносится по суммирующему входу в счетчик 52. По сигналу блока 22 управления, поступающему на шестой вход данного блока, узел 79 команд начинает обработку уставки согласно выражению (1). Триггер 69 разрешает трансляцию содержимого счетчика 52 через коммутатор 54 на вторые входы вычитателя 56, на первые входы которого поступает значение текущей угловой скорости $\omega_{тек}$ с регистра 53. Занесение информации в регистр 53 осуществляется сигналом с первого выхода узла 79 команд. На выходе вычитателя 56 15 формируется величина сигнала рассогласования, равная в режиме разгона разности между значениями уставки и текущей скорости. Значение рассогласования Δ по сигналу, поступающему с второго выхода узла 79 команд, заносится в регистр 60 и 62. В регистре 60 хранится текущее значение сигнала рассогласования Δ , а в регистре 62 - предшествующее данному Δ . 20 Запись информации в регистры 53, 60 и 62 осуществлялась импульсами, поступившими с третьего и четвертого выходов регистра 91 сдвига (фиг.6). Импульс с пятого выхода регистра 91 сдвига устанавливает триггер 88 в единичное состояние, через элемент ИЛИ 85 записывает в счетчик 90 единицу. При этом сигнал с третьего выхода узла 79 команд разрешает прохождение через коммутатор 68 информации с выхода регистра 60 (величина Δ_1), а сигнал с четвертого выхода узла 79 команд разрешает прохождение через коммутатор 70 кода, соответствующего K_1 и заданного задатчиком 67. Таким образом, на входы узла 71 умножения поступают сомножители K_1 и Δ_1 . 35

Сигнал с шестого выхода регистра 91 сдвига через элемент ИЛИ 86 40 поступает на пятый выход узла команд и осуществляет запись в регистр 78 накапливающего сумматора 75 значения $K_1 \Delta_1$, соответствующего первому члену выражения (1). Элемент НЕ 76 осуществляет инвертирование информации, поступающей с выходов ПЗУ узла 71 умножения. Седьмой импульс с выхода регистра 91 через 55

элемент ИЛИ 87 устанавливает триггер 89 в нулевое состояние, через элемент 85 ИЛИ записывает в счетчик 90 еще одну единицу и через элемент ИЛИ 83 устанавливает триггер 88 в нулевое состояние (триггер 89 после предыдущего цикла обработки находился в единичном состоянии). При этом сигнал с шестого выхода узла 79 команд переводит сумматор-вычитатель 64 в режим сложения, а сигнал с третьего выхода узла 79 разрешает прохождение через коммутатор 68 информации с выхода сумматора-вычитателя 64. Сигнал с четвертого выхода узла 79 разрешает прохождение через коммутатор 70 значения величины K_2 , заданной задатчиком 67. На выходе сумматора-вычитателя 64 формируется сумма $(\Delta_1 + \Delta_2)$, функциональная схема сумматора-вычитателя представлена на фиг. 6 и является типовой.

Таким образом, на входы узла 71 умножения в данном случае поступают сомножители K_2 и $(\Delta_1 + \Delta_2)$, а на выходах формируется произведение $K_2(\Delta_1 + \Delta_2)$, что соответствует второму члену выражения (1). Восьмой импульс с выхода регистра 91 сдвига через элемент ИЛИ 86 осуществляет занесение данного произведения в накапливающий сумматор 75. Девятый импульс с выхода регистра 91 сдвига устанавливает триггер 89 в единичное состояние и через элемент ИЛИ 85 записывает в счетчик 90 следующую единицу. При этом сигнал с четвертого выхода узла 79 разрешает прохождение через коммутатор 70 кода, соответствующего K_3 , а сигнал с шестого выхода переводит сумматор-вычитатель 64 в режим вычитания. В данном случае на выходах узла 71 умножения формируется произведение $K_3(\Delta_1 - \Delta_2)$, которое десятым импульсом регистра 91, следующим через элемент ИЛИ 86, заносится в накапливающий сумматор. Одиннадцатым импульсом регистра 91 счетчик 90 устанавливается в нулевое состояние. Этот же импульс с выхода узла 79 через элемент И 73, работа которого разрешена триггером 69, элемент ИЛИ 80 осуществляет запись цифрового эквивалента управляющего сигнала в регистр 82. Информация с выхода регистра поступает на цифро-аналоговый преобразователь 1. Таким образом осуществляется наращивание

5 скорости вращения ЦБА в режиме разгона. После занесения последней уставки в счетчик 52 сигнал с блока 121
разгона, поступающий на седьмой вход данного блока, устанавливает триггер 59 в единичное состояние. Триггер 59 в свою очередь разрешает работу элемента И 74, который разрешает прохождение сигналов с выходов
10 схемы 61 сравнения через элемент ИЛИ 63 на вход установки в единицу триггера 69. Схема сравнения осуществляет сравнение значений сигнала рассогласования и величины σ^*
15 зоны нечувствительности, задаваемой задатчиком 58. Как только рассогласование Δ станет меньше или равно по модулю значению σ^* , что означает достижение текущей скоростью $\omega_{тек}$
20 значения $\omega_{макс} \pm \sigma^*$, триггер 69 устанавливается в единичное состояние. При этом разрешается работа элементов И 72 и 65, а функционирование
25 элемента И 73 запрещается. Элемент 55 индикации индицирует начало режима стабилизации. Импульсы, поступающие с девятого входа данного блока с частотой 1с через элемент И 72 на вычитающий вход счетчика 81, начинают постепенно уменьшать
30 его содержимое - идет отсчет времени стабилизации. Также сигнал с выхода триггера 69 переключает коммутатор 54, при этом на вычитатель 56 поступает значение $\omega_{макс}$. Сигнал с блока 22 управления через интервалы времени t_2 запускают узел 79 команд. При этом вычисляется по выражению (1)
40 управляющий сигнал, однако занесение его в регистр 82 сигналом с седьмого выхода узла 79 осуществляется лишь в том случае, если величина сигнала рассогласования Δ больше зоны нечувствительности σ^* , т.е. рассогласование вышло за заданные пределы. При этом схема 61 сравнения вырабатывает сигнал, который разрешает прохождение через элемент И 65
45 импульса с узла 79 на вход элемента ИЛИ 80 и далее на вход регистра 82.

По истечении времени стабилизации $T_{ст}$ счетчик 81 обнуляется.

55 Триггеры 59 и 69 устанавливаются в нулевое состояние, запрещая работу блока 21 в режиме стабилизации. Сигнал обнуления с выхода счетчика 81 включает блок 17 торможения. При

этом уставка V поступает на четвертый вход данного блока и вычитающий вход счетчика 52. Функционирование блока 21 стабилизации в режиме торможения аналогично описанному режиму разгона.

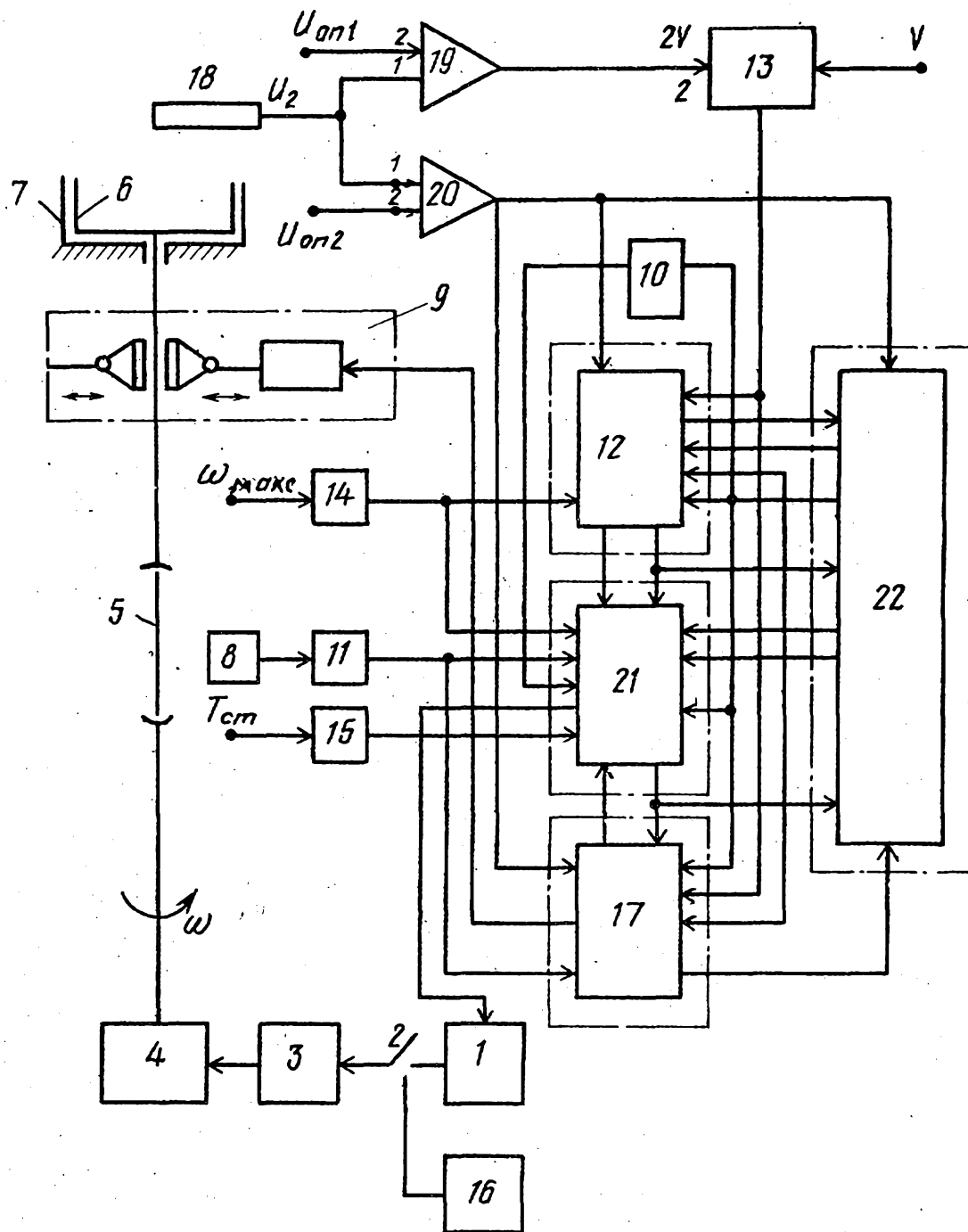
После окончания интервала стабилизации $T_{ст}$ сигнал с второго выхода блока 21 стабилизации поступает на пятый вход блока 17 торможения (фиг.4). Перед началом работы регулятора импульс начального сброса, поступающий на третий вход данного блока с блока 22 управления, приводит элементы 44 и 45 соответственно в нулевое состояние, а через элемент ИЛИ 37 в вычитающий счетчик 46 заносится значение сигнала уставки V или $2V$, поступающее с задатчика 13.

Сигнал с блока 21 стабилизации через элемент ИЛИ 35 устанавливает триггер 44 в единичное состояние и далее через элемент ИЛИ 39 осуществляет запись в вычитающий счетчик 47 значения текущей скорости $\omega_{тек}$, которое поступает на шестой вход данного блока с выхода преобразователя код - код 11. Триггер 44 разрешает работу элементов И 40 и 41, одновременно загорается элемент 48 индикации, фиксируя начало режима торможения. Блок 17 торможения может функционировать в двух режимах, определяемых задатчиком 49. Первый режим торможения аналогичен режиму разгона блока 12. При этом задатчиком 49 запрещается работа элемента И 41 и разрешается функционирование элемента И 43. Первый импульс, поступающий с выхода счетчика 51, через элемент И 40 устанавливает триггер 45 в единичное состояние. Триггер 45 в свою очередь разрешает работу элемента И 42. Импульсы опорной частоты, пересчитанные счетчиком 50 через элемент И 42, поступают на вычитающий вход счетчика 47, а через элемент 43 И - на вычитающий вход счетчика 46. С выхода элемента И 42 через второй выход данного блока эти же импульсы поступают в блок 21 стабилизации, осуществляя уменьшение уставки. Сигнал обнуления счетчи-

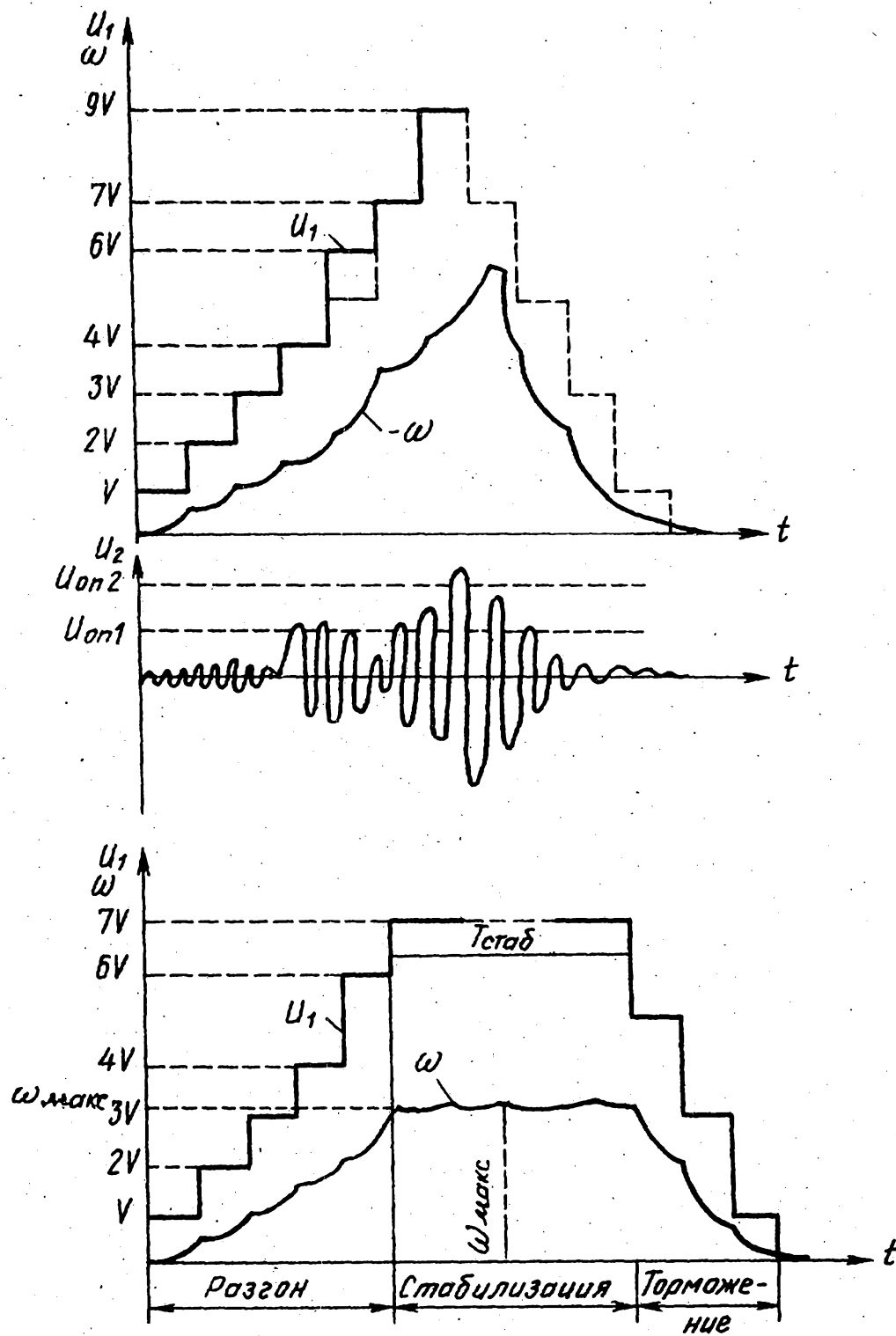
ка 46 через элемент ИЛИ 38 устанавливает триггер 45 в нулевое состояние, запрещая работу элемента И 42, а через элемент ИЛИ 37 повторно заносит в счетчик 46 значение сигнала уставки V или $2V$. Кроме того, сигнал обнуления через элемент ИЛИ 36 поступает в блок 22 управления, который запускает блок 21 стабилизации на обработку уставки. Также импульс обнуления счетчика 46 через элемент ИЛИ 38 и элемент ИЛИ 39 записывает в счетчик новое значение текущей скорости $\omega_{тек}$. Следующий импульс с выхода счетчика 51 опять переключит триггер 45 в единичное состояние и описанный процесс повторится. Когда занесенное в счетчик 47 значение текущей скорости $\omega_{тек}$ станет меньше шага уставки V , счетчик 47 обнулится, импульс обнуления с его выхода включает тормоз 9 (фиг.1) и через элементы ИЛИ 38 и 34 переключит триггеры 44 и 45 соответственно в нулевое состояние. Таким образом процесс торможения окончен.

Если же второй компаратор 20 выдаст сигнал, то от четвертого входа блока через элемент ИЛИ 35 осуществляется запуск блока 17 торможения.

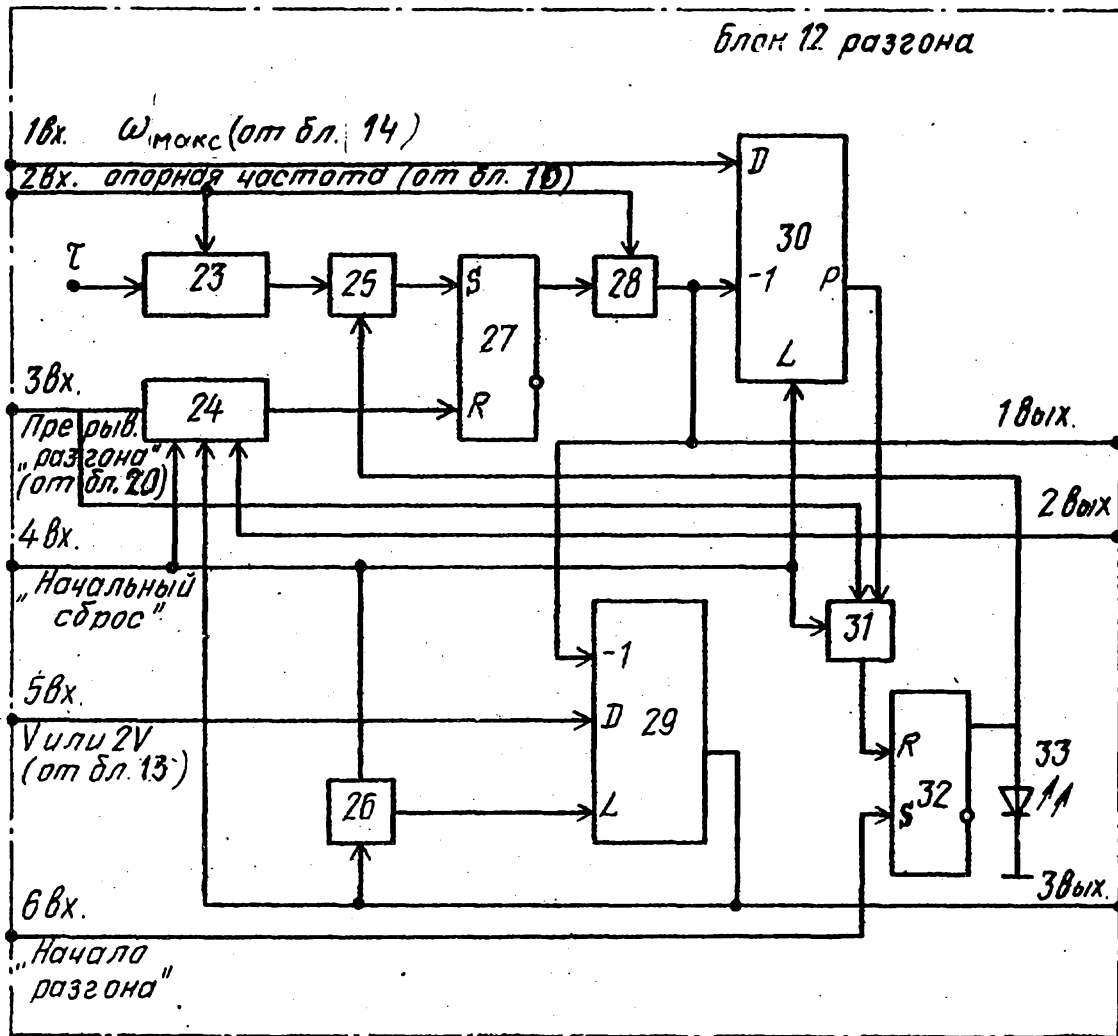
Во втором режиме работы данного блока задатчик 49 запрещает работу элемента И 43 и разрешает работу элемента И 41. При этом счетчик 46 не функционирует, а величина пачек импульсов, поступающих в блок 21 стабилизации, определяется счетчиками 50 и 51, коэффициенты пересчета которых заданы задатчиком 49. Импульс с выхода счетчика 51 через элемент И 40 и включает триггер 45, при этом с выхода элемента И 42 следуют импульсы с частотой, определяемой счетчиком 50. Второй импульс с выхода счетчика 51 через элемент И 41 и элемент ИЛИ 38 выключит триггер 45. Число импульсов в пачке определяется отношением интервала времени между двумя импульсами счетчика 51 и периодом следования импульсов с выхода счетчика 50. В остальном блок функционирует аналогично описанному первому режиму торможения.



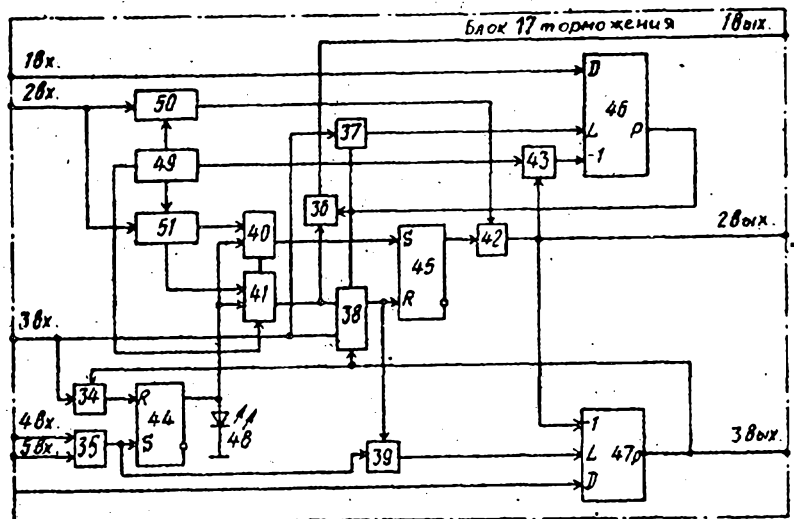
Фиг. 1



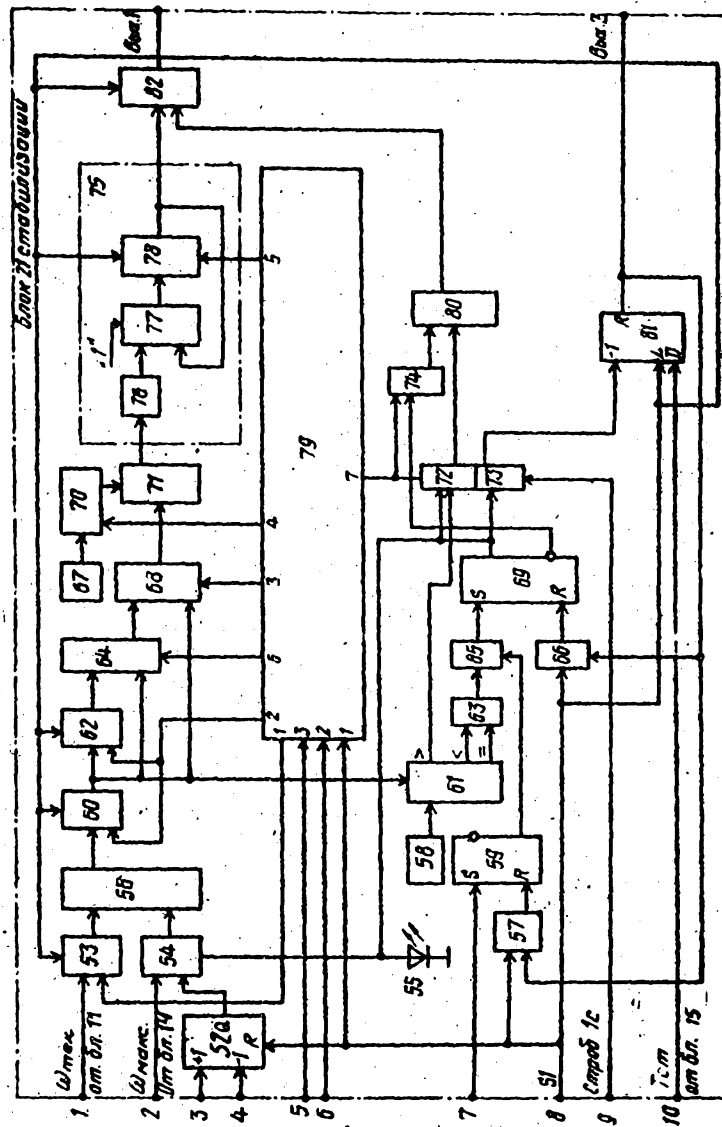
Фиг. 2

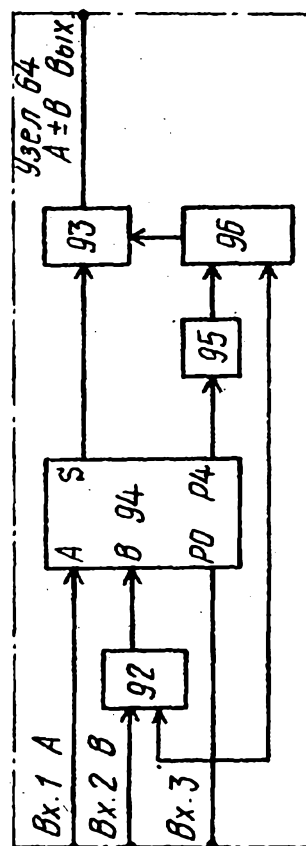
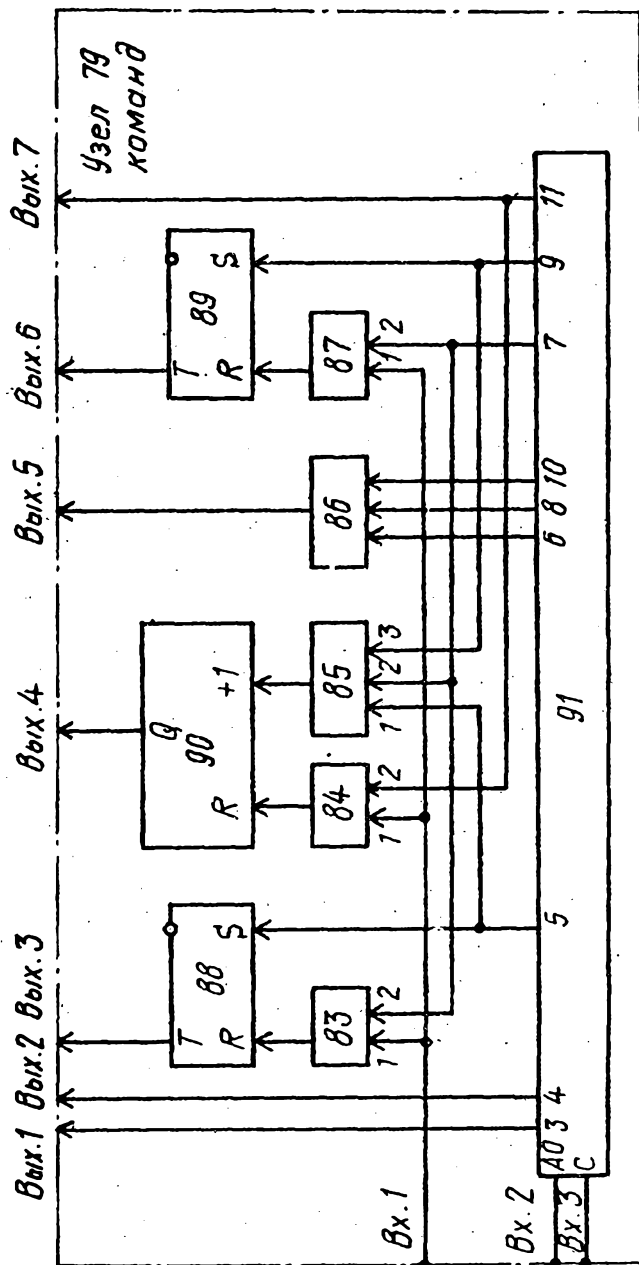


Фиг. 3

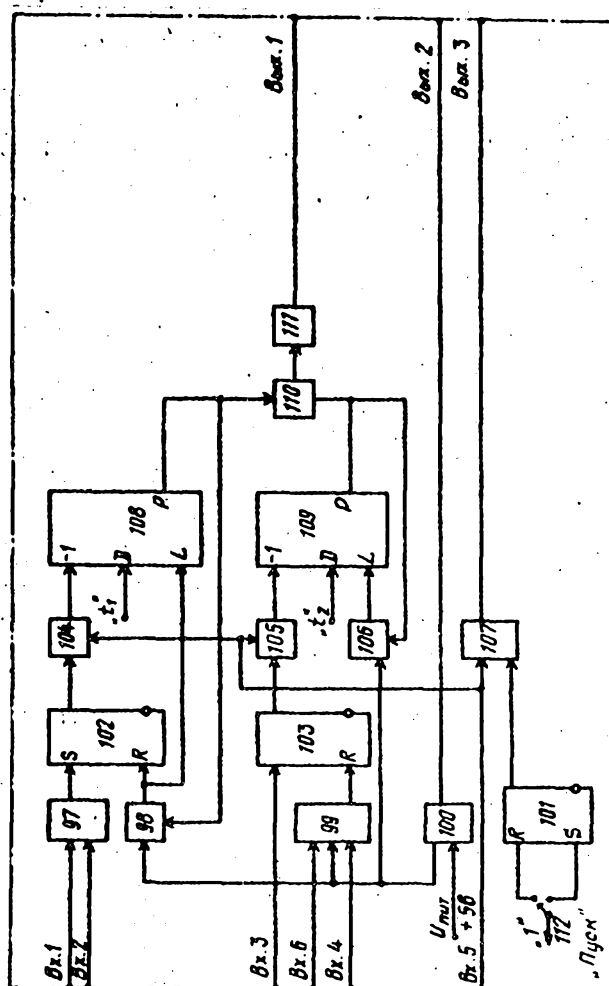


Фиг. 4





Фиг. 6



Фиг. 7

Редактор М.Петрова Составитель П.Кудрявцев Техред И.Асталов Корректор Е.Сирохман

Заказ 5360/47 Тираж 863 Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ИПИ "Патент", г. Ужгород, ул. Проектная, 4