

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2011年9月9日(09.09.2011)

PCT

(10) 国際公開番号
WO 2011/108148 A1

- (51) 国際特許分類:
G11B 7/007 (2006.01) G11B 20/10 (2006.01)
G11B 7/0045 (2006.01) G11B 20/12 (2006.01)
G11B 7/005 (2006.01) G11B 20/18 (2006.01)
- (21) 国際出願番号: PCT/JP2010/070010
- (22) 国際出願日: 2010年11月10日(10.11.2010)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2010-048578 2010年3月5日(05.03.2010) JP
- (71) 出願人(米国を除く全ての指定国について): 日立コンシューマエレクトロニクス株式会社(HITACHI CONSUMER ELECTRONICS CO., LTD.) [JP/JP]; 〒1000004 東京都千代田区大手町二丁目2番1号 Tokyo (JP).
- (72) 発明者: および
- (75) 発明者/出願人(米国についてのみ): 池田 政和(IKEDA Masakazu) [JP/JP]; 〒2440817 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所 コンシューマエレクトロニクス研究

所内 Kanagawa (JP). 西村 孝一郎(NISHIMURA Koichiro) [JP/JP]; 〒2440817 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所 コンシューマエレクトロニクス研究所内 Kanagawa (JP). 永井 裕(NAGAI Yutaka) [JP/JP]; 〒2440817 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所 コンシューマエレクトロニクス研究所内 Kanagawa (JP).

(74) 代理人: ポレール特許業務法人(POLAIRE I.P.C.); 〒1040032 東京都中央区八丁堀二丁目7番1号 Tokyo (JP).

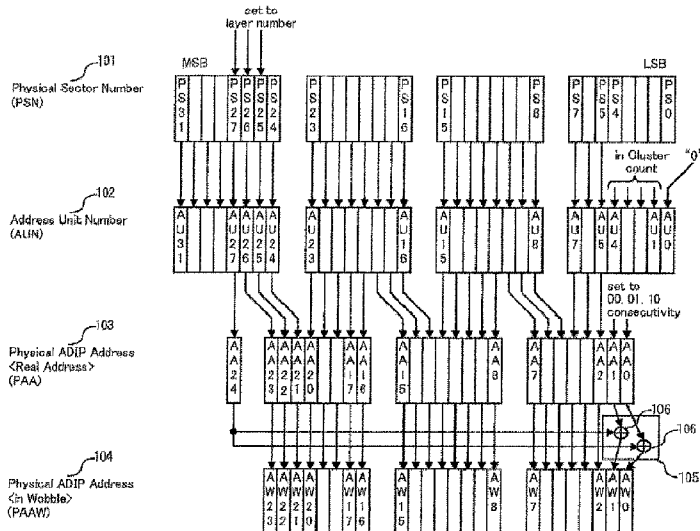
(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

[続葉有]

(54) Title: RECORDING MEDIUM, REPRODUCTION AND RECORDING METHOD, REPRODUCTION AND RECORDING DEVICE

(54) 発明の名称: 記録媒体、再生及び記録方法、再生及び記録装置

[図1]



(57) Abstract: Obtain an expanded address without altering the bit number of an address which is embedded in a wobble. Generate a virtual bit which is not recorded in a disc, and which is expressed by the disparity from the rules and the presence or absence of information embedded in part or all of the wobble address.

(57) 要約: ウォブルに埋め込むアドレスのビット数を変えないで、拡張したアドレスを得る。ウォブルアドレスの一部あるいは全てに埋め込んだ情報の有無や規則の差異により表されて、ディスクに記録しない仮想ビットを生成する。



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI

(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：記録媒体、再生及び記録方法、再生及び記録装置 技術分野

[0001] 本発明は、アドレスが記録されている記録媒体、例えば光ディスク、光ディスクの再生及び記録方法、記録媒体よりデータの記録再生を行う再生装置、記録装置に関する。

背景技術

[0002] 特許文献1の図6において、Blu-ray Discのアドレス情報の相関を示しており、段落[0010]の記載「アドレスユニット番号（AUN）は、図6で示したように、物理的セクタ番号と連携し、かつ物理的ADIP（Address In Pre-groove）アドレスと連携するので、記録位置を探索するための参照情報として有用に使われる。」が示されている。図によれば、セクタ単位のデータに1アドレス割り付けられている物理的セクタ番号（Physical Sector Number、PSN）とウォブルに埋め込まれる物理的ADIPアドレス（Physical ADIP Address、PAA）との関係において、 $32 \times \text{PSN} = 3 \times \text{PAA}$ という関係であるが、PSNのビット31からビット27の5ビットはPAAに対応するビットを割り付けられていない。

先行技術文献

特許文献

[0003] 特許文献1：特開2008-41243号公報

発明の概要

発明が解決しようとする課題

[0004] 特許文献1のようなビット割り付けにおいて、PSNが従来の27ビットで表現されるデータ量より多くなってしまう場合、ウォブルに埋め込むべきPAAのビット数が足りなくなってしまう。また、PAAのビット数を拡張する場合には、ウォブルアドレス構造の大幅な改造が必要となってしまう。

[0005] 本発明の目的は、大幅なウォブル構造改造を実施しないでウォブルアドレスの拡張が可能な記録媒体、アドレス生成及び検出方法、再生及び記録装置

を提供することである。

課題を解決するための手段

- [0006] 上記問題を解決するために、ウォブルアドレスの一部あるいは全てに埋め込んだ情報の有無や規則の差異により表されて、ディスクに記録しない仮想ビットを生成する。

発明の効果

- [0007] 本発明により、従来のウォブルアドレス構造のビット構成のままアドレス拡張が可能となる。

図面の簡単な説明

- [0008] [図1]本発明の第1の実施例である多層光ディスクのアドレスの相関図である。
。
[図2]本発明の第1の実施例におけるアドレス検出のタイミング図である。
[図3]本発明の第1の実施例におけるアドレス検出の検出回路図である。
[図4]本発明の第2の実施例である多層光ディスクのアドレスの相関図である。
。
[図5]本発明の第2の実施例におけるアドレス検出のタイミング図である。
[図6]本発明の第2の実施例におけるアドレス検出の検出回路図である。
[図7]本発明の第3の実施例である多層光ディスクのアドレスの相関図である。
。
[図8]本発明の第3の実施例であるスクランブル回路の一例である。
[図9]本発明の第3の実施例におけるアドレス検出のタイミング図である。
[図10]本発明の第3の実施例におけるアドレス検出の検出回路図である。
[図11]本発明の第4の実施例である光ディスクのアドレスの相関図である。
[図12]本発明の第1の実施例である光ディスク記録再生装置である。
[図13]多層光ディスクのADIPデータ構造図である。
[図14]多層光ディスクのADIPワード構造図である。
[図15]多層光ディスクのADIP Auxフレーム構造図である。

発明を実施するための形態

[0009] 以下、図面を参照して本発明の実施例について説明する。

[0010] 図1は本発明の第1の実施例である多層光ディスクのアドレスの相関図である。101はセクタの物理的なセクタ番号であるPhysical Sector Number（以降、PSN）、102はクラスタ単位のデータに埋め込まれるアドレスであるAddress Unit Number（以降、AUN）、103はウォブルによる物理的なADIPアドレスであるPhysical ADIP Addressの実際のアドレス（以降、PAA）、104はPhysical ADIP Addressのウォブルに実際に埋め込むアドレス（以降、PAAW）、105はスクランブル回路、106は排他的論理和（Ex-OR）を示す。ここで、スクランブルとは、演算処理の一つで、アドレスの各ビットの値の変換や規則性の変換を目的とする処理のことをいうものとする。PAA 103の上位3bitを層番号に割り付け、従来のPAA

24ビットから1bitのアドレス拡張した場合の例を示す。また、アドレス拡張の仮想ビットであるPAA ビット24のビット情報は、PAAの下位2ビットに関連付けてウォブルに埋め込むものとする。従来のPAA 24ビット構成において、3ビットの層番号、19ビットのクラスタ番号、2ビットのクラスタ内カウント値として割り付けた場合、8層までの層番号と各層あたり32ギガバイト（64キロバイト $\times 2^{19}$ ）のデータ容量のデータに対してアドレスを割り当てることが出来る。しかし、各層あたり32ギガバイトを越える高密度な光ディスクの場合に、クラスタ番号を20ビットに拡張することで各層あたり64ギガバイト（64キロバイト $\times 2^{20}$ ）のデータ容量のデータに対してアドレスを割り付けることが出来るが、層番号のビットが2ビットに減ってしまうため5層以上のアドレス生成ができなくなってしまう。そこで、層番号として1ビット拡張し、従来と同等の3ビットにより8層までのアドレスを生成する。

[0011] ここで、ウォブルアドレス構造について説明する。図13のADIPデータ構造図のように、ディスクに記録されるADIPアドレス24ビット（AA23-AA0）104とディスク情報を格納する12ビットの補助データ（AUX data、AX11-AX0）1301で36ビットの情報ビットを持つ構造が定義され、情報ビットに対して誤り訂

正符号付加やコード変換を実施して単位データあたりのコード列を生成する。このコード列は、単位周期あたりのウォブル構造に対して埋め込まれる。ウォブル構造は、ウォブルの周期性や位相が異なるものをある規則に基づいて配置し、配置の違いなどにより同期信号やデータ“0” “1”を表現して、ADIPユニットと呼ばれるビット構造を生成する。そこで、図14のADIPワード構造図のように、83ビットで構成される1 ADIPワードの構造におけるデータ60ビット（4ADIP bit×15 Block）に、先ほどのADIPデータ36ビットの誤り訂正符号付加変換後の値60ビットのコード列が配置される。また、補助データは図15のように12ビットのデータ構造を96ワード集めて再配置することで、144バイト（12ビット×96ワード）を構成し、ディスク情報を示すデータと誤り訂正符号が配置され、データクラスタ周期に対して十分長い更新周期を有する。なお、 $32 \times \text{PSN} = 3 \times \text{PAA}$ の関係となるように、1クラスタ（ $32 \times \text{PSN}$ ）のデータ長の1/3の周期に、一つのADIPアドレス（PAA）が得られるようなウォブル長にウォブルアドレス構造を生成しているため、ウォブルのある一定周期で得られるコード列を変換することで、ディスク上の物理的位置を特定するADIPアドレスを得ることが出来る。よって、あくまでもディスクに記録されているADIPアドレスは24ビットであり、ADIPアドレスのビット数を1ビット増加する場合には、ウォブルアドレス構造の大幅な改造が必要になる。36ビットの情報ビット構造、コード列に変換するための誤り訂正符号付加方法や変換方法、配置する周期やウォブル長、PSNとの相関などのいずれか、あるいは複数の見直しが必要になってしまう。その場合、従来との互換がとりにくい構造となってしまう、アドレスの生成・検出回路の冗長化やシステムの制御方法の複雑化が問題となってしまう。そこで、ウォブルに埋め込むアドレスビット数はそのまま、大幅なウォブル構造の改造を実施しないで、ウォブルアドレスが拡張できれば、制御もかなり容易で済むことになる。

- [0012] 以下、図1に示されるアドレスの生成方法について説明する。PSN 28ビット（残り4ビットは未使用）のアドレス範囲において、ウォブル上のアドレス範囲としてPAA 25ビットを割り当てる。ただし、図13のようなADIPデータ構造

を維持した場合、ウォブルを用いてディスクに埋め込まれるアドレスのビット数は24ビットしかないため、最上位のPAA ビット24は、仮想アドレスビットとして他のビットへ情報を埋め込む。本実施例の場合は、PAA ビット24をスクランブル回路105のスクランブル処理ON/OFFを決める制御ビットとして入力し、下位2ビットのPAA ビット1-0に対してスクランブル処理を施してウォブルへ埋め込む。情報を埋め込む演算処理であるスクランブル回路の一例として、排他的論理和106を用いる方法を用いることで、PAA ビット24が” 0” の場合には、PAA ビット1-0は従来と同じ0, 1, 2, 0, 1, 2, …とカウントし、PAA ビット24が” 1” の場合には、排他的論理和演算後の値となるため3, 2, 1, 3, 2, 1, …とカウントすることになる。即ち、仮想ビットPAA ビット24に従って、PAA ビット1-0のカウントの規則性を変えている。そこで、スクランブル回路105からの出力であるPAAW ビット1-0をウォブルに実際に埋め込むことで、仮想ビットPAA ビット24をウォブルに埋め込まないで済むようにする。効果として、従来のウォブルアドレスのビット数のまま、アドレス拡張が可能となる。

[0013] 次に、ウォブルに埋め込まれたアドレスPAAWの検出方法について、図2のタイミング図及び図3の検出回路図の一例を用いて説明する。ウォブルアドレスの検出方法として、誤検出や未検出を考慮して、アドレスを連続的に検出することで保護してアドレスの生成を行う。そこで、PAAW ビット1-0の下位アドレスの連続性をチェックして、仮想ビットであるPAA ビット24の復元を行う。図3における下位連続性検出回路304には、ウォブルから検出されたアドレスPAAW ビット1-0と、デスクランブル回路301によりデスクランブルされたアドレスビット1-0が入力される。デスクランブル回路301において、アドレス生成時には排他的論理和106によりスクランブルされているので、” 1” とPAAW ビット1-0との排他的論理和の結果をデスクランブル演算後として出力を行う。仮想ビットPAA ビット24は層番号の3ビット目に割り当てられていることから、層番号0～3の場合（201）と層番号4～7の場合（202）に応じて検出結果が異なることになる。層番号0～3の場合（201）、下位連続性検出回路304

にはPAAW ビット1-0は0, 1, 2, 0, 1, 2, …として入力されるため、PAA ビット24は” 0”、PAA ビット1-0はPAAW ビット1-0そのままを出力する。一方、層番号4~7の場合(202)、下位連続性検出回路304にはPAAW ビット1-0は3, 2, 1, 3, 2, 1, …として入力される。ここで、アドレスの検出値” 3”の検出や連続性のデクリメントを検出することで、アドレス生成時のスクランブル処理有りを検出し、PAA ビット24は” 1”として出力する。また、下位のPAA ビット1-0に関しては、PAAW ビット1-0のデスクランブル処理後の値である0, 1, 2, 0, 1, 2, …を出力することとする。これにより、下位連続性検出回路304の出力としてクラスタ内カウント値(PAA ビット1-0)の検出、更に生成されたPAA ビット24とウォブルから検出されたPAAW ビット23-22から層番号検出回路302において、層番号アドレス(PAA ビット24-22)の生成、層番号の検出を行う。また、ウォブルから検出されたPAAW ビット21-2から上位アドレス検出回路303において、クラスタ番号アドレス(PAA ビット21-2)の生成、クラスタ番号の検出を行う。よって、それぞれの検出回路302, 303, 304より得られたアドレスをPAAアドレス生成回路305に入力されて、PAA ビット24-0のアドレスへと変換が出来る。

- [0014] 以上のように、仮想ビットを他のビットに情報として埋め込んでアドレスを生成し、検出時にアドレスを復元することで、ウォブルのアドレス構造を変えず、ウォブルに埋め込むアドレスのビット数を増やすことなく物理的位置を示すアドレスのビット数を拡張することが出来る。Blu-ray Discにおける物理的ADIPアドレスにおいて、2ビットの層番号と20ビットのクラスタ番号のアドレス割り付けとして、仮想ビットで層番号のアドレスを拡張すれば、8層までの層番号と64ギガバイトまでのディスクに適用できる。同様に、従来の3ビットの層番号と19ビットのクラスタ番号のアドレス割り付けで層番号のアドレスを拡張する場合に用いれば、16層までの層番号と各層あたり32ギガバイトまでのディスクにも適用できる。なお、本実施例のように層番号0~3の場合にスクランブル処理OFFとして仮想ビットを制御しているため、結果としてPAA ビット23-0とPAAW ビット23-0と同じ値になることから、従来の光デ

ィスクとの互換も維持することが可能となる。

[0015] また、図12に、本実施例で説明したアドレス生成により作成された光ディスクからデータを再生、データを記録する記録再生装置の一例を示す。1201に光ディスク、1202にピックアップ、1203にスピンドルモータ、1204にアドレス再生回路、1205にデータ記録再生回路、1206に外部ホスト、1207にシステム全体を統括するマイコンを示す。図1に示すアドレス生成方法を用いて作成された光ディスク1201から、ピックアップ1202を介して読み取られたウォブル信号は、アドレス再生回路1204に入力されてアドレス情報の検出を行う。これにより図3で説明したようなアドレス検出回路を用いて構成することで、データを記録再生する位置の検出が可能となり、ピックアップ1202及びデータ記録再生回路1205を介して得られるデータのホスト1206へのデータの入出力、データの記録再生が可能となる。

[0016] 図4は本発明の第2の実施例である多層光ディスクのアドレスの相関図である。第1の実施例と同様に、図13で示されるADIPデータ構造を維持したまま、ディスクに記録しない仮想ビットを用いてアドレスの拡張を行なう。図1との違いは、仮想ビットの割り付けがPAA ビット24ではなくビット21とする点である。401はPhysical ADIP Addressの実際のアドレス（以降、PAA）、402はPhysical ADIP Addressのウォブル埋め込みアドレス（以降、PAAW）として図1と同様だが、ビット割り付けだけが異なり、その他は同一とする。アドレスの生成方法として、第1の実施例と同様に、PAA ビット21をスクランブル回路105のスクランブル処理ON/OFFを決める制御ビットとして入力し、下位2ビットのPAAビット1-0に対してスクランブル処理を施してウォブルへ埋め込む。即ち、仮想ビットPAA ビット21に従って、PAA ビット1-0のカウントの規則性を変えている。効果として、従来のウォブルアドレスのビット数のまま、アドレス拡張が可能となる。

[0017] ウォブルに埋め込まれたアドレスPAAWの検出方法について、図5のタイミング図及び図6の検出回路図の一例を用いて説明する。本実施例の場合は、仮想ビットPAA ビット21は層番号アドレスではなくて、クラスタ番号アドレスに

割り付けられているため、各層でアドレス生成の切り替えが発生する。また、情報を埋め込む演算処理であるスクランブル方法としても下位2ビットのPAAビット1-0に排他的論理和106でかけられているため、先ほどと同様に下位連続性検出回路304においてスクランブル処理有無の検出を行って、仮想ビットPAAビット21の生成、PAA 1-0の検出を行う。これにより、下位連続性検出回路304の出力としてクラスタ内カウント値（PAAビット1-0）の検出、更に下位連続性検出回路304で検出されたPAAビット21とウォブルから検出されたPAAWビット20-2を用いて上位アドレス検出回路303において、クラスタ番号アドレス（PAAビット21-2）の生成やクラスタ番号の検出、ウォブルから検出されたPAAWビット23-22を用いて層番号アドレス（PAAビット24-22）の検出を行う。よって、それぞれの検出回路302, 303, 304より得られたアドレスをPAAアドレス生成回路305に入力されて、PAAビット24-0のアドレスへと変換が出来る。

[0018] 以上のように、仮想ビットを他のビットに情報として埋め込んでアドレスを生成し、検出時にアドレスを復元することで、ウォブルのアドレス構造を変えず、ウォブルに埋め込むアドレスのビット数を増やすことなく物理的位置を示すアドレスのビット数を拡張することが出来る。第1の実施例と異なり、仮想ビットを層番号でなく、各層のクラスタ番号アドレスに割り当てても同様に生成、検出が可能である。また、図12と同様に、本実施例で説明したアドレス生成により作成された光ディスクからデータを再生する再生装置や光ディスクにデータを記録する記録装置においても、図6で説明したアドレス検出回路を用いることで、データを記録再生する位置の検出が可能となる。

[0019] 図7は本発明の第3の実施例である多層光ディスクのアドレスの相関図である。第1の実施例と同様に、図13で示されるADIPデータ構造を維持したまま、ディスクに記録しない仮想ビットを用いてアドレスの拡張を行なう。図1との違いは、スクランブルの方法として下位2ビットのPAAビット1-0だけでなく、ビット全体のPAA 23-0に施す点である。701はPhysical ADIP Addressの実際のアドレス（以降、PAA）、702はPhysical ADIP Addressのウォブル埋め

込みアドレス（以降、PAAW）、703はスクランブル回路として図1と同様だが、ビット割り付けだけが異なり、その他は同一とする。アドレスの生成方法として、情報を埋め込む演算処理であるスクランブル回路703の一例を図8に示す。図8の場合、クラスタ番号アドレスに対応するPAA ビット21-2の各ビットに対して、PAA ビット24との排他的論理和106を用い、その他のビットはそのまま入出力するものとする。このため、PAA ビット24が”0”の場合には、PAA ビット21-2は従来と同じ0, 1, 2, 3, 4, 5, ..., FFFFFhとインクリメントし、PAA ビット24が”1”の場合には、スクランブル処理後の値となるためFFFFFFh, FFFFEh, FFFFDh, ..., 0とデクリメントすることになる。即ち、仮想ビットPAA ビット24に従って、PAA ビット21-2のカウントの規則性を変えている。効果として、従来のウォブルアドレスのビット数のまま、アドレス拡張が可能となる。

[0020] ウォブルに埋め込まれたアドレスPAAWの検出方法について、図9のタイミング図及び図10の検出回路図の一例を用いて説明する。本実施例の場合は、仮想ビットであるPAA ビット24はPAAW ビット21-2の上位アドレスの連続性をチェックして、復元を行う。また、スクランブル方法としても上位20ビットのPAA ビット21-2に排他的論理和106でかけられているため、上位連続性検出回路303においてスクランブルの有無（この例では、インクリメントとデクリメントの連続性の違い）の検出を行って、仮想ビットPAA ビット24の生成、PAA ビット21-2の検出を行う。層番号0～3の場合（901）、上位連続性検出回路303にはPAAW ビット21-2は0, 1, 2, 3, 4, 5, ..., FFFFFhとして入力されるため、PAA ビット24は”0”、PAA ビット21-2はPAAW ビット21-2そのままを出力する。一方、層番号4～7の場合（902）、上位連続性検出回路303にはPAAW ビット21-2はFFFFFFh, FFFFEh, FFFFDh, ..., 0として入力されるため、デクリメントを検出して、PAA ビット24は”1”として出力し、デスクランブル処理後（この例では、”1”とPAAW ビット21-2の排他的論理和）の値である0, 1, 2, 3, 4, 5, ..., FFFFFhを出力する。これにより、上位連続性検出回路303の出力としてクラスタ番号アドレス（PAA ビット21-2）の生成、クラスタ番号の検出が出来る。更に生

成されたPAA ビット24とウォブルから検出されたPAAW ビット23-22から層番号検出回路302において、層番号アドレス（PAA ビット24-22）の生成、層番号の検出を行う。また、ウォブルから検出されたPAAW ビット1-0から下位アドレス検出回路304において、クラスタ内カウント値（PAA ビット1-0）の検出を行う。よって、それぞれの検出回路302, 303, 304より得られたアドレスをPAAアドレス生成回路305に入力されて、PAA ビット24-0のアドレスへと変換が出来る。

[0021] 以上のように、仮想ビットを他のビットに情報として埋め込んでアドレスを生成し、検出時にアドレスを復元することで、ウォブルのアドレス構造を変えず、ウォブルに埋め込むアドレスのビット数を増やすことなく物理的位置を示すアドレスのビット数を拡張することが出来る。第1の実施例と異なり、仮想ビットの情報を埋め込む位置として、アドレスの一部だけでなく、全体に埋め込んでも同様に生成、検出が可能である。また、図12と同様に、本実施例で説明したアドレス生成により作成された光ディスクからデータを再生する再生装置や光ディスクにデータを記録する記録装置においても、図10で説明したアドレス検出回路を用いることで、データを記録再生する位置の検出が可能となる。

[0022] 図11は本発明の第4の実施例である光ディスクのアドレスの相関図である。第1の実施例と同様に、図13で示されるADIPデータ構造を維持したまま、ディスクに記録しない仮想ビットを用いてアドレスの拡張を行なう。図7との違いは、PSN ビット31-27に対応してPAA ビット28-24の5ビットを仮想ビットとして用い、PAA 103の構成としてPAA ビット28-2をクラスタ番号、PAA ビット1-0をクラスタ内カウント値として割り付けている点である。1101はPhysical ADIP Addressの実際のアドレス（以降、PAA）、1102はPhysical ADIP Addressのウォブル埋め込みアドレス（以降、PAAW）、1103はスクランブル回路として図7と同様だが、ビット割り付けだけが異なり、その他は同一とする。スクランブル回路1103のスクランブル規則として複数の種類の形として情報を埋め込み、各々のスクランブル規則（本実施例の場合は、5ビットの仮想ビッ

ト追加なので $2^5=32$ 通り)を検出して切り替えることで、複数ビットの仮想ビットの生成、検出が同様に可能となる。即ち、仮想ビットPAA ビット28-24に従って、PAA ビット23-0のカウントの規則性を変えている。効果として、従来のウォブルアドレスのビット数のまま、アドレス拡張が可能となる。

[0023] 以上のように、仮想ビットを他のビットに情報として埋め込んでアドレスを生成し、検出時にアドレスを復元することで、ウォブルのアドレス構造を変えず、ウォブルに埋め込むアドレスのビット数を増やすことなく物理的位置を示すアドレスのビット数を拡張することが出来る。第1~3の実施例と異なり、仮想ビットとして1ビットだけの拡張だけでなく、複数ビットの場合にも同様に生成、検出が可能である。また、第1~3の実施例では、層番号とクラスタ番号で構成されるアドレスに対して、本実施例ではクラスタ番号のみ構成されるアドレスを用いて説明したが、同様に生成、検出が可能である。また、図12と同様に、本実施例で説明したアドレス生成により作成された光ディスクからデータを再生する再生装置や光ディスクにデータを記録する記録装置においても、同様にデータを記録再生する位置の検出が可能となる。

[0024] これまでの実施例において、情報の埋め込み方法としてスクランブルを用いて、スクランブル回路として一例(図1の105、図4の105、図7や図8の703)を用いて説明したが、本回路に限定されるものではなく、スクランブルの有無やスクランブル規則性の違いなどによるビット操作を用いて情報の埋め込み、情報の検出が可能であるような回路や方法であれば、同様に適用は可能である。ただし、アドレスのビット操作や値の変換する処理としてスクランブルと説明してきたが、スクランブルは演算処理の一つを意味するものとし、アドレスの各ビットの変換や規則性の変換を行う処理であれば、スクランブルに限定されるものではない。

[0025] また、仮想ビットのビット数、仮想ビットのビットを配置する位置、スクランブル情報などの情報を埋め込むビット位置、アドレスのビット構成に関しても、本実施例に限定されるものではない。ただし、仮想ビット自体を配

置する位置としては検出安定性を考慮すればアドレスとして変化する頻度が少ないほうがよく、スクランブル情報などの情報を埋め込むビット位置は検出時間を考慮すればアドレスとして変化する頻度が多いほうがよい。

- [0026] また、本実施例では記録される媒体として光ディスク、アドレスとしてウォブルに埋め込まれたアドレスを用いて説明したが、本実施例に限定されるものではなく、生成されるアドレスに対して読み込まれるアドレスのビット数が少なくなるようにビットを削減する考えが適用できれば、同様に適用は可能となる。更に、仮想ビットをウォブルに埋め込まないアドレスとして説明したが、読み込まれるアドレスの領域とは異なる領域に格納しておいて、アドレス検出時に用いても良い。

符号の説明

- [0027] 101…Physical Sector Number (PSN)、102…Address Unit Number (AUN)、103…Physical ADIP Address (PAA)、104…Physical ADIP Address (PAAW)、105…スクランブル回路、106…排他的論理和、301…デスクランブル回路、302…層番号検出回路、303…上位連続性検出回路、304…下位連続性検出回路、305…PAAアドレス生成回路、401…Physical ADIP Address (PAA)、402…Physical ADIP Address (PAAW)、701…Physical ADIP Address (PAA)、702…Physical ADIP Address (PAAW)、703…スクランブル回路、801…排他的論理和、1101…Physical ADIP Address (PAA)、1102…Physical ADIP Address (PAAW)、1103…スクランブル回路、1201…光ディスク、1202…ピックアップ、1203…スピンドルモータ、1204…アドレス再生回路、1205…データ記録再生回路、1206…ホスト、1207…マイコン、1301…AUX data。

請求の範囲

[請求項1]

複数のデータを記録するクラスタを有する記録媒体において、
前記クラスタに同期してデータを記録するトラックにウォブリング
重畳されて記録されているアドレスを有し、

前記アドレスは記録媒体の物理的な位置を示すアドレス情報であり、
ディスク情報を含む補助情報とでデータ構造を構成し、誤り訂正符
号を付加してコード列を生成し、前記コード列を変調して記録されて
おり、

複数の前記データ構造に含まれる補助情報は集められて、ブロック
をなし、誤り訂正符号が付加され、

前記アドレス情報は、該アドレスの全体もしくは一部の変換の有無
や規則性の切り替え有無を示す仮想ビットを有し、

前記仮想ビットを用いて変換もしくは規則性の切り替えられた後の
アドレス情報が記録されていることを特徴とする記録媒体。

[請求項2]

複数のデータを記録するクラスタを有する記録媒体における記録方
法であって、

前記クラスタに同期してデータを記録するトラックにウォブリング
重畳されて記録されているアドレスを有し、

前記アドレスは記録媒体の物理的な位置を示すアドレス情報であり、
ディスク情報を含む補助情報とでデータ構造を構成し、誤り訂正符
号を付加してコード列を生成し、前記コード列を変調して記録されて
おり、

複数の前記データ構造に含まれる補助情報は集められて、ブロック
をなし、誤り訂正符号が付加され、

前記アドレス情報は、該アドレスの全体もしくは一部の変換の有無
や規則性の切り替え有無を示す仮想ビットを有し、

前記仮想ビットを用いて変換された後のアドレス情報が記録してあ
る記録媒体にデータを記録する記録方法であって、

記録時の規則に従って前記アドレスによりデータ位置を検出して記録することを特徴とする記録方法。

[請求項3]

複数のデータを記録するクラスタを有する記録媒体における再生方法であって、

前記クラスタに同期してデータを記録するトラックにウォブリング重畳されて記録されているアドレスを有し、

前記アドレスは記録媒体の物理的な位置を示すアドレス情報であり、ディスク情報を含む補助情報とでデータ構造を構成し、誤り訂正符号を付加してコード列を生成し、前記コード列を変調して記録されており、

複数の前記データ構造に含まれる補助情報は集められて、ブロックをなし、誤り訂正符号が付加され、

前記アドレス情報は、該アドレスの全体もしくは一部の変換の有無や規則性の切り替え有無を示す仮想ビットを有し、

前記仮想ビットを用いて変換された後のアドレス情報が記録してある記録媒体からデータを再生する再生方法であって、

記録時の規則に従って前記アドレス情報によりデータ位置を検出して再生することを特徴とする再生方法。

[請求項4]

複数のデータを記録するクラスタを有する記録媒体にデータを記録する記録方法であって、

前記クラスタに同期した、記録媒体の物理的な位置を示すアドレス情報は、前記アドレスの全体もしくは一部の変換の有無や規則性の切り替え有無を示す仮想ビットを有し、

前記仮想ビットを用いて変換もしくは規則性の変換処理後のアドレス情報を、ディスク情報を含み、ブロックをなし、誤り訂正符号が吹かされた補助情報を n 分割（ n ：整数）したデータとでデータ構造を構成し、誤り訂正符号を付加してコード列を生成し、前記コード列を変調し、データを記録するトラックにウォブリング重畳し、記録媒体

へ記録することを特徴とする記録方法。

[請求項5]

複数のデータを記録するクラスタを有する記録媒体からデータを再生する再生装置において、

前記クラスタに同期してデータを記録するトラックにウォブリング重畳されて記録されているアドレスを有し、

前記アドレスは記録媒体の物理的な位置を示すアドレス情報であり、ディスク情報を含む補助情報とでデータ構造を構成し、誤り訂正符号を付加してコード列を生成し、前記コード列を変調して記録されており、

複数の前記データ構造に含まれる補助情報は集められて、ブロックをなし、誤り訂正符号が付加され、

前記アドレス情報は、該アドレスの全体もしくは一部の変換の有無や規則性の切り替え有無を示す仮想ビットを有し、

前記仮想ビットを用いて変換もしくは規則性が切り替えされた後のアドレス情報が記録してある記録媒体からデータを読み込む手段と、

ウォブルより検出されたアドレス情報から、アドレス全体もしくは一部のビット変換の有無や規則性の切り替え有無から仮想ビットを検出する手段と、

前記仮想ビットの検出結果より前記アドレスを検出する手段と、

検出した前記アドレスからデータ位置を検出する手段を具備することを特徴とする再生装置。

[請求項6]

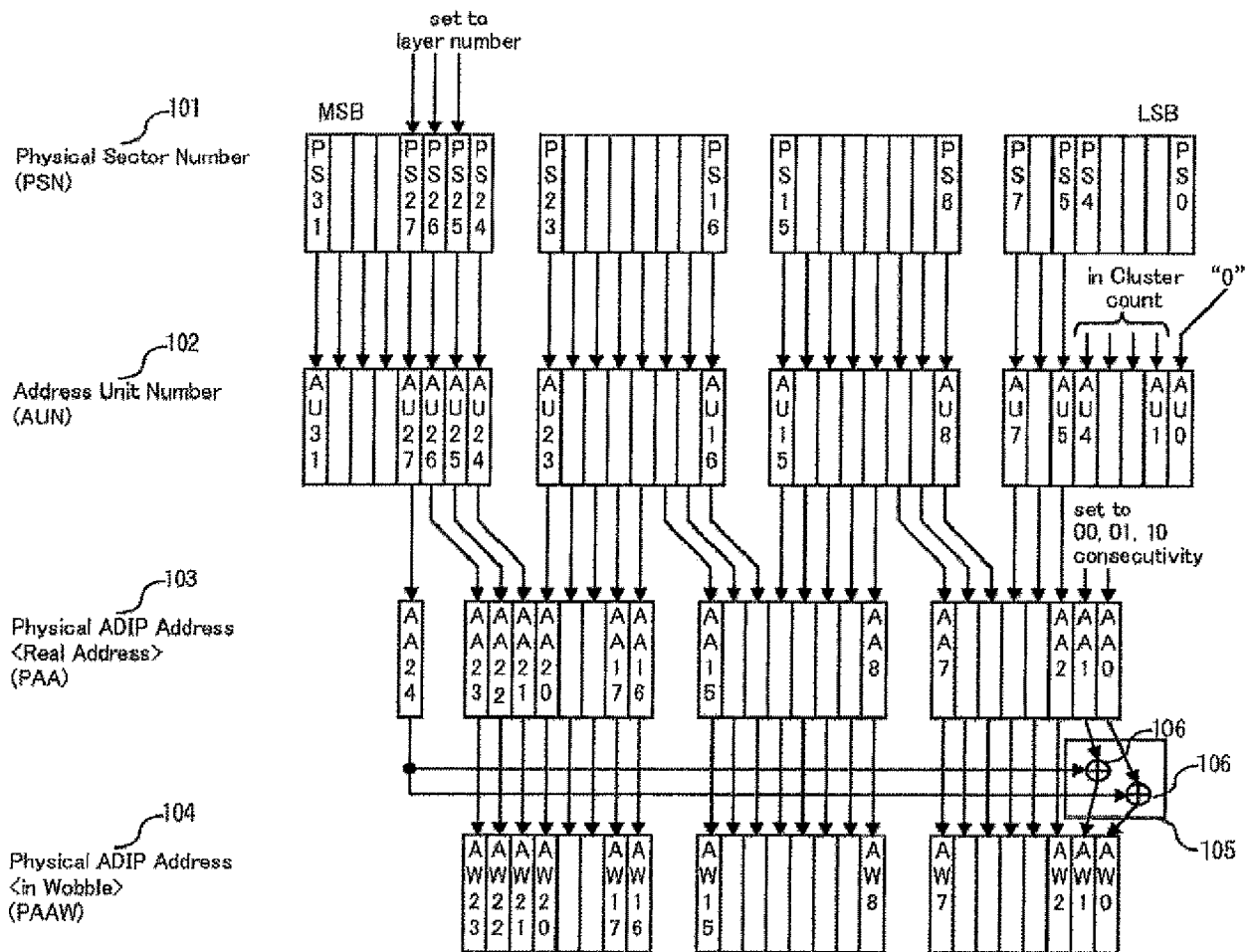
複数のデータを記録するエリアと前記データに体操して物理的な記録位置を示すアドレスを有する記録媒体において、

前記アドレスへのスクランブル有無や規則性を切り替えるための仮想ビットを前記アドレスの拡張ビットとして用い、

前記スクランブル後のアドレスが記録されていることを特徴とする記録媒体。

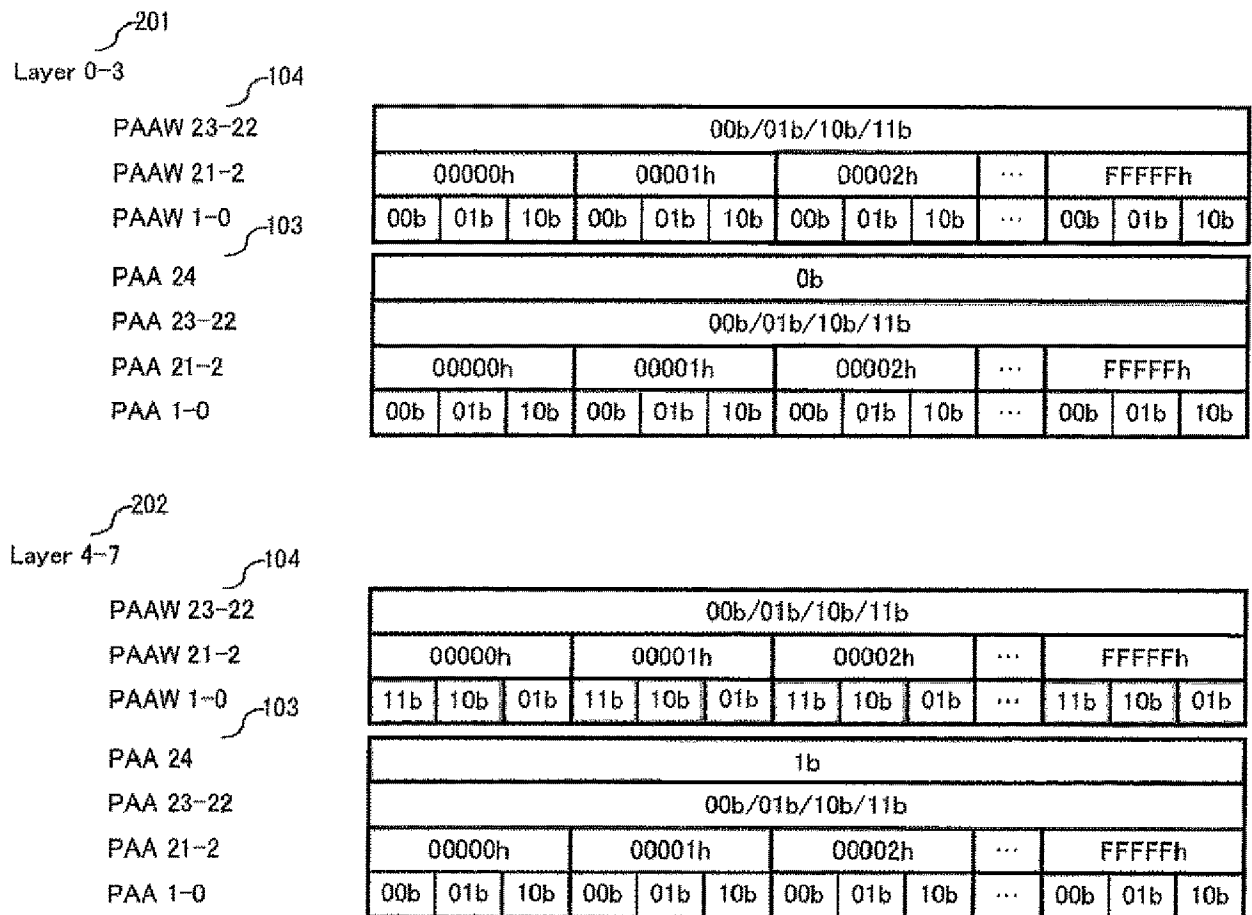
[図1]

図 1



[図2]

図 2



[図3]

図 3

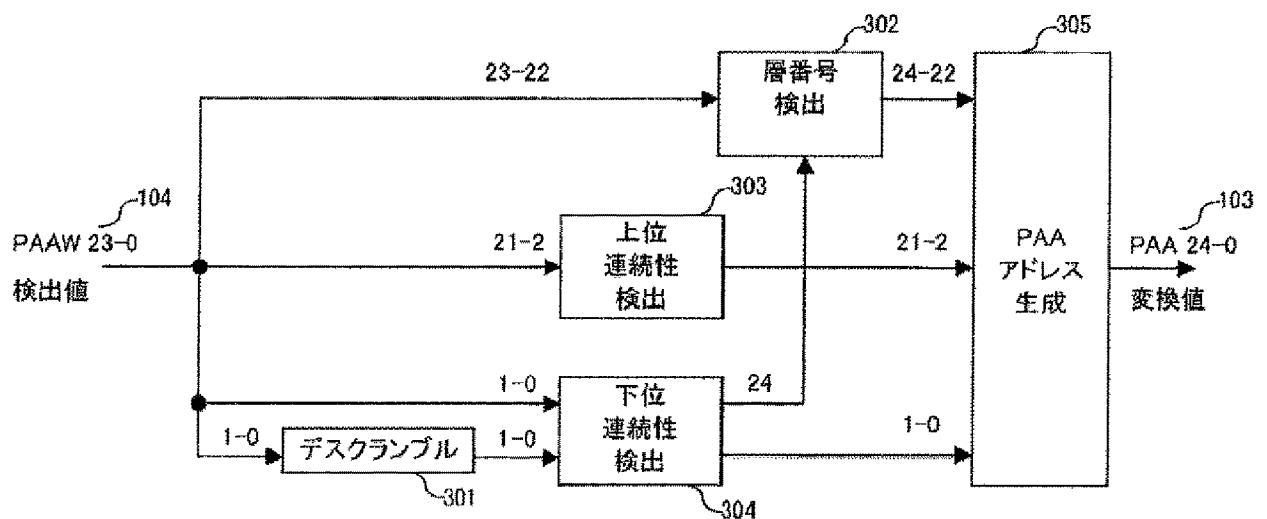
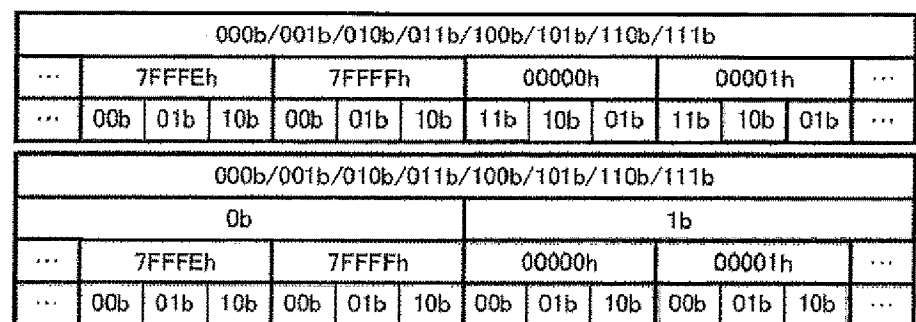


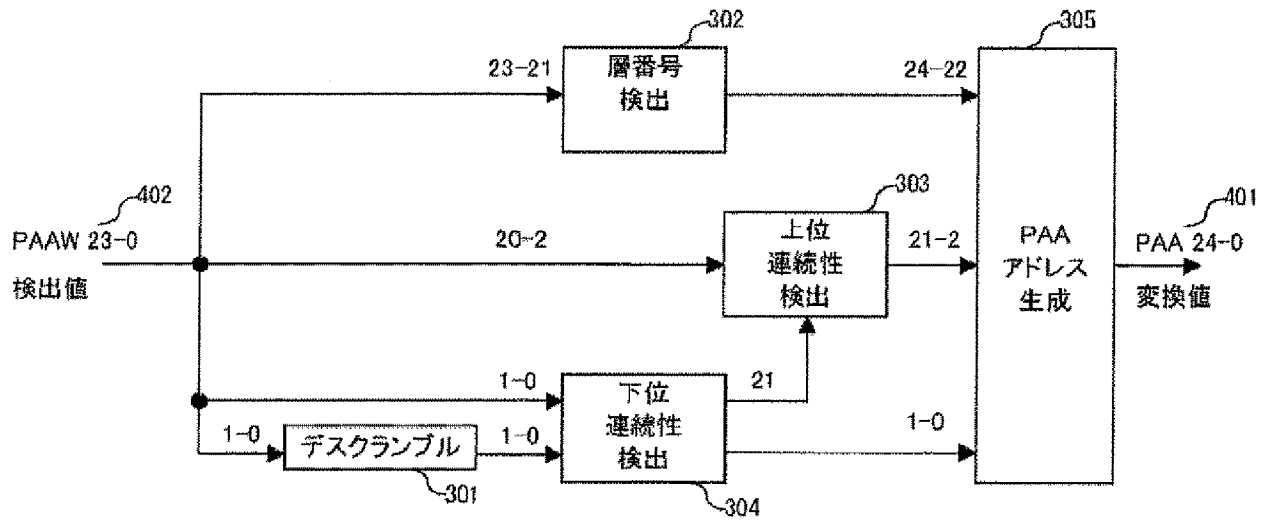


图 5



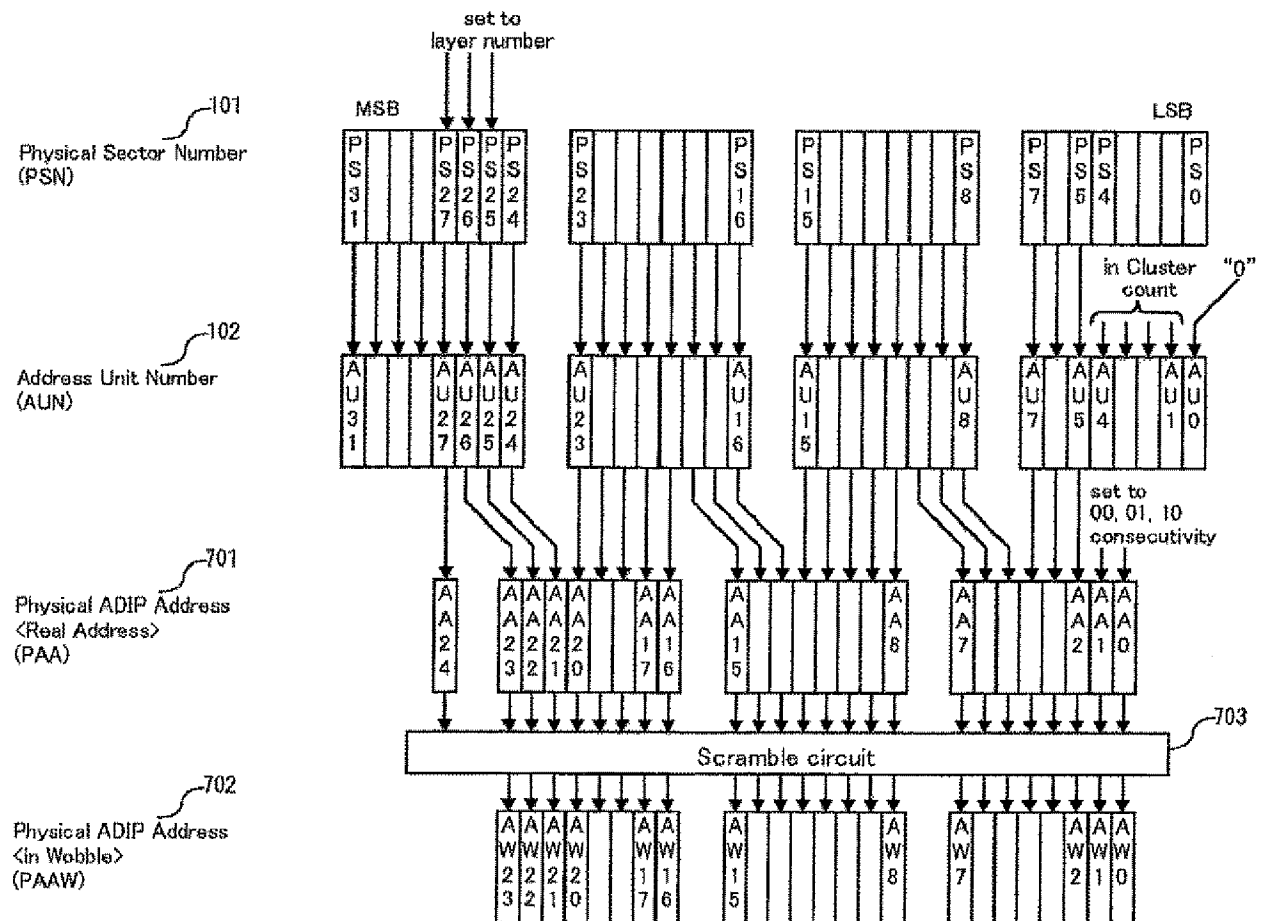
[図6]

図 6



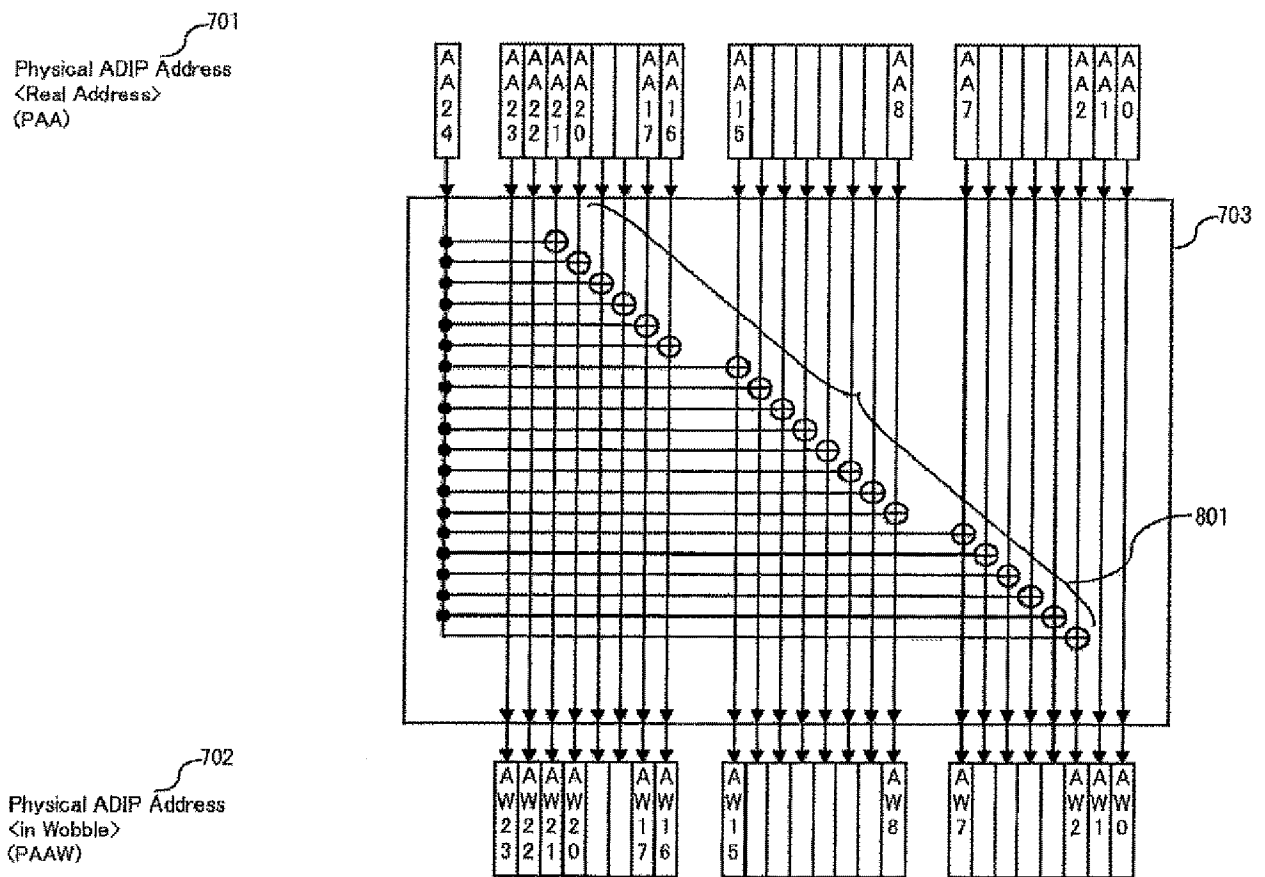
[図7]

図 7



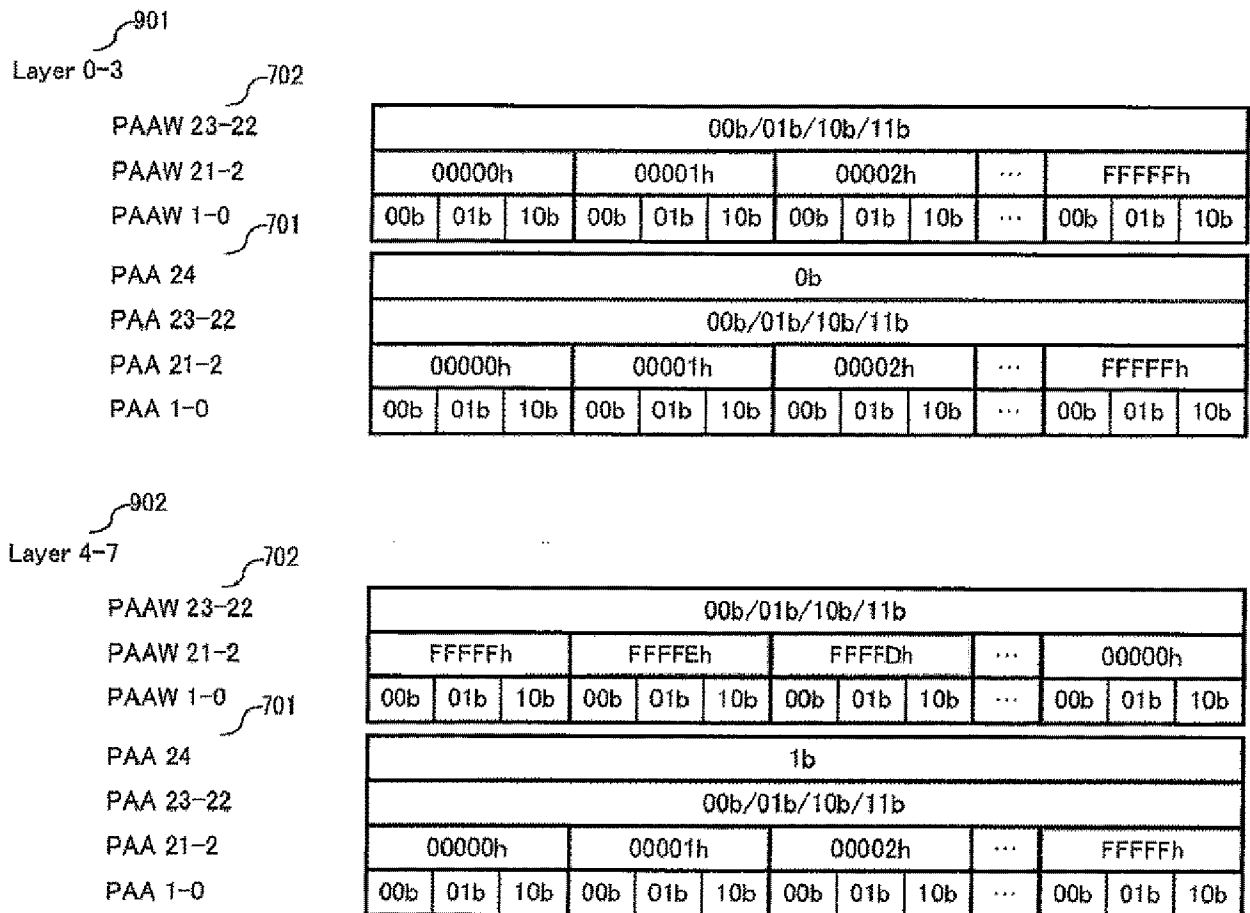
[図8]

図 8



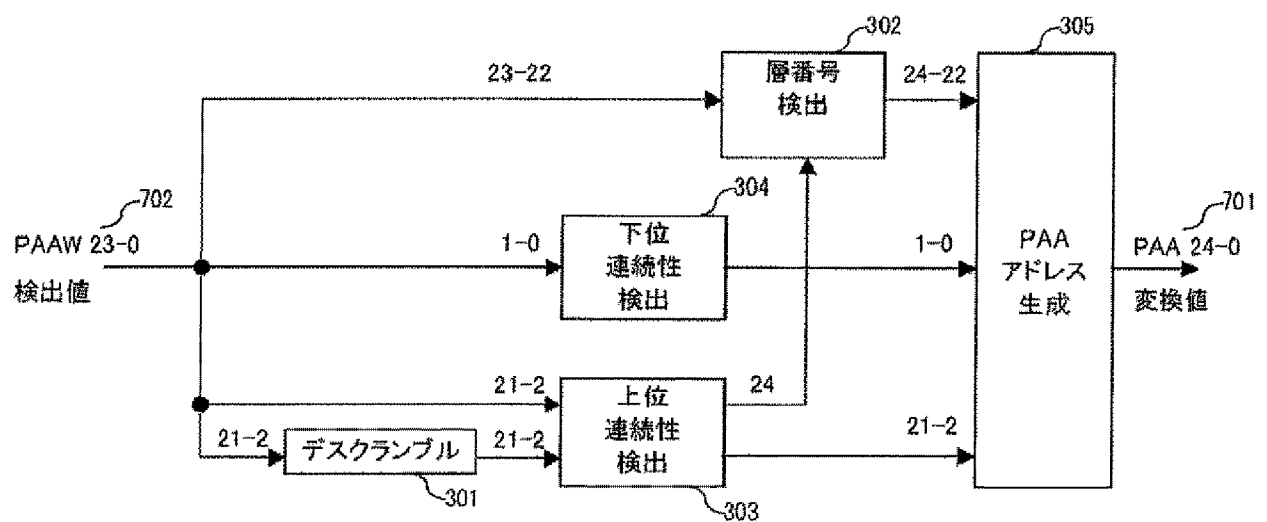
[図9]

図 9



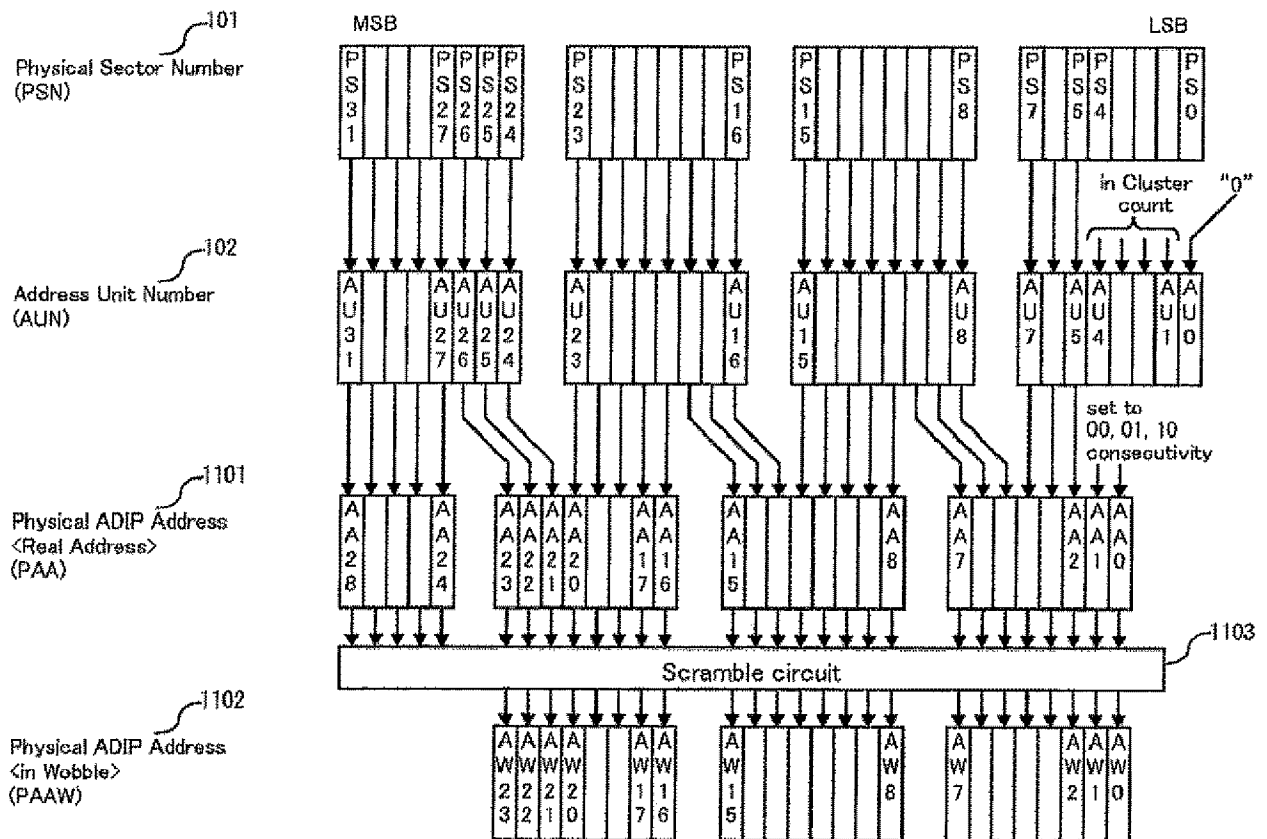
[図10]

図 10



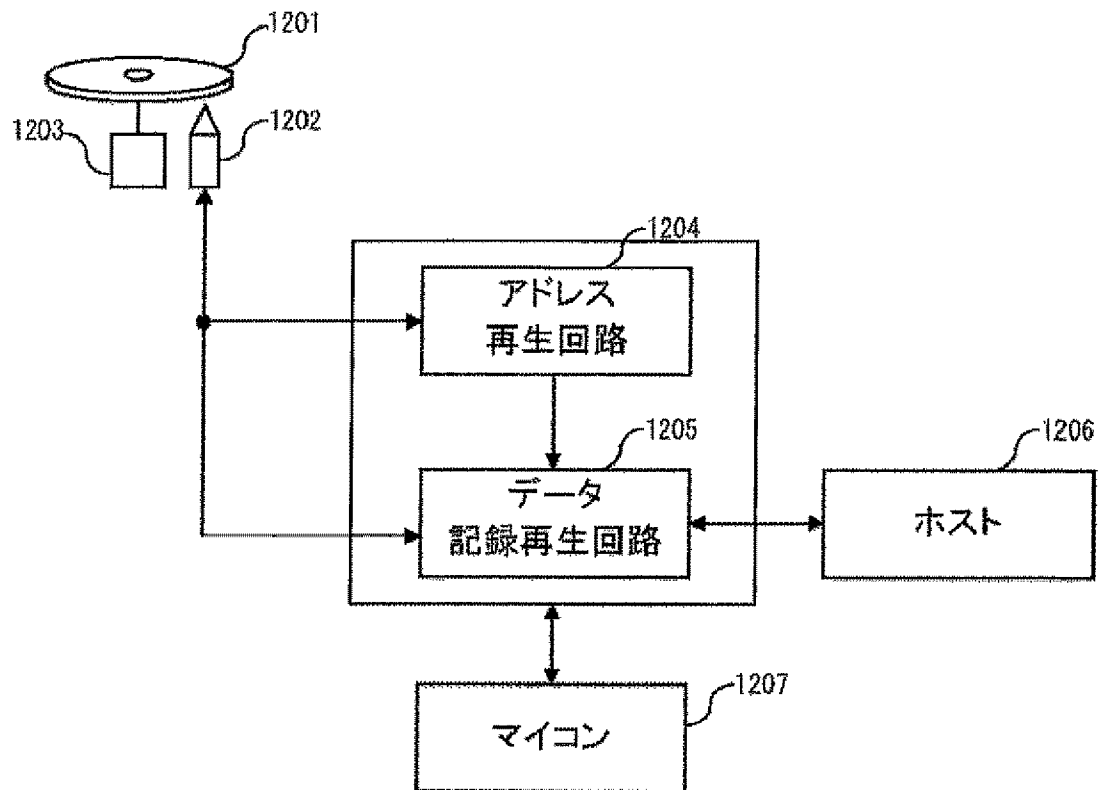
[図11]

図 11



[図12]

図 12



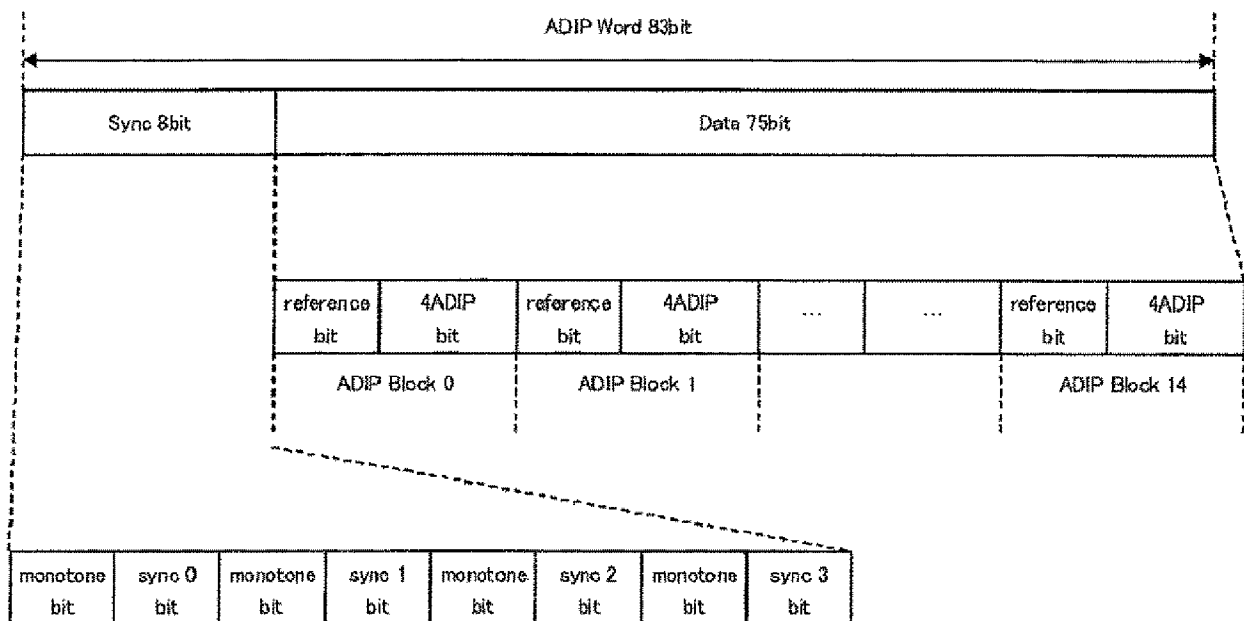
[図13]

図 13

nibble	bit3	bit2	bit1	bit0		
n0	AA23	AA22	AA21	AA20	6 nibbles	ADIP address 104
n1	AA19	AA18	:	:		
:	:	:	:	:		
n5	AA3	:	:	AA0		
n6	AX11	:	:	:	3 nibbles	AUX data 1301
:	:	:	:	:		
n8	AX3	:	:	AX0		

[図14]

図 14



[図15]

図 15

byte number	bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
0	AX11 word 1	AX10 word 1	AX9 word 1	AX8 word 1	AX7 word 1	AX6 word 1	AX5 word 1	AX4 word 1
1	AX3 word 1	AX2 word 1	AX1 word 1	AX0 word 1	AX11 word 2	AX10 word 2	AX9 word 2	AX8 word 2
2	AX7 word 2	AX6 word 2	AX5 word 2	AX4 word 2	AX3 word 2	AX2 word 2	AX1 word 2	AX0 word 2
3	AX11 word 3	AX10 word 3	AX9 word 3	AX8 word 3	AX7 word 3	AX6 word 3	AX5 word 3	AX4 word 3
:								
:								
141	AX11 word 95	AX10 word 95	AX9 word 95	AX8 word 95	AX7 word 95	AX6 word 95	AX5 word 95	AX4 word 95
142	AX3 word 95	AX2 word 95	AX1 word 95	AX0 word 95	AX11 word 96	AX10 word 96	AX9 word 96	AX8 word 96
143	AX7 word 96	AX6 word 96	AX5 word 96	AX4 word 96	AX3 word 96	AX2 word 96	AX1 word 96	AX0 word 96

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/070010

A. CLASSIFICATION OF SUBJECT MATTER

G11B7/007(2006.01)i, G11B7/0045(2006.01)i, G11B7/005(2006.01)i, G11B20/10(2006.01)i, G11B20/12(2006.01)i, G11B20/18(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G11B7/00-7/013, G11B7/28-7/30, G11B20/10-20/16, G11B20/18, G11B27/10-27/34, G06F3/06-3/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2011
Kokai Jitsuyo Shinan Koho	1971-2011	Toroku Jitsuyo Shinan Koho	1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2008-523534 A (Koninklijke Philips Electronics N.V.), 03 July 2008 (03.07.2008), entire text; fig. 1 to 4 & US 2009/0235045 A1 & EP 1834332 A & WO 2006/061736 A1 & KR 10-2007-0100278 A & CN 101073121 A	1-6
Y	WO 2008/060104 A1 (SAMSUNG ELECTRONICS CO., LTD.), 22 May 2008 (22.05.2008), paragraphs [0053] to [0059]; fig. 9, 10 & JP 2010-510611 A & EP 2092520 A & KR 10-2008-0045001 A & AU 2007320211 A & MX 2009005226 A & CN 101542612 A	1-6

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
03 February, 2011 (03.02.11)

Date of mailing of the international search report
15 February, 2011 (15.02.11)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/070010

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2003-123333 A (Sony Corp.), 25 April 2003 (25.04.2003), paragraphs [0061] to [0076]; fig. 15 to 21 & US 2004/0233812 A1 & US 2008/0259781 A1 & EP 1435607 A1 & EP 1729299 A2 & EP 1734517 A2 & EP 1734529 A2 & WO 2003/032302 A1 & TW 233608 B	1-6
Y	JP 2002-319246 A (Sony Corp.), 31 October 2002 (31.10.2002), paragraphs [0039] to [0055], [0073], [0074]; fig. 2 to 7, 12 (Family: none)	1-6
Y	JP 2006-269077 A (Hitachi, Ltd.), 05 October 2006 (05.10.2006), paragraphs [0046], [0047]; fig. 8 to 10 (Family: none)	1-6
P,X P,A	JP 2010-186507 A (Hitachi, Ltd.), 26 August 2010 (26.08.2010), entire text; fig. 1 to 12 & US 2010/0202276 A & US 2010/0202276 A1 & EP 2219189 A & CN 101807411 A	6 1-5
P,A	JP 2010-198665 A (Hitachi, Ltd.), 09 September 2010 (09.09.2010), entire text; fig. 1 to 14 & US 2010/0214898 A & EP 2221813 A & EP 2221813 A1 & CN 101814297 A	1-6

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. G11B7/007(2006.01)i, G11B7/0045(2006.01)i, G11B7/005(2006.01)i, G11B20/10(2006.01)i,
G11B20/12(2006.01)i, G11B20/18(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. G11B7/00-7/013, G11B7/28-7/30, G11B20/10-20/16, G11B20/18, G11B27/10-27/34, G06F3/06-3/08

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 1 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 1 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 1 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2008-523534 A (コーニンクレッカ フィリップス エレクトロ ニクス エヌ ヴィ) 2008.07.03, 全文, 第1-4図 & US 2009/0235045 A1 & EP 1834332 A & WO 2006/061736 A1 & KR 10-2007-0100278 A & CN 101073121 A	1-6
Y	WO 2008/060104 A1 (SAMSUNG ELECTRONICS CO., LTD.) 2008.05.22, 段落 [53] - [59], 第9, 10図 & JP 2010-510611 A & EP 2092520 A & KR 10-2008-0045001 A & AU 2007320211 A & MX 2009005226 A & CN 101542612 A	1-6

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 3 . 0 2 . 2 0 1 1

国際調査報告の発送日

1 5 . 0 2 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

早川 卓哉

5 D

9 2 9 5

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2003-123333 A (ソニー株式会社) 2003. 04. 25, 段落【0061】－【0076】, 第15－21図 & US 2004/0233812 A1 & US 2008/0259781 A1 & EP 1435607 A1 & EP 1729299 A2 & EP 1734517 A2 & EP 1734529 A2 & WO 2003/032302 A1 & TW 233608 B	1－6
Y	JP 2002-319246 A (ソニー株式会社) 2002. 10. 31, 段落【0039】－【0055】【0073】【0074】, 第2－7, 12図 (ファミリーなし)	1－6
Y	JP 2006-269077 A (株式会社日立製作所) 2006. 10. 05, 段落【0046】【0047】, 第8－10図 (ファミリーなし)	1－6
P, X P, A	JP 2010-186507 A (株式会社日立製作所) 2010. 08. 26, 全文, 第1－12図 & US 2010/0202276 A & US 2010/0202276 A1 & EP 2219189 A & CN 101807411 A	6 1－5
P, A	JP 2010-198665 A (株式会社日立製作所) 2010. 09. 09, 全文, 第1－14図 & US 2010/0214898 A & EP 2221813 A & EP 2221813 A1 & CN 101814297 A	1－6