

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5151900号
(P5151900)

(45) 発行日 平成25年2月27日(2013.2.27)

(24) 登録日 平成24年12月14日(2012.12.14)

(51) Int. Cl. F I
HO2M 3/28 (2006.01) HO2M 3/28 W
HO2M 3/335 (2006.01) HO2M 3/28 H
 HO2M 3/335 Z

請求項の数 13 (全 25 頁)

(21) 出願番号	特願2008-270447 (P2008-270447)	(73) 特許権者	000004260
(22) 出願日	平成20年10月21日(2008.10.21)		株式会社デンソー
(65) 公開番号	特開2010-104069 (P2010-104069A)		愛知県刈谷市昭和町1丁目1番地
(43) 公開日	平成22年5月6日(2010.5.6)	(74) 代理人	100121821
審査請求日	平成22年11月29日(2010.11.29)		弁理士 山田 強
		(74) 代理人	100155789
			弁理士 栗田 恭成
		(74) 代理人	100139480
			弁理士 日野 京子
		(74) 代理人	100143063
			弁理士 安藤 悟
		(72) 発明者	松前 博
			愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内

最終頁に続く

(54) 【発明の名称】 電力変換装置

(57) 【特許請求の範囲】

【請求項1】

トランスの1次側コイルに印加される電圧を2次側コイルを介して所定に変換して出力する電力変換装置において、

前記トランスの1の2次側コイルに生じる電圧の極性が互いに逆となるような2通りの態様にて前記1次側コイルに入力電圧が分圧された電圧を印加可能とする電圧印加手段を備え、

前記トランスは、1の2次側コイルに対応する1次側コイルを複数備え、

前記電圧印加手段は、前記入力電圧の分割数を3以上とすることを特徴とする電力変換装置。

【請求項2】

前記電圧印加手段は、前記入力電圧の分割数を偶数とすることを特徴とする請求項1記載の電力変換装置。

【請求項3】

前記分圧されたそれぞれの電圧を前記1次側コイルに代わる代わる印加する電圧印加周期において、前記各分圧された電圧の印加時間が互いに等しくなるように前記電圧印加手段を操作する手段を更に備えることを特徴とする請求項1又は2記載の電力変換装置。

【請求項4】

前記トランスは、1次側コイル同士が互いに直列接続された一対のトランスを備え、

前記一対のトランスの2次側コイル同士で、電流の流動が可能となる電圧極性を互いに

逆とするための手段を備えることを特徴とする請求項 1 ~ 3 のいずれか 1 項に記載の電力変換装置。

【請求項 5】

前記電圧印加手段は、前記入力電圧の分割数に等しい数のキャパシタを備え、該キャパシタのそれぞれの両電極間の電圧を前記 1 次側コイルに印加可能とするものであることを特徴とする請求項 1 ~ 4 のいずれか 1 項に記載の電力変換装置。

【請求項 6】

前記電圧印加手段は、前記入力電圧の分割数よりも 1 小さい数のキャパシタを備え、該キャパシタのそれぞれの両電極間の電圧と、前記キャパシタの両電極間の電圧の総和を前記入力電圧から減算した電圧とを、それぞれ前記 1 次側コイルに印加可能とするものであることを特徴とする請求項 1 ~ 4 のいずれか 1 項に記載の電力変換装置。

10

【請求項 7】

前記入力電圧は、電池セルの直列接続体である組電池の両端の電圧であり、
前記電圧印加手段は、前記組電池を構成する中間の電池セルの電極電圧を取り出すことで、前記入力電圧を分圧することを特徴とする請求項 1 ~ 4 のいずれか 1 項に記載の電力変換装置。

【請求項 8】

前記トランスの 2 次側コイルは、一对の 2 次側コイルを備え、
前記一对の 2 次側コイル同士で、電流の流動が可能となる電圧極性を互いに逆とするための整流手段を更に備えることを特徴とする請求項 1 ~ 7 のいずれか 1 項に記載の電力変換装置。

20

【請求項 9】

前記トランスの 2 次側コイルは、一对の 2 次側コイルを備え、
前記一对の 2 次側コイルのそれぞれを備える一对のループ回路のそれぞれを開閉する開閉手段を更に備えることを特徴とする請求項 1 ~ 8 のいずれか 1 項に記載の電力変換装置。

【請求項 10】

前記出力される電圧は、前記入力電圧よりも低いことを特徴とする請求項 1 ~ 9 のいずれか 1 項に記載の電力変換装置。

【請求項 11】

前記トランスの 2 次側コイルに生じる電圧の極性が互いに逆となるような 2 通りの態様にて交互にトランスの 1 次側コイルに入力電圧が分圧された電圧を印加すべく前記電圧印加手段を操作する手段を更に備えることを特徴とする請求項 1 ~ 10 のいずれか 1 項に記載の電力変換装置。

30

【請求項 12】

前記出力される電圧は、前記入力電圧よりも低いものであり、
前記開閉手段を操作することで、前記一对のループ回路の双方を閉ループ化する処理、該一对のループ回路のうち一方を閉ループ化する処理、前記双方を閉ループ化する処理及び該ループ回路のうち他方を閉ループ化する処理を周期的に繰り返すことで前記入力電圧側に出力側の電圧を昇圧して出力する処理を行う昇圧制御手段を更に備えることを特徴とする請求項 9 記載の電力変換装置。

40

【請求項 13】

前記入力電圧は、電池の両端の電圧であり、
前記電池の温度が所定以下の場合、前記入力電圧を所定に降圧して出力する処理と、前記昇圧制御手段による昇圧処理とを交互に繰り返すことで、前記電池を暖機する暖機手段を更に備えることを特徴とする請求項 12 記載の電力変換装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、トランスの 1 次側コイルに印加される電圧を 2 次側コイルを介して所定に変

50

換して出力する電力変換装置に関する。

【背景技術】

【0002】

この種の電力変換装置としては、例えば下記特許文献1に見られるように、高圧バッテリーの電圧を降圧して低圧バッテリーに出力するものも提案されている。ここでは、コンバータの備えるトランスの1次側に設けられるスイッチング素子のオン・オフ操作の1周期に対するオン時間の比(時比率)を制御することで、出力電圧を制御する。これにより、高圧バッテリーの電圧の変動にかかわらず、低圧バッテリーに所望の電圧を印加することができる。

【0003】

なお、この種の電力変換装置としては、他にも例えば下記特許文献2に記載されているものがある。

【特許文献1】特開2005-51994号公報

【特許文献1】特開2005-295731号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

ただし、上記特許文献1記載のコンバータにあっては、時比率Dにて1次側に設けられるスイッチング素子が操作される際に、その入出力端子間に印加される電圧が、入力電圧の「 $1/(1-D)$ 」倍となる。このため、時比率Dの値によっては、1次側に設けられるスイッチング素子に印加される電圧が過大となるため、スイッチング素子として高耐圧の素子を用いることが要求されることとなる。

【0005】

本発明は、上記課題を解決するためになされたものであり、その目的は、トランスの1次側コイルに印加される電圧を2次側コイルを介して所定に変換して出力するものにおいて、要求される耐圧の上昇を好適に抑制することのできる電力変換装置を提供することにある。

【課題を解決するための手段】

【0006】

以下、上記課題を解決するための手段、及びその作用効果について記載する。

【0007】

請求項1記載の発明は、トランスの1次側コイルに印加される電圧を2次側コイルを介して所定に変換して出力する電力変換装置において、前記トランスの1の2次側コイルに生じる電圧の極性が互いに逆となるような2通りの態様にて前記1次側コイルに入力電圧が分圧された電圧を印加可能とする電圧印加手段を備え、前記トランスは、1の2次側コイルに対応する1次側コイルを複数備え、前記電圧印加手段は、前記入力電圧の分割数を3以上とすることを特徴とする。

【0008】

上記発明では、電圧印加手段によって1次側コイルに入力電圧が分圧された電圧が印加されるために、電圧印加手段には、2次側コイルを介して分圧電圧を所定に変換して出力する電力変換回路と同様の電圧が印加されることとなる。このため、要求される耐圧の上昇を好適に抑制することができる。しかも、1の2次側コイルに対応する1次側コイルを複数備えるために、各1次側コイルの扱うエネルギー量を低減することもできる。

【0010】

さらに、上記発明では、電圧印加手段に印加される電圧を好適に低減することができる。特に、電圧印加手段に印加される電圧を入力電圧よりも小さくすることも容易となる。

【0011】

請求項2記載の発明は、請求項1記載の発明において、前記電圧印加手段は、前記入力電圧の分割数を偶数とすることを特徴とする。

【0012】

10

20

30

40

50

上記発明では、2次側コイルの磁束のリセット処理を適切に行いつつも、1の2次側コイルに対応する複数の2次側コイルの利用度合いを互いに同一とすることができる。

【0013】

請求項3記載の発明は、請求項1又は2記載の発明において、前記分圧されたそれぞれの電圧を前記1次側コイルに代わる代わる印加する電圧印加周期において、前記各分圧された電圧の印加時間が互いに等しくなるように前記電圧印加手段を操作する手段を更に備えることを特徴とする。

【0014】

上記発明では、電圧印加手段の操作による電圧の印加処理を対称性を有するものとするため、各分圧値を互いに等しくすることが容易となる。

【0015】

請求項4記載の発明は、請求項1～3のいずれか1項に記載の発明において、前記トランスは、1次側コイル同士が互いに直列接続された一対のトランスを備え、前記一対のトランスの2次側コイル同士で、電流の流動が可能となる電圧極性を互いに逆とするための手段を備えることを特徴とする。

【0016】

上記発明では、2次側コイルに生じる電圧の極性が互いに逆となるような2通りの態様にて1次側コイルに分圧電圧を印加する際、いずれの態様にて電圧を印加したかに応じて、互いに相違する2次側コイルに電流を流すことができる。また、上記電圧印加周期において、「 $0 < \text{各分圧電圧の印加期間} / \text{電圧印加周期} / (\text{入力電圧の分割数})$ 」となるようにすることで、各分圧電圧の印加期間によって出力される電圧を制御することができる。このため、各分圧値を互いに等しくするための条件である請求項3記載の発明特定事項と、出力される電圧を制御するための条件とを互いに独立とすることができる。

【0017】

請求項5記載の発明は、請求項1～4のいずれか1項に記載の発明において、前記電圧印加手段は、前記入力電圧の分割数に等しい数のキャパシタを備え、該キャパシタのそれぞれの両電極間の電圧を前記1次側コイルに印加可能とするものであることを特徴とする。

【0018】

上記発明では、キャパシタによって入力電圧を好適に分圧することができる。特に、上記発明が、請求項3記載の発明特定事項を有する場合、各分圧値を互いに等しくすることができる。

【0019】

請求項6記載の発明は、請求項1～4のいずれか1項に記載の発明において、前記電圧印加手段は、前記入力電圧の分割数よりも1小さい数のキャパシタを備え、該キャパシタのそれぞれの両電極間の電圧と、前記キャパシタの両電極間の電圧の総和を前記入力電圧から減算した電圧とを、それぞれ前記1次側コイルに印加可能とするものであることを特徴とする。

【0020】

上記発明では、キャパシタによって入力電圧を好適に分圧することができる。特に、上記発明が、請求項3記載の発明特定事項を有する場合、各分圧値を互いに等しくすることができる。

【0021】

請求項7記載の発明は、請求項1～4のいずれか1項に記載の発明において、前記入力電圧は、電池セルの直列接続体である組電池の両端の電圧であり、前記電圧印加手段は、前記組電池を構成する中間の電池セルの電極電圧を取り出すことで、前記入力電圧を分圧することを特徴とする。

【0022】

上記発明では、新たなハードウェア手段の追加を抑制又は回避しつつ入力電圧を好適に分圧することができる。

10

20

30

40

50

【0023】

請求項8記載の発明は、請求項1～7のいずれか1項に記載の発明において、前記トランスの2次側コイルは、一对の2次側コイルを備え、前記一对の2次側コイル同士で、電流の流動が可能となる電圧極性を互いに逆とするための整流手段を更に備えることを特徴とする。

【0024】

上記発明では、2次側コイルに生じる電圧の極性が互いに逆となるような2通りの態様によって1次側コイルに入力電圧の分圧された電圧を印加する際、いずれの態様にて電圧を印加したかに応じて、互いに相違する2次側コイルに電流を流すことができる。

【0025】

請求項9記載の発明は、請求項1～8のいずれか1項に記載の発明において、前記トランスの2次側コイルは、一对の2次側コイルを備え、前記一对の2次側コイルのそれぞれを備える一对のループ回路のそれぞれを開閉する開閉手段を更に備えることを特徴とする。

【0026】

上記発明では、開閉手段を備えることで、2次側コイルに生じる電圧の極性が互いに逆となるような2通りの態様のそれぞれによって1次側コイルに入力電圧の分圧された電圧を印加する際、2次側コイルを介して流れる電流を整流することができる。

【0027】

請求項10記載の発明は、請求項1～9のいずれか1項に記載の発明において、前記出力される電圧は、前記入力電圧よりも低いことを特徴とする。

【0028】

上記発明では、電力変換装置が入力電圧を降圧して出力する用途のために、入力電圧を分圧して用いることによる出力電圧の低下によってデメリットが生じることが少ない。

【0029】

請求項11記載の発明は、請求項1～10のいずれか1項に記載の発明において、前記トランスの2次側コイルに生じる電圧の極性が互いに逆となるような2通りの態様にて交互にトランスの1次側コイルに入力電圧が分圧された電圧を印加すべく前記電圧印加手段を操作する手段を更に備えることを特徴とする。

【0030】

上記発明では、トランスの2次側コイルに生じる電圧の極性が互いに逆となるような2通りの態様にて交互にトランスの1次側コイルに入力電圧が分圧された電圧を印加することで、分圧電圧が2度印加される都度、2次側コイルの磁束を好適にリセットすることができる。

【0031】

請求項12記載の発明は、請求項9記載の発明において、前記出力される電圧は、前記入力電圧よりも低いものであり、前記開閉手段を操作することで、前記一对のループ回路の双方を閉ループ化する処理、該一对のループ回路のうち一方を閉ループ化する処理、前記双方を閉ループ化する処理及び該ループ回路のうち他方を閉ループ化する処理を周期的に繰り返すことで前記入力電圧側に出力側の電圧を昇圧して出力する処理を行う昇圧制御手段を更に備えることを特徴とする。

【0032】

上記発明のように電力変換装置が降圧コンバータとしての利用目的のものである場合、低圧側(本来の出力側)から高圧側(本来の入力側)へと電力を供給することは困難である。この点、上記発明では、一对のループ回路の双方を閉ループ化する際に2次側コイルにエネルギーを蓄えることで、低圧側の電圧を昇圧して高圧側に出力することができる。

【0033】

請求項13記載の発明は、請求項12記載の発明において、前記入力電圧は、電池の両端の電圧であり、前記電池の温度が所定以下の場合、前記入力電圧を所定に降圧して出力する処理と、前記昇圧制御手段による昇圧処理とを交互に繰り返すことで、前記電池を暖

10

20

30

40

50

機する暖機手段を更に備えることを特徴とする。

【0034】

電池の中には、低温状態においてその性能が低下するものがある。上記発明では、この点に鑑み、暖機手段を備えることで、低温となることに起因して電池の性能が低下すると想定される状況下、こうした事態を改善することができる。

【発明を実施するための最良の形態】

【0035】

(第1の実施形態)

以下、本発明にかかる電力変換装置をハイブリッド車の電力変換装置に適用した第1の実施形態について、図面を参照しつつ説明する。

【0036】

図1に、本実施形態にかかるシステム構成を示す。

【0037】

高圧バッテリー10は、車両の高圧システムを構成するものであり、その出力電圧は、所定の高電圧(例えば「288V」)である。高圧バッテリー10は、例えばリチウムイオン2次電池等の2次電池セルが複数直列接続されることで構成される組電池である。降圧コンバータCVは、高圧バッテリー10の電圧を降圧して、低圧バッテリー12に出力する。ここで、低圧バッテリー12は、車両の低圧システム内の電気負荷に電力を供給する電源としての役割を有するものであり、その出力電圧は、所定の低電圧(例えば「12V」)である。

【0038】

上記降圧コンバータCVは、トランスTa, Tbを備えている。これらトランスTa, Tbは、いずれも1の2次側コイルT2a, T2bのそれぞれに対応する1対の1次側コイルT1a, T1bを備えるものである。図2に、トランスTa, Tbの構造を模式的に示す。なお、図2においては、トランスTa, TbをトランスTと総括表記し、1次側コイルT1a, T1bを1次側コイルT1と総括表記し、2次側コイルT2a, T2bを2次側コイルT2と総括表記している。図示されるように、トランスTは、1対の1次側コイルT1のそれぞれに電流が流れることで生成される閉磁路が同一であり、これが1の2次側コイルT2によって鎖交されるものである。換言すれば、1の2次側コイルT2によって鎖交される閉磁路が、1対の1次側コイルT1によって共有されるものである。ちなみに、図2には、閉磁路を構成するための鉄心CFに、1対の1次側コイルT1と、2次側コイルT2とが巻きつけられて且つ鉄心Cがギャップを備える構成を例示しているが、鉄心CF自体は、閉ループとなってもよい。

【0039】

先の図1に示した降圧コンバータCVは、高圧バッテリー10に並列接続されるコンデンサC1, C2の直列接続体を備えている。そして、これらコンデンサC1, C2のそれぞれは、1次側コイルT1a, T1bを介してループ回路を構成する。詳しくは、ここで、コンデンサC1に対応するループ回路を構成する1次側コイルT1a, T1bと、コンデンサC2に対応するループ回路を構成する1次側コイルT1a, T1bとは、別部材とされている。そして、これら各コンデンサC1, C2を備えるループ回路のそれぞれは、スイッチング素子Q1, Q2のそれぞれによって開閉される。本実施形態では、スイッチング素子Q1, Q2として、NチャネルパワーMOS型電界効果トランジスタを想定している。ちなみに、図中、スイッチング素子Q1, Q2の入力端子(ドレイン)及び出力端子(ソース)間に並列接続されるダイオードは、スイッチング素子Q1, Q2のボディダイオードである。

【0040】

上記トランスTa, Tbの2次側コイルT2a, T2bには、ダイオードDa, Dbのそれぞれのカソードが接続されている。詳しくは、直列接続される1次側コイルT1a, T1bとの相互誘導によって誘起される電圧の極性が、ダイオードDaに接続される2次側コイルT2aの端子とダイオードDbに接続される2次側コイルT2bの端子とで互い

10

20

30

40

50

に逆となるようにダイオード D_a , D_b が接続されている。これにより、1次側コイル T_{1a} , T_{1b} にいずれの極性の電圧が印加されるかに応じて、ダイオード D_a , D_b のいずれか一方がオン状態となる。このため、1次側コイル T_{1a} , T_{1b} にいずれの極性の電圧が印加されるかにかかわらず、降圧コンバータ CV の2次側から電流を出力することができる。

【0041】

上記2次側コイル T_{2a} , T_{2b} の出力電圧は、コンデンサ 14 及び低圧バッテリー 12 に印加される。

【0042】

制御装置 20 は、降圧コンバータ CV のスイッチング素子 Q_1 , Q_2 に操作信号 g_1 , g_2 を出力することで、これら进行操作し、これにより、降圧コンバータ CV の出力電圧を制御する。

【0043】

図3に、制御装置 20 によるスイッチング素子 Q_1 , Q_2 の操作態様を示す。詳しくは、図3(a)に、スイッチング素子 Q_1 の操作態様の推移を示し、図3(b)に、スイッチング素子 Q_2 の操作態様の推移を示し、図3(c)に、スイッチング素子 Q_1 のソース及びドレイン間電圧の推移を示し、図3(d)に、スイッチング素子 Q_2 のソース及びドレイン間電圧の推移を示す。また、図3(e)に、スイッチング素子 Q_1 を流れる電流 i_{Q1} の推移を示し、図3(f)に、スイッチング素子 Q_2 を流れる電流 i_{Q2} の推移を示し、図3(g)に、1次側コイル T_{1a} の両端の電圧 V_{1a} の推移を示し、図3(h)に、1次側コイル T_{1b} の両端の電圧 V_{1b} の推移を示し、図3(i)に、ダイオード D_a を流れる電流 i_{Da} の推移を示し、図3(j)に、ダイオード D_b を流れる電流 i_{Db} の推移を示す。

【0044】

図示されるように、本実施形態では、スイッチング素子 Q_1 , Q_2 を交互にオン操作することで降圧処理を行う。詳しくは、スイッチング素子 Q_1 がオン状態となるモード a、スイッチング素子 Q_1 , Q_2 の双方がオフ状態となるモード b、スイッチング素子 Q_2 がオン状態となるモード c、スイッチング素子 Q_1 , Q_2 の双方がオフ状態となるモード d の4つのモードを順次繰り返すことで降圧処理を行う。以下、各モードでの電流の流通態様について説明する。なお、以下の説明において、トランス T_a , T_b は、ともに、密結合変成器であるものとする。

・ モード a

このモードでは、先の図1に示したコンデンサ C_1 、スイッチング素子 Q_1 及び1次側コイル T_{1b} , T_{1a} のループ回路に電流が流れる。これにより、1次側コイル T_{1a} , T_{1b} には、それぞれスイッチング素子 Q_1 側が正となる逆起電圧が生じる。この際、相互誘導によって2次側コイル T_{2b} に生じる電圧は、ダイオード D_b のカソード側に接続される側の端子が負となるものであるため、ダイオード D_b には順方向電流が流れる。一方、相互誘導によって2次側コイル T_{2a} に生じる電圧は、ダイオード D_a のカソード側に接続される側の端子が正となるものであるため、ダイオード D_a には電流が流れない。このため、このモードでは、トランス T_b を介してコンデンサ 14 や低圧バッテリー 12 にエネルギーが出力される。ちなみに、トランス T_b の1次側コイル T_{1b} に流れる電流は、トランス T_a の励磁電流と、トランス T_b の励磁インダクタンスから放出される電流との和となる。

・ モード b

このモードでは、先の図1に示した各トランス T_a , T_b の励磁エネルギーが各トランス T_a , T_b の2次側コイル T_{2a} , T_{2b} を介して負荷へと放出される。

・ モード c

このモードでは、先の図1に示したコンデンサ C_2 、1次側コイル T_{1a} , T_{1b} 及びスイッチング素子 Q_2 のループ回路に電流が流れる。これにより、1次側コイル T_{1a} , T_{1b} には、それぞれスイッチング素子 Q_2 側が負となる逆起電圧が生じる。この際、相

10

20

30

40

50

互誘導によって2次側コイルT2aに生じる電圧は、ダイオードDaのカソード側に接続される側の端子が負となるものであるため、ダイオードDaには順方向電流が流れる。一方、相互誘導によって2次側コイルT2bに生じる電圧は、ダイオードDbのカソード側に接続される側の端子が正となるものであるため、ダイオードDbには電流が流れない。このため、このモードでは、トランスTaを介してコンデンサ14や低圧バッテリー12にエネルギーが出力される。ちなみに、トランスTaの1次側コイルT1bに流れる電流は、トランスTbの励磁電流と、トランスTaの励磁インダクタンスから放出される電流との和となる。

・ モードd

このモードでは、先の図1に示した各トランスTa, Tbの励磁エネルギーが各トランスTa, Tbの2次側コイルT2a, T2bを介して負荷へと放出される。

10

【0045】

本実施形態では、スイッチング素子Q1がオン状態となる時間(モードaの処理時間)と、スイッチング素子Q2がオン状態となる時間(モードcの処理時間)とを、モードa~dにて定まる電圧印加周期の半周期を上限として設定する。特に、スイッチング素子Q1がオン状態となる時間と、スイッチング素子Q2がオン状態となる時間とを互いに等しくすることができる。これにより、コンデンサC1の電圧Vc1と、コンデンサC2の電圧Vc2とを等しくすることができる。換言すれば、コンデンサC1, C2によって、高圧バッテリー10の電圧(入力電圧Vi)を均等分割することができる。以下、これについて説明する。

【0046】

20

モードaにおいては、トランスTbを介してエネルギーが出力されるため、降圧コンバータCVの出力電圧VoとトランスTbの巻き数比nとを用いて、1次側コイルT1bに印加される電圧は、「nVo」と表現される。このため、1次側コイルT1aに印加される電圧は、「Vc1 - nVo」となる。一方、モードb~dにおいては、トランスTaの励磁エネルギーがトランスTaの2次側コイルT2aを介して出力されるため、1次側コイルT1aの電圧は、「nVo」となる。これらモードaと、モードb~dとのet積が等しいとの条件から、モードa~dの1周期に対するモードaの時間の時比率Dを用いた以下の式(c1)が成立する。

【0047】

$$(V_{c1} - nV_o) \cdot D = nV_o \cdot (1 - D) \quad \dots (c1)$$

30

同様に、トランスTbの1次側コイルT1bのet積は、下記の式(c2)となる。ただし、以下では、トランスTaの巻き数比が、トランスTbの巻き数比nと等しいとする。

【0048】

$$(V_{c2} - nV_o) \cdot D = nV_o \cdot (1 - D) \quad \dots (c2)$$

上記の式(c1)、(c2)から、コンデンサC1, C2のそれぞれの電圧Vc1, Vc2は互いに等しいことがわかる(以下の式(c3))。

【0049】

$$V_{c1} = V_{c2} = nV_o / D \quad \dots (c3)$$

一方、コンデンサC1, C2が高圧バッテリー10に並列接続されているため、以下の式(c4)が成立する。

40

【0050】

$$V_{c1} + V_{c2} = V_i \quad \dots (c4)$$

上記の式(c3)に鑑みれば、上記の式(c4)から、「Vc1 = Vc2 = Vi / 2」を得る。また、上記の式(c3)、(c4)から、上記モードa~dの処理を1周期とし、これらを繰り返すことで、降圧コンバータCVの出力電圧Voは、時比率Dと巻き数比nと、入力電圧Viとによって、「Vo = Vi · D / 2n」となる。

【0051】

このように、本実施形態によれば、時比率Dを操作することで、出力電圧Voを制御することができる。しかも、本実施形態にかかる降圧コンバータCVは、スイッチング素子

50

Q 1 , Q 2 のソース及びドレイン間に印加される最大電圧が時比率 D にかかわらず、入力電圧 V_i となる。次にこれについて説明する。以下では、スイッチング素子 Q 1 , Q 2 の操作の対称性に鑑み、スイッチング素子 Q 1 のソース及びドレイン間に印加される最大電圧を導出する。

【 0 0 5 2 】

スイッチング素子 Q 1 のソース及びドレイン間に印加される電圧が最大となる期間は、スイッチング素子 Q 1 がオフ状態である期間内にある。この期間内においては、スイッチング素子 Q 1 のソース及びドレイン間に、コンデンサ C 1 の電圧 V_{c1} と、1次側コイル T 1 a , T 1 b の両端の電圧 V_{1a} , V_{1b} との和の電圧が印加される。ここで、スイッチング素子 Q 1 , Q 2 がオフ状態とされるモード b、d においては、1次側コイル T 1 a と1次側コイル T 1 b との互いの接続点の電圧極性が同一となるため、1次側コイル T 1 a , T 1 b の直列接続体の両端の電圧は、ゼロとなる。このため、スイッチング素子 Q 1 に印加される電圧は、コンデンサ C 1 の電圧 V_{c1} となる。一方、モード d においては、スイッチング素子 Q 2 がオン状態となるため、スイッチング素子 Q 2 に割り振られた1次側コイル T 1 a , T 1 b の直列接続体の両端の電圧は、コンデンサ C 2 の電圧 V_{c2} (= $V_i / 2$) に等しくなる。ここで、スイッチング素子 Q 2 に割り振られた1次側コイル T 1 a , T 1 b のそれぞれと、スイッチング素子 Q 1 に割り振られた1次側コイル T 1 a , T 1 b のそれぞれとは、ともに同一の磁束を鎖交するものであるため、スイッチング素子 Q 1 に割り振られた1次側コイル T 1 a , T 1 b の直列接続体の両端の電圧も、スイッチング素子 Q 2 に割り振られた1次側コイル T 1 a , T 1 b の直列接続体の両端の電圧となる。したがって、スイッチング素子 Q 1 のソース及びドレイン間に印加される電圧は、コンデンサ C 1 の電圧 V_{c1} と、コンデンサ C 2 の電圧 V_{c2} との和、すなわち入力電圧 V_i となる。

【 0 0 5 3 】

以上詳述した本実施形態によれば、以下の効果が得られるようになる。

【 0 0 5 4 】

(1) トランス T a、T b の1の2次側コイルに生じる電圧の極性が互いに逆となるような2通りの態様にて1次側コイルに入力電圧が分圧された電圧を印加可能とするスイッチング素子 Q 1 , Q 2 を備えて且つ、トランス T a、T b を、1の2次側コイルに対応する1次側コイルを複数備えるようにした。ここで、分圧された電圧を印加する構成とすることで、スイッチング素子 Q 1 , Q 2 のソース及びドレイン間に印加される電圧を抑制することができ、ひいてはスイッチング素子 Q 1 , Q 2 の要求耐圧の上昇を抑制することができる。更に、1次側コイル T 1 a や1次側コイル T 1 b をそれぞれ複数備えることで、各1次側コイル T 1 a , T 1 b の扱うエネルギー量を低減することができる。

【 0 0 5 5 】

(2) コンデンサ C 1 , C 2 によって、入力電圧 V_i を偶数個(2 個)に分圧した。これにより、2次側コイル T 2 a , T 2 b の磁束のリセット処理を適切に行いつつも、1の2次側コイルに対応する複数の2次側コイルの利用度合いを互いに同一とすることができる。

【 0 0 5 6 】

(3) コンデンサ C 1 , C 2 によって分圧されたそれぞれの電圧を1次側コイル T 1 a , T 1 b に代わる代わる印加する電圧印加周期(モード a ~ d)において、各分圧された電圧の印加時間(モード a の処理時間、モード c の処理時間)が互いに等しくなるようにスイッチング素子 Q 1 , Q 2 を操作した。これにより、電圧の印加処理が対称性を有するものとなるため、各分圧値を互いに等しくすることが容易となる。

【 0 0 5 7 】

(4) 1次側コイル同士が互いに直列接続された一対のトランス T a , T b と、一対のトランス T a , T b の2次側コイル同士で、電流の流動が可能となる電圧極性を互いに逆とするためのダイオード D a , D b とを備えた。これにより、各分圧値を互いに等しくするための条件と、出力電圧 V_o を制御するための条件(時比率 D)とを互いに独立とするこ

とができる。

【0058】

(5) 入力電圧 V_i の分割数に等しい数のキャパシタ(コンデンサ C_1 , C_2)を備えることで、入力電圧 V_i を好適に分圧することができる。

【0059】

(6) 一对の2次側コイル T_{2a} , T_{2b} 同士で、電流の流動が可能となる電圧極性を互いに逆とするためのダイオード D_a , D_b を備えた。これにより、2次側コイル T_{2a} 、 T_{2b} に生じる電圧の極性が互いに逆となるような2通りの態様によって1次側コイル T_{1a} , T_{1b} に入力電圧 V_i の分圧された電圧を印加する際、いずれの分圧を印加するかに応じて互いに相違する2次側コイルに電流を流すことができる。

10

【0060】

(7) 降圧コンバータ CV に本発明を適用した。これにより、入力電圧 V_i を分圧して用いることによる出力電圧 V_o の低下によってデメリットが生じることが少ない。

【0061】

(第2の実施形態)

以下、第2の実施形態について、先の第1の実施形態との相違点を中心に図面を参照しつつ説明する。

【0062】

図4に、本実施形態にかかるシステム構成を示す。なお、図4において、先の図1に対応する部材については、便宜上同一の符号を付している。

20

【0063】

図示されるように、本実施形態では、スイッチング素子 Q_1 , Q_2 の直列接続体を高圧バッテリー10に並列接続した。そして、1次側コイル T_{1a} , T_{1b} の直列接続体の一方とコンデンサ C_1 とスイッチング素子 Q_1 とでループ回路を構成するとともに、上記直列接続体の他方とコンデンサ C_2 とスイッチング素子 Q_2 とで別のループ回路を構成した。これによっても、先の第1の実施形態と同様の効果を得ることができる。

【0064】

(第3の実施形態)

以下、第3の実施形態について、先の第2の実施形態との相違点を中心に図面を参照しつつ説明する。

30

【0065】

図5に、本実施形態にかかるシステム構成を示す。なお、図5において、先の図4に対応する部材については、便宜上同一の符号を付している。

【0066】

図示されるように、本実施形態では、コンデンサ C_1 の負極とコンデンサ C_2 の正極とを、1次側コイル T_{1a} , T_{1b} を介すことなく短絡させた。これによっても、先の第2の実施形態と同様の効果を得ることができる。

【0067】

(第4の実施形態)

以下、第4の実施形態について、先の第1の実施形態との相違点を中心に図面を参照しつつ説明する。

40

【0068】

図6に、本実施形態にかかるシステム構成を示す。なお、図6において、先の図1に対応する部材については、便宜上同一の符号を付している。

【0069】

図示されるように、本実施形態では、トランス T_a , T_b のそれぞれが、4つの1次側コイル T_{1a} , T_{1b} を備える。一方、本実施形態では、4つのコンデンサ $C_1 \sim C_4$ の直列接続体に、高圧バッテリー10を並列接続する。そして、各コンデンサ $C_1 \sim C_4$ には、4つの1次側コイル T_{1a} , T_{1b} のいずれかが割り振られ、これら各コンデンサ $C_1 \sim C_4$ と、対応する1次側コイル T_{1a} , T_{1b} とを備えるループ回路は、対応するスイ

50

ッチング素子 Q 1 ~ Q 4 によって開閉される。ちなみに、これらスイッチング素子 Q 1 ~ Q 4 は、制御装置 2 0 から操作信号 g 1 ~ g 4 が出力されることで操作される。

【 0 0 7 0 】

図 7 に、本実施形態にかかる制御装置 2 0 によるスイッチング素子 Q 1 ~ Q 4 の操作態様を示す。詳しくは、図 7 (a) ~ 図 7 (d) のそれぞれに、スイッチング素子 Q 1 ~ Q 4 のそれぞれの操作態様の推移を示し、図 7 (e) ~ 図 7 (h) のそれぞれに、スイッチング素子 Q 1 ~ Q 4 のそれぞれのソース及びドレイン間電圧の推移を示し、図 7 (i) ~ 図 7 (l) のそれぞれに、スイッチング素子 Q 1 ~ Q 4 のそれぞれを流れる電流の推移を示す。

【 0 0 7 1 】

図示されるように、本実施形態では、スイッチング素子 Q 1、Q 2、Q 3、Q 4 を順次オン操作することで降圧処理を行う。詳しくは、スイッチング素子 Q 1 のみがオン状態となるモード a、全スイッチング素子 Q 1 ~ Q 4 がオフ状態となるモード b、スイッチング素子 Q 2 のみがオン状態となるモード c、全スイッチング素子 Q 1 ~ Q 4 がオフ状態となるモード d、スイッチング素子 Q 3 のみがオン状態となるモード e、全スイッチング素子 Q 1 ~ Q 4 がオフ状態となるモード f、スイッチング素子 Q 4 のみがオン状態となるモード g、全スイッチング素子 Q 1 ~ Q 4 がオフ状態となるモード h の 8 つのモードを順次繰り返すことで降圧処理を行う。これにより、2 次側コイル T 2 a、T 2 b には、交互に逆極性の電圧が印加されることとなる。

【 0 0 7 2 】

ここで、本実施形態では、上記モード a ~ h からなる電圧印加周期において、スイッチング素子 Q 1 ~ Q 4 のそれぞれのオン時間を、電圧印加周期の「1 / 4」以下とする。そして、スイッチング素子 Q 1 ~ Q 4 のそれぞれがオン状態となる時間を互いに同一とする。これにより、スイッチング素子 Q 1 ~ Q 4 のいずれかが 2 回オン状態とされる周期（2 次側コイル T 2 a、T 2 b に対する印加電圧の極性が 2 回反転する周期）に対する各スイッチング素子 Q 1 ~ Q 4 のそれぞれがオン状態となる時間の時比率 D を用いて、2 次側コイル T 2 a、T 2 b に対する印加電圧の極性が 2 回反転する周期における e t 積の関係は、モード a ~ d においては、上記の式 (c 1)、(c 2) となる。一方、モード e ~ h においては、コンデンサ C 3、C 4 の電圧 V c 3、V c 4 を用いて、下記の式 (c 5)、(c 6) となる。

【 0 0 7 3 】

$$(V_{c3} - nV_o) \cdot D = nV_o \cdot (1 - D) \quad \dots (c5)$$

$$(V_{c4} - nV_o) \cdot D = nV_o \cdot (1 - D) \quad \dots (c6)$$

上記の式 (c 1)、(c 2)、(c 3)、(c 4) によれば、各コンデンサ C 1 ~ C 4 の電圧 V c 1 ~ V c 4 が互いに等しいことがわかる（下記の式 (c 7)）。

【 0 0 7 4 】

$$V_{c1} = V_{c2} = V_{c3} = V_{c4} = nV_o / D \quad \dots (c7)$$

そして、「 $V_{c1} + V_{c2} + V_{c3} + V_{c4} = V_i$ 」に鑑みれば、下記の式 (c 8) が成立する。

【 0 0 7 5 】

$$V_{c1} = V_{c2} = V_{c3} = V_{c4} = V_i / 4 \quad \dots (c8)$$

更に、出力電圧が「 $V_i \cdot D / 4n$ 」となることもわかる。

【 0 0 7 6 】

ここで、各スイッチング素子 Q 1 ~ Q 4 に印加される最大電圧は、これらがオフ状態であって且つ、1 次側コイル T 1 a、T 1 b の直列接続体の電圧が対応するコンデンサ C 1 ~ C 4 の極性と同一となる場合である際の電圧であるから、「 $(V_i / 4) \times 2 = V_i / 2$ 」となる。このように、本実施形態によれば、各スイッチング素子 Q 1 ~ Q 4 のソース及びドレイン間に印加される電圧をいっそう低減することができる。

【 0 0 7 7 】

(第 5 の実施形態)

10

20

30

40

50

以下、第5の実施形態について、先の第4の実施形態との相違点を中心に図面を参照しつつ説明する。

【0078】

図8に、本実施形態にかかるシステム構成を示す。なお、図8において、先の図6に対応する部材については、便宜上同一の符号を付している。

【0079】

図示されるように、本実施形態では、スイッチング素子Q1～Q4の直列接続体を高圧バッテリー10に並列接続した。そして、スイッチング素子Q1及びコンデンサC1、スイッチング素子Q2及びコンデンサC2、スイッチング素子Q3及びコンデンサC3並びにスイッチング素子Q4及びコンデンサC4のそれぞれと、これらに割り振られる1次側コイルT1a, T1bの直列接続体とでループ回路を構成した。これによっても、先の第4の実施形態と同様の効果を得ることができる。

10

【0080】

(第6の実施形態)

以下、第6の実施形態について、先の第4の実施形態との相違点を中心に図面を参照しつつ説明する。

【0081】

図9に、本実施形態にかかるシステム構成を示す。なお、図9において、先の図6に対応する部材については、便宜上同一の符号を付している。

【0082】

図示されるように、本実施形態では、スイッチング素子Q1及びコンデンサC1とともにループ回路を構成する1次側コイルT1a, T1bと、スイッチング素子Q2及びコンデンサC2とともにループ回路を構成する1次側コイルT1a, T1bとを同一部材とし、スイッチング素子Q3及びコンデンサC3とともにループ回路を構成する1次側コイルT1a, T1bと、スイッチング素子Q4及びコンデンサC4とともにループ回路を構成する1次側コイルT1a, T1bとを同一部材とした。これによっても、先の第4の実施形態の効果に準じた効果を得ることができる。

20

【0083】

(第7の実施形態)

以下、第7の実施形態について、先の第1の実施形態との相違点を中心に図面を参照しつつ説明する。

30

【0084】

図10に、本実施形態にかかるシステム構成を示す。なお、図10において、先の図1に対応する部材については、便宜上同一の符号を付している。

【0085】

図示されるように、本実施形態では、単一のトランスTを備える。このトランスTは、一对の1次側コイルT1に対応して2つの2次側コイルT2a, T2bを備える。ここで、2次側コイルT2a, T2bは、いずれも一对の1次側コイルT1に電流が流れることによって生成される閉磁路を鎖交するものには相違ないが、2次側コイルT2aの鎖交する閉磁路と2次側コイルT2bの鎖交する閉磁路とは互いに相違する。このトランスTとしては、例えば特開2003-79142号公報の図7等に記載されているものを想定している。

40

【0086】

本実施形態では、スイッチング素子Q1、Q2を相補的にオン・オフ操作する。すなわち、スイッチング素子Q1をオン状態として且つスイッチング素子Q2をオフ状態とする処理と、スイッチング素子Q1をオフ状態として且つスイッチング素子Q2をオン状態とする処理とからなる周期的な操作を行う。この周期的な操作の1周期に対するスイッチング素子Q1をオン状態とする時間の時比率Dを用いると、上記の式(c1)、(c2)の導出同様にe^t積の関係を用いることで、コンデンサC1, C2の電圧V_{c1}、V_{c2}は、それぞれ「V_i(1-D)」及び「V_iD」となる。

50

【 0 0 8 7 】

このため、この場合にも、各スイッチング素子 Q_1 、 Q_2 のソース及びドレイン間に印加される電圧の最大値は、入力電圧 V_i となる。

【 0 0 8 8 】

以上説明した本実施形態によれば、先の第 1 の実施形態の上記 (1)、(2)、(5) ~ (7) に準じた効果を得ることができる。

【 0 0 8 9 】

(第 8 の実施形態)

以下、第 8 の実施形態について、先の第 7 の実施形態との相違点を中心に図面を参照しつつ説明する。

【 0 0 9 0 】

図 1 1 に、本実施形態にかかるシステム構成を示す。なお、図 1 1 において、先の図 1 0 等に対応する部材については、便宜上同一の符号を付している。

【 0 0 9 1 】

図示されるように、本実施形態では、トランス T が、4 つの 1 次側コイル T_1 を備える。一方、本実施形態では、4 つのコンデンサ $C_1 \sim C_4$ の直列接続体に、高圧バッテリー 1 0 を並列接続する。そして、各コンデンサ $C_1 \sim C_4$ には、4 つの 1 次側コイル T_1 のいずれかが割り振られ、これら各コンデンサ $C_1 \sim C_4$ と、対応する 1 次側コイル T_1 とを備えるループ回路は、対応するスイッチング素子 $Q_1 \sim Q_4$ によって開閉される。ちなみに、これらスイッチング素子 $Q_1 \sim Q_4$ は、制御装置 2 0 から操作信号 $g_1 \sim g_4$ が出力されることで操作される。

【 0 0 9 2 】

本実施形態では、1 周期において、スイッチング素子 $Q_1 \sim Q_4$ をそれぞれ 1 回ずつオン操作するようにして且つ、1 周期のいずれのタイミングにおいても(デッドタイムを除いて)スイッチング素子 $Q_1 \sim Q_4$ のいずれかが 1 つのみがオン操作されているようにする。詳しくは、スイッチング素子 Q_1 、 Q_2 、 Q_3 、 Q_4 の順にオン操作を行って且つ、スイッチング素子 Q_1 、 Q_3 のオン時間と、スイッチング素子 Q_2 、 Q_4 のオン時間とが互いに等しくなるようにする。これにより、スイッチング素子 $Q_1 \sim Q_4$ が 2 回オン操作される期間における $e t$ 積が互いに等しいとすると、上記電圧印加周期の半周期に対する各スイッチング素子 Q_1 、 Q_3 のオン時間の時比率 D を用いて、各コンデンサ $C_1 \sim C_4$ の電圧 $V_{c1} \sim V_{c4}$ の比「 $V_{c1} : V_{c2} : V_{c3} : V_{c4}$ 」は、「 $1 : D / (1 - D) : 1 : D / (1 - D)$ 」となる。そして、これらコンデンサ $C_1 \sim C_4$ の電圧 $V_{c1} \sim V_{c4}$ の和が入力電圧 V_i である。

【 0 0 9 3 】

このため、例えばスイッチング素子 Q_1 のソース及びドレイン間に印加される最大電圧は、「 $V_{c1} + V_{c2}$ 」又は「 $V_{c1} + V_{c4}$ 」となり、これらは入力電圧 V_i よりも小さい。同様の考察により、スイッチング素子 $Q_2 \sim Q_4$ のソース及びドレイン間に印加される最大電圧についても、入力電圧 V_i よりも小さくなる。したがって、本実施形態によっても、スイッチング素子 $Q_1 \sim Q_4$ のソース及びドレイン間に印加される電圧を抑制することができる。

【 0 0 9 4 】

(第 9 の実施形態)

以下、第 9 の実施形態について、先の第 1 の実施形態との相違点を中心に図面を参照しつつ説明する。

【 0 0 9 5 】

図 1 2 に、本実施形態のシステム構成を示す。なお、図 1 2 において、先の図 1 に示した部材に対応する部材については便宜上同一の符号を付している。

【 0 0 9 6 】

本実施形態では、一对の 2 次側コイル T_{2a} 、 T_{2b} 同士で、電流の流動が可能となる電圧極性を互いに逆とするための手段として、ダイオード D_a 、 D_b に代えて、スイッチ

10

20

30

40

50

ング素子Q3、Q4を備える。ここで、スイッチング素子Q3、Q4としては、MOS型電界効果トランジスタを想定している。これにより、ダイオードDa、Dbを用いる場合と比較して、電力損失の低減が容易となる。

【0097】

更に、本実施形態によれば、本来の用途とは別に、入力側と出力側を逆にして、低压バッテリー12から高压バッテリー10へとエネルギーを放出させることも可能となる。ここで、降圧コンバータCVは、本来、1次側コイルT1a、T1bに印加される電圧が低压バッテリー12の電圧とトランスTa、Tbの巻き数比nとで決まってしまうため、低压バッテリー12の電圧が高压バッテリー10の電圧を巻き数比nで除算した値よりも大きくない限り、低压バッテリー12側から高压バッテリー10側へのエネルギーの放出処理を行うことができない。しかし、本実施形態では、以下の態様にて低压バッテリー12の電圧を昇圧することで、低压バッテリー12側から高压バッテリー10側へのエネルギーの放出を可能とする。

10

【0098】

図13に、本実施形態にかかる昇圧制御態様を示す。詳しくは、図13(a)は、スイッチング素子Q3の状態の推移を示し、図13(b)は、スイッチング素子Q4の状態の推移を示し、図13(c)は、スイッチング素子Q1の状態の推移を示し、図13(d)は、スイッチング素子Q2の状態の推移を示す。

【0099】

図示されるように、昇圧制御は、本来の用途での2次側のスイッチング素子Q3、Q4の双方をオン状態とした後、いずれか一方をオフ状態とすることで行う。ここで、スイッチング素子Q3、Q4の双方をオン状態とする期間は、2次側コイルT2a、T2bにエネルギーを蓄積するために設けられるものである。すなわち、スイッチング素子Q3、Q4の双方をオン状態とする場合には、2次側コイルT2aに電流が流れることによって1次側コイルT1aに誘起される電圧と、2次側コイルT2bに電流が流れることによって1次側コイルT1bに誘起される電圧とが互いに相殺するため、この期間においては、1次側コイルT1a、T1bを介してエネルギーが放出されず、2次側コイルT2a、T2bにエネルギーを蓄えることができる。こうして2次側コイルT2a、T2bにエネルギーを蓄えた後、スイッチング素子Q3、Q4のうち一方をオフ状態とすることで、他方に対応する2次側コイルを介して対応する1次側コイルにエネルギーを放出することが可能となる。このため、対応する1次側コイルを備えるループ回路を閉ループ化すべく、1次側のスイッチング素子をオン操作する。これにより、低压側(本来の用途での2次側)の電圧を昇圧して高压側(本来の用途での1次側)に印加することが可能となる。

20

30

【0100】

詳しくは、図13に示すように、スイッチング素子Q3のみをオン状態とする期間とスイッチング素子Q4のみをオン状態とする期間とが交互に生じるようにする。これは、1次側コイルT1a、T1bの磁界をリセットするための設定である。

【0101】

上記昇圧制御を行うことで、低压バッテリー12の残存容量が過剰であって且つ高压バッテリー10側の残存容量が不足する場合には、低压バッテリー12から高压バッテリー10へとエネルギーを供給することができる。更に、上記昇圧制御を利用することで、高压バッテリー10や低压バッテリー12が過度に低温となることでその性能が低下する状況下、これらを迅速に暖機しこうした状況を迅速に解消することもできる。

40

【0102】

図14に、上記高压バッテリー10の暖機処理の手順を示す。この処理は、制御装置20により、例えば所定周期で繰り返し実行される。

【0103】

この一連の処理では、まずステップS10において、高压バッテリー10の暖機要求があるか否かを判断する。この処理は、例えば、高压バッテリー10近傍に温度検出手段を備えておき、その検出値が所定温度以下となるか否かを判断する処理とすればよい。そして、ステップS10において肯定判断される場合、所定時間に渡って降圧コンバータCVによ

50

る上記昇圧処理を行う(ステップS12, S14)。そしてその後、所定時間に渡って降圧コンバータCVによる通常の処理である降圧処理を行う(ステップS16, S18)。そして、この処理が完了すると、ステップS20において、高圧バッテリー10の暖機が完了したか否かを判断する。この処理は、例えば、高圧バッテリー10近傍に温度検出手段を備えておき、その検出値が所定温度以下となるか否かを判断する処理とすればよい。なお、暖機処理の実行及び停止のハンチングを回避する観点からは、上記ステップS10における所定温度よりもこのステップS20における所定温度の方が高い値とすることが望ましい。そして、ステップS20において否定判断される場合には、ステップS12に戻る。これに対し、ステップS20において肯定判断される場合や、ステップS10において否定判断される場合には、この一連の処理を一旦終了する。

10

【0104】

こうした一連の処理によれば、高圧バッテリー10に電流が流れることで、高圧バッテリー10内の内部抵抗に電流が流れる際の発熱によって、高圧バッテリー10を暖機することができる。

【0105】

以上詳述した本実施形態によれば、先の第1の実施形態の上記各効果に準じた効果に加えて、更に以下の効果が得られるようになる。

【0106】

(8)スイッチング素子Q3, Q4を備えることで、2次側コイルT2a, T2bを介して流れる電流を整流することができる。

20

【0107】

(9)スイッチング素子Q3, Q4を操作することで、2次側コイルT2a, T2bのそれぞれの構成するループ回路の双方を閉ループ化する処理、一方を閉ループ化する処理、双方を閉ループ化する処理及び他方を閉ループ化する処理を周期的に繰り返すことで昇圧制御を行った。これにより、降圧コンバータCVの本来の用途とは別に、低圧バッテリー12側から高圧バッテリー10側にエネルギーを供給することができる。

【0108】

(10)降圧処理と昇圧処理とを交互に繰り返すことで、高圧バッテリー10を暖機する処理を行った。これにより、低温となることに起因して高圧バッテリー10の性能が低下すると想定される状況下、こうした事態を改善することができる。

30

【0109】

(第10の実施形態)

以下、第10の実施形態について、先の第1の実施形態との相違点を中心に図面を参照しつつ説明する。

【0110】

図15に、本実施形態にかかるシステム構成図を示す。なお、図15において、先の図1に示した部材に対応する部材については、便宜上同一の符号を付している。

【0111】

図示されるように、本実施形態では、トランスTa, Tbのそれぞれが、3つの1次側コイルT1a, T1bを備える。一方、本実施形態では、3つのコンデンサC1~C3の直列接続体に、高圧バッテリー10を並列接続する。そして、各コンデンサC1~C3には、3つの1次側コイルT1a, T1bのいずれかが割り振られ、これら各コンデンサC1~C3と、対応する1次側コイルT1a, T1bとを備えるループ回路は、対応するスイッチング素子Q1~Q3によって開閉される。ちなみに、これらスイッチング素子Q1~Q3は、制御装置20から操作信号g1~g3が出力されることで操作される。

40

【0112】

図16に、本実施形態にかかる制御装置20によるスイッチング素子Q1~Q3の操作態様を示す。詳しくは、図16(a)~図16(c)のそれぞれに、スイッチング素子Q1~Q3のそれぞれの操作態様の推移を示す。

【0113】

50

図示されるように、本実施形態では、スイッチング素子Q1、Q2、Q3を代わる代わるオン操作することで降圧処理を行う。詳しくは、スイッチング素子Q1のみがオン状態となるモードa、全スイッチング素子Q1～Q3がオフ状態となるモードb、スイッチング素子Q2のみがオン状態となるモードc、全スイッチング素子Q1～Q3がオフ状態となるモードd、スイッチング素子Q3のみがオン状態となるモードe、全スイッチング素子Q1～Q3がオフ状態となるモードf、スイッチング素子Q2のみがオン状態となるモードg、全スイッチング素子Q1～Q3がオフ状態となるモードhの8つのモードを順次繰り返すことで降圧処理を行う。このように、本実施形態でも、スイッチング素子Q1～Q3のスイッチング状態が2回切り替わる周期（上記降圧周期の「1/3」）毎に2次側コイルT2a、T2bの磁束をリセットするようにスイッチング素子Q1～Q3を操作する。

10

【0114】

ここで、本実施形態でも、降圧処理の1周期における各1回のオン時間を互いに等しくする。これにより、モードa～d及びモードe～hのそれぞれについてのe t積の関係をj用いて、コンデンサC1～C3の電圧Vc1～Vc3が互いに等しいものとなることがわかる。このため、本実施形態では、各スイッチング素子Q1～Q3のソース及びドレイン間に印加される電圧の最大値が、「Vi/3」となるため、同最大値を入力電圧Viよりも小さくすることができる。

【0115】

（第11の実施形態）

20

以下、第11の実施形態について、先の第1の実施形態との相違点を中心に図面を参照しつつ説明する。

【0116】

図17に、本実施形態にかかるシステム構成図を示す。なお、図17において、先の図1に示した部材に対応する部材については、便宜上同一の符号を付している。

【0117】

図示されるように、本実施形態では、コンデンサC2を削除する。この場合であっても、先の図3に示した態様にて降圧処理を行うことで、出力電圧Voと時比率Dとの関係や、スイッチング素子Q1、Q2のソース及びドレイン間に印加される電圧は、上記第1の実施形態と同一となる。これは、スイッチング素子Q2がオン状態である際に1次側コイルT1a、T1bの直列接続体に印加される電圧を電圧Vc2とすると、上記の式(c1)、(c2)がそのまま成立し、更に、「Vc1+Vc2=Vi」であるために、上記の式(c3)の導出がそのまま適用できるためである。

30

【0118】

以上説明した本実施形態によれば、先の第1の実施形態の上記(1)、(3)～(7)の効果に加えて、更に以下の効果が得られるようになる。

【0119】

(11)先の第1の実施形態においてコンデンサC2を削除する構成とすることで、部品点数を削減することができる。

【0120】

40

（第12の実施形態）

以下、第12の実施形態について、先の第1の実施形態との相違点を中心に図面を参照しつつ説明する。

【0121】

図18に、本実施形態にかかるシステム構成図を示す。なお、図18において、先の図6に示した部材に対応する部材については、便宜上同一の符号を付している。

【0122】

本実施形態では、先の図6に示した構成において、コンデンサC4を削除する。この場合であっても、先の図7に示した態様にて降圧処理を行うことで、出力電圧Voと時比率Dとの関係や、スイッチング素子Q1～Q4のソース及びドレイン間に印加される電圧は

50

、上記第 4 の実施形態と同一となる。この理由については、先の第 1 1 の実施形態において、同実施形態が第 1 の実施形態と同様となる理由と同様に考えることができる。

【 0 1 2 3 】

(第 1 3 の実施形態)

以下、第 1 3 の実施形態について、先の第 4 の実施形態との相違点を中心に図面を参照しつつ説明する。

【 0 1 2 4 】

図 1 9 に、本実施形態にかかるシステム構成図を示す。なお、図 1 9 において、先の図 6 に示した部材に対応する部材については、便宜上同一の符号を付している。

【 0 1 2 5 】

本実施形態では、先の図 6 に示した構成において、コンデンサ C 2、C 4 を削除する。この場合、スイッチング素子 Q 2、Q 4 の同時オン状態となる期間を設ける必要が生じる。このため、本実施形態では、図 2 0 に示す態様にて降圧処理を行う。

【 0 1 2 6 】

図 2 0 は、本実施形態にかかる制御装置 2 0 によるスイッチング素子 Q 1 ~ Q 4 の操作態様を示す。詳しくは、図 2 0 (a) ~ 図 2 0 (d) のそれぞれは、スイッチング素子 Q 1 ~ Q 4 のそれぞれの操作態様の推移を示す。

【 0 1 2 7 】

図示されるように、本実施形態では、スイッチング素子 Q 1 のみがオン状態となるモード a、全スイッチング素子 Q 1 ~ Q 4 がオフ状態となるモード b、スイッチング素子 Q 2、Q 4 のみがオン状態となるモード c、全スイッチング素子 Q 1 ~ Q 4 がオフ状態となるモード d、スイッチング素子 Q 3 のみがオン状態となるモード e、全スイッチング素子 Q 1 ~ Q 4 がオフ状態となるモード f、スイッチング素子 Q 2、Q 4 のみがオン状態となるモード g、全スイッチング素子 Q 1 ~ Q 4 がオフ状態となるモード h の 8 つのモードを順次繰り返すことで降圧処理を行う。

【 0 1 2 8 】

ここで、2 次側コイル T 2 a、T 2 b に印加される電圧の極性が交互に反転するようにする。これは、2 次側コイル T 2 a、T 2 b に誘起される磁束をリセットするための設定である。そして、本実施形態でも、モード a、c、e、g の各時間を互いに等しくする。これにより、スイッチング素子 Q 1 ~ Q 4 のソース及びドレイン間に印加される電圧の最大値は、先の第 4 の実施形態のものと同ーとなる。これは、モード c、g において 1 次側トランス T 1 a、T 1 b に印加される電圧が、先の第 4 の実施形態と同ーとなるためである。

【 0 1 2 9 】

(第 1 4 の実施形態)

以下、第 1 4 の実施形態について、先の第 1 の実施形態との相違点を中心に図面を参照しつつ説明する。

【 0 1 3 0 】

図 2 1 に、本実施形態にかかるシステム構成図を示す。なお、図 2 1 において、先の図 1 に示した部材に対応する部材については、便宜上同一の符号を付している。

【 0 1 3 1 】

図示されるように、本実施形態では、コンデンサ C 1、C 2 を削除し、スイッチング素子 Q 1、Q 2 のそれぞれと、これに対応する各別の 1 次側コイル T 1 a、T 1 b の直列接続体とによって構成されるループ回路のそれぞれに、高圧バッテリー 1 0 内の同一数の電池セルを割り振る。ここで、各電池セルは、互いに同一仕様のものである。

【 0 1 3 2 】

こうした構成において、上記第 1 の実施形態と同様の処理を行うことで、各ループ回路に割り振られた電池セルの電圧を同一とすることができるため、各電池セルの残存容量を略等しくすることができる。これは、同一仕様の電池セルは、基本的には、残存容量と端子電圧との間に 1 対 1 の対応関係があるためである。このため、先の第 1 の実施形態に示

10

20

30

40

50

した降圧処理によって、互いに同一個数の電池セル同士の電圧を等しくすることで、これら同一個数同士の電池セルの残存容量を均等化することができる。このため、電池セル同士の残存容量のばらつきを、ループ回路内の複数個の電池セル同士のばらつき程度に抑制することができる。

【 0 1 3 3 】

以上説明した本実施形態によれば、先の第 1 の実施形態の上記各効果に準じた効果に加えて、更に以下の効果が得られるようになる。

【 0 1 3 4 】

(1 2) 高圧バッテリー 1 0 を構成する中間の電池セルの電極電圧を取り出すことで、入力電圧 V_i を分圧した。これにより、新たなハードウェア手段の追加を抑制又は回避しつつ入力電圧を好適に分圧することができる。

【 0 1 3 5 】

(その他の実施形態)

なお、上記各実施形態は、以下のように変更して実施してもよい。

【 0 1 3 6 】

・上記第 4 の実施形態に対する上記第 6 の実施形態の変更点によって、上記第 5 の実施形態を変更してもよい。

【 0 1 3 7 】

・上記第 1 の実施形態に対する上記第 7 の実施形態の変更点によって、第 2、第 3 の実施形態を変更してもよい。

【 0 1 3 8 】

・上記第 4 の実施形態に対する第 8 の実施形態の変更点によって、上記第 5、6 の実施形態を変更してもよい。

【 0 1 3 9 】

・上記第 1 の実施形態に対する第 9 の実施形態の変更点によって、上記第 2 ~ 8 の実施形態を変更してもよい。

【 0 1 4 0 】

・上記第 1 の実施形態に対する第 1 1 の実施形態の変更点によって、上記第 2、3、9 の実施形態を変更してもよい。

【 0 1 4 1 】

・上記第 1 2 の実施形態においては、先の第 4 の実施形態における降圧コンバータ C_V からコンデンサ C_4 を削除したが、これに限らず、コンデンサ $C_1 \sim C_3$ のいずれか 1 つを削除してもよい。

【 0 1 4 2 】

・上記第 4 の実施形態に対する上記第 1 2 の実施形態の変更点によって、上記第 5、6、8 の実施形態を変更してもよい。

【 0 1 4 3 】

・上記第 1 0 の実施形態において、上記第 1 1、1 2 の実施形態によるように、コンデンサ $C_1 \sim C_3$ のいずれか 1 つを削除してもよい。

【 0 1 4 4 】

・第 4 の実施形態に対する第 1 3 の実施形態の変更点によって、第 5、6、8 の実施形態を変更してもよい。

【 0 1 4 5 】

・上記第 1 2 の実施形態において、入力電圧の分割数は 4 に限らず、例えば 5 以上であってもよい。

【 0 1 4 6 】

・上記第 1 3 の実施形態において、入力電圧の分割数は 4 に限らず、例えば 5 以上であってもよい。この場合、スイッチング素子 Q_1, Q_2, \dots のひとつおきにコンデンサを並列接続するようになればよい。ただし、これに限らず、ひとつおきにコンデンサを並列接続した構成において、更に、コンデンサの並列接続されていないスイッチング素子の任意

10

20

30

40

50

の1つにコンデンサを並列接続するように変更してもよい。

【0147】

・上記第4の実施形態では、第1の実施形態に対して入力電圧 V_i の分割数を2倍にした点が相違したが、偶数個の分割数としては、これらに限らない。分割数を「 k 」個として且つスイッチング素子を対称的に操作するなら、出力電圧 V_o を「 $V_i \cdot D / k \cdot n$ 」とすることができ、各スイッチング素子 Q_1, Q_2, \dots のソース及びドレイン間に印加される最大電圧を、「 $2V_i / k$ 」とすることができる。ただし、この際、降圧コンバータ CV を構成するトランスとして、1次側コイル同士が互いに直列接続された一对のトランスを用いて且つ、その2次側コイル同士で電流の流動が可能となる電圧極性を互いに逆とするための手段を備えるようにすることが望ましい。

10

【0148】

・降圧コンバータ CV としては、入力電圧 V_i の分割数を3又は任意の偶数とするものに限らない。一般に、2以上の任意の整数であってもよい。ただし、この際、トランスの2次側コイルに印加される電圧の極性が交互に逆となるように分圧電圧を1次側コイルに印加するようにスイッチング素子 Q_1, Q_2, \dots を操作することが望ましい。この際、上記各実施形態で例示したように、スイッチング素子 Q_1, Q_2 の操作パターンの周期が極力短くなるように、操作パターンを設定するものに限らない。すなわち例えば先の第10の実施形態において、図16に示した操作パターンに代えて、スイッチング素子 $Q_1, Q_2, Q_3, Q_2, Q_3, Q_2, Q_1$ となるパターンを採用してもよい。

【0149】

・上記第6の実施形態では、分割数が4であるものについて、1次側コイル T_{1a}, T_{1b} の直列接続体を互いに隣接する電位のループ回路同士で共有する例を示したが、分割数としては「4」に限らず、「3」以上の任意の整数であればよい。

20

【0150】

・上記第9の実施形態においては、高圧バッテリー10に暖機要求があると判断される場合、まず降圧コンバータ CV を操作して昇圧処理を行ったがこれに限らず、降圧処理からはじめてもよい。

【0151】

・上記第9の実施形態において、低圧バッテリー12の暖機要求の有無を判断し、暖機要求があると判断される場合に、先の図14に示したステップ $S_{12} \sim S_{18}$ の処理を行ってもよい。なお、この際、先ず最初に、降圧コンバータ CV を操作して降圧処理を行ってもよい。

30

【0152】

・第1の実施形態に対する第14の実施形態の変更点によって、先の第2～13の実施形態を変更してもよい。この際、先の第2～6、9、10の実施形態の降圧コンバータ CV を用いる場合において、降圧処理態様を変更してもよい。ここで、各電池セルを同一仕様のものであるとする場合、各電池セルの残存容量や端子電圧を均等化する観点からは、降圧処理によって生じると想定される各分圧値に比例して、各分圧を印加するためのループ回路内の電池セル数を割り振るのが望ましい。

【0153】

もっとも、高圧バッテリー10を構成する各電池セルが同一仕様のものでない場合であっても、各電池セルの残存容量や端子電圧を均等化する上では、降圧処理によって生じると想定される分圧値に応じて電池セル数を決定することが望ましい。

40

【0154】

・上記各実施形態では、スイッチング素子が2回オン操作される都度、2次側コイルの磁束がリセットされるようにすべく、2次側コイルに印加される電圧の極性を毎回反転させたがこれに限らない。例えば第1の実施形態において、スイッチング素子 Q_1, Q_1, Q_2, Q_2 の順に周期的にオン操作するようにすることで、スイッチング素子が4回オン操作される都度2次側コイルの磁束がリセットされるようにしてもよい。

【0155】

50

・上記各実施形態では、電圧印加周期におけるスイッチング素子のオン操作回数によって、1周期を均等分割し、これら分割された各時間を各1回のオン操作の上限としたがこれに限らない。例えば、先の第10の実施形態のように、2次側コイルの一方の極性の電圧を印加するための1次側コイルの数と他方の極性の電圧を印加するための1次側コイルの数とが相違するものにあつては、各スイッチング素子の最大オン操作時間を、上記均等分割した時間としないことも有効である。すなわち、スイッチングパターンの1周期内に各スイッチング素子をそれぞれ1回のみオン操作するパターンとするにもかかわらず2次側コイルの磁束を適切にリセットすべく、スイッチング素子Q1, Q2, Q3のそれぞれの時比率の比を「1:2:1」とすることも考えられる。この場合、1周期を4分割した時間の2倍の時間がスイッチング素子Q2の最大オン操作時間となる。

10

【0156】

・上記各実施形態では、1次側のスイッチング素子として、パワーMOS型電界効果トランジスタを用いたがこれに限らず、例えば絶縁ゲートバイポーラトランジスタ等であってもよい。

【0157】

・降圧コンバータCVとしては、ハイブリッド車に搭載されるものに限らず、例えば電気自動車に搭載されるものであってもよい。更に、車載コンバータにも限らない。

【図面の簡単な説明】

【0158】

【図1】第1の実施形態にかかるシステム構成図。

20

【図2】同実施形態にかかるトランスの構成を示す斜視図。

【図3】同実施形態にかかるコンバータの操作態様を示すタイムチャート。

【図4】第2の実施形態にかかるシステム構成図。

【図5】第3の実施形態にかかるシステム構成図。

【図6】第4の実施形態にかかるシステム構成図。

【図7】同実施形態にかかるコンバータの操作態様を示すタイムチャート。

【図8】第5の実施形態にかかるシステム構成図。

【図9】第6の実施形態にかかるシステム構成図。

【図10】第7の実施形態にかかるシステム構成図。

【図11】第8の実施形態にかかるシステム構成図。

30

【図12】第9の実施形態にかかるシステム構成図。

【図13】同実施形態にかかる昇圧動作態様を示すタイムチャート。

【図14】同実施形態にかかる降圧コンバータの暖機処理の手順を示す流れ図。

【図15】第10の実施形態にかかるシステム構成図。

【図16】同実施形態にかかるコンバータの操作態様を示すタイムチャート。

【図17】第11の実施形態にかかるシステム構成図。

【図18】第12の実施形態にかかるシステム構成図。

【図19】第13の実施形態にかかるシステム構成図。

【図20】同実施形態にかかるコンバータの操作態様を示すタイムチャート。

【図21】第14の実施形態にかかるシステム構成図。

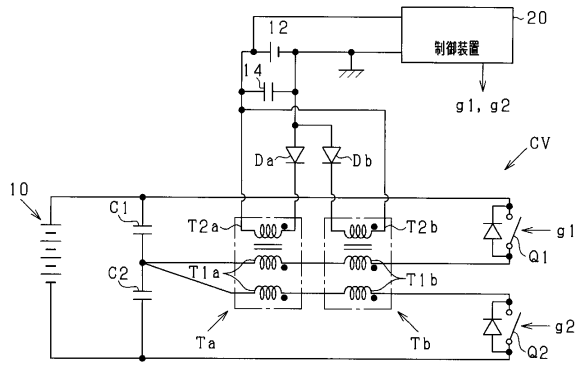
40

【符号の説明】

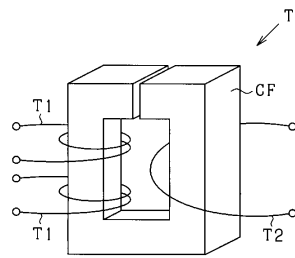
【0159】

10...高圧バッテリー、20...制御装置、C1, C2, C3, C4...コンデンサ、CV...降圧コンバータ、Q1, Q2, Q3, Q4...スイッチング素子。

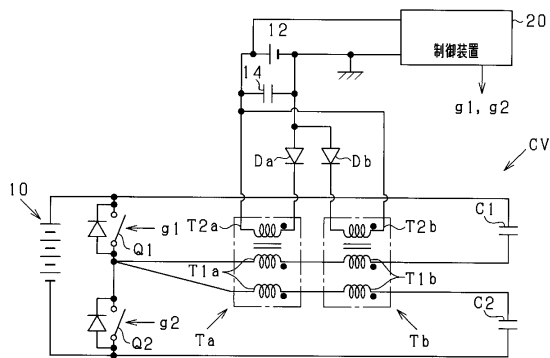
【図1】



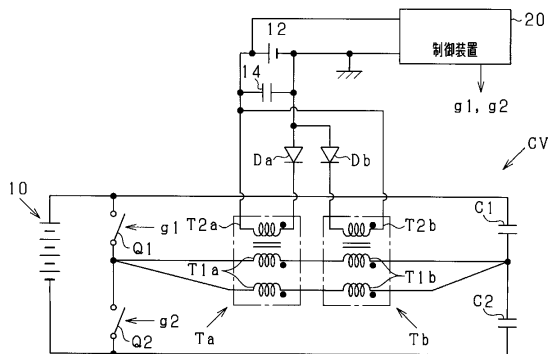
【図2】



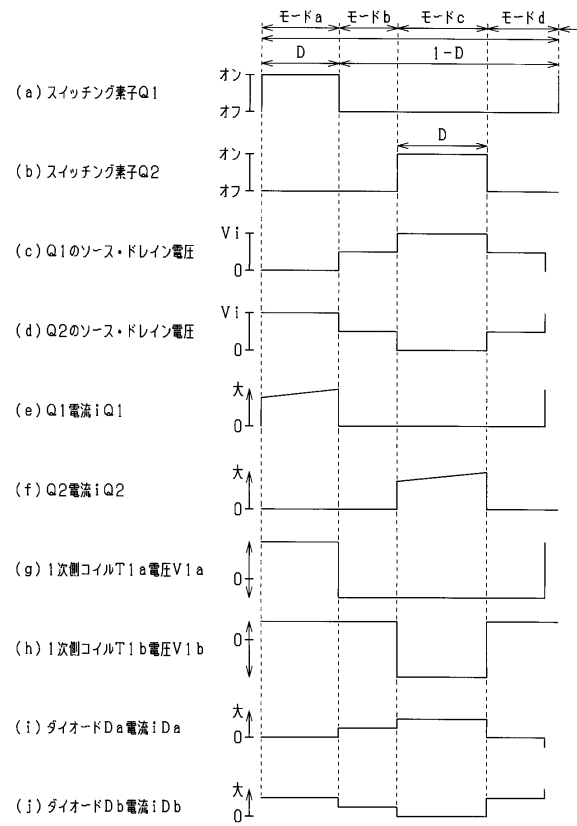
【図4】



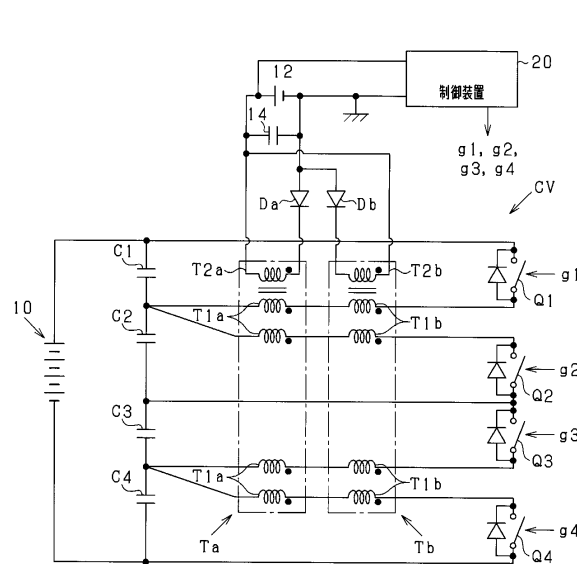
【図5】



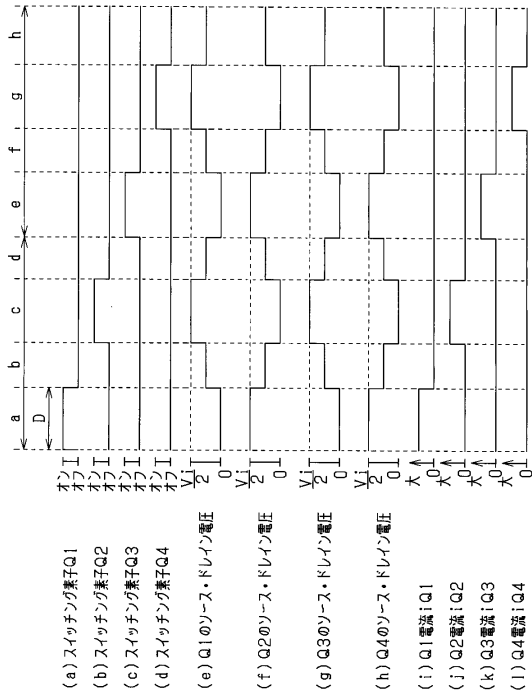
【図3】



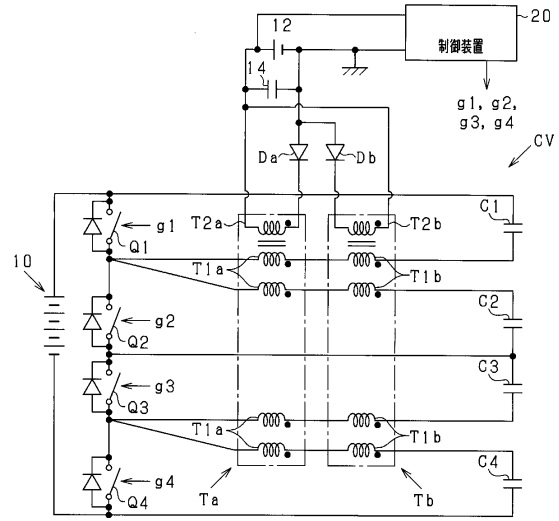
【図6】



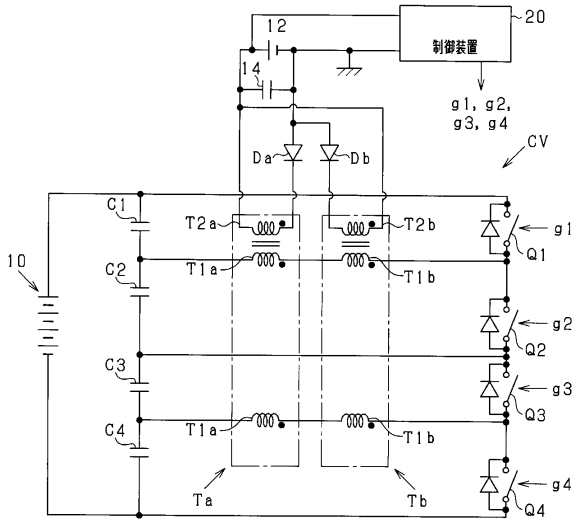
【図7】



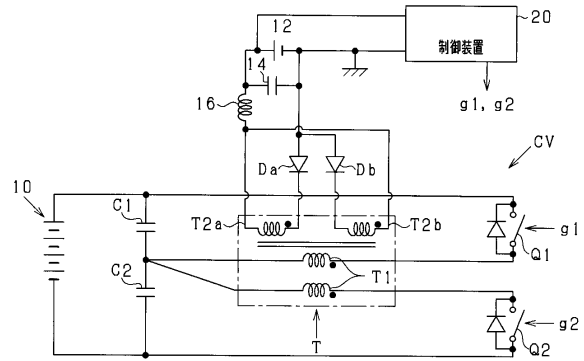
【図8】



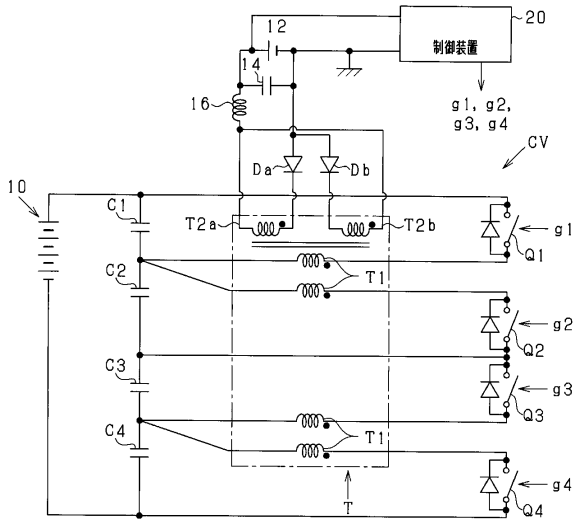
【図9】



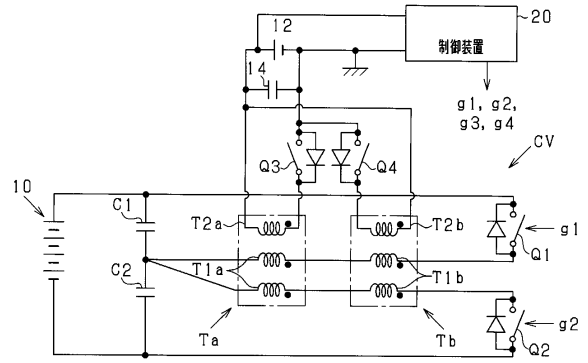
【図10】



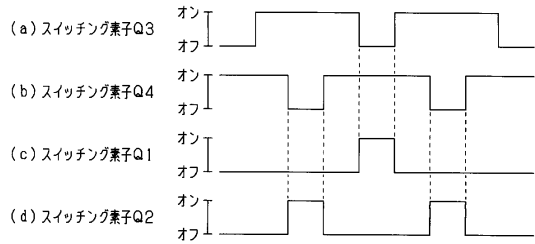
【図11】



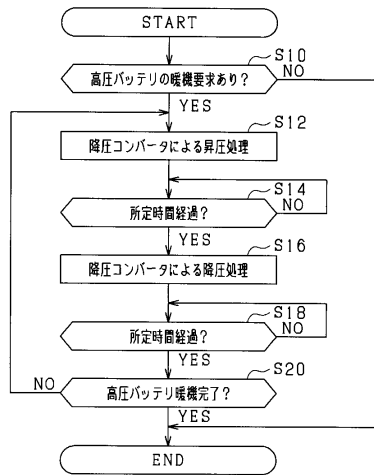
【図12】



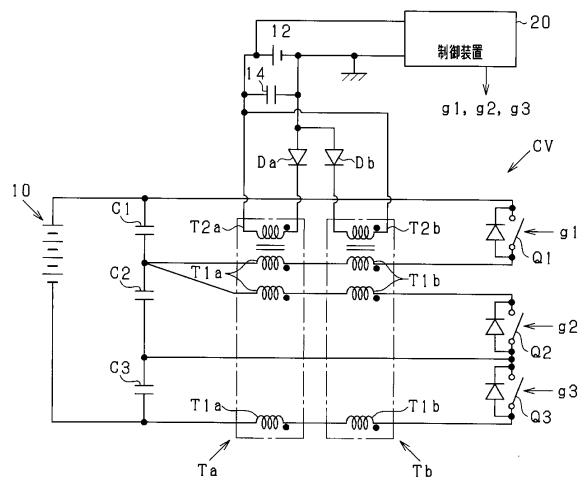
【図13】



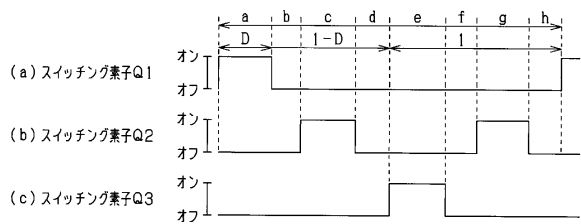
【図14】



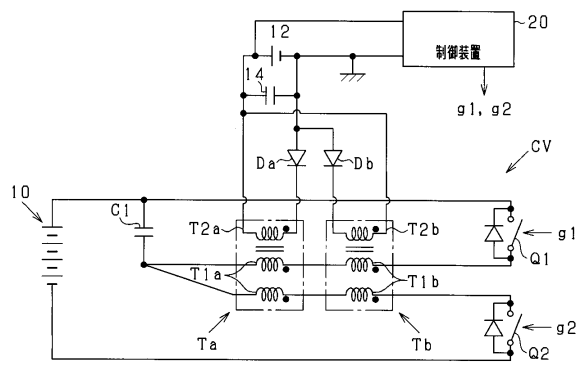
【図15】



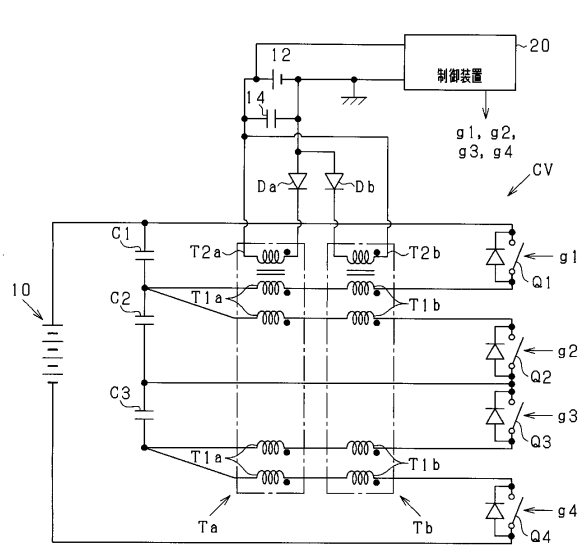
【図16】



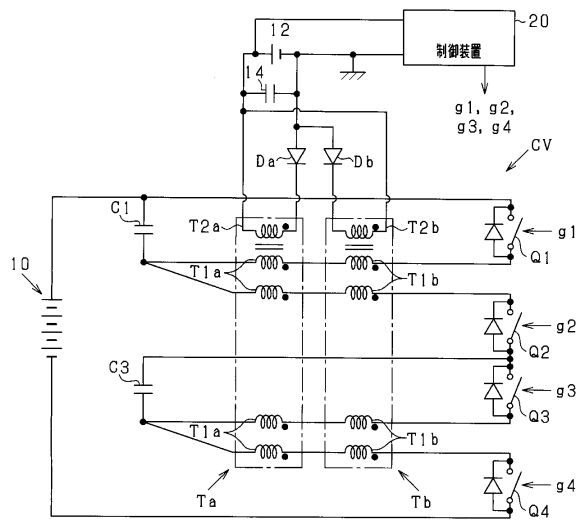
【図17】



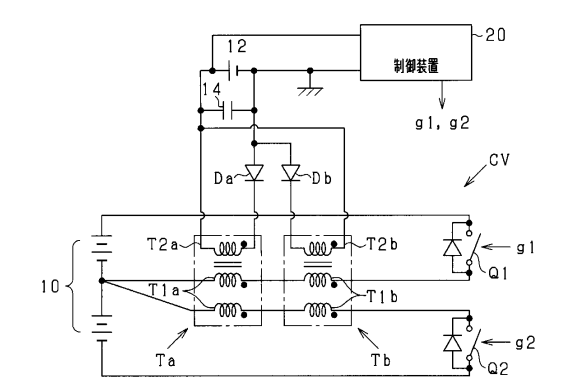
【図18】



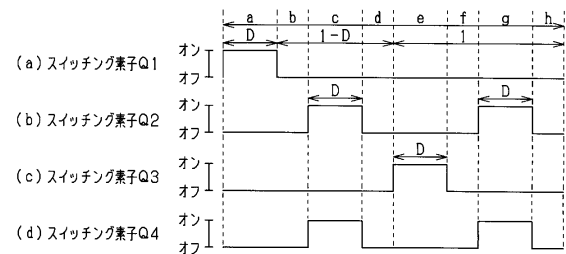
【図19】



【図21】



【図20】



フロントページの続き

審査官 永田 和彦

- (56)参考文献 特開2008-113548(JP,A)
特開2005-51994(JP,A)
特開2005-295731(JP,A)
特開2003-79142(JP,A)
特開平5-260610(JP,A)
特開2003-102175(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H02M 3/00-3/44