[19] 中华人民共和国国家知识产权局

[51] Int. Cl[7]
H04N 5/335

[12] 发明专利说明书

[21] ZL 专利号 02141648.6

[45] 授权公告日 2005 年 3 月 30 日

[11] 授权公告号 CN 1195375C

[22] 申请日 2002.9.9 [21] 申请号 02141648.6

[30] 优先权

[32] 2001.10.2 [33] JP [31] 2001 - 306194

[71] 专利权人 三洋电机株式会社

地址 日本国大阪府

[72] 发明人 野口善光 山濑弘之

审查员 吴 爽

[74] 专利代理机构 中科专利商标代理有限责任公司

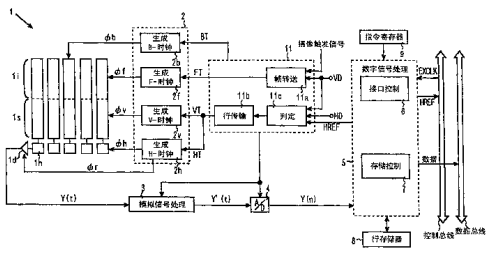
代理人 汪惠民

权利要求书 2 页 说明书 14 页 附图 7 页

[54] 发明名称 摄像装置

[57] 摘要

一种摄像装置，其中判定部(11c)在读出状态信号(HREF)上升为高电平的期间内，即 CCD 映像传感器(1)的图象信号(Y(t))的输出停止期间，对水平同步信号(HD)进行计数。 把该计数值与预设的判定基准值比较，在计数值超过判定基准值的情况下，向行转送控制部(11b)发出对 CCD 映像传感器(1)的水平转送部(1h)进行转送驱动的指令。 与此对应，行转送控制部(11)使水平转送时序信号(HT)上升至高电平，通过 H - 时钟发生部(2h)转送驱动水平转送部(1h)。 从而在图象信号(Y(t))的输出停止期间内排出由存留在水平转送部(1h)中的暗电流而生成的不需要的电荷。 由此可防止回放画面上产生横线状的干扰。



ISSN1008-4274

1. 一种摄像装置，是一种把通过拍摄被拍摄物体的图象而获得的图象信息供给到外部机器的摄像装置，其特征在于：包括

把存储在行列配置的多个受光像素中的信息电荷通过多个垂直位移寄存器向垂直方向转送，同时把从所述多个垂直位移寄存器输出的信息电荷以1行为单位通过水平位移寄存器转送输出的固体摄像元件；

向所述多个垂直位移寄存器及水平位移寄存器供给多相时钟脉冲，从所述固体摄像元件取出图象信号的驱动电路；

设定所述固体摄像元件的垂直扫描时间为一定的周期，同时对应从所述外部机器输入的请求输出所述图象信号的输出请求而设定水平扫描时间的时序控制电路，

所述时序控制电路，在1行的图象信号输出结束后到接收到下一个输出请求的图象信号的输出停止期间内，通过至少在其中的一段期间内向所述水平位移寄存器供给时钟脉冲，而排出存留在所述水平位移寄存器内的暗电流电荷。

2. 根据权利要求1所述的摄像装置，其特征在于：所述时序控制电路对所述图象信号的输出停止时间进行计时，当该输出停止时间未达到规定的时间时，不进行所述暗电流排出动作。

3. 根据权利要求2所述的摄像装置，其特征在于：所述时序控制电路当接收到输出请求时，在排出所述水平位移寄存器内的暗电流电荷后从所述多个垂直位移寄存器向所述水平位移寄存器转送1行的信息电荷。

4. 一种摄像装置，是一种把通过拍摄被拍摄物体的图象而获得的图象信息供给到外部机器的摄像装置，其特征在于：包括

把存储在行列配置的多个受光像素中的信息电荷通过多个垂直位移寄存器向垂直方向转送，同时把从所述多个垂直位移寄存器输出的信息电荷以1行为单位通过水平位移寄存器转送输出的固体摄像元件；

向所述多个垂直位移寄存器及水平位移寄存器供给多相时钟脉冲，从所述固体摄像元件取出图象信号的驱动电路；

设定所述固体摄像元件的垂直扫描时间为一定的周期，同时对应从所述外部机器输入的请求输出所述图象信号的输出请求而设定水平扫描时间的时序控制电路，及

固定所述图象信号的基准电平的箝位电路，

所述时序控制电路，在从 1 行的图象信号输出结束到接收到下一个输出请求的图象信号的输出停止期间内，至少在其中的一段期间内排出存留在所述水平位移寄存器内的暗电流电荷，同时在完成排出动作之后继续对所述水平位移寄存器进行空驱动，

所述箝位电路在所述水平位移寄存器的空驱动期间内的至少一段期间内锁定所述固体摄像元件的输出信号。

摄像装置

技术领域

本发明涉及向外部设备输出图像信息的摄像装置。

背景技术

人们知道目前有一种把使用固体摄像元件的摄像装置与计算机等的外部机器连接或配置在其内部，把摄像装置获得的图像信息输送到进行与摄像装置不同步的动作的外部机器中的系统。近年来，出现了一种把摄像装置配置在移动电话机内，在随行携带的途中作为数码相机而使用的内置摄像装置的移动电话机，其中也是具有把由摄像装置侧获得的图像信息供给到控制移动电话机的控制装置的构成。

图 5 是表示配置在计算机设备或移动电话机等的外部机器中的摄像装置的一例的方框图，图 6 是说明其动作的时序图。CCD 映像感应器 1 例如是图 7 所示那样的帧传输型的固体摄像元件，由摄像部 1I、存储部 1s、水平传送部 1h 及输出部 1d 构成。

摄像部 1I 由相互平行配置的多个垂直位移寄存器构成，这些位移寄存器的各个位形成各个受光像素。而且，对应被拍摄的物体图像各个受光元件通过光电转换发生信息电荷，并把该信息电荷积蓄在各个受光像素中。

存储部 1s 由与构成摄像部 1I 的多个垂直位移寄存器连接的多个垂直位移寄存器构成，并设定这些位移寄存器的位数与构成摄像部 1I 的多个垂直位移寄存器的位数相同。该存储部 1s 用于获取从摄像部 1I 一次全部转送来的 1 个画面的信息电荷并进行暂时的存储。

水平转送部 1h 由配置在存储部 1s 输出侧的单一的水平位移寄存器构成，并形成使构成存储部 1s 的多个垂直位移寄存器的各列与各个位相

对应的连接。该水平转送部 1h 把存储在存储部 1s 中的 1 个画面的信息电荷以 1 个水平行为单位进行读取，并顺序地向水平方向转送。输出部 1d 被配置在水平转送部 1h 的输出侧，并具有能够以 1 个像素单位读取从水平转送部 1h 输出的信息电荷的容量。该输出部 1d 把读取的容量内的信息电荷顺序地转换成电压值，然后把其作为图像信号 Y（t）输出。

CCD 驱动电路 2 用于接收由时序控制电路 10 生成的帧位移时序信号 FT、行输送时序信号 VT、水平转送时序信号 HT 及排出时序信号 BT，并生成帧转送时钟 Φf、垂直转送时钟 Φv、水平转送时钟 Φh 及排出时钟 Φb 并把其供给到 CCD 映像感应器 1 的各个部。

帧转送时钟 Φf 被锁定在由帧位移时序信号 FT 决定的时序上，例如由 4 相时钟脉冲构成。该帧转送时钟 Φf 把存储在摄像部 1I 中的 1 画面的信息电荷高速地转送到存储部 1s。垂直转送时钟 Φv 被以对应行转送时序信号 VT 的时序进行计时，例如由 4 相时钟脉冲构成。该垂直转送时钟 Φv 获取对应帧转送时钟 Φf 一并转送到存储部 1s 的 1 画面的信息电荷，同时把获得的信息电荷以 1 水平行为单位转送到水平转送部 1h。水平转送时钟 Φh 被水平转送时序信号 HT 锁定，例如由 2 相时钟脉冲构成。该水平转送时钟 Φh 把从存储部 1s 输出的 1 水平行的信息电荷顺序地以 1 个像素单位向水平方向转送。

排出时钟 Φb 用于排出存储在摄像部 1I 中的电荷，在 CCD 映像感应器 1 具有纵型溢流槽的情况下，施加在 CCD 映像感应器 1 的基板上，另一方面，在 CCD 映像感应器 1 具有横行溢流槽构造的情况下，施加在溢流槽区域。而且，排出时钟 Φb 在从其上升到帧转送时钟 Φf 被锁定的期间 L，为摄像部 1I 的信息电荷存储时间。该排出时钟 Φb 例如根据从 CCD 映像感应器 1 输出的图像信号的积分值，确定该供给时间。即，在图像信号被转换成数字图像数据后，以 1 个画面或任意期间为单位进行积分，在该积分数据大于正常值的情况下，通过延迟供给时间来缩短存储时间。相反，在积分值小于正常值的情况下，通过提前供给时间来延长存储的时间。从而通过负反馈使 CCD 映像传感器 1 保持在正常的暴光状态。

模拟信号处理电路 3 对从 CCD 映像传感器 1 输出的图像信号 Y（t）

实施 CDS（Correlated Double Sampling：相关双重取样处理）、AGC（Automatic Gain Control：自动增益控制）等的模拟信号处理。在 CDS 中，是对信号电平与复位电平交替出现的图像信号 Y（t）先锁定复位电平，然后再锁定信号电平，取两者之差而生成具有连续的信号电平的图像信号。在 AGC 中，对经过 CDS 处理的图像信号以 1 个画面或 1 个垂直扫描时间为单位进行积分，通过增益负反馈控制使该积分值被限制在规定的范围内。A/D 转换电路 4 与 CCD 映像传感器 1 的动作时刻同步地对图像信号 Y（t）进行格式化，转换成数字信号作为图像数据 Y（n）输出。

数字信号处理电路 5 对从 A/D 转换电路 4 输出的图像数据 Y（n）实施色分离及矩阵运算等的数字信号处理，生成包括辉度数据及色差数据的图像数据 D（n）。例如在色分离处理中，根据配置在 CCD 映像传感器 1 的摄像部 1I 上的滤色镜的色排列而分配图像数据 D（n），从而生成多个色成分数据 R（n）、G（n）、B（n）。另外，在矩阵运算中，把生成的各个色成分数据按规定的比率合成而生成辉度数据，同时从色成分数据 R（n）、G（n）、B（n）减去辉度数据而生成色差数据。

另外，数字信号处理电路 5 内设有接口控制部 6 及存储控制部 7，用于对摄像装置与外部机器之间的控制信号及数据的交换及行存储器 8 的数据读取控制。

接口控制部 6 与控制总线连接，通过该控制总线把从存储控制部 7 输出的读取状态信号 HREF 供给到外部机器侧，同时把从外部机器侧供给的读出时钟 EXCLK 供给存储控制部 7。而且，接口控制部 6 还与数据总线连接，用于进行外部机器与摄像装置之间的数据传送。

存储控制部 7 用于控制行存储器 8 的数据读写及对应行存储器 8 的数据存储状态生成读出状态信号 HREF。即，把通过色分离处理而生成的各个色成分数据 R（n）、G（n）、B（n）输出到行存储器 8，在向行存储器 8 存入完 1 水平行的数据的阶段，使读出状态信号 HREF 上升。从而，许可从行存储器 8 向外部机器侧读出数据，接收到该数据的外部机器对读出的信号 EXCLK 进行计时，向存储控制部 7 发出数据读出指令，通过接口控制部 6 接收数据。然后，存储控制部 7 在从行存储器 8

的数据读出结束时，使读出状态信号 HREF 下降。在该读出状态信号 HREF 的下降为低电平的期间禁止外部机器的数据读取。

另外，存储控制部 7 不仅把读出状态信号 HREF 供给外部机器侧，而且还供给到时序控制电路 10，目的是为了对外部机器侧的数据读出时间与 CCD 映像传感器 1 的图像信号 Y（t）的输出时间进行调整。即，只有在读出状态信号 HREF 的下降为低电平期间内许可从 CCD 映像传感器 1 输出图像信号 Y（t），并且在从行存储器 8 的数据读出的结束阶段，把下一水平行的数据读入数字信号处理电路 5。指令寄存器 9 用于从外部机器侧输入的各种指令，依此而决定数字信号处理电路 5 的处理条件。

时序控制电路 10 在接收垂直同步信号 VD 及水平同步信号 HD 的同时，接收从存储控制部 7 输出的读出状态信号 HREF，并生成各种时序信号。该时序信号控制电路 10 用于生成决定向存储部 1s 转送存储在摄像部 1I 中的信息电荷的时间的帧时序信号 FT，并且响应从数字信号处理电路 5 输出的排出时间的指令生成排出时序信号 BT。而且，对应读出控制信号 HREF 的下降沿，生成决定从存储部 1s 向水平转送部 1h 的信息电荷的行转送时间的行转送时序信号 VT，并且生成决定水平转送部 1h 的信息电荷的水平转送时间的水平转送时序信号 HT。

在上述的摄像装置中，对于 CCD 映像传感器 1 的驱动，基本是由摄像装置本身进行控制。因此，从 CCD 映像传感器 1 是连续地输出 1 水平行的图像信号，并把通过对该图像信号进行图像处理而生成的图像数据存储到行存储器 8 中。而且，外部机器侧通过向摄像装置侧供给时钟脉冲，能够以适应外部机器本身的时序读出图像数据。这样的摄像装置当外部机器侧的其他的处理负荷高时，有时不能立即读出被写入在行存储器 8 中的图像数据。例如，在把摄像装置配置在移动电话机内的情况下，当这样的机器接收到从对方发来的信息时，控制移动电话机全体的控制装置（例如是 CPU：Central processing Unit）优先选择进行与摄像动作无关的信号接收处理。其结果，使得 CCD 映像传感器的图像信号输出正处于某 1 画面的途中，也会在进行优先处理的期间内停止 CCD 映像传感器的动作。因此，当控制装置侧长时间进行摄像动作以外的相

关处理时，使得摄像装置侧被长时间地维持在待机状态。

在上述的摄像装置中，当由于外部机器侧的因素被长时间地维持在待机状态时，在构成 CCD 映像传感器 1 的各个位移寄存器内的生成暗电流的电荷，从而形成了对不需要的电荷的存储。特别是水平位移寄存器在存储有不需要的电荷的状态下又从垂直位移寄存器转送来信息电荷时，构成了在存储的信息电荷内叠加有不需要的电荷的状态，由此将会降低图像的质量。并且，当信息电荷的输出被停止的时间过长时，不需要的电荷的存储将会使水平寄存器饱和，将不能获取从垂直寄存器输出的信息电荷，导致图像信息的混乱。其结果将会造成在生成的画面上的输出停止的行上出现蓝白横线状的干扰。

发明内容

本发明的目的是提供一种即使在从水平位移寄存器的信息电荷的输出被长时间中断的情况下，也可以防止图像质量下降的摄像装置。

为了解决上述的问题，本发明是一种把通过拍摄被拍摄物体的图象而获得的图象信息供给到外部机器的摄像装置，其特征在于：包括：把存储在行列配置的多个受光像素中的信息电荷通过多个垂直位移寄存器向垂直方向转送，同时把从所述多个垂直位移寄存器输出的信息电荷以 1 行为单位通过水平位移寄存器转送输出的固体摄像元件；通过向所述多个垂直位移寄存器及水平位移寄存器供给多相时钟脉冲，从所述固体摄像元件取出图象信号的驱动电路；设定所述固体摄像元件的垂直扫描时间为一定的周期，同时对应从所述外部机器输入的请求输出所述图象信号的输出请求而设定水平扫描时间的时序控制电路，所述时序控制电路，在 1 行的图象信号输出结束后到接收到下一个输出请求的图象信号的输出停止期间内，通过至少在其中的一段期间内向所述水平位移寄存器供给时钟脉冲，而排出存留在所述水平位移寄存器内的暗电流电荷。

根据本发明，在从 1 行的图象信号输出结束到接收到下一个输出请求的图象信号的输出停止期间内，通过至少在其中的一段期间内驱动水平位移寄存器，而排出存留在所述水平位移寄存器内的暗电流电荷。从而，可在从垂直位移寄存器取出下一水平行的信息电荷之前对水平位移

寄存器进行复位。

另外，本发明的又一特征是，在把通过拍摄被拍摄物体的图象而获得的图象信息供给到外部机器的摄像装置中，包括：把存储在行列配置的多个受光像素中的信息电荷通过多个垂直位移寄存器向垂直方向转送，同时把从所述多个垂直位移寄存器输出的信息电荷以 1 行为单位通过水平位移寄存器转送输出的固体摄像元件；通过向所述多个垂直位移寄存器及水平位移寄存器供给多相时钟脉冲，从所述固体摄像元件取出图象信号的驱动电路；设定所述固体摄像元件的垂直扫描时间为一定的周期，同时对应从所述外部机器输入的请求输出所述图象信号的输出请求而设定水平扫描时间的时序控制电路及固定所述图象信号的基准电平的箝位电路，所述时序控制电路，在从 1 行的图象信号输出结束到接收到下一个输出请求的图象信号的输出停止期间内，至少在其中的一段期间内排出存留在所述水平位移寄存器内的暗电流电荷，同时在完成排出动作之后继续对所述水平位移寄存器进行空驱动，所述箝位电路在所述水平位移寄存器的空驱动期间内的至少一段期间内锁定所述固体摄像元件的输出信号。

根据本发明，在从 1 行的图象信号输出结束到接收到下一个输出请求的图象信号的输出停止期间内，至少在其中的一段期间内排出存留在所述水平位移寄存器内的暗电流电荷，同时在完成排出动作之后继续对所述水平位移寄存器进行空驱动，而且所述箝位电路在所述水平位移寄存器的空驱动期间内的至少一段期间内锁定所述固体摄像元件的输出信号。从而，即使图象信号的输出被长期间地停止，也可以在把箝位电路的输出侧电位维持在与箝位电位相同的状态下输入图象信号。

附图说明

图 1 是表示本发明实施例 1 的构成的简要方框图。

图 2 是说明图 1 的动作的时序图。

图 3 是表示箝位电路的一例的电路构成图。

图 4 是说明本发明实施例 2 的时序图。

图 5 是表示以往的摄像装置的一例的简要方框图。

图 6 是说明图 5 的动作的时序图。

图 7 是表示 CCD 映像感应器的构成的俯视图。

图中：1－CCD 映像感应器，2－CCD 驱动电路，3－模拟信号处理电路，4－A/D 转换电路，5－数字信号处理电路，6－接口控制部，7－存储控制部，8－行存储器，9－指令寄存器，10、11－时序控制电路，11a－帧转送控制部，11b－行转送控制部，11c－判定部，21－箝位电路，22－开关，23－电容，24－晶体管，25－电阻。

具体实施方式

图 1 是表示本发明实施例 1 的构成的简要方框图。在该图中，对于与图 5 中的相同的构成部分用相同的符号表示。本发明的摄像装置由 CCD 映像传感器 1、CCD 驱动电路 2、模拟信号处理电路 3、A/D 转换电路 4、数字信号处理电路 5 及时序控制电路 11 构成。

本发明的特征是，从 1 行的图象信号的输出结束后到请求进行下一行的输出的图象信号的输出的停止期间内的至少一定的时间内对水平转送部 1h 进行驱动。即，在由于外部机器侧的原因致使从 CCD 映像传感器 1 的图象信号的输出被中断的情况下，通过在被中断的期间内的至少一段期间内驱动水平转送部 1h，能够将因暗电流而存储的不需要的电荷排出到 CCD 映像传感器 1 外。

CCD 映像传感器 1 例如是帧传输型固体摄像元件，并由摄像部 1i、存储部 1s、水平转送部 1h 及输出部 1d 构成。摄像部 1I 由多个垂直位移寄存器构成，由这些位移寄存器的各个位构成各个受光像素，并且多个受光像素被配置成行列排列的状态。在该摄像部 1i 中，多个垂直位移寄存器的一部分列被遮挡住光线，并把此区域设顶为被称为所谓 OPB（Optical Black）的区域。

存储部 1s 由与构成摄像部 1i 的多个垂直位移寄存器连接的多个垂直位移寄存器构成。水平转送部 1h 由被配置在存储部 1s 输出侧的单一的水平位移寄存器构成。输出部 1d 被配置在水平转送部 1h 的输出侧，并具备相应的容量。

CCD 驱动电路 2 由 B－时钟生成部 2b、F－时钟生成部 2f、V－时

钟生成部 2v 及 H－时钟生成部 2h 构成。B－时钟生成部 2b 响应从时序控制电路 11 供给的排出时序信号 BT，把排出时钟 Φb 供给到 CCD 映像传感器 1。从而可在由时序控制电路 11 设定的排出时间一次性地把存储在摄像部 1I 内的信息电荷排出。F－时钟生成部 2f、V－时钟生成部 2v 及 H－时钟生成部 2h 响应从时序控制电路 11 供给的帧时序信号 FT、行传输时序信号 VT 及水平转送时序信号 HT，生成 4 相或 2 相的帧转送时钟 Φf、垂直转送时钟 Φv、水平转送时钟 Φh 及复位时钟 Φr，并供给到 CCD 映像传感器 1 的各部。这样，使得对应被拍摄的被摄体的图象存储在摄像部 1I 中的个画面的信息电荷被高速地垂直转送，并暂时被存储在存储部 1s 中。而且，存储在该存储部 1s 中的信息电荷以 1 个水平行单位转送到水平转送部 1h 后，再被转送到输出部 1d 侧，并作为图象信号 Y（t）输出。

模拟信号处理电路 3 对从 CCD 映像传感器 1 输出的图象信号 Y（t）实施 CDS、AGC 等的模拟信号处理。另外，模拟信号处理电路 3 内设有锁定图象信号 Y（t）的箝位电路，通过把对应图象信号 Y（t）的 OPB 区域的部分固定在规定的箝位电位，利用全黑电平（零电位）使各个行在各个画面上的电平相等。A/D 转换电路 4 在与 CCD 映像传感器 1 的动作同步时间，对图象信号 Y（t）进行格式化，把模拟信号转换为数字信号并作为图象数据 Y（n）输出。

数字信号处理电路 5 通过对图象数据 Y（n）进行色分离及矩阵运算等的处理而生成各个色成分信号 R（n）、G（n）、B（n），并且生成包含辉度数据及色差数据的图象数据 D（n）。另外，数字数据处理电路 5 内部设有接口控制部 6 及存储控制部 7，用于控制外部机器与摄像装置之间的控制信号及数据的传送并同时控制行存储器 8 的数据读写。

接口控制部 6 用于把从存储控制部 7 输出的读出状态信号 HREF 供给到外部机器侧和把从外部机器侧送来的读出时钟 EXCLK 供给给存储控制部 7。

存储控制部 7 控制向行存储器 8 的数据读写，并且对应该控制生成读出状态信号 HREF。即，在把通过色分离处理而生成的各个色分离成分数据 R（n）、G（n）、B（n）的 1 个水平行写入到行存储器 8 后使读

出状态信号 HREF 上升，许可向外部机器侧读出数据。这样，当向行存储器 8 的数据读写结束后，外部机器侧可以在对于外部机器本身的适当的时间读出数据。

该存储控制部 7 把读出状态信号 HREF 不仅供给给外部机器侧，而且还供给到时序控制电路 11，用于对应行存储器 8 的状态对 CCD 映像传感器 1 的动作进行时序控制。具体的是，在对存储在行存储器 8 内的数据的读出结束后，使读出状态信号 HREF 下降，仅限于在该读出状态信号 HREF 为下降为低电平的期间内许可 CCD 映像传感器 1 输出图象信号 Y（t）。

指令寄存器 9 用于储存从外部机器侧送来的各种指令，并确定数据信号处理电路 5 的处理条件。

时序控制电路 11，在其构成中包括帧转送控制部 11a、行传送控制部 11b 及判定部 11c，用于对应读出状态信号 HREF 的状态，即，外部机器侧的数据读出状态而决定 CCD 映像传感器 1 的动作时序。帧转送控制部 11a 用于决定把 CCD 映像传感器 1 的摄像部 1i 的信息电荷向存储部 1s 进行垂直转送的时间，并根据垂直同步信号 VT 和从外部机器侧供给的摄像触发信号生成帧时序信号 FT，并把其供给到 F－时钟发生部 2f。其中，垂直同步信号 VT，例如在按照 NTSC 制式的情况下，是把在信号处理的过程中使用的 4 倍于彩色副载波载波频率 3.58MHz 的 14.32MHz 的基准时钟进行 1/910 分频而生成的水平同步信号 HD 进一步进行 2/525 分频而生成。另一方面，摄像触发信号是，在对包括摄像装置的全体机器发出摄像指令的情况下，从外部机器侧指定摄像装置侧的摄像开始时间的指定信号。

行转送控制部 11b 用于决定把储存在存储部 1s 中的信息电荷转送到水平转送部 1h 的转送时间，并生成行转送时序信号 VT 及水平转送时序信号 HT，并把其供给到 V－时钟发生部 2v 及 H－时钟发生部 2h。该行转送控制部 11b 响应后述的判定部 11c 的指令而动作，以不同于帧转送控制部 11a 的时序启动 V－时钟发生部 2v 及 H－时钟发生部 2h。

判定部 11c 在读出状态信号 HREF 的上升为高电平期间内对水平同步信号 HD 进行计数，并把该计数值作为适当的值与预先设定的判定基

准值进行比较。然后判断 CCD 映像传感器 1 的图象信号 Y（t）的输出停止时间是否超过规定的时间，根据该判定结果控制行转送时序信号 VT 及水平转送时序信号 HT 的供给时序。具体的是，在计数值超过判定基准值的情况下，向行转送控制电路 11b 发出延迟行转送时序信号 VT 的上升时间，并且使水平转送时序信号 HT 暂时在行转送时序信号 VT 的上升之前上升的指令。也就是，在从输出刚被停止之前一行的信息电荷的输出结束到下一水平行的输出开始的期间内进行驱动水平转送部 1h 的控制。这样，能够把在图象信号 Y（t）的输出被停止的期间内存留在水平转送部 1h 内的由于暗电流而产生的不需要的电荷在从存储部 1s 转送来信息电荷之前输出。这里，当判定基准值例如被设定在 50~150 之间，定义水平同步信号 HD 的 1 周期为 1H 时，设定作为判定基准的期间为 50H~150H。另外，该判定基准值作为默认值被存储在时序控制电路 11 内的寄存器中，并且可通过外部的指令改变设定。

另一方面，在计数值未达到判定基准的情况下，省略不需要的电荷的排出动作，在读出状态信号 HREF 下降后，如通常一样向转送控制部 11b 发出使行转送时序信号 VT 及水平转送时序信号 HT 上升的指令。然后，对垂直转送时钟 Φv 及水平转送时钟 Φh 进行计时，从存储部 1s 把 1 水平行的信息电荷输出到水平转送部 1h，然后，被输入到水平转送部 1h 内的信息电荷被依次地输出到输出部 1d。在该判定部 11c 中，在读出状态信号 HREF 的每次下降时对计数值进行清零复位，把判定动作分割在读出状态信号 HREF 的每个上升为高电平期间内执行。

另外，时序控制电路 11 能够根据判定部 11c 的判定结果掌握从 CCD 映像传感器 1 输出对应信息电荷的输出信号的输出时间和输出对应不需要的电荷的输出信号的输出时间。因此，对于输出对应不需要的电荷的输出信号的输出期间，可通过进行停止模拟信号处理电路 3 及 A/D 转换电路 4 的动作的动作控制，使不需要的电荷的信号不施加到模拟信号处理电路 3 或 A/D 转换电路 4 以后的行内。

图 2 是说明图 1 的动作的时序图，下面结合图 2 对上述的摄像装置的动作进行说明。其中，控制包括摄像装置机器全体的控制装置在时序 t0 以后，进行与摄象及读出动作相关的处理，在时序 t6~时序 t7 执行插

入处理，并优先选择该插入处理。另外，在这里，判定部 11c 内所设定的适当值为 100H。

首先，在时序 t1~时序 t2 中，帧转送时钟 Φf 及垂直转送时钟 Φv 被计时，储存在摄像部 1i 中的信息电荷被转送到存储部 1s。然后，在时序 t3 中，在垂直转送时钟 Φv 上升的同时使水平转送时序信号 HT 上升，开始对水平转送时钟 Φh 进行计时。这样，在从存储部 1s 把 1 行的信息电荷转送到水平转送部 1h 后，向输出部 1d 顺序地以 1 像素为单位进行输出，输出 1 水平行的图象信号 Y（t）。然后，把在数字信号处理电路 5 经过信号处理的图象数据写入到行存储器 8。

在时序 t4 中，在结束了向行存储器 8 的图象数据写入后，使读出状态信号 HREF 上升。与此对应，从外部机器侧向存储控制部 7 供给读出时钟 EXLCK，读出被存储在行存储器 8 中的数据到从时序 t5。在从时序 t5 以后到时序 t6 的期间内，反复执行从时序 t3~时序 t5 的动作，以 1 水平行为单位交替地进行从 CCD 映像传感器 1 输出图象信号 Y（t）和向外部机器侧的数据读取。另外，在时序 t4~时序 t6 的期间内，在时序 t5 时，使排出时钟 Φb 上升。这样，把被存储在摄像部 1i 的信息电荷排出，在直到下个帧位移的时序的期间内储存信息电荷。

然后，在时序 t6，当进入插入处理时，外部机器侧的与摄像及读出动作相关的处理被暂时停止，与此对应，从行存储器 8 的数据读出也被停止。因此，在行存储器 8 中，在直到进入插入处理的期间内未被读出的数据被原样地保存，在进行插入处理的期间内，通过使读出状态信号 HREF 保持在上升为高电平后的状态来维持。

在时序 t7，当结束插入处理后，重新开始摄像及读出动作把存储在 行存储器 8 内的剩余数据读出到外部机器侧，在数据读出的完成时刻使读出状态信号 HREF 下降。在这里，读出状态信号 HREF 从插入处理之前的上升为高电平到插入处理结束之后的下降为低电平的期间内为 130H。这个期间通过判定部 11c 的计数，被判定为超过了判定基准值。因此，判定部 11c 向行转送控制电路 11b 发出在从存储部 1s 输出信息电荷之前驱动水平转送部 1h 的指令。在时序 t8，不需要的电荷排出用的水平转送时序信号 HT（图中 A）上升为高电平，与此对应，不需要的电荷排

出用的水平转送时钟Φh（图中 A`）被计时。从而把在因执行插入处理而停止摄像动作的期间内储存在水平转送部 1h 中的不需要的电荷排出到 CCD 映像传感器 1 的外部。在完成排出不需要的电荷之后的时序 t9，使垂直转送时钟Φv 上升，从存储部 1s 向被复位后的水平转送部 1h 输出 1 水平行的信息电荷。然后，从水平转送部 1h 依次地向输出部 1d 输出信息电荷，并把其作为图象信号 Y（t）输出。

这样，在由于外部机器侧的原因而停止图象信号 Y（t）的输出的情况下，尤其是图象信号 Y（t）的输出停止时间较长时，通过在从存储部 1s 输出信息电荷之前驱动水平转送部 1h，可防止在水平转送部 1h 内发生的不需要的电荷对回放图象产生影响。从而可有效地防止出现在回放图象上的横线状的干扰信号，可提高图象的质量。另外，由于设有判定部 11c，可对应图象信号 Y（t）的输出停止期间区别排出不需要的电荷的情况与不排出的情况。从而在 Y（t）的输出被停止的期间中仅进行最低限度的必要的不需要的电荷排出处理，可把因进行排出所需的输出时间对全体机器的处理速度的影响抑制到最小。

另外，在本实施例中，虽然只在从存储部 1s 输出信息电荷之前的期间驱动水平转送部 1h，但不限于此。尤其是在优先提高图象质量的情况下，也可以构成与为了输出信息电荷的水平转送驱动连续地进行为了排出不需要的电荷的水平转送驱动，或者也可以通过缩短在判定部 11c 设定的判定基准值的时间，使水平转送部 1h 在各个行被清零复位。另外，也可以构成各个行以一定的期间，例如相隔 50H 左右的时间间隔，输出图象信号 Y（t）的装置，其中不设置判定部 11c，而在每行定期地对水平转送部 1h 进行复位。

下面，对本发明实施例 2 进行说明。在摄像装置中，在模拟信号处理电路 3 中包括箝位电路，用于对从 CCD 映像传感器 1 输出的图象信号或经过模拟信号处理后输出到 A/D 转换电路 4 的图象信号进行锁定，固定图象信号的全黑电平电位。图 3 是表示箝位电路的一例的电路构成图。箝位电路 21 由开关 22、电容 23、晶体管 24 及电阻 25 构成。箝位电路 21 只获取通过电容 23 输入的信号的变量成分，开关 22 接收由时序控制电路 11 生成的箝位脉冲Φc，在变量成分上叠加箝位电位 Vc。并且，构

成从连接成射极跟随器的晶体管 24 获得输出信号。在具有这样的箝位电路的摄像装置中，在图象信号 Y（t）的输出停止时间比在第 1 实施例中说明过的时间还要长的情况下（例如为 500H~1500H 的期间），由于箝位电路中的电容 23 的漏电流和晶体管 24 的基极电流等，使输出侧的电位低于箝位电位 Vc，造成输出信号波形的失真，导致图象质量的下降。

因此，在 CCD 映像传感器 1 的图象信号 Y（t）的输出停止期间达到对箝位处理产生影响的程度的情况下，在从 1 水平行的图象信号 Y（t）的输出结束到下一行的输出开始的期间内的至少一段期间内使箝位脉冲 Φc 上升。具体的是，在用于判断是否排出残留在水平转送部 1h 内的不需要的电荷的判定基准值的基础上，设定第 2 判定基准值，用于判断图象信号 Y（t）的输出停止期间是否超过该第 2 判定基准值所表示的期间。然后，判定部 11c 在图象信号 Y（t）的输出停止期间超过了第 2 判定基准值所表示的期间的情况下，向时序控制电路 11 发出在 CCD 映像传感器 1 输出图象信号 Y（t）之前使箝位脉冲 Φc 上升的指令。

图 4 是说明本发明实施例 2 的时序图。图中的垂直转送时钟 Φv、水平转送时序信号 HT、水平转送时钟 Φh 及读出状态信号 HREF 与在图 1 及图 2 中说明过的信号相同。这里，控制包括摄像装置的机器全体的控制装置在时序 t0 以后对摄像装置进行监视,并进行与摄像及读出动作相关的处理，在时序 t2~时序 t3 进入插入处理,中断图象数据的读出。另外，这里的时序 t2~时序 t3 的期间为大于由第 2 判定基准值设定的期间。

在进行摄像及读出动作过程中的时序 t1，使垂直转送时钟 Φv 上升，同时使水平转送时序信号 HT 上升，并开始对水平转送时钟 Φh 进行计时。在相对其稍微滞后的时刻使箝位脉冲 Φc 上升，锁定与 CCD 映像传感器 1 的输出信号中包含的 OBP 区域相对应的部分，把全黑电平锁定在规定值内。然后，使读出状态信号 HREF 上升，把数据写入行存储器 8，当完成了 1 水平行的数据写入后，使读出状态信号 HREF 上升。在时序 t2，当进入插入处理后，暂时停止摄像动作，并相应地中断从行存储器 8 的数据读出。因此，在从插入处理的开始到插入处理的结束的期间内，读出状态信号 HREF 始终保持上升为高电平的状态，在这个期间内维持图象信号 Y（t）的输出停止状态。

在时序 t3，当插入处理结束后，再次开始摄像动作，从行存储器 8 中读出残留的数据。当完成该残留数据的读出后，使读出状态信号 HREF 下降。判定部 11c 在直到读出状态信号 HREF 下降为低电平的期间内对水平同步信号 HD 进行计数，并检测该计数值是否超过第 2 判定基准值。然后在时序 t4，按照判定部 11c 的指令，首先对用于排出水平转送部 1h 中存留的不需要的电荷的水平转送时钟 Φh（图中 A`）进行计时，排出存留在水平转送部 1h 内的不需要的电荷，然后对水平转送部 1h 进行清零复位。然后，在时序 t5，接着不需要的电荷排出用的水平转送时钟 Φh，再次对水平转送时钟 Φh（图中 B`）进行计时，形成在水平转送部 1h 没有电荷的存储的状态下的空驱动。因此，从输出部 1d 侧输出其信号电平基本等于复位电平的输出信号。在对应该输出信号的时序 t5~t6 期间内的一段期间使箝位脉冲 Φc（图中 C）上升，接通箝位电路 21 中的开关 22，对电容 23 进行充电。然后在时序 t7，使垂直转送时钟 Φv 上升，同时对水平转送时钟 Φh 进行计时，把从存储部 1s 读取到水平转送部 1h 中的信息电荷转送到输出部 1d，并作为图象信号 Y（t）输出。然后在与其稍微滞后的时刻使箝位脉冲 Φc 上升，把图象信号 Y（t）输入箝位电路 21。

这样，通过在箝位电路 21 输入图象信号 Y（t）之前施加箝位脉冲，能够在把箝位电路 21 的输出侧的电位维持在与箝位电位相同的状态下输入图象信号 Y（t）。从而即使对于在长时待机状态之后输入的图象信号 Y（t），箝位电路也可以进行正常的动作，并可输出不失真的输出信号。

在以上的实施例中，对于摄像装置所采用的 CCD 映像传感器 1，例举了采用帧传输型的情况，但只要是在摄像元件内能够保存 1 个画面的信息电荷的传感器（例如 interline 型、frame interline 型）也同样适用。

根据本发明，在由于外部机器侧的原因而停止图象信号输出的期间内，通过至少在其中的一段期间内驱动水平位移寄存器，排出由于在水平位移寄存器发生的暗电流而生成的不需要的电荷。从而，可防止图象信号的输出停止期间对回放图象的影响。可提高图象的质量。

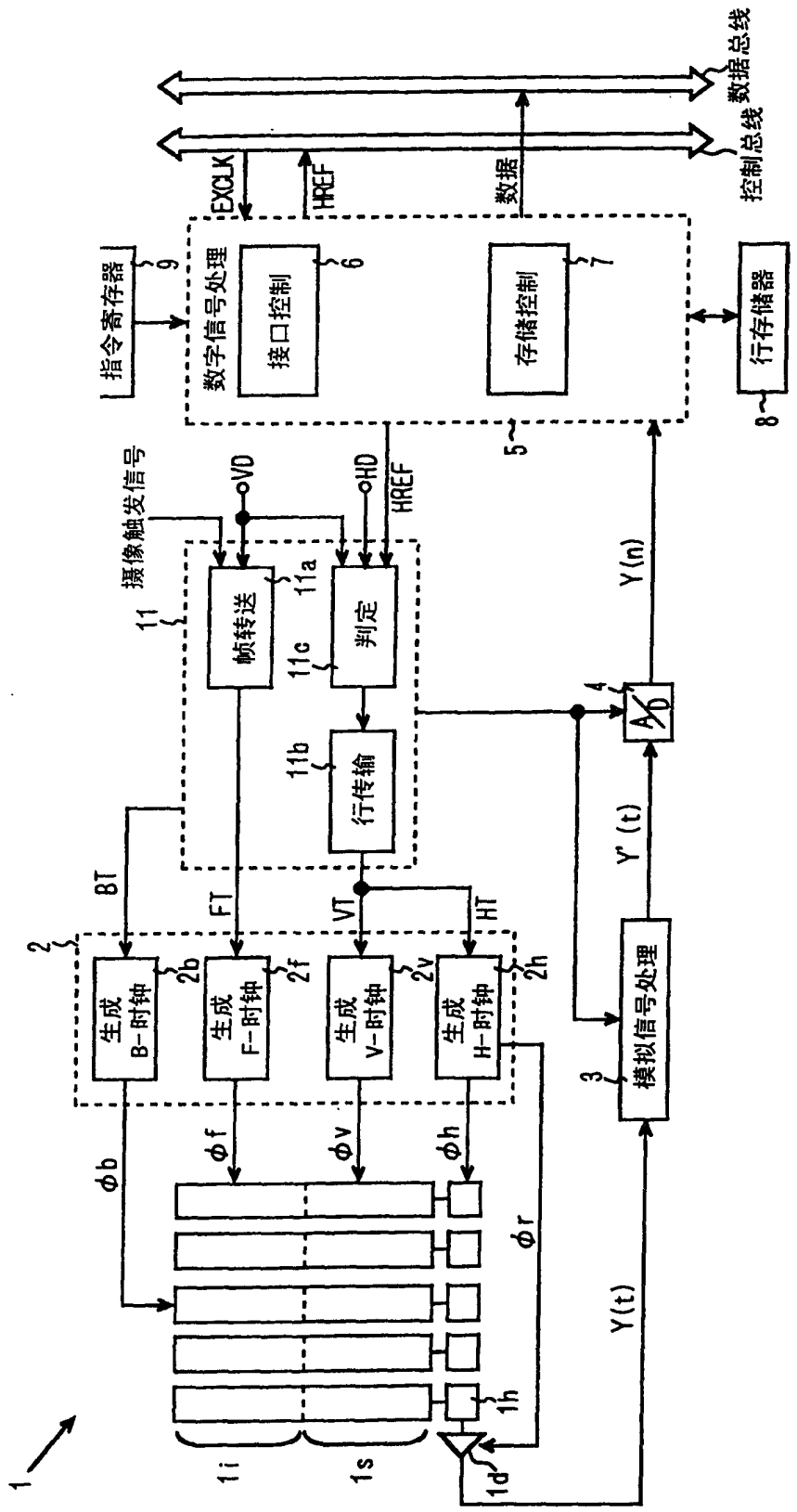

数据总线
控制总线
EXCLK
HREF
数据
指令寄存器
9
数字信号处理
接口控制
6
存储控制
7
行存储器
8
5
摄像触发信号
11
VD
HD
HREF
帧转送
11a
判定
11c
行传输
11b
Y(n)
4
A/D
BT
FT
VT
HT
2
生成 B-时钟
2b
生成 F-时钟
2f
生成 V-时钟
2v
生成 H-时钟
2h
Y'(t)
模拟信号处理
3
φb
φf
φv
φh
φr
Y(t)
1h
1i
1s
1d
1

图 1

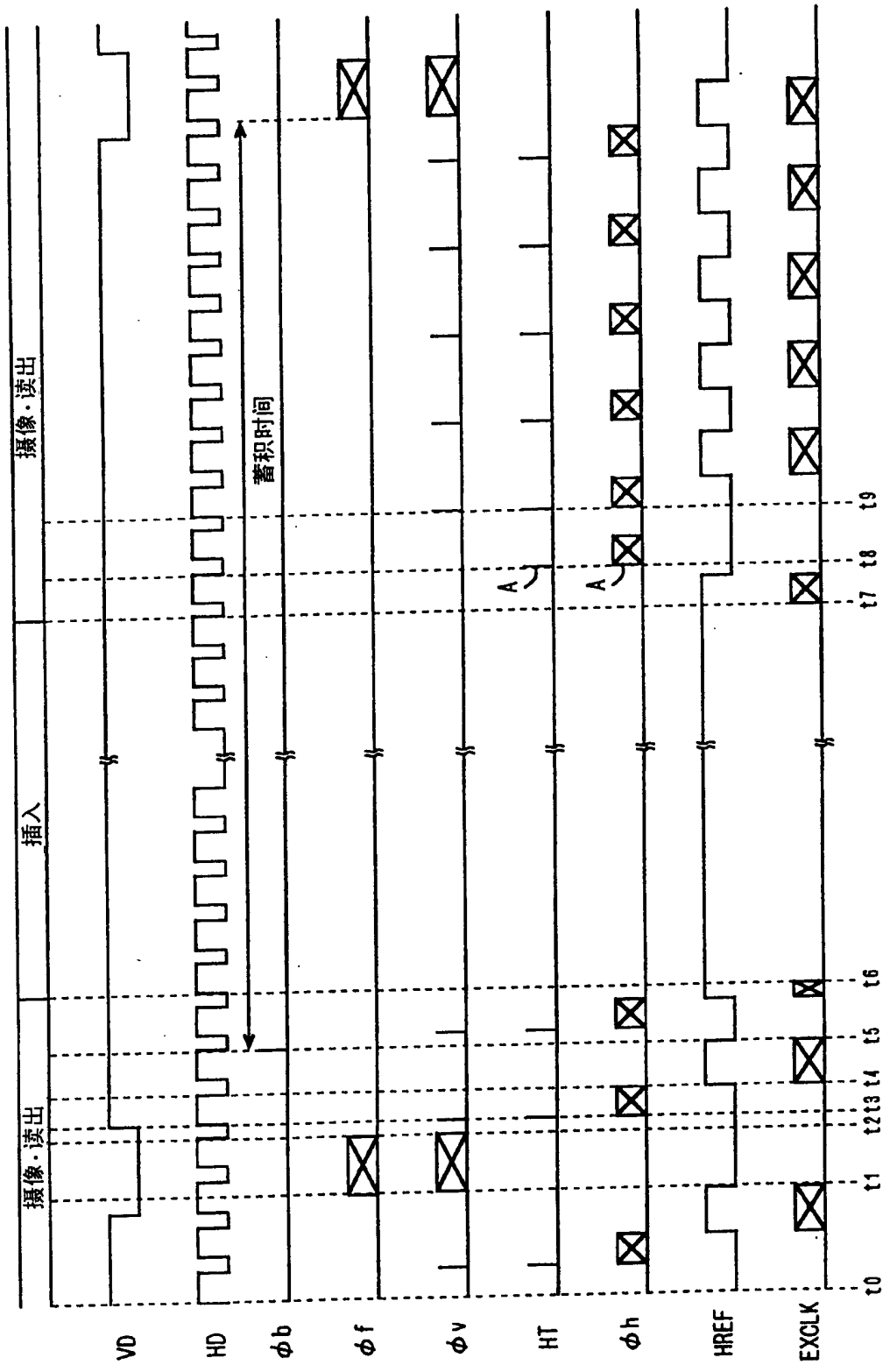

摄像·读出
插入
摄像·读出
蓄积时间
VD
HD
φb
φf
φv
HT
φh
HREF
EXCLK
A
A
t0
t1
t2
t3
t4
t5
t6
t7
t8
t9

图 2

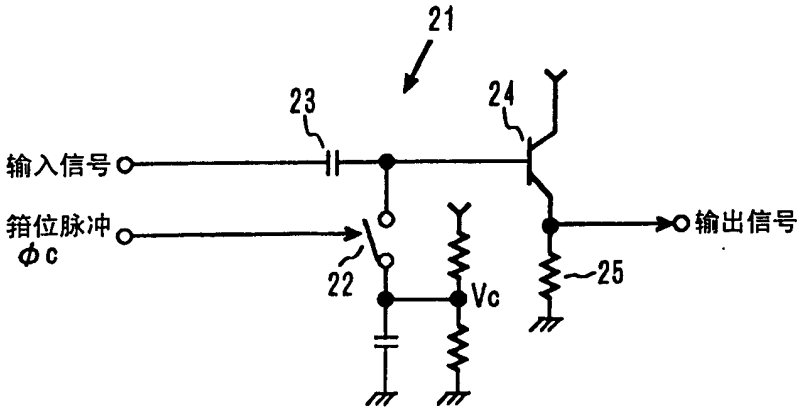


图 3

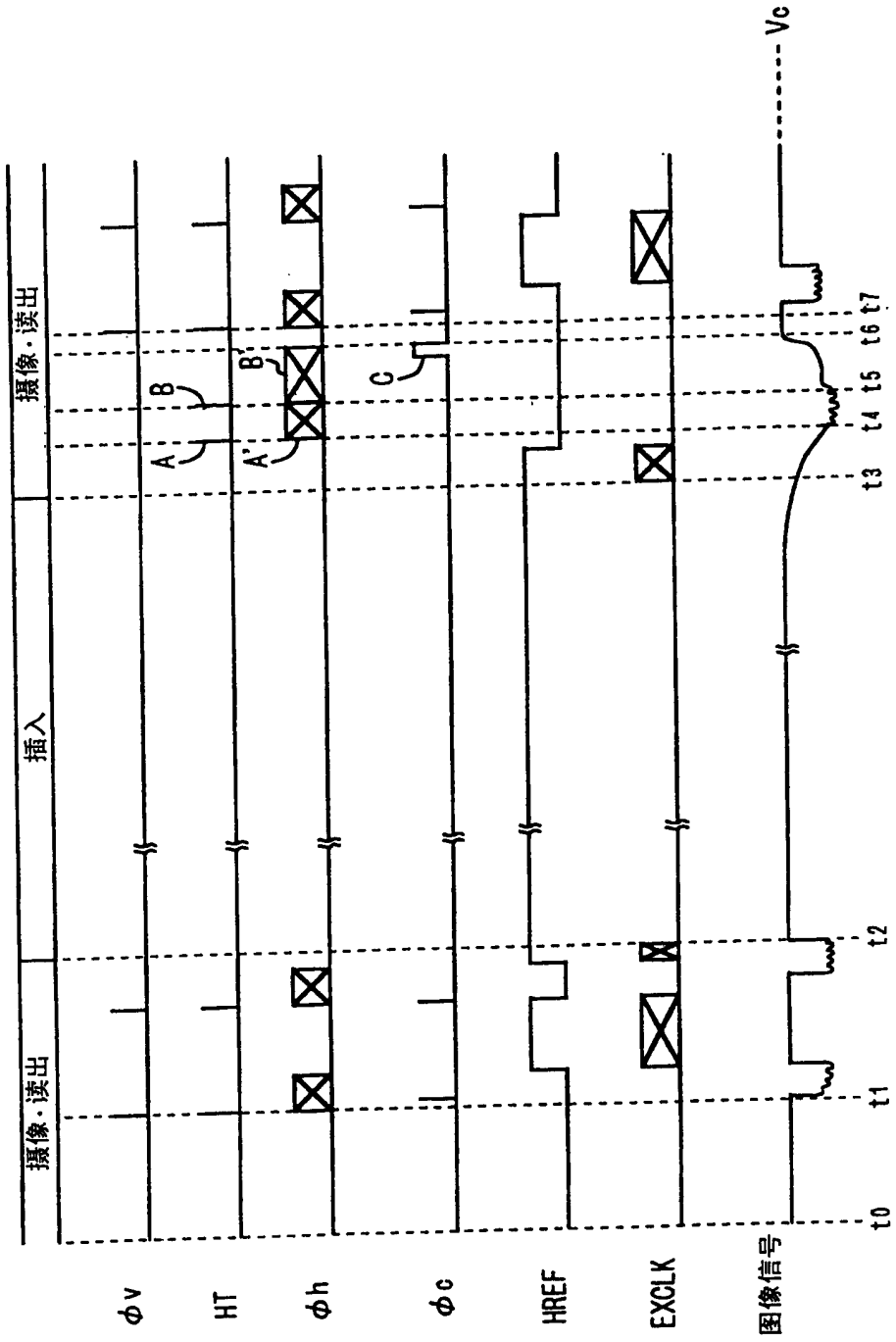

Vc
摄像·读出
插入
摄像·读出
A
B
A'
B'
C
t0
t1
t2
t3
t4
t5
t6
t7
φv
HT
φh
φc
HREF
EXCLK
图像信号

图 4

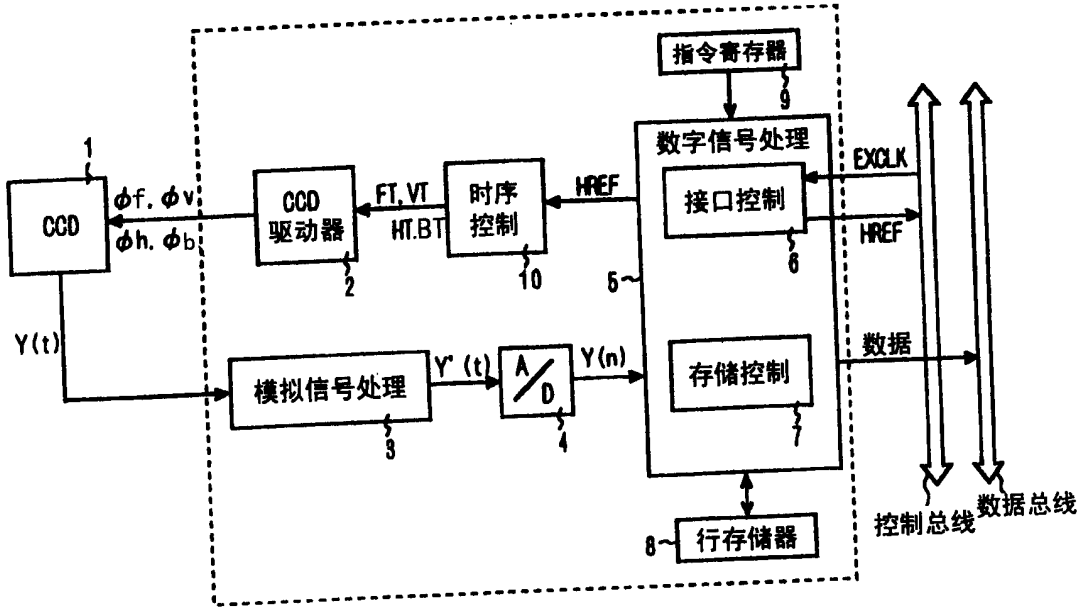

指令寄存器
9
数字信号处理
1
CCD
φf. φv
φh. φb
CCD
驱动器
2
FT, VT
HT.BT
时序
控制
10
HREF
接口控制
6
EXCLK
HREF
5
Y(t)
模拟信号处理
3
Y' (t)
A/D
4
Y(n)
存储控制
7
数据
8
行存储器
控制总线
数据总线

图 5

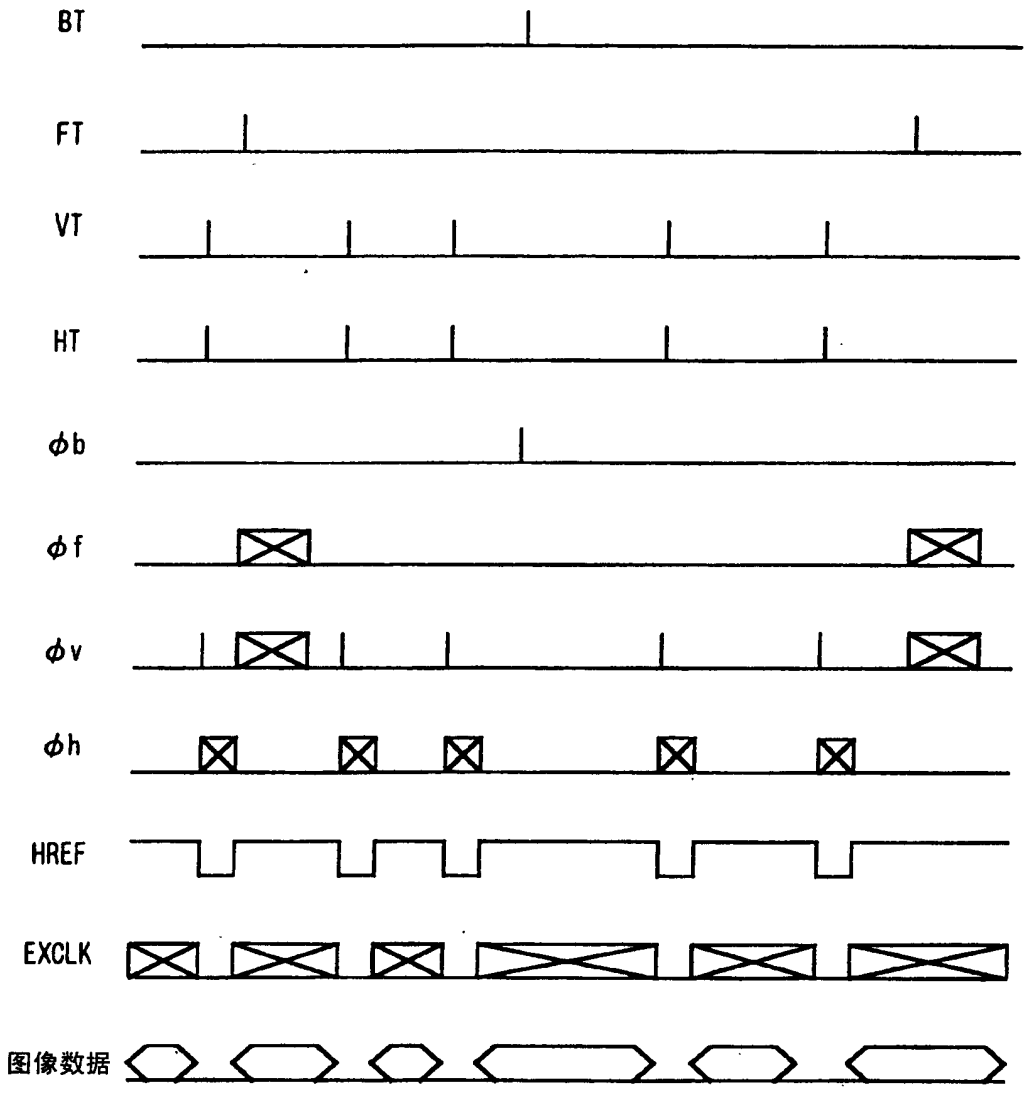


图 6

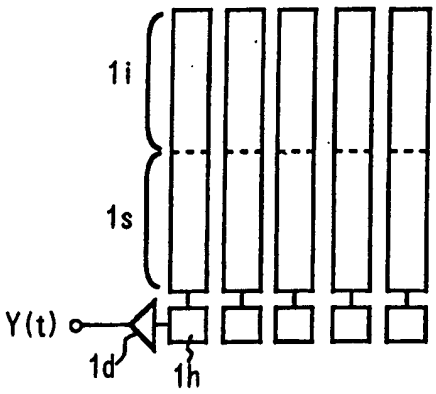


图 7