



(12) 发明专利申请

(10) 申请公布号 CN 103021310 A

(43) 申请公布日 2013. 04. 03

(21) 申请号 201210343271. 8

(22) 申请日 2012. 09. 14

(30) 优先权数据

2011-207141 2011. 09. 22 JP

(71) 申请人 索尼公司

地址 日本东京

(72) 发明人 吉永朋朗

(74) 专利代理机构 北京康信知识产权代理有限公司
责任公司 11240

代理人 余刚 吴孟秋

(51) Int. Cl.

G09G 3/20 (2006. 01)

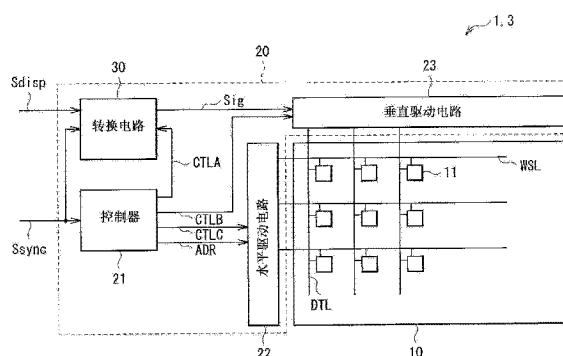
权利要求书 2 页 说明书 13 页 附图 9 页

(54) 发明名称

显示装置、驱动电路、驱动方法及电子设备

(57) 摘要

本发明公开了一种显示装置、驱动电路、驱动方法及电子设备。其中,该显示装置包括:控制部,生成地址信息,通过该地址信息指定要被驱动的水平线,该显示部包括多个显示像素;以及驱动部,在设定为驱动由地址信息指定的水平线的单位驱动期间内,以符合包括多个比特的灰度代码中的每个比特的权重的驱动间隔来基于每个比特的值驱动显示像素。该控制部任意地设定单位驱动期间的开始时间。



1. 一种显示装置,包括:
显示部,包括多个显示像素;
控制部,生成地址信息,通过所述地址信息指定要被驱动的水平线;以及
驱动部,在设定为驱动由所述地址信息指定的所述水平线的单位驱动期间内,以符合包括多个比特的灰度代码中的每个所述比特的权重的驱动间隔来基于每个所述比特的值驱动所述显示像素,
其中,所述控制部任意地设定所述单位驱动期间的开始时间。
2. 根据权利要求1所述的显示装置,其中,所述控制部设定所述开始时间以使所述单位驱动期间按不同于所述显示部中所述水平线的布置顺序的顺序开始。
3. 根据权利要求2所述的显示装置,其中,
每个帧期间包括具有时间宽度彼此相等的多个子帧期间,以及
所述控制部以所述子帧期间为单位设定所述开始时间。
4. 根据权利要求3所述的显示装置,其中,
每个所述子帧期间被分割为时间宽度彼此相等的多个水平期间,以及
所述驱动部以所述水平期间为单位驱动所述显示像素。
5. 根据权利要求4所述的显示装置,其中,所述控制部针对每个所述水平期间将所述地址信息供给至所述驱动部。
6. 根据权利要求5所述的显示装置,其中,所述控制部将在下个水平期间要被驱动的所述水平线的地址信息供给至所述驱动部。
7. 根据权利要求5所述的显示装置,其中,所述控制部生成在当前的所述水平期间中要被驱动的所述水平线的地址信息。
8. 根据权利要求1所述的显示装置,其中,所述控制部输出所述地址信息作为串行信号。
9. 根据权利要求4所述的显示装置,其中,所述控制部将所述灰度代码中的每个所述比特作为并行信号输出至具有预定比特宽度的总线,并将所述地址信息作为并行信号输出至所述总线的至少一部分。
10. 根据权利要求9所述的显示装置,其中,在每个所述水平期间中,所述控制部将所述地址信息布置在所述灰度代码中的每个所述比特之前。
11. 根据权利要求9所述的显示装置,
其中,所述驱动部包括:
扫描驱动部,根据所述地址信息选择要被驱动的所述水平线;
以及
显示驱动部,将对应于所述灰度代码中每个所述比特的值的电压供给至所述显示像素,
其中,所述控制部将所述灰度代码和所述地址信息供给至所述显示驱动部,以及
其中,所述显示驱动部将所述地址信息供给至所述扫描驱动部。
12. 根据权利要求4所述的显示装置,其中,所述控制部针对每一组预定数量的所述水平期间将所述预定数量的所述水平线的所述地址信息供给至所述驱动部。
13. 根据权利要求4所述的显示装置,其中,所述控制部针对每个所述水平期间将多个

所述水平线的所述地址信息供给至所述驱动部。

14. 根据权利要求 1 所述的显示装置,其中,所述单位驱动期间的时间等于一帧期间的时间。

15. 根据权利要求 1 所述的显示装置,其中,所述驱动部以两行为单位驱动所述显示像素。

16. 一种驱动电路,包括:

控制部,生成地址信息,通过所述地址信息指定显示部中要被驱动的水平线,所述显示部包括多个显示像素;以及

驱动部,在设定为驱动由所述地址信息指定的所述水平线的单位驱动期间内,以符合包括多个比特的灰度代码中的每个所述比特的权重的驱动间隔来基于每个所述比特的值驱动所述显示像素,

其中,所述控制部任意地设定所述单位驱动期间的开始时间。

17. 一种驱动方法,包括:

生成地址信息,通过所述地址信息指定显示部中要被驱动的水平线,所述显示部包括多个显示像素;

在设定为驱动由所述地址信息指定的所述水平线的单位驱动期间内,以符合包括多个比特的灰度代码中的每个所述比特的权重的驱动间隔来基于每个所述比特的值驱动所述显示像素,

任意地设定所述单位驱动期间的开始时间。

18. 一种电子设备,包括:

显示装置;以及

控制部,执行利用所述显示装置的操作控制,

其中,所述显示装置包括

显示部,包括多个显示像素;

控制部,生成地址信息,通过所述地址信息指定要被驱动的水平线;以及

驱动部,在设定为驱动由所述地址信息指定的所述水平线的单位驱动期间内,以符合包括多个比特的灰度代码中的每个所述比特的权重的驱动间隔来基于每个所述比特的值驱动所述显示像素,

其中,所述控制部任意地设定所述单位驱动期间的开始时间。

显示装置、驱动电路、驱动方法及电子设备

技术领域

[0001] 本申请涉及显示图像的显示装置、用于显示装置的驱动电路和驱动方法、以及包括上述显示装置的电子设备。

背景技术

[0002] 当今,显示装置被装载到各种类型的电子设备上。从图像质量、功耗等角度来看,诸如液晶显示装置、等离子显示装置、有机 EL (电致发光) 显示装置的多种显示装置得到了发展并且根据它们的特性而应用于诸如固定电视、蜂窝电话、个人数字助理等多种电子设备。

[0003] 作为驱动显示装置的方法,模拟驱动系统和数字驱动系统是可用的。例如,模拟驱动系统适用于供给模拟像素电压并且通常用于液晶显示装置、有机 EL 显示装置等。数字驱动系统适用于向各像素供给数字信号,该数字信号(例如)经历脉宽调制(PWM)。例如,日本未审查专利申请公开第 2006-343609 号公开了一种数字驱动系统的显示装置,以符合显示数据(代码)的每个比特的权重的时间间隔(子场期间,sub-field period)将对应于每个比特的驱动电压供给至每个像素,以控制像素的电光器件的开关操作,从而执行显示。

发明内容

[0004] 顺便提及,通常期望显示装置具有较高的图像质量。图像质量(例如)受显示图像的分辨率和灰度的精细度影响。例如,当显示图像是运动图像时,刷新率对图像质量来说也是一个重要因素。由于要被显示的图像的特征根据应用等相互不同,使得例如在个人计算机中的显示装置主要显示静态图像,而电视机中的显示装置主要显示运动图像,因此彼此期望的特性也不同。因而,期望显示装置具有较高的自由度,以应对多种应用。

[0005] 期望提供一种允许提高显示自由度的显示装置、驱动电路、驱动方法及电子设备。

[0006] 根据本申请的实施方式的显示装置,包括:显示部,包括多个显示像素;控制部,生成地址信息,通过该地址信息指定要被驱动的水平线;驱动部,在被设定为驱动由地址信息指定的水平线的单位驱动期间内,以符合包括多个比特的灰度代码中的每个比特的权重的驱动间隔,基于每个比特的值驱动显示像素。控制部任意地设定单位驱动期间的开始时间。

[0007] 根据本申请的实施方式的驱动电路,包括:控制部,生成地址信息,通过该地址信息指定显示部中要被驱动的水平线,该显示部包括多个显示像素;以及驱动部,在被设定为驱动由地址信息指定的水平线的单位驱动期间内,以符合包括多个比特的灰度代码中的每个比特的权重的驱动间隔,基于每个比特的值驱动该显示像素。控制部任意地设定单位驱动期间的开始时间。

[0008] 根据本申请的实施方式的驱动方法,包括:生成地址信息,通过该地址信息指定显示部中要被驱动的水平线,该显示部包括多个显示像素;在被设定驱动由地址信息指定的水平线的单位驱动期间内,以符合包括多个比特的灰度代码中的每个比特的权重的驱动间

隔,基于每个比特的值驱动显示像素;以及任意地设定单位驱动期间的开始时间。

[0009] 根据本申请的实施方式的电子设备,包括:显示装置;以及控制部,执行使用显示装置的操作控制。该显示装置包括:显示部,包括多个显示像素;控制部,生成地址信息,通过该地址信息指定要被驱动的水平线;以及驱动部,在被设定为驱动由地址信息指定的水平线的单位驱动期间内,以符合包括多个比特的灰度代码中的每个比特的权重的驱动间隔,基于每个比特的值驱动显示像素。控制部任意地设定单位驱动期间的开始时间。

[0010] 例如,该电子设备可以是(但不限于):电视机、数码相机、个人计算机、摄像机、诸如蜂窝电话的便携式终端以及投影仪。

[0011] 在根据本申请的实施方式的显示装置、驱动电路、驱动方法以及电子设备中,在被设定为驱动由地址信息指定的水平线的单位驱动期间内,基于灰度代码来驱动显示像素。在以上提到的情况下,单位驱动期间的开始时间的设定是任意的。

[0012] 根据本申请实施方式的显示装置、驱动电路、驱动方法以及电子设备,由于单位驱动期间的开始时间的设定是任意的,因此可提高显示的自由度。

[0013] 应该理解的是,上述的一般描述和下面的详细描述都是示例性的,是为了提供对所要求保护的技术的进一步的说明。

附图说明

[0014] 包括有附图以用于对本发明公开的进一步理解,并且附图被并入此说明书,构成此说明书的一部分。附图示出了实施方式并且与说明书一起用来说明该技术的原理。

[0015] 图 1 是示出了根据本申请实施方式的显示装置的一个构成例的框图。

[0016] 图 2 是示出了与图 1 中所示出的显示装置相关的灰度代码的实例的示意图。

[0017] 图 3 是示出了图 1 中所示的转换电路的一个构成例的框图。

[0018] 图 4 是示出了图 1 中所示的显示装置的一个操作实例的时序表的实例。

[0019] 图 5 是示出了图 1 中所示的显示装置的另一操作实例的示意图。

[0020] 图 6 是示出了图 1 中所示的显示装置的另一操作实例的时序表的实例。

[0021] 图 7 是示出了图 1 中所示的显示装置的又一操作实例的示意图。

[0022] 图 8 是示出了图 1 中所示的显示装置的又一操作实例的时序表的实例。

[0023] 图 9 是示出了图 1 中所示的外围电路的一个操作实例的时序表。

[0024] 图 10 是示出了根据另一个实施方式的显示装置的一个构成例的方框图。

[0025] 图 11 是示出了图 1 中所示的转换电路的一个构成例的框图。

[0026] 图 12 是示出了图 10 中所示的外围电路的一个操作实例的时序表。

[0027] 图 13 示出了根据另一个实施方式的显示装置的一个操作实例的示意图。

[0028] 图 14 是示出了图 13 中所示的显示装置的一个操作实例的示意图。

[0029] 图 15 是示出了图 13 中所示的显示装置的效果实例的示意图。

[0030] 图 16 是示出了包含于图 13 所示的显示装置中的外围电路的一个操作实例的时序图实例。

[0031] 图 17 是示出了包含于图 13 所示的显示装置中的外围电路的另一个操作实例的时序图实例。

[0032] 图 18 是示出了应用了根据本实施方式的显示装置的电视机的外部构成例的透视

图。

具体实施方式

[0033] 接下来将参考附图详细说明本申请的优选实施方式。要注意的是,将根据以下顺序提供描述。

[0034] 1. 第一实施方式

[0035] 2. 第二实施方式

[0036] 3. 第三实施方式

[0037] 4. 应用例

[0038] <1. 第一实施方式>

[0039] [构成例]

[0040] (总体构成例)

[0041] 图 1 示出了根据第一实施方式的显示装置的构成例。显示装置 1 是利用脉宽调制来执行灰度显示的数字驱动系统的显示装置。要注意的是,由于根据本申请的实施方式的显示方法是由本实施方式体现的,因此将一起对其进行说明。显示装置 1 包括显示面板 10 和外围电路 20。

[0042] 在本实例中允许显示面板 10 是所谓的 2K1K (1920 像素 × 1080 像素)HD (高清晰)图像显示类型。多个像素 11 以矩阵状布置在显示面板 10 上,如图 1 所示。像素 11 对应于构成显示面板 10 上的显示画面的最小单位点。当显示面板 10 是彩色显示面板时,像素 11 相当于发出单色光(诸如,红、绿、黄等)的子像素。当显示面板 10 是单色显示面板时,像素 11 相当于发出单色光(例如,白光)的像素。

[0043] 尽管未示出,在该实例中,像素 11 是具有包含电光器件的内置存储器的像素。电光器件的例子包括液晶单元和有机 EL (电致发光)单元等。存储器的例子包括 SRAM (静态随机存储器)和 DRAM (动态随机存储器)。

[0044] 该显示面板 10 包括在行方向上延伸的多条扫描线 WSL 以及在列方向上延伸的多条数据线 DTL。这些扫描线 WSL 和数据线 DTL 的一端连接至外围电路 20。以上提到的像素 11 中的每一个布置在扫描线 WSL 和数据线 DTL 交叉的位置。

[0045] 由于以上提到的构成,在与一帧期间(1F)具有相同时间宽度的驱动期间 D 内,以符合灰度代码 C 中的每个比特的权重的驱动间隔经由数据线 DTL 将每个比特的值写入每个像素 11。每个比特的值对应发光状态或消光状态。然后,像素 11 保持该状态(发光状态或消光状态)达一定时间,直到执行下一写入。

[0046] 图 2 示意性地示出了像素 11 的操作实例。图 2 中,左侧的每个数字序列表示灰度代码 C 并且右侧的每个图表示当已供给灰度代码 C 时每个像素 11 的显示。在右侧的图中,白色部分表示“1”,阴影部分表示“0”。在该实例中灰度代码 C 是 4096 阶代码,其包括 12 比特灰度数据 b1 至 b12。

[0047] 以符合灰度代码 C 中每个比特的权重的驱动间隔将灰度代码 C 中的每个比特的值写入每个像素 11。在该实例中,按照从低位比特 b1 开始的顺序将各个比特值写入像素 11。然后,每个像素 11 保持每个比特的写入值长达符合所涉及的比特的权重的期间(位平面, bit plane, BP)中。即,位平面 BP 的时间宽度根据各个比特的权重设定为比率为 1 (BP1):

2 (BP2):4 (BP3):8 (BP4):...:1024 (BP11):2048 (BP12)。例如,当所涉及的比特的值是“1”时,像素 11 发光,当比特的值是“0”时,其消光。因而,像素 11 根据一帧期间中其处于发光状态的期间(发光期间)或其处于消光状态的期间(消光期间)的比例变化来执行灰度显示。即,像素 11 利用脉宽调制执行灰度显示。

[0048] 外围电路 20 是根据供给至该电路的图像信号 S_{disp} 和同步信号 S_{sync} 来驱动显示面板 10 的电路。图像信号 S_{disp} 包括灰度代码 C 。同步信号 S_{sync} 的实例包括垂直同步信号 V_{sync} 、水平同步信号 H_{sync} 、点时钟信号(dot clock signal)等。

[0049] 外围电路 20 包括控制器 21、转换电路 30、垂直驱动电路 22 以及水平驱动电路 23。

[0050] 控制器 21 是以下电路:即,将相应的控制信号供给至转换电路 30、水平驱动电路 23 以及垂直驱动电路 22 并控制这些电路,以基于同步信号 S_{sync} 彼此同步地进行操作。具体地,控制器 21 供给控制信号 CTLA 至转换电路 30、供给控制信号 CTLB 至水平驱动电路 23、以及供给控制信号 CTLC 至垂直驱动电路 22。控制信号 CTLA、CTLB 以及 CTLC 的实例包括时钟信号 CLK、锁存信号、帧开始信号等。

[0051] 此外,控制器 21 设定行,其中在每个水平期间对显示面板 10 的该行执行基于灰度代码 C 的写入操作,据此控制器 21 生成地址信号 ADR 并将由此生成的地址信号 ADR 供给至垂直驱动电路 22。在该实例中,地址信号 ADR 包括各个 12 比特地址数据 a_0 至 a_{11} 。即,地址信号 ADR 被允许最大指定 2048 个地址,甚至可以用于 4K2K 面板(扫描线数:2160)用作显示面板 10 以及使用所谓的 2K1K 面板(扫描线数:1080)的情况。

[0052] 由于如上所述的控制器 21 任意地设定在每水平期间显示装置 1 中要被执行写操作的行,可允许稍后描述的对于显示面板 10 的所谓的随机存取,因而显示的自由度将提高。

[0053] 转换电路 30 是以下电路,即,与同步信号 S_{sync} 同步地将图像信号 S_{disp} 转换为适用于驱动显示面板 10 的图像信号 S_{ig} 。在该实例中,图像信号 S_{ig} 包括十六个并行信号。

[0054] 图 3 示出了转换电路 30 的一个构成例。转换电路 30 包括帧存储器 31、写入电路 32、读取电路 33 和解码器 34。帧存储器 31 是用于图像显示的存储器,优选地具有大于显示面板 10 的分辨率的存储容量,并且存储(例如)行地址、列地址以及与行地址和列地址有关的每个像素 11 的灰度代码 C 的各灰度数据。写入电路 32 基于同步信号 S_{sync} 产生针对帧存储器 31 的灰度数据的写入地址 W_{ad} ,并且与同步信号 S_{sync} 同步地将写入地址 W_{ad} 输出至帧存储器 31。写入地址 W_{ad} 包括,例如,行地址和列地址。读取电路 33 基于控制信号 CTLA 产生读取地址 R_{ad} ,并将所产生的读取地址 R_{ad} 输出至帧存储器 31。解码器 34 输出从帧存储器 31 输出的灰度数据,作为信号数据(图像信号) S_{ig} 。

[0055] 垂直驱动电路 22 用于根据控制信号 CTLC 和地址信号 ADR 生成扫描线信号 WS (该信号包括用于以行为单位选择各个像素 11 的扫描脉冲),并将由此生成的扫描线信号 WS 输出至扫描线 WSL 。

[0056] 水平驱动电路 23 根据控制信号 CTLB 和信号数据 S_{ig} 生成包括各像素 11 的灰度数据的数据线信号 DT ,并将由此生成的数据线信号 DT 输出至信号线 DTL 。

[0057] 此处,显示面板 10 对应于本申请的一个实施方式中的“显示部”的一个具体但非限制性的实例。控制器 21 和转换电路 30 对应于本申请的一个实施方式中的“控制部”的一个具体但非限制性的实例。垂直驱动电路 22 和水平驱动电路 23 对应于本申请的一个实

施方式中的“驱动部”的一个具体但非限制性的实例。驱动期间 D 对应于本申请的一个实施方式中“单位驱动期间”的一个具体但非限制性的实例。位平面 BP 对应本申请的一个实施方式中“驱动间隔”的一个具体但非限制性的实例。

[0058] [操作和效果]

[0059] 接下来将说明根据第一实施方式的显示装置 1 的操作和效果。

[0060] (总体操作概要)

[0061] 首先将参考图 1 说明显示装置 1 的总体操作概要。控制器 21 根据同步信号 S_{sync} 生成用于控制转换电路 30、水平驱动电路 23 以及垂直驱动电路 22 的操作时序的各自的控制信号 CTLA、CTLB 以及 CTLC, 并设置要对其执行基于灰度代码 C 的写入操作的显示面板 10 的行, 据此控制器 21 生成地址信号 ADR。该转换电路 30 与同步信号 S_{sync} 同步地将图像信号 S_{disp} 转换为图像信号 S_{ig} 。垂直驱动电路 22 根据控制信号 CTLC 和地址信号 ADR 生成扫描线信号 WS。水平驱动电路 23 根据控制信号 CTLB 和信号数据 S_{ig} 生成数据线信号 DT。显示面板 10 上的每个像素 11 根据数据线信号 DT 和扫描线信号 WS 执行具有脉宽调制的灰度显示。

[0062] (详细操作)

[0063] 接下来将通过若干操作实例来说明显示装置 1 的详细操作。

[0064] 图 4 示出第一实例中显示操作的时序表的实例。为了便于描述, 该实例示出布置了八条扫描线 WSL 的情况。此外, 假设包括 3 比特灰度数据 b1 至 b3 的 8 阶(step)灰度代码用作灰度数据 C。图 4 中, (A)、(C)、(E)、(G)、(I)、(K)、(M) 和 (O) 各自表示八个扫描线信号 WS (1) 至 WS (8), 并且 (B)、(D)、(F)、(H)、(J)、(L)、(N) 和 (P) 各自表示针对这八行的像素 11 (1) 至 11 (8) 的显示数据。

[0065] 在该实例中, 一个帧期间 (1F) 被分割为具有彼此时间宽度相等的八个子帧期间 SF (SF1 至 SF8) 并且每个子帧期间 SF 被分割为三个水平期间 (1H), 如图 4 中示出。即, 在该实例中, 一个帧期间被分割为与扫描线 WSL 数量相等的子帧期间 SF, 并且每个子帧期间 SF 被分割为数量与灰度代码 C 中的比特数量相等的水平期间。

[0066] 首先, 将说明显示面板 10 上第一行像素 11 (第一行中的像素 11) 的操作实例。

[0067] 水平驱动电路 23 将对应于灰度代码 C 的比特 b1 的电压施加至数据线 DTL, 垂直驱动电路 22 在显示装置 1 的子帧期间 SF1 内第一水平期间 (图 4 的 (A)) 中将扫描脉冲施加至第一行扫描线 WSL (1)。从而, 比特 b1 的值写入第一行像素 11 并且像素 11 保持如此写入的值达一期间 (位平面 BP1), 直到执行下一个写入 (图 4 的 (B))。

[0068] 接下来, 类似地, 水平驱动电路 23 将对应于灰度代码 C 中的比特 b2 的电压施加至数据线 DTL, 垂直驱动电路 22 在子帧期间 SF2 中的第二水平期间 (图 4 的 (A)) 将扫描脉冲施加至第一行扫描线 WSL (1)。从而, 比特 b2 的值写入第一行像素 11 并且像素 11 保持如此写入的值达一期间 (位平面 BP2), 直到执行下一个写入 (图 4 的 (B))。

[0069] 接下来, 水平驱动电路 23 将对应于灰度代码 C 中的比特 b3 的电压施加至数据线 DTL, 并且垂直驱动电路 22 在子帧期间 SF4 的第三水平期间 (图 4 的 (A)) 将扫描脉冲施加至第一行扫描线 WSL (1)。从而, 比特 b3 的值写入第一行像素 11 并且像素 11 保持如此写入的值达一期间 (位平面 BP3), 直到执行下一个写入 (图 4 的 (B))。

[0070] 第一行像素 11 以上述方式在包括三个位平面 BP1 至 BP3 的驱动期间 D 中执行灰

度显示。

[0071] 显示装置 1 通过逐行位移驱动期间 D 的开始时间来执行一个帧的显示操作。具体地,例如,对于第一行像素 11 该驱动期间 D 开始于子帧期间 SF1 的第一水平期间、对于第二行像素 11 其开始于子帧期间 SF2 的第一水平期间、对于第三行像素 11 其开始于子帧期间 SF3 的第一水平期间。在以上提到的情况中,垂直驱动电路 22 进行操作使得不将扫描脉冲一起施加至相互不同的行。因而,各个行上的像素可相互独立地执行显示。

[0072] 垂直驱动电路 22 执行扫描,同时顺序地选择要经历驱动操作的扫描线 WSL,以执行如上所述的显示操作。具体地,例如,垂直驱动电路 22 在子帧期间 SF1 的第一水平期间将扫描脉冲施加至第一行扫描线 WSL(1)、在其第二水平期间将扫描脉冲施加至第八行扫描线 WSL(8)、以及在其第三水平期间将扫描脉冲施加至第六行扫描线 WSL(6)。接下来,垂直驱动电路 22 在下一子帧期间 SF2 的第一水平期间将扫描脉冲施加至第二行扫描线 WSL(2)、在其第二水平期间将扫描脉冲施加至第一行扫描线 WSL(1)、以及在其第三水平期间将扫描脉冲施加至第七行扫描线 WSL(7)。然后,水平驱动电路 23 在各个时间将对应的灰度数据施加至数据线 DTL。从而,灰度数据被写入垂直驱动电路 22 所选定的行的像素 11。

[0073] 在显示装置 1 中,控制器 21 设定每个水平期间要被写入灰度数据的行,并生成地址信号 ADR。然后,如上所述,垂直驱动电路 22 根据地址信号 ADR 执行扫描。

[0074] 控制器 21 被配置为任意地设定将被写入灰度数据的行。从而,除了以上提到的显示操作,允许如下所述的显示操作的性能。

[0075] 图 5 示意性地示出了显示操作的第二实例。在该实例中,显示装置 1 执行显示操作,从而可单独地扫描显示画面的上半部分和下半部分。

[0076] 图 6 示出了第二实例中的显示操作的时序表的实例。在第二实例中,类似地,对于第一行像素 11 驱动期间 D 开始于子帧期间 SF1 的第一水平期间、对于第二行像素 11 其开始于子帧期间 SF3 的第一水平期间、对于第三行像素 11 其开始于子帧期间 SF5 的第一水平期间、以及对于第四行像素 11 其开始于子帧期间 SF7 的第一水平期间。对于第五行像素 11,驱动期间 D 开始于子帧期间 SF2 的第一水平期间、对于第六行像素 11 其开始于子帧期间 SF4 的第一水平期间、对于第七行像素 11 其开始于子帧期间 SF6 的第一水平期间、以及对于第八行像素 11 其开始于子帧期间 SF8 的第一水平期间。

[0077] 图 7 示意性地示出了显示操作的第三实例。在第三实例中,显示装置 1 执行所谓的隔行显示(interlace-display)。

[0078] 图 8 示出了第三实例中显示操作的时序表的实例。在第三实例中,对于第一行像素 11,驱动期间 D 开始于子帧期间 SF1 的第一水平期间、对于第三行像素 11 其开始于子帧期间 SF2 的第一水平期间、对于第五行像素 11 其开始于子帧期间 SF3 的第一水平期间、以及对于第七行像素 11 其开始于子帧期间 SF4 的第一水平期间。类似地,对于第二行像素 11,驱动期间 D 开始于子帧期间 SF5 的第一水平期间、对于第四行像素 11 其开始于子帧期间 SF6 的第一水平期间、对于第六行像素 11 其开始于子帧期间 SF7 的第一水平期间、以及对于第八行像素 11 其开始于子帧期间 SF8 的第一水平期间。

[0079] 接下来将说明外围电路 20 对于地址信号 ADR 的传输和接收。在以下说明中,假设显示装置 1 处理 HD 图像(1920 像素×1080 像素)。

[0080] 图 9 示出了外围电路 20 的电路操作的时序表的实例。图 9 的(A)示出水平同步

信号 H_{sync} 的波形实例,图 9 的(B)示出时钟信号 CLK 的波形实例,图 9 的(C)示出地址信号 ADR 的波形实例,以及图 9 的(D)示出图像信号 S_{ig} ($S_{ig}(1)$ 至 $S_{ig}(16)$) 的波形实例。在该实例中,一个帧期间(1F)被分割为 1080 个子帧期间 SF (SF1 至 SF 1080),并且每个子帧期间 SF 被分割为十二个水平期间(1H)。

[0081] 在每个水平期间(1H) (图 9 的(D)) 中,转换电路 30 将包括十六个并行信号的图像信号 S_{ig} ($S_{ig}(1)$ 至 $S_{ig}(16)$) 与时钟信号 CLK 同步地供给至水平驱动电路 23。在以上提到的情况中,由于每个图像信号 S_{ig} 传输 120 比特数据,所以转换电路 30 在每个水平期间供给达 1920 (120×16) 比特的数据。然后,水平驱动电路 23 根据图像信号 S_{ig} ($S_{ig}(1)$ 至 $S_{ig}(16)$) 生成数据线信号 DT,并在随后的水平期间将如此生成的数据线信号 DT 输出至数据线 DTL。

[0082] 与以上提到的操作一起,控制器 21 顺序地将各个 12 比特地址数据(a0 至 a11)与时钟信号 CLK 同步地供给至垂直驱动电路 22 作为地址信号 ADR。即,控制器 21 供给各个 12 比特地址数据(a0 至 a11)作为串行信号。然后,垂直驱动电路 22 根据地址信号 ADR 执行涉及随后水平期间写入的行选择。

[0083] 从而,基于灰度代码 C (其与基于地址信号 ADR 选定的行相关)的灰度数据供给至包含于该行的像素 11,由此对于显示面板 10 上选定的行执行写入。

[0084] 如上所述,由于控制器 21 设定对其执行写入操作的行并在每个水平期间生成数据信号 ADR,并且垂直驱动电路 22 根据地址信号 ADR 在显示装置 1 中执行行选择,从而允许了对于显示面板 10 的所谓的随机存取,使得可增加显示的自由度。

[0085] [效果]

[0086] 如上所述,在第一实施方式中,控制器设定要被执行写入操作的行并在每个水平期间生成地址信号 ADR。从而允许了对于显示面板的所谓的随机存取。进而可增减显示的自由度。

[0087] 在第一实施方式中,地址信号作为串行信号直接从控制器供给至垂直驱动电路。从而,允许实现相对简单的电路配置。

[0088] [变形例 1-1]

[0089] 虽然在第一实施方式中垂直驱动装置 22 在已供给地址信号 ADR 的水平期间之后的水平期间执行基于地址信号 ADR 的行选择,但并不限于此。可替换地,例如,在已供给地址信号 ADR 的水平期间中,也可根据地址信号 ADR 来执行行选择。

[0090] [变形例 1-2]

[0091] 虽然在第一实施方式中每个水平期间传输一组 12 比特地址数据(a0 至 a11),但并不限于此。可替换地,例如,两组 12 比特地址数据(a0 至 a11)可每两个水平期间传输一次,即,针对每一组预定数量的水平期间可供给预定数量的水平线的地址信息。

[0092] [变形例 1-3]

[0093] 虽然在第一实施方式中地址信号 ADR 采取了串行信号的形式,但其并不限于该形式。可替换地,例如,其可以是并行信号,如 2 比特并行信号。此外,虽然第一实施方式中的地址信号的每个比特 a0 至 a11 的时间宽度与图像信号 S_{ig} 的每个比特的宽度相同,但其不限于以上说明。可替换,例如,其可具有对应于两个时钟脉冲的时间宽度。

[0094] <2. 第二实施方式>

[0095] 接下来将说明根据第二实施方式的显示装置 2。在第二实施方式中,控制器使用与图像信号 S_{ig} 的总线相同的总线将地址信号间接地供给至垂直驱动电路。应当注意,相同的参考标号指示与根据第一实施方式的显示装置 1 中的构成部件大致相同的部件,并且将省略其说明。

[0096] 图 10 示出根据第二实施方式的显示装置 2 的构成例。该显示装置 2 包括外围电路 40。外围电路 40 包括转换电路 50、水平驱动电路 43 以及垂直驱动电路 42。

[0097] 转换电路 50 与同步信号 S_{sync} 同步地将图像信号 S_{disp} 转换为适用于驱动显示面板 10 的图像信号,分时地多路复用已从控制器 21 供给的地址信号 ADK 和由此转换的图像信号,并且输出该多路复用的信号为图像信号 S_{ig2} 。

[0098] 图 11 示出转换电路 50 的构成例。转换装置 50 包括多路器(MUX) 55。该多路器 55 分时地多路复用图像信号 S_{ig} (其是从解码器 34 供给的 16 比特并行信号)以及包含于地址信号 ADR 中的各个地址数据 a0 至 a11 的每一个,以生成作为 16 比特并行信号的图像信号 S_{ig2} 。

[0099] 水平驱动电路 43 根据控制信号 CTLB 和信号数据 S_{ig} 生成包括每个像素 11 的灰度数据的数据线信号 DT,并且如根据第一实施方式的水平驱动电路 23 那样,将由此生成的数据线信号 DT 输出至信号线 DTL。此外,水平驱动电路 43 也用于从图像信号 S_{ig} 中提取各个地址数据 a0 至 a11,以生成地址信号 ADR2,并将由此生成的地址信号 ADR2 供给至垂直驱动电路 42。

[0100] 垂直驱动电路 42 根据控制信号 CTLC 和地址信号 ADR2 生成扫描线信号 WS (其包括用于以行为单位选择各个像素 11 的扫描脉冲),以及如根据第一实施方式的垂直驱动电路 22 那样将由此生成的扫描线信号 WS 输出至扫描线 WSL。在以上提到情况下,垂直驱动电路 42 在已供给地址信号 ADR2 的水平期间中根据地址信号 ADR2 以行为单位选择各个像素 11。

[0101] 此处,垂直驱动电路 42 对应本申请的一个实施方式中的“扫描驱动部”的一个具体但非限制性的实例。水平驱动电路 43 对应本申请的一个实施方式中“显示驱动部”的一个具体但非限制性的实例。

[0102] 图 12 示出外围电路 40 的操作实例的时序表的实例,其中,图 12 的(A) 示出水平同步信号 H_{sync} 的波形实例,图 12 的(B) 示出时钟信号 CLK 的波形实例,以及图 12 的(C) 示出图像信号 S_{ig2} (1) 至 S_{ig2} (16) 的波形实例。

[0103] 在每个水平期间(1H)中,转换电路 50 将包括十六个并行信号的图像信号 S_{ig2} (S_{ig2} (1) 至 S_{ig2} (16)) (图 12 的(C)) 与时钟信号 CLK 同步地供给至水平驱动电路 43。在以上的情况下,转换电路 50 的多路器 55 执行分时多路复用,以将各个地址数据 a0 至 a11 (在控制器 21 所供给的信号 ADR 中) 布置在 1920 (120×16) 比特的图像信号 S_{ig} (S_{ig} (1) 至 S_{ig} (16)) 的各个数据之前。应当理解,在该实例中,多路器 55 将相应的地址数据片 a0 至 a11 布置在十六个图像信号 S_{ig2} (1) 至 S_{ig2} (16) 的十二个图像信号(图像信号 S_{ig2} (1) 至 S_{ig2} (12)) 之前。

[0104] 水平驱动电路 43 从图像信号 S_{ig2} (S_{ig2} (1) 至 S_{ig2} (16)) 提取图像信号 S_{ig} 且根据图像信号 S_{ig} 驱动显示面板 10。此外,水平驱动电路 43 从图像信号 S_{ig2} 中提取各个地址数据 a0 至 a11 并将由此提取的各个地址数据 a0 至 a11 供给至垂直驱动电路 42,作为地址

信号 ADR2。然后,垂直驱动电路 42 执行行选择,涉及根据地址信号 ADR2 在考虑的水平期间(1H)中的写入。

[0105] 即,在根据第二实施方式的显示装置 2 中,由于各个地址数据 a0 至 a11 传输并接收为并行数据,因此与根据第一实施方式(图 9)的显示装置的情况相比,允许了在一个水平期间(1H)较早阶段将各个地址数据 a0 至 a11 供给至垂直驱动电路 42。因此,允许垂直驱动电路 42 在各个地址数据 a0 至 a11 在以上水平期间中已供给之后提供执行行选定所需的时间。

[0106] 如在第二实施方式中说明的,该地址数据传输并接收为并行数据。因此,在地址信号已供给的水平期间,允许了根据此地址信号执行行选择。

[0107] 此外,在第二实施方式中,在传输和接收地址数据时地址数据和图像信号作为并行数据被分时多路复用。从而可避免添加新的总线。进而可简化该配置。

[0108] 其他效果与第一实施方式的效果相同。

[0109] [变形例 2-1]

[0110] 虽然在第二实施方式中垂直驱动装置 42 在已供给地址信号 ADR2 的水平期间中执行根据地址信号 ADR2 的行选择,但其不限于以上说明。可替换地,例如,在已供给地址信号 ADR2 的水平期间之后,也可根据地址信号 ADR 来执行行选择。即使在后者情况下,也可允许随机存取,使得可如第一实施方式的情况一样增加显示的自由度。

[0111] 此外,在以上的情况下,例如,多路器 55 可执行分时多路复用,以将各个地址数据 a0 至 a11 布置在图像信号 S_{ig} 中 1920 (120×16) 的图像信号 S_{ig} ($S_{ig}(1)$ 至 $S_{ig}(16)$) 各个数据之后。

[0112] [变形例 2-2]

[0113] 虽然第二实施方式中在每个期间传输一组 12 比特地址数据(a0 至 a11),但不限于以上说明。可替换地,例如,两组 12 比特地址数据(a0 至 a11)可每两个水平期间传输一次,即,针对每组预定数量的水平期间可供给预定数量的水平线的地址信息。

[0114] <3. 第三实施方式>

[0115] 接下来将说明根据第三实施方式的显示装置 3。在第三实施方式中,显示面板 10 上的每两行像素 11 被驱动。应当注意,相同的参考标号指示与根据第一实施方式的显示装置 1 中的构成部件大致相同的部件,并且将省略其说明。

[0116] 图 13 示意性地示出根据第三实施方式的显示装置 3 的驱动方法的实例。在显示装置 3 中,该显示面板不是以逐行(线 L)驱动,而是以两行(线 L2)为单位,即,按照两行。具体地,显示装置 3 被配置使得垂直驱动电路(例如,根据以上提到实施方式之一的垂直驱动电路 22 或 42)将扫描脉冲一起供给至两条扫描线 WSL,从而以两行为单位驱动像素 11。

[0117] 由于通过以两行为单位从而使驱动显示装置 3 中涉及驱动的有效线的数量减半,因此可获得各种效果。接下来将通过给出若干实例进行说明。

[0118] 图 14 示意性地示出显示装置 3 显示操作的一个实例。在该实例中,显示装置 3 能够按照比逐行驱动(虚线)的速度快两倍的速度执行扫描。换句话说,显示装置 3 可增加显示的刷新率。即,就像有效线减少的数量一样,图 14 中示出的实例示出了扫描的加速。

[0119] 此外,就像有效线数量的减少一样,像素 11 的灰度显示被细化。接下来将说明其实例。

[0120] 图 15 示出在使得灰度显示更精细时执行的显示操作的实例的时序表。为了描述方便,该实例示出扫描线 WSL 的数量为六条的情况。即,例如与图 4 中示出的情况相比,图 15 示出扫描线 WSL 的数量减少的情况。

[0121] 在该实例中,驱动期间 D 包括如图 15 示出的四个位平面 BP1 至 BP4。即,在该实例中,灰度代码 C 是 16 阶灰度代码,其包括 4 比特灰度数据 b1 至 b4,并且灰度阶的数量是图 4 中所示情况的两倍。

[0122] 类似地,由于与执行逐行驱动的情况相比,显示装置 3 中有效线的数量降低,因此像素 11 上的灰度显示变得更精细。

[0123] 要注意的是,由于通过以两行为单位驱动像素 11 而降低有效线的数量,因此在第三实施方式中显示面板 10 的垂直方向上的分辨率减半。从而使垂直方向上的分辨率等于 HD 图像(2K1K)的分辨率,例如,通过使用所谓的 4K2K 面板作为显示面板 10。然后,对应于有效线减少量的数量可用于增加如图 14 示出的刷新频率,或通过布置如以上说明的驱动方法使如图 15 所述的像素 11 的灰度显示更精细。

[0124] 接下来将说明根据第三实施方式的外围电路的电路操作。第三实施方式可应用于根据第一实施方式的显示装置 1(图 1)和根据第二实施方式的显示装置 2(图 2)。

[0125] 首先将说明第三实施方式应用至显示装置 1(图 1)的情况。

[0126] 图 16 示出根据第三实施方式的外围电路 20'的电路操作实例的时序表的实例,其中,图 16 的(A)示出水平同步信号 Hsync 的波形实例,图 16 的(B)示出时钟信号 CLK 的波形实例,图 16 的(C)示出地址信号 ADR 的波形实例,以及图 16 的(D)示出图像信号 S_{ig} ($S_{ig}(1)$ 至 $S_{ig}(16)$)的波形实例。

[0127] 在每个水平期间(1H)(图 16 的(D)),转换电路 30 将包括十六个并行信号的图像信号 S_{ig} ($S_{ig}(1)$ 至 $S_{ig}(16)$)与时钟信号 CLK 同步地供给至水平驱动电路 23。

[0128] 与以上提出的操作一起,控制器 21 与时钟信号 CLK 同步地将 12 比特地址数据(c0 至 c11)和 12 比特地址数据(d0 至 d11)供给至垂直驱动电路 22,作为地址信号 ADR。然后,垂直驱动电路 22 根据地址信号 ADR 执行涉及在随后水平期间(1H)中的写入的行选择。

[0129] 从而,基于灰度代码 C 的灰度数据被供应至包含在根据地址信号 ADR 所选择的两行的像素 11,由此对显示面板 10 的选定行执行写入。

[0130] 接下来将说明第三实施方式应用至显示装置 2(图 10)的实例。在该实例中,32 比特并行信号用作图像信号 S_{ig2} 。

[0131] 图 17 示出根据第三实施方式的外围电路 40'的电路操作实例的时序表的实例,其中,图 17 的(A)示出水平同步信号 H_{sync} 的波形实例,图 17 的(B)示出时钟信号 CLK 的波形实例,以及图 17 的(C)示出图像信号 S_{ig2} ($S_{ig2}(1)$ 至 $S_{ig2}(32)$)的波形实例。

[0132] 在每个水平期间(1H)(图 17 的(D))中,转换电路 50 将包括三十二个并行信号的图像信号 S_{ig2} ($S_{ig2}(1)$ 至 $S_{ig2}(32)$)与时钟信号 CLK 同步地供给至水平驱动电路 43。在以上提到的情况下,转换电路 50 的多路器 55 执行分时多路复用,以将包含于已从控制器 21 供给的地址信号 ADR 中的各个地址数据 d0 至 d11 和各个地址数据 c0 至 c11 布置在 1920 比特(60×32)的图像信号 S_{ig} ($S_{ig}(1)$ 至 $S_{ig}(32)$)的各个数据之前。要注意的是,在该实例中,多路器 55 将各个地址数据片 c0 至 c11 布置在三十二个图像信号 $S_{ig2}(1)$ 至 $S_{ig2}(12)$ 之前并将各个地址数据片 d0 至 d11 布置在各个图像信号 $S_{ig2}(13)$ 至 $S_{ig2}(24)$ 之前。

[0133] 水平驱动电路 43 从图像信号 $S_{ig}2$ (($S_{ig}2(1)$ 至 $S_{ig}2(32)$)) 提取图像信号 S_{ig} 并根据图像信号 S_{ig} 驱动显示面板 10。水平驱动电路 43 也从图像信号 $S_{ig}2$ 提取各个地址数据 $c0$ 至 $c11$ 以及各个地址数据 $d0$ 至 $d11$, 并将它们供给至垂直驱动电路 42 作为地址信号 $ADR2$ 。然后, 垂直驱动电路 42 根据地址信号 $ADR2$ 选择涉及在水平期间(1H)中的写入的两行。

[0134] 从而, 基于灰度代码 C 的灰度数据供给至包含于根据地址信号 $ADR2$ 如此选定的两行的像素 11, 由此对显示面板 10 上选定的两行执行写入。

[0135] 如上所述, 由于第三实施方式被配置为每水平期间传输和接收针对两行的地址数据, 可允许增加显示的自由度, 例如, 刷新频率增加以使像素的灰度显示更精细。其他效果与从第一实施方式和第二实施方式获得的效果相同。

[0136] [变形例 3-1]

[0137] 虽然如上所述, 第三实施方式中在每个水平期间以两行来传输和接收地址数据, 但其不限于以上说明。可替换地, 例如, 可传输和接收针对三行以上的地址数据。

[0138] [变形例 3-2]

[0139] 此外, 虽然在第三实施方式中同时驱动显示面板 10 上相邻的两行, 但其不限于以上说明。可替换, 例如, 可同时驱动彼此隔开的两行。

[0140] <4. 应用例>

[0141] 接下来将说明在以上提到的实施方式和变形例中说明的显示装置的应用例。

[0142] 图 18 示出了应用了根据以上提到的实施方式等中的任一一项的显示装置的电视机的外观。该电视机包括, 例如, 图像显示画面部 510, 其包括前面板 511 和滤色玻璃 512。该图像显示画面部 510 是由根据以上提到的实施方式等中的任一一项的显示装置构成的。

[0143] 除了如以上提到的应用于电视机, 根据前面提到的实施方式等的任一一项的显示装置还可应用于所有领域的电子设备, 例如, 数码相机、笔记本个人计算机、便携式终端(如蜂窝电话等)、手持式游戏机、摄像机、投影仪等。换句话说, 根据前面提到的实施方式等的任一一项的显示装置可应用于涉及图像显示的所有领域中的任何电子设备。

[0144] 虽然目前已通过给出实施方式和变形例以及其对于电子设备的应用例对本技术进行了说明, 但本技术不限于以上提到的实施方式等并且可进行各种修改。

[0145] 例如, 虽然在以上提到的每个实施方式等中, 一个帧期间被分割的子帧期间 SF 的数量与扫描线 WSL 的数量相同, 但其不限于此。可替换地, 例如所分割的子帧期间 SF 的数量可大于扫描线 WSL 的数量。

[0146] 此外, 例如, 虽然如图 2 示出在以上提到的实施方式等的任一项中灰度代码 C 中的各个比特的值是按从低位比特 $b1$ 的顺序写入各个像素 11, 但其不限于此。可替换地, 例如, 比特值可从高位比特 $b12$ 写入像素。

[0147] 此外, 例如, 虽然以上提到的实施方式等的任一项中, 位平面 BP 的时间宽度根据比特权重而被设定为比例 $1:2:4:8:\dots$, 但其不限于此并且在不影响图像质量的情况下可进行稍微地改变。

[0148] 据此, 至少可根据以上说明的本申请的实施方式和变形例获得以下配置:

[0149] (1) 显示装置, 包括:

[0150] 显示部, 包括多个显示像素;

- [0151] 控制部,生成地址信息,通过所述地址信息指定要被驱动的水平线;以及
- [0152] 驱动部,在设定为驱动由所述地址信息指定的所述水平线的单位驱动期间内,以符合包括多个比特的灰度代码中的每个所述比特的权重的驱动间隔来基于每个所述比特的值驱动所述显示像素,
- [0153] 其中,所述控制部任意地设定所述单位驱动期间的开始时间。
- [0154] (2) 根据(1)项的显示装置,其中,所述控制部设定所述开始时间以使所述单位驱动期间按不同于所述显示部中所述水平线的布置顺序的顺序开始。
- [0155] (3) 根据(2)项的显示装置,其中
- [0156] 每个帧期间包括具有时间宽度彼此相等的多个子帧期间,以及
- [0157] 所述控制部以所述子帧期间为单位设定所述开始时间。
- [0158] (4) 根据(3)项的显示装置,其中
- [0159] 每个所述子帧期间被分割为时间宽度彼此相等的多个水平期间,以及
- [0160] 所述驱动部以所述水平期间为单位驱动所述显示像素。
- [0161] (5) 根据(4)项的显示装置,其中,所述控制部针对每个所述水平期间将所述地址信息供给至所述驱动部。
- [0162] (6) 根据(5)项的显示装置,其中,所述控制部将在下个水平期间要被驱动的所述水平线的地址信息供给至所述驱动部。
- [0163] (7) 根据(5)项的显示装置,其中,所述控制部生成在当前的所述水平期间中要被驱动的所述水平线的地址信息。
- [0164] (8) 根据(1)至(7)中任一项的显示装置,其中,所述控制部输出所述地址信息作为串行信号。
- [0165] (9) 根据(4)至(7)中任一项的显示装置,其中,所述控制部将所述灰度代码中的每个所述比特作为并行信号输出至具有预定比特宽度的总线,并将所述地址信息作为并行信号输出至所述总线的至少一部分。
- [0166] (10) 根据(9)项的显示装置,其中,在每个所述水平期间中,所述控制部将所述地址信息布置在所述灰度代码中的每个所述比特之前。
- [0167] (11) 根据(9)的显示装置,
- [0168] 其中,所述驱动部包括:
- [0169] 扫描驱动部,根据所述地址信息选择要被驱动的所述水平线;以及
- [0170] 显示驱动部,将对应于所述灰度代码中每个所述比特的值的电压供给至所述显示像素,
- [0171] 其中,所述控制部将所述灰度代码和所述地址信息供给至所述显示驱动部,以及
- [0172] 其中,所述显示驱动部将所述地址信息供给至所述扫描驱动部。
- [0173] (12) 根据(4)至(11)中任一项的显示装置,其中,所述控制部针对每一组预定数量的所述水平期间将所述预定数量的所述水平线的所述地址信息供给至所述驱动部。
- [0174] (13) 根据(4)至(11)中任一项的显示装置,其中,所述控制部针对每个所述水平期间将多个所述水平线的所述地址信息供给至所述驱动部。
- [0175] (14) 根据(1)至(13)中任一项的显示装置,其中,所述单位驱动期间的时间等于一帧期间的时间。

[0176] (15) 一种驱动电路, 包括:

[0177] 控制部, 生成地址信息, 通过所述地址信息指定显示部中要被驱动的水平线, 所述显示部包括多个显示像素; 以及

[0178] 驱动部, 在设定为驱动由所述地址信息指定的所述水平线的单位驱动期间内, 以符合包括多个比特的灰度代码中的每个所述比特的权重的驱动间隔来基于每个所述比特的值驱动所述显示像素,

[0179] 其中, 所述控制部任意地设定所述单位驱动期间的开始时间。

[0180] (16) 一种驱动方法, 包括:

[0181] 生成地址信息, 通过所述地址信息指定显示部中要被驱动的水平线, 所述显示部包括多个显示像素;

[0182] 在设定为驱动由所述地址信息指定的所述水平线的单位驱动期间内, 以符合包括多个比特的灰度代码中的每个所述比特的权重的驱动间隔来基于每个所述比特的值驱动所述显示像素,

[0183] 任意地设定所述单位驱动期间的开始时间。

[0184] (17) 一种电子设备, 包括:

[0185] 显示装置; 以及

[0186] 控制部, 执行利用所述显示装置的操作控制,

[0187] 其中, 所述显示装置包括

[0188] 显示部, 包括多个显示像素;

[0189] 控制部, 生成地址信息, 通过所述地址信息指定要被驱动的水平线; 以及

[0190] 驱动部, 在设定为驱动由所述地址信息指定的所述水平线的单位驱动期间内, 以符合包括多个比特的灰度代码中的每个所述比特的权重的驱动间隔来基于每个所述比特的值驱动所述显示像素,

[0191] 其中, 所述控制部任意地设定所述单位驱动期间的开始时间。

[0192] 其中控制部任意地设定单比特驱动期间的开始时间。

[0193] 应当理解, 除非出现矛盾, 否则涉及显示装置的(2)至(14)的任何组合可用于每个涉及驱动电路的(15)、涉及驱动方法的(16)、以及涉及电子设备的(17)。也考虑这种组合作为根据本技术的示例性实施方式的优选组合。

[0194] 本公开包含 2011 年 9 月 22 日提交至日本专利局的日本在先专利申请 JP2011-207141 中所公开的主题, 其全部内容通过引用结合于此。

[0195] 本领域技术人员应当理解, 根据设计需求和其他因素, 在所附权利要求或其等同方案的范围内, 可以进行各种修改、组合、子组合以及更改。

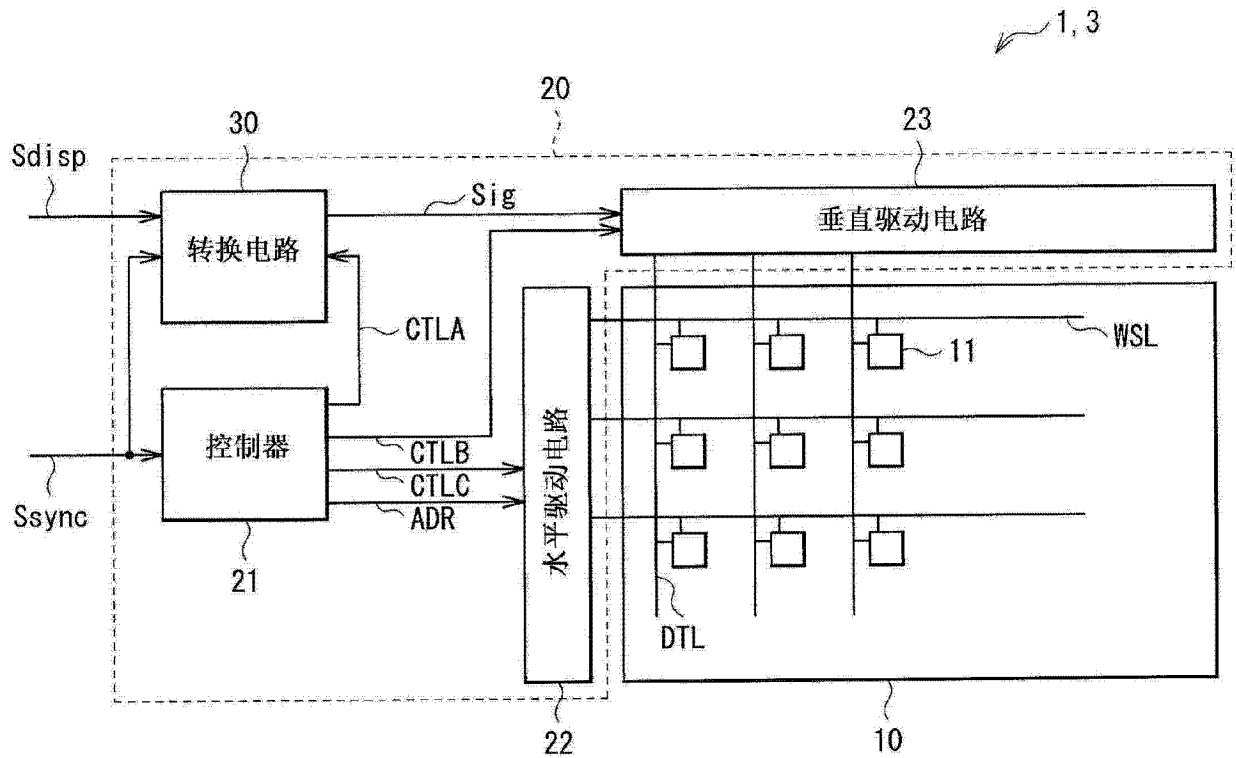


图 1

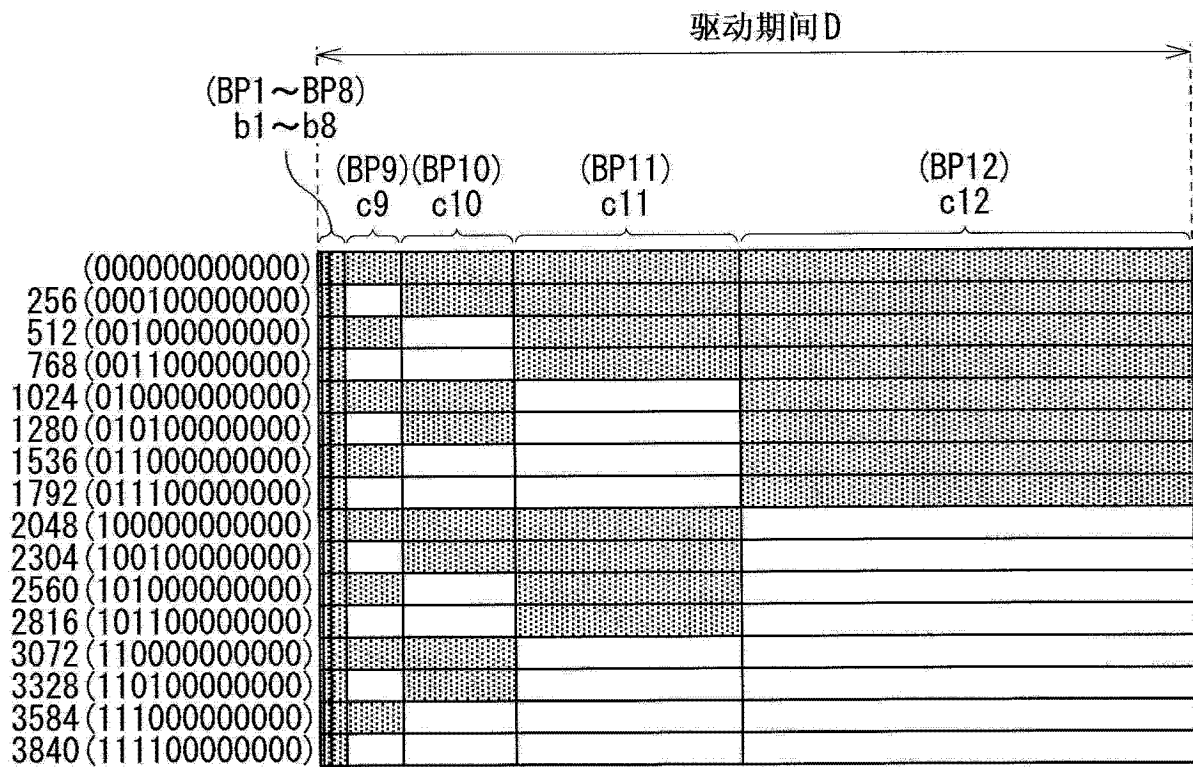


图 2

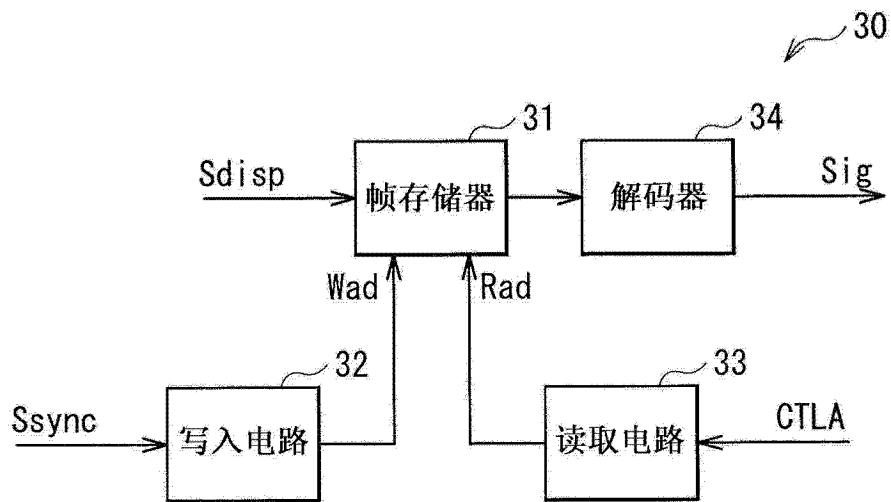


图 3

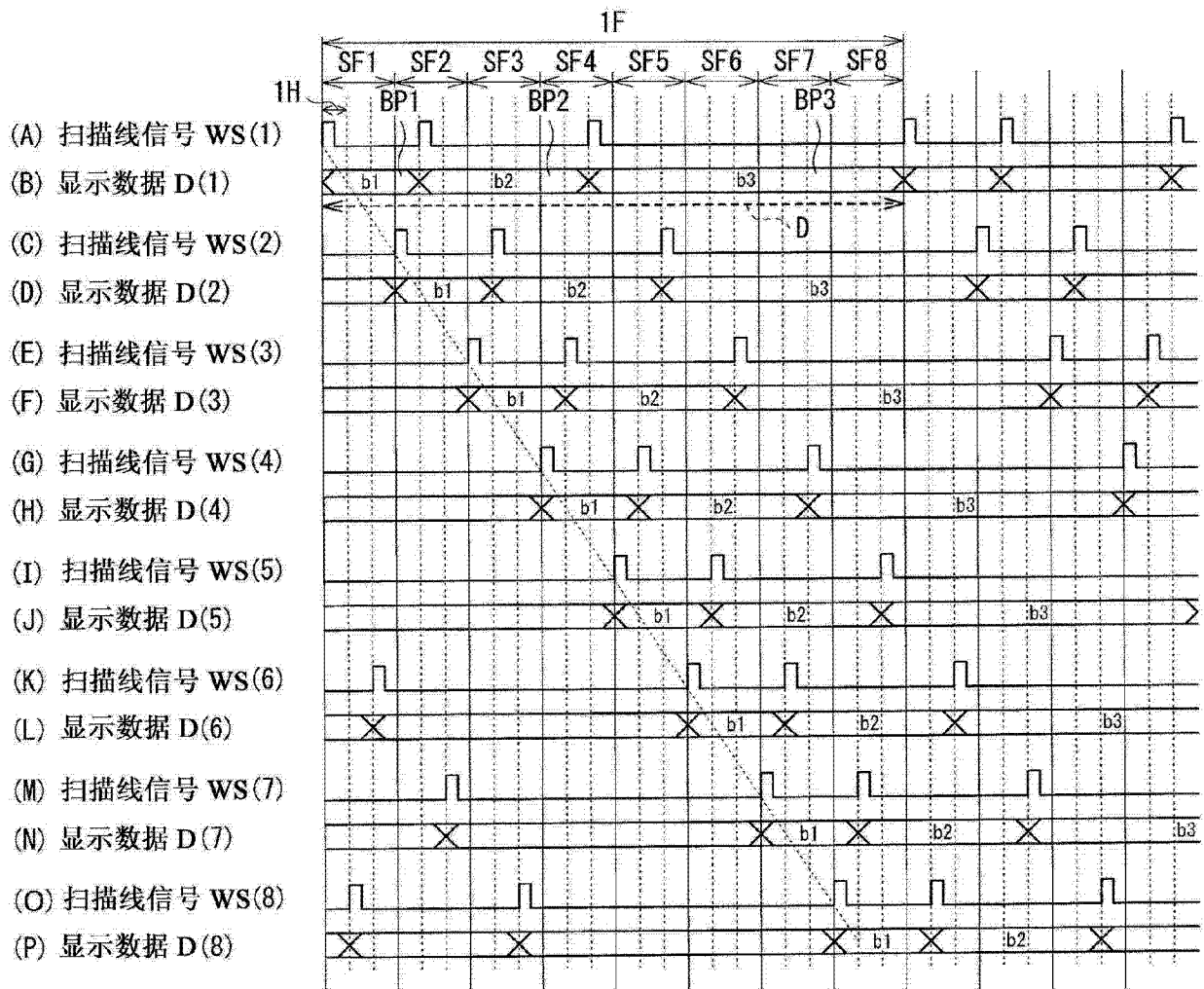


图 4

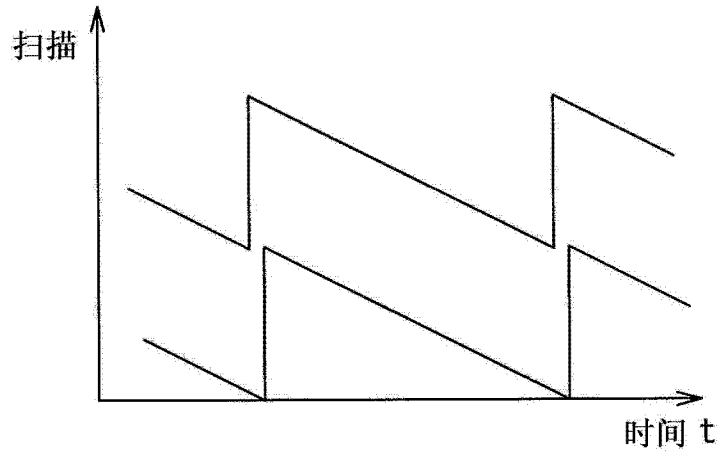


图 5

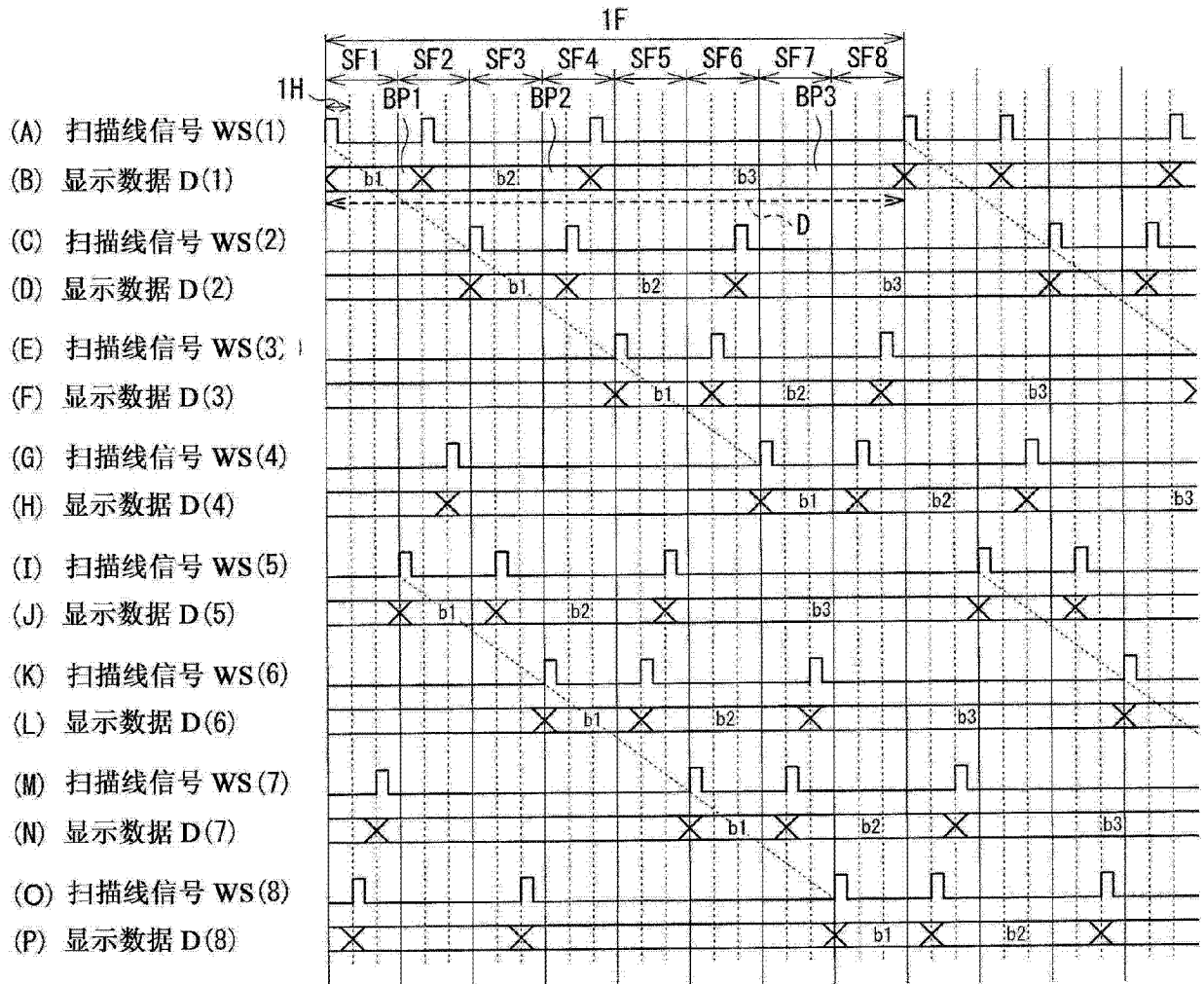


图 6

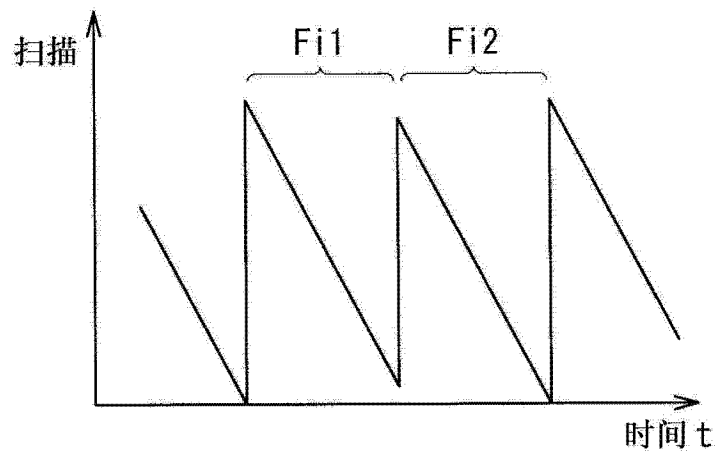


图 7

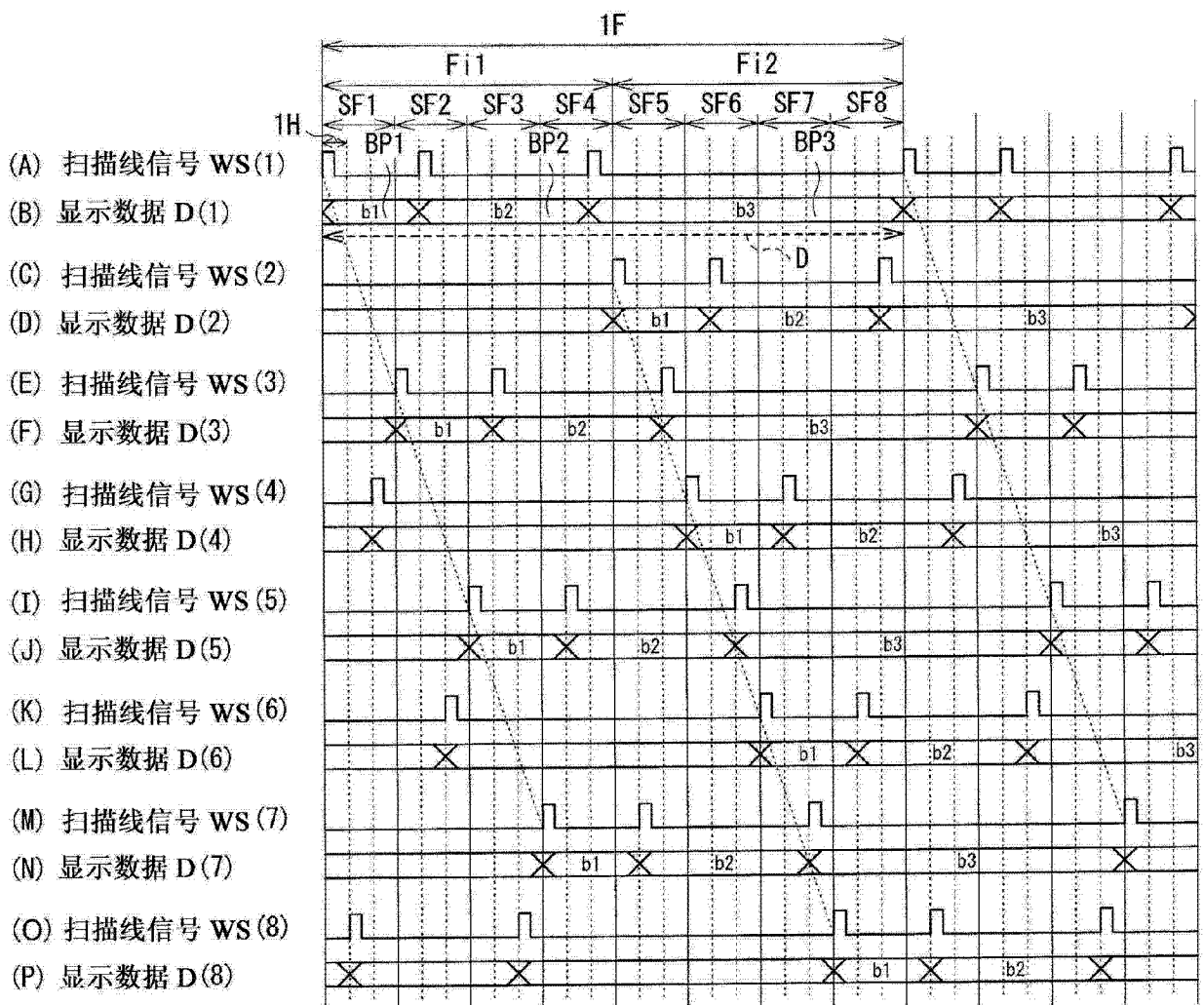


图 8

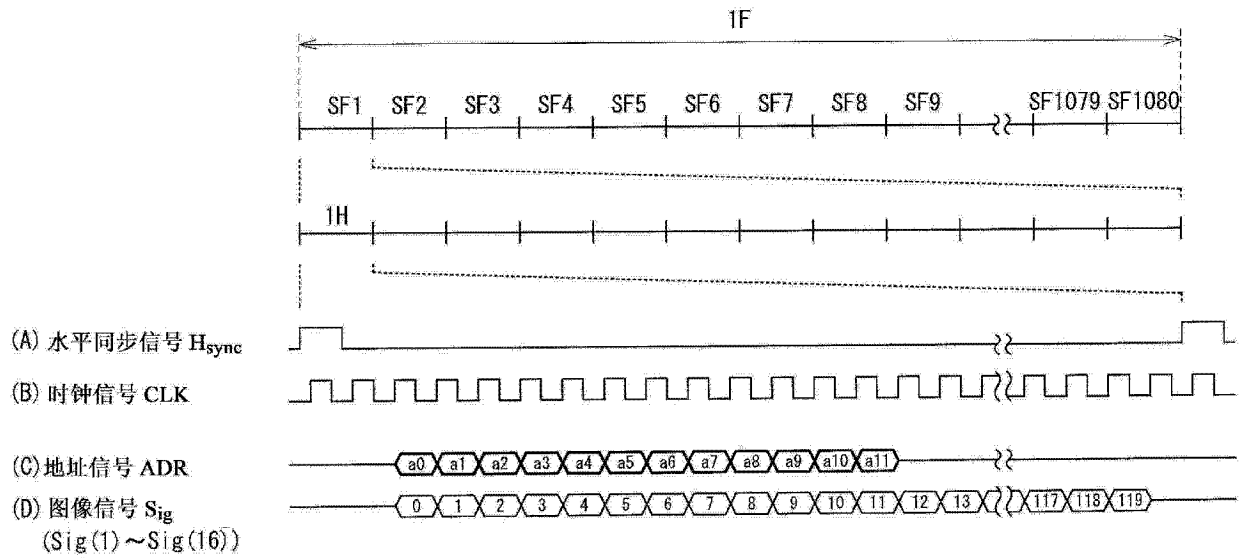


图 9

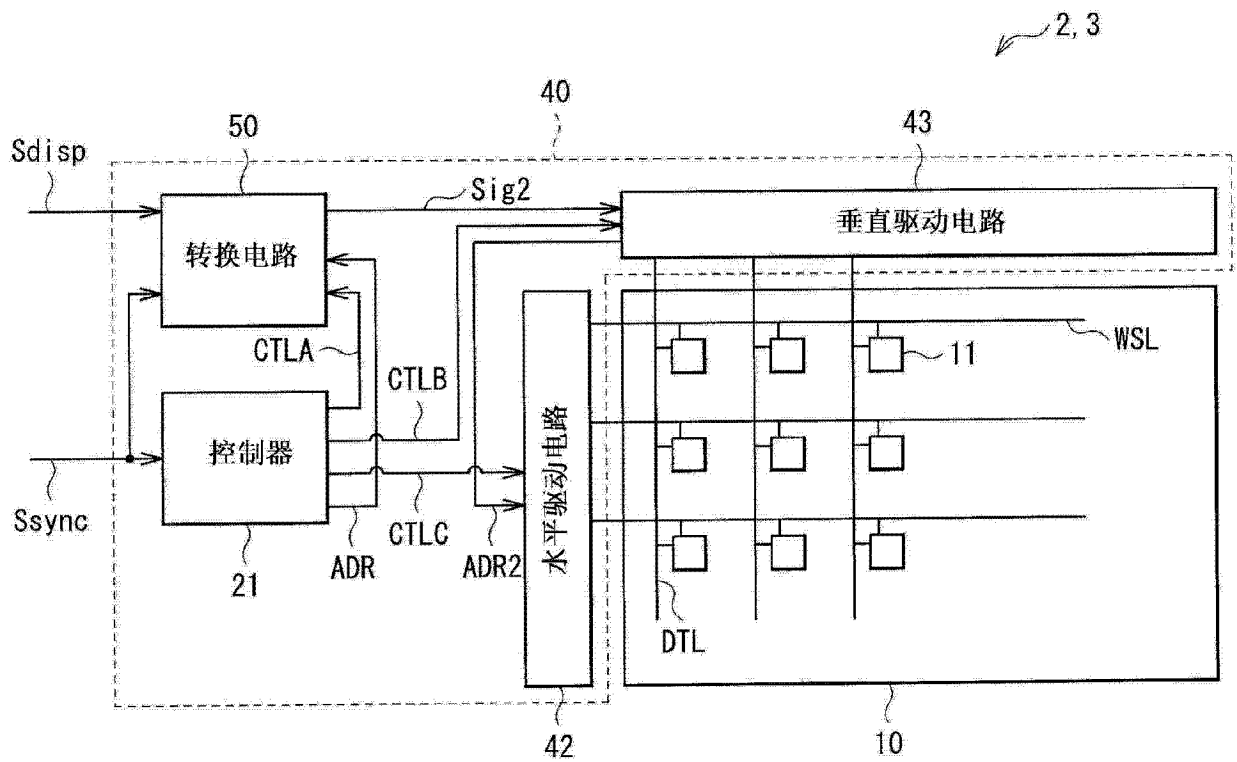


图 10

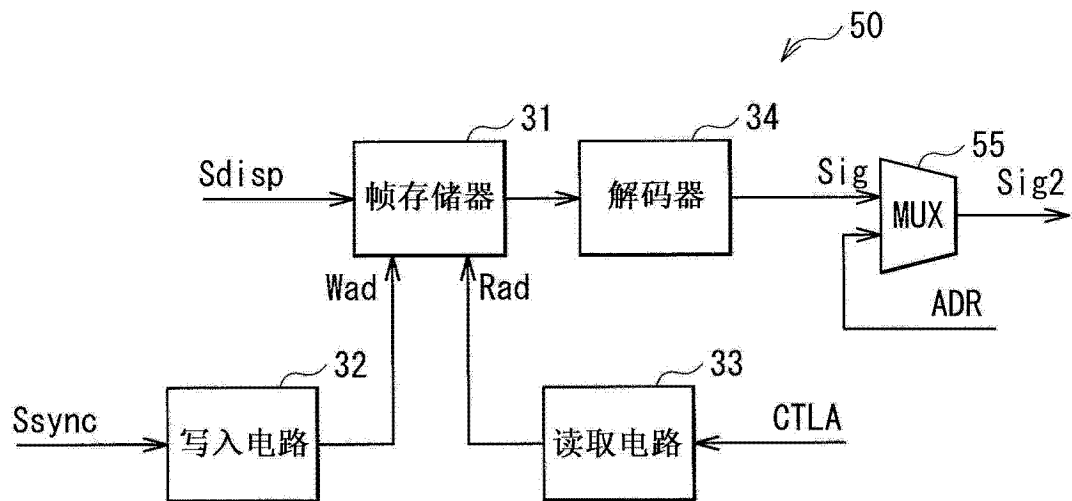


图 11

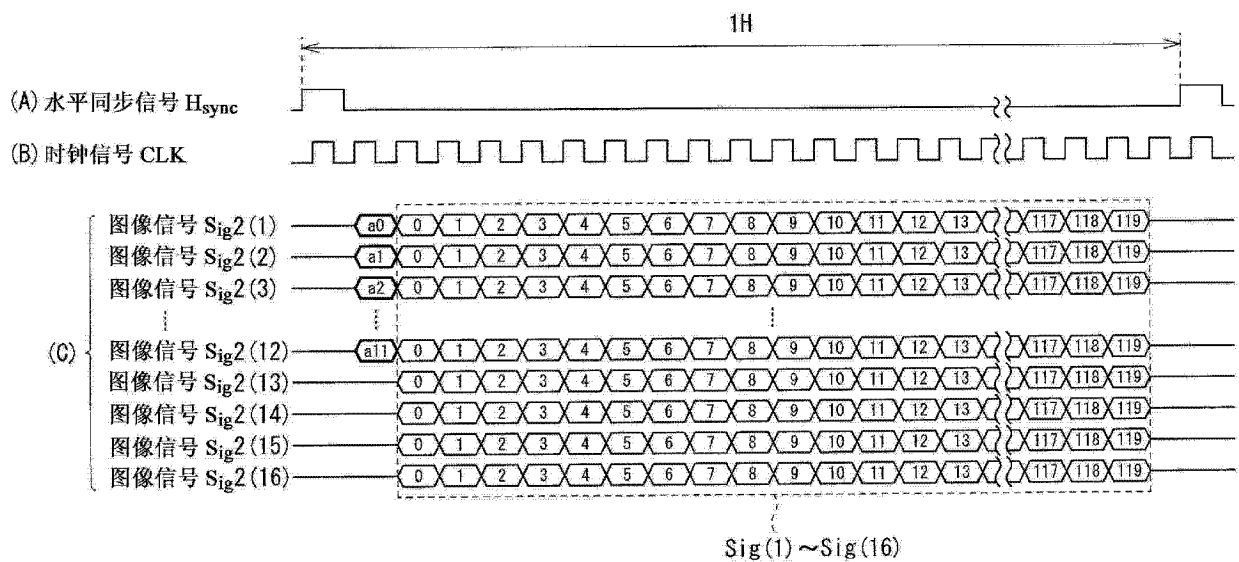


图 12

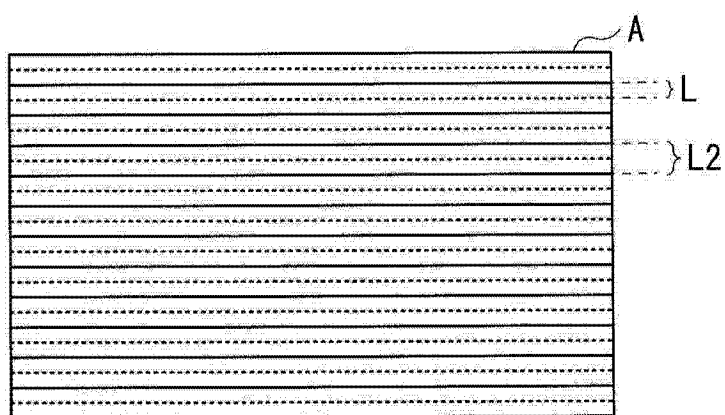


图 13

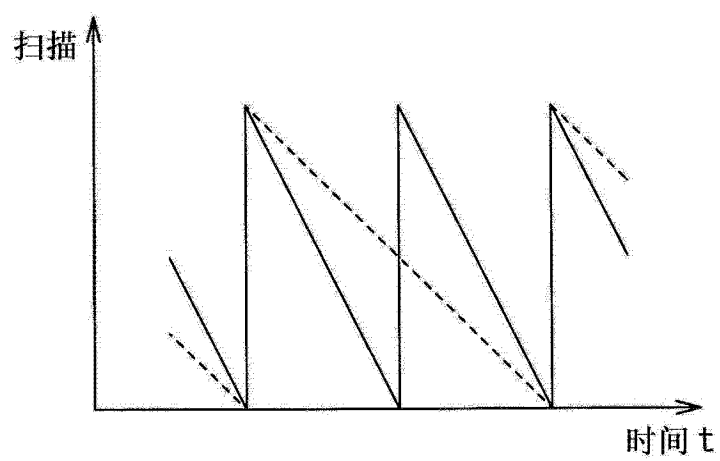


图 14

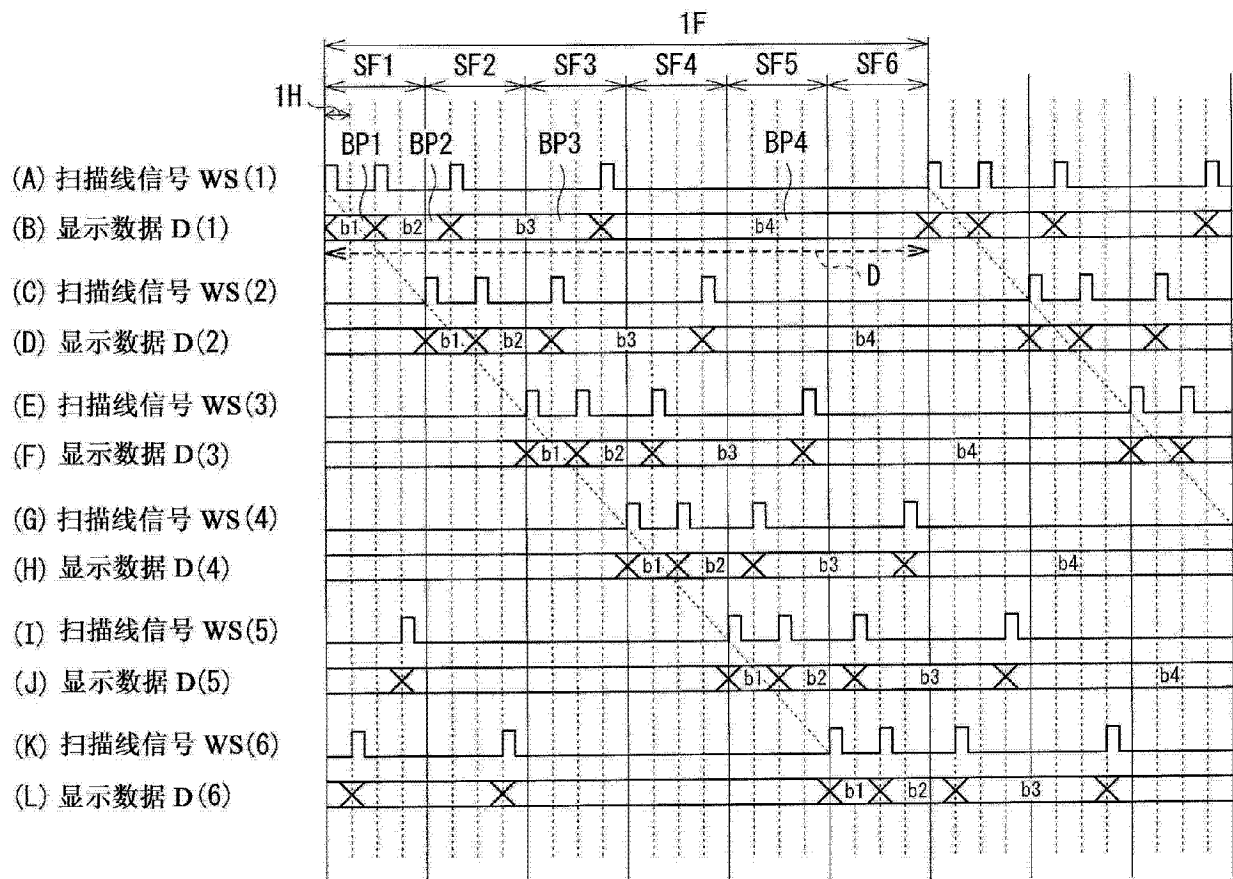


图 15

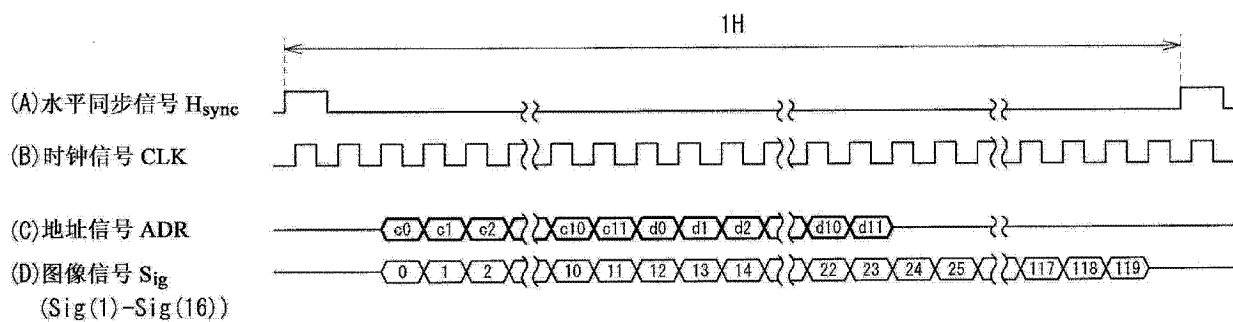


图 16

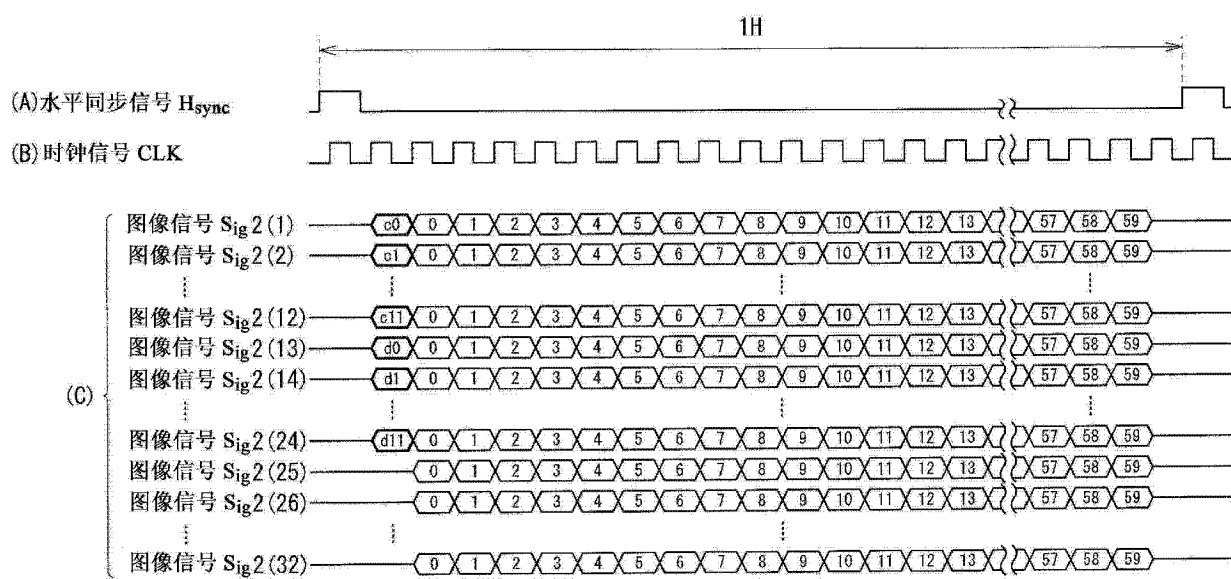


图 17

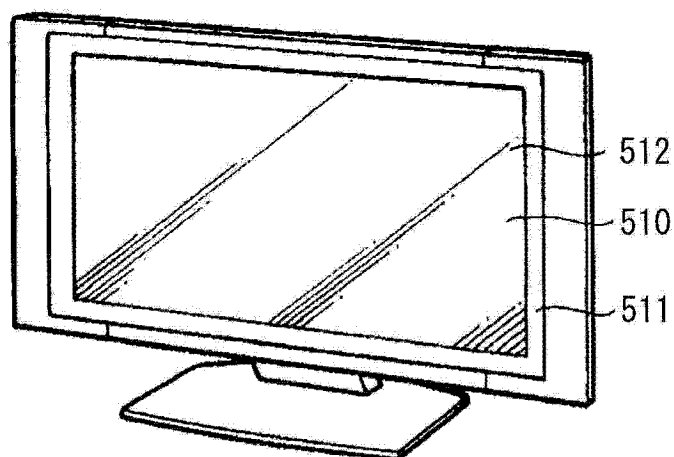


图 18