Патентно-техническая библиотека

Союз Советских Социалистических Республик

Государственный комитет СССР по делам изобретений и открытий

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 767959

(61) Дополнительное к авт. свид-ву —

(22) Заявлено 06.12.78 (21) 2692053/18-21

с присоединением заявки № —

(23) Приоритет —

Опубликовано 30.09.80. Бюллетень № 36

Дата опубликования описания 10.10.80

(51) М. Кл.[3] H 03 K 5/153

(53) УДК 621.374.5(088.8)

(72) Авторы изобретения И. В. Пучков, С. А. Колесов и Ю. В. Соколов

(71) Заявитель —

(54) УСТРОЙСТВО ЗАДЕРЖКИ

1

Изобретение относится к области импульсной техники.

Известно устройство задержки, содержащее хронирующий конденсатор, заряд которого производится от генератора тока, а разряд — выходным эмиттерным повторителем запускающего вентиля эмиттерно-связанной логики (ЭСЛ). В качестве порогового устройства используется вентильный ЭСЛ элемент. Это устройство обладает двумя существенными источниками нестабильности времени задержки фронта импульса, проявляющимися при изменениях температуры окружающей среды и питающего напряжения. При воздействии дестабилизирующих факторов изменяется начальный уровень напряжения на хронирующем конденсаторе, кроме того, изменяется уровень входного напряжения, при котором происходит срабатывание логического вентиля, выполняющего роль порогового устройства[1].

Целью предлагаемого изобретения является повышение стабильности задержки фронта импульса при воздействии дестабилизирующих факторов (изменения температуры окружающей среды и питающего напряжения).

2

Для достижения поставленной цели в устройство задержки, содержащее запускающий вентиль, источник тока, подключенный между шиной питания и прямым выходом запускающего вентиля, цепь из соединенных последовательно резистора и хронирующего конденсатора, подключенная между прямым выходом запускающего вентиля и земляной шиной, пороговый элемент, введены второй источник тока, включенный между шиной питания и инверсным входом дифференциального приемника в качестве порогового элемента, прямой вход которого подключен к незаземленной обкладке хронирующего конденсатора, резистор, включенный между инверсным входом дифференциального приемного и инверсным выходом запускающего вентиля.

На чертеже представлена принципиальная электрическая схема устройства задержки.

В ее состав входит запускающий ЭСЛ вентиль 1 с комплементарным выходом. Прямой выход вентиля 1 через резистор 2 разряжает хронирующий конденсатор 3, заряд которого осуществляется током источника 4 тока. Хронирующий конденсатор подклю-

чен между земляной шиной и прямым входом дифференциального ЭСЛ приемника 5, являющегося пороговым элементом. На инверсный вход дифференциального приемника 5 через резистор 2 подается сигнал с инверсного выхода запускающего вентиля 1. Ток через резистор 6 выдается с помощью источника тока 7, аналогичного источнику тока 4.

В исходном состоянии запускающий ЭСЛ вентиль находится в состоянии логического нуля, при этом на хронирующем конденсаторе поддерживается соответствующий уровень напряжения. На инверсном входе дифференциального приемника поддерживается уровень напряжения, равный уровню логической единицы плюс падение напряжения на резисторе 6 от тока источника тока 7. При переключении запускающего ЭСЛ вентиля в состояние логической единицы хронирующий конденсатор 3 начинает заряжаться полным током источника 4, ибо выходной транзистор на прямом выходе запускающего ЭСЛ вентиля запирается. На инверсном входе дифференциального приемника устанавливается потенциал, равный напряжению логического нуля плюс падение напряжения от тока источника 7 на резисторе 6. Очевидно, что напряжение на прямом и инверсном входах дифференциального приемника сравняется тогда, когда приращение напряжения на хронирующем конденсаторе 3 станет равным падению напряжения на резисторе 6. В этот момент времени произойдет переключение дифференциального приемника и на его выходе сформируется задержанный перепад напряжения (фронт импульса).

Применение в качестве порогового элемента дифференциального приемника обеспечивает появление выходного сигнала в момент равенства потенциалов на его прямом и инверсном входах вне зависимости от абсолютных значений этих потенциалов. Таким образом, стабильность времени задержки при воздействии дестабилизирующих факторов определяется стабильностью разности потенциалов логического нуля на прямом и инверсном выходах запускающего вентиля, что обеспечивается при использовании комплементарных выходов одного и того же вентиля, а также стабильностью разности токов источников 4 и 7, что достигается применением в качестве активных элементов этих источников транзисторов с согласованными параметрами.

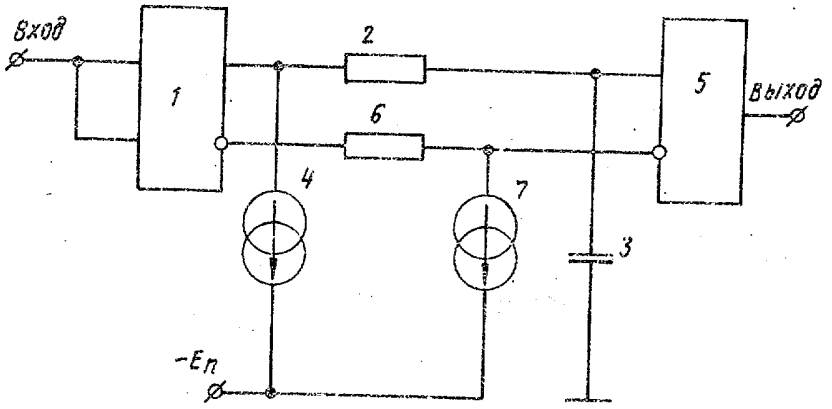
Использование новых элементов — дифференциального приемника в качестве порогового устройства и цепи, состоящей из резистора, подключенного между инверсным выходом запускающего вентиля и инверсным входом дифференциального приемника, и источника тока, включенного между шиной питания и инверсным входом дифференциального ЭСЛ приемника выгодно отличает предлагаемую схему задержки фронта импульса от прототипа. Нестабильность времени задержки у устройства прототипа составляет 1% при изменении напряжения питания на 5% от номинального значения и 6% при изменении температуры окружающей среды от 5 до 60°С, тогда как у предлагаемого устройства нестабильность времени задержки не превышает 0,2% при изменении напряжения питания в тех же пределах. Нестабильность времени задержки при изменении температуры окружающей среды в пределах от 5 до 60°С не более 1%. Таким образом, предлагаемая схема позволяет получить характеристики по стабильности времени задержки более чем в 5 раз лучше, чем у прототипа, и является прецизионной схемой электронной временной задержки.

Формула изобретения

Устройство задержки, содержащее запускающий вентиль, источник тока, подключенный между шиной питания и прямым выходом запускающего вентиля, цепь из соединенных последовательно резистора и хронирующего конденсатора, подключенная между прямым выходом запускающего вентиля и земляной шиной, пороговый элемент, *отличающееся* тем, что, с целью повышения стабильности, в него введены второй источник тока, включенный между шиной питания и инверсным входом дифференциального приемника в качестве порогового элемента, прямой вход которого подключен к незаземленной обкладке хронирующего конденсатора, резистор, включенный между инверсным входом дифференциального приемника и инверсным выходом запускающего вентиля.

Источники информации,
принятые во внимание при экспертизе

1. Лебедев А. В. и др. Формирование интервалов времени с помощью интегральных Е. CL Микросхем. «Вопросы радиоэлектроники», серия ЭВТ, вып. I, 1975 (прототип).



Составитель И. Радько
Редактор Е. Караулова
Техред К. Шуфрич
Корректор М. Вигула
Заказ 7217/51
Тираж 995
Подписное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж—35, Раушская наб., д. 4/5
Филиал ППП «Патент», г. Ужгород, ул. Проектная, 4