(19)中华人民共和国国家知识产权局

(12)发明专利

(10)授权公告号 CN 101517954 B
(45)授权公告日 2013.03.06

(21)申请号 200780034827.2

(22)申请日 2007.09.21

(30)优先权数据
257482/2006 2006.09.22 JP

(85)PCT申请进入国家阶段日
2009.03.19

(86)PCT申请的申请数据
PCT/JP2007/068384 2007.09.21

(87)PCT申请的公布数据
WO2008/035763 JA 2008.03.27

(73)专利权人 日本电气株式会社
地址 日本东京都

(72)发明人 佐佐木英作

(74)专利代理机构 北京东方亿思知识产权代理有限责任公司 11258
代理人 李晓冬 南霆

(51)Int.Cl.
H04L 1/22(2006.01)
H03M 13/19(2006.01)

(56)对比文件
EP 0661835 A2,1995.07.05,
CN 1625848 A,2005.06.08,
CN 1244073 A,2000.02.09,
WO 2005/041439 A2,2005.05.06,

审查员 封展

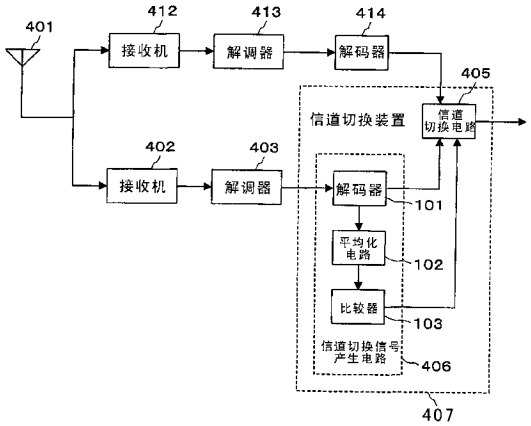
权利要求书 2 页 说明书 8 页 附图 6 页

(54)发明名称

信道切换信号产生电路和信道切换信号产生方法

(57)摘要

纠错解码器(101)判定在预定的纠错计算过程中被执行的重复解码的次数并且将所确定的重复解码次数输出给平均化电路(102)。平均化电路(102)计算由纠错解码器(101)输出的重复解码次数的平均值,并且将重复解码次数的平均值输出给比较器(103)。比较器(103)判定重复解码次数的平均值是否大于预定阈值。当判定平均值大于预定阈值时,比较器(103)判定切换信道的条件已满足,并且之后将信道切换信号输出给信道切换电路(405)。因此,在使用将被重复解码的高编码增益码的无线通信系统中,信道切换信号可以根据适当的条件被输出而不增加电路数。



CN 101517954 B

1. 一种信道切换信号产生电路，包括：

迭代解码计数输出单元，所述迭代解码计数输出单元输出指示预定纠错操作的迭代执行次数的迭代解码计数；

信道切换条件判定单元，所述信道切换条件判定单元根据从所述迭代解码计数输出单元输出的所述迭代解码计数，判定信道切换条件是否已满足；

切换信号输出单元，所述切换信号输出单元当所述信道切换条件判定单元判定所述信道切换条件已满足时，输出指示信道切换的切换信号；以及

最大值信号输出单元，所述最大值信号输出单元输出指示所述迭代解码计数已经达到预定最大值的迭代解码计数最大值信号，

所述信道切换条件判定单元判定所述最大值信号输出单元输出所述迭代解码计数最大值信号的出现概率是否高于预定值，并且

当判定所述迭代解码计数最大值信号的出现概率高于所述预定值时，所述信道切换条件判定单元判定所述信道切换条件已满足。

2. 根据权利要求 1 所述的信道切换信号产生电路，所述信道切换信号产生电路构成具有信道切换功能的无线通信系统。

3. 一种信道切换信号产生电路，包括：

迭代解码计数输出单元，所述迭代解码计数输出单元输出指示预定纠错操作的迭代执行次数的迭代解码计数；

信道切换条件判定单元，所述信道切换条件判定单元根据从所述迭代解码计数输出单元输出的所述迭代解码计数，判定信道切换条件是否已满足；

切换信号输出单元，所述切换信号输出单元当所述信道切换条件判定单元判定所述信道切换条件已满足时，输出指示信道切换的切换信号；以及

平均值计算单元，所述平均值计算单元当接收了从所述迭代解码计数输出单元输出的所述迭代解码计数预定次数时，计算与所述预定次数相等的迭代解码计数平均值，

其中，所述信道切换条件判定单元判定由所述平均值计算单元计算出的迭代解码计数平均值是否大于预定阈值，并且

当判定所述迭代解码计数平均值大于所述预定阈值时，所述信道切换条件判定单元判定所述信道切换条件已满足。

4. 一种信道切换设备，包括：

迭代解码计数输出单元，所述迭代解码计数输出单元输出指示预定纠错操作的迭代执行次数的迭代解码计数；

信道切换条件判定单元，所述信道切换条件判定单元根据从所述迭代解码计数输出单元输出的所述迭代解码计数，判定信道切换条件是否已满足；

切换信号输出单元，所述切换信号输出单元当所述信道切换条件判定单元判定所述信道切换条件已满足时，输出指示信道切换的切换信号；以及

最大值信号输出单元，所述最大值信号输出单元输出指示所述迭代解码计数已经达到预定最大值的迭代解码计数最大值信号，

所述信道切换条件判定单元判定所述最大值信号输出单元输出所述迭代解码计数最大值信号的出现概率是否高于预定值，并且

当判定所述迭代解码计数最大值信号的出现概率高于所述预定值时，所述信道切换条件判定单元判定所述信道切换条件已满足。

5. 根据权利要求 4 所述的信道切换设备，还包括信道切换单元，所述信道切换单元根据从所述切换信号输出单元输出的所述切换信号，执行信道切换。

6. 根据权利要求 4 所述的信道切换设备，所述信道切换设备构成具有信道切换功能的无线通信系统。

7. 一种无线通信系统，包括具有信道切换信号产生电路的信道切换设备，所述信道切换信号产生电路输出指示信道切换的切换信号，

所述信道切换设备包括：

迭代解码计数输出单元，所述迭代解码计数输出单元输出指示预定纠错操作的迭代执行次数的迭代解码计数；

信道切换条件判定单元，所述信道切换条件判定单元根据从所述迭代解码计数输出单元输出的所述迭代解码计数，判定信道切换条件是否已满足；

切换信号输出单元，所述切换信号输出单元当所述信道切换条件判定单元判定所述信道切换条件已满足时，输出指示信道切换的切换信号；以及

最大值信号输出单元，所述最大值信号输出单元输出指示所述迭代解码计数已经达到预定最大值的迭代解码计数最大值信号，

所述信道切换条件判定单元判定所述最大值信号输出单元输出所述迭代解码计数最大值信号的出现概率是否高于预定值，并且

当判定所述迭代解码计数最大值信号的出现概率高于所述预定值时，所述信道切换条件判定单元判定所述信道切换条件已满足。

8. 一种信道切换信号产生方法，包括以下步骤：

输出指示预定纠错操作的迭代执行次数的迭代解码计数；

根据所述迭代解码计数，判定信道切换条件是否已满足；

当判定所述信道切换条件已满足时，输出指示信道切换的切换信号；以及

输出指示所述迭代解码计数已经达到预定最大值的迭代解码计数最大值信号，

判定输出所述迭代解码计数最大值信号的出现概率是否高于预定值，并且

当判定所述迭代解码计数最大值信号的出现概率高于所述预定值时，判定所述信道切换条件已满足。

信道切换信号产生电路和信道切换信号产生方法

技术领域

[0001] 本申请基于并且要求2006年9月22日递交的日本专利申请第2006-257482号的优先权，通过引用将其全部内容结合于此。

[0002] 本发明涉及在使用通过迭代解码获得高编码增益的纠错码的无线通信系统中输出信道切换信号的信道切换信号产生电路和信道切换信号产生方法，尤其涉及根据从纠错编码器输出的错误比特数变为0之前所需要的迭代解码计数的信息，估计发送信道的错误率并且输出切换信号的信道切换信号产生电路和信道切换信号产生方法。

背景技术

[0003] 应用于无线通信系统的前向纠错(FEC)方法的编码增益（在实现必要的误比特率(BER)的纠错之前和之后的C/N差）非常高。因此，无线通信系统开始采用近年来被广泛研究的高编码增益码（例如，turbo（卷积）码、turbo乘积码(TPC)和LDPC码）。由于采用了这些高编码增益码，所以系统可以以比使用RS（里德-所罗门）码更低的C/N被使用，RS（里德-所罗门）码是传统系统中所采用的代表性的码。这些高编码增益码的另一个特征是编码长度比诸如RS码之类的码的编码长度更长以增大编码增益。

[0004] 另一方面，无线通信系统的接收电平随发送信道的状态而波动。因此，在许多无线通信系统中，形成用于重要信道的保护信道，并且如果常规信道的状态劣化则该常规信道通过使用信道切换设备被切换到该保护信道。例如，日本专利公开第8-4257号（参考文件1）描述了一种信道切换设备，该信道切换设备即使是在具有纠错功能的系统中，仍能够通过监控纠错之前的信道质量很好地跟随传播信道的质量劣化速度。

[0005] 传统无线通信系统中所使用的纠错码一般是根据只使用硬判决信号的限制距离编码方法被编码的线性分块码（例如，RS码或BCH码）。当使用这些线性分块码时，解码器只对每个码块执行一次解码。此外，在解码操作过程期间，解码器输出指示所发送的块中是否存在错误的校正子(syndrome)信号和在纠正错误比特时要使用的误比特纠正信号。发送信道的错误率信息可以根据这些信号（校正子信号和误比特纠正信号）的出现概率（即，预定时间内的出现次数）来获得。根据该错误率信息切换常规信道和保护信道。

[0006] 并且，因为上述线性分块码的编码增益不那么高，所以根据校正子信号或误比特纠正信号可以检测到纠错后的BER大约为1×10^{-6}的情况。

[0007] 并且，在无线通信系统中，信道切换在信道质量与预定条件一致时被执行。一般，信道切换在BER已超过预定值（例如，1×10^{-6}）时被执行。在这种情况中，运行中的系统不能直接测量BER。因此，在具有纠错功能的系统中，操作过程中由纠错编码器输出作为误差率信息的校正子信号或误比特纠正信号被观察预定的时间，并且通过所观察到的信号数来估计BER。

[0008] 如果在码块中没有错误比特，则校正子信号的值为0，而哪怕有1比特错误，校正子信号的值就为1。

[0009] 并且诸如RS码之类的传统方法从与硬判决信号相对应的解码操作结果检测错误

的位置和比特模式，并且通过反转解码器输入信号执行纠错。在这种情况中，用于比特反转的信号是误比特纠正信号。即，当纠错被正确执行时，误比特纠正信号是与错误数相对应的脉冲信号。

[0010] 假定当使用校正子信号作为错误率信息时，编码长度是 n 比特，并且纠正后等同于切换条件的 BER 在纠正前是 P。在这种情况中，可以通过根据 P 计算 n 比特中有一个或多个比特的错误的出现概率来获得校正子信号的出现概率。通过检测与这个校正子信号的出现概率相等的状态，切换信号可以在切换条件的 BER 被检测到时被输出。注意，即使使用误比特纠正信号作为信息源（错误率信息），切换信号通过执行与以上相同概念相一致的控制而被输出。

[0011] 以下将参考附图描述例如参考文件 1 中所述的无线通信系统中的信道切换信号产生电路。图 11 是示出该无线通信系统中所使用的信道切换信号产生电路的布置示例的框图。在图 11 中所示的这个示例中，信道切换信号产生电路包括解码器 904、计数器 905 和比较器 903。

[0012] 参考图 11，计数器 95 接收从解码器 904 输出的校正子信号或误比特纠正信号（参考文件 1 中的“纠错控制比特”）。并且，计数器 905 对在所设置的观察周期内的输入信号（校正子信号或误比特纠正信号）进行计数。然后，计数器 905 将输入信号计数结果输出给比较器 903。比较器 903 将阈值与来自计数器 905 的输出（计数结果）进行比较，并且输出切换信号。

发明内容

[0013] 要解决的问题

[0014] 然而，如果在使用用软判决进行迭代解码（解码过程针对一个码块被分别执行）的高编码增益码（例如，LDPC 码）时，应用图 11 中所示的信道切换方法，则不可能实现使用校正子信号时合适的 BER 约 1×10^{-6} 的切换。并且，如果在使用误比特纠正信号时应用该方法，则必需添加对于原解码操作不必要的电路。

[0015] 更具体而言，如果图 11 中示出的信道切换信号产生电路被直接应用于作为高编码增益码的 LDPC 码时，产生以下问题。

[0016] 第一个问题是即使该方法被直接应用于高编码增益码，校正子信号仍然不能被用在信道切换条件判定中。当使用诸如 LDPC 码之类的高编码增益码时，高编码增益提高作为观察对象的纠正之前的 BER。并且，因为码长长，所以对于同样的 BER，一个码字中的错误比特出现的概率高于具有短码长的码的一个码字中的错误比特出现的概率。因此，即使是在 BER 低于切换条件时，校正子信号出现概率仍然将近 100％。这使得不可能通过使用校正子信号来判定切换条件，所以校正子信号不能被用作用于切换的信息源。

[0017] 图 12 是示出校正子信号出现概率的图。参考图 12，横轴指示纠正之前的 BER，并且纵轴指示校正子信号出现概率。曲线 201 示出当使用 LDPC 码作为高编码增益码时的特性。曲线 202 指示当使用 RS 码时的特性。

[0018] 第二个问题是当使用误比特纠正信号时，解码器需要另外的电路以输出误比特纠正信号。RS 码解码器检测错误的比特位置，并且通过反转所检测出的位置处的比特来纠正错误比特。相比而言，迭代解码型解码器执行通过重复解码将信号更新成更确定的信号的

信号处理。因此，为了输出错误比特信息，有必要连续地将作为解码器的输入信息和未纠正信号的对数似然比 (LLR) 的 MSB（最高有效位）与作为解码结果的输出信号进行比较。

[0019] 当使用 LDPC 码时，通常执行并行的解码处理以增大信号处理速度。这需要连续的比较器和计数器，比较器用于连续地将对数似然比的 MSB 与作为解码结果的输出信号进行比较，计数器用于对作为来自在数量上与并行的电路相等的这些连续的比较器的输出的误比特纠正信号进行计数。这些电路对于原来的纠错解码过程是不必要的，并且必须被添加以专门输出切换信号。这增大了电路规模。

[0020] 因此，本发明的一个目的是提供一种信道切换信号产生电路和信道切换信号产生方法，所述电路和方法能够在使用要被迭代解码的高编码增益码（例如，LDPC）的无线通信系统中，在合适的条件下输出信道切换信号而不增加电路数。

[0021] 解决问题的手段

[0022] 根据本发明的信道切换信号产生电路，包括：迭代解码计数输出装置，用于输出指示预定纠错操作的迭代执行次数的迭代解码计数；信道切换条件判定装置，用于根据从所述迭代解码计数输出装置输出的迭代解码计数来判定信道切换条件是否已满足；以及切换信号输出装置，用于当信道切换条件判定装置判定信道切换条件已满足时输出指示信道切换的切换信号。

[0023] 根据本发明的信道切换信号产生方法，包括以下步骤：输出指示预定纠错操作的迭代执行次数的迭代解码计数；根据迭代解码计数判定信道切换条件是否已满足；以及当判定所述信道切换条件已满足时输出指示信道切换的切换信号。

[0024] 发明的效果

[0025] 在本发明中，根据纠错操作的迭代解码计数，通过判定信道切换条件是否已满足来输出切换信号。因此，在使用将被迭代解码的高编码增益码的无线通信系统中，信道切换信号可以在适当的条件下被输出而不增加电路数。

附图说明

[0026] 图 1 是示出使用根据本发明实施例的信道切换信号产生电路的微波通信系统的接收侧主要部件的布置示例的框图；

[0027] 图 2 是示出根据本发明的信道切换信号产生电路的布置示例的框图；

[0028] 图 3 是示出由纠错解码器执行的处理示例的流程图；

[0029] 图 4 是示出信道切换信号产生电路输出切换信号的处理示例的流程图；

[0030] 图 5 是示出迭代解码计数和纠正之前的 BER 之间的关系的图；

[0031] 图 6 是示出纠错解码器的布置示例的视图；

[0032] 图 7 是示出比较器的布置示例的视图；

[0033] 图 8 是示出信道切换信号产生电路的布置示例的框图；

[0034] 图 9 是示出纠错编码器的布置的另一示例的视图；

[0035] 图 10 是示出比较器的布置的另一示例的视图；

[0036] 图 11 是示出用于无线通信系统中的使用的信道切换信号产生电路的布置示例的框图；以及

[0037] 图 12 是示出校正子信号的出现概率的图。

具体实施方式

[0038] 第一示例性实施例

[0039] 以下将参考附图描述本发明示例性实施例。图 1 是使用根据本发明的信道切换信号产生电路的微波通信系统的接收侧主要组件的布置示例的框图。该微波通信系统使用将被迭代解码的高编码增益码（例如，LDPC 码）。如图 1 中所示，微波无线通信系统至少包括天线 401、接收机 402 和 412、解调器 403 和 413、纠错解码器 (DEC)101 和 414、信道切换电路 (SW)405、平均化电路 (AVE)102 和比较器 (COMP)103。

[0040] 接收机 402、解调器 403 和纠错解码器 101 是用于常规信道的装置，而接收机 412、解调器 413 和纠错解码器 414 是用于保护信道的装置。信道切换电路 405 是根据信道切换信号将常规信道切换到保护信道的切换器。纠错解码器 101、平均化电路 102 和比较器 103 形成将信道切换信号输出给信道切换电路 405 的信道切换信号产生电路 406。信道切换设备 407 例如是由包含了信道切换信号产生电路 406 和信道切换电路 405 的发送设备实现的。

[0041] 图 2 是示出根据本发明的信道切换信号产生电路的布置示例的框图。如图 2 中所示，信道切换信号产生电路 406 包括纠错解码器 101、平均化电路 102 和比较器 103。参考图 2，纠错解码器 101 具有接收作为来自解调器 403 的输出的解调结果（解调后的信号）的功能。纠错解码器 101 还具有通过迭代执行预定的纠错操作输出解码结果（解码后的信号）的功能。并且，纠错解码器 101 具有对预定纠错操作期间执行的迭代解码的次数进行计数并且将迭代解码计数输出给平均化电路 102 的功能。在该示例性实施例中，纠错解码器 101 只要执行预定的纠错操作处理就连续测量迭代解码计数并且将其输出给平均化电路 102。

[0042] 平均化电路（平均值计算器）102 具有接收来自纠错解码器 101 的迭代解码计数的功能。即，只要纠错解码器 101 执行预定纠错操作处理，平均化电路 102 就连续接收迭代解码计数。在该示例性实施例中，指示迭代解码计数的输入次数的预定值被预先设置在平均化电路 102 中。平均化电路 102 具有只要接收与预设值所指示的次数相等的迭代解码计数就计算与预设值所指示的次数相等的迭代解码计数的平均值的功能。平均化电路 102 还具有将所计算出的迭代解码计数平均值输出给比较器 103 的功能。

[0043] 预定阈值被预先设置在比较器 103 中。比较器 103 具有当接收到来自平均化电路 102 的迭代解码计数平均值时通过将预设阈值与迭代解码计数平均值进行比较来估计 BER 的功能。更具体而言，当迭代解码计数平均值超过阈值时，比较器 103 判定信道切换条件已满足，并且将用于控制信道切换的切换信号输出给信道切换电路 405。注意，信道切换电路 405 被包括在例如包含了信道切换信号产生电路 406 的信道切换设备中。

[0044] 现在将说明该操作。首先，以下将说明信道切换信号产生电路 406 的纠错解码器 101 的操作概要。图 3 是示出由纠错解码器 101 执行的处理示例的流程图。纠错解码器 101 将与被称为对数似然比 (LLR) 的信号确实性相对应的信息接收为输入信号。LLR 是由多个比特表示的软判决信号。该 LLR 的 MSB（最高有效位）是硬判决信号。根据该 MSB，纠错解码器 101 首先计算校正子（步骤 S11）。

[0045] 如果所计算出的校正子是 0（步骤 S12 中的“是”），则不存在比特错误，所以纠错解码器 101 立即完成解码过程。即，纠错解码器 101 完成在第一个迭代解码中的过程。在这

种情况中，纠错解码器 101 不执行预定解码过程而终止该过程并且输出迭代解码计数 0（步骤 S16）。

[0046] 如果所计算出的校正子不是 0（步骤 S12 中的“否”），则存在比特错误，所以纠错解码器 101 执行一次预定的解码操作（步骤 S13）。作为该解码操作的结果，信号的确实性增大，并且解码后的数据中的比特错误数减少。纠错解码器 101 在迭代解码计数上加 1（步骤 S14），并且通过执行校正子计算操作来重新计算校正子（步骤 S15）。然后，过程返回到步骤 S12。

[0047] 如果所计算出的校正子是 0（步骤 S12 中的“是”），则纠错解码器 101 完成解码过程，并且输出当前的迭代解码计数（步骤 S16）。

[0048] 如果所计算出的校正子不是 0（步骤 S 12 中的“否”），则纠错解码器 101 进行到步骤 S13。此后，纠错解码器 101 迭代执行以上进程（步骤 S12 至 S15 中的过程）直到校正子变成 0。当校正子已变成 0 时，纠错解码器 101 输出当前的迭代解码计数（步骤 S16），并且终止该过程。

[0049] 发送信道的 BER 越高，则比特错误数变成 0 之前所需要的迭代解码计数越大。另一方面，为了保持解码延迟时间不变，必须为迭代解码计数设置上限。因此，当 BER 很高时，在某些情况中即使是被预定为上限的最终的解码过程被执行，比特错误仍然存在并且校正子没有变成 0。如果是这种情况，该上限值被输出作为迭代解码计数。

[0050] 并且，即使作为长时间测量的结果，BER 是不变的，在比特错误数变成 0 之前所需要的迭代解码计数也是变化的，这是因为诸如码块中的错误之类的本地错误的数量随时间波动。所以，为了增加 BER 估计值的精确度，解码计数只需要被平均。为了实现这个平均化过程，只需要仅仅将与要被平均的次数相等的解码计数相加，并且将解码计数的和除以相加的次数。当相加的次数是 2 的冥时，用于执行该除法的电路可以通过比特移位实现，所以平均化电路 102 可以由小的电路规模实现。注意，当通过使用“当解码计数的最大值已经超过阈值时”作为切换条件输出切换信号时，不需要平均化过程。

[0051] 另一方面，当要被平均化的解码计数的数量增加时，BER 估计值的精确度上升，但在 BER 估计值的计算结果被输出之前的延迟时间延长。如果信道切换未在短时间内完成，则信道质量劣化可能进一步劣化以致引起瞬断。因此，要被平均的次数的设置值必须用所需精确度的 BER 估计值来平衡。

[0052] 以下将说明信道切换信号产生电路 406 输出切换信号的操作。图 4 是示出信道切换信号产生电路 406 输出切换信号的处理示例的流程图。信道切换信号产生电路 406 的平均化电路 102 计算从纠错解码器 101 输入的迭代解码计数的平均值（步骤 S21）。即，当接收到例如与由来自纠错解码器 101 的预设值指示的次数相等的迭代解码计数时，平均化电路 102 计算与由该预设值指示的次数相等的迭代解码计数的平均值。然后，平均化电路 102 将所计算出的迭代解码计数的平均值输出给比较器 103。

[0053] 比较器 103 将作为来自平均化电路 102 的输出的解码计数平均值与预定的阈值进行比较。比较器 103 判定解码计数平均值是否大于预定阈值（步骤 S22）。如果解码计数平均值超过预定阈值，则比较器 103 判定信道切换条件已满足，并且将切换信号输出给信道切换电路 405（步骤 S23）。

[0054] 根据从比较器 103 输入的切换信号，信道切换电路 405 控制从常规信道到保护信

道的切换。即，信道切换电路 405 将输出信号从常规信道的装置的信号切换成保护信道的装置的信号。

[0055] 当纠正之后的 BER 大约是 1×10^{-6} 时，在绝大多数码块中，比特错误通过等于或小于的上限值的解码计数被完全纠正，而在很少数的块中，比特错误不能被完全纠正。因此，在这种情况中，解码计数平均值小于与纠正之前的 BER 相对应的上限值。

[0056] 图 5 是示出迭代解码计数和纠正之前的 BER 之间的关系的图。参考图 5，横坐标指示纠正之前的 BER，并且纵坐标指示迭代解码计数的出现概率。并且，图 5 中所示的曲线 301、302 和 303 指示当迭代解码计数分别为 k、1 和 m($k < 1 < m$) 时，纠正之前的 BER 的特性。如图 5 中所示，当 BER 低时，解码计数递减的概率高，并且解码计数递增的概率随着 BER 增大而上升。

[0057] 此外，因为解码计数平均值是用十进制小数表示的，所以切换信号激活条件 (C/N 阈值) 可以被精细地设置。

[0058] 以下将描述这个说明性实施例中公开的信道切换信号产生电路 406 与参考文件 1 中所述的技术之间的差异。在参考文件 1 中所述的技术中，切换信号是根据解码器输出的“纠错之前的误比特率信息”而产生的。该“纠错之前的误比特率信息”是“纠正机制中所产生的纠错控制比特”(参见参考文件 1)。在参考文件 1 被递交时 (1987 年)，被应用于无线通信系统的纠错码是 BCH 码或 Lee 码。因此，很显然，“纠错控制比特”是用于反转比特的比特反转信号，并且如果从广泛意义上解释其意义，“纠错控制比特”包括校正子信号。比特反转信号或校正子信号必是当纠错操作被执行时所产生的信号，并且是与纠错操作的对象数据直接相对应的信息。

[0059] 相比而言，本发明中使用的迭代解码计数是“不是由纠正机制所产生的”，与纠错操作的对象数据只有间接关系，并且在参考文件 1 中所述的技术中完全未被设想到。

[0060] 在上述示例性实施例中，发送信道的错误率信息 (例如，迭代解码计数的平均值) 是根据迭代解码计数获得的，迭代解码计数指示由纠错解码器 101 执行的预定解码过程的重复次数。因此，即使纠错前的 BER 很高，仍然可以检测到微小的错误率差。结果，即使是使用高编码增益码，切换信号仍然可以以与信道切换条件相匹配的 BER 被输出。

[0061] 并且，在这个示例性实施例中，只要一个码块被解码，错误率信息就被获得一次。这使得能够很好地缩短切换信号被输出之前的时间，并且执行无瞬断切换。

[0062] 并且，在这个示例性实施例中，用于对迭代解码计数进行平均化的平均化电路 102 可以由非常小规模的电路实现。因此，与传统方法相比较而言，电路规模没有增大。

[0063] 因此，在使用要被迭代解码的高编码增益码 (例如，LDPC) 的无线系统中，信道切换信号可以在合适的条件下被输出而不增加电路的数量。

[0064] 注意，图 2 中所示的信道切换信号产生电路 406 的纠错解码器 101 还可以包括图 6 中所示的纠错操作单元 101a 和迭代解码计数输出单元 101b。纠错操作单元 101a 执行图 3 中所示的步骤 S11 到 S15 中的过程。迭代解码计数输出单元 101b 执行图 3 中所示的步骤 S16 中的过程。

[0065] 并且注意，图 2 中示出的信道切换信号产生电路 406 的比较器 103 还可以包括如图 7 中所示的信道切换条件判定单元 103a 和切换信号输出单元 103b。信道切换条件判定单元 103a 执行图 4 中示出的步骤 S22 中的过程。切换信号输出单元 103b 执行图 4 中示出

的步骤 S23 中的过程。

[0066] 第二示例性实施例

[0067] 以下将参考附图说明本发明第二示例性实施例。图 8 是示出信道切换信号产生电路的布置的另一示例的框图。在图 8 中，与图 2 中一样的标号标注同样的或相似的部件。如图 8 中所示，这个示例性实施例与第一示例性实施例的不同在于纠错解码器 501 将迭代解码计数输出给平均化电路 102，并且还将指示迭代解码计数已经达到最大值的信号（迭代解码计数最大值信号）作为输出信号输出给比较器 503。

[0068] 在这个示例性实施例中，和在第一示例性实施例中一样，纠错解码器 501 具有执行预定的纠错操作并且输出解码结果的功能。纠错解码器 501 还具有对预定的纠错操作过程期间所执行的迭代解码次数进行计数并且将迭代解码计数输出给平均化电路 102 的功能。并且，除了第一示例性实施例中所公开的功能之外，纠错解码器 501 还具有即使比特错误数不为 0（例如，即使校正子不为 0），当确定迭代解码计数已经达到预定最大值时仍然将迭代解码计数最大值信号输出给比较器 503 的功能。

[0069] 并且，和在第一示例性实施例中一样，这个示例性实施例的比较器 503 具有如果迭代解码计数超过阈值则将用于控制信道切换的切换信号输出给信道切换电路 405 的功能。并且，除了第一示例性实施例中所公开的功能之外，比较器 503 还具有当从纠错解码器 501 接收到迭代解码计数最大值信号时，判定信道切换条件已满足，并且将切换信号输出给信道切换电路 405 的功能。

[0070] 注意，比较器 503 可以计算纠错解码器 501 输出迭代解码计数最大值信号的出现概率，并且判定迭代解码计数最大值信号的出现概率是否大于预定阈值。例如，比较器 503 可以通过对在预定时间内自纠错解码器 501 输入的迭代解码计数最大值信号的数量进行计数来计算迭代解码计数最大值信号的出现概率。比较器 503 还可以判定所计算出的出现概率是否高于预定阈值。当判定迭代解码计数最大值信号的出现概率高于预定阈值时，比较器 503 可以判定信道切换条件已满足，并且输出切换信号。

[0071] 注意，平均化电路 102 的功能和第一示例性实施例中所公开的平均化电路 102 的那些功能是一样的。

[0072] 如在第一示例性实施例中所说明的，解码计数具有上限。并且，如果 BER 高，则即使纠错解码器 501 迭代执行该解码过程直到上限计数，误比特数仍然不会变成 0。因此，指示解码计数已经达到上限的信号（迭代解码计数最大值信号）的出现概率还取决于纠正前的 BER。因此，如果切换信号的激活阈值高，则还能根据如上所述的迭代解码计数最大值信号产生切换信号，并且将该切换信号输出给信道切换电路 405。

[0073] 在上述这个示例性实施例中，即使尽管解码处理被迭代执行直到预定上限计数但是误比特率仍然不为 0，切换信号仍然可以被输出给信道切换电路 405。

[0074] 注意，在这个示例性实施例中，信道切换信号产生电路除了根据迭代解码计数的平均值之外还可以根据迭代解码计数最大值信号来判定信道切换条件是否已满足，并且输出切换信号。然而，还可以仅根据迭代解码计数最大值信号来判定信道切换条件是否已满足，并且输出切换信号。

[0075] 如图 9 中所示，纠错解码器 501 还可以包括纠错操作单元 101a、迭代解码计数输出单元 101b 和最大值信号输出单元 501c。纠错操作单元 101a 和迭代解码计数输出单元

101b 的功能和第一示例性实施例中所公开的纠错操作单元 101a 和迭代解码计数输出单元 101b 的功能一样。最大值信号输出单元 501c 具有输出如上所述的迭代解码计数最大值信号的功能。

[0076] 并且，如图 10 中所示，比较器 503 还可以包括信道切换条件判定单元 503a 和切换信号输出单元 103b。如前所述，信道切换条件判定单元 503a 具有根据迭代解码计数的平均值或迭代解码计数最大值信号来判定信道切换条件是否已满足的功能。切换信号输出单元 103b 的功能和第一示例性实施例中所公开的切换信号输出单元 103b 的功能一样。

[0077] 在上述示例性实施例中，用于执行迭代解码的纠错解码器 101 或 501 输出迭代解码计数的信号，并且纠错的 BER 根据迭代解码计数被估计出。并且，迭代解码计数的平均值被计算出，并且切换信号根据迭代解码计数的平均值与预设阈值之间的比较结果而被输出。因为迭代解码计数随纠正之前的 BER 而改变，使用纠正之后的约 1×10^{-6} 的 BER 可以很容易被检测到。并且，迭代解码计数是控制纠错解码器 101 或 501 的操作所需要的信息，并且信道切换信号产生电路可以通过仅将迭代解码计数输出到外部来实现。此外，用于对迭代解码计数进行平均化的电路的电路规模可以很小。

[0078] 在以上提及的示例性实施例中，根据纠错操作的迭代解码计数，通过判定信道切换条件是否已满足来输出切换信号。因此，在使用将被迭代解码的高编码增益的无线通信系统中，信道切换信号可以在适当地条件下被输出而不增加电路数。

[0079] 并且，通过这样的布置可以增加 BER 估计的精确度，在所述布置中，迭代解码计数的平均值被计算出，并且如果判定迭代解码计数的平均值大于预定阈值则判定信道切换条件已满足。

[0080] 并且，在信道切换条件是否已满足是根据迭代解码计数最大值信号来判定的布置中，即使尽管解码过程被迭代执行直到预定上限计数但是误比特率没有变为 0，切换信号仍然可以被输出。

[0081] 产业应用

[0082] 本发明适用于具有信道切换功能的无线通信系统。本发明特别适用于在使用将被迭代解码的高编码增益码的系统中产生切换信号的情况。

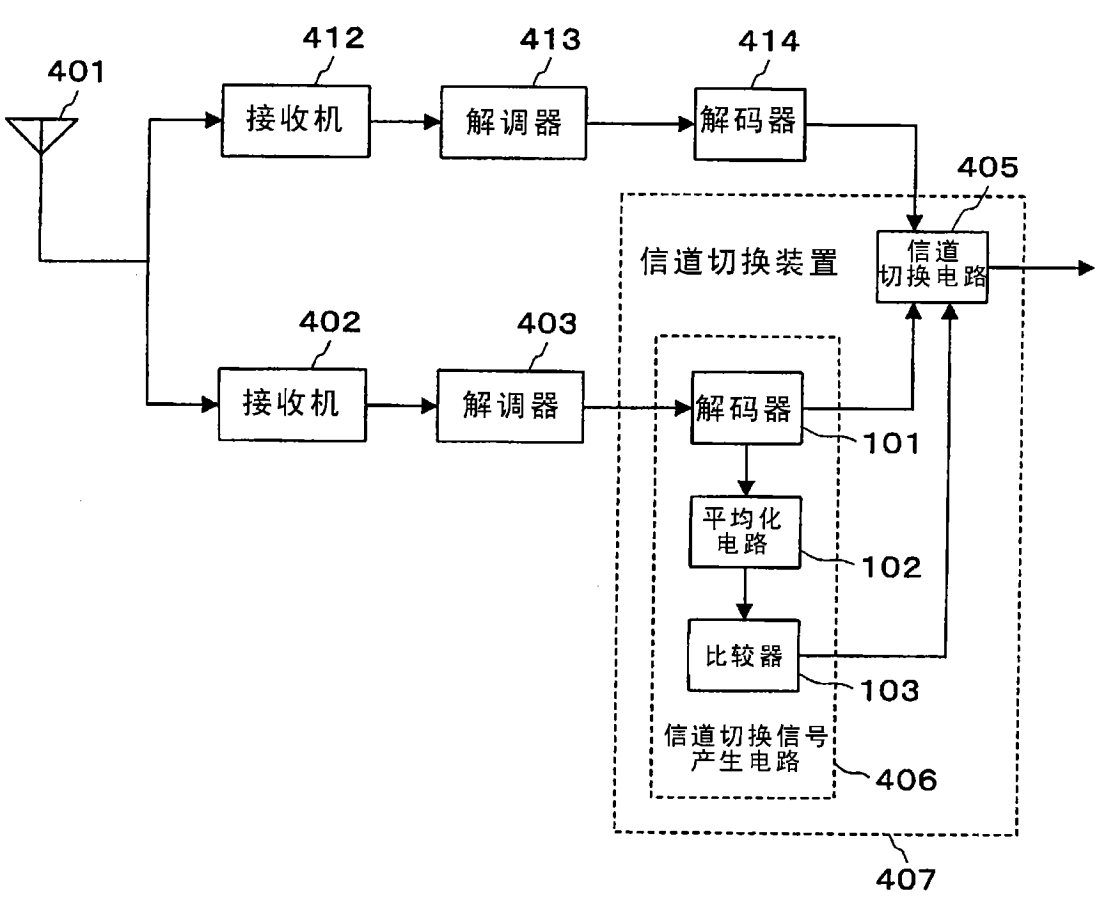

401
412
接收机
413
解调器
414
解码器
405
信道切换装置
信道切换电路
402
接收机
403
解调器
解码器
101
平均化电路
102
比较器
103
信道切换信号产生电路
406
407

图 1

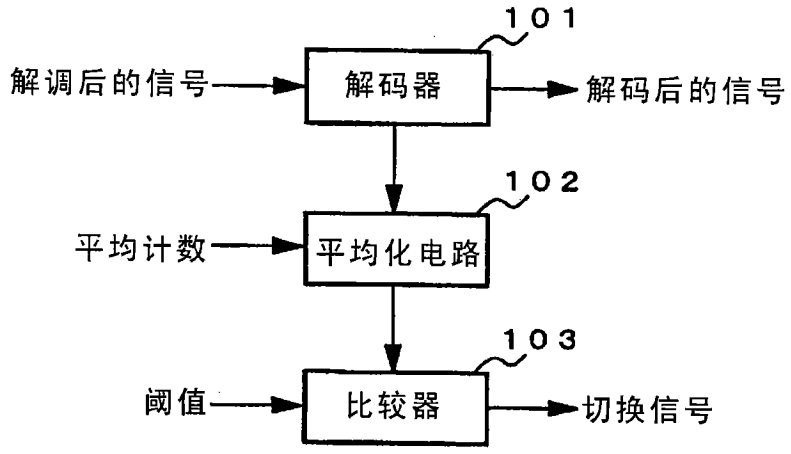

101
解调后的信号
解码器
解码后的信号
102
平均计数
平均化电路
103
阈值
比较器
切换信号

图 2

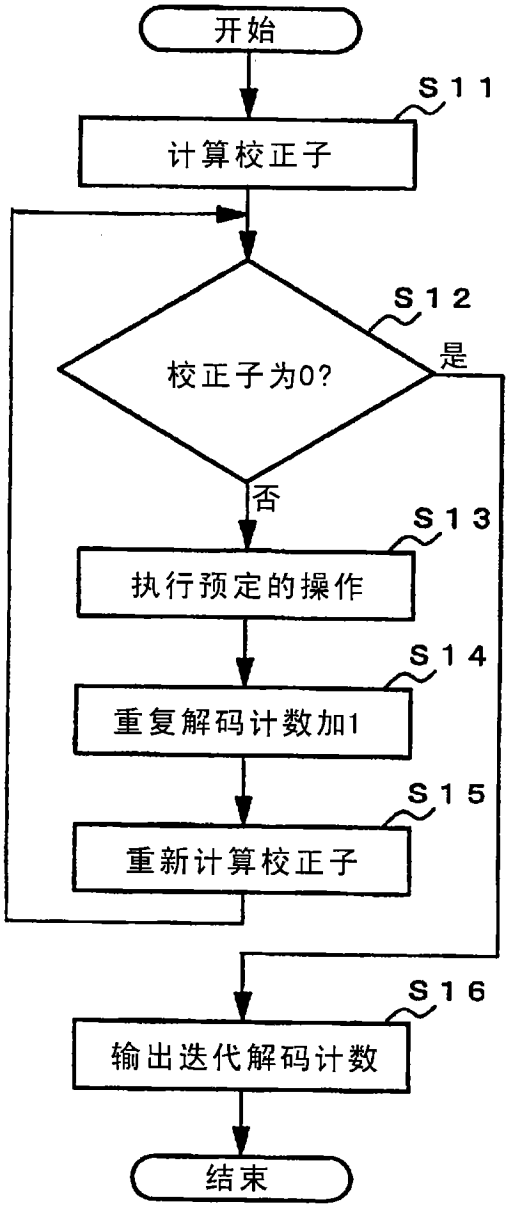

开始
S11
计算校正子
S12
校正子为0?
是
否
S13
执行预定的操作
S14
重复解码计数加1
S15
重新计算校正子
S16
输出迭代解码计数
结束

图 3

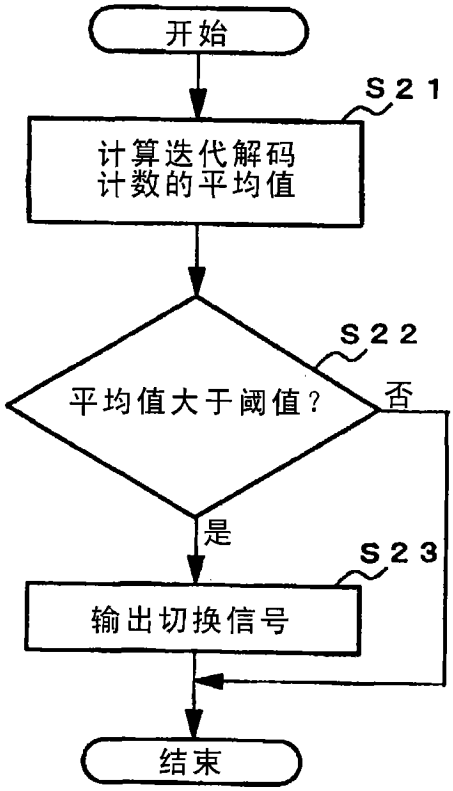

开始
S21
计算迭代解码
计数的平均值
S22
平均值大于阈值？
否
是
S23
输出切换信号
结束

图 4

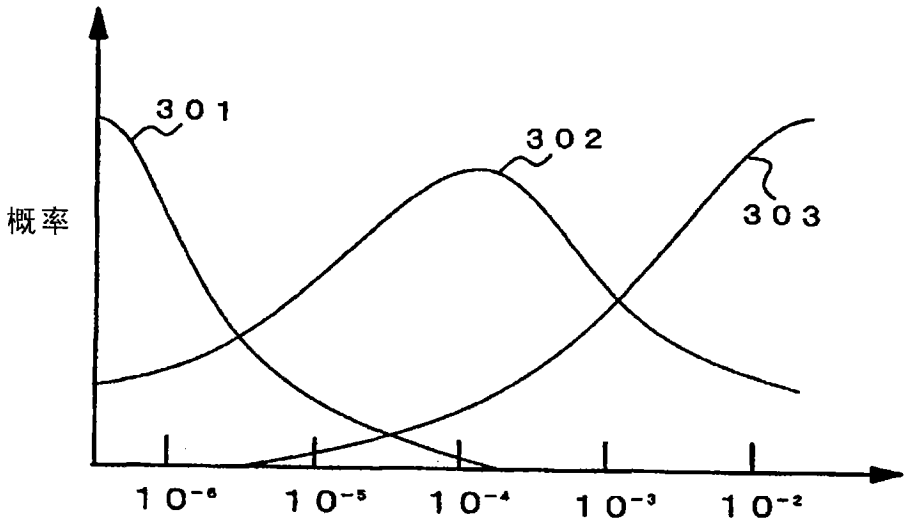

301
302
303
概率
10⁻⁶
10⁻⁵
10⁻⁴
10⁻³
10⁻²
纠正之前的BER

图 5

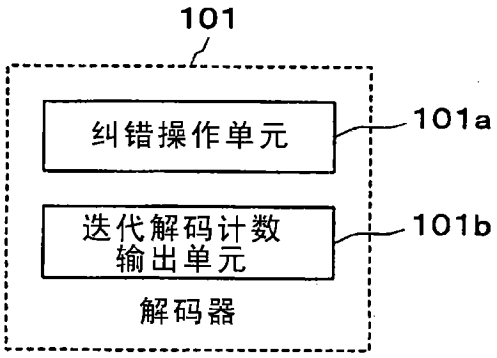

101
纠错操作单元
101a
迭代解码计数
输出单元
101b
解码器

图 6

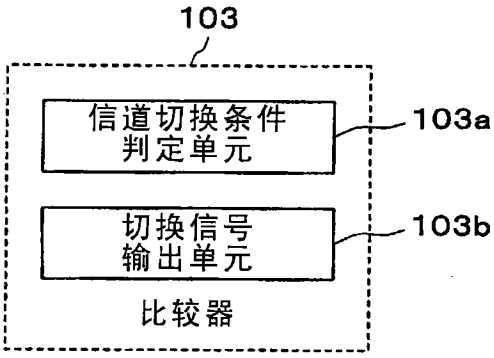

103
信道切换条件
判定单元
103a
切换信号
输出单元
103b
比较器

图 7

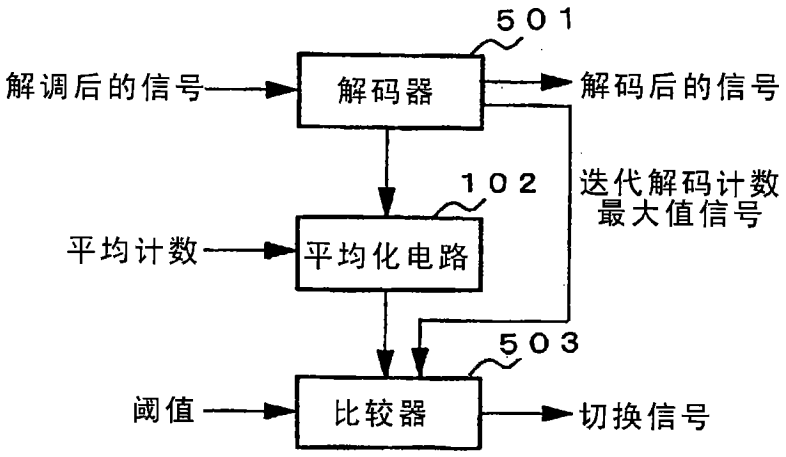

501
解调后的信号
解码器
解码后的信号
102
迭代解码计数
最大值信号
平均计数
平均化电路
503
阈值
比较器
切换信号

图 8

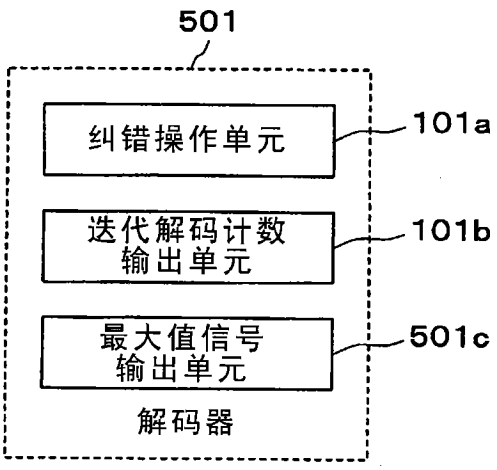

501
纠错操作单元
101a
迭代解码计数输出单元
101b
最大值信号输出单元
501c
解码器

图 9

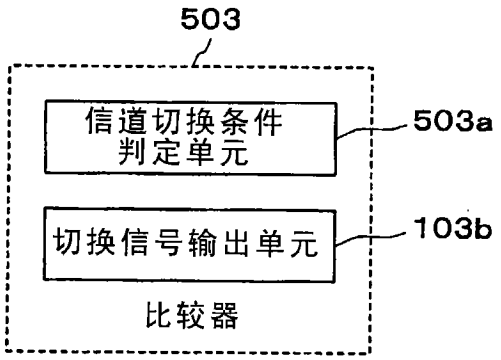

503
信道切换条件判定单元
503a
切换信号输出单元
103b
比较器

图 10

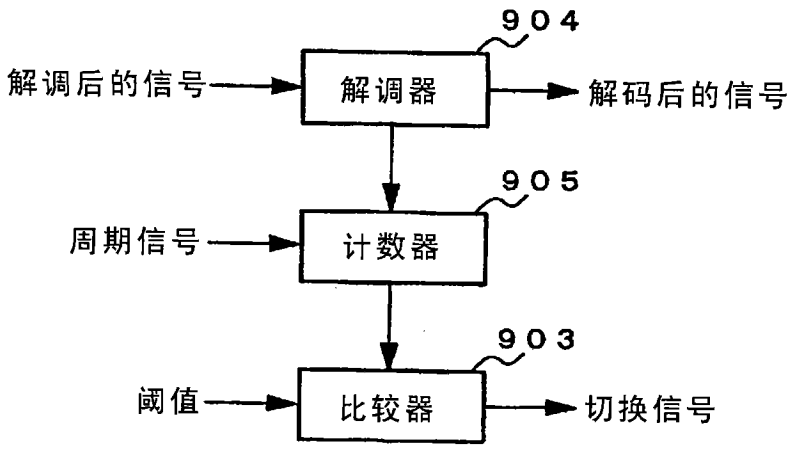

904
解调后的信号
解调器
解码后的信号
905
周期信号
计数器
903
阈值
比较器
切换信号

图 11

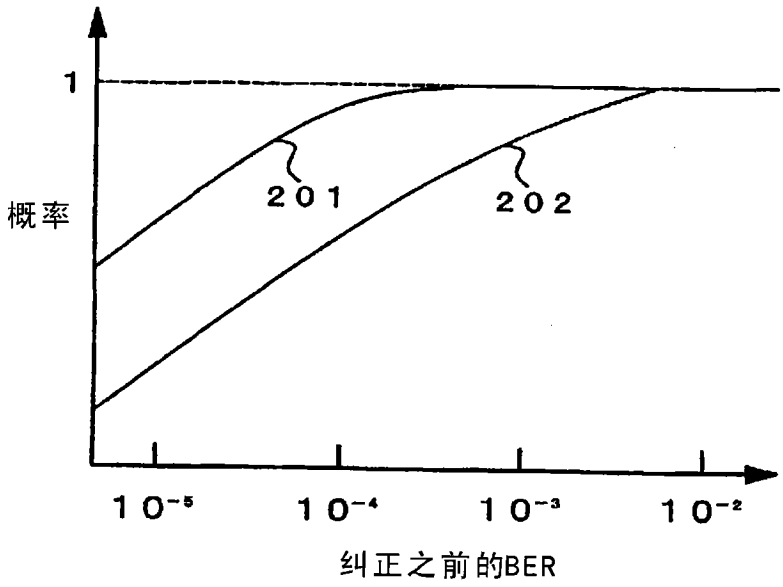


图 12