

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016 年 1 月 7 日(07.01.2016)



(10) 国際公開番号
WO 2016/002554 A1

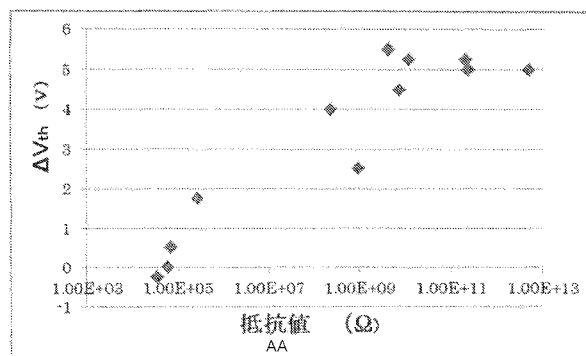
- (51) 国際特許分類:
H01L 21/66 (2006.01) H01L 21/336 (2006.01)
H01L 21/28 (2006.01) H01L 29/786 (2006.01)
- (21) 国際出願番号: PCT/JP2015/067848
- (22) 国際出願日: 2015 年 6 月 22 日(22.06.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2014-136349 2014 年 7 月 1 日(01.07.2014) JP
- (71) 出願人: 株式会社神戸製鋼所(KABUSHIKI KAISHA KOBE SEIKO SHO(KOBE STEEL, LTD.))
[JP/JP]; 〒6518585 兵庫県神戸市中央区脇浜海岸通二丁目 2 番 4 号 Hyogo (JP).
- (72) 発明者: 林 和志(HAYASHI, Kazushi). 三木 綾(MIKI, Aya). 川上 信之(KAWAKAMI, Nobuyuki).
- (74) 代理人: 植木 久一, 外(UEKI, Kyuichi et al.); 〒5300003 大阪府大阪市北区堂島 2 丁目 1 番 1 6 号 フジタ東洋紡ビル 9 階 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

[続葉有]

(54) Title: QUALITY EVALUATION METHOD FOR LAMINATE HAVING PROTECTIVE LAYER ON SURFACE OF OXIDE SEMICONDUCTOR THIN FILM AND QUALITY CONTROL METHOD FOR OXIDE SEMICONDUCTOR THIN FILM

(54) 発明の名称: 酸化物半導体薄膜の表面に保護膜を有する積層体の品質評価方法、及び酸化物半導体薄膜の品質管理方法

[図8]



AA... RESISTANCE VALUE (Ω)

(57) Abstract: Provided is a method for simply evaluating defects caused in interface states in oxide semiconductor thin films and protective films in TFTs having protective films formed on the surface of oxide semiconductor thin films without actually measuring the characteristics of the same. This evaluation method evaluates defects caused in the interface states by measuring electron states in the oxide semiconductor thin film by a contact method or noncontact method. The defects caused in the interface states are any of the following (1) - (3). (1) Threshold value voltage (V_{th}) when a positive bias is applied to the thin-film transistor (2) Difference in threshold value voltage (ΔV_{th}) before and after applying the positive bias to the thin-film transistor (3) Threshold value during the first measurement when a plurality of measurements is made of the threshold value voltage when a positive bias is applied to the thin-film transistor.

(57) 要約:

[続葉有]



WO 2016/002554 A1



- 補正された請求の範囲及び説明書（条約第 19 条(1)）

酸化物半導体薄膜の表面に形成される保護膜を有する T F T において、酸化物半導体薄膜と保護膜との界面準位に起因する欠陥を、これらの特性を実際に測定することなく簡便に評価する方法を提供する。本発明の評価方法は、酸化物半導体薄膜の電子状態を接触式方法または非接触式方法によって測定することにより、上記界面準位に起因する欠陥を評価する。上記界面準位に起因する欠陥は、下記（１）～（３）のいずれかである。（１）薄膜トランジスタに正バイアスを印加したときのしきい値電圧 V_{th} （２）薄膜トランジスタに正バイアスを印加したとき、印加前後のしきい値電圧の差 ΔV_{th} （３）薄膜トランジスタに正バイアスを印加したときのしきい値電圧を複数回測定したとき、１回目に測定したときのしきい値。

明 細 書

発明の名称：

酸化物半導体薄膜の表面に保護膜を有する積層体の品質評価方法、及び酸化物半導体薄膜の品質管理方法

技術分野

[0001] 本発明は、液晶ディスプレイや有機ELディスプレイなどの表示装置に用いられる薄膜トランジスタ（TFT：thin-film transistor）のチャネル層に利用される半導体特性を持つ酸化物（以下、「酸化物半導体薄膜」という）の表面に保護膜を有する積層体の品質評価方法、および酸化物半導体薄膜の品質管理方法に関する。詳細には、酸化物半導体薄膜と、当該酸化物半導体薄膜の表面に形成される保護膜との界面準位に起因する欠陥を、接触的または非接触的に判定・評価する方法に関する。

背景技術

[0002] 非晶質酸化物半導体薄膜は、従来、薄膜トランジスタに用いられてきたアモルファスシリコン（a-Si）に比べて高いキャリア移動度、すなわち、高い電子移動度を有し、光学バンドギャップが大きく、低温で成膜できる。そのため、酸化物半導体薄膜は、大型・高解像度・高速駆動が要求される次世代ディスプレイや、耐熱性の低い樹脂基板上に作製される透明ディスプレイ・フレキシブルディスプレイへの適用が期待されている。

[0003] 酸化物半導体薄膜のなかでも特に、インジウム（In）、ガリウム（Ga）、亜鉛（Zn）、および酸素からなるアモルファス酸化物半導体薄膜（a-In-Ga-Zn-O、以下「a-IGZO」または、単に「IGZO」と呼ぶ場合がある。）は、高いキャリア移動度を有するため、好ましく用いられている。例えば非特許文献1には、 $In : Ga : Zn = 1.1 : 1.1 : 0.9$ （原子%比）の酸化物半導体薄膜をTFTの半導体層（活性層）に用いたものが開示されている。また、特許文献1には、In、Zn、Sn、Gaなどの元素と、Moと、を含み、アモルファス酸化物半導体中の全金属の

原子数に対するMoの原子数の比率が0.1～5原子%のアモルファス酸化物半導体が開示されており、実施例には、IGZOにMoを添加した活性層を用いたTFETが開示されている。

[0004] しかしながら、酸化物半導体薄膜は、成膜工程、およびその後の熱処理に起因して特性が変化することが知られている。例えば、成膜工程で生じる格子欠陥や膜中の水素などの不純物に起因して生じる欠陥準位により、TFET特性を支配するキャリア濃度が大きく変化し、TFET特性にばらつきが生じやすい。そのため、表示装置などの製造工程においては、酸化物半導体薄膜の特性を評価し、その結果をフィードバックして製造条件を調整して膜質の品質管理を行うことが、生産性向上の観点からは重要となる。

[0005] また、酸化物半導体を用いたTFETでは、上述した酸化物半導体の成膜工程およびその後の熱処理以外の工程で施されるプロセス条件によってTFET特性に大きな違いが生じることが報告されている。例えば非特許文献2には、上記TFETに用いられるゲート絶縁膜の種類によって、酸化物半導体薄膜をアニールした後の当該酸化物半導体の膜中の電子状態が変化し、その結果、TFETの特性に大きな影響を及ぼすことが開示されている。また、非特許文献3には、酸化物半導体薄膜の表面に形成される保護膜の種類によってTFET特性が大きく影響されることが詳細に報告されている。

[0006] ところで、酸化物半導体薄膜を用いたTFETでは、トランジスタ特性として基本的な移動度だけでなく、ストレス耐性に優れていることも要求される。ストレス耐性とは、トランジスタ等の半導体素子に、例えば光を照射し続けたり、ゲート電圧を印加し続けたりするなどのストレスを加えても、特性が変化せずに、良好な特性を維持することを意味する。

[0007] ストレス耐性に対する一つの要件として、ドレイン電流－ゲート電圧特性（以下、「I－V特性」ということがある）において、しきい値電圧（以下、「 V_{th} 」ということがある）がシフトしないこと、すなわち、ストレス印加前後の V_{th} の変化量（以下、「 ΔV_{th} 」ということがある）が小さいことが挙げられる。例えば、有機ELディスプレイでは、有機EL素子を発光さ

せる間、駆動TFTのゲート電極に正電圧（以下、「正バイアス」ということがある）が印加され続けることになるため、 V_{th} が変化し、スイッチング特性が変化することが問題となっている。

[0008] 上記の他、ストレス耐性として、初期繰り返し特性に優れることも必要である。初期繰り返し特性とは、TFTを製造した後、 $I-V$ 特性を複数回測定したとき、最初の測定で得られた $I-V$ 特性から算出される V_{th} と、複数回測定後に得られ $I-V$ 特性から算出される V_{th} との差を意味し、この差（以下、「 V_{th} のずれ」ということがある）は小さい程良い。

[0009] 更にストレス耐性として、TFTの V_{th} が適正な範囲内に抑えられていることも必要である。 V_{th} の値がマイナスの値をとると、ゲート電圧を印加していないときに電流が流れてしまうため消費電力が増える。一方、 V_{th} の正の値が大きすぎると、TFTの動作に大きな電圧をゲートに印加する必要が生じる。

[0010] このようにTFTを使用する際、電圧印加によるストレスによりスイッチング特性が変化すると、液晶ディスプレイや有機ELディスプレイなどの表示装置自体の信頼性低下を招く。そのため、ストレス耐性の向上、特に正バイアス印加後におけるストレス耐性の向上が切望されている。

[0011] 上記ストレス耐性の評価に関しては通常、酸化物半導体薄膜にゲート絶縁膜やパッシベーション絶縁膜を形成して電極付けを行ってTFTを作製した上で、長時間のストレス条件下での測定を実際に行わなければならないという問題があった。

先行技術文献

特許文献

[0012] 特許文献1：特開2009-164393号公報

特許文献2：特開2012-33857号公報

非特許文献

[0013] 非特許文献1：Nature、VOL432、P488（2004）

非特許文献2：Journal of Applied Physics V

o l. 1 1 2、1 1 4 5 1 5 (2 0 1 2)

非特許文献3: P r o c e e d i n g s o f I D W、5 8 7 (2 0 1 1)

発明の概要

発明が解決しようとする課題

[0014] 本発明は上記事情に鑑みてなされたものであり、その目的は、酸化物半導体薄膜と保護膜との界面準位に起因する欠陥、具体的には、T F Tに正バイアスのストレスを印加したときのストレス耐性を、これらの特性を実際に測定することなく簡便に評価する方法、および酸化物半導体薄膜の品質管理方法を提供することにある。

課題を解決するための手段

[0015] 上記課題を解決し得た本発明に係る品質評価方法は、酸化物半導体薄膜の表面に保護膜を有する積層体の品質評価方法であって、前記酸化物半導体薄膜の電子状態を接触式方法または非接触式方法によって測定することにより、前記酸化物半導体薄膜と前記保護膜との界面準位に起因する欠陥を評価するところに要旨を有する。

[0016] 本発明では酸化物半導体薄膜の電子状態は、酸化物半導体薄膜の電気抵抗率に基いて測定されることも好ましく、また好ましい実施形態において、上記電気抵抗率はシート抵抗または比抵抗である。

[0017] 本発明の好ましい実施形態において、前記界面準位に起因する欠陥は、下記(1)～(3)のいずれかである。

(1) 薄膜トランジスタのしきい値電圧 V_{th}

(2) 薄膜トランジスタに正バイアスを印加したとき、印加前後のしきい値電圧の差 ΔV_{th}

(3) 薄膜トランジスタのしきい値電圧を複数回測定したとき、1回目に測定したときのしきい値電圧と、複数回測定後のしきい値電圧との差

[0018] 本発明の好ましい実施形態において、上記酸化物半導体薄膜は、I n、G a、Z n、およびS nよりなる群から選択される少なくとも1種以上の元素を含むものである。

- [0019] 本発明の好ましい実施形態において、上記積層体の酸化物半導体薄膜は、前記基板上に形成された絶縁膜の表面に成膜されているものである。
- [0020] 本発明の好ましい実施形態において、前記界面準位に起因する欠陥を、酸化物半導体薄膜の表面に形成される保護膜の両側に接するように第1の電極および第2の電極を有する積層体を用いて評価する。
- [0021] 本発明の好ましい実施形態において、上記界面準位に起因する欠陥を接触式方法によって測定する場合、上記酸化物半導体薄膜の表面に電極を設置し、測定した電流値または電圧に基づいて評価するものである。
- [0022] 本発明の好ましい実施形態において、上記界面準位に起因する欠陥を非接触式方法によって測定する場合、上記積層体に励起光及びマイクロ波を照射し、前記励起光の照射により変化する前記マイクロ波の前記酸化物半導体薄膜からの反射波の最大値を測定した後、前記励起光の照射を停止し、前記励起光の照射停止後の前記マイクロ波の前記酸化物半導体薄膜からの反射波の反射率の時間的な変化を測定する第1の工程と、前記反射率の時間的な変化から、励起光の照射停止後に見られる遅い減衰に対応するパラメータを算出し、前記酸化物半導体薄膜の電子状態を評価する第2の工程と、を含む。
- [0023] 本発明の好ましい実施形態において、上記第2の工程は、前記反射率の時間的な変化から、励起光の照射停止後0.1～10 μ sに見られる遅い減衰に対応するパラメータを算出し、前記酸化物半導体薄膜の電気抵抗率を評価するものである。
- [0024] また、上記課題を解決し得た本発明に係る酸化物半導体薄膜の品質管理方法は、半導体製造工程のいずれかの工程に、上述した酸化物半導体薄膜の評価方法を適用するところに要旨を有する。

発明の効果

- [0025] 本発明によれば、酸化物半導体薄膜の電子状態を接触式方法、または非接触式方法で測定することによって、酸化物半導体薄膜と保護膜との界面欠陥に起因する不良を評価・予測・測定できる。すなわち、本発明の評価方法を用いれば、TFT特性であるしきい値電圧のシフト量、初期繰り返し特性、

およびしきい値電圧の絶対値などのストレス耐性を実際に測定する必要がない。

[0026] また本発明の評価方法を、半導体製造工程のいずれかの工程に適用することにより、TFTの製造プロセス途中での酸化物半導体薄膜の品質管理が可能となる。

図面の簡単な説明

[0027] [図1]図1は、マイクロ波減衰波形の一例を示す図である。

[図2]図2は、実施例に用いた酸化物半導体TFTの構造を示す概略図である。

[図3]図3は、本発明に用いられる評価素子の構成の一例を示す概略図である。

[図4]図4は、本発明に用いられる評価素子の他の構成の一例を示す概略図である。

[図5]図5は、本発明に用いられる評価素子の他の構成の一例を示す概略図である。

[図6]図6は、本発明に用いられる評価素子の他の構成の一例を示す概略図である。

[図7]図7は、本発明に用いられる評価素子の配列構成の一例を示す評価用基板の概略図である。

[図8]図8は、実施例1における ΔV_{th} と電気抵抗との関係を示すグラフである。

[図9]図9は、実施例1における ΔV_{th} と繰り返しスweepのしきい値シフト量との関係を示すグラフである。

[図10]図10は、実施例1における ΔV_{th} と静特性におけるしきい値電圧の絶対値との関係を示すグラフである。

[図11]図11は、実施例2におけるI-V特性の結果を示すグラフである。

[図12]図12は、実施例2におけるSiH₄/N₂Oの流量比と ΔV_{th} との関係を示すグラフである。

[図13A]図13Aの上図は実施例2におけるストレス印加時間と ΔV_{th} の関係を示すグラフである。

[図13B]図13Bの下図は実施例2における SiH_4/N_2O の流量比と、傾きBを構成するA値、n値との関係を示すグラフである。

[図14]図14は、実施例2における SiH_4/N_2O の流量比とシート抵抗との関係を示すグラフである。

[図15]図15は、実施例2における V_{th} と、傾きB値との関係を示すグラフである。

[図16]図16は、本発明に用いられる評価装置の一例を示す概略説明図である。

発明を実施するための形態

[0028] 本発明者らは上記目的を達成するため、鋭意検討を行った。その結果、基板上に、ゲート絶縁膜などの絶縁膜、酸化物半導体薄膜、前記酸化物半導体薄膜の表面に形成される保護膜、およびソース電極・ドレイン電極などの第1の電極、第2の電極を有するTFETに正バイアスのストレスを付与したときに生じるしきい値電圧のシフト量 ΔV_{th} の増大は、酸化物半導体薄膜とその上部に形成される保護膜との界面に存在する界面準位の欠陥に起因して生じることを突き止めた。本発明においてTFETとは、少なくとも上記構成を有しており、好ましくは液晶ディスプレイなどの各種表示装置に用いられるTFETに必要な構成を有するものをいう。

[0029] 更に上記界面準位の欠陥は酸化物半導体薄膜にバンドベンディングを引き起こし、その結果、当該酸化物半導体薄膜の見かけの抵抗、すなわち電子状態が変化することを突き止めた。具体的には正バイアスの印加後に生じる ΔV_{th} の増大は、酸化物半導体の電気抵抗率と良好な相関関係を有することが判明した。なお、上記電気抵抗率として、シート抵抗($\Omega \cdot cm/\square$)または比抵抗($\Omega \cdot cm$)が挙げられる。比抵抗はシート抵抗に膜厚を掛けたものである。

[0030] よって、正バイアスの印加後に生じる ΔV_{th} の大小を評価するに当たって

は、実際にTFTを製造して正バイアスを印加するストレス試験を実施して ΔV_{th} を測定しなくても、酸化物半導体薄膜の表面に保護膜を有する積層体の電子状態、特に電気抵抗率を測定するだけで簡便に評価できることが分かった。また、 ΔV_{th} は、初期繰り返し特性、およびしきい値電圧の絶対値と密接に相関するため、結局のところ、酸化物半導体薄膜の電子状態、特に電気抵抗率を測定すれば、正バイアス印加に伴うストレス耐性の指標となる下記(1)～(3)のすべてを評価できることが判明した。

(1) 薄膜トランジスタのしきい値電圧 V_{th}

(2) 薄膜トランジスタに正バイアスを印加したとき、印加前後のしきい値電圧の差 ΔV_{th}

(3) 薄膜トランジスタのしきい値電圧を複数回測定したとき、1回目に測定したときのしきい値。

[0031] 更に本発明者らの検討結果によれば、上記電気抵抗率を測定するに当たっては、例えば4端子法や4探針法などの公知の接触式方法による測定手段によって直接測定しても良いが、後述する μ -PCD法のような非接触式方法に基づき、非破壊的且つ非接触で間接的に測定できることも見出した。

[0032] 更に本発明者らの検討結果によれば、上記電気抵抗率を測定するに当たっては、実際にTFTを製造する替わりに、TFTと同様の断面構造を有する積層体を用いて測定してもよい。具体的には、基板上に、酸化物半導体薄膜と、該酸化物半導体薄膜の表面に形成される保護膜を有する積層体、好ましくは前記保護膜の両側に接するように第1の電極および第2の電極を有する積層体、更に好ましくは前記いずれかの積層体において、酸化物半導体薄膜が、基板上に形成された絶縁膜の表面に成膜されている積層体が例示される。そして積層体の酸化物半導体薄膜の電気抵抗率を、上記と同様にして測定しても所期の目的が達成されることを見出し、本発明を完成した。

[0033] 例えば上記(2)に記載の、正バイアス印加時に生じるしきい値電圧のシフトは、前述したように酸化物半導体薄膜と、当該酸化物半導体薄膜の表面を直接保護するためのエッチストップ層（以下、「ESL」ということがあ

る)などの保護膜との界面で起こるため、当該酸化物半導体薄膜の電気抵抗率を測定すればよい。具体的には、上記構成要件を有するTFTを用いて電気抵抗率を測定してもよい。上記TFTは、酸化物半導体薄膜の表面にESLのみを有していてもよいし、ESLの上にESL全体を保護する保護膜を更に有していてもよい。またESLがない場合は、酸化物半導体薄膜の表面に最終保護膜を有していてもよい。TFTの構造は上記例示に限定されず、各種液晶表示装置で要求される構成を有していてもよい。あるいはTFTと類似の断面構造を有していてもよい。

[0034] なお、二種以上の試料における、界面準位に起因する欠陥の優劣を評価する場合、酸化物半導体薄膜が成膜されるまでの一連の製造条件は同じ条件にする。例えば、TFTと類似の断面構造を有する積層体の場合、基板上に酸化物半導体薄膜を成膜するときの製造条件は、膜の種類、熱処理工程を含めて全て同じ条件にする。或いは、TFTを製造する場合、基板上にゲート電極などの電極、ゲート絶縁膜などの絶縁膜、酸化物半導体薄膜を成膜するときの成膜条件は、膜の種類、熱処理工程を含めて全て同じ条件にする。

[0035] 上記界面欠陥は酸化物半導体薄膜中の欠陥（以下、「膜中欠陥」という）とは異なる。すなわち、本発明者らが検討した結果、表示装置の輝度ムラの原因としては、正バイアスを印加した際のしきい値電圧のシフトに起因しており、界面欠陥が影響を及ぼす。一方、表示装置の色とびや表示不良の原因としては、光照射と負バイアス（以下、「負バイアスストレス」ということがある）によるしきい値電圧のシフトに起因しており、膜中欠陥が影響を及ぼす。したがって両者は酸化物半導体薄膜における欠陥の位置、及びそれによってもたらされる不良箇所が異なる。したがって上記したように酸化物半導体薄膜の成膜条件を同じ条件として膜中欠陥も同じ状態にすることで、界面準位に起因する欠陥の優劣を評価できる。

[0036] まず、酸化物半導体薄膜の電子状態の変化を示す電気抵抗率を接触式方法によって直接、測定する場合について説明する。

[0037] 酸化物半導体薄膜の電気抵抗率を接触式方法によって測定する場合、酸化

物半導体薄膜の表面に電極を設置し、電流値または電圧を測定すればよい。
例えば、酸化物半導体薄膜の上にオーミック電極を形成して、その2点間の電気抵抗を測定するのが簡便である。具体的には、例えば1 Vの電圧を印加し、電極間に流れる電流値を測定すれば良い。

[0038] また例えば4端子法は、2対のオーミック電極を形成して電気抵抗率を測定するものである。この方法では、酸化物半導体薄膜の上に形成された一对の電極間に電流を流して、上記電極とは異なる一对の電極間の電圧を測定できる。

[0039] 或いは、上記4端子法の替わりに、4探針法により電気抵抗率を測定しても良い。4探針法によって電気抵抗率を測定する方法は、例えばJ I S H 6 0 2などで標準化された測定方法を適用してもよい。

[0040] なお、4探針法で電気抵抗率を測定する場合、表面が保護膜などで覆われていると測定できない。そのため、プローブが酸化物半導体表面に接するところのみ保護膜を除去して、酸化物半導体薄膜の表面とプローブを接触可能な状態にすれば、4探針法により電気抵抗率を測定することができる。

[0041] また酸化物半導体薄膜の上に電極を形成しない接触式方法としては、2重リング電極法などの測定方法が挙げられる。この測定方法では測定プローブを酸化物半導体薄膜の表面に直接接触させて、プローブの電極間に電流を流すことで電気抵抗率を求めることができる。そのため2重リング電極法は、電極付けが必要な4端子法や4探針法と比べて簡易、かつ低コストであり、好ましい。

[0042] 次に、酸化物半導体薄膜の電子状態を非接触式方法によって測定する方法について説明する。非接触式方法とは、抵抗測定端子を酸化物半導体薄膜に接触させずに電子状態を測定することをいう。電子状態は非接触式方法によって非破壊的且つ非接触で間接的に電気抵抗率を測定してもよい。非接触式方法として例えば μ -P C D法が例示される。 μ -P C D法の場合、上記接触式方法と異なり、電気抵抗率を直接測定することはできない。しかしながら後記するように μ -P C D法の測定値は、電気抵抗率と相関関係を有する

ため、間接的に電気抵抗率を評価できる。

[0043] 酸化物半導体薄膜の電気抵抗率を非接触式方法によって間接的に測定する場合、酸化物半導体薄膜の表面に保護膜を有する積層体に励起光及びマイクロ波を照射し、前記励起光の照射により変化する前記マイクロ波の前記酸化物半導体薄膜からの反射波の最大値を測定した後、前記励起光の照射を停止し、前記励起光の照射停止後の前記マイクロ波の前記酸化物半導体薄膜からの反射波の反射率の時間的な変化を測定する第1の工程と、前記反射率の時間的な変化から、励起光の照射停止後に見られる遅い減衰に対応するパラメータを算出し、前記酸化物半導体薄膜の電子状態を評価する第2の工程と、を含む。

[0044] すなわち、本発明は、特許文献2に記載のマイクロ波光導電減衰法（以下、「 μ -PCD法」ということがある）を利用したものである。具体的には、本発明は、特許文献2の方法によって得られるマイクロ波の減衰のうち、励起光の照射停止後 $1\ \mu\text{s}$ 程度に見られる遅いマイクロ波減衰波形、すなわち、マイクロ波減衰の程度が、酸化物半導体薄膜の正バイアスのストレス印加試験（以下、「正バイアスストレス印加試験」という場合がある。）後のストレス耐性などと密接な相関関係を有しており、ストレス耐性を、非接触型で、正確且つ簡便に評価・予測・測定し得る指標として極めて有用であることを見出したところに特徴がある。

[0045] 本明細書において、上記「励起光の照射停止後 $1\ \mu\text{s}$ 程度に見られる遅い減衰に対応するパラメータ」としては、例えば、マイクロ波反射強度が最大値の $1/e^2$ となるまでの時間；マイクロ波反射強度が最大値の $1/e$ から最大値の $1/e^2$ になるまでの反射波強度の減衰曲線を対数変換した傾き、または当該傾きの逆数の絶対値；励起光の照射停止後 $1\ \mu\text{s} \sim 2\ \mu\text{s}$ 程度の反射波強度の減衰曲線の傾き、または当該傾きの逆数の絶対値；励起光の照射停止後 $1\ \mu\text{s}$ 程度に見られるマイクロ波の反射波強度；マイクロ波の反射波の減衰を2つの指数関数の和で表した場合、得られる対数変換した傾きのうちの長い方の値、または当該傾きの逆数の絶対値；などが挙げられる。例えば

傾きとして後記する実施例 2 に記載の式 (1) のべき乗の関係式で表される B 値が挙げられる。ここで、上記「マイクロ波の反射波の減衰を 2 つの指数関数の和で表した場合、得られる対数変換した傾き」とは、例えば下式 (1) に記載の τ_1 、下式 (2) に記載の τ_2 を意味する。

[0046] [数1]

$$n_1 \exp(-t/\tau_1) + n_2 \exp(-t/\tau_2) \quad (1)$$

[0047] [数2]

$$n_1 \exp(-t/\tau_1) + n_2 \exp(-t/\tau_2)^\beta \quad (2)$$

[0048] 上記パラメータのうち、好ましいのは、ある範囲におけるマイクロ波反射波強度の減衰曲線に対数変換した傾き、または当該傾きの逆数の絶対値である。特に好ましいパラメータは、最大値の $1/e$ から最大値の $1/e^2$ になるまでの反射波強度の減衰曲線に対数変換した傾き、または当該傾きの逆数の絶対値、および $1 \mu s$ 付近から $2 \mu s$ 付近の反射波強度の減衰曲線に対数変換した傾き、または当該傾きの逆数の絶対値である。

[0049] ここで、上記パラメータ中の「 $1 \mu s$ 程度」とは、厳密に $1 \mu s$ に限定する趣旨ではなく、励起光照射停止後の反射率減衰が遅く、すなわち、傾きが小さくなってからのマイクロ波反射率の範囲をも含む意味である。よって、上記時間を一義的に規定するのは困難であるが、例えば、 $0.5 \mu s \sim 1 \mu s$ 、 $0.5 \mu s \sim 1.5 \mu s$ 、 $1 \mu s \sim 2 \mu s$ などが代表として挙げられる。

[0050] 上記「遅い減衰」について、図 1 を用いて、より詳細に説明する。図 1 は、 μ -PCD 法における過剰キャリアの発生と消滅の様子を示す図である。図 1 の縦軸は、マイクロ波の反射率に対応する。上記積層体に励起光を照射すると、酸化物半導体薄膜に励起光が吸収されて過剰キャリア、すなわち、励起キャリアが生成される。その際、過剰キャリア密度が増加すると共に、その消失速度も増えるが、キャリア注入速度と消失速度が等しくなったとき

に過剰キャリア密度は一定のピーク値となる。そして該過剰キャリアの生成と消滅の速度が等しくなると飽和して一定の値を維持するようになる。その状態で励起光の照射を停止すると、過剰キャリアの再結合、消滅により、過剰キャリアが減少し、最終的には励起光照射前の値に戻ることが知られている。

[0051] 図1に示すようにマイクロ波の酸化物半導体薄膜からの反射波の反射率は、一旦最大値を示すが、励起光の照射を停止すると同時に急速に減衰する。その後、ある一定の傾きを持った減衰が見られるが、おおむね、この傾きが上述した「励起光の照射停止後に見られる遅い減衰に対応するパラメータ」に対応する。この減衰は、膜中や界面の欠陥に影響を受ける。

[0052] 具体的には、上記傾きとして、例えば、上記範囲の時間と反射波強度である反射率との傾き、上記範囲の時間を対数変換した値に対する、反射波強度を対数変換した値の傾きなどが挙げられる。後記する実施例2では、式(1)中のB値を用いた。なお、前述したように、この傾きには、励起光照射停止後の反射率減衰が遅くなったときの傾きも含まれる。

[0053] 以下、上記評価方法を詳しく説明する。本発明では上記した μ -PCD法を利用した上記測定ができる装置として、例えば、後に詳述する図16に示す装置や、特許文献2の図1に示すライフタイム測定装置が挙げられる。特許文献2の装置の説明は、特許文献2に詳述しているので、それを参照すればよい。但し、本発明に用いられる装置はこれに限定されない。

[0054] まず、酸化物半導体薄膜が形成された試料を用意する。本発明に用いられる試料は、基板上に、酸化物半導体薄膜と、該酸化物半導体薄膜の表面に形成される保護膜を有する積層体で、上記各種構成を有する積層体を用いることができる。

[0055] 上記酸化物半導体薄膜として、In、Ga、Zn、およびSnよりなる群から選択される少なくとも1種以上の元素を含む非晶質の酸化物半導体薄膜が好ましく用いられる。これらの元素は単独で含有しても良く、二種以上を併用しても良い。具体的には例えば、In酸化物、In-Sn酸化物、In

—Zn酸化物、In—Sn—Zn酸化物、In—Ga酸化物、Zn—Ga酸化物、In—Ga—Zn酸化物、Zn酸化物などが挙げられる。

[0056] 上記酸化物半導体薄膜の厚さは、例えば、数十nm～500nm程度であることが好ましい。上記厚さの上限について、より好ましくは200nm以下であり、更に好ましくは100nm以下である。また、上記厚さの下限について、より好ましくは10nm以上であり、更に好ましくは30nm以上である。

[0057] 上記基板は、本発明の技術分野に通常用いられる各種基板を用いることができる。例えば、厚み0.7mm程度、大きさが第1世代～第10世代と呼ばれる数十cm²から数m²を超える液晶表示装置用のガラス基板などである。

[0058] 上記保護膜（以下、「パッシベーション絶縁膜」ということがある）には、酸化物半導体薄膜の表面を直接保護するための保護膜（以下、「エッチストップ層」または「ESL」ということがある）、および当該保護膜の表面を更に保護するための保護膜（以下、「最終保護膜」ということがある）の両方が含まれる。

[0059] このような積層体に対し、励起光およびマイクロ波を照射する。

[0060] 上記積層体に照射した励起光を照射すると、上記したように生成した過剰キャリアの密度が増加し、一定のピーク値を示すと共に、励起光の照射停止により過剰キャリアが停止して励起光照射前の値に戻る。

[0061] 本発明において、過剰キャリア密度の変化を解析することで酸化物半導体薄膜のキャリア濃度を判定し得、電子状態、ひいては、電気抵抗率、すなわちシート抵抗または比抵抗を評価できるのは、次のような理由に基づくものと思われる。

[0062] 上記積層体に照射されたマイクロ波は、酸化物半導体薄膜に存在するキャリアによるプラズマ振動により反射される。この反射率は、酸化物半導体薄膜中のキャリア密度に依存する。しかし、定常状態の酸化物半導体薄膜においては、マイクロ波反射を実用的に観測することができるレベルのキャリア数は存在しない。ところが、励起光を照射すると、膜中に過剰キャリアが生

成され、該過剰キャリアのプラズマ振動によりマイクロ波の反射率が増加する。一方で、励起光の照射停止により、過剰キャリア数が減少するに従ってマイクロ波の反射率も減少する。

[0063] 一般に、シリコン半導体などにおけるキャリアは、エネルギーバンド中において伝導帯下部に存在する浅いドナーレベルに起因して発生する。この場合のエネルギー準位は、伝導帯下、数十 meV 程度であり、室温付近ではほとんど活性化している。一方で、定常状態における酸化物半導体薄膜中のキャリアは、同じく、エネルギーバンド中において伝導帯下部に存在する浅いドナーレベルに起因することが知られているが、酸化物半導体においては、そのレベルは $0.1 \sim 0.2 \text{ eV}$ 程度であり、比較的深い。このため、励起光の照射によって生成される過剰キャリアは、励起されたホールと電子が再結合する場合のほか、該ドナーレベルにいったん捕獲されて再放出する場合がある。この捕獲、および再放出の割合は、エネルギーバンド中において伝導帯下部に存在する浅いドナーレベルの量に依存する。したがって、励起光の照射によって生成された過剰キャリアについて、励起光停止後に観測される消滅過程をトレースすることで、ドナーレベルの大小の影響を解析することができる。なお、酸化物半導体薄膜の比抵抗は、電荷と自由電子と移動度の積で表されるが、酸化物半導体薄膜の移動度は、当該酸化物半導体薄膜を構成する金属元素の組成が同じであれば大きく変化しない。例えば、 $\alpha\text{-IGZO}$ の移動度は約 $10 \text{ cm}^2/\text{Vs}$ 程度である。よって、 $\mu\text{-PCD}$ 法において観測されるマイクロ波の反射率の変化、すなわち、過剰キャリア密度の変化は、キャリア濃度および電気抵抗率と、おおむね、相関することになる。

[0064] なお、酸化物半導体のようなアモルファスな半導体材料においては、例えば、アモルファスシリコン、 IGZO などのように伝導帯～ドナーレベルの間に連続的な準位を有するものもある。このような場合、 $\mu\text{-PCD}$ 法において観測されるキャリアの消滅過程は、各準位間での個々のキャリア遷移挙動を重ね合わせたものとして理解することができる。その結果、減衰過程は

、一つの準位間での遷移に比較してある程度長い時間範囲に渡って観測されることになる。また、そのときの時間依存性は、時間に対して、べき乗の関係を有する。

[0065] したがって、前述した第1の工程の後、おおむね、 $0.1 \sim 10 \mu s$ の範囲に渡る時間範囲に見られる遅い減衰に対応するパラメータを算出することによって、酸化物半導体薄膜のキャリア密度を判定することができる。その結果に基いて、シート抵抗、比抵抗などの電気抵抗率を評価することができる。

[0066] 以上、本発明に係る酸化物半導体薄膜の電子状態、特に電気抵抗率を μ -PCD法によって非接触式方法で測定する方法について詳述した。

[0067] 本発明には、上記の評価方法によって、酸化物半導体薄膜と保護膜との界面準位に起因する欠陥を評価する方法を、半導体製造工程のいずれかの工程に適用して酸化物半導体薄膜の品質管理を行う方法も含まれる。

[0068] 上記の評価方法を、上記界面準位に影響を与える製造工程のいずれかの工程に適用することによって、酸化物半導体薄膜の電子状態、すなわち、電気抵抗率を評価した結果をフィードバックし、製造条件を調整するなどして膜質の管理を行うことができるため、酸化物半導体の品質管理を適切に行うことができる。

[0069] 特に本発明では、得られた酸化物半導体薄膜の上に保護膜を形成する場合；或いは、その後に熱処理（以下、「ポストアニール」ということがある）する場合などに、本発明の評価方法を適用することが好ましい。

[0070] 本発明の評価方法を用いれば、酸化物半導体薄膜の材料開発段階において、酸化物半導体薄膜のストレス耐性を簡易に短時間で、且つ低コストで評価することができる。また本発明の評価方法を用いれば、液晶表示装置などの製造ラインにおいて、酸化物半導体薄膜の電気的特性をインラインで短時間に評価することができる。更に μ -PCD法によれば非接触型で行うことができるため、歩留まりの向上など、生産性を向上することができ、酸化物半導体の品質管理を適切に行うことができる。

[0071] 本発明では、上記のいずれかに記載の評価方法に下記評価素子を用いることができる。上記評価素子は、基板の上に酸化物半導体薄膜と、当該酸化物半導体薄膜の上に保護膜を有するものである。

[0072] 具体的には、例えば、下記（a）または（b）の評価素子が挙げられる。

（a）基板の表面に酸化物半導体薄膜が直接形成され、当該酸化物半導体薄膜の表面に、例えば図5に記載のエッチストップ層45や図4に記載の最終保護膜47などの保護膜が形成された評価素子

（b）ゲート絶縁膜などの絶縁膜の表面に酸化物半導体薄膜が直接形成され、当該酸化物半導体薄膜の表面に、例えば図5に記載のエッチストップ層45や図4に記載の最終保護膜47などの保護膜が形成された評価素子。なお、本発明では絶縁膜としてゲート絶縁膜を代表例として説明するが、基板と酸化物半導体薄膜の間に形成されていけばよく、ゲート絶縁膜に限定されない。

[0073] 上記評価素子では、上記（a）または上記（b）に記載のように、基板またはゲート絶縁膜の表面に直接、酸化物半導体薄膜が形成されていることが重要である。すなわち、酸化物半導体薄膜の直下に例えばゲート電極などの金属電極は存在しない。酸化物半導体薄膜の直下にゲート電極などが存在すると、ゲート電極の自由キャリアである電子が 10^{18} cm^{-3} 以上と多いため、前記マイクロ波の反射率に対し、該ゲート電極の影響が優性になるからである。

[0074] 本発明に用いられる評価素子の構成の一例を、図3～6に示す。図3～6に示すように、酸化物半導体薄膜の直下に金属電極は設置されていない。

[0075] 図3は、ガラス基板などの基板20a上にゲート絶縁膜43、パターニングされた酸化物半導体薄膜20b、およびパターニングされた保護膜であるエッチストップ層45をこの順序で形成したものである。

[0076] 図4は、基板20a上にゲート絶縁膜43、パターニングされた酸化物半導体薄膜20b、パターニングされたエッチストップ層45、最終保護膜47をこの順序で形成したものである。

- [0077] 図5は、基板20a上にゲート絶縁膜43、酸化物半導体薄膜20b、およびエッチストップ層45をこの順序で形成したものである。
- [0078] 図6は、基板20aに酸化物半導体薄膜20b、およびエッチストップ層45をこの順序で形成したものである。
- [0079] 更に本発明では、上記のいずれかに記載の評価素子が基板上に複数配置された評価用基板も用いることができる。
- [0080] 図7は、評価用基板の構成の一例を示す概略図である。図7に示すように、量産ラインで用いられるガラス基板などのマザーガラス51に、ディスプレイ50、および複数の評価素子49が規則的に配列して設置されている。このような評価用基板を用いることにより、酸化物半導体薄膜の品質管理、具体的には基板面内分布、すなわち面内における電気抵抗率のばらつきや、基板間分布、すなわち基板間における電気抵抗率のばらつきを測定することができる。
- [0081] 以下、本発明に用いられる評価装置の実施形態について図面を用いて詳細に説明する。ただし、上記評価装置は以下の構成に限定されず、適宜変更を加えることも可能である。
- [0082] 図16は、上記酸化物半導体薄膜の評価方法に用いる装置の構成の一例を示す概略図である。図16に示す評価装置は、基板20aに酸化物半導体薄膜20bが形成された試料20の測定部位に対して励起光を照射して酸化物半導体薄膜中に電子－正孔対を生成する励起光照射手段1、該試料20の測定部位に対してマイクロ波を照射するマイクロ波照射手段3、励起光の照射により変化するマイクロ波の試料20からの反射マイクロ波の強度を検出する反射マイクロ波強度検出手段7、前記反射マイクロ波強度検出手段の検出データに基づいて試料20の電気抵抗率を評価する手段を備えており、該構成により同一の装置で反射率の変化と電気抵抗率を間接的に測定・評価できる。
- [0083] 励起光照射手段1は、試料20に照射する励起光を出力する光源を有するものであり、励起光の照射により酸化物半導体薄膜中に電子－正孔対を生成

させるものである。好ましくは酸化物半導体薄膜のバンドキャップ以上のエネルギーを出力する光源を有するものである。酸化物半導体薄膜のバンドキャップ以上のエネルギーを出力することで効率的にキャリアを発生させ、高感度で測定できるため好ましい。励起光照射手段 1 としては、例えば光源に紫外線レーザを用いればよい。具体的には波長 349 nm、パワー $1 \mu\text{J}/\text{pulse}$ 、パルス幅 15 ns 程度、ビーム径 1.5 mm 程度のパルス状の紫外光、例えば YF レーザ第三高調波等を励起光として出射するパルスレーザなどの半導体レーザ等である。

[0084] また、励起光照射手段 1 は評価手段 9 から伝送（図中、破線）されてくるタイミング信号の入力をトリガとして励起光であるパルス光を出力する。なお、タイミング信号は、同時に信号処理装置 8 に対しても伝送される。また励起光照射手段 1 から出力される励起光は出力調整用パワーモニター 16 a と出力調整手段 16 b によって出力を調整することができる。

[0085] 励起光照射手段 1 から出力された励起光は、ミラーなどの光路変更手段（以下、「ミラー」ということがある）12 で反射されると共に、図示しない集光レンズなどの集光手段（以下、「集光レンズ」ということがある）によって集光され、第 1 導波管 6 a に設けられた微小開口 6 c を通過し、その第 1 導波管 6 a の試料 20 に近接する端部（開口部 6 d）を通じて、試料 20 の例えば、直径 5 ~ 10 μm 程度の測定部位に対して照射される。このように、ミラー 12 及び集光レンズが、励起光照射手段 1 から出力された励起光を集光して試料 20 の測定部位へ導く。これにより、試料 20 における測定部位である微小な励起光照射領域 21 において、励起キャリアが発生する。

[0086] マイクロ波照射手段 3 は、試料 20 の測定部位に照射するマイクロ波を出力する手段である。このマイクロ波照射手段 3 は、例えば、周波数 26 GHz のガンダイオード等のマイクロ波発振器が挙げられる。

[0087] 方向性結合器 4 は、マイクロ波照射手段 3 から出力されたマイクロ波を 2 分岐するものである。分岐後の一方の出力波（以下、第 1 マイクロ波 Op1 という）はマジック T (5) 側へ伝送され、他方の出力波（以下、第 2 マイ

クロ波Op2という)は相位調整器4a、反射マイクロ波強度検出手段7のLO入力端へ伝送される。この方向性結合器4は、例えば、10dBカップラ等が採用される。

[0088] マジックT(5)は、第1マイクロ波Op1を2分岐すると共に、2分岐された第1マイクロ波各々の試料20に対する反射波各々の差信号Rt1(以下、「反射波差信号」ということがある)及び和信号を出力するものである。

[0089] マジックT(5)により2分岐されたマイクロ波Op1の一方(以下、「第1主マイクロ波Op11」ということがある)は、そのマジックT(5)に接続された第1導波管6aにより、試料20の励起部を含む測定部位に導かれてその先端の開口部6dから放射される。これにより、第1主マイクロ波Op11が試料20の測定部位に照射される。さらに第1導波管6aは、前記第1主マイクロ波Op11を放射するアンテナ(以下、「導波管アンテナ」ということがある)としての機能に加え、測定部位に照射された第1主マイクロ波Op11の反射波をその先端の開口部6dで捕捉し、マジックT(5)まで折り返し導く機能も果たす。

[0090] 一方、マジックT(5)により2分岐された第1マイクロ波Op1の他方(以下、「第1副マイクロ波Op12」という)は、マジックT(5)に接続された第2導波管6bにより、試料20aの測定部位の近傍、但し、励起光による励起部を含まない部分に導かれてその先端の開口部6eから放射される。これにより、第1副マイクロ波Op12が、試料20aの測定部位の近傍に照射される。さらに第2導波管6bは、第1副マイクロ波Op12を放射する導波管アンテナとしての機能に加え、測定部位の近傍に照射された第1副マイクロ波Op12の反射波をその先端の開口部6eで捕捉し、マジックT(5)まで折り返し導く機能も果たす。ここで、第1導波管6aがマイクロ波を導く経路長と、第2導波管6bがマイクロ波を導く経路長とは等しい。

[0091] また第1導波管6a及び第2導波管6bによりマジックT(5)に導かれ

た2つの反射波、すなわち、2分岐後の第1マイクロ波Op11, Op12各々が試料20に反射したものの差信号、すなわち反射波差信号Rt1が、そのマジックT(5)により出力され、反射マイクロ波強度検出手段7のRF入力端に伝送される。

[0092] 反射マイクロ波強度検出手段7は、第2マイクロ波Op2及び反射波差信号Rt1を混合することによって検波信号Sg1を出力する。この検波信号Sg1は、反射波差信号Rt1の強度、例えば試料20に照射された第1マイクロ波Op1の反射波の強度の一例を表す信号であり、信号処理装置8に取り込まれる。反射波差信号Rt1は、基板保持部によって所定位置に保持された試料20に対する励起光の照射によってその強度が変化する。このように反射マイクロ波強度検出手段7は、反射波差信号Rt1の強度を検出するものであり、この反射マイクロ波強度検出手段7としてはミキサーや、マイクロ波を入力してその強度に応じた電気信号、すなわち電流や電圧を出力するマイクロ波検出器（以下、「検波器」ということがある）が設けられてもよい。

[0093] 反射マイクロ波強度検出手段7により検出される反射波差信号Rt1の強度は、試料20の測定部位に対する励起光の照射により変化する。具体的には、反射波差信号Rt1の強度は、励起光の照射によって一時的に強くなった後に減衰する。また測定部位に不純物や欠陥等が多いほど反射波差信号Rt1の強度のピーク値は小さくなり、その減衰時間、すなわちキャリア寿命も短くなる。

[0094] ここで励起光の照射により変化する反射波差信号Rt1の強度について、そのピーク値が生じてから励起光照射停止後に見られる遅い減衰に対応するパラメータが、試料20の電子状態、すなわち、電気抵抗率を評価する指標となる。

[0095] 信号処理装置8は、反射マイクロ波強度検出手段7により検出される反射波差信号Rt1の強度の変化のピーク値Spを検出し、その検出結果を評価手段9に伝送する装置である。より具体的には信号処理装置8は、評価手段

9からのタイミング信号の入力をトリガとして反射波差信号 R_t1 の変化を所定時間監視し、その間に得られる反射波差信号 R_t1 のレベルの最高値を反射波差信号 R_t1 の強度の変化のピーク値 S_p として検出する。ここで信号処理装置8は、反射波差信号 R_t1 に対して遅延処理を施す遅延回路を備え、遅延処理後の信号に対して所定のサンプリング周波数で信号強度を順次検出し、その検出値の変化から反射波差信号 R_t1 の強度の変化のピーク値 S_p を検出する。

[0096] 評価手段9としては、CPU、記憶部、入出力信号のインターフェース等を備えたコンピュータを用いることができ、CPUが所定のプログラムを実行することによって各種の処理を実行する。

[0097] 例えば、評価手段9は、励起光照射手段1及び信号処理装置8に対して励起光の出力タイミングを表すタイミング信号を出力すると共に、信号処理装置8によって検出される反射波差信号 R_t1 のピーク値 S_p を取り込んで当該評価手段9が備える記憶部に記録する。記録された反射波差信号 R_t1 （検出データ）は、試料20の電子状態、すなわち、電気抵抗率の評価に用いられる。

[0098] またステージコントローラ10は、評価手段9からの指令に従ってX-Yステージ11を制御することにより、試料20における測定部位の位置決め制御を行う。

[0099] X-Yステージ11の上側には図示しない試料台が設けられている。試料台は、アルミニウム、ステンレス或いは鉄等の金属又はその他の導体からなる板状の導体部材である。その上側に図示しない基板保持部が設けられ、さらにその基板保持部の上に試料20が載置される。これにより試料台は、試料20に対して前記第1マイクロ波Op11、Op12が照射される側と反対側、すなわち、試料20の下側に配置される。

[0100] 基板保持部は、試料台に対してその上側に固定された固形の誘電体である。基板保持部は基板と試料台との間に挿入される固形の誘電体であり、その材質は、例えばガラスやセラミック等の比較的屈折率の大きな誘電体である。

。これにより基板保持部を媒質とするマイクロ波の波長が短くなり、基板保持部としてより厚みの薄い軽量なものを採用できる。

[0101] 以上、本発明の酸化物半導体薄膜の電子状態を評価するための構成によれば、励起光照射手段 1 から照射された励起光によって酸化物半導体薄膜中に光励起キャリアが生成されると共に、マイクロ波照射手段 3 から照射されたマイクロ波の電界で光励起キャリアが運動し、その運動状態は、半導体中の不純物、欠陥等の存在によって影響を受ける。このため、反射マイクロ波強度検出手段 7 で、試料からの反射マイクロ波の強度を検出し、評価手段 9 で既に説明したように過剰キャリア濃度の変化を解析することで、酸化物半導体薄膜のキャリア濃度を判定し、電子状態の変化から間接的に電気抵抗率を評価することができる。この際、評価手段 9 が、X-Y テーブル 11 などから成るステージの位置を制御することで、所定の範囲の電気抵抗率を判定するマッピング測定も可能である。

[0102] 更に本発明の上記評価装置に、電気抵抗測定手段を備えることで、上記電気抵抗率の評価だけでなく、酸化物半導体薄膜の電気的特性をインラインで短時間に評価する装置を提供することができる。上記電気抵抗率の評価では、いわゆる遅い減衰に基づいて電気抵抗率を評価するものである。本発明者らの研究の結果、遅い減衰は酸化物半導体薄膜の膜中欠陥によっても影響を受けることがわかっており、膜中欠陥の多少によって、上記 μ -PCD 法に基づいて測定・評価する電気抵抗率も変化する。また酸化物半導体薄膜の電気抵抗率は同一面内であっても汚染や不純物などに起因して異なる場合があり、測定箇所によって値にバラツキがある。したがって酸化物半導体薄膜のより適切な品質管理を行うためには、上記 μ -PCD 法による測定箇所と電気抵抗率測定手段による測定箇所が略同一であることが重要となる。

[0103] そこで、上記評価装置に電気抵抗測定手段を設ければ、X-Y ステージを適宜動かすだけで、簡便、かつ正確に略同一箇所を測定することが可能となる。そのため、電気抵抗測定手段を設けた上記評価装置を液晶表示装置などの製造ラインに用いれば、生産性が大きく向上すると共に、酸化物半導体薄

膜のより適切な品質管理を行うことができる。

[0104] 次に図 1 6 に基づいて電気抵抗測定手段を設けた装置構成について説明する。図 1 6 は、上記説明した μ -PCD 法に基づいて反射率の変化と電気抵抗率を測定・評価する装置に、電気抵抗測定手段 3 0 を備えた装置である。電気抵抗測定手段 3 0 は、必ずしも設置されなくても良い。具体的な設置箇所は限定されないが、上記したように X-Y ステージ 1 1 を動かすことによって、酸化物半導体薄膜のマイクロ波光導電測定箇所と略同一箇所において電気抵抗測定手段 3 0 によって電気抵抗率を測定できるように設置することが望ましい。電気抵抗測定手段 3 0 は、好ましくは電気抵抗率測定ヘッド 3 1 と、電気抵抗率測定ヘッド 3 1 の昇降手段 3 2 を有する。電気抵抗測定手段 3 0 によって試料 2 0 の電気抵抗率を測定できる。

[0105] 電気抵抗率測定ヘッド 3 1 は、接触式方法で電気抵抗率を測定する手段である。電気抵抗率測定ヘッド 3 1 は上記した抵抗測定手段に対応した抵抗測定端子が設けられており、抵抗測定端子としては 2 重リング電極などの測定用プローブや、直線上に針状の 4 本の電極を配したヘッドなどが例示される。酸化物半導体薄膜の電気抵抗率は、J I S K 6 9 1 1 に準拠した二重リング電極を用いた抵抗測定や、J I S K 7 1 9 4 に準拠した四探針法による抵抗測定を行うことができる。

[0106] また電気抵抗率測定ヘッド 3 1 の昇降手段 3 2 は、試料 2 0 の電気抵抗率を測定する際に所望の位置まで電気抵抗率測定ヘッドを降下させる昇降機構である。電気抵抗率を測定する手段としては各種公知の電気抵抗率測定装置を用いることができる。例えば J A N D E L 製プローブヘッドなどの電気抵抗測定装置が同様に評価可能である。

[0107] 以上説明したように本発明の評価方法によれば、上記積層体を有する試料間の電気抵抗率の優劣を簡易に評価することができる。例えば電気抵抗率は後記する実施例に示すように、保護膜形成時における混合ガス中のシランの流量比を変化することによって変えることができる。そのため、保護膜形成条件を最適化するなどして、所望とする電気抵抗率を得ることも可能である。

。その際、重要なことは、酸化物半導体薄膜の電気抵抗率は、酸化物半導体そのものの性質が変わると変化するという点である。したがって本発明の方法によって試料間の電気抵抗率の優劣を評価したり、保護膜の最適な形成条件を決定するに当たっては、前提条件として、同じ条件で成膜され、同じ熱処理を施された、実質的に同じ状態を有する酸化物半導体薄膜を複数用意することが必要である。これにより、実際の電気抵抗率の変化が保護膜の形成に起因することが明確になるため、上記優劣などを正確に判定することが可能となる。

[0108] また本発明の評価方法を用いれば、TFT製造工程の最適化の過程で、酸化物半導体薄膜のストレス耐性を簡易に短時間で、且つ低コストで評価することができる。更に本発明の評価方法を用いれば、液晶表示装置などの製造ラインにおいて、酸化物半導体薄膜の電気的特性をインラインで短時間に評価することができる。また μ -PCD法によれば非接触型で評価を行うことができるため、歩留まりの向上など、生産性を向上することができ、酸化物半導体の品質管理を適切に行うことができる。

[0109] 本願は、2014年7月1日出願された日本国出願第2014-136349号に基づく優先権の利益を主張するものである。日本国出願第2014-136349号の明細書の全内容が、本願に参考のため援用される。

実施例

[0110] 以下、実施例を挙げて本発明をより具体的に説明するが、本発明は下記実施例によって制限されず、前・後記の趣旨に適合し得る範囲で変更を加えて実施することも可能であり、それらはいずれも本発明の技術的範囲に包含される。

[0111] (実施例1)

本実施例では、正バイアス印加後のストレスに起因する特性を、酸化物半導体薄膜の電気抵抗率を直接測定することによって評価した。

[0112] 具体的には、下記(1)のようにして電気抵抗率測定用の積層体試料を作製すると共に、下記(2)のようにしてTFT特性測定用のTFTを作製し

た。上記（１）の試料は、基板の上にゲート絶縁膜、酸化物半導体薄膜、および保護膜が形成されている点で下記（２）のＴＦＴと同一の断面構造を有する積層体である。

[0113] （１）電気抵抗率測定用試料の作製

まず、直径１００ｍｍ×厚さ０．７ｍｍのガラス基板（コーニング社製ＥＡＧＬＥ２０００）上にゲート絶縁膜に相当するＳｉＯ₂絶縁膜を膜厚２００ｎｍとなるように成膜した。この絶縁膜はプラズマＣＶＤ法を用い、キャリアガス：ＳｉＨ₄とＮ₂Ｏの混合ガスをＮ₂Ｏ＝１００ｓｃｃｍ、ＳｉＨ₄＝４ｓｃｃｍ、Ｎ₂＝３６ｓｃｃｍ、成膜パワー：３００Ｗ、成膜温度：３２０℃にて成膜した。

[0114] 次に、酸化物半導体薄膜をスパッタリング法によって成膜した。酸化物薄膜としては、ＩＧＺＯ〔Ｉｎ：Ｇａ：Ｚｎ（組成比、原子比）＝１：１：１〕を用いた。スパッタリングに使用した装置は（株）アルバック製「ＣＳ－２００」であり、スパッタリング条件は以下のとおりである。

基板温度：室温

ガス圧：１ｍＴｏｒｒ

酸素分圧（体積比）：Ｏ₂／（Ａｒ＋Ｏ₂）＝４％

膜厚：４０ｎｍ

[0115] 上記のようにして酸化物半導体薄膜を成膜した後、フォトリソグラフィおよびウェットエッチングによりパターニングを行った。ウェットエッチャント液としては、関東化学製「ＩＴＯ－０７Ｎ」を使用した。

[0116] このようにして酸化物半導体薄膜をパターニングした後、膜質を向上させるため、プレアニール処理を行った。プレアニールは、１００％酸素雰囲気、大気圧下にて、３５０℃で６０分間行なった。

[0117] 次いで、酸化物半導体薄膜を保護するためのエッチストップ層を形成した。具体的にはプラズマＣＶＤ法によりＳｉＯ₂を膜厚１００ｎｍとなるように形成した。成膜に用いたガスはＳｉＨ₄／Ｎ₂Ｏの混合ガスであり、その流量（単位：ｓｃｃｍ／ｓｃｃｍ）を２／５０、４／１００、６／１５０、８／２

00、10/250の範囲で種々変化させた。成膜時の温度は230℃であった。

[0118] 次に、オーミック電極を作製した。具体的には純Moを使用し、DCスパッタリング法により膜厚100nmとなるように成膜した後、パターニングを行った。

[0119] 最後に、外部雰囲気遮断のための最終保護膜として、SiO₂：膜厚200nmとSiN：膜厚200nmの積層膜：合計膜厚400nmを用いた。上記SiO₂およびSiNの形成は、サムコ製「PD-220NL」を用い、プラズマCVD法を用いて行なった。SiO₂膜の形成には、N₂OおよびSiH₄の混合ガスを用い、SiN膜の形成にはSiH₄、N₂、NH₃の混合ガスを用いた。いずれの場合も成膜パワーを100W、成膜温度を150℃とした。

[0120] 次に、フォトリソグラフィ、およびドライエッチングにより、保護膜に電気抵抗を測定するための接続用のコンタクトホールを形成して電気抵抗率測定用試料を得た。

[0121] 上記試料について、電極間に電圧を印加して、そのシート抵抗を測定した。具体的には、National Instruments社製「4156C」の半導体パラメータアナライザーを使用して、電流電圧特性を測定した。

[0122] (2) TFT測定用試料の作製

まず、直径100mm×厚さ0.7mmのガラス基板（コーニング社製EAGLE2000）上に、ゲート電極としてMo薄膜を100nm形成した。ゲート電極は、純Moのスパッタリングターゲットを使用してDCスパッタ法により形成した。スパッタリング条件は、基板温度：室温、ガス圧：2mTorrである。

[0123] このようにして得られたゲート電極の上に上記（1）と同様にして膜厚200nmのゲート絶縁膜SiO₂、膜厚40nmの酸化物半導体薄膜を順次成膜してパターニングし、プレアニールを行った後、上記（1）と同様にして

エッチストップ層、及び最終保護膜を形成した。なお、上記（１）に記載のオーミック電極を形成する替わりに、ソース電極・ドレイン電極としてM_o薄膜を形成した。純M_o膜の成膜方法およびパターニング方法は、前述したゲート電極の場合と同じであり、TFTのチャネル長を10 μ m、チャネル幅を200 μ mとした。

[0124] このようにしてソース・ドレイン電極を形成した後、上記（１）と同様にして酸化物半導体薄膜を保護するための保護膜を形成し、コンタクトホールを形成してTFT測定用試料を得た。

[0125] このようにして得られた各TFTについて、以下のようにしてTFT特性を調べた。詳細には、（１）トランジスタ特性：I-V特性、具体的には、（i）しきい値電圧の絶対値、および（ii）繰り返し初期特性を調べた。また、（iii）正バイアスストレス印加試験を行ったときのしきい値電圧 V_{th} の変化 ΔV_{th} を調査した。

[0126] （１）トランジスタ特性の測定

トランジスタ特性の測定はNational Instruments社製「4156C」の半導体パラメータアナライザーを使用した。詳細な測定条件は以下のとおりである。

ソース電圧：0.1V

ドレイン電圧：10V

ゲート電圧：-30～30V（測定間隔：0.25V）

[0127] この結果から、静特性における（i）しきい値電圧の絶対値を測定した。また、（ii）初期繰り返し特性の評価として、上記トランジスタ特性評価試験を3回行い、1回目のときのしきい値電圧の絶対値と、3回目のときのしきい値電圧の絶対値の差から繰り返しスweepのしきい値シフト量を算出した。

[0128] （iii）ストレス耐性として ΔV_{th} の評価

本実施例では、実際のパネル駆動時のストレス環境を模擬して、ゲート電極に正バイアスをかけながらストレス印加試験を行った。ストレス印加条件

は以下のとおりである。

ゲート電圧：+20V

基板温度：60℃

ストレス印加時間：2時間

[0129] ここで、しきい値電圧とは、おおまかにいえば、トランジスタがオフ状態、すなわち、ドレイン電流の低い状態からオン状態、すなわち、ドレイン電流の高い状態に移行する際のゲート電圧の値である。本実施例では、ドレイン電流が、オン電流とオフ電流の間の1nA付近であるときの電圧をしきい値 V_{th} 電圧と定義し、ストレス印加前後のしきい値電圧の変化量 ΔV_{th} を測定した。 ΔV_{th} が小さいほど、ストレス耐性に優れている。

[0130] 図8に、縦軸：正バイアスストレス印加試験の ΔV_{th} (V) と、横軸：電極間の電気抵抗 (Ω) のとの関係を示す。上記図より、 ΔV_{th} と電気抵抗率の挙動はほぼ一致していることが分かる。

[0131] また図9に、縦軸：繰り返しスイープのしきい値シフト量 (V) と、横軸：上記(11)の方法によって測定した ΔV_{th} (V) との関係を示す。更に図10に、縦軸：静特性におけるしきい値電圧の絶対値 (V) と、横軸： ΔV_{th} (V) との関係を示す。これらの図より、 ΔV_{th} と、静特性におけるしきい値電圧の絶対値、および繰り返しスイープのしきい値シフト量とはいずれも、良好な相関関係を有することがわかる。

[0132] 上記図8～図10の結果より、本発明による電気抵抗率に基づく評価方法を用いれば、正バイアス印加のストレスに起因する上記各項目を、間接的に精度良く評価できることが可能であることが実証された。

[0133] (実施例2)

本実施例では、正バイアス印加後のストレスに起因する特性を、酸化物半導体薄膜の電気抵抗率を μ -PCD法によって間接的に測定することによって評価した。

[0134] 具体的には、上記実施例1で作製した試料を用いて種々の特性を評価した。この結果を表1に示す。ここで、 SiH_4/N_2O の流量 (sccm/scc

m) を 2/50、4/100、6/150、8/200、10/250 の範囲で変化させて ESL を成膜して得られた各 TFT 1～5 について、2 時間経過後の ΔV_{th} は以下のとおりである。

TFT-1 : 5 V

TFT-2 : 5.25 V

TFT-3 : 4.5 V

TFT-4 : 1.75 V

TFT-5 : -0.25 V

[0135] [表1]

Sample No	SiH ₄ /N ₂ O flow rate (sccm)	Deposition rate (nm/min)	Mobility (cm ² /Vs)	Subthreshold swing (V/dec)	V _{th} (V)
TFT-1	2/50	10.3	7.2	0.27	9.25
TFT-2	4/100	27.4	8.5	0.48	5.00
TFT-3	6/150	41.8	7.8	0.34	1.25
TFT-4	8/200	56.8	6.2	0.19	0.50
TFT-5	10/250	70.0	12.3	0.28	-5.50

[0136] 更に上記試料を用いて、 μ -PCD 法における「励起光の照射後に見られる遅い減衰に対応するパラメータ」の測定を行った。具体的には、前述した特許文献 2 の図 1 や図 16 に示すような構成を有する装置、具体的にはコベルコ科研社製：LTA-1820SP を用いて、以下の条件で μ -PCD 法を実施し、反射率の時間的な変化を測定した。

[0137] レーザ波長：349 nm の紫外光

パルス幅：15 ns

パルスエネルギー：1 μ J / pulse

ビーム径：1.5 mm ϕ

1 測定におけるパルス数＝64 ショット

装置：コベルコ科研社製 LTA-1820SP

[0138] μ -PCD 法より得られる反射率－測定時間との関係に基づいて算出されるパラメータ、すなわち本発明で規定する「遅い減衰に対応するパラメータ」を算出するため、本実施例では、「傾き」として反射率と測定時間との関

係を下式（１）で表したときの「B」値を算出した。ここでは、測定時間 $x = 0.3 \sim 1.0 \mu s$ とし、上記測定時間の範囲での傾きを「 $-B$ 」値として算出した。

[0139] [数3]

$$y = Ax^{-B} \quad (x : \text{測定時間}, y : \text{反射率}) \quad \dots \text{式 (1)}$$

[0140] 図 1 1 に、各 T F T 1 ～ 5 の $I-V$ 特性を示す。図 1 1 より、T F T の動作は、 SiH_4/N_2O の流量比によって変化することが分かる。

[0141] 図 1 2 は、 SiH_4/N_2O の流量比と ΔV_{th} の関係を示すグラフである。図 1 2 より、 SiH_4/N_2O の流量を増やすと、正バイアスストレス印加試験における ΔV_{th} が小さくなることが分かる。

[0142] 図 1 3 A は、各 T F T における、ストレス印加時間ごとの ΔV_{th} の値をプロットした両対数グラフである。図 1 3 A より、これらは良好な直線性を示し、ストレス印加時間に対してべき乗（power-law）で記述される関係を持つことが分かった。

[0143] この結果から、しきい値の時間変化を $A \times t^n$ の関係でフィッティングし、それぞれのパラメータを、 SiH_4/N_2O の流量に対してプロットした。

[0144] この結果を図 1 3 B に示す。イニシャル値を決める上記 A は、 SiH_4 の流量が増加すると共に減少するのに対し、上記 n の値は 0.25、すなわち、 SiH_4 の流量 $\div 2 sccm/N_2O$ から 0.5、すなわち SiH_4 の流量 $\div 6 sccm/N_2O$ に変化した。このように n が 0.25 付近を取る挙動は、斉藤らにより、酸化物半導体薄膜、但し、本実施例では IGZO と保護膜、すなわち、本実施例では ESL との界面に存在する水素が上記界面の結合からはずれ、界面から拡散して遠ざかることにより、上記界面のトラップ準位が形成することが指摘されている（論文名：S. Nakano, N. Saito, K. Miura, T. Sakano, T. Ueda, K. Sugi, H. Yamaguchi, I. Amemiya, M. Hiramatsu, A. Ishida, K. Kanomaru, and M. Sawada, IDW

' 1 1, 1 2 7 1 (2 0 1 1))。よって、上記図の結果は、E S LとI G Z Oとの界面準位は、S i H₄/N₂Oの流量比を大きくすることで減少することを示している。

[0145] 図14に、シート抵抗とS i H₄/N₂Oの流量との関係を示す。上記図より、シート抵抗はS i H₄の流量が増加するに従って減少することが分かる。前述した図15の結果も含めて考慮すると、 ΔV_{th} とシート抵抗は相関することが分かる。図示していないが、MOSダイオードを用いて行った容量－電圧(CV)測定の結果からは、それぞれのサンプルでドナー密度が $1 \times 10^{18} \text{ cm}^{-3}$ 程度あることがわかっている。また、膜厚の厚いI G Z Oのホール効果測定結果から、同一条件のa-I G Z O膜の比抵抗は $2.7 \Omega \text{ cm}$ と見積もられており、その結果から予想される値より、上記シート抵抗は大きい。従って、上記シート抵抗の急激な増加は、界面準位の増加によるバンドベンディングに起因することが強く示唆された。

[0146] なお、繰り返しスweep特性や静特性におけるしきい値電圧は、前述した図9および図10に示すように、正バイアスストレス印加試験における ΔV_{th} と良好な相関関係を有することが分かった。この結果は、上述した繰り返しスweep特性や静特性におけるしきい値電圧も、上記 ΔV_{th} と同様、E S LとI G Z Oとの界面の界面準位に起因していることを強く示唆している。上記界面準位の増加の原因は詳細には不明であるが、E S L成膜における成膜時間が大きく異なることを考慮すると、E S L成膜中のプラズマダメージが界面準位形成の原因であると推察される。

[0147] 図15に、上記実施例1の方法によって得られた ΔV_{th} (V)と、上記 μ -P C D法より得られる上記B値の関係を示す。図15より、 ΔV_{th} と上記B値とはU字曲線を示し、相関していることが分かる。詳細には ΔV_{th} がU字型曲線の頂点 $\Delta V_{th} \div 3.5 \text{ V}$ 以下の場合、 ΔV_{th} が小さくなるにつれ、絶対値である上記B値も大きくなることが判明した。また、上記図より、絶対値である上記B値は、保護膜形成時のシラン量の比率などの影響を受けることが分かる。

[0148] 前述した図 1 2、図 1 4、および図 1 5 の結果より、上記 B 値は、シート抵抗および ΔV_{th} の指標として有用であるため、結果的に、上記 B 値を用いれば酸化物半導体薄膜のシート抵抗を評価できることが分かる。

[0149] 更に本発明者らの基礎実験によれば、絶対値である上記 B 値が最大になるとき、 ΔV_{th} が最小になり、良好な T F T 特性を有することを知見している。よって、上記 B 値が最大値を有するように、保護膜成膜時の形成条件を適切に調整すれば、良好な T F T 特性が発揮されることが期待される。

符号の説明

- [0150]
- 1 励起光照射手段
 - 3 マイクロ波照射手段
 - 4 方向性結合器
 - 4 a 相位調整器
 - 5 マジック T
 - 6 a 第 1 導波管
 - 6 b 第 2 導波管弊所
 - 6 c 微小開口
 - 6 d、6 e 開口部
 - 7 反射マイクロ波強度検出手段
 - 8 信号処理装置
 - 9 評価手段
 - 1 0 ステージコントローラ
 - 1 1 X-Y ステージ
 - 1 2 光路変更手段
 - 1 6 a 出力調整用パワーモニター
 - 1 6 b 出力調整手段
 - 2 0 試料
 - 2 0 a 基板
 - 2 0 b 酸化物半導体薄膜

- 2 1 励起光照射領域
- 3 0 電気抵抗率測定手段
- 3 1 電気抵抗率測定ヘッド
- 3 2 昇降手段
- 3 3 測定値送信ライン
- 4 2 ゲート電極
- 4 3 ゲート絶縁膜
- 4 5 エッチストップ層
- 4 6 a ソース電極
- 4 6 b ドレイン電極
- 4 7 最終保護膜
- 4 8 コンタクトホール
- 4 9 評価素子
- 5 0 ディ스플레이
- 5 1 マザーガラス

請求の範囲

- [請求項1] 酸化物半導体薄膜の表面に保護膜を有する積層体の品質評価方法であって、
- 前記酸化物半導体薄膜の電子状態を接触式方法または非接触式方法によって測定することにより、前記酸化物半導体薄膜と前記保護膜との界面準位に起因する欠陥を評価することを特徴とする薄膜トランジスタ評価用の積層体の品質評価方法。
- [請求項2] 前記酸化物半導体薄膜の電子状態は、前記酸化物半導体薄膜の電気抵抗率に基いて測定されるものである請求項1に記載の評価方法。
- [請求項3] 前記電気抵抗率はシート抵抗または比抵抗である請求項2に記載の評価方法。
- [請求項4] 前記界面準位に起因する欠陥は、下記(1)～(3)のいずれかである請求項1に記載の評価方法。
- (1) 薄膜トランジスタのしきい値電圧 V_{th}
- (2) 薄膜トランジスタに正バイアスを印加したとき、印加前後のしきい値電圧の差 ΔV_{th}
- (3) 薄膜トランジスタのしきい値電圧を複数回測定したとき、1回目に測定したときのしきい値電圧と、複数回測定後のしきい値電圧との差
- [請求項5] 前記酸化物半導体薄膜は、In、Ga、Zn、およびSnよりなる群から選択される少なくとも1種以上の元素を含むものである請求項1に記載の評価方法。
- [請求項6] 前記酸化物半導体薄膜は、基板上に形成された絶縁膜の表面に成膜されているものである請求項1に記載の評価方法。
- [請求項7] 前記界面準位に起因する欠陥を、前記保護膜の両側に接するように第1の電極および第2の電極を有する積層体を用いて評価するものである請求項1に記載の評価方法。
- [請求項8] 前記界面準位に起因する欠陥を接触式方法によって測定する場合、

前記酸化物半導体薄膜の表面に電極を設置し、測定した電流値または電圧に基づいて評価するものである請求項 1 に記載の評価方法。

[請求項9] 前記界面準位に起因する欠陥を非接触式方法によって測定する場合

、
前記積層体に励起光及びマイクロ波を照射し、前記励起光の照射により変化する前記マイクロ波の前記酸化物半導体薄膜からの反射波の最大値を測定した後、前記励起光の照射を停止し、前記励起光の照射停止後の前記マイクロ波の前記酸化物半導体薄膜からの反射波の反射率の時間的な変化を測定する第 1 の工程と、

前記反射率の時間的な変化から、励起光の照射停止後に見られる遅い減衰に対応するパラメータを算出し、前記酸化物半導体薄膜の電子状態を評価する第 2 の工程と、を含む請求項 1 に記載の評価方法。

[請求項10] 前記第 2 の工程が、前記反射率の時間的な変化から、励起光の照射停止後 0.1 ～ 10 μ s に見られる遅い減衰に対応するパラメータを算出し、前記酸化物半導体薄膜の電子状態を評価するものである請求項 9 に記載の評価方法。

[請求項11] 半導体製造工程のいずれかの工程に、請求項 9 に記載の評価方法を適用することを特徴とする酸化物半導体薄膜の品質管理方法。

補正された請求の範囲

[2015年10月20日 (20.10.2015) 国際事務局受理]

【請求項 1】(補正後)

酸化物半導体薄膜の表面に保護膜を有する積層体の品質評価方法であって、
前記酸化物半導体薄膜のシート抵抗または比抵抗を接触式方法または非接触式方法によって測定することにより、前記酸化物半導体薄膜と前記保護膜との界面準位に起因する欠陥を評価することを特徴とする薄膜トランジスタ評価用の積層体の品質評価方法。

【請求項 2】(削除)

【請求項 3】(削除)

【請求項 4】

前記界面準位に起因する欠陥は、下記(1)～(3)のいずれかである請求項 1 に記載の評価方法。

(1) 薄膜トランジスタのしきい値電圧 V_{th}

(2) 薄膜トランジスタに正バイアスを印加したとき、印加前後のしきい値電圧の差 ΔV_{th}

(3) 薄膜トランジスタのしきい値電圧を複数回測定したとき、1 回目に測定したときのしきい値電圧と、複数回測定後のしきい値電圧との差

【請求項 5】

前記酸化物半導体薄膜は、In、Ga、Zn、およびSnよりなる群から選択される少なくとも 1 種以上の元素を含むものである請求項 1 に記載の評価方法。

【請求項 6】

前記酸化物半導体薄膜は、基板上に形成された絶縁膜の表面に成膜されているものである請求項 1 に記載の評価方法。

【請求項 7】

前記界面準位に起因する欠陥を、前記保護膜の両側に接するように第 1 の電極および第 2 の電極を有する積層体を用いて評価するものである請求項 1 に記載の評価方法。

【請求項 8】

前記界面準位に起因する欠陥を接触式方法によって測定する場合、前記酸化物半導体薄膜の表面に電極を設置し、測定した電流値または電圧に基づいて評価するものである請求項 1 に記載の評価方法。

【請求項 9】（補正後）

酸化物半導体薄膜の表面に保護膜を有する積層体の前記酸化物半導体薄膜の電子状態を非接触式方法によって前記酸化物半導体薄膜と前記保護膜との界面準位に起因する欠陥を測定する場合、

前記積層体に励起光及びマイクロ波を照射し、前記励起光の照射により変化する前記マイクロ波の前記酸化物半導体薄膜からの反射波の最大値を測定した後、前記励起光の照射を停止し、前記励起光の照射停止後の前記マイクロ波の前記酸化物半導体薄膜からの反射波の反射率の時間的な変化を測定する第 1 の工程と、

前記反射率の時間的な変化から、励起光の照射停止後に見られる遅い減衰に対応するパラメータを算出し、前記酸化物半導体薄膜の電子状態を評価する第 2 の工程と、を含むことを特徴とする薄膜トランジスタ評価用の積層体の品質評価方法。

【請求項 10】

前記第 2 の工程が、前記反射率の時間的な変化から、励起光の照射停止後 0.1 ～ 10 μ s に見られる遅い減衰に対応するパラメータを算出し、前記酸化物半導体薄膜の電子状態を評価するものである請求項 9 に記載の評価方法。

【請求項 11】

半導体製造工程のいずれかの工程に、請求項 9 に記載の評価方法を適用することを特徴とする酸化物半導体薄膜の品質管理方法。

【請求項 12】（追加）

前記酸化物半導体薄膜の電子状態は、前記酸化物半導体薄膜の電気抵抗率に基いて測定されるものである請求項 9 に記載の評価方法。

【請求項 13】（追加）

前記電気抵抗率はシート抵抗または比抵抗である請求項 12 に記載の評価方法。

【請求項 14】（追加）

前記界面準位に起因する欠陥は、下記（1）～（3）のいずれかである請求項 9 に記載の評価方法。

（1）薄膜トランジスタのしきい値電圧 V_{th}

（2）薄膜トランジスタに正バイアスを印加したとき、印加前後のしきい値電圧の差 ΔV_{th}

（3）薄膜トランジスタのしきい値電圧を複数回測定したとき、1 回目に測定したときのしきい値電圧と、複数回測定後のしきい値電圧との差

【請求項 15】（追加）

前記酸化物半導体薄膜は、In、Ga、Zn、およびSnよりなる群から選択

される少なくとも 1 種以上の元素を含むものである請求項 9 に記載の評価方法。

【請求項 16】(追加)

前記酸化物半導体薄膜は、基板上に形成された絶縁膜の表面に成膜されているものである請求項 9 に記載の評価方法。

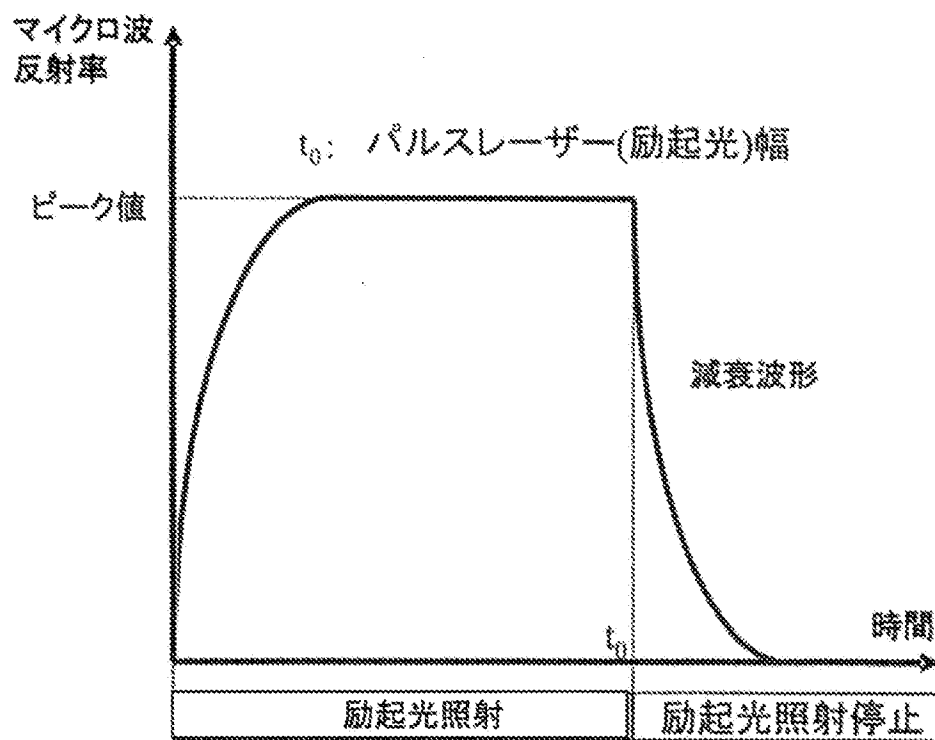
条約第 19 条（1）に基づく説明書

補正後の請求の範囲第 1 項では、出願時の請求の範囲第 1 項（「旧請求項」という）に旧請求項 3 の要件を追加する補正をしました。該補正に伴って旧請求項 2、3 を削除しました。

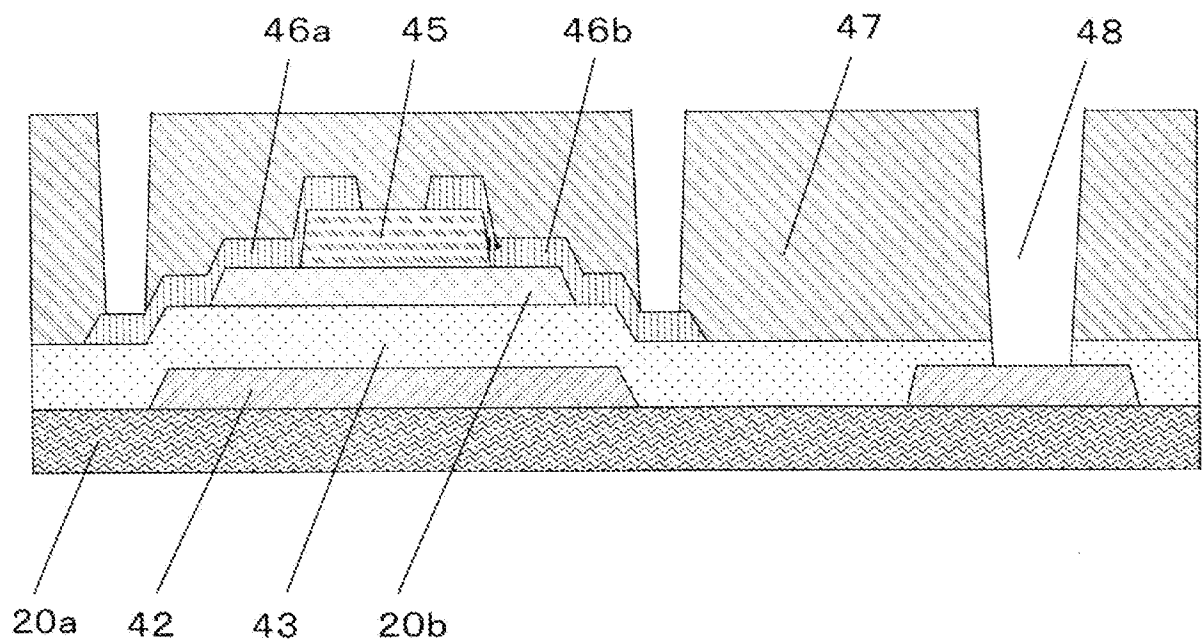
補正後の請求の範囲第 9 項では、旧請求項 1 に従属していた旧請求項 9 に旧請求項 1 の要件を追加して独立請求項にする補正をしました。また該補正に伴い、旧請求項 1 に従属していた旧請求項 2～6 を補正後の請求の範囲第 9 項に従属させる補正を行い、補正後の請求の範囲第 12～16 項としました。

なお、上記以外の、請求の範囲第 4 項～第 8 項、第 10 項、および第 11 項については補正を行っておりません。

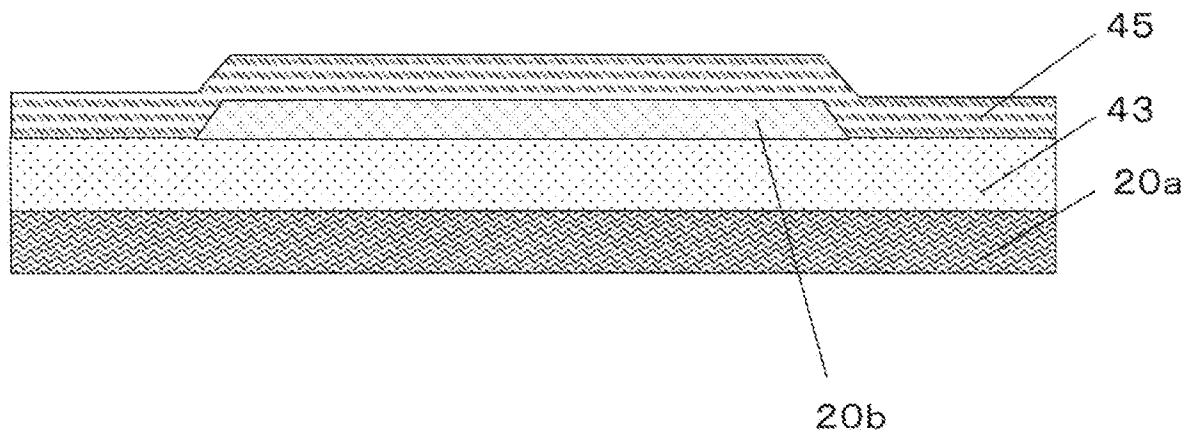
[図1]



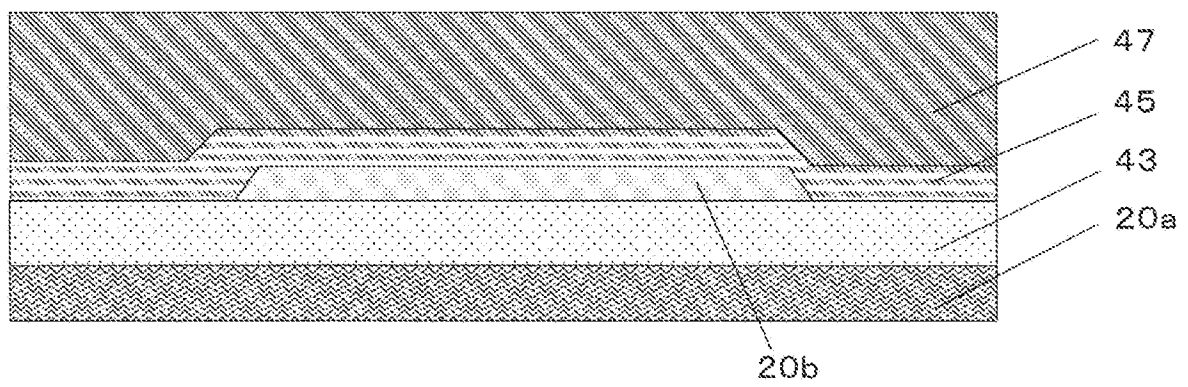
[図2]



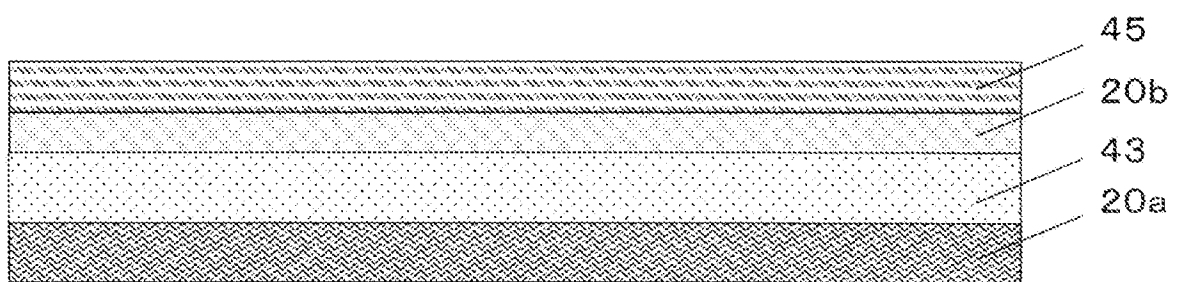
[図3]



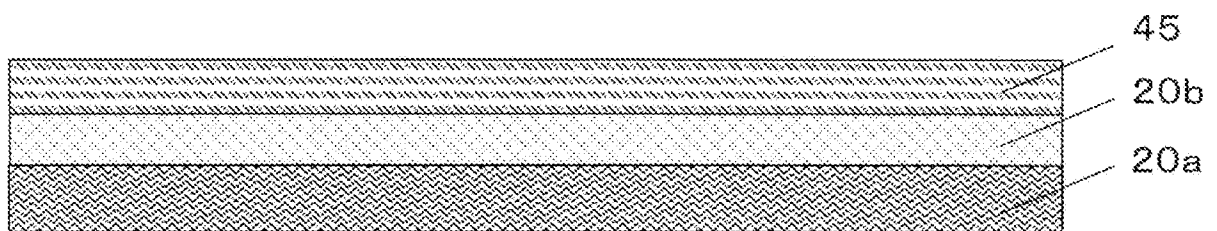
[図4]



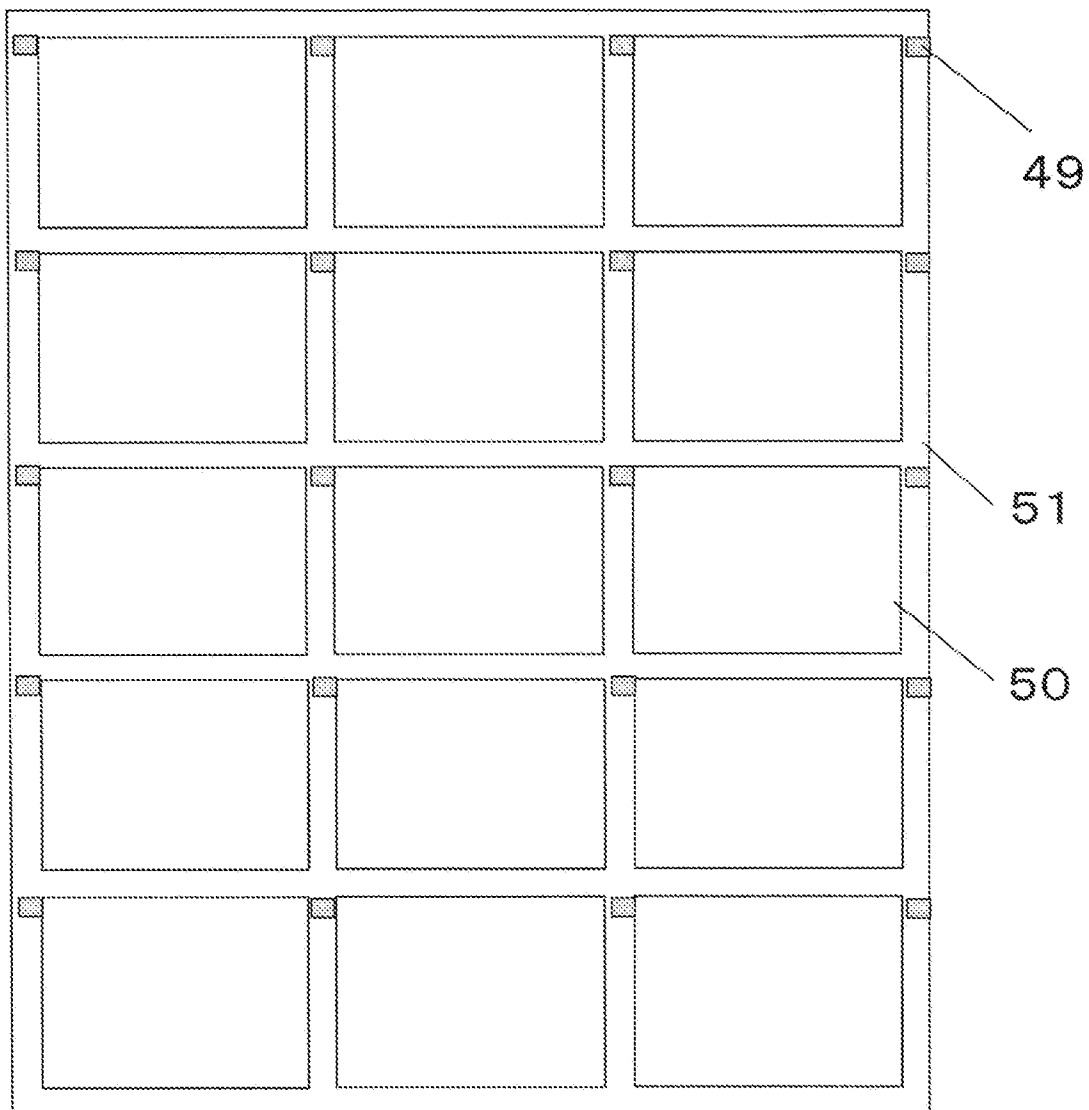
[図5]



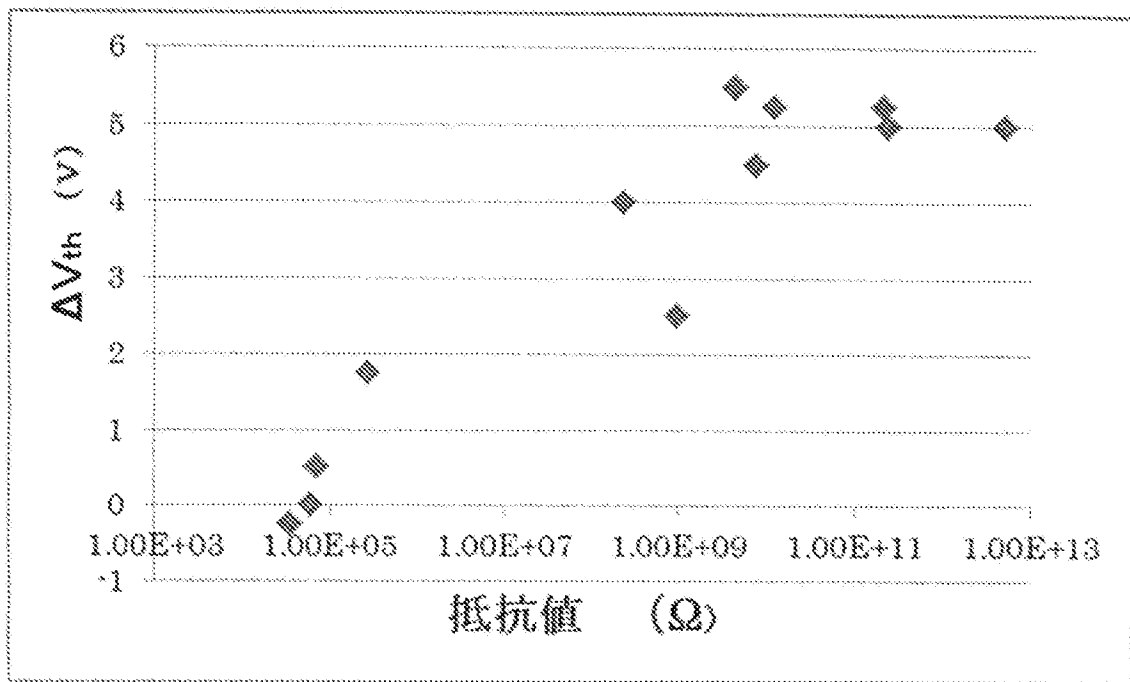
[図6]



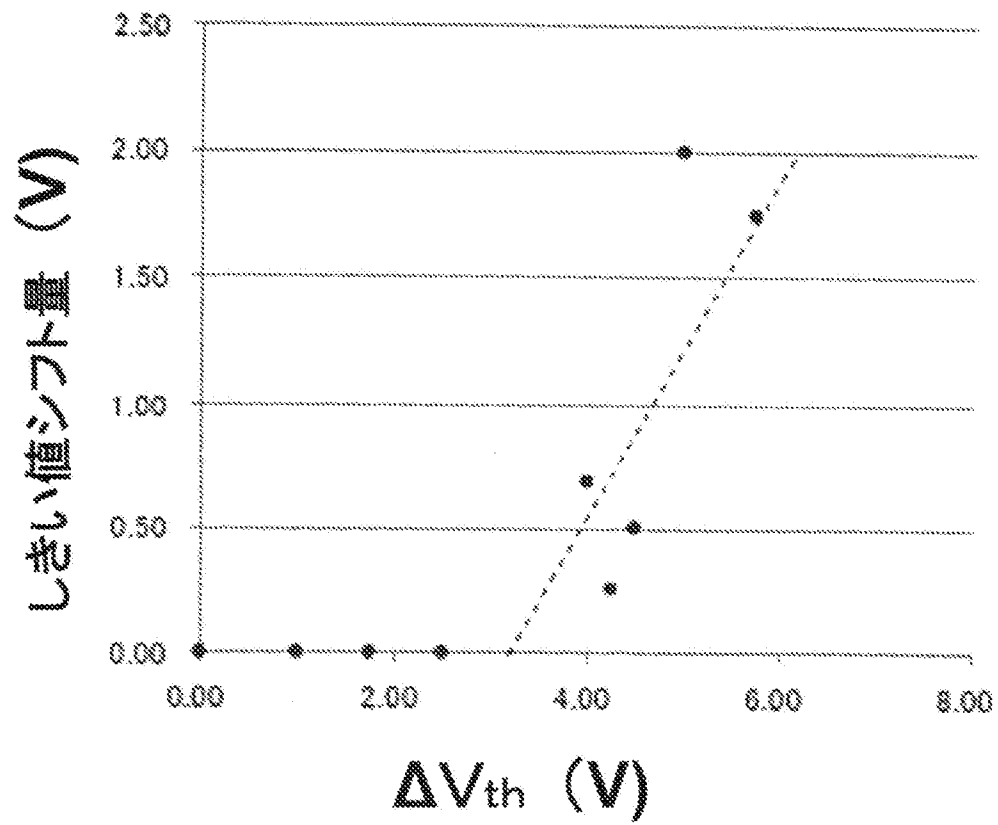
[図7]



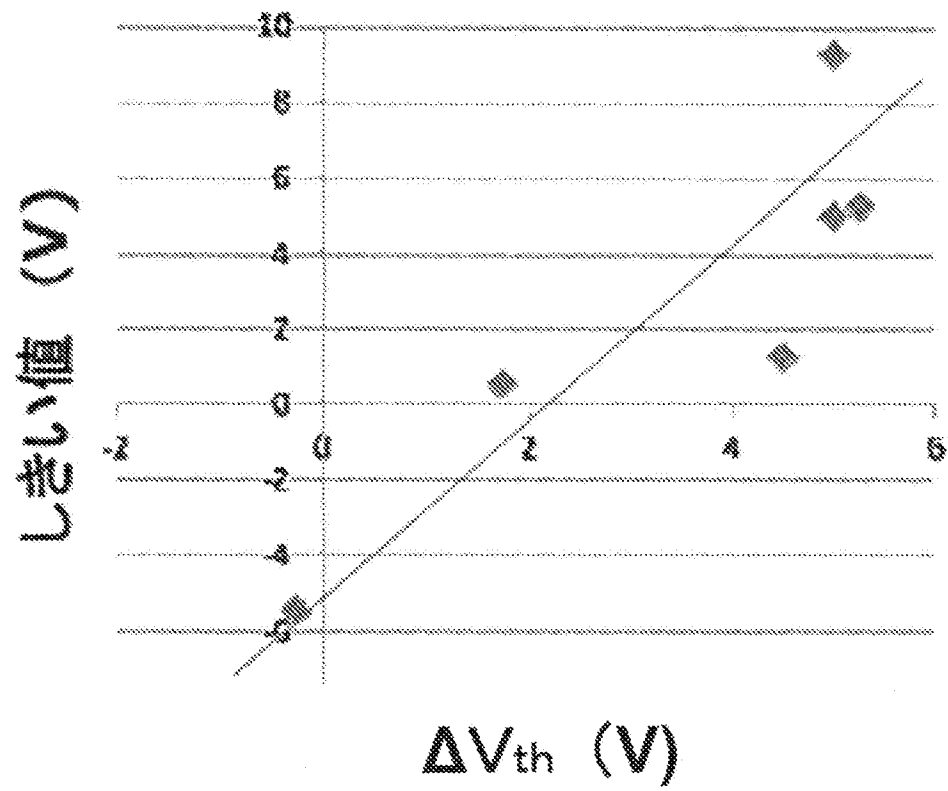
[図8]



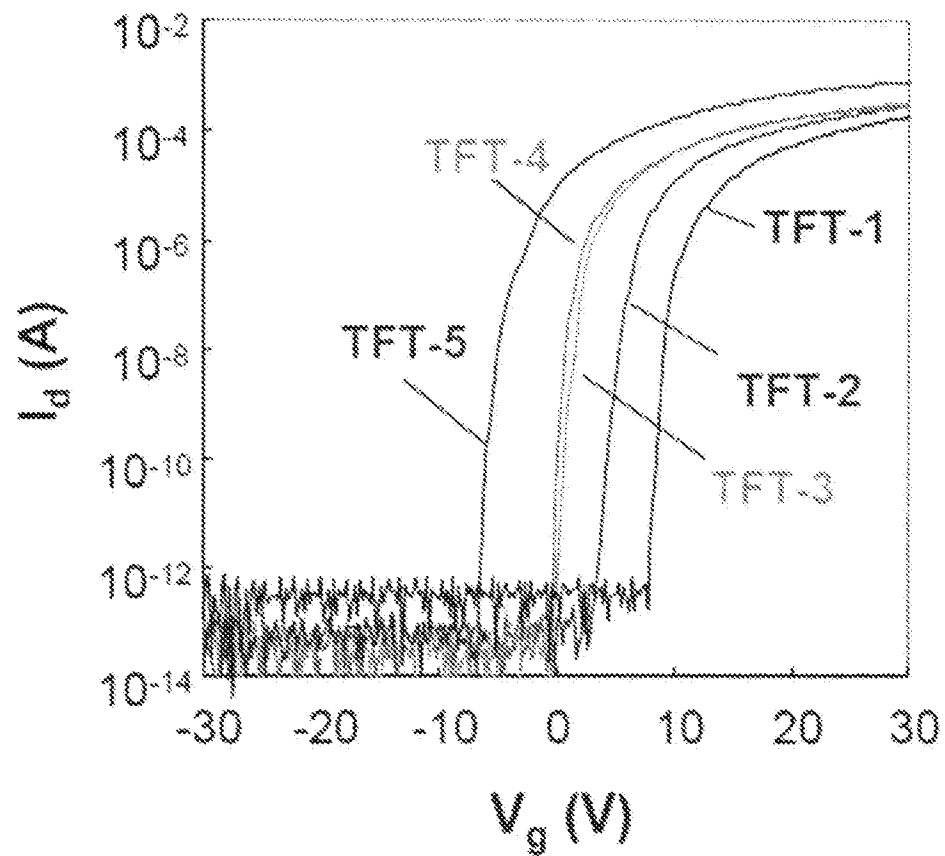
[図9]



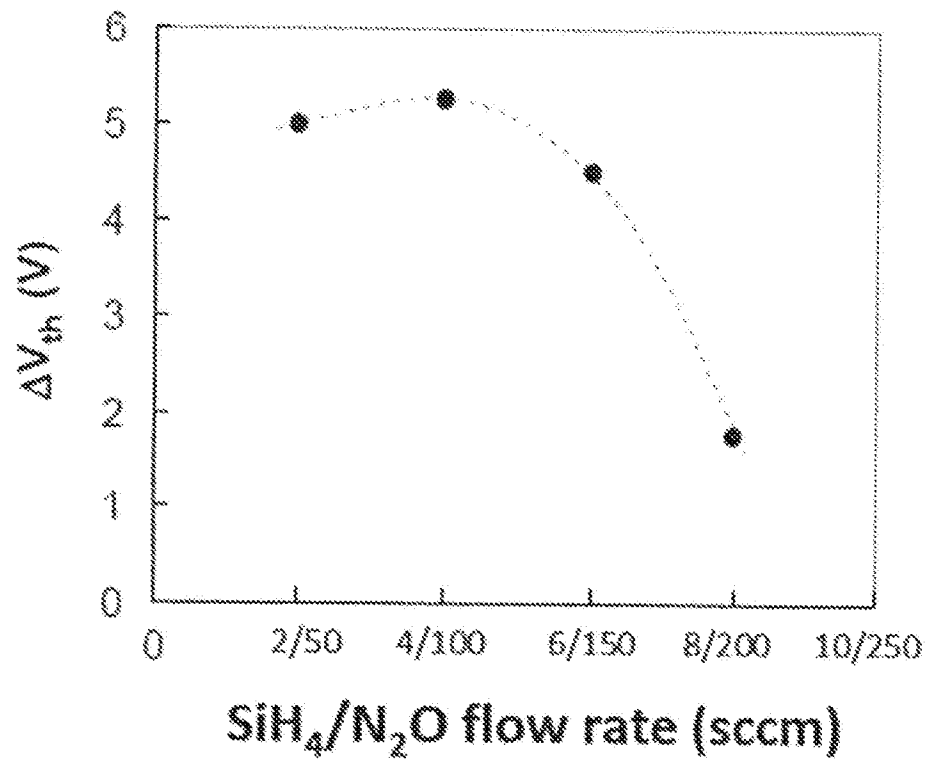
[図10]



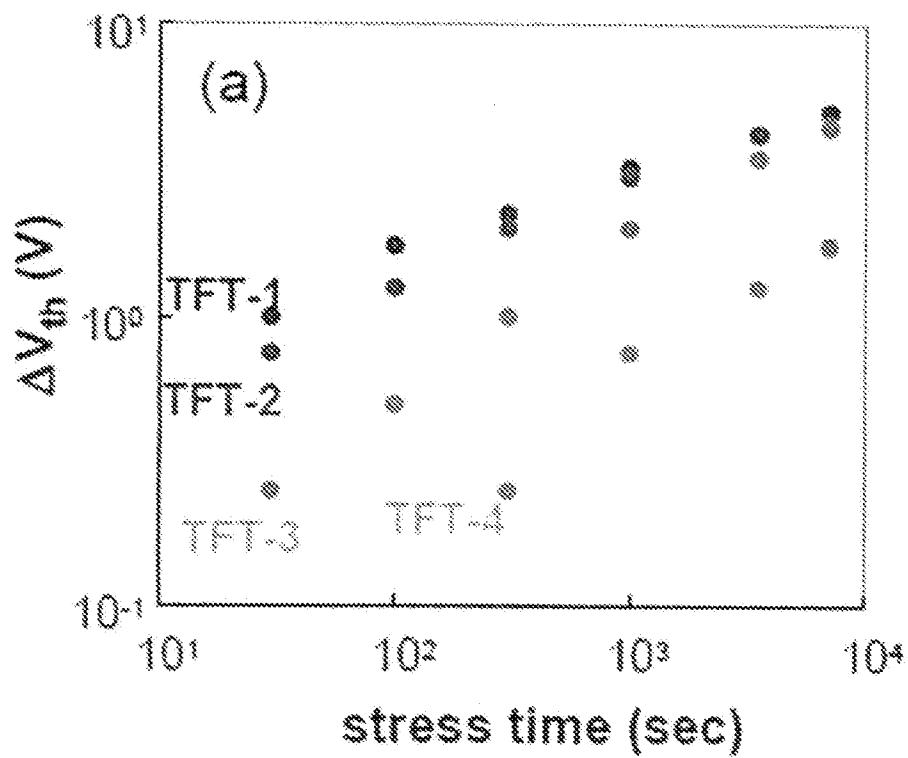
[図11]



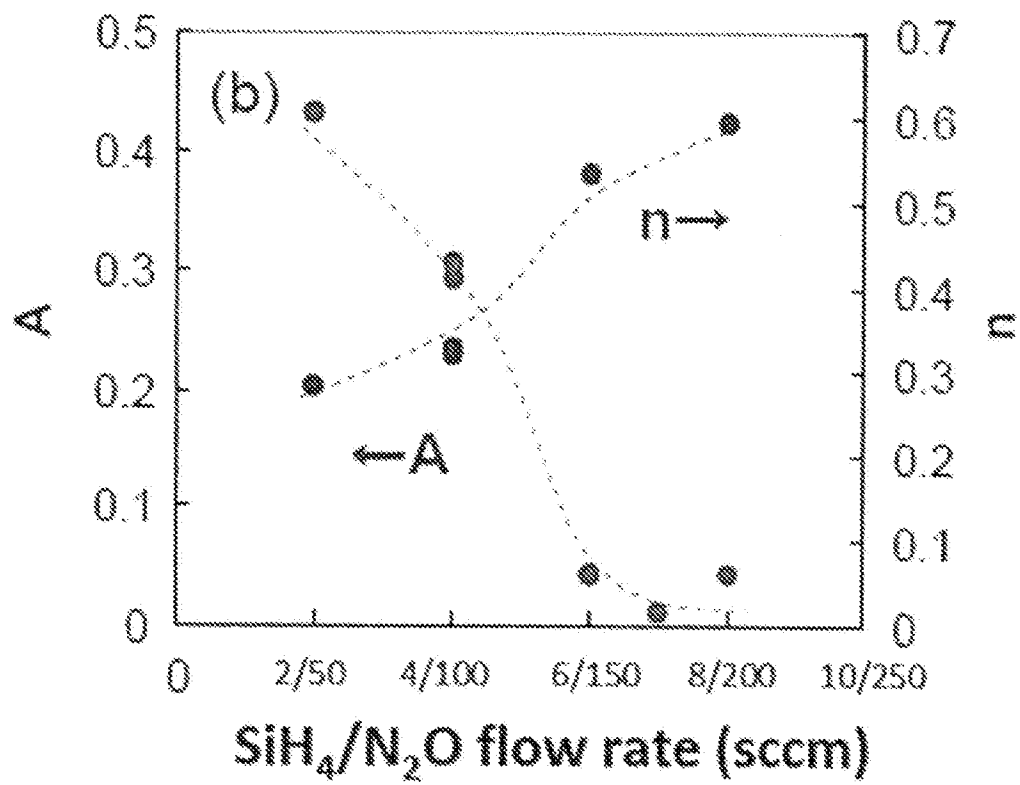
[図12]



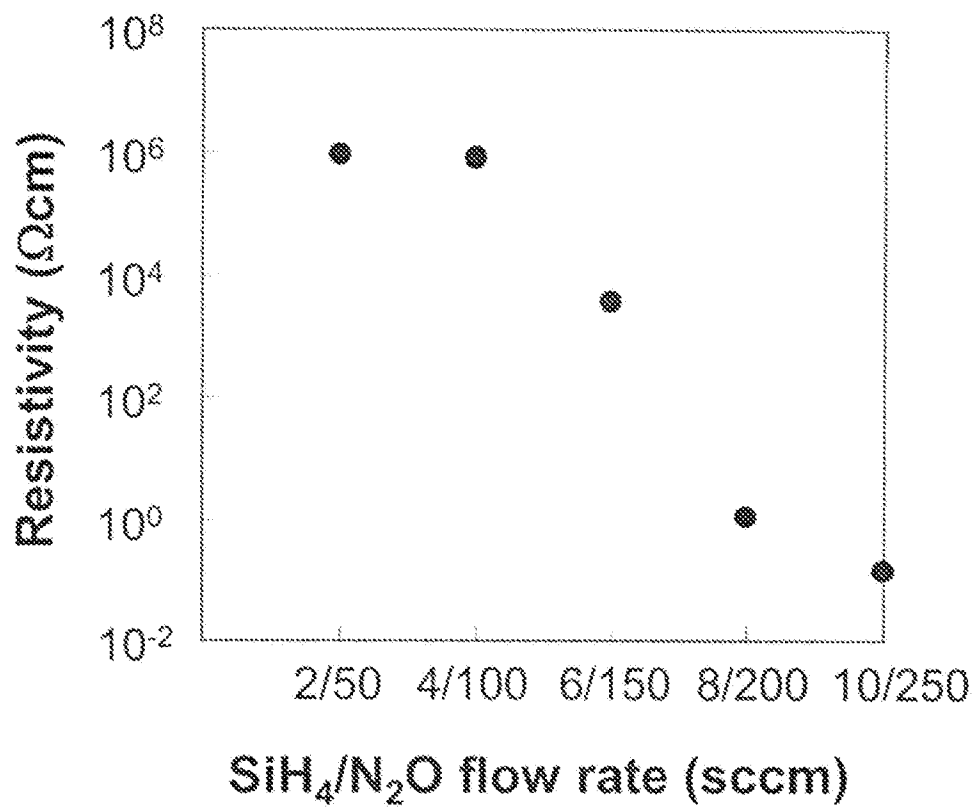
[図13A]



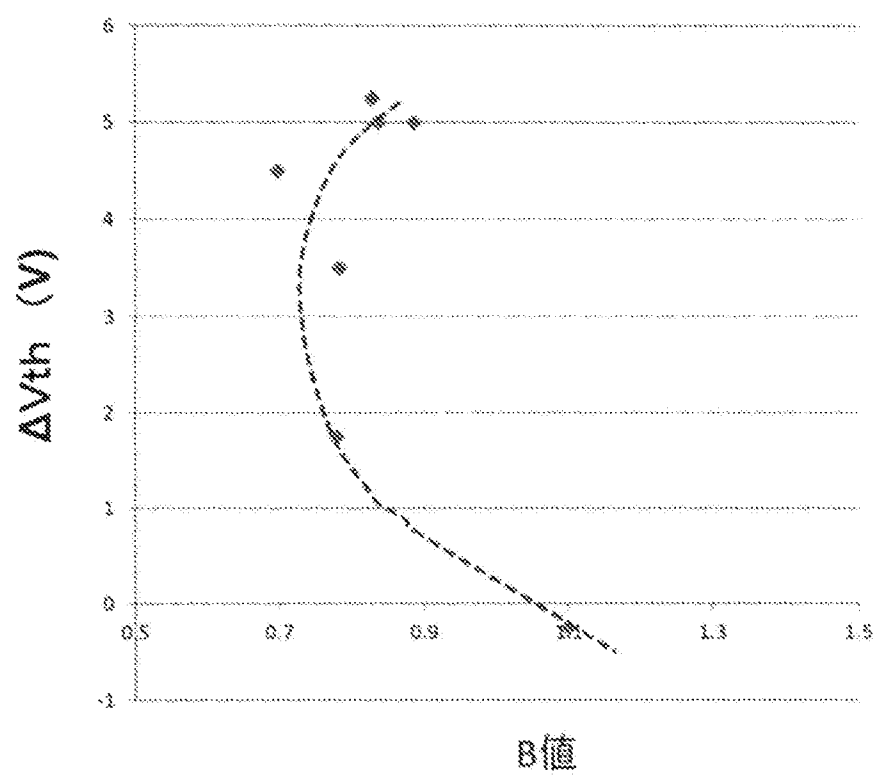
[図13B]



[図14]



[図15]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/067848

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/66(2006.01)i, H01L21/28(2006.01)i, H01L21/336(2006.01)i,
H01L29/786(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/66, H01L21/28, H01L21/336, H01L29/786

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2012-33857 A (Kobe Steel, Ltd.), 16 February 2012 (16.02.2012), paragraphs [0004], [0017] to [0125]; fig. 1, 3 & CN 102313849 A & KR 10-2012-0002459 A & TW 201226892 A	1, 5-8 2-4
Y	JP 2013-168575 A (The University of Tokyo, Nitto Denko Corp.), 29 August 2013 (29.08.2013), paragraphs [0133] to [0135] (Family: none)	2, 3

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
27 August 2015 (27.08.15)

Date of mailing of the international search report
08 September 2015 (08.09.15)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/067848

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2013-254948 A (Kobe Steel, Ltd.), 19 December 2013 (19.12.2013), paragraphs [0007], [0108] to [0130] & US 2015/0091000 A1 & WO 2013/168748 A1 & CN 104272463 A & KR 10-2015-0005591 A & TW 201409718 A	4
A	JP 2011-249788 A (Semiconductor Energy Laboratory Co., Ltd.), 08 December 2011 (08.12.2011), entire text; all drawings & US 2011/0269266 A1 & WO 2011/135987 A1 & TW 201205684 A	1-11
A	JP 2011-54863 A (Riken, Japan), 17 March 2011 (17.03.2011), entire text; all drawings & US 2011/0058155 A1	1-11
A	JP 2002-98634 A (Tochigi Nikon Corp.), 05 April 2002 (05.04.2002), entire text; all drawings & US 2001/0029436 A1 & TW 571106 B & KR 10-2001-0091010 A	1-11

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L21/66(2006.01)i, H01L21/28(2006.01)i, H01L21/336(2006.01)i, H01L29/786(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L21/66, H01L21/28, H01L21/336, H01L29/786

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 5 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 5 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 5 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2012-33857 A（株式会社神戸製鋼所）2012.02.16, 第0004段落、第0017段落－第0125段落、	1, 5-8
Y	第1図、第3図 & CN 102313849 A & KR 10-2012-0002459 A & TW 201226892 A	2-4
Y	JP 2013-168575 A（国立大学法人東京大学、日東電工株式会社） 2013.08.29, 第0133段落－第0135段落 （ファミリーなし）	2, 3

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

2 7 . 0 8 . 2 0 1 5

国際調査報告の発送日

0 8 . 0 9 . 2 0 1 5

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

井上 弘亘

5 O

3 2 4 8

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 9

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2013-254948 A (株式会社神戸製鋼所) 2013. 12. 19, 第 0 0 0 7 段落、第 0 1 0 8 段落—第 0 1 3 0 段落 & US 2015/0091000 A1 & WO 2013/168748 A1 & CN 104272463 A & KR 10-2015-0005591 A & TW 201409718 A	4
A	JP 2011-249788 A (株式会社半導体エネルギー研究所) 2011. 12. 08, 全文、全図 & US 2011/0269266 A1 & WO 2011/135987 A1 & TW 201205684 A	1-11
A	JP 2011-54863 A (独立行政法人理化学研究所) 2011. 03. 17, 全文、全図 & US 2011/0058155 A1	1-11
A	JP 2002-98634 A (株式会社栃木ニコン) 2002. 04. 05, 全文、全図 & US 2001/0029436 A1 & TW 571106 B & KR 10-2001-0091010 A	1-11