

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2010 年 9 月 16 日(16.09.2010)

(10) 国際公開番号
WO 2010/103930 A1

- (51) 国際特許分類:
H01L 21/3205 (2006.01) H01L 21/285 (2006.01)
C23C 16/18 (2006.01) H01L 23/52 (2006.01)
- (21) 国際出願番号: PCT/JP2010/052938
- (22) 国際出願日: 2010 年 2 月 25 日(25.02.2010)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2009-059605 2009 年 3 月 12 日(12.03.2009) JP
- (71) 出願人 (米国を除く全ての指定国について): 東京エレクトロン株式会社(TOKYO ELECTRON LIMITED) [JP/JP]; 〒1076325 東京都港区赤坂五丁目 3 番 1 号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 加藤 多佳良(KATO Takara) [JP/JP]; 〒4070192 山梨県韮崎市穂坂町三ツ沢 6 5 0 番地 東京エレクトロ

ン A T 株式会社内 Yamanashi (JP). 水澤 寧(MIZUSAWA Yasushi) [JP/JP]; 〒4070192 山梨県韮崎市穂坂町三ツ沢 6 5 0 番地 東京エレクトロン A T 株式会社内 Yamanashi (JP). 波多野 達夫(HATANO Tatsuo) [JP/JP]; 〒4070192 山梨県韮崎市穂坂町三ツ沢 6 5 0 番地 東京エレクトロン A T 株式会社内 Yamanashi (JP). 五味 淳(GOMI Atsushi) [JP/JP]; 〒4070192 山梨県韮崎市穂坂町三ツ沢 6 5 0 番地 東京エレクトロン A T 株式会社内 Yamanashi (JP). 安室 千晃(YASUMURO Chiaki) [JP/JP]; 〒4070192 山梨県韮崎市穂坂町三ツ沢 6 5 0 番地 東京エレクトロン A T 株式会社内 Yamanashi (JP). 横山 敦(YOKOYAMA Osamu) [JP/JP]; 〒4070192 山梨県韮崎市穂坂町三ツ沢 6 5 0 番地 東京エレクトロン A T 株式会社内 Yamanashi (JP).

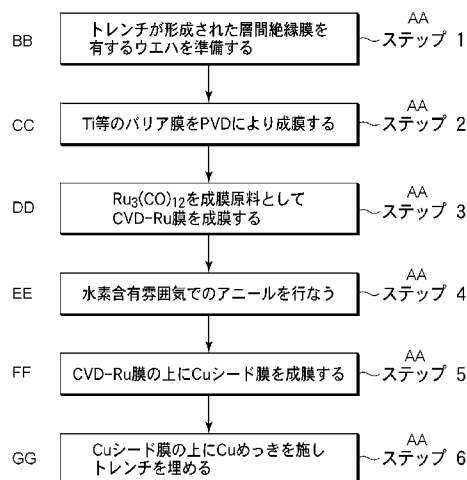
- (74) 代理人: 高山 宏志(TAKAYAMA Hiroshi); 〒1020093 東京都千代田区平河町一丁目 7 番 2 0 号 平河町辻田ビル 2 階 Tokyo (JP).

[続葉有]

(54) Title: METHOD FOR FORMING CVD-RU FILM AND METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICES

(54) 発明の名称: CVD-Ru 膜の形成方法および半導体装置の製造方法

[図1]



(57) Abstract: A CVD-Ru film is formed by a process for forming an Ru-film on a substrate by means of CVD using a film-forming material that comprises an organic metal compound, and a process for annealing the substrate upon which the aforementioned Ru film is formed in a hydrogen containing atmosphere.

(57) 要約: 有機金属化合物を含む成膜原料を用いてCVDにより基板上にRu膜を成膜する工程と、前記Ru膜が成膜された基板に対し、水素含有雰囲気でのアニールを行う工程とによりCVD-Ru膜を形成する。

WO 2010/103930 A1



(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ,

NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：

CVD-Ru膜の形成方法および半導体装置の製造方法

技術分野

[0001] 本発明は、Cu配線の下地として用いるCVD-Ru膜の形成方法および半導体装置の製造方法に関する。

背景技術

[0002] 近時、半導体デバイスの高速化、配線パターンの微細化、高集積化の要求に対応して、配線間の容量の低下ならびに配線の導電性向上およびエレクトロマイグレーション耐性の向上が求められており、それに対応した技術として、配線材料にアルミニウム（Al）やタングステン（W）よりも導電性が高くかつエレクトロマイグレーション耐性に優れている銅（Cu）を用い、層間絶縁膜として低誘電率膜（Low-k膜）を用いたCu多層配線技術が注目されている。

[0003] この際のCu配線の形成方法としては、トレンチやホールが形成されたLow-k膜にTa、Ta₂N₅、Tiなどからなるバリア層をスパッタリングに代表される物理蒸着法（PVD）で形成し、その上に同じくPVDによりCuシード層を形成し、さらにその上にCuめっきを施す技術が知られている（例えば特開平11-340226号公報）。

[0004] しかしながら、半導体デバイスのデザインルールが益々微細化しており、今後の32nmノード以降においては、上記特許文献1に開示された技術では、ステップカバレッジが本質的に低いPVDでCuシード層をトレンチやホール内に形成することが困難となり、したがって、ホール内にめっきを形成することも困難となることが予想される。

[0005] これに対し、バリア層の上に化学蒸着法（CVD）によりRu膜を形成し（CVD-Ru膜）、その上にCuめっきを施す方法が提案されている（特開2007-194624号公報）。CVD-Ru膜はステップカバレッジ

が良好であり、しかもCu膜との密着性が良好であるため、微細なトレンチやホール内に成膜することが可能である。

[0006] CVD-Ru膜を成膜する技術としては、成膜原料としてルテニウムのペンタジエニル化合物等を用いたもの（国際公開第2007/102333号パンフレット）や、ルテニウムカルボニル（ $\text{Ru}_3(\text{CO})_{12}$ ）を用いたもの（特開2007-27035号公報）が知られている。特に、ルテニウムカルボニルを用いてCVD-Ru膜を成膜する場合には、成膜原料中の不純物成分は基本的にCとOのみであるので高純度の膜を得ることが可能である。

[0007] しかしながら、CVD-Ru膜を成膜した後にCuシード膜を形成する場合に、実際には、特にトレンチやホールの側壁へのCuの濡れ性が悪化し、トレンチやホールをCuめっきで埋める際に、Cuめっきの中にボイドが発生することがある。

発明の概要

[0008] 本発明の目的は、Cuの濡れ性が良好なCVD-Ru膜の形成方法およびそのようなCVD-Ru膜を有する半導体装置の製造方法を提供することにある。

本発明の他の目的は、そのような半導体装置の製造方法を実行するためのプログラムを記憶した記憶媒体を提供することにある。

[0009] 本発明者らは、上記目的を達成するため、まずこのようなCVD-Ru膜に対するCuの濡れ性悪化の原因について検討した。その結果、ルテニウムカルボニルのような有機金属化合物を含む成膜原料を用いてCVD-Ru膜を成膜する場合には、成膜原料にカーボンが多く含まれているため、成膜したままの状態では膜中にカーボンが不純物として残留し、膜表面はCOで終端された状態となっており、その後、Ruの結晶化のために不活性ガス雰囲気でのアニールを行うと、Ru膜表面および膜中にカーボンが偏析した状態となり、このようにRu膜表面に残留したカーボンがCuの濡れ性を悪化させていることが判明した。そこで、このような残留カーボンを低減すべく検討を重ねた結果、アニールを水素含有雰囲気で行うこと、または不活性ガス

雰囲気でのアニール後に大気曝露することが有効であることを見出し、本発明を完成するに至った。

[0010] すなわち、本発明の第1の観点によれば、有機金属化合物を含む成膜原料を用いてCVDにより基板上にRu膜を成膜する工程と、前記Ru膜が成膜された基板に対し、水素含有雰囲気でのアニールを行う工程とを含むCVD-Ru膜の形成方法が提供される。

[0011] 本発明の第2の観点によれば、有機金属化合物を含む成膜原料を用いてCVDにより基板上にRu膜を成膜する工程と、前記Ru膜が成膜された基板に対し、不活性ガス雰囲気でのアニールを行う工程と、前記不活性ガス雰囲気でのアニールの後、前記Ru膜を大気曝露する工程とを含むCVD-Ru膜の形成方法が提供される。

[0012] 本発明の第3の観点によれば、トレンチおよび／またはホールを有する基板に対し、金属バリア膜を成膜する工程と、前記金属バリア膜の上に、有機金属化合物を含む成膜原料を用いてCVDにより基板上にRu膜を成膜する工程と、前記Ru膜が成膜された基板に対し、水素含有雰囲気でのアニールを行う工程と、前記アニール後のRu膜の上にトレンチおよび／またはホール内にCuめっきを埋め込むためのCuシード膜を成膜する工程とを含む半導体装置の製造方法が提供される。

[0013] 本発明の第4の観点によれば、トレンチおよび／またはホールを有する基板に対し、金属バリア膜を成膜する工程と、前記金属バリア膜の上に、有機金属化合物を含む成膜原料を用いてCVDにより基板上にRu膜を成膜する工程と、前記Ru膜が成膜された基板に対し、不活性ガス雰囲気でのアニールを行う工程と、前記不活性ガス雰囲気でのアニールの後、前記Ru膜を大気曝露する工程と、前記アニール後のRu膜の上にトレンチおよび／またはホール内にCuめっきを埋め込むためのCuシード膜を成膜する工程とを含む半導体装置の製造方法が提供される。

[0014] 本発明の第5の観点によれば、コンピュータ上で動作し、処理装置を制御するためのプログラムが記憶された記憶媒体であって、前記プログラムは、

実行時に、トレンチおよび／またはホールを有する基板に対し、金属バリア膜を成膜する工程と、前記金属バリア膜の上に、有機金属化合物を含む成膜原料を用いてCVDにより基板上にRu膜を成膜する工程と、前記Ru膜が成膜された基板に対し、水素含有雰囲気でのアニールを行う工程と、前記アニール後のRu膜の上にトレンチおよび／またはホール内にCuめっきを埋め込むためのCuシード膜を成膜する工程とを含む半導体装置の製造方法が行われるように、コンピュータに前記処理装置を制御させる記憶媒体が提供される。

[0015] 本発明の第6の観点によれば、コンピュータ上で動作し、処理装置を制御するためのプログラムが記憶された記憶媒体であって、前記プログラムは、実行時に、トレンチおよび／またはホールを有する基板に対し、金属バリア膜を成膜する工程と、前記金属バリア膜の上に、有機金属化合物を含む成膜原料を用いてCVDにより基板上にRu膜を成膜する工程と、前記Ru膜が成膜された基板に対し、不活性ガス雰囲気でのアニールを行う工程と、前記不活性ガス雰囲気でのアニールの後、前記Ru膜を大気曝露する工程と、前記アニール後のRu膜の上にトレンチおよび／またはホール内にCuめっきを埋め込むためのCuシード膜を成膜する工程とを含む半導体装置の製造方法が行われるように、コンピュータに前記処理装置を制御させる記憶媒体が提供される。

図面の簡単な説明

- [0016] [図1]本発明の第1の実施形態の方法を示すフローチャートである。
- [図2A]本発明の第1の実施形態の方法の工程を示す工程断面図である。
- [図2B]本発明の第1の実施形態の方法の工程を示す工程断面図である。
- [図2C]本発明の第1の実施形態の方法の工程を示す工程断面図である。
- [図2D]本発明の第1の実施形態の方法の工程を示す工程断面図である。
- [図2E]本発明の第1の実施形態の方法の工程を示す工程断面図である。
- [図2F]本発明の第1の実施形態の方法の工程を示す工程断面図である。
- [図3]CVD-Ru膜の成膜直後の状態を示す模式図である。

[図4] CVD-Ru膜の成膜後、不活性ガス雰囲気でアニールを行った状態を示す模式図である。

[図5] 不活性ガス雰囲気でアニールを行った後のCVD-Ru膜にCuシード膜を形成した状態を示す模式図である。

[図6] 図5の状態ではCuシード膜が形成されているトレンチ内にCuめっきを埋め込む様子を示す模式図である。

[図7] 本発明の第1の実施形態において、CVD-Ru膜成膜後、水素雰囲気でのアニールを行った状態を示す模式図である。

[図8] 本発明の第1の実施形態での水素雰囲気でのアニール後に、Cuシード膜を形成した状態を示す模式図である。

[図9] 図8の状態ではCuシード膜が形成されているトレンチ内にCuめっきを埋め込む様子を示す模式図である。

[図10] 本発明の第2の実施形態の方法を示すフローチャートである。

[図11A] 本発明の第2の実施形態の方法の工程を示す工程断面図である。

[図11B] 本発明の第2の実施形態の方法の工程を示す工程断面図である。

[図11C] 本発明の第2の実施形態の方法の工程を示す工程断面図である。

[図11D] 本発明の第2の実施形態の方法の工程を示す工程断面図である。

[図11E] 本発明の第2の実施形態の方法の工程を示す工程断面図である。

[図11F] 本発明の第2の実施形態の方法の工程を示す工程断面図である。

[図11G] 本発明の第2の実施形態の方法の工程を示す工程断面図である。

[図12] 本発明の第2の実施形態において、CVD-Ru膜成膜後、不活性雰囲気でのアニールを行い、さらに大気曝露を行った状態を示す模式図である。

[図13] CVD-Ru膜を成膜後、アニールなしおよび種々の条件でアニールを行った場合の膜厚方向のC濃度を二次イオン質量分析計（SIMS）により分析した結果を示す図である。

[図14] CVD-Ru膜を成膜後、不活性ガスアニールとCuシード膜成膜を行った従来のサンプルと、水素含有雰囲気アニールとCuシード膜成膜を行

った第 1 の実施形態のサンプルとについて Cu めっきを施した状態を比較して示す図。

[図15] 本発明の第 1 の実施形態および第 2 の実施形態の実施に用いるマルチチャンバタイプの処理装置を示す平面図である。

[図16] 図 1 5 の処理装置に搭載された CVD-Ru 膜成膜ユニットを示す断面図である。

[図17] 図 1 5 の処理装置に搭載された、上記第 1 の実施形態の水素含有雰囲気でのアニールを行うアニールユニットを示す断面図である。

[図18] 図 1 5 の処理装置に搭載された、上記第 2 の実施形態のアニールを行うアニールユニットを示す断面図である。

発明を実施するための形態

[0017] 以下、添付図面を参照して、本発明の実施の形態について説明する。

[0018] <第 1 の実施形態>

まず、第 1 の実施形態について説明する。図 1 は本発明の第 1 の実施形態の方法を示すフローチャートであり、図 2 A～図 2 F はその工程断面図である。

[0019] 第 1 の実施形態では、まず、Si 基板 1 1 上に SiO₂ 膜等の層間絶縁膜 1 2 を有し、そこにトレンチ 1 3 が形成された半導体ウエハ（以下単にウエハと記す）を準備する（ステップ 1、図 2 A）。次いで、トレンチ 1 3 を含む全面に 1～10 nm、例えば 4 nm 程度の厚さで Ti 等のバリア膜 1 4 を例えばスパッタリング等の PVD により成膜する（ステップ 2、図 2 B）。次いで、バリア膜 1 4 の上に有機金属化合物であるルテニウムカルボニル（Ru₃（CO）₁₂）を成膜原料として 1～5 nm、例えば 4 nm 程度の厚さの CVD-Ru 膜 1 5 を成膜する（ステップ 3、図 2 C）。次いで、CVD-Ru 膜を形成したウエハに水素含有雰囲気でのアニールを行う（ステップ 4、図 2 D）。その後、CVD-Ru 膜 1 5 の上に例えば PVD により 5～50 nm、例えば 20 nm 程度の厚さで Cu シード膜 1 6 を形成する（ステップ 5、図 2 E）。その後、Cu シード膜 1 6 の上に Cu めっき 1 7 を施し、ト

レンチ 13 を埋める（ステップ 6、図 2 F）。

[0020] ステップ 3 の CVD-Ru 膜成膜工程は、減圧雰囲気中においてウエハを加熱しつつ、バリア膜 14 上にルテニウムカルボニル ($\text{Ru}_3(\text{CO})_{12}$) を供給して熱分解によりバリア膜 14 の上に CVD-Ru 膜 15 を成膜する。

[0021] この成膜の際には、ルテニウムカルボニル ($\text{Ru}_3(\text{CO})_{12}$) が分解して多量の CO が排出されるため、図 3 に示すように、CVD-Ru 膜 15 中にカーボン (C)、酸素 (O) が不純物として残留し、膜表面は CO で終端された状態となる。この状態で、従来のように不活性ガス、例えば Ar ガス雰囲気でアニールを行うと、膜中の C、O および表面の CO が脱離して Ru が結晶化するが、図 4 に示すように、膜表面および膜中に C が偏析する。CVD-Ru 膜 15 の表面に C が存在すると、Cu シード膜 16 を形成した際には、その部分における Cu の濡れ性が悪化する。その影響で図 5 に示すように Cu の凝集が発生し、膜が不連続になってしまい、CVD-Ru 膜 15 の表面には Cu で覆われていない部分も発生する。この状態で Cu めっきのためにウエハが大気曝露されると、Cu に覆われていない CVD-Ru 膜 15 表面は酸化されて RuO_2 となる。

[0022] このような状態で Cu シード膜 16 が形成されているレンチ 13 内に Cu めっきを埋め込む様子を図 6 を参照して説明する。図 6 の (a) に示すように、CVD-Ru 膜 15 上の Cu シード膜 16 の不連続性は、レンチ 13 の側壁で顕著であり、しかも CVD-Ru 膜 15 が露出して RuO_2 となっている部分も存在するため、抵抗が大きく、Cu めっきの際のレンチ 13 内の電流密度が低くなってしまう。このような不連続状態の Cu シード膜 16 に対して Cu めっきを開始すると、図 6 の (b) に示すように、Cu めっきの際のボトムアップが遅く、Cu 核の発生密度が低く、マイクロボイドも生成する。そして、さらに Cu めっきを進行させると、図 6 の (c) に示すように、レンチ 13 内に Cu めっきが完全に充填する前にレンチ 13 の開口が塞がり（ピンチオフ）、センターボイド 18 が発生してしまう。

[0023] これに対して、本実施形態では、ステップ 3 の CVD-Ru 膜 15 の成膜

後、ステップ4の水素含有雰囲気でアニールを行うことにより、図7に示すように、膜中のC、Oおよび表面のCOが脱離してRuが結晶化するとともに、水素の作用によりCVD-Ru膜15からCが抜けるため、膜表面および膜中のCの偏析が生じず、CVD-Ru膜15の表面は清浄な状態となる。この状態でステップ5のCuシード膜16の形成を行った際には、CVD-Ru膜15の表面が清浄であるため、Cuが濡れやすく、図8のように、CVD-Ru膜15の表面全体が極薄のCuシード膜16で覆われた状態となる。

[0024] このような状態でCuシード膜16が形成されているトレンチ13内にCuめっきを埋め込む様子を図9を参照して説明する。図9の(a)に示すように、トレンチ側壁におけるCVD-Ru膜15上のCuシード膜16は、連続しており比較的スムーズであるため、抵抗は小さく、Cuめっきの際のトレンチ13内の電流密度が高いため、図9の(b)に示すように、CuめっきのボトムアップおよびCu核生成がスムーズであり、図9の(c)に示すように、ボイドを生じさせずにトレンチ13を埋めることができる。

[0025] このステップ4の水素含有雰囲気におけるアニール工程は、150～400℃で行うことが好ましい。400℃を超えるとデバイスに悪影響をおよぼすおそれがあり、150℃未満であればCを除去する効果が不十分になるおそれがある。また、このアニール工程において、雰囲気を形成するガスは水素ガスのみであってもよいし、水素ガスと不活性ガス等の他のガスが混合されていてもよい。このときの水素ガスの比率は3～100%程度が好ましく、また、水素分圧は4～1333Pa程度が好ましい。

[0026] このように本実施形態によれば、有機金属化合物を含む成膜原料を用いてCVD-Ru膜を成膜した後、水素含有雰囲気でアニールを行うので、Ru膜表面の残留カーボンが低減され、Cuシード膜の濡れ性が良好となる。このため、Cuめっきの際のボトムアップおよび核生成が速やかに進行し、Cuめっき中のボイドを解消することができる。

[0027] <第2の実施形態>

次に、第2の実施形態について説明する。図10は本発明の第2の実施形態の方法を示すフローチャートであり、図11A～図11Gはその工程断面図である。

[0028] 第2の実施形態では、第1の実施形態のステップ1と同様のウエハを準備し（ステップ11、図11A）、第1の実施形態のステップ2と同様にバリア膜14を成膜し（ステップ12、図11B）、次いで第1の実施形態のステップ3と同様にCVD-Ru膜15を成膜する（ステップ13、図11C）。その後、第1の実施形態のステップ4の水素含有雰囲気でのアニールの代わりに、不活性ガス、例えばArガス雰囲気でアニールを行い（ステップ14、図11D）、その後、ウエハを大気曝露する（ステップ15、図11E）。その後、第1の実施形態のステップ5と同様、CVD-Ru膜15の上にCuシード膜16を形成し（ステップ16、図11F）、その後、Cuシード膜16の上にCuめっき17を施し、トレンチ13を埋める（ステップ17、図11G）。

[0029] この実施形態では、ステップ13のCVD-Ru膜15の成膜の後、ステップ14において、従来と同様、不活性ガス雰囲気でのアニールを行うため、上記図4に示すように、膜表面および膜中にCが偏析するが、その後のステップ15の大気曝露により、図12に示すように、偏析したCが大気中の酸素によりCOとなって脱離し、CVD-Ru膜15の表面は清浄な状態となる。したがって、ステップ16のCuシード膜16の形成を行った際には、第1の実施形態と同様、CVD-Ru膜15の表面全体が極薄のCuシード膜16で覆われた状態となり、ステップ17のCuめっきの際に、CuめっきのボトムアップおよびCu核生成がスムーズであり、ボイドを生じさせずにトレンチ13を埋めることができる。

[0030] このステップ14の不活性ガス雰囲気におけるアニール工程は、150～400℃で行うことが好ましい。400℃を超えるとデバイスに悪影響をおよぼすおそれがあり、150℃未満であればCを除去する効果が不十分になるおそれがある。また、このアニール工程において、チャンバ内圧力は13

3 ~ 1333 Pa 程度が好ましい。また、ステップ15の大気曝露は、文字通りシリコン基板を大気に曝してもよいし、減圧雰囲気チャンバにわずかに大気を導入するだけでもよい。

[0031] このように、本実施形態によれば、有機金属化合物を含む成膜原料を用いてCVD-Ru膜を成膜した後、不活性ガス雰囲気でのアニールを行い、その後、大気曝露するので、Ru膜表面の残留カーボンが低減され、Cuシード膜の濡れ性が良好となる。このため、Cuめっきの際のボトムアップおよび核生成が速やかに進行し、Cuめっき中のボイドを解消することができる。

[0032] 次に、本発明を用いて実際に半導体装置を製造した結果について説明する。ここでは、シリコン基板上に層間絶縁膜であるSiO₂膜が形成され、トレンチが形成されたウエハを準備し、バリア膜として厚さ4 nmのTi膜をPVDにより成膜し、その上にルテニウムカルボニル(Ru₃(CO)₁₂)を用いて厚さ4 nmのCVD-Ru膜を成膜し、その後厚さ20 nmのCuシード膜を成膜する際に、(1) アニールなしでCuシード膜を成膜した場合、(2) Arガスアニールを行い、Cuシード膜を成膜した場合(従来)、(3) H₂ガスアニールを行い、Cuシード膜を成膜した場合(第1の実施形態)、(4) Arガスアニールを行い、大気曝露した後Cuシード膜を成膜した場合(第2の実施形態)、(5) H₂ガスアニールを行い、大気曝露した後Cuシード膜を成膜した場合の5通りについて評価した。

[0033] これらの場合について、膜厚方向のC濃度を二次イオン質量分析計(SIMS)により分析した。その結果を図13に示す。この図から、(1)のアニールなしは、CVD-Ru膜中およびCVD-Ru膜とCuシード膜界面のC濃度が高く、(2) ~ (5)のようにアニールを行うことによりCVD-Ru膜中のC濃度が低減することがわかる。ただし、(2)の従来行っていたArガスアニールとCuシード膜成膜の場合には、CVD-Ru膜とCuシード膜の界面におけるC濃度が高い。これに対して、上記第1の実施形態である(3)のH₂ガスアニールとCuシード膜成膜、上記第2の実施形態

である（４）のＡｒガスアニールと大気曝露の場合には、ＣＶＤ－Ｒｕ膜とＣｕシード膜の界面におけるＣ濃度が低くなっていることがわかる。このことから、ＣＶＤ－Ｒｕ膜とＣｕシード膜の界面におけるＣ濃度がＣｕの濡れ性に影響を与えていることが確認された。なお、（５）のＨ₂ガスアニールと大気曝露の場合には、（３）のＨ₂ガスアニールとＣｕシード膜成膜に比べてＣ濃度が若干高くなる傾向がある。

[0034] 次に、上記（２）のＡｒガスアニールとＣｕシード膜成膜（従来）と（３）のＨ₂ガスアニールとＣｕシード膜成膜（第１の実施形態）とについて、その後Ｃｕめっきを施した。その際の状態を図１４に示す。この図に示すように、従来の（２）の場合には、トレンチ内のＣｕめっきに大きなセンターボイドが存在していたのに対し、第１の実施形態である（３）の場合には、Ｃｕめっきがほぼ完全にトレンチを埋めていることが確認された。なお、図１４において、“センター”とは、シリコン基板の中心付近のトレンチ内の状態を示し、“エッジ”とは、シリコン基板の周辺付近のトレンチ内の状態を示している。

[0035] 次に、以上のような第１の実施形態および第２の実施形態の実施に用いる装置の一例について説明する。

ここでは、第１の実施形態のステップ１～５、第２の実施形態のステップ１１～１６を連続して真空雰囲気下で行うマルチチャンバタイプの処理装置について示す。図１５はこのようなマルチチャンバタイプの処理装置を示す平面図である。

[0036] この処理装置２０は、いずれも真空中に保持されている、ＰＶＤ－Ｔｉ膜成膜ユニット２１と、ＣＶＤ－Ｒｕ膜成膜ユニット２２と、アニールユニット２３と、Ｃｕシード膜成膜ユニット２４とを備えており、これらが六角形をなす搬送室２５の各辺にゲートバルブＧを介して接続されている。また、搬送室２５の他の辺には２つのロードロック室２６、２７がゲートバルブＧを介して接続されている。搬送室２５は真空中に保持されている。ロードロック室２６、２７の搬送室２５との反対側には大気雰囲気の搬入出室２８が設けら

れており、搬入出室 28 のロードロック室 26、27 の接続部分との反対側にはウエハ W を收容可能なキャリア C を取り付ける 2 つのキャリア取り付けポート 29、30 が設けられている。

[0037] 搬送室 25 内には、PVD-Ti 膜成膜ユニット 21、CVD-Ru 膜成膜ユニット 22、アニールユニット 23、Cu シード膜成膜ユニット 24、ロードロック室 26、27 に対して、ウエハ W の搬入出を行う搬送装置 32 が設けられている。この搬送装置 32 は、搬送室 25 の略中央に設けられており、回転および伸縮可能な回転・伸縮部 33 の先端に半導体ウエハ W を支持する 2 つの支持アーム 34 a、34 b を有しており、これら 2 つの支持アーム 34 a、34 b は互いに反対方向を向くように回転・伸縮部 33 に取り付けられている。

[0038] 搬入出室 28 内には、キャリア C に対するウエハ W の搬入出およびロードロック室 26、27 に対するウエハ W の搬入出を行う搬送装置 36 が設けられている。この搬送装置 36 は、多関節アーム構造を有しており、キャリア C の配列方向に沿ってレール 38 上を走行可能となっていて、その先端の 2 つの支持アーム 37 a、37 b 上にウエハ W を載せてその搬送を行う。

[0039] この処理装置 20 は、各構成部を制御する制御部 40 を有しており、これによりユニット 21～24 の各構成部、搬送装置 32、36、搬送室 25 の排気系（図示せず）、ゲートバルブ G の開閉等の制御を行うようになっている。この制御部 40 は、マイクロプロセッサ（コンピュータ）を備えたプロセスコントローラ 41 と、ユーザーインターフェース 42 と、記憶部 43 とを有している。プロセスコントローラ 41 には処理装置 20 の各構成部が電氣的に接続されて制御される構成となっている。ユーザーインターフェース 42 は、プロセスコントローラ 41 に接続されており、オペレータが処理装置 20 の各構成部を管理するためにコマンドの入力操作などを行うキーボードや、処理装置 20 の各構成部の稼働状況を可視化して表示するディスプレイ等からなっている。記憶部 43 もプロセスコントローラ 41 に接続されており、この記憶部 43 には、処理装置 20 で実行される各種処理をプロセス

コントローラ 41 の制御にて実現するための制御プログラムや、処理条件に応じて処理装置 20 の各構成部に所定の処理を実行させるための制御プログラムすなわち処理レシピや、各種データベース等が格納されている。処理レシピは記憶部 43 の中の記憶媒体（図示せず）に記憶されている。記憶媒体は、ハードディスク等の固定的に設けられているものであってもよいし、CDROM、DVD、フラッシュメモリ等の可搬性のものであってもよい。また、他の装置から、例えば専用回線を介してレシピを適宜伝送させるようにしてもよい。

[0040] そして、必要に応じて、ユーザーインターフェース 42 からの指示等にて所定の処理レシピを記憶部 43 から呼び出してプロセスコントローラ 41 に実行させることで、プロセスコントローラ 41 の制御下で、処理装置 20 での所望の処理が行われる。

[0041] このような処理装置 20 においては、キャリア C から取り出されたウエハ W を、搬入入室 28 の搬送装置 36 によりロードロック室 26、27 のいずれかに搬送し、そのロードロック室を真空排気した後、搬送室 25 の搬送装置 32 により、そのウエハを取り出し、まず PVD-Ti 膜成膜ユニット 21 に搬送して、ウエハ W の層間絶縁膜、例えば SiO₂ 膜上にバリア膜としての Ti 膜を成膜する。次いで、Ti 膜成膜後のウエハ W を CVD-Ru 成膜ユニット 22 に搬送して CVD-Ru 膜を成膜する。その後、Ru 膜を成膜したウエハ W をアニールユニット 23 に搬送して、水素含有雰囲気でのアニール処理、または不活性ガス雰囲気でのアニールと大気曝露を行う。その後、アニール処理後のウエハ W を Cu シード膜成膜ユニット 24 に搬送して例えば PVD により CVD-Ru 膜上に Cu シード膜を成膜する。このようにして Cu シード膜まで成膜されたウエハ W を搬送装置 32 によりロードロック室 26、27 のいずれかに搬送し、そのロードロック室を大気雰囲気にした後、搬送装置 36 によりそのウエハをキャリア C に戻す。

[0042] このようにして Cu シード膜まで成膜されたウエハは、キャリア C に収容された状態で Cu めっき設備に搬送され、Cu めっきに供される。

[0043] 次に、本発明の要部であるCVD-Ru膜の成膜を行うCVD-Ru膜成膜ユニット22について説明する。

[0044] 図16は、CVD-Ru膜成膜ユニットを示す断面図である。このCVD-Ru膜成膜ユニット22は、気密に構成された略円筒状のチャンバ51を有しており、その中には被処理基板であるウエハWを水平に支持するためのサセプタ52がその中央下部に設けられた円筒状の支持部材53により支持された状態で配置されている。サセプタ52にはヒーター55が埋め込まれており、このヒーター55にはヒーター電源56が接続されている。そして、サセプタ52に設けられた熱電対（図示せず）の検出信号に基づいてヒーターコントローラ（図示せず）によりヒーター電源56を制御して、ウエハWを所定の温度に制御するようになっている。また、サセプタ52には、ウエハWを支持して昇降させるための3本のウエハ昇降ピン（図示せず）がサセプタ52の表面に対して突没可能に設けられている。

[0045] チャンバ51の天壁には、CVD成膜のための処理ガスをチャンバ51内にシャワー状に導入するためのシャワーヘッド60がサセプタ52と対向するように設けられている。シャワーヘッド60は、後述するガス供給機構80から供給された成膜用のガスをチャンバ51内に吐出するためのものであり、その上部には成膜用のガスを導入するガス導入口61を有している。また、シャワーヘッド60の内部にはガス拡散空間62が形成されており、その底面には多数のガス吐出孔63が形成されている。

[0046] チャンバ51の底壁には、下方に向けて突出する排気室71が設けられている。排気室71の側面には排気配管72が接続されており、この排気配管72には真空ポンプや圧力制御バルブ等を有する排気装置73が接続されている。そしてこの排気装置73を作動させることによりチャンバ51内を所定の減圧状態とすることが可能となっている。

[0047] チャンバ51の側壁には、ウエハ搬送室25との間でウエハWの搬入出を行うための搬入出口77と、この搬入出口77を開閉するゲートバルブGとが設けられている。

[0048] ガス供給機構 80 は、固体状の成膜原料 S としてルテニウムカルボニル ($\text{Ru}_3(\text{CO})_{12}$) を収容する成膜原料容器 81 を有している。成膜原料容器 81 の周囲にはヒーター 82 が設けられている。成膜原料容器 81 には、上方からキャリアガス配管 83 が挿入され、キャリアガス源 84 からキャリアガス供給配管 83 を介してキャリアガスとして例えば CO ガスを成膜原料容器 81 内に吹き込むようになっている。また、成膜原料容器 81 には、ガス供給配管 85 が挿入されている。このガス供給配管 85 の他端は、シャワーヘッド 60 のガス導入口 61 に接続されている。したがって、キャリアガス供給配管 83 を介して成膜原料容器 81 内にキャリアガスを供給することにより、成膜原料容器 81 内で昇華したルテニウムカルボニル ($\text{Ru}_3(\text{CO})_{12}$) ガスをキャリアガスに搬送させた状態でガス供給配管 85 およびシャワーヘッド 60 を介してチャンバ 51 内に供給することができる。

[0049] なお、キャリアガス供給配管 83 には流量制御用のマスフローコントローラ 86 とその前後のバルブ 87a, 87b が設けられている。また、ガス供給配管 85 には、ルテニウムカルボニル ($\text{Ru}_3(\text{CO})_{12}$) のガス量を把握するための流量計 88 とその前後のバルブ 89a, 89b が設けられている。

[0050] ガス供給配管 85 の途中には、成膜原料ガスを適宜に希釈するためのガスを供給する希釈ガス供給配管 90 が接続されている。希釈ガス供給配管 90 には、Ar ガス、 N_2 ガス等の不活性ガスからなる希釈ガスを供給する希釈ガス源 91 が接続されており、この希釈ガス源 91 から希釈ガス供給配管 90 を介して希釈ガスを供給することにより、原料ガスが適宜の濃度に希釈される。なお、希釈ガス源 91 からの希釈ガスは、ガス供給配管 85、チャンバ 51 の残留ガスをパージするパージガスとしても機能するようになっている。なお、希釈ガス供給配管 90 は、流量制御用のマスフローコントローラ 92 とその前後のバルブ 93a, 93b を有している。また希釈ガス供給配管 90 には他のガス、例えば CO ガスや H_2 ガス等が別途接続されていてもよい。

- [0051] このように構成されるCVD-Ru膜成膜ユニット22においては、まず、ゲートバルブGを開にして搬入出口77からバリア膜成膜後のウエハWをチャンバ51内に搬入し、サセプタ52上に載置する。次いで、ヒーター55によりサセプタ52を介してウエハWを150～250℃に加熱し、排気装置73の真空ポンプによりチャンバ51内を排気して、チャンバ51内の圧力を2～67Paに真空排気する。
- [0052] 次いで、バルブ87a, 87bを開にしてキャリアガス供給配管83を介して成膜原料容器81にキャリアガスとして例えばCOガスを吹き込み、成膜原料容器81内でヒーター82の加熱により昇華して生成されたRu₃(CO)₁₂ガスをキャリアガスによりキャリアさせた状態でガス供給配管85およびシャワーヘッド60を介してチャンバ51内に導入する。このとき、ウエハW表面では、Ru₃(CO)₁₂ガスが熱分解して生成されたRuがウエハWのTi膜上に堆積し、所定の膜厚を有するCVD-Ru膜が成膜される。なお、このときのRu₃(CO)₁₂ガスの流量は、1～5mL/min (sccm) 程度が好ましい。また、所定割合で希釈ガスを導入してもよい。
- [0053] 所定の膜厚のCVD-Ru膜が形成された時点で、バルブ87a, 87bを閉じてRu₃(CO)₁₂ガスの供給を停止し、希釈ガス供給源91から希釈ガスをパージガスとしてチャンバ52内に導入してRu₃(CO)₁₂ガスをパージし、その後、ゲートバルブGを開にして搬入出口77からウエハWを搬出する。
- [0054] 次に、本発明にとって最も重要な、CVD-Ru膜成膜後のアニールを行うアニールユニット23について説明する。
- [0055] 図17は、図15の処理装置に搭載された、上記第1の実施形態の水素含有雰囲気でのアニールを行うアニールユニットを示す断面図である。このアニールユニットは、気密に構成された略円筒状のチャンバ101を有しており、その底部には被処理基板であるウエハWを水平に支持するためのサセプタ102が配置されている。サセプタ102にはヒーター103が埋め込まれており、このヒーター103にはヒーター電源104が接続されている。

そして、サセプタ 102 に設けられた熱電対（図示せず）の検出信号に基づいてヒーターコントローラ（図示せず）によりヒーター電源 104 を制御して、ウエハ W を所定の温度に制御するようになっている。また、サセプタ 102 には、ウエハ W を支持して昇降させるための 3 本のウエハ昇降ピン（図示せず）がサセプタ 102 の表面に対して突没可能に設けられている。

[0056] チャンバ 101 の側壁上部にはガス導入部材 105 が設けられており、このガス導入部材 105 を介してガス供給機構 110 からの雰囲気形成ガスがチャンバ 101 内に供給される。ガス供給機構 110 は、 H_2 ガス供給源 112 と、 H_2 供給源 112 からガス導入部材 105 に至る H_2 ガス供給配管 111 とを有しており、 H_2 ガスをチャンバ 101 内に導入するようになっている。 H_2 ガス供給配管 111 には、流量制御用のマスフローコントローラ 113 とその前後のバルブ 114 a, 114 b が設けられている。また、 H_2 ガス供給配管 111 には、希釈ガスとしての Ar ガスを供給するための Ar ガス供給配管 115 が接続されており、Ar ガス供給配管 115 には Ar ガス供給源 116 が接続されている。これにより H_2 ガスを Ar ガスで希釈してチャンバ 101 内に導入可能となっている。Ar ガス供給配管 115 には、流量制御用のマスフローコントローラ 117 とその前後のバルブ 118 a, 118 b が設けられている。なお、希釈ガスは Ar ガスに限らず他の希ガスや、 N_2 ガス等の他の不活性ガスを用いることができる。

[0057] チャンバ 101 の底壁には排気口 120 が設けられており、この排気口 120 には排気配管 121 が接続されている。この排気配管 121 には真空ポンプや圧力制御バルブ等を有する排気装置 122 が接続されている。そしてこの排気装置 122 を作動させることによりチャンバ 101 内を所定の減圧状態とすることが可能となっている。

[0058] チャンバ 101 の側壁には、ウエハ搬送室 25 との間でウエハ W の搬入出を行うための搬入出口 123 と、この搬入出口 123 を開閉するゲートバルブ G とが設けられている。

[0059] このように構成されるアニールユニットにおいては、まず、ゲートバルブ

Gを開にして搬入出口123からCVD-Ru膜成膜後のウエハWをチャンバ101内に搬入し、サセプタ102上に載置する。次いで、ヒーター103によりサセプタ102を介してウエハWを例えば150～400℃に加熱し、排気装置122の真空ポンプによりチャンバ101内を排気して、チャンバ101内の圧力を例えば133～1333Paに真空排気する。

[0060] 次いで、水素ガスを例えば10～1120mL/min (sccm)、希釈ガスとしてArガスを例えば0～755mL/min (sccm)としてチャンバ101内にガスを導入し、水素分圧を4～1333Pa程度として水素含有雰囲気でのアニール処理を行う。

[0061] このようにして水素含有雰囲気でのアニールを行うことにより、膜中のC、Oおよび表面のCOが脱離してRuが結晶化するとともに、水素の作用によりCVD-Ru膜からCが抜けるため、膜表面および膜中のCの偏析が生じず、CVD-Ru膜の表面は清浄な状態となる。これにより、その後のCuシード膜の形成の際に、Cuが濡れやすく、CVD-Ru膜の表面全体が極薄のCuシード膜で覆われた状態とすることができる。

[0062] アニール処理終了後、H₂ガスの供給を停止し、チャンバ101内をArガスでパージし、その後、ゲートバルブGを開にして搬入出口123からウエハWを搬出する。

[0063] 図18は、図15の処理装置に搭載された、上記第2の実施形態のアニールを行うアニールユニットを示す断面図である。このアニールユニットは、基本構造は図17のアニールユニットと同様であり、図17と同じものには同じ符号を付して説明を省略する。

[0064] このアニールユニットは、不活性ガスであるArガスのみを供給するガス供給機構130を有している。ガス供給機構130は、Arガス供給源132と、Arガス供給源132からガス導入部105に至るArガス供給配管131とを有しており、Arガスをチャンバ101内に導入するようになっている。Arガス配管131には、流量制御用のマスフローコントローラ133とその前後のバルブ134a、134bが設けられている。不活性ガス

としては、Arガスに限るものではなく、N₂ガス等の他の不活性ガスでもよい。

[0065] また、チャンバ101の天壁には大気導入口140が設けられており、この大気導入口140には大気導入配管141が接続されており、この大気導入配管141を介してチャンバ101内に大気を導入することが可能となっている。大気導入配管141にはバルブ142が設けられている。

[0066] このように構成されるアニールユニットにおいては、まず、ゲートバルブGを開にして搬入出口123からCVD-Ru膜成膜後のウエハWをチャンバ101内に搬入し、サセプタ102上に載置する。次いで、ヒーター103によりサセプタ102を介してウエハWを例えば150～400℃に加熱し、排気装置122の真空ポンプによりチャンバ101内を排気して、チャンバ101内の圧力を例えば133～1333Paに真空排気する。

[0067] 次いで、Arガスを例えば7～755mL/min (sccm)の流量でチャンバ101内に導入し、チャンバ101内の圧力を133～1333Pa程度として不活性ガス雰囲気でのアニール処理を行う。これにより、膜中のC、Oおよび表面のCOが脱離してRuが結晶化するが、膜表面および膜中にCが偏析する。

[0068] そこで、Arガスアニールの後、バルブ142を開けて、大気導入配管141を介してチャンバ101内に大気を導入し、ウエハWを大気曝露する。これにより、偏析したCが大気中の酸素によりCOとなって脱離し、CVD-Ru膜の表面は清浄な状態となる。したがって、その後のCuシード膜の形成の際に、Cuが濡れやすく、CVD-Ru膜の表面全体が極薄のCuシード膜で覆われた状態とすることができる。

[0069] アニール処理終了後、ゲートバルブGを開にして搬入出口123からウエハWを搬出する。

[0070] 以上、本発明の実施形態について説明したが、本発明は上記実施形態に限定されることなく種々変形可能である。例えば、上記実施形態では、CVD-Ru膜を成膜するための有機金属化合物としてルテニウムカルボニル(Ru(CO)₅)を用いる。

$\text{Ru}_3(\text{CO})_{12}$ ）を用いて行う例について示したが、これに限らず、ルテニウムのペンタジエニル化合物等、他の有機金属化合物を成膜原料として用いたものであってもよい。

[0071] また、上記実施形態では、トレンチが形成されたウエハにCVD-Ru膜およびCuシード膜を形成した例を示したが、ホールを有するウエハでも、トレンチおよびホールを有するウエハであってもよい。

[0072] さらに、上記実施形態で用いた装置の構成も例示に過ぎず、他の種々の構成の装置を用いることができる。

請求の範囲

- [請求項1] 有機金属化合物を含む成膜原料を用いてCVDにより基板上にRu膜を成膜する工程と、
前記Ru膜が成膜された基板に対し、水素含有雰囲気でのアニールを行う工程と
を含むCVD-Ru膜の形成方法。
- [請求項2] 前記水素含有雰囲気でのアニールは150～400℃で行う、請求項1に記載のCVD-Ru膜の形成方法。
- [請求項3] 前記有機金属化合物は、ルテニウムカルボニルを含む、請求項1に記載のCVD-Ru膜の形成方法。
- [請求項4] 有機金属化合物を含む成膜原料を用いてCVDにより基板上にRu膜を成膜する工程と、
前記Ru膜が成膜された基板に対し、不活性ガス雰囲気でのアニールを行う工程と、
前記不活性ガス雰囲気でのアニールの後、前記Ru膜を大気曝露する工程と
を含むCVD-Ru膜の形成方法。
- [請求項5] 前記不活性ガス雰囲気でのアニールは150～400℃で行う、請求項3に記載のCVD-Ru膜の形成方法。
- [請求項6] 前記有機金属化合物は、ルテニウムカルボニルを含む、請求項4に記載のCVD-Ru膜の形成方法。
- [請求項7] トレンチおよび／またはホールを有する基板に対し、金属バリア膜を成膜する工程と、
前記金属バリア膜の上に、有機金属化合物を含む成膜原料を用いてCVDにより基板上にRu膜を成膜する工程と、
前記Ru膜が成膜された基板に対し、水素含有雰囲気でのアニールを行う工程と、
前記アニール後のRu膜の上にトレンチおよび／またはホール内に

Cuめっきを埋め込むためのCuシード膜を成膜する工程とを含む半導体装置の製造方法。

[請求項8] 前記水素含有雰囲気でのアニールは150～400℃で行う、請求項7に記載の半導体装置の製造方法。

[請求項9] 前記有機金属化合物は、ルテニウムカルボニルを含む、請求項7に記載の半導体装置の製造方法。

[請求項10] トレンチおよび／またはホールを有する基板に対し、金属バリア膜を成膜する工程と、

前記金属バリア膜の上に、有機金属化合物を含む成膜原料を用いてCVDにより基板上にRu膜を成膜する工程と、

前記Ru膜が成膜された基板に対し、不活性ガス雰囲気でのアニールを行う工程と、

前記不活性ガス雰囲気でのアニールの後、前記Ru膜を大気曝露する工程と、

前記アニール後のRu膜の上にトレンチおよび／またはホール内にCuめっきを埋め込むためのCuシード膜を成膜する工程とを含む半導体装置の製造方法。

[請求項11] 前記不活性ガス雰囲気でのアニールは150～400℃で行う、請求項10に記載の半導体装置の製造方法。

[請求項12] 前記有機金属化合物は、ルテニウムカルボニルを含む、請求項10に記載の半導体装置の製造方法。

[請求項13] コンピュータ上で動作し、処理装置を制御するためのプログラムが記憶された記憶媒体であって、

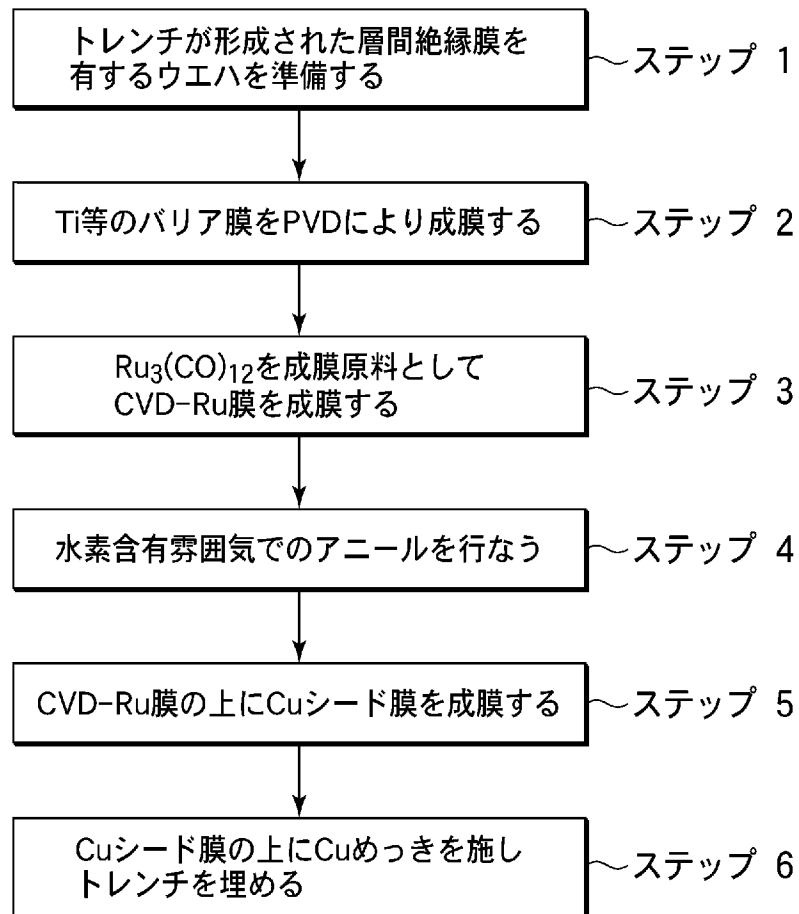
前記プログラムは、実行時に、トレンチおよび／またはホールを有する基板に対し、金属バリア膜を成膜する工程と、前記金属バリア膜の上に、有機金属化合物を含む成膜原料を用いてCVDにより基板上にRu膜を成膜する工程と、前記Ru膜が成膜された基板に対し、水素含有雰囲気でのアニールを行う工程と、前記アニール後のRu膜の

上にトレンチおよび／またはホール内にCuめっきを埋め込むためのCuシード膜を成膜する工程とを含む半導体装置の製造方法が行われるように、コンピュータに前記処理装置を制御させる記憶媒体。

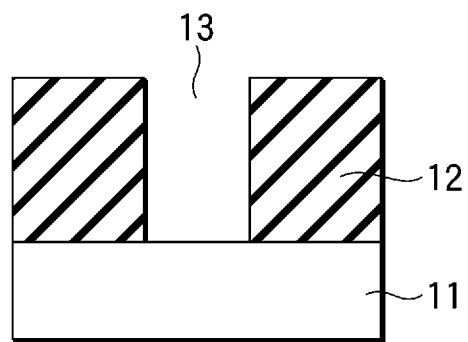
[請求項14] コンピュータ上で動作し、処理装置を制御するためのプログラムが記憶された記憶媒体であって、

前記プログラムは、実行時に、トレンチおよび／またはホールを有する基板に対し、金属バリア膜を成膜する工程と、前記金属バリア膜の上に、有機金属化合物を含む成膜原料を用いてCVDにより基板上にRu膜を成膜する工程と、前記Ru膜が成膜された基板に対し、不活性ガス雰囲気でのアニールを行う工程と、前記不活性ガス雰囲気でのアニールの後、前記Ru膜を大気曝露する工程と、前記アニール後のRu膜の上にトレンチおよび／またはホール内にCuめっきを埋め込むためのCuシード膜を成膜する工程とを含む半導体装置の製造方法が行われるように、コンピュータに前記処理装置を制御させる記憶媒体。

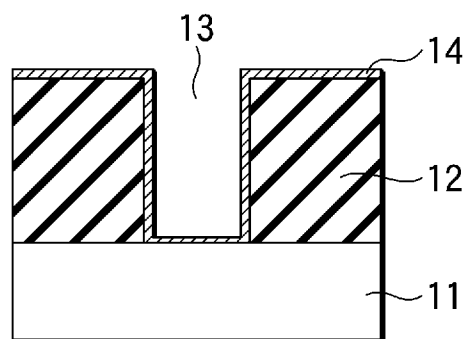
[図1]



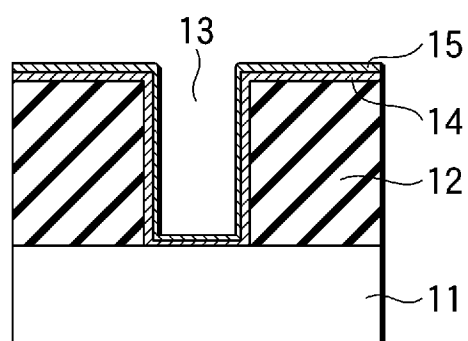
[図2A]



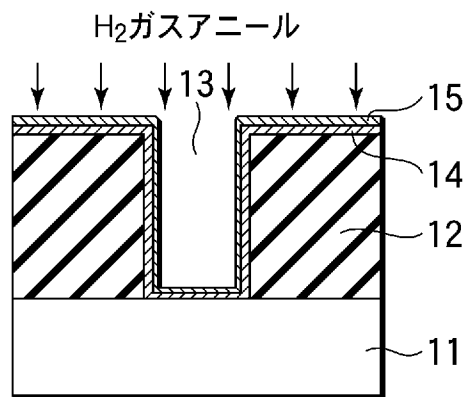
[図2B]



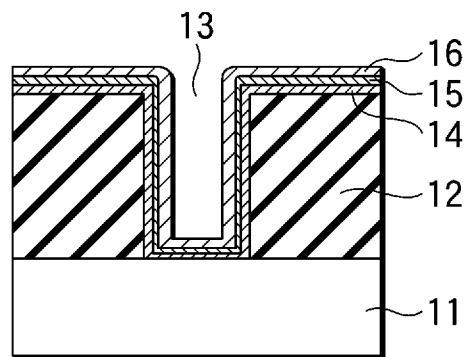
[図2C]



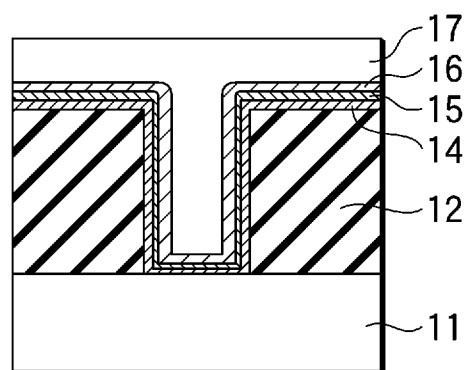
[図2D]



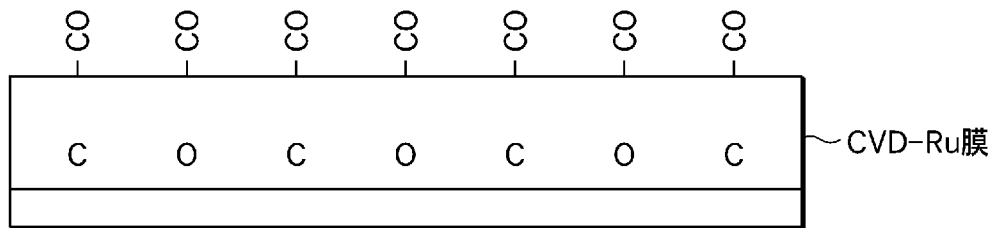
[図2E]



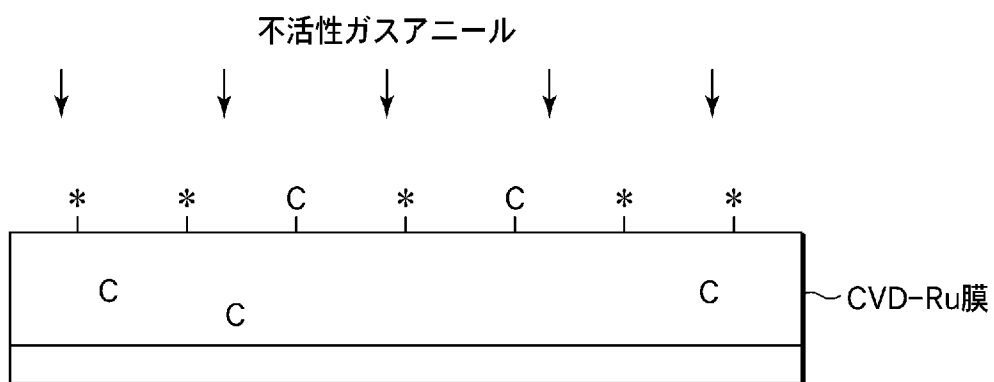
[図2F]



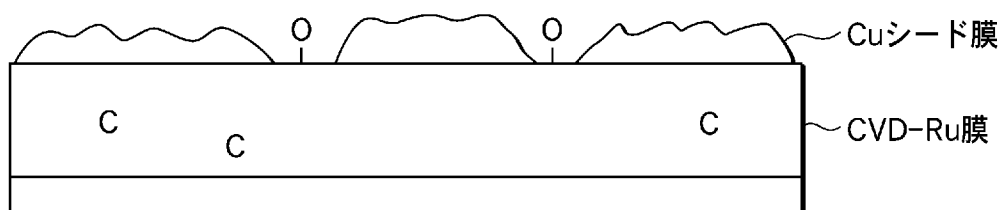
[図3]



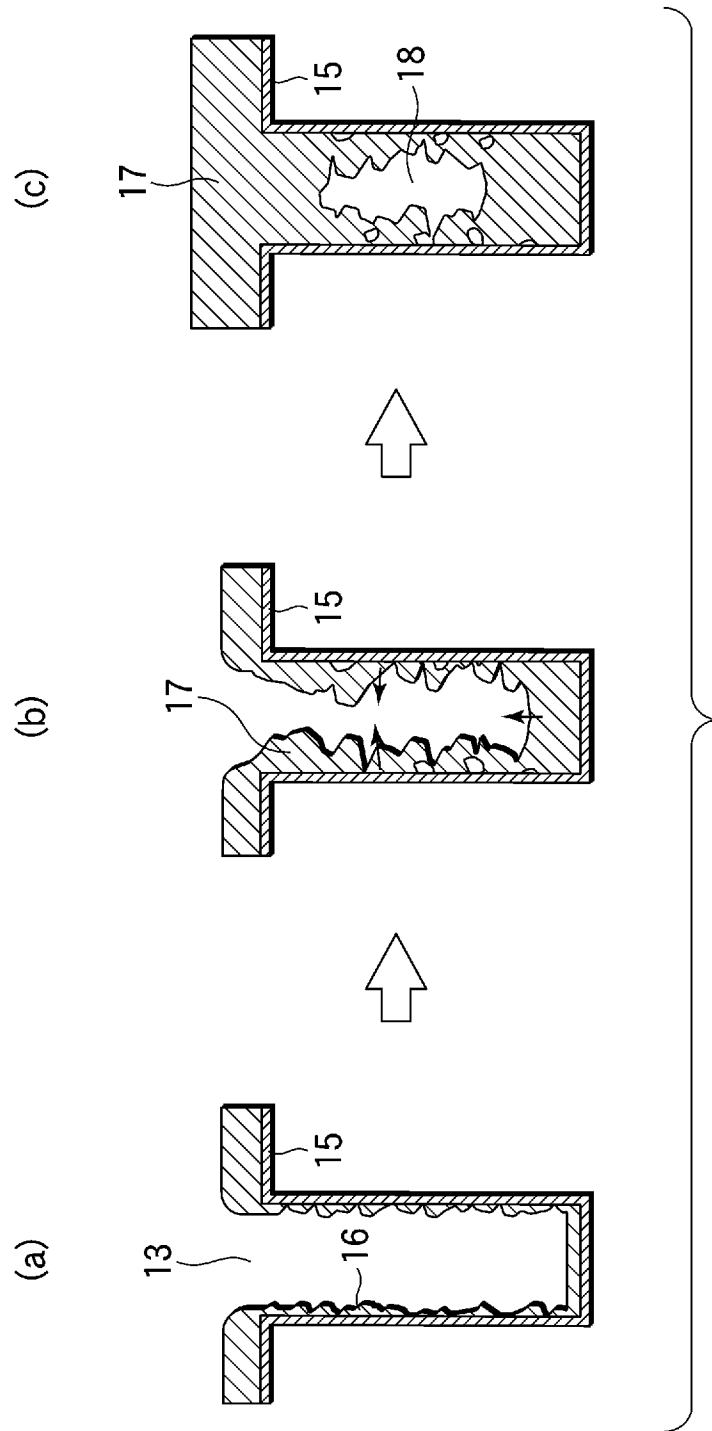
[図4]



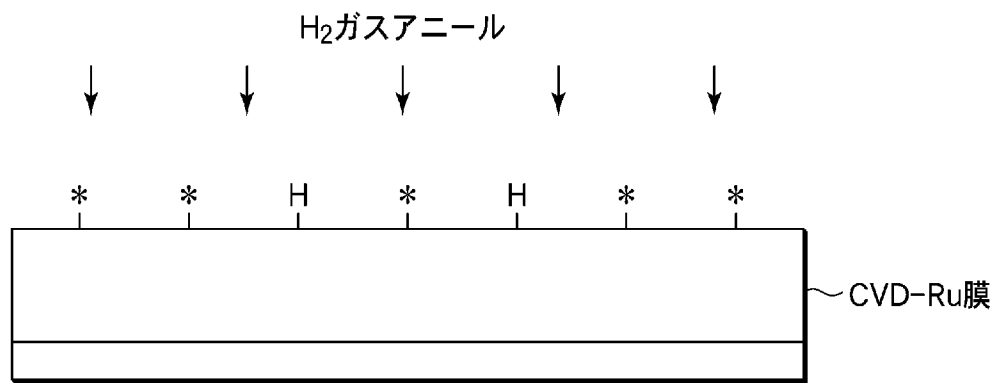
[図5]



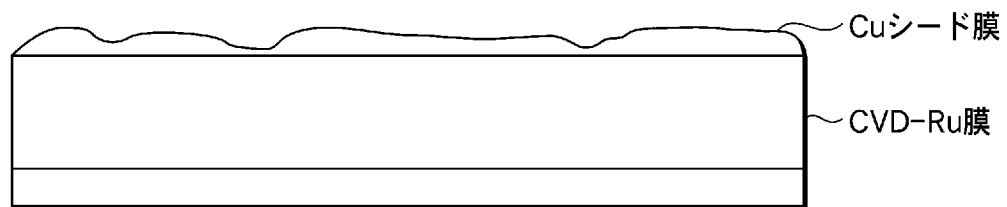
[図6]



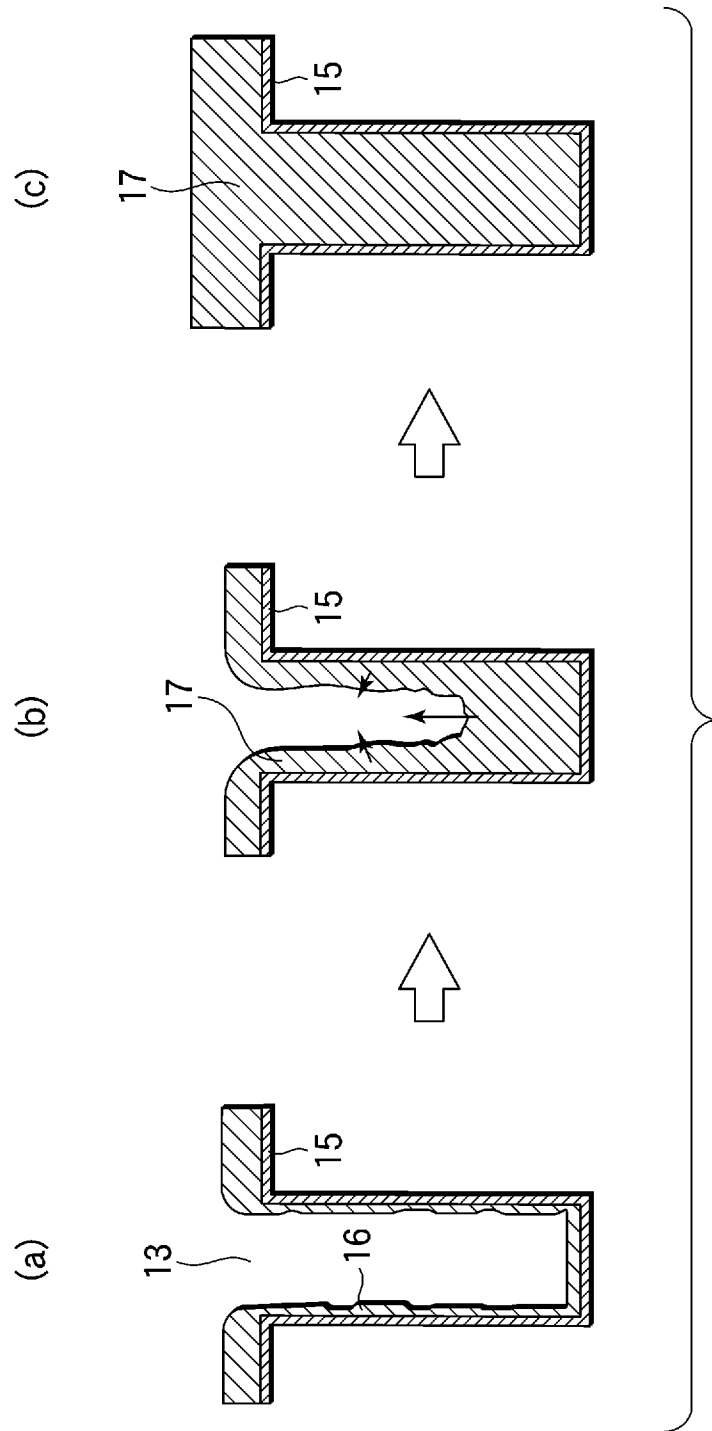
[図7]



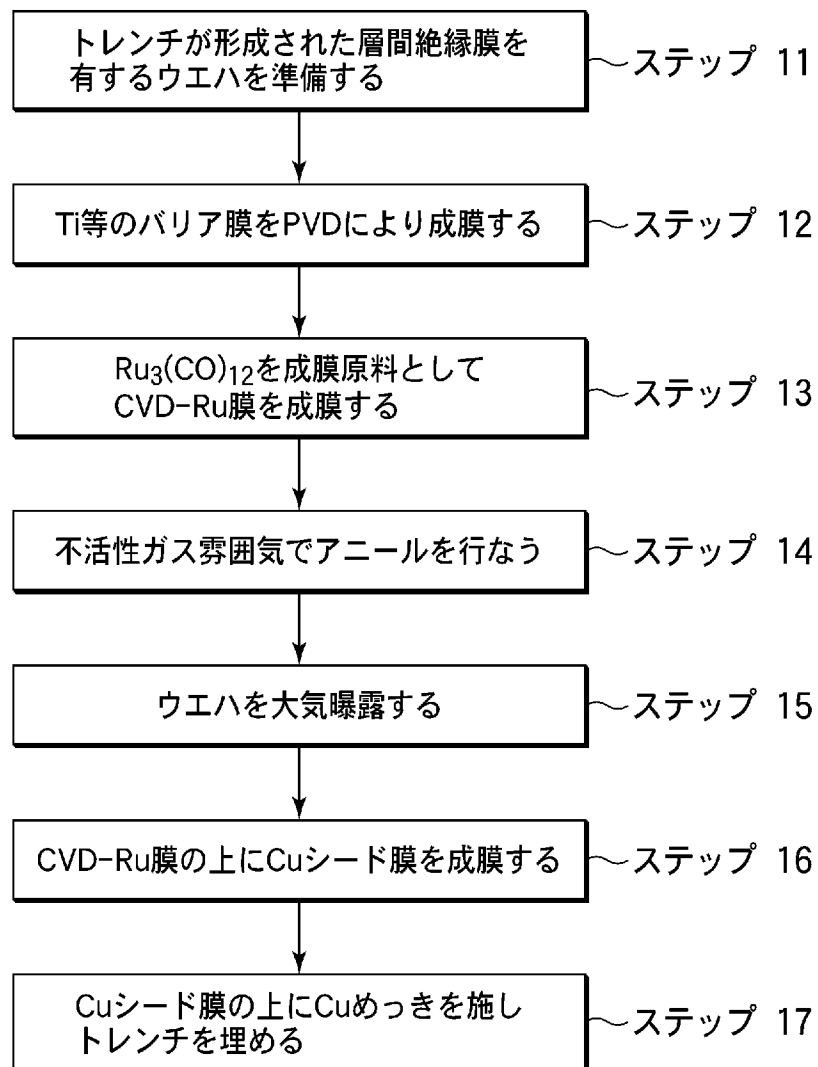
[図8]



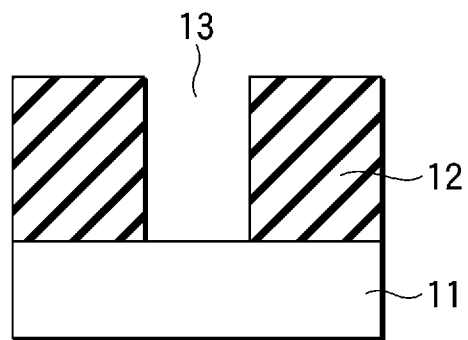
[図9]



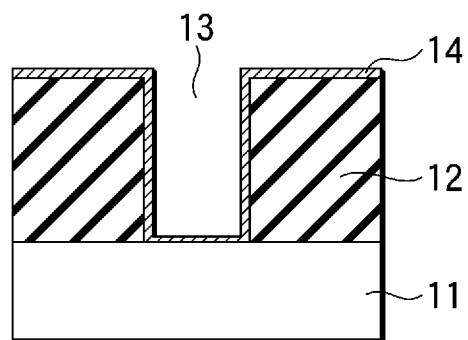
[図10]



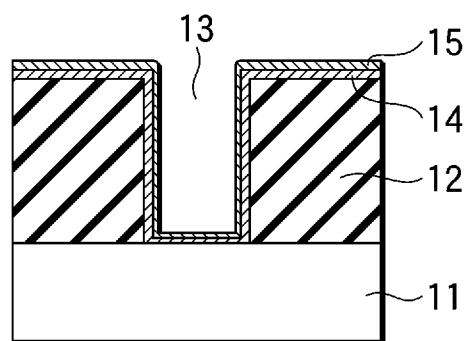
[図11A]



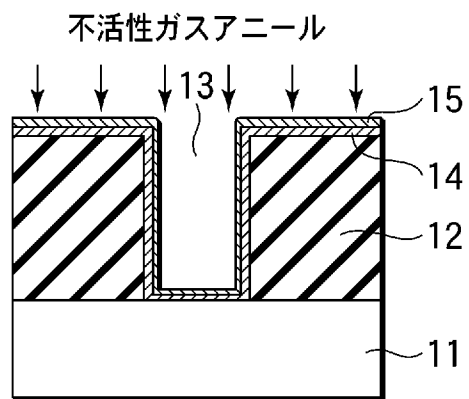
[図11B]



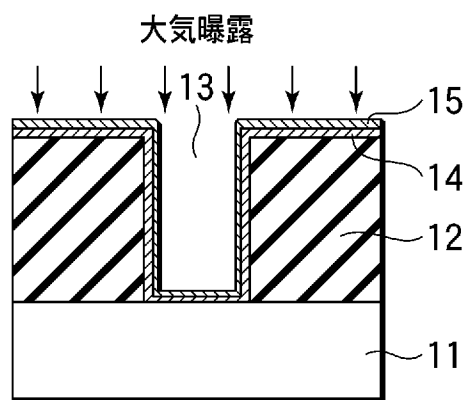
[図11C]



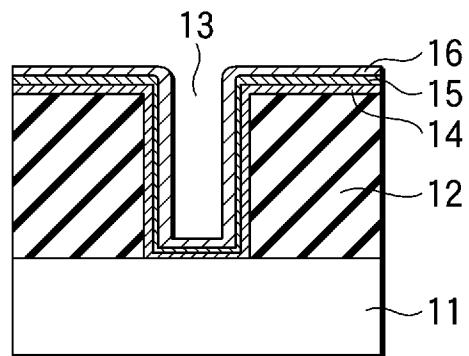
[図11D]



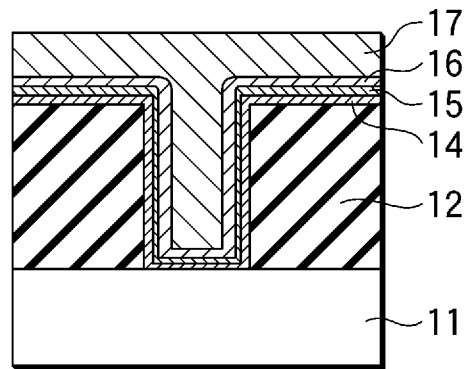
[図11E]



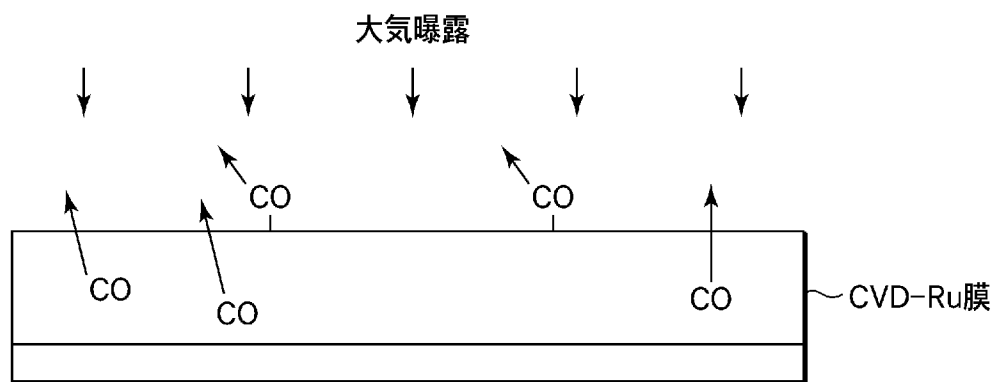
[図11F]



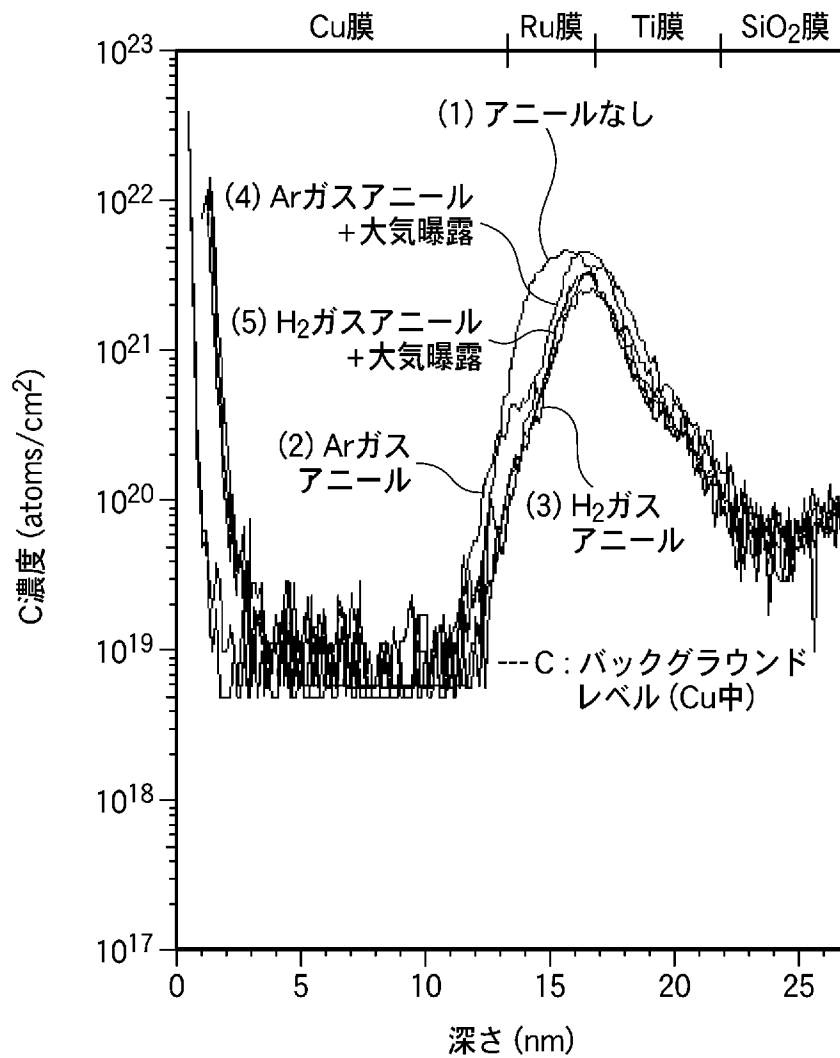
[図11G]



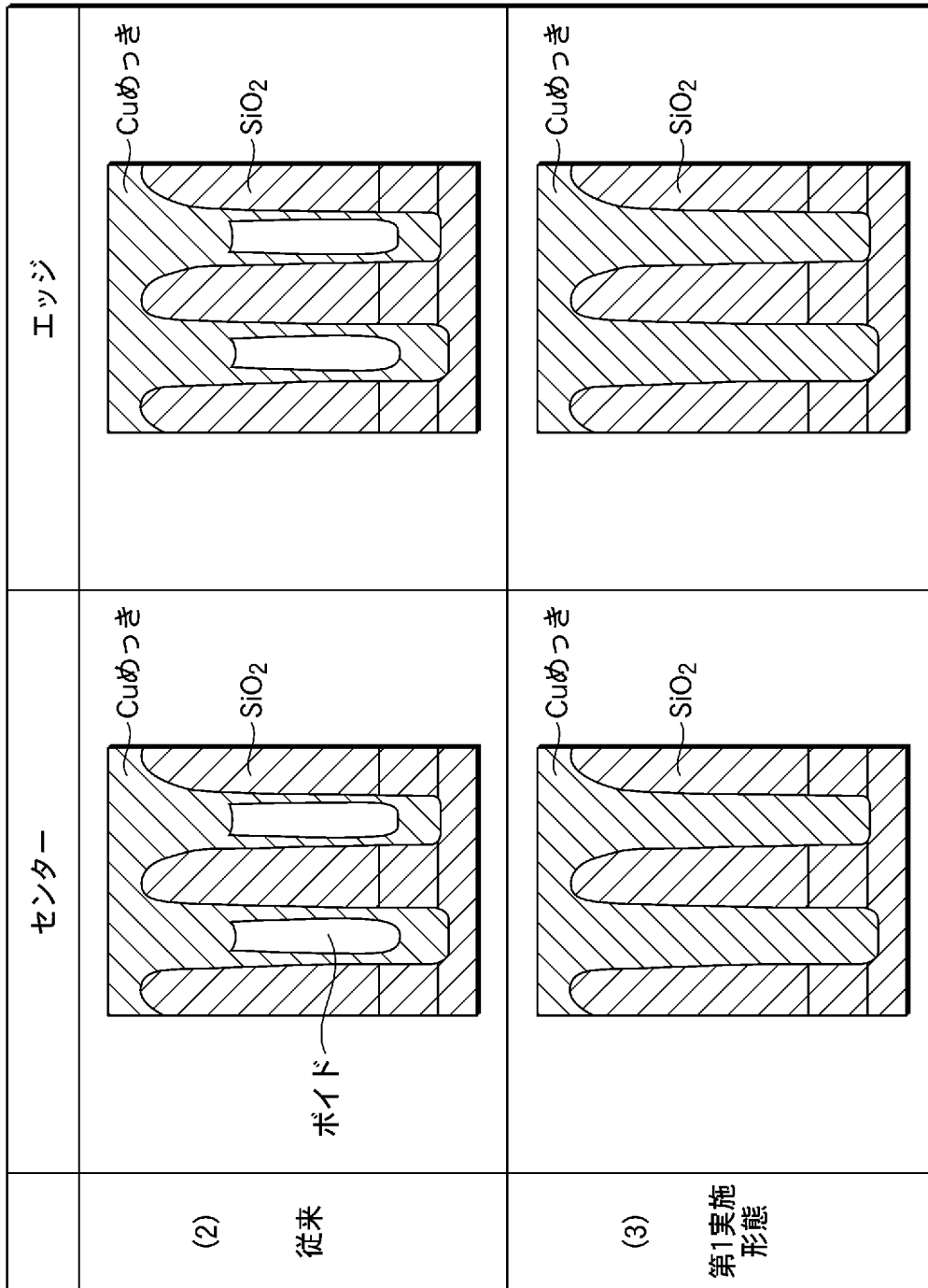
[図12]



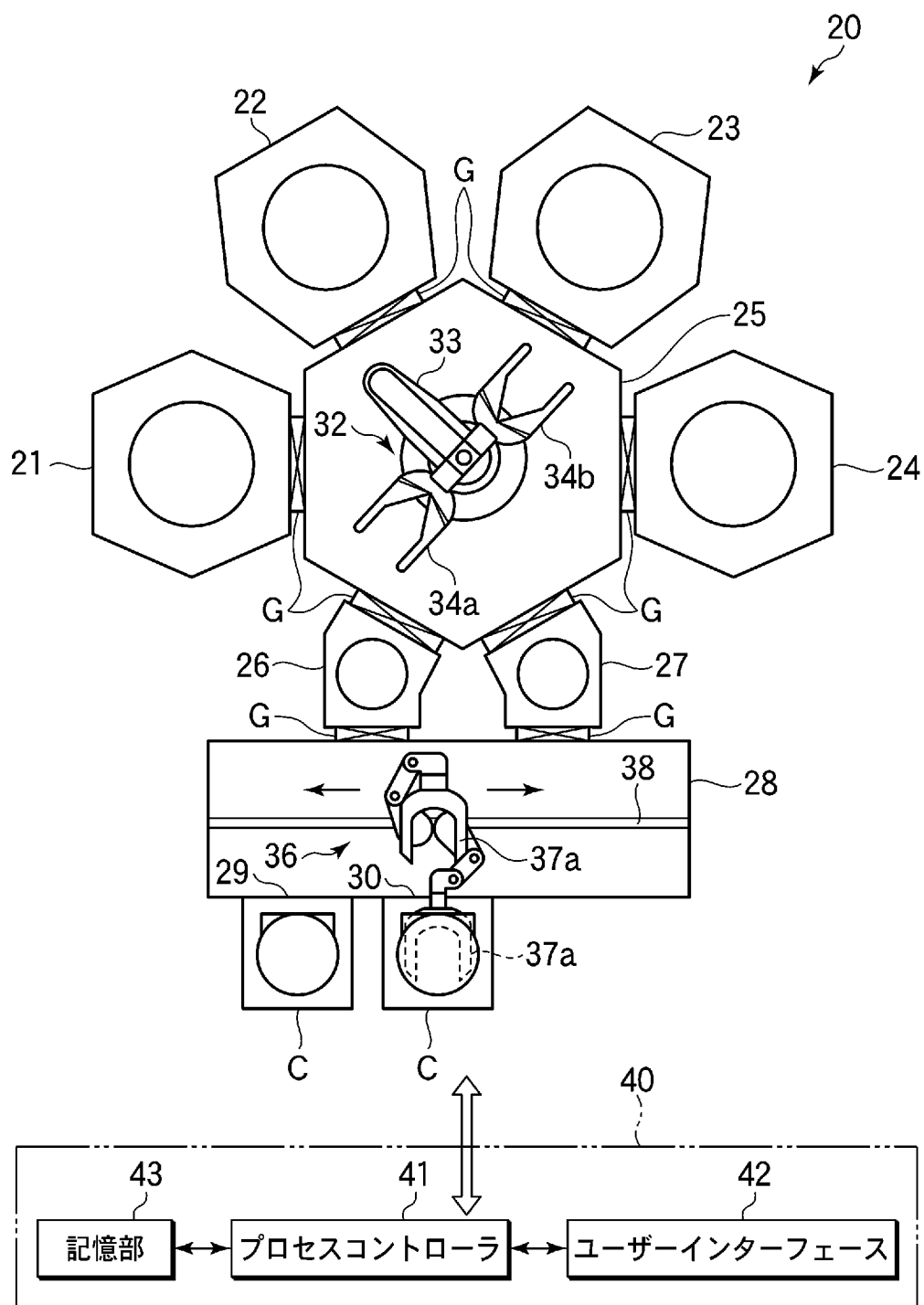
[図13]



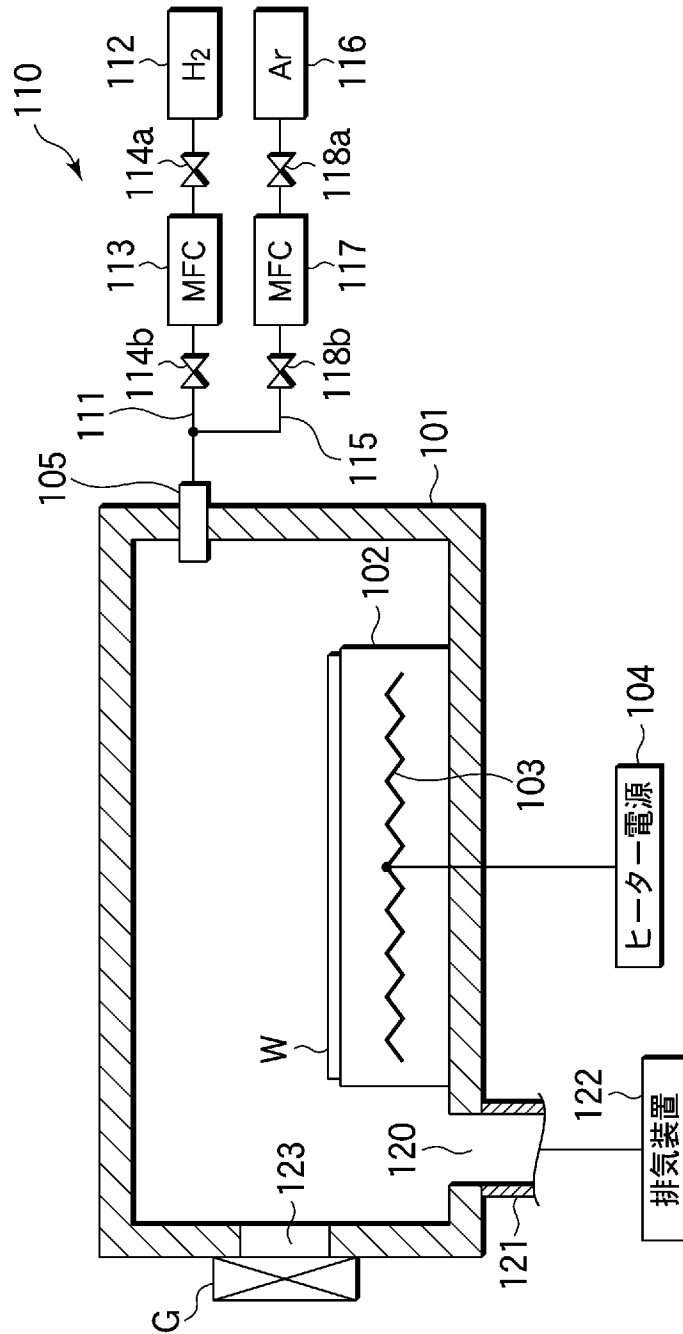
[図14]



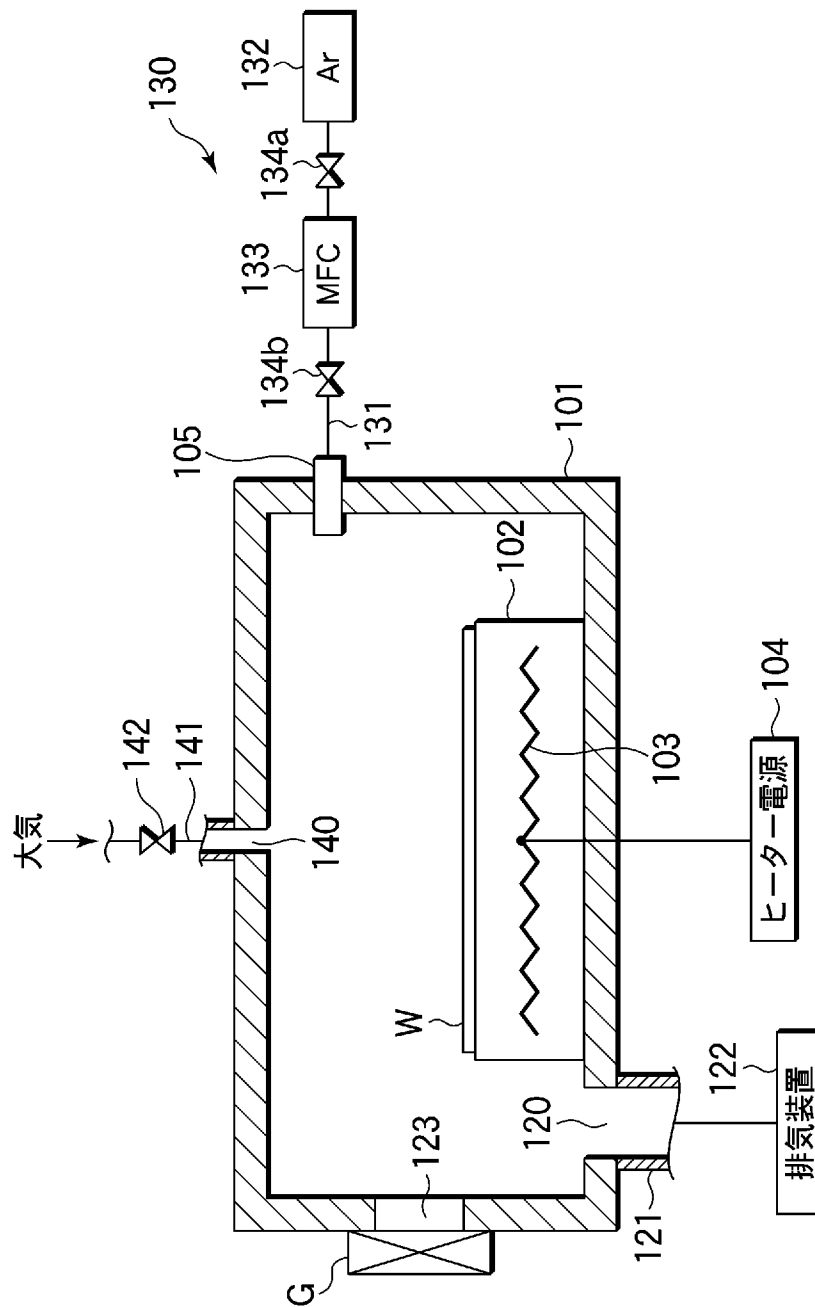
[図15]



[図17]



[図18]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/052938

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/3205(2006.01)i, C23C16/18(2006.01)i, H01L21/285(2006.01)i,
H01L23/52(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/3205, C23C16/18, H01L21/285, H01L23/52

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2008-244017 A (Ulvac, Inc.), 09 October 2008 (09.10.2008), paragraphs [0064] to [0069] (Family: none)	1-2 3
X Y	JP 2003-133438 A (Fujitsu Ltd.), 09 May 2003 (09.05.2003), paragraphs [0012] to [0021] & US 2003/0107076 A1 & TW 543185 B & KR 10-2003-0035815 A	1-2 3
Y	JP 2005-029821 A (Tokyo Electron Ltd.), 03 February 2005 (03.02.2005), paragraphs [0041] to [0071] (Family: none)	3

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
17 June, 2010 (17.06.10)

Date of mailing of the international search report
29 June, 2010 (29.06.10)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/052938

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2007-507613 A (Tokyo Electron Ltd.), 29 March 2007 (29.03.2007), paragraphs [0008] to [0031] & US 2005/0069641 A1 & WO 2005/034222 A1 & KR 10-2006-0089212 A & CN 1860588 A & TW 290859 B	3
A	JP 2008-041700 A (Tokyo Electron Ltd.), 21 February 2008 (21.02.2008), paragraphs [0044] to [0096]; fig. 9 & WO 2008/016004 A1	1-3
A	WO 2006/101129 A1 (Tokyo Electron Ltd.), 28 September 2006 (28.09.2006), entire text & JP 2006-269623 A & US 2008/0020934 A1 & CN 101053072 A & KR 10-2007-0107144 A	1-3
A	JP 2001-234347 A (Samsung Electronics Co., Ltd.), 31 August 2001 (31.08.2001), paragraph [0037] & US 2001/0006838 A1 & DE 10064654 A & KR 10-2001-0066747 A & TW 554064 B & KR 10-2003-0056789 A	1-3

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/052938

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:
See extra sheet

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☒ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:
Claims 1-3

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/052938

Continuation of Box No.III of continuation of first sheet (2)

The invention in claim 1, the invention in claim 4, the invention in claim 7, the invention in claim 10, the invention in claim 13, and the invention in claim 14 have a technical feature common thereamong which resides in implementing the step of depositing a ruthenium film on a substrate by CVD from a film-forming raw material containing an organometallic compound and the step of annealing the substrate on which the ruthenium film has been deposited.

However, in view of the matter disclosed in JP 2008-244017 A (Ulvac, Inc.), 09 October 2008 (09.10.2008), paragraphs [0064]-[0069] and JP 2003-133438 A (Fujitsu Ltd.), 09 May 2003 (09.05.2003), paragraphs [0012]-[0021], that technical feature is not considered to make a contribution over the prior art. That technical feature is hence not considered to be a special technical feature. Any other matter in these inventions is not considered to be the same or corresponding special technical features. The claims are considered to involve the six inventions (groups) shown below.

(Invention 1) The inventions in claims 1-3

"A method of forming a CVD-ruthenium film, characterized by involving the step of depositing a ruthenium film on a substrate by CVD from a film-forming raw material containing an organometallic compound and the step of annealing, in a hydrogen-containing atmosphere, the substrate on which the ruthenium film has been deposited."

(Invention 2) The inventions in claims 4-6

"A method of forming a CVD-ruthenium film, characterized by involving the step of depositing a ruthenium film on a substrate by CVD from a film-forming raw material containing an organometallic compound, the step of annealing, in an inert gas atmosphere, the substrate on which the ruthenium film has been deposited, and the step of exposing the ruthenium film to the air after the annealing in an inert gas atmosphere."

(Invention 3) The inventions in claims 7-9

"A process for producing a semiconductor device, characterized by comprising the step of depositing a metallic barrier film on a substrate having a trench and/or hole, the step of depositing a ruthenium film on the metallic barrier film of the substrate by CVD from a film-forming raw material containing an organometallic compound, the step of annealing, in a hydrogen-containing atmosphere, the substrate over which the ruthenium film has been deposited, and the step of depositing, on the ruthenium film after the annealing step, a copper seed film for filling the trench and/or hole with a copper deposit."

(Invention 4) The inventions in claims 10-12

"A process for producing a semiconductor device, characterized by comprising the step of depositing a metallic barrier film on a substrate having a trench and/or hole, the step of depositing a ruthenium film on the metallic barrier film of the substrate by CVD from a film-forming raw material containing an organometallic compound, the step of annealing, in an inert gas atmosphere, the substrate over which the ruthenium film has been deposited, the step of exposing the ruthenium film to the air after the annealing in an inert gas atmosphere, and the step of depositing, on the ruthenium film after the annealing step, a copper seed film for filling the trench and/or hole with a copper deposit."

(Invention 5) The invention in claim 13

"A storage medium which works on a computer and in which a program for controlling a processing device has been stored, characterized in that the program, when executed, makes the computer control the processing device so that a process for producing a semiconductor device is implemented, the process being characterized by comprising the step of (continued to the next extra sheet.)"

depositing a metallic barrier film on a substrate having a trench and/or hole, the step of depositing a ruthenium film on the metallic barrier film of the substrate by CVD from a film-forming raw material containing an organometallic compound, the step of annealing, in a hydrogen-containing atmosphere, the substrate over which the ruthenium film has been deposited, and the step of depositing, on the ruthenium film after the annealing step, a copper seed film for filling the trench and/or hole with a copper deposit."

(Invention 6) The invention in claim 14

"A storage medium which works on a computer and in which a program for controlling a processing device has been stored, characterized in that the program, when executed, makes the computer control the processing device so that a process for producing a semiconductor device is implemented, the process being characterized by comprising the step of depositing a metallic barrier film on a substrate having a trench and/or hole, the step of depositing a ruthenium film on the metallic barrier film of the substrate by CVD from a film-forming raw material containing an organometallic compound, the step of annealing, in an inert gas atmosphere, the substrate over which the ruthenium film has been deposited, the step of exposing the ruthenium film to the air after the annealing in an inert gas atmosphere, and the step of depositing, on the ruthenium film after the annealing step, a copper seed film for filling the trench and/or hole with a copper deposit."

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L21/3205(2006.01)i, C23C16/18(2006.01)i, H01L21/285(2006.01)i, H01L23/52(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L21/3205, C23C16/18, H01L21/285, H01L23/52

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 0 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 0 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 0 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2008-244017 A（株式会社アルバック）2008.10.09, 段落【0064】 - 【0069】（ファミリーなし）	1-2 3
X Y	JP 2003-133438 A（富士通株式会社）2003.05.09, 段落【0012】 - 【0021】 & US 2003/0107076 A1 & TW 543185 B & KR 10-2003-0035815 A	1-2 3
Y	JP 2005-029821 A（東京エレクトロン株式会社）2005.02.03, 段落 【0041】 - 【0071】（ファミリーなし）	3

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

1 7 . 0 6 . 2 0 1 0

国際調査報告の発送日

2 9 . 0 6 . 2 0 1 0

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

河本 充雄

4 L

4 4 3 0

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 9 8

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2007-507613 A (東京エレクトロン株式会社) 2007. 03. 29, 段落【0008】 - 【0031】 & US 2005/0069641 A1 & WO 2005/034222 A1 & KR 10-2006-0089212 A & CN 1860588 A & TW 290859 B	3
A	JP 2008-041700 A (東京エレクトロン株式会社) 2008. 02. 21, 段落【0044】 - 【0096】 , 図 9 & WO 2008/016004 A1	1-3
A	WO 2006/101129 A1 (東京エレクトロン株式会社) 2006. 09. 28, 全文 & JP 2006-269623 A & US 2008/0020934 A1 & CN 101053072 A & KR 10-2007-0107144 A	1-3
A	JP 2001-234347 A (三星電子株式会社) 2001. 08. 31, 段落【0037】 & US 2001/0006838 A1 & DE 10064654 A & KR 10-2001-0066747 A & TW 554064 B & KR 10-2003-0056789 A	1-3

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（P C T 17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求項 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求項 _____ は、従属請求の範囲であってP C T 規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。

特別ページ参照

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☒ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

請求項 1-3

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。

請求項 1 に係る発明、請求項 4 に係る発明、請求項 7 に係る発明、請求項 1 0 に係る発明、請求項 1 3 に係る発明、請求項 1 4 に係る発明は、有機金属化合物を含む成膜原料を用いて CVD により基板上に R u 膜を成膜する工程と、前記 R u 膜が成膜された基板に対し、アニールを行う工程とを行うという共通の技術的特徴を有している。

しかしながら、当該技術的特徴は、JP 2008-244017 A (株式会社アルバック) 2008. 10. 09, 段落【0064】 - 【0069】 及び JP 2003-133438 A (富士通株式会社) 2003. 05. 09, 段落【0012】 - 【0021】 の開示内容に照らして、先行技術に対する貢献をもたらすものではないから、当該技術的特徴は、特別な技術的特徴であるとはいえない。また、これらの発明の間には、ほかに同一の又は対応する特別な技術的特徴は存在しない。そして、請求の範囲には以下に示す 6 の発明 (群) が含まれる。

(発明 1) 請求項 1 ～ 3 に係る発明

「有機金属化合物を含む成膜原料を用いて CVD により基板上に R u 膜を成膜する工程と、前記 R u 膜が成膜された基板に対し、水素含有雰囲気でのアニールを行う工程とを含むことを特徴とする CVD-R u 膜の形成方法。」

(発明 2) 請求項 4 ～ 6 に係る発明

「有機金属化合物を含む成膜原料を用いて CVD により基板上に R u 膜を成膜する工程と、前記 R u 膜が成膜された基板に対し、不活性ガス雰囲気でのアニールを行う工程と、前記不活性ガス雰囲気でのアニールの後、前記 R u 膜を大気曝露する工程とを含むことを特徴とする CVD-R u 膜の形成方法。」

(発明 3) 請求項 7 ～ 9 に係る発明

「トレンチおよび／またはホールを有する基板に対し、金属バリア膜を成膜する工程と、前記金属バリア膜の上に、有機金属化合物を含む成膜原料を用いて CVD により基板上に R u 膜を成膜する工程と、前記 R u 膜が成膜された基板に対し、水素含有雰囲気でのアニールを行う工程と、前記アニール工程後の R u 膜の上にトレンチおよび／またはホール内に C u めっきを埋め込むための C u シード膜を成膜する工程とを有することを特徴とする半導体装置の製造方法。」

(発明 4) 請求項 1 0 ～ 1 2 に係る発明

「トレンチおよび／またはホールを有する基板に対し、金属バリア膜を成膜する工程と、前記金属バリア膜の上に、有機金属化合物を含む成膜原料を用いて CVD により基板上に R u 膜を成膜する工程と、前記 R u 膜が成膜された基板に対し、不活性ガス雰囲気でのアニールを行う工程と、前記不活性ガス雰囲気でのアニールの後、前記 R u 膜を大気曝露する工程と、前記アニール工程後の R u 膜の上にトレンチおよび／またはホール内に C u めっきを埋め込むための C u シード膜を成膜する工程と、を有することを特徴とする半導体装置の製造方法。」

(発明5) 請求項13に係る発明

「コンピュータ上で動作し、処理装置を制御するためのプログラムが記憶された記憶媒体であって、前記プログラムは、実行時に、トレンチおよび／またはホールを有する基板に対し、金属バリア膜を成膜する工程と、前記金属バリア膜の上に、有機金属化合物を含む成膜原料を用いてCVDにより基板上にRu膜を成膜する工程と、前記Ru膜が成膜された基板に対し、水素含有雰囲気でのアニールを行う工程と、前記アニール工程後のRu膜の上にトレンチおよび／またはホール内にCuめっきを埋め込むためのCuシード膜を成膜する工程とを有することを特徴とする半導体装置の製造方法が行われるように、コンピュータに前記処理装置を制御させることを特徴とする記憶媒体。」

(発明6) 請求項14に係る発明

「コンピュータ上で動作し、処理装置を制御するためのプログラムが記憶された記憶媒体であって、前記プログラムは、実行時に、トレンチおよび／またはホールを有する基板に対し、金属バリア膜を成膜する工程と、前記金属バリア膜の上に、有機金属化合物を含む成膜原料を用いてCVDにより基板上にRu膜を成膜する工程と、前記Ru膜が成膜された基板に対し、不活性ガス雰囲気でのアニールを行う工程と、前記不活性ガス雰囲気でのアニールの後、前記Ru膜を大気曝露する工程と、前記アニール工程後のRu膜の上にトレンチおよび／またはホール内にCuめっきを埋め込むためのCuシード膜を成膜する工程と、を有することを特徴とする半導体装置の製造方法が行われるように、コンピュータに前記処理装置を制御させることを特徴とする記憶媒体。」