

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-228281  
(P2004-228281A)

(43) 公開日 平成16年8月12日(2004.8.12)

(51) Int. Cl. <sup>7</sup>	F I	テーマコード (参考)
HO 1 L 31/04	HO 1 L 31/04	5 F O 4 5
HO 1 L 21/205	HO 1 L 21/205	5 F O 5 1
	HO 1 L 31/04	M

審査請求 未請求 請求項の数 5 O L (全 10 頁)

(21) 出願番号	特願2003-13292 (P2003-13292)	(71) 出願人	000001889 三洋電機株式会社 大阪府守口市京阪本通2丁目5番5号
(22) 出願日	平成15年1月22日 (2003.1.22)	(74) 代理人	100104433 弁理士 宮園 博一
		(72) 発明者	丸山 英治 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内
		Fターム(参考)	5F045 AA08 AB04 AD04 AD05 AE17 AE19 AF03 BB16 CA13 CB02 DA53 DB06 DC51 HA01 HA11 5F051 AA05 BA18 CA02 CA03 CA04 CA17 DA04 DA20 FA04 FA14 FA30 GA04

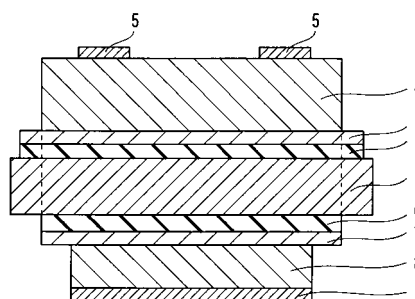
(54) 【発明の名称】 光起電力装置

(57) 【要約】

【課題】 高開放電圧および高出力を得ることが可能な光起電力装置を提供する。

【解決手段】 この光起電力装置は、表面および裏面を有し、表面側から光が入射される n 型単結晶シリコン基板 1 と、n 型単結晶シリコン基板 1 の表面上に形成され、実質的に真性なノンドーブ非晶質シリコン層 2 と、ノンドーブ非晶質シリコン層 2 上に形成された p 型非晶質シリコン層 3 と、p 型非晶質シリコン層 3 上に形成された透明導電膜 4 と、n 型単結晶シリコン基板 1 の裏面上の、少なくとも透明導電膜 4 が形成された領域に対応する領域に形成され、実質的に真性なノンドーブ非晶質シリコン層 6 とを備えている。

【選択図】 図 1



## 【特許請求の範囲】

## 【請求項 1】

表面および裏面を有し、前記表面側から光が入射される第 1 導電型の結晶系半導体基板と、  
 前記結晶系半導体基板の表面上に形成され、実質的に真性な第 1 非晶質半導体層と、  
 前記第 1 非晶質半導体層上に形成された第 2 導電型の第 2 非晶質半導体層と、  
 前記第 2 非晶質半導体層上に形成された第 1 透明導電膜と、  
 前記結晶系半導体基板の裏面上の、少なくとも前記第 1 透明導電膜が形成された領域に対応する領域に形成され、実質的に真性な第 3 非晶質半導体層とを備えた、光起電力装置。

## 【請求項 2】

前記実質的に真性な第 3 非晶質半導体層上に形成された第 1 導電型の第 4 非晶質半導体層と、  
 前記第 4 非晶質半導体層上に形成された第 2 透明導電膜とをさらに備えた、請求項 1 に記載の光起電力装置。

## 【請求項 3】

前記第 3 非晶質半導体層は、前記結晶系半導体基板の裏面上の、前記第 1 透明導電膜が形成される領域に対応する領域と実質的に同じ領域に形成されている、請求項 1 または 2 に記載の光起電力装置。

## 【請求項 4】

前記第 3 非晶質半導体層および前記第 4 非晶質半導体層は、前記結晶系半導体基板の裏面上の、前記第 1 透明導電膜が形成される領域に対応する領域と実質的に同じ領域に形成されている、請求項 3 に記載の光起電力装置。

## 【請求項 5】

前記第 1 透明導電膜は、前記結晶系半導体基板に接触せず、かつ、前記第 1 非晶質半導体層が形成された領域よりも小さい領域に形成されており、  
 前記第 2 透明導電膜は、前記結晶系半導体基板に接触せず、かつ、前記第 3 非晶質半導体層が形成された領域よりも小さい領域に形成されている、請求項 1 ~ 4 のいずれか 1 項に記載の光起電力装置。

## 【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】

この発明は、光起電力装置に関し、特に、結晶系半導体基板上に非晶質半導体層が形成された光起電力装置に関する。

## 【0002】

## 【従来の技術】

従来、第 1 導電型の結晶系シリコン基板の表面上に、第 2 導電型の非晶質シリコン層を形成することにより p n 接合が形成される光起電力装置において、第 1 導電型の結晶系シリコン基板と第 2 導電型の非晶質シリコン層との間に、実質的に真性な非晶質シリコン層を挿入することにより接合特性を改善した H I T ( H e t e r o j u n c t i o n w i t h i n t r i n s i c t h i n - l a y e r ) 構造を有する光起電力装置が知られている(たとえば、特許文献 1 参照)。また、上記の H I T 構造を有する光起電力装置において、第 1 導電型の結晶系シリコン基板の裏面上に、結晶系シリコン基板に近い方から順に、実質的に真性な非晶質シリコン層および第 1 導電型の非晶質シリコン層がさらに形成された両面 H I T 構造を有する光起電力装置も知られている。

## 【0003】

図 4 は、従来の両面 H I T 構造を有する光起電力装置の構造を示した断面図である。図 5 は、図 4 に示した従来の両面 H I T 構造を有する光起電力装置の各層の形成領域を示した透視上面図である。図 4 および図 5 を参照して、従来の両面 H I T 構造を有する光起電力装置では、表面側から光が入射される n 型単結晶シリコン基板 101 の表面上に、実質的に真性なノンドープ非晶質シリコン層 102、p 型非晶質シリコン層 103、I T O から

10

20

30

40

50

なる透明導電膜 104 および金属からなる集電極 105 が順次形成されている。ノンドープ非晶質シリコン層 102 は、n 型単結晶シリコン基板 101 の表面近傍の結晶欠陥に起因する光誘起キャリアの再結合を抑制する機能を有する。

#### 【0004】

また、n 型単結晶シリコン基板 101 の裏面上には、n 型単結晶シリコン基板 101 に近い方から順に、実質的に真性なノンドープ非晶質シリコン層 106、n 型非晶質シリコン層 107、ITO からなる透明導電膜 108 および金属からなる集電極 109 が形成されている。ノンドープ非晶質シリコン層 106 は、n 型単結晶シリコン基板 101 の裏面近傍の結晶欠陥に起因する光誘起キャリアの再結合を抑制する機能を有する。

#### 【0005】

図 4 および図 5 に示した従来の両面 HIT 構造を有する光起電力装置の製造プロセスとしては、まず、n 型単結晶シリコン基板 101 の表面上に、非晶質シリコン層形成用のメタルマスクを設置する。この後、プラズマ CVD 法を用いて、n 型単結晶シリコン基板 101 の表面上に、実質的に真性なノンドープ非晶質シリコン層 102 および p 型非晶質シリコン層 103 を順次形成する。この後、非晶質シリコン層形成用のメタルマスクを取り外す。次に、p 型非晶質シリコン層 103 上に、透明導電膜形成用のメタルマスクを設置する。この後、スパッタリング法を用いて、p 型非晶質シリコン層 103 上に、ITO からなる透明導電膜 104 を形成する。この後、透明導電膜形成用のメタルマスクを取り外す。

10

#### 【0006】

次に、n 型単結晶シリコン基板 101 の裏面上に、非晶質シリコン層形成用のメタルマスクを設置する。この後、プラズマ CVD 法を用いて、n 型単結晶シリコン基板 101 の裏面上に、n 型単結晶シリコン基板 101 に近い方から順に、実質的に真性なノンドープ非晶質シリコン層 106 および n 型非晶質シリコン層 107 を形成する。この後、非晶質シリコン層形成用のメタルマスクを取り外す。次に、n 型非晶質シリコン層 107 上に、透明導電膜形成用のメタルマスクを設置する。この後、スパッタリング法を用いて、n 型非晶質シリコン層 107 上に、ITO からなる透明導電膜 108 を形成する。この後、透明導電膜形成用のメタルマスクを取り外す。そして、スクリーン印刷法を用いて、透明導電膜 104 および透明導電膜 108 上の所定領域に、それぞれ、金属からなる集電極 105 および集電極 109 を形成する。

20

#### 【0007】

ここで、光起電力装置の高出力化のためには、発電領域を規定する表面側の透明導電膜 104 の形成領域をできる限り大きくすることが望ましい。そのため、表面側の透明導電膜 104 をノンドープ非晶質シリコン層 102 および p 型非晶質シリコン層 103 と実質的に同じ領域にまで拡大して形成することも考えられる。しかしながら、この場合には、表面側の透明導電膜 104 が、図 6 に示すように、光起電力装置の側面に回り込みやすくなるので、表面側の透明導電膜 104 が、裏面側のノンドープ非晶質シリコン層 106、n 型非晶質シリコン層 107 および透明導電膜 108 に接触する可能性があるという不都合がある。その結果、リーク電流が発生するとともに、本来意図しない導通経路が形成されるという不都合がある。

30

#### 【0008】

そこで、図 4 に示した従来の光起電力装置では、表面側の透明導電膜 104 が裏面側に回り込むのを抑制するために、表面側の透明導電膜 104 を、ノンドープ非晶質シリコン層 102 および p 型非晶質シリコン層 103 の形成領域よりも小さい領域に形成している。また、表面側の透明導電膜 104 が裏面側に回り込んだ場合に、表面側の透明導電膜 104 が裏面側のノンドープ非晶質シリコン層 106、n 型非晶質シリコン層 107 および透明導電膜 108 に接触するのを抑制するために、裏面側のノンドープ非晶質シリコン層 106 および n 型非晶質シリコン層 107 を、表面側の透明導電膜 104 が形成された領域に対応する領域（発電寄与領域）よりも小さい領域に形成するとともに、裏面側の透明導電膜 108 を、ノンドープ非晶質シリコン層 106 および n 型非晶質シリコン層 107 の

40

50

形成領域よりも小さい領域に形成している。

【0009】

【特許文献1】

特開2001-345463号公報

【0010】

【発明が解決しようとする課題】

しかしながら、図4および図5に示した従来の光起電力装置では、上記したように、表面側の透明導電膜104が裏面側のノンドープ非晶質シリコン層106およびn型非晶質シリコン層107と接触するのを抑制することのみを考慮して、裏面側のノンドープ非晶質シリコン層106およびn型非晶質シリコン層107の形成領域を表面側の透明導電膜104の形成領域よりも小さくしていたため、n型単結晶シリコン基板101の発電寄与領域の裏面側にノンドープ非晶質シリコン層106が形成されていない領域(図4および図5中のAの領域、以下、両面HIT構造未成立領域という)が存在するという不都合があった。その結果、この両面HIT構造未成立領域において光誘起キャリアの再結合が生じるので、光起電力装置の開放電圧および出力が低下するという問題点があった。

10

【0011】

この発明は、上記のような課題を解決するためになされたものであり、この発明の1つの目的は、高開放電圧および高出力を得ることが可能な光起電力装置を提供することである。

【0012】

この発明のもう1つの目的は、上記の光起電力装置において、リーク電流が発生するのを抑制することである。

20

【0013】

【課題を解決するための手段および発明の効果】

この発明の一の局面による光起電力装置は、表面および裏面を有し、表面側から光が入射される第1導電型の結晶系半導体基板と、結晶系半導体基板の表面上に形成され、実質的に真性な第1非晶質半導体層と、第1非晶質半導体層上に形成された第2導電型の第2非晶質半導体層と、第2非晶質半導体層上に形成された第1透明導電膜と、結晶系半導体基板の裏面上の、少なくとも第1透明導電膜が形成された領域に対応する領域に形成され、実質的に真性な第3非晶質半導体層とを備えている。なお、本発明における非晶質半導体層は、微結晶半導体層も含む広い概念である。

30

【0014】

この一の局面による光起電力装置では、上記のように、結晶系半導体基板の裏面上の、少なくとも第1透明導電膜が形成された領域に対応する領域に、実質的に真性な第3非晶質半導体層を設けることによって、少なくとも第1透明導電膜の形成領域に対応する発電寄与領域に第3非晶質半導体層が形成されるので、発電寄与領域での光誘起キャリアの再結合を抑制することができる。その結果、高開放電圧および高出力を得ることができる。

【0015】

上記一の局面による光起電力装置において、好ましくは、実質的に真性な第3非晶質半導体層上に形成された第1導電型の第4非晶質半導体層と、第4非晶質半導体層上に形成された第2透明導電膜とをさらに備えている。このように構成すれば、結晶系半導体基板の表面側および裏面側の両面にHIT構造を有する光起電力装置において、少なくとも第1透明導電膜の形成領域に対応する発電寄与領域に第3非晶質半導体層が形成されるので、発電寄与領域での光誘起キャリアの再結合を抑制することができる。その結果、両面HIT構造を有する光起電力装置において、高開放電圧および高出力を得ることができる。

40

【0016】

上記一の局面による光起電力装置において、好ましくは、第3非晶質半導体層は、結晶系半導体基板の裏面上の、第1透明導電膜が形成される領域に対応する領域と実質的に同じ領域に形成されている。このように構成すれば、結晶系半導体基板の発電寄与領域での光誘起キャリアの再結合を有効に抑制することが可能な最小限の領域に第3非晶質半導体層

50

が形成されるので、その第3非晶質半導体層によって、発電寄与領域での光誘起キャリアの再結合を抑制しながら、表面側の第1透明導電膜と裏面側の第3非晶質半導体層とが接触するのを抑制することができる。その結果、発電寄与領域での光誘起キャリアの再結合を抑制しながら、表面側の第1透明導電膜から裏面側の第3非晶質半導体層への本来意図しない導通経路が形成されるのを抑制することができる。

【0017】

この場合、好ましくは、第3非晶質半導体層および第4非晶質半導体層は、結晶系半導体基板の裏面上の、第1透明導電膜が形成される領域に対応する領域と実質的に同じ領域に形成されている。このように構成すれば、第3非晶質半導体層の形成時と第4非晶質半導体層の形成時とで、共通のメタルマスクを用いることができるので、製造プロセスを簡略化することができる。

10

【0018】

上記一の局面による光起電力装置において、好ましくは、第1透明導電膜は、結晶系半導体基板に接触せず、かつ、第1非晶質半導体層が形成された領域よりも小さい領域に形成されており、第2透明導電膜は、結晶系半導体基板に接触せず、かつ、第3非晶質半導体層が形成された領域よりも小さい領域に形成されている。このように構成すれば、表面側の第1透明導電膜の側端部と裏面側の第2透明導電膜の側端部との間の距離を大きくすることができるので、第1透明導電膜および第2透明導電膜の形成時に、表面側の第1透明導電膜と裏面側の第2透明導電膜とが接触するのを抑制することができる。その結果、リーク電流が発生するのを抑制することができる。

20

【0019】

【発明の実施の形態】

以下、本発明の実施形態を図面に基づいて説明する。

【0020】

図1は、本発明の一実施形態による光起電力装置の構造を示した断面図である。図2は、図1に示した一実施形態による光起電力装置の各層の形成領域を示した透視上面図である。図1および図2を参照して、本発明の一実施形態による光起電力装置の構造について説明する。

【0021】

本発明の一実施形態による光起電力装置では、図1に示すように、約1 cmの抵抗率と約300 μmの厚みとを有するn型(100)単結晶シリコン基板(以下、n型単結晶シリコン基板1という)上に、5 nmの厚みを有する実質的に真性なノンドーブ非晶質シリコン層2が形成されている。ノンドーブ非晶質シリコン層2上には、5 nmの厚みを有するp型非晶質シリコン層3が形成されている。ノンドーブ非晶質シリコン層2およびp型非晶質シリコン層3は、実質的に同じ領域に形成されているとともに、n型単結晶シリコン基板1の表面領域よりも小さい領域に形成されている。なお、n型単結晶シリコン基板1は、本発明の「結晶系半導体基板」の一例であり、ノンドーブ非晶質シリコン層2は、本発明の「第1非晶質半導体層」の一例であり、p型非晶質シリコン層3は、本発明の「第2非晶質半導体層」の一例である。

30

【0022】

p型非晶質シリコン層3上には、100 nmの厚みを有するITO膜からなる透明導電膜4が形成されている。この透明導電膜4は、本発明の「第1透明導電膜」の一例である。透明導電膜4の表面上の所定領域には、図1に示すように、銀(Ag)からなる約10 μm~約30 μmの厚みと約100 μm~約500 μmの幅とを有する集電極5が形成されている。この集電極5は、所定の間隔を隔てて互いに平行に延びるように形成された複数のフィンガー電極部(図示せず)と、フィンガー電極部に流れる電流を集合させるバスバー電極部(図示せず)とによって構成されている。

40

【0023】

また、n型単結晶シリコン基板1の裏面上に、5 nmの厚みを有する実質的に真性なノンドーブ非晶質シリコン層6が形成されている。ノンドーブ非晶質シリコン層6上には、5

50

n mの厚みを有するn型非晶質シリコン層7が形成されている。なお、ノンドープ非晶質シリコン層6は、本発明の「第3非晶質半導体層」の一例であり、n型非晶質シリコン層7は、本発明の「第4非晶質半導体層」の一例である。

**【0024】**

n型非晶質シリコン層7上には、100nmの厚みを有するITO膜からなる透明導電膜8が形成されている。この透明導電膜8は、本発明の「第2透明導電膜」の一例である。透明導電膜8上の所定領域には、約10 $\mu$ m~約30 $\mu$ mの厚みを有する銀(Ag)からなる集電極9が形成されている。

**【0025】**

ここで、本実施形態では、図1および図2に示すように、n型単結晶シリコン基板1の裏面上の、透明導電膜4が形成された領域に対応する領域(発電寄与領域)と実質的に同じ領域に、ノンドープ非晶質シリコン層6が形成されている。すなわち、本実施形態では、n型単結晶シリコン基板1の発電寄与領域の裏面側全体が、ノンドープ非晶質シリコン層6によって覆われており、両面HIT構造未成立領域が存在しない構造となっている。また、裏面側のn型非晶質シリコン層7は、ノンドープ非晶質シリコン層6と実質的に同じ領域に形成されている。

10

**【0026】**

また、本実施形態では、表面側の透明導電膜4は、n型単結晶シリコン基板1に接触せず、かつ、ノンドープ非晶質シリコン層2およびp型非晶質シリコン層3が形成された領域よりも小さい領域に形成されている。さらに、裏面側の透明導電膜8は、n型単結晶シリ

20

**【0027】**

次に、図1を参照して、本発明の一実施形態による光起電力装置の製造プロセスについて説明する。

**【0028】**

まず、約1 $\cdot$ cmの抵抗率と、300 $\mu$ mの厚みとを有するn型単結晶シリコン基板1の表面および裏面を洗浄処理することによって、n型単結晶シリコン基板1の表面および裏面を清浄化する。そして、n型単結晶シリコン基板1の表面上に、非晶質シリコン層形成用のメタルマスクを設置した後、RFプラズマCVD法(13.56MHz)を用いて、n型単結晶シリコン基板1の表面上に、ノンドープ非晶質シリコン層2およびp型非晶質シリコン層3をそれぞれ5nmの厚みで堆積する。この場合の形成条件は、形成温度：約50~約200、反応圧力：約5Pa~約100Pa、RFパワー：約1mW/cm<sup>2</sup>~約500mW/cm<sup>2</sup>である。なお、p型ドーパントとしては、ボロン(B)を用いる。この後、非晶質シリコン層形成用のメタルマスクを取り外す。

30

**【0029】**

その後、透明導電膜形成用のメタルマスクをp型非晶質シリコン層3上に設置する。その後、DCマグネトロンスパッタ法を用いて、O<sub>2</sub>/Ar=約1%、圧力：約0.4Pa~約1.3Pa、カソードDC電力：約1kWの条件下で、p型非晶質シリコン層3上に、約100nmの厚みを有するITO膜からなる透明導電膜4を形成する。この後、透明導電膜形成用のメタルマスクを取り外す。

40

**【0030】**

次に、n型単結晶シリコン基板1の裏面上に非晶質シリコン層形成用のメタルマスクを設置した後、ノンドープ非晶質シリコン層2およびp型非晶質シリコン層3の形成時と同じ形成条件で、RFプラズマCVD法により、n型単結晶シリコン基板1の裏面上に、ノンドープ非晶質シリコン層6およびn型非晶質シリコン層7をそれぞれ5nmの厚みで堆積する。なお、n型ドーパントとしては、リン(P)を用いる。

**【0031】**

50

この際、本実施形態では、共通の非晶質シリコン層形成用のメタルマスクを用いて、ノンドープ非晶質シリコン層6およびn型非晶質シリコン層7を、n型単結晶シリコン基板1の裏面上の、表面側の透明導電膜4の形成領域に対応する領域(発電寄与領域)と実質的に同じ領域に形成する。この後、非晶質シリコン層形成用のメタルマスクを取り外す。

【0032】

その後、透明導電膜形成用のメタルマスクをn型非晶質シリコン層7上に設置した後、表面側の透明導電膜4と同じ形成条件で、DCマグネトロンスパッタ法を用いて、n型非晶質シリコン層7上に、約100nmの厚みを有するITO膜からなる裏面側の透明導電膜8を形成する。

【0033】

この後、表面側の透明導電膜4上に、エポキシ樹脂に銀(Ag)微粉末を練り込んだAgペーストをスクリーン印刷法により、約10 $\mu$ m~約30 $\mu$ mの高さと、約100 $\mu$ m~約500 $\mu$ mの幅とを有するように形成する。そして、200 $^{\circ}$ Cで80分間焼成硬化することによって、所定の間隔を隔てて互いに平行に延びるように形成された複数のフィンガー電極部と、フィンガー電極部に流れる電流を集合させるバスバー電極部とからなる集電極5を形成する。さらに、裏面側の透明導電膜8面上に、Agからなる集電極9を形成する。このようにして、図1に示した本実施形態による光起電力装置が形成される。

【0034】

本実施形態では、上記のように、n型単結晶シリコン基板1の裏面上の、少なくとも表面側の透明導電膜4が形成された領域に対応する領域に、実質的に真性なノンドープ非晶質シリコン層6を設けることによって、少なくとも表面側の透明導電膜4の形成領域に対応する発電寄与領域に裏面側のノンドープ非晶質シリコン層6が形成されるので、発電寄与領域での光誘起キャリアの再結合を抑制することができる。その結果、高開放電圧および高出力を得ることができる。

【0035】

また、本実施形態では、裏面側のノンドープ非晶質シリコン層6を、n型単結晶シリコン基板1の裏面上の、表面側の透明導電膜4が形成される領域に対応する領域と実質的に同じ領域に形成することによって、n型単結晶シリコン基板1の発電寄与領域での光誘起キャリアの再結合を有効に抑制することが可能な最小限の領域にノンドープ非晶質シリコン層6が形成されるので、そのノンドープ非晶質シリコン層6によって、発電寄与領域での光誘起キャリアの再結合を抑制しながら、表面側の透明導電膜4と裏面側のノンドープ非晶質シリコン層6とが接触するのを抑制することができる。その結果、発電寄与領域での光誘起キャリアの再結合を抑制しながら、表面側の透明導電膜4から裏面側のノンドープ非晶質シリコン層6への本来意図しない導通経路が形成されるのを抑制することができる。

【0036】

また、本実施形態では、表面側の透明導電膜4を、n型単結晶シリコン基板1に接触せず、かつ、ノンドープ非晶質シリコン層2が形成された領域よりも小さい領域に形成するとともに、裏面側の透明導電膜8を、n型単結晶シリコン基板1に接触せず、かつ、ノンドープ非晶質シリコン層6が形成された領域よりも小さい領域に形成することによって、表面側の透明導電膜4の側端部と裏面側の透明導電膜8の側端部との間の距離を大きくすることができるので、透明導電膜4および透明導電膜8の形成時に、表面側の透明導電膜4と裏面側の透明導電膜8とが接触するのを抑制することができる。その結果、リーク電流が発生するのを抑制することができる。

【0037】

また、本実施形態では、n型非晶質シリコン層7をノンドープ非晶質シリコン層6と実質的に同じ領域に形成することによって、ノンドープ非晶質シリコン層6の形成時とn型非晶質シリコン層7の形成時とで、共通のメタルマスクを用いることができるので、製造プロセスを簡略化することができる。

【0038】

10

20

30

40

50

次に、上記した本実施形態の効果を確認するために行った実験について図3を参照して説明する。図3は、n型単結晶シリコン基板を用いた両面HIT構造を有する光起電力装置における両面HIT構造未成立面積比と規格化出力との関係を示した図である。ここで、両面HIT構造未成立面積比とは、発電面積（表面側の透明導電膜4が形成された面積から表面側の集電極5が形成された面積を差し引いた面積）に対する両面HIT構造未成立領域（図4、図5のA領域参照）の面積比である。また、出力の規格化は、図1および図2に示すような、表面側の透明導電膜4と、裏面側のノンドーブ非晶質シリコン層6およびn型非晶質シリコン層7との形成領域が一致している場合（両面HIT構造未成立面積比が0の場合）の光起電力装置の出力により行った。

【0039】

図3から明らかなように、両面HIT構造未成立面積比が増大するのに従って、規格化出力が低下することがわかる。これは、両面HIT構造未成立面積比が増大するのにもなって、開放電圧が低下することに起因すると考えられる。また、図3の結果から、n型単結晶シリコン基板を用いた両面HIT構造を有する光起電力装置において、表面側の透明導電膜の形成領域によって発電寄与領域がほぼ決定される場合に、発電寄与領域の裏面側での光誘起キャリアの再結合防止のためには、発電寄与領域の裏面側にノンドーブ非晶質シリコン層が形成されていることが重要であることを確認することができた。

【0040】

なお、今回開示された実施形態は、すべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した実施形態の説明ではなく特許請求の範囲によって示され、さらに特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれる。

【0041】

たとえば、上記実施形態では、表面側および裏面側の両面にHIT構造を有する光起電力装置を例にとって説明したが、本発明はこれに限らず、表面側にのみHIT構造を有する光起電力装置についても本発明は適用可能である。

【0042】

また、上記実施形態では、n型非晶質シリコン層7をノンドーブ非晶質シリコン層6の形成領域と実質的に同じ領域となるように形成したが、本発明はこれに限らず、n型非晶質シリコン層をノンドーブ非晶質シリコン層の形成領域よりも小さい領域に形成してもよい。

【0043】

また、上記実施形態では、結晶系半導体基板としてn型単結晶シリコン基板を用いたが、本発明はこれに限らず、p型単結晶シリコン基板を用いてもよい。

【0044】

また、上記実施形態では、結晶系半導体基板の上面上および裏面上に形成される非晶質半導体層の一例として、非晶質シリコン層を用いた場合について説明したが、本発明はこれに限らず、非晶質シリコン層に代えて、非晶質SiC層、非晶質SiGe層、非晶質SiO<sub>x</sub>層、非晶質SiN層などのシリコン系半導体材料からなる非晶質半導体層を用いても同様の効果を得ることができる。

【図面の簡単な説明】

【図1】本発明の一実施形態による光起電力装置の構造を示した断面図である。

【図2】図1に示した一実施形態による光起電力装置の各層の形成領域を示した透視上面図である。

【図3】n型単結晶シリコン基板を用いた両面HIT構造を有する光起電力装置における両面HIT構造未成立面積比と規格化出力との関係を示した図である。

【図4】従来の両面HIT構造を有する光起電力装置の構造を示した断面図である。

【図5】図4に示した従来の両面HIT構造を有する光起電力装置の各層の形成領域を示した透視上面図である。

【図6】図4に示した従来の両面HIT構造を有する光起電力装置において、表面側の透

10

20

30

40

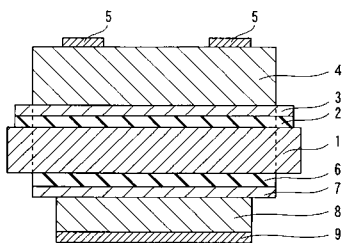
50

明導電膜の形成領域を大きくした場合の不都合を説明するための断面図である。

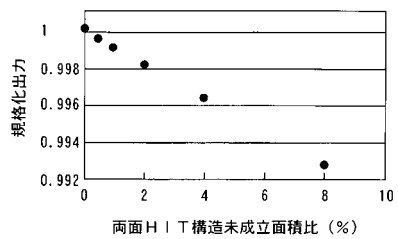
【符号の説明】

- 1 n型単結晶シリコン基板（結晶系半導体基板）
- 2 ノンドープ非晶質シリコン層（第1非晶質半導体層）
- 3 p型非晶質シリコン層（第2非晶質半導体層）
- 4 透明導電膜（第1透明導電膜）
- 5 集電極
- 6 ノンドープ非晶質シリコン層（第3非晶質半導体層）
- 7 n型非晶質シリコン層（第4非晶質半導体層）
- 8 透明導電膜（第2透明導電膜）
- 9 集電極

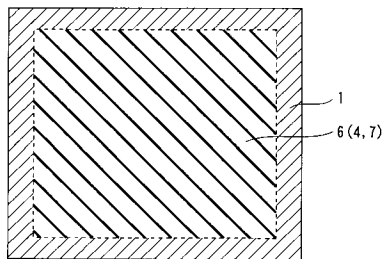
【図1】



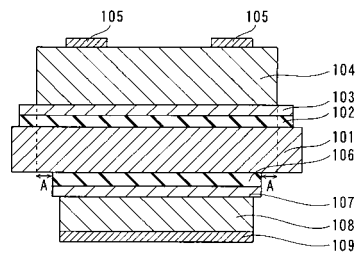
【図3】



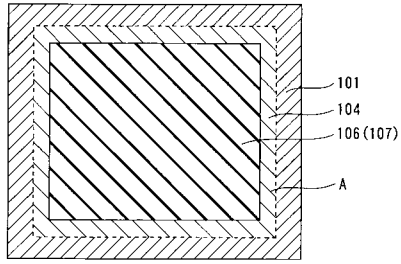
【図2】



【図4】



【 図 5 】



【 図 6 】

