



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 922880

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 08.09.80 (21) 2984971/18-24

с присоединением заявки № -

(23) Приоритет -

Опубликовано 23.04.82. Бюллетень №15

Дата опубликования описания 25.04.82

(51) М. Кл.³

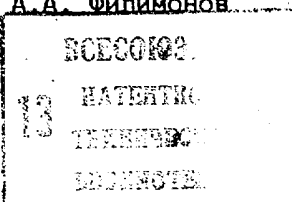
G 11 C 29/00

(53) УДК 681:
.327(088.8)

(72) Авторы
изобретения

Е.Я. Ваврук, А.Н. Елагин, В.С. Жижин, А.А. Филимонов
и И.Г. Цмоць

(71) Заявитель



(54) ЗАПОМИНАЮЩЕЕ УСТРОЙСТВО С САМОКОНТРОЛЕМ

1

Изобретение относится к запоминающим устройствам.

Известно запоминающее устройство с самоконтролем, содержащее накопитель, входной, выходной и адресный регистры, четыре блока сверток по модулю два, сумматор [1].

Недостатком этого устройства является снижение эффективного объема накопителя из-за выделения части его под контрольные разряды.

Наиболее близким техническим решением к изобретению является запоминающее устройство с самоконтролем, содержащее накопитель, соединенный с входным, выходным и адресным регистрами, первый, второй блоки сверток по модулю два, входы которых подключены к входам адресного и входного регистров, а выход - к входам сумматора, третий и четвертый блоки сверток по модулю два, входы которых соединены с входами адресного регистра и выходами выходного регистра, дополни-

2

тельный сумматор, счетчики, вычитатель, при этом выходы сумматоров соединены с входами счетчиков, выходы которых соединены с входами вычитателя; входы дополнительного сумматора соединены с выходами второго и третьего блоков сверток по модулю два [2].

Недостатком этого устройства является его сложность, обусловленная наличием блоков сверток по модулю два, сумматоров и счетчиков, а также повышение вероятности появления ошибки из-за формирования битов четности по двум отдельным каналам при записи и считывании.

Цель изобретения - упрощение устройства.

Поставленная цель достигается тем, что в запоминающее устройство с самоконтролем, содержащее сумматоры по модулю два, входной, выходной и адресный регистры и накопитель, адресные входы которого подключены к выходам адресного регистра, информаци-

онные входы и выходы накопителя соединены соответственно с выходами входного регистра и с входами выходного регистра, входы адресного и входного регистров и выходы выходного регистра являются соответственно адресными и информационными входами и выходами устройства, введены реверсивный счетчик и элемент ИЛИ, входы которого подключены соответственно к входам входного регистра и к выходам выходного регистра, выход элемента ИЛИ соединен с входами сумматоров по модулю два, выходы которых подключены к входу реверсивного счетчика, выход которого является выходом устройства.

На чертеже изображена функциональная схема предложенного устройства.

Устройство содержит накопитель 1, входной регистр 2, выходной регистр 3, адресный регистр 4, элемент ИЛИ 5, сумматоры 6 по модулю два и реверсивный счетчик 7.

Устройство работает следующим образом.

В режиме записи код адреса и код записываемого слова подаются соответственно на входы адресного 4 и входного 2 регистров и производится запись слова в соответствующую ячейку накопителя 1. Одновременно код записываемого слова поступает на первый вход элемента ИЛИ 5. В режиме записи элемент ИЛИ 5 работает по первому входу; в режиме считывания - второму (сигналы управления на чертеже не показаны). С выхода элемента ИЛИ 5 код записываемого слова подается на сумматоры 6, которые вырабатывают биты четности записываемого слова. Биты четности записываются в реверсивный счетчик 7. Таким образом, к концу записи всего блока информации в накопитель 1 счетчик 7 зафиксирует количество одиночных битов, равных "1".

В режиме считывания по соответствующему коду адреса число извлекается из накопителя 1 и поступает на выход устройства. Одновременно код считанного числа поступает на второй вход элемента ИЛИ 5 и с выхода последнего подается на сумматоры 6. Биты четности, сформированные сумматорами

6, поступают на вход реверсивного счетчика 7, который в режиме считывания выполняет вычитание.

При отсутствии ошибок на выходе счетчика 7 будет нуль. При наличии ошибок счетчик 7 покажет их общее количество. Если количество ошибок недопустимо велико, запись и считывание информации могут быть произведены повторно, при этом счетчик 7 предварительно обнуляется. Он также обнуляется к началу записи нового блока информации.

Технико-экономическое преимущество предложенного устройства заключается в его большей простоте и большей надежности по сравнению с известным.

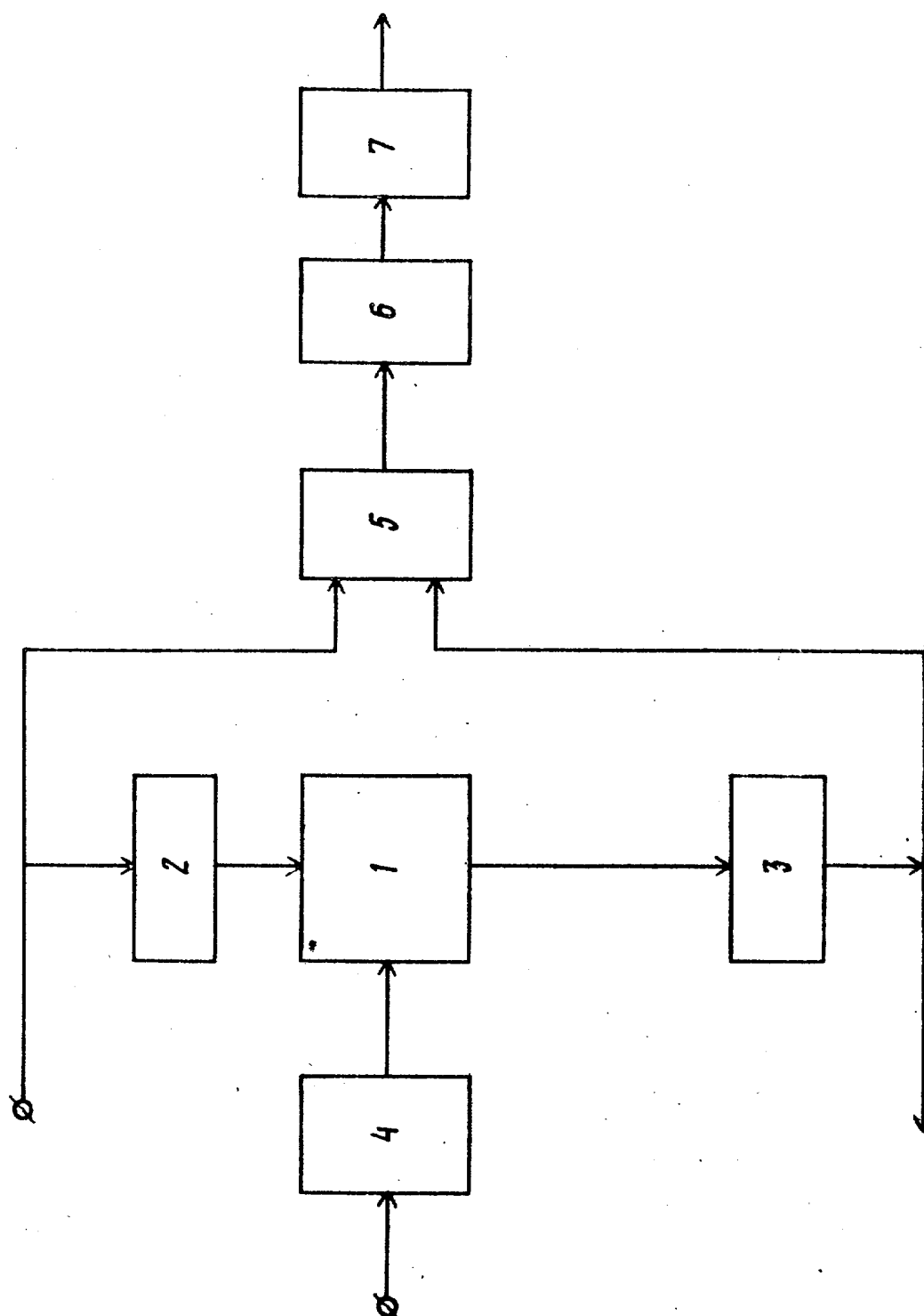
Формула изобретения

Запоминающее устройство с самоконтролем, содержащее сумматоры по модулю два, входной, выходной и адресный регистры и накопитель, адресные входы которого подключены к выходам адресного регистра, информационные входы и выходы накопителя соединены соответственно с выходами входного регистра и с входами выходного регистра, входы адресного и входного регистров и выходы выходного регистра являются соответственно адресными и информационными входами и выходами устройства, отличающемся тем, что, с целью упрощения устройства, оно содержит реверсивный счетчик и элемент ИЛИ, входы которого подключены соответственно к входам входного регистра и к выходам выходного регистра, выход элемента ИЛИ соединен с входами сумматоров по модулю два, выходы которых подключены к входу реверсивного счетчика, выход которого является выходом устройства.

Источники информации, принятые во внимание при экспертизе

1. Патент Великобритании № 1398652, кл. G 11 C 29/00, опублик. 1975.

2. Авторское свидетельство СССР № 672655, кл. G 11 C 29/00, 1977 (прототип).



Редактор В. Иванова Составитель Т. Зайцева Техред Л. Пекарь Корректор А. Гриценко

Заказ 2591/71

Тираж 624

Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4