

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 1 区分

【発行日】平成24年11月22日 (2012.11.22)

【公開番号】特開2011-69809(P2011-69809A)

【公開日】平成23年4月7日 (2011.4.7)

【年通号数】公開・登録公報2011-014

【出願番号】特願2010-123792(P2010-123792)

【国際特許分類】

G 0 1 R 35/00 (2006.01)

H 0 1 L 21/822 (2006.01)

H 0 1 L 27/04 (2006.01)

G 0 1 R 15/14 (2006.01)

【F I】

G 0 1 R 35/00 E

H 0 1 L 27/04 F

G 0 1 R 15/02 E

【手続補正書】

【提出日】平成24年10月4日 (2012.10.4)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

負荷に流す電流を制御する制御指令を出力する制御手段と、
 該制御手段からの制御指令に基づいて前記負荷に流す電流を制御する駆動回路とを有する制御システムであって、
 前記駆動回路は、複数個備えられるとともに、同一の半導体チップ内に設けられ、
 前記複数の駆動回路は、それぞれ、負荷に流れる電流を検出するとともに、同一のプロセスにより、前記半導体チップ内に設けられた電流検出用シャント抵抗と、
 前記電流検出用シャント抵抗と同一のプロセスにより、前記半導体チップ内に設けられたダミー抵抗と、
 前記半導体チップに外付けされるとともに、前記ダミー抵抗に接続される校正基準と、
 前記ダミー抵抗及び前記校正基準を用いて、前記電流検出用シャント抵抗に流れる電流値を補正する補正手段を備えることを特徴とする制御システム。

【請求項 2】

請求項 1 記載の制御システムにおいて、
 前記ダミー抵抗は、複数の同一形状を有する抵抗要素を複数個直列接続して構成することを特徴とする制御システム。

【請求項 3】

請求項 2 記載の制御システムにおいて、
 前記電流検出用シャント抵抗は、前記抵抗要素を複数個並列接続して構成することを特徴とする制御システム。

【請求項 4】

請求項 1 記載の制御システムにおいて、
 前記校正基準は、校正用基準抵抗，若しくは定電流源であることを特徴とする制御システム。

【請求項 5】

前記駆動回路は、出力駆動半導体素子と、電流検出半導体素子とを備え、

前記出力駆動半導体素子と前記電流検出半導体素子との制御信号入力端子は、前記制御手段に接続され、

前記出力駆動半導体素子と前記電流検出半導体素子の第 1 の電流入出力端子同士が並列接続され、

前記電流検出半導体素子の第 2 の電流入出力端子は、前記電流検出用シャント抵抗の第 1 の端子に接続されることを特徴とする制御システム。

【請求項 6】

請求項 5 記載の制御システムにおいて、

前記駆動回路は、演算増幅回路を備え、

前記電流検出半導体素子の第 2 の電流入出力端子が、前記演算増幅回路の負側入力端子に接続され、

前記出力駆動半導体素子の第 2 の電流入出力端子が、前記演算増幅回路の正側入力端子に接続され、

前記電流検出用シャント抵抗の第 2 の端子が、前記演算増幅回路の出力端子に接続されることを特徴とする制御システム。

【請求項 7】

請求項 6 記載の制御システムにおいて、

前記演算増幅回路は、第 1 の演算増幅器と、第 2 の演算増幅器とを備え、

前記第 2 の演算増幅器の正側入力端子には第 1 のキャパシターが接続され、負側入力端子には第 2 のキャパシターが接続され、

前記第 1 の演算増幅器は、

第 1 の動作フェーズには、基準電位に対する前記演算増幅回路の負側入力端子の電位を増幅して前記第 1 のキャパシターに充電し、

第 2 の動作フェーズには、正側入力端子の電位を増幅して前記第 2 のキャパシターに充電し、

前記第 1 の動作フェーズと前記第 2 の動作フェーズとを交互に繰り返すことを特徴とする制御システム。

【請求項 8】

請求項 7 記載の制御システムにおいて、

前記第 1 の演算増幅器の増幅率は、前記第 2 の演算増幅器の増幅率よりも大きいことを特徴とする制御システム。

【請求項 9】

請求項 5 記載の制御システムにおいて、

前記出力駆動半導体素子は、上アーム側に設けられ、

前記上アームと直列接続される下アーム側に設けられた第 2 の出力半導体素子を備えることを特徴とする制御システム。

【請求項 10】

請求項 1 記載の制御システムにおいて、

前記補正手段は、

前記ダミー抵抗の両端電圧 V_d の変換結果である $V_d *$ の値によって係数 K を決定する係数算出器と、

該係数算出器のより決定された係数 K を前記電流検出用シャント抵抗の両端電圧に乗ずる乗算器とを備えることを特徴とする制御システム。

【請求項 11】

請求項 1 記載の制御システムにおいて、

前記補正手段は、前記電流検出用シャント抵抗の両端電圧をディジタル信号に変換する A / D 変換器を備え、

前記ダミー抵抗の両端電圧は、前記 A / D 変換器の基準電圧として、前記 A / D 変換器

の V r e f 入力端子に入力することを特徴とする制御システム。

【請求項 1 2】

請求項 1 記載の制御システムにおいて、

前記制御手段は、前記半導体チップに内蔵されていることを特徴とする制御システム。

【請求項 1 3】

請求項 1 記載の制御システムにおいて、

前記制御手段は、前記半導体チップの外部に設けられていることを特徴とする制御システム。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 1

【補正方法】削除

【補正の内容】

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 2

【補正方法】削除

【補正の内容】

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 3

【補正方法】削除

【補正の内容】

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 4

【補正方法】削除

【補正の内容】

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 5

【補正方法】削除

【補正の内容】

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 6

【補正方法】削除

【補正の内容】

【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 7

【補正方法】削除

【補正の内容】

【手続補正 9】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 8

【補正方法】削除

【補正の内容】