

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5741416号  
(P5741416)

(45) 発行日 平成27年7月1日(2015.7.1)

(24) 登録日 平成27年5月15日(2015.5.15)

(51) Int. Cl.		F I			
<b>HO 1 G</b>	<b>2/14</b>	<b>(2006.01)</b>	<b>HO 1 G</b>	<b>1/11</b>	
<b>HO 1 G</b>	<b>4/12</b>	<b>(2006.01)</b>	<b>HO 1 G</b>	<b>4/12</b>	<b>4 0 3</b>
<b>HO 1 G</b>	<b>4/35</b>	<b>(2006.01)</b>	<b>HO 1 G</b>	<b>4/42</b>	<b>3 3 1</b>

請求項の数 4 (全 11 頁)

(21) 出願番号	特願2011-269077 (P2011-269077)	(73) 特許権者	000003067
(22) 出願日	平成23年12月8日 (2011.12.8)		T D K株式会社
(65) 公開番号	特開2013-120894 (P2013-120894A)		東京都港区芝浦三丁目9番1号
(43) 公開日	平成25年6月17日 (2013.6.17)	(74) 代理人	100088155
審査請求日	平成26年8月6日 (2014.8.6)		弁理士 長谷川 芳樹
		(74) 代理人	100113435
			弁理士 黒木 義樹
		(74) 代理人	100124062
			弁理士 三上 敬史
		(74) 代理人	100145012
			弁理士 石坂 泰紀
		(72) 発明者	青木 崇
			東京都中央区日本橋一丁目13番1号 T D K-E P C株式会社内

最終頁に続く

(54) 【発明の名称】 電子部品の実装構造

(57) 【特許請求の範囲】

【請求項1】

電源に接続され、第一及び第二領域それぞれにおいて分断された電源配線と、  
前記第一領域と前記第二領域とを通過して延びる接地配線と、  
第一素体と、互いに対向するように前記第一素体内に配置された信号用内部電極及び接地用内部電極と、前記第一素体の外表面にそれぞれ配置され、前記信号用内部電極に接続された信号用端子電極及び前記接地用内部電極に接続された接地用端子電極と、を有する貫通コンデンサと、

第二素体と、前記第二素体の外表面に配置された第一及び第二端子電極と、前記第二素体に配置され、前記第一及び第二端子電極に接続された導体と、を有するジャンパーチップ部品と、を備えており、

前記貫通コンデンサは、前記信号用端子電極が前記電源配線に接続されると共に前記接地用端子電極が前記接地配線に接続されて前記第一領域に配置され、

前記ジャンパーチップ部品は、分断された前記電源配線を電氣的に接続するように前記第一及び第二端子電極が前記電源配線に接続されて前記第二領域に配置され、

前記ジャンパーチップ部品の抵抗値は、前記貫通コンデンサの直流抵抗値以下であることを特徴とする電子部品の実装構造。

【請求項2】

前記ジャンパーチップ部品は、前記第二素体内に複数の前記導体が配置されており、

前記導体の数が、前記信号用内部電極の数以上であることを特徴とする請求項1に記載

の電子部品の実装構造。

【請求項 3】

前記電源配線の経路上において、前記貫通コンデンサが配置される前記第一領域は、前記ジャンパーチップ部品が配置される前記第二領域よりも電源側に位置していること特徴とする請求項 1 又は 2 に記載の電子部品の実装構造。

【請求項 4】

前記電源配線が、複数の前記第一領域において分断されており、

前記第二領域に配置される前記ジャンパーチップ部品の抵抗値は、複数の前記第一領域に配置される各前記貫通コンデンサの直流抵抗値以下であることを特徴とする請求項 1 ~ 3 のいずれか一項に記載の電子部品の実装構造。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子部品の実装構造に関する。

【背景技術】

【0002】

ジャンパーチップ部品として、絶縁物の内部に導電層を埋設するとともに、この絶縁物の外部両端には導電層と電氣的に接続された電極を設けたものが知られている（たとえば、特許文献 1 参照）。特許文献 1 に記載されたジャンパーチップ部品は、分断された一対の回路配線間を電氣的に接続するために用いられる。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】実開平 03 - 62459 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

電子機器では、ノイズ成分の除去などを目的として、電源配線に貫通コンデンサが実装されることがある。電源配線は、貫通コンデンサが実装される領域で分断されている。ところで、所望の特性を実現するために設計当初は必要であると判断されていたものの、静電容量などの特性が改善された貫通コンデンサの開発などに伴い、設計の途中又は最終段階において不要と判断されてしまう貫通コンデンサが存在することがある。この場合、不要な貫通コンデンサを実装しておくことも考えられる。しかしながら、不要な貫通コンデンサが実装されていると、要求以上の静電容量が発生して、必要な信号成分までが除去されてしまう恐れがあり、電子機器の動作が不安定になる場合がある。

【0005】

一方、不要と判断された貫通コンデンサを実装しないために、電源配線を含む回路配線パターン全体の設計を見直すことも考えられる。この場合、開発期間やコストなどが増加する要因となるため、回路配線のパターン設計を見直すことなく、上記分断された領域で電源配線が電氣的に接続される構成の実現が望まれている。そこで、貫通コンデンサに代えて、特許文献 1 に記載されたようなジャンパーチップ部品を実装することにより、上記分断された領域で電源配線を電氣的に接続することが考えられる。しかしながら、この場合には、ジャンパーチップ部品が自己の抵抗により発熱し、ジャンパーチップ部品で発生した熱が貫通コンデンサに伝わり、実装されている他の電子部品の特性に悪影響を及ぼす恐れがある。たとえば、貫通コンデンサに熱が伝わると、静電容量の低下といった悪影響が生じてしまう。

【0006】

本発明は、このような課題を解決するためになされたものであり、貫通コンデンサを実装しない場合でも、分断された領域で電源配線を簡単且つ低コストで電氣的に接続することができると共に、ジャンパーチップ部品の発熱により悪影響が生じるのを抑制すること

10

20

30

40

50

が可能な電子部品の実装構造を提供することを目的とする。

【課題を解決するための手段】

【0007】

本発明に係る電子部品の実装構造は、電源に接続され、第一及び第二領域それぞれにおいて分断された電源配線と、第一領域と第二領域とを通過して延びる接地配線と、第一素体と、互いに対向するように第一素体内に配置された信号用内部電極及び接地用内部電極と、第一素体の外表面にそれぞれ配置され、信号用内部電極に接続された信号用端子電極及び接地用内部電極に接続された接地用端子電極と、を有する貫通コンデンサと、第二素体と、第二素体の外表面に配置された第一及び第二端子電極と、第二素体に配置され、第一及び第二端子電極に接続された導体と、を有するジャンパーチップ部品と、を備えており、貫通コンデンサは、信号用端子電極が電源配線に接続されると共に接地用端子電極が接地配線に接続されて第一領域に配置され、ジャンパーチップ部品は、分断された電源配線を電氣的に接続するように第一及び第二端子電極が電源配線に接続されて第二領域に配置され、ジャンパーチップ部品の抵抗値は、貫通コンデンサの直流抵抗値以下であることを特徴とする。

10

【0008】

本発明では、電源配線が分断された第二領域に上記ジャンパーチップ部品が配置されて、分断された電源配線が電氣的に接続される。したがって、設計当初は必要とされていた貫通コンデンサが不要となり、当該貫通コンデンサが実装されない場合でも、分断された第二領域で電源配線を簡単且つ低コストで電氣的に接続することができる。また、ジャンパーチップ部品の抵抗値が貫通コンデンサの直流抵抗値以下であるため、ジャンパーチップ部品の発熱が比較的低く抑えられる。したがって、ジャンパーチップ部品で発生した熱が第一領域に配置された貫通コンデンサを含む他の電子部品に到達し難く、たとえ到達したとしても、他の電子部品に悪影響を及ぼすのを抑制できる。

20

【0009】

ジャンパーチップ部品は、第二素体内に複数の導体が配置されており、導体の数が、信号用内部電極の数以上であってもよい。この場合、ジャンパーチップ部品の抵抗値を貫通コンデンサの直流抵抗値以下に比較的容易に設定することができる。

【0010】

電源配線の経路上において、貫通コンデンサが配置される第一領域は、ジャンパーチップ部品が配置される第二領域よりも電源側に位置していてもよい。この場合、電源配線の経路上において、貫通コンデンサがジャンパーチップ部品よりも電源側に実装されることとなる。したがって、電源から供給される電流の交流成分が貫通コンデンサにより除去され、直流成分がジャンパーチップ部品に流れる。すなわち、電源から供給される電流が貫通コンデンサにより整流されて、ジャンパーチップ部品に供給されるので、ジャンパーチップ部品に高周波電流が流れ込むことによる負荷を抑制することができる。

30

【0011】

電源配線が、複数の第一領域において分断されており、第二領域に配置されるジャンパーチップ部品の抵抗値は、複数の第一領域に配置される各貫通コンデンサの直流抵抗値以下であってもよい。この場合、貫通コンデンサが複数実装されている場合でも、ジャンパーチップ部品の発熱を確実に比較的低く抑えることができる。

40

【発明の効果】

【0012】

本発明によれば、貫通コンデンサを実装しない場合でも、分断された領域で電源配線を簡単且つ低コストで電氣的に接続できると共に、ジャンパーチップ部品の発熱により悪影響が生じるのを抑制することが可能な電子部品の実装構造を提供することができる。

【図面の簡単な説明】

【0013】

【図1】本実施形態に係る貫通コンデンサの斜視図である。

50

【図2】本実施形態に係る貫通コンデンサの断面図である。

【図3】本実施形態に係るジャンパーチップ部品の斜視図である。

【図4】本実施形態に係るジャンパーチップ部品の断面図である。

【図5】本実施形態に係る電子部品の実装構造を説明するための図である。

【図6】本実施形態に係る電子部品の実装構造を説明するための斜視図である。

【図7】変形例に係る電子部品の実装構造を説明するための図である。

【図8】変形例に係る電子部品の実装構造を説明するための斜視図である。

【発明を実施するための形態】

【0014】

以下、添付図面を参照して、本発明の好適な実施形態について詳細に説明する。なお、説明において、同一要素又は同一機能を有する要素には、同一符号を用いることとし、重複する説明は省略する。

10

【0015】

図1及び図2を参照して、本実施形態に係る貫通コンデンサ1の構成について説明する。図1は、本実施形態に係る貫通コンデンサの斜視図である。図2は、本実施形態に係る貫通コンデンサの断面図である。

【0016】

貫通コンデンサ1は、図1及び図2に示されているように、素体2と素体2内に配置された信号用内部電極3及び接地用内部電極4と、素体2の外表面に配置された一对の信号用端子電極30及び一对の接地用端子電極40と、を有している。信号用内部電極3は、信号用端子電極30に接続されている。接地用内部電極4は、接地用端子電極40に接続されている。

20

【0017】

素体2は、略直方体状であり、第1及び第2の主面2a、2b並びに第1～第4の側面2c、2d、2e、2fを有している。第1及び第2の主面2a、2bは、互いに対向しており、長方形状を呈している。第1及び第2の側面2c、2dは、第1及び第2の主面2a、2bを連結するように第1及び第2の主面2a、2bの短辺方向に沿って伸び且つ互いに対向している。第3及び第4の側面2e、2fは、第1及び第2の主面2a、2bを連結するように第1及び第2の主面2a、2bの長辺方向に沿って伸び且つ互いに対向している。第2の主面2bが、他の部品（たとえば、回路基板や電子部品など）に対する実装面となる。

30

【0018】

素体2は、図2に示されるように、複数の誘電体層5が積層されて形成されている。誘電体層5はたとえば誘電体セラミック（BaTiO<sub>3</sub>系、Ba(Ti,Zr)O<sub>3</sub>系、又は(Ba,Ca)TiO<sub>3</sub>系などの誘電体セラミック）を含むセラミックグリーンシートの焼結体から構成される。実際の貫通コンデンサ1では、各誘電体層5は、互いの間の境界が視認できない程度に一体化されている。

【0019】

信号用端子電極30は、素体2において、第1及び第2の側面2c、2dを覆うようにそれぞれ形成され、素体2の長手方向で互いに対向している。接地用端子電極40は、素体2において、第3及び第4の側面2e、2fの略中央部分にそれぞれ形成され、素体2の短手方向で互いに対向している。信号用端子電極30と接地用端子電極40とは、素体2の外表面上において、互いに電氣的に絶縁されている。信号用端子電極30と接地用端子電極40とは、たとえば導電性金属粉末及びガラスフリットを含む導電性ペーストを素体2の外表面に付与し、焼き付けることによって形成される。必要に応じて、形成された信号用端子電極30と接地用端子電極40との上にめっき層が形成されることもある。

40

【0020】

信号用内部電極3及び接地用内部電極4は、素体2内において、少なくとも1層の誘電体層5を挟むようにして交互に積層されている。貫通コンデンサ1では、信号用内部電極3の積層数を変更することにより、貫通コンデンサ1の直流抵抗値を所望の値に設定する

50

ことができる。信号用内部電極 3 及び接地用内部電極 4 は、積層型の電気素子の内部電極として通常用いられる導電性材料（例えば、卑金属である Ni や Cu など）からなる。信号用内部電極 3 及び接地用内部電極 4 は、上記導電性材料を含む導電性ペーストの焼結体として構成される。

【0021】

次に、図 3 及び図 4 を参照して、本実施形態に係るジャンパーチップ部品 6 の構成について説明する。図 3 は、本実施形態に係るジャンパーチップ部品の斜視図である。図 4 は、本実施形態に係るジャンパーチップ部品の断面図である。

【0022】

ジャンパーチップ部品 6 は、素体 7 と、素体 7 の外表面に配置された複数の端子電極（本実施形態では、一对の端子電極）8 と、素体 7 に配置された内部導体 9 と、を有している。内部導体 9 は、その両端において、一对の端子電極 8 に接続されている。

10

【0023】

素体 7 は、略直方体状であり、第 1 及び第 2 の主面 7 a , 7 b 並びに第 1 ~ 第 4 の側面 7 c , 7 d , 7 e , 7 f を有している。第 1 及び第 2 の主面 7 a , 7 b は、互いに対向しており、長形状を呈している。第 1 及び第 2 の側面 7 c , 7 d は、第 1 及び第 2 の主面 7 a , 7 b を連結するように第 1 及び第 2 の主面 7 a , 7 b の短辺方向に沿って伸び且つ互いに対向している。第 3 及び第 4 の側面 7 e , 7 f は、第 1 及び第 2 の主面 7 a , 7 b を連結するように第 1 及び第 2 の主面 7 a , 7 b の長辺方向に沿って伸び且つ互いに対向している。第 2 の主面 7 b が、他の部品（たとえば、回路基板や電子部品など）に対する実装面となる。

20

【0024】

素体 7 は、図 4 に示されるように、複数の絶縁体層 10 が積層されて形成されている。絶縁体層 10 は、絶縁体（たとえば、非磁性フェライト材料、セラミック材料、ガラス材料、プラスチック（樹脂）材料、又はアルミナ材料など）からなる。

【0025】

端子電極 8 は、素体 7 における第 1 及び第 2 の側面 7 c , 7 d を覆うようにそれぞれ形成され、素体 7 の長手方向で互いに対向している。端子電極 8 は、端子電極 30 , 40 と同様に、導電性ペーストを素体 7 の外表面に付与し、焼き付けることによって形成される。必要に応じて、形成された端子電極 8 の上にめっき層が形成されることもある。

30

【0026】

内部導体 9 は、素体 7 に複数積層されて配置されている。ジャンパーチップ部品 6 では、内部導体 9 の積層数を変更することにより、ジャンパーチップ部品 6 の抵抗値を所望の値に設定することができる。本実施形態では、内部導体 9 の積層数は、信号用内部電極 3 の積層数以上に設定されている。内部導体 9 は、内部電極 3 , 4 と同様に、導電性材料（例えば、卑金属である Ni や Cu など）からなる。

【0027】

続いて、図 5 及び図 6 を参照して、上述した構成の貫通コンデンサ 1 及びジャンパーチップ部品 6 の実装構造について説明する。図 5 は、本実施形態に係る貫通コンデンサ及びジャンパーチップ部品の実装構造を説明するための図である。図 6 は、本実施形態に係る貫通コンデンサ及びジャンパーチップ部品の実装構造を説明するための斜視図である。

40

【0028】

図 5 に示されるように、本実施形態に係る実装構造では、電源 12 と、負荷（たとえば、IC チップなど）18 と、電源配線 13 と、接地配線 16 と、が備えられている。電源配線 13 は、電源 12 と負荷 18 とに接続されており、電源 12 から電流を負荷 18 に供給する配線である。電源配線 13 は、第一領域 14 及び第二領域 15 それぞれにおいて分断されている。接地配線 16 は、第一領域 14 と第二領域 15 とを通過して延びており、接地電位に接続されている。電源 12、負荷 18、電源配線 13、及び接地配線 16 は、上述した他の部品（たとえば、回路基板や電子部品など）に配置されている。

【0029】

50

本実施形態では、電源配線 1 3 は、2 箇所第一領域 1 4 と 1 箇所第二領域 1 5 において分断されている。第二領域 1 5 は、電源配線 1 3 の経路に沿って見て、第一領域 1 4 の間に位置している。すなわち、一つの第一領域 1 4 は、電源配線 1 3 の経路上において、第二領域 1 5 よりも電源 1 2 側に位置している。接地配線 1 6 は、各領域 1 4 , 1 5 を通過して延びることにより、電源配線 1 3 を分断するように延びている。各配線 1 3 , 1 6 は、銅箔などの導電体で構成されている。

#### 【 0 0 3 0 】

各第一領域 1 4 には、貫通コンデンサ 1 がそれぞれ配置されている。各貫通コンデンサ 1 は、第 2 の主面 2 b が実装面とされて実装されている。具体的には、図 6 にも示されるように、各貫通コンデンサ 1 は、信号用端子電極 3 0 が電源配線 1 3 に接続されると共に接地用端子電極 4 0 が接地配線 1 6 に接続されて、対応する第一領域 1 4 に配置されている。信号用端子電極 3 0 と電源配線 1 3 との接続、及び、接地用端子電極 4 0 と接地配線 1 6 との接続は、はんだ付けにより実現される。図 6 は、図 5 において破線 A で囲まれる箇所を拡大して示した分解斜視図である。

10

#### 【 0 0 3 1 】

第二領域 1 5 には、設計当初において貫通コンデンサ 1 が配置されていたが、一つの貫通コンデンサ 1 が設計の途中又は最終段階において不要とされたため、ジャンパーチップ部品 6 が配置されている。ジャンパーチップ部品 6 は、第 2 の主面 7 b が実装面とされて実装されている。具体的には、図 6 にも示されるように、ジャンパーチップ部品 6 は、分断された電源配線 1 3 を電氣的に接続するように、各端子電極 8 が電源配線 1 3 に接続されて第二領域 1 5 に配置されている。ジャンパーチップ部品 6 は、接地配線 1 6 を跨ぐように配置されており、各端子電極 8 は接地配線 1 6 に接続されていない。端子電極 8 と電源配線 1 3 との接続も、はんだ付けにより実現される。

20

#### 【 0 0 3 2 】

本実施形態の実装構造では、電源 1 2 と負荷 1 8 との間に、二つの貫通コンデンサ 1 と一つのジャンパーチップ部品 6 とが挿入されている。電源配線 1 3 の経路上において、少なくとも一つの貫通コンデンサ 1 が、ジャンパーチップ部品 6 よりも電源 1 2 側に位置している。そして、ジャンパーチップ部品 6 の抵抗値は、各貫通コンデンサ 1 の直流抵抗値以下に設定されている。

#### 【 0 0 3 3 】

以上のように、本実施形態では、電源配線 1 3 が分断された第二領域 1 5 に上記ジャンパーチップ部品 6 が配置されて、分断された電源配線 1 3 が電氣的に接続されている。したがって、設計当初は必要とされていた貫通コンデンサ 1 が不要となり、当該貫通コンデンサ 1 が実装されない場合でも、分断された第二領域 1 5 で電源配線 1 3 を簡単且つ低コストで電氣的に接続することができる。また、ジャンパーチップ部品 6 の抵抗値が貫通コンデンサ 1 の直流抵抗値以下であるため、ジャンパーチップ部品 6 の発熱が比較的強く抑えられる。したがって、ジャンパーチップ部品 6 で発生した熱が第一領域 1 4 に配置された貫通コンデンサ 1 を含む他の電子部品に到達し難く、たとえ到達したとしても、他の電子部品に悪影響を及ぼすのを抑制できる。ジャンパーチップ部品 6 で発生した熱の悪影響が及ぶのをより一層抑制するためには、ジャンパーチップ部品 6 の抵抗値が貫通コンデンサ 1 の直流抵抗値未満に設定されていることが好ましい。

30

40

#### 【 0 0 3 4 】

本実施形態では、ジャンパーチップ部品 6 は、素体 7 内に複数の内部導体 9 が積層されて配置されており、内部導体 9 の数（積層数）が、信号用内部電極 3 の積層数以上に設定されている。これにより、ジャンパーチップ部品 6 の抵抗値を貫通コンデンサ 1 の直流抵抗値以下に比較的容易に設定することができる。

#### 【 0 0 3 5 】

本実施形態では、電源配線 1 3 の経路上において、貫通コンデンサ 1 が配置される第一領域 1 4 は、ジャンパーチップ部品 6 が配置される第二領域 1 5 よりも電源 1 2 側に位置している。すなわち、電源配線 1 3 の経路上において、少なくとも一つの貫通コンデンサ

50

1がジャンパーチップ部品6よりも電源12側に実装されている。したがって、電源12から供給される電流の交流成分が貫通コンデンサ1により除去され、直流成分がジャンパーチップ部品6に流れることとなる。この結果、電源12から供給される電流が貫通コンデンサ1により整流されて、ジャンパーチップ部品6に供給されるので、ジャンパーチップ部品6に高周波電流が流れ込むことによる負荷を抑制することができる。

【0036】

本実施形態では、電源配線13が、複数の第一領域14において分断されており、第二領域15に配置されるジャンパーチップ部品6の抵抗値は、複数の第一領域14に配置される各貫通コンデンサ1の直流抵抗値以下に設定されている。これにより、貫通コンデンサ1が複数実装されている場合でも、ジャンパーチップ部品6の発熱を確実に比較的強く抑えることができる。

10

【0037】

続いて、図7及び図8を参照して、本実施形態の変形例に係る貫通コンデンサ1及びジャンパーチップ部品6の実装構造について説明する。図7は、変形例に係る貫通コンデンサ及びジャンパーチップ部品の実装構造を説明するための図である。図8は、変形例に係る貫通コンデンサ及びジャンパーチップ部品の実装構造を説明するための斜視図である。図8は、図7において破線Bで囲まれる箇所を拡大して示した分解斜視図である。

【0038】

本変形例では、電源配線13は、上述した実施形態と同じく、2箇所の第一領域14と1箇所の第二領域15において分断されている。第二領域15は、電源配線13の経路に沿って見て、2箇所の第一領域14よりも電源12側に位置している。すなわち、電源配線13の経路上において、ジャンパーチップ部品6が二つの貫通コンデンサ1よりも電源12側に実装されている。

20

【0039】

本変形例においても、電源配線13が分断された第二領域15に上記ジャンパーチップ部品6が配置されて、分断された電源配線13が電氣的に接続されているので、第二領域15に貫通コンデンサ1が実装されない場合でも、分断された第二領域15で電源配線13を簡単且つ低コストで電氣的に接続することができる。また、ジャンパーチップ部品6で発生した熱が第一領域14に配置された貫通コンデンサ1を含む他の電子部品に到達し難く、たとえ到達したとしても、他の電子部品に悪影響を及ぼすのを抑制できる。

30

【0040】

なお、上述した実施形態及びその変形例は、本発明に係る実装構造の実施形態を説明したものであり、本発明に係る実装構造は本実施形態及びその変形例に記載したものに限定されるものではない。本発明に係る実装構造は、各請求項に記載した要旨を変更しないように実施形態に係る実装構造を変形し、又は他のものに適用したものであってもよい。

【0041】

第一領域14及び第二領域15の数及び位置は、すなわち、貫通コンデンサ1及びジャンパーチップ部品6の数及び実装位置は、上述した実施形態及びその変形例に示された数及び位置に限られない。たとえば、第一領域14及び第二領域15の数がそれぞれ複数であってもよい。

40

【0042】

ジャンパーチップ部品6は、端子電極8に接続された導体として内部導体9を有しているが、これに限られない。ジャンパーチップ部品6は、内部導体9の代わりに、素体7の外表面上に配置された外部導体を有していてもよい。また、貫通コンデンサ1及びジャンパーチップ部品6は、いわゆるアレイ品であってもよい。

【符号の説明】

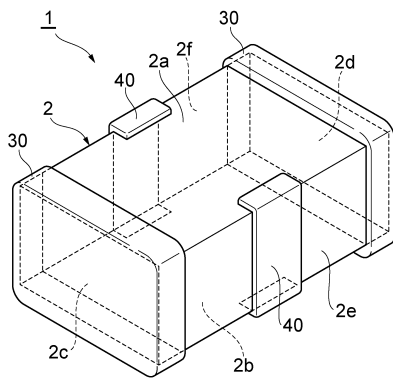
【0043】

1...貫通コンデンサ、2...素体、3...信号用内部電極、4...接地用内部電極、5...誘電体層、6...ジャンパーチップ部品、7...素体、8...端子電極、9...内部導体、10...絶縁体層、12...電源、13...電源配線、14...第一領域、15...第二領域、16...接地配線

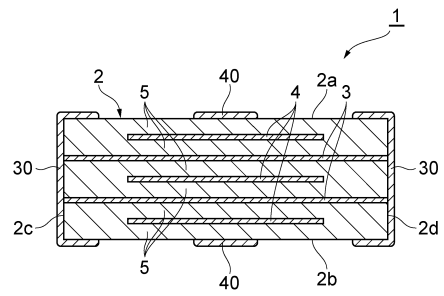
50

、 3 0 ... 信号用端子電極、 4 0 ... 接地用端子電極。

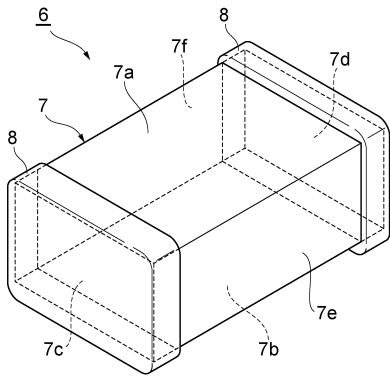
【 図 1 】



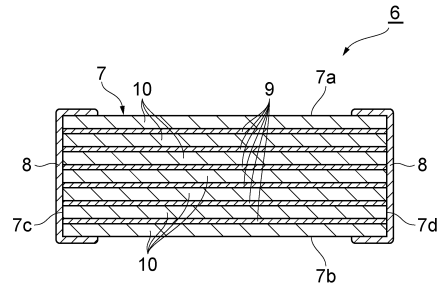
【 図 2 】



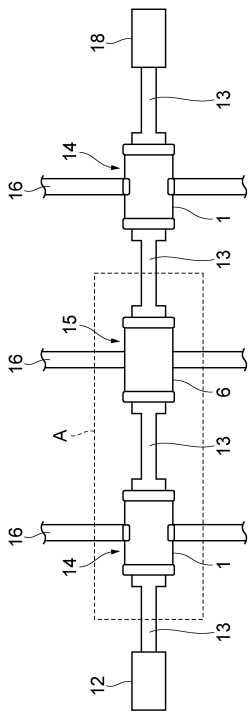
【 図 3 】



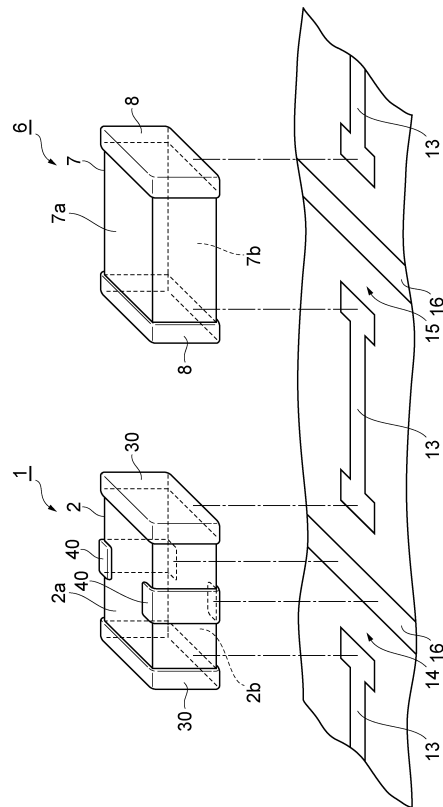
【 図 4 】



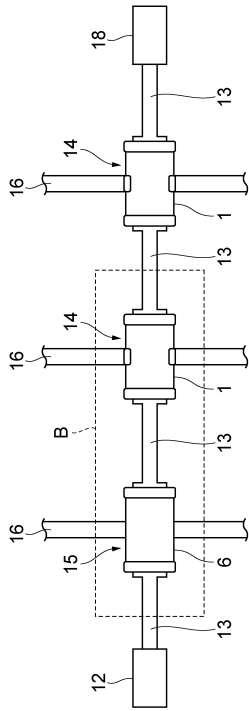
【 図 5 】



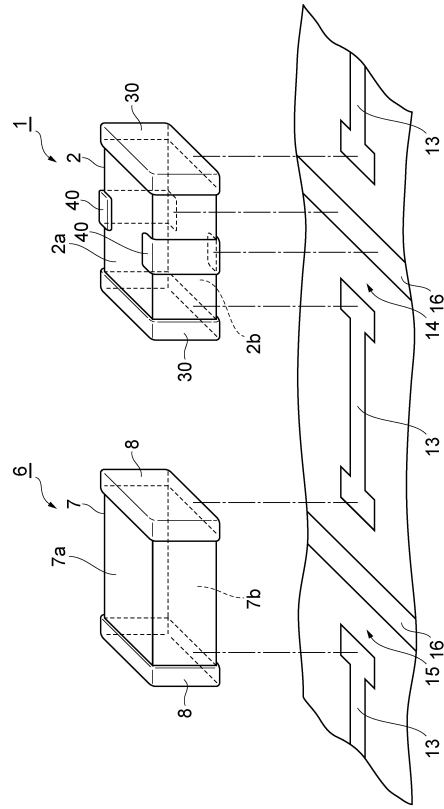
【 図 6 】



【図 7】



【図 8】



---

フロントページの続き

審査官 中野 和彦

- (56)参考文献 特開2006-100451(JP,A)  
特開平06-349678(JP,A)  
特開平02-153590(JP,A)  
特開2001-332924(JP,A)  
特開平09-055335(JP,A)

- (58)調査した分野(Int.Cl., DB名)
- |      |      |
|------|------|
| H01G | 2/14 |
| H01G | 4/12 |
| H01G | 4/35 |