



등록특허 10-2032524



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년10월15일
(11) 등록번호 10-2032524
(24) 등록일자 2019년10월08일

- (51) 국제특허분류(Int. Cl.)
H04B 1/00 (2006.01) *H04B 1/16* (2006.01)
H04B 1/48 (2015.01)
- (21) 출원번호 10-2014-7027660
- (22) 출원일자(국제) 2013년03월01일
심사청구일자 2018년02월13일
- (85) 번역문제출일자 2014년09월30일
- (65) 공개번호 10-2014-0131573
- (43) 공개일자 2014년11월13일
- (86) 국제출원번호 PCT/US2013/028742
- (87) 국제공개번호 WO 2013/131051
국제공개일자 2013년09월06일
- (30) 우선권주장
13/411,444 2012년03월02일 미국(US)
- (56) 선행기술조사문현
US20090227214 A1*
US20100225414 A1*
WO2010082521 A1*

*는 심사관에 의하여 인용된 문헌

- (73) 특허권자
웰컴 인코포레이티드
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
- (72) 발명자
구템, 프라사드 스리니바사 시바
미국 92121 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
사호타, 구르칸왈 싱호
미국 92121 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
(뒷면에 계속)
- (74) 대리인
특허법인 남엔남

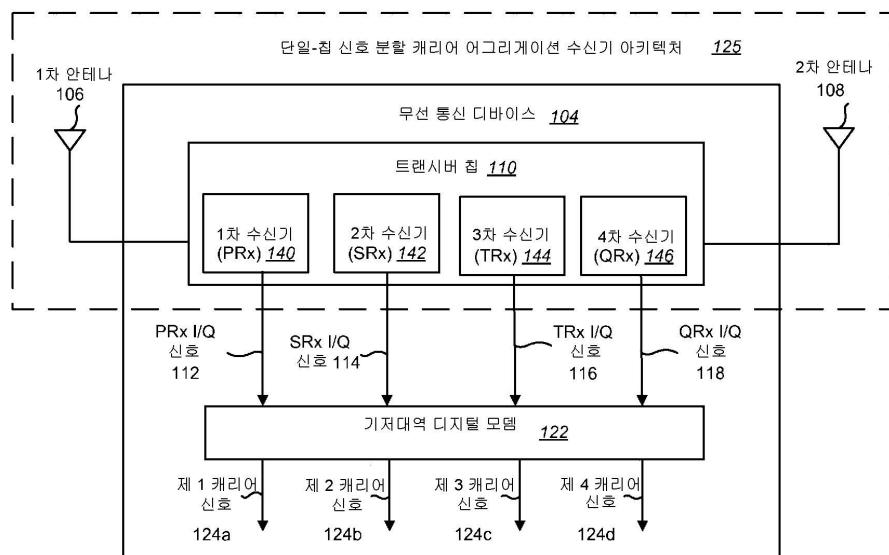
전체 청구항 수 : 총 30 항

심사관 : 구영희

(54) 발명의 명칭 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처

(57) 요 약

다중 캐리어 신호를 수신하도록 구성된 무선 통신 디바이스가 설명된다. 무선 통신 디바이스는 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 포함한다. 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처는 1차 안테나, 2차 안테나 및 트랜시버 칩을 포함한다. 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처는 동시 하이브리드 듀얼 수신기 경로를 재사용한다.

대 표 도

(72) 발명자

창, 리-청

미국 92121 캘리포니아주 샌 디에고 모어하우스 드
라이브 5775

호렌스테인, 크리스티안

미국 92121 캘리포니아주 샌 디에고 모어하우스 드
라이브 5775

보수, 프레데릭

미국 92121 캘리포니아주 샌 디에고 모어하우스 드
라이브 5775

명세서

청구범위

청구항 1

다중 캐리어 신호를 수신하도록 구성된 무선 통신 디바이스로서,

단일-칩 신호 분할 캐리어 어그리게이션(aggregation) 수신기 아키텍처(architecture)를 포함하고, 상기 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처는,

1차 안테나;

2차 안테나; 및

트랜시버 칩을 포함하고,

상기 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처는 동시 하이브리드 듀얼 수신기 경로를 재사용하고,

상기 동시 하이브리드 듀얼 수신기 경로는, 상기 1차 안테나로부터 1차 수신기를 통한 3차 수신기로의 제 1 라우팅 및 상기 2차 안테나로부터 2차 수신기를 통한 4차 수신기로의 제 2 라우팅을 포함하고,

상기 제 1 라우팅은 상기 1차 수신기의 소스 저잡음 증폭기의 제 1 스테이지 증폭기와 상기 3차 수신기의 타겟 저잡음 증폭기의 제 2 스테이지 증폭기 사이의 제 3 라우팅을 포함하고,

상기 제 2 라우팅은 상기 2차 수신기의 소스 저잡음 증폭기의 제 1 스테이지 증폭기와 상기 4차 수신기의 타겟 저잡음 증폭기의 제 2 스테이지 증폭기 사이의 제 4 라우팅을 포함하는,

다중 캐리어 신호를 수신하도록 구성된 무선 통신 디바이스.

청구항 2

제 1 항에 있어서,

상기 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처는 4 개의 안테나들, 전력 분할기(splitter), 외부 저잡음 증폭기 또는 다이-투-다이(die-to-die) 신호 라우팅을 요구하지 않는,

다중 캐리어 신호를 수신하도록 구성된 무선 통신 디바이스.

청구항 3

제 1 항에 있어서,

상기 트랜시버 칩은,

전송기;

상기 1차 수신기;

상기 2차 수신기;

상기 3차 수신기; 및

상기 4차 수신기를 포함하고,

각각의 수신기는 다수의 저잡음 증폭기들을 포함하고,

각각의 저잡음 증폭기는 제 1 스테이지 증폭기 및 제 2 스테이지 증폭기를 포함하는,

다중 캐리어 신호를 수신하도록 구성된 무선 통신 디바이스.

청구항 4

제 3 항에 있어서,

상기 제 1 스테이지 증폭기는 트랜스컨덕턴스(transconductance) 스테이지이고,

상기 제 2 스테이지 증폭기는 캐스코드(cascode) 스테이지인,

다중 캐리어 신호를 수신하도록 구성된 무선 통신 디바이스.

청구항 5

제 3 항에 있어서,

상기 다수의 저잡음 증폭기들은 제 1 대역에 대한 다수의 저잡음 증폭기들 및 제 2 대역에 대한 다수의 저잡음 증폭기들을 포함하는,

다중 캐리어 신호를 수신하도록 구성된 무선 통신 디바이스.

청구항 6

제 5 항에 있어서,

상기 제 1 대역은 저대역이고,

상기 제 2 대역은 중대역인,

다중 캐리어 신호를 수신하도록 구성된 무선 통신 디바이스.

청구항 7

제 5 항에 있어서,

상기 제 1 대역은 저대역이고,

상기 제 2 대역은 고대역인,

다중 캐리어 신호를 수신하도록 구성된 무선 통신 디바이스.

청구항 8

제 5 항에 있어서,

상기 제 1 대역은 중대역이고,

상기 제 2 대역은 고대역인,

다중 캐리어 신호를 수신하도록 구성된 무선 통신 디바이스.

청구항 9

제 3 항에 있어서,

1차 동상/직교 신호를 획득하기 위해 상기 1차 수신기를 통해 상기 1차 안테나로부터 제 5 라우팅이 사용되고,

TRx 동상/직교 신호를 획득하기 위해 상기 3차 수신기를 통해 상기 1차 안테나로부터 제 6 라우팅이 사용되고,

2차 동상/직교 신호를 획득하기 위해 상기 2차 수신기를 통해 상기 2차 안테나로부터 제 7 라우팅이 사용되고,

QRx 동상/직교 신호를 획득하기 위해 상기 4차 수신기를 통해 상기 2차 안테나로부터 제 8 라우팅이 사용되는,

다중 캐리어 신호를 수신하도록 구성된 무선 통신 디바이스.

청구항 10

제 9 항에 있어서,

상기 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처는 대역간(inter-band) 동작에 있고,

상기 제 5 라우팅은 제 1의 1차 수신기 저잡음 증폭기를 통과하고,

상기 제 6 라우팅은 제 2의 1차 수신기 저잡음 증폭기를 통과하고,
 상기 제 6 라우팅은 제 1 신호 분할 스테이지를 통과하고,
 상기 제 7 라우팅은 제 1의 2차 수신기 저잡음 증폭기를 통과하고,
 상기 제 8 라우팅은 제 2의 2차 수신기 저잡음 증폭기를 통과하고,
 상기 제 8 라우팅은 제 2 신호 분할 스테이지를 통과하는,
 다중 캐리어 신호를 수신하도록 구성된 무선 통신 디바이스.

청구항 11

제 9 항에 있어서,
 상기 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처는 대역내(intra-band) 동작에 있고,
 상기 제 5 라우팅 및 상기 제 6 라우팅은 1차 수신기 저잡음 증폭기를 통과하고,
 상기 제 6 라우팅은 제 1 신호 분할 스테이지를 통과하고,
 상기 제 7 라우팅 및 상기 제 8 라우팅은 2차 수신기 저잡음 증폭기를 통과하고,
 상기 제 8 라우팅은 제 2 신호 분할 스테이지를 통과하는,
 다중 캐리어 신호를 수신하도록 구성된 무선 통신 디바이스.

청구항 12

단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 방법으로서,

1차 안테나를 사용하여 제 1 신호를 수신하는 단계;

1차 동상/직교 신호를 획득하기 위해 상기 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처 내의 트랜시버 칩 상의 1차 수신기를 통해 상기 제 1 신호를 라우팅하는 단계;

TRx 동상/직교 신호를 획득하기 위해 상기 1차 수신기의 소스 저잡음 증폭기의 제 1 스테이지 증폭기로부터 상기 트랜시버 칩 상의 3차 수신기의 타겟 저잡음 증폭기의 제 2 스테이지 증폭기를 통해 상기 제 1 신호를 라우팅하는 단계;

2차 안테나를 사용하여 제 2 신호를 수신하는 단계;

2차 동상/직교 신호를 획득하기 위해 상기 트랜시버 칩 상의 2차 수신기를 통해 상기 제 2 신호를 라우팅하는 단계; 및

QRx 동상/직교 신호를 획득하기 위해 상기 2차 수신기의 소스 저잡음 증폭기의 제 1 스테이지 증폭기로부터 상기 트랜시버 칩 상의 4차 수신기의 타겟 저잡음 증폭기의 제 2 스테이지 증폭기를 통해 상기 제 2 신호를 라우팅하는 단계를 포함하는,

단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 방법.

청구항 13

제 12 항에 있어서,

상기 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처는 4 개의 안테나들, 전력 분할기, 외부 저잡음 증폭기 또는 다이-투-다이 신호 라우팅을 요구하지 않는,

단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 방법.

청구항 14

제 12 항에 있어서,

상기 트랜시버 칩은,
전송기;
상기 1차 수신기;
상기 2차 수신기;
상기 3차 수신기; 및
상기 4차 수신기를 포함하고,
각각의 수신기는 다수의 저잡음 증폭기들을 포함하고,
각각의 저잡음 증폭기는 제 1 스테이지 증폭기 및 제 2 스테이지 증폭기를 포함하는,
단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 방법.

청구항 15

제 14 항에 있어서,
상기 제 1 스테이지 증폭기는 트랜스컨덕턴스 스테이지이고,
상기 제 2 스테이지 증폭기는 캐스코드 스테이지인,
단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 방법.

청구항 16

제 14 항에 있어서,
상기 다수의 저잡음 증폭기들은 제 1 대역에 대한 다수의 저잡음 증폭기들 및 제 2 대역에 대한 다수의 저잡음 증폭기들을 포함하는,
단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 방법.

청구항 17

제 16 항에 있어서,
상기 제 1 대역은 저대역이고,
상기 제 2 대역은 중대역인,
단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 방법.

청구항 18

제 16 항에 있어서,
상기 제 1 대역은 저대역이고,
상기 제 2 대역은 고대역인,
단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 방법.

청구항 19

제 16 항에 있어서,
상기 제 1 대역은 중대역이고,
상기 제 2 대역은 고대역인,
단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 방법.

청구항 20

제 14 항에 있어서,

상기 1차 동상/직교 신호를 획득하기 위해 상기 1차 수신기를 통해 상기 1차 안테나로부터 제 1 라우팅이 사용되고,

상기 TRx 동상/직교 신호를 획득하기 위해 상기 3차 수신기를 통해 상기 1차 안테나로부터 제 2 라우팅이 사용되고,

상기 2차 동상/직교 신호를 획득하기 위해 상기 2차 수신기를 통해 상기 2차 안테나로부터 제 3 라우팅이 사용되고,

상기 QRx 동상/직교 신호를 획득하기 위해 상기 4차 수신기를 통해 상기 2차 안테나로부터 제 4 라우팅이 사용되는,

단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 방법.

청구항 21

제 20 항에 있어서,

상기 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처는 대역간 동작에 있고,

상기 제 1 라우팅은 제 1의 1차 수신기 저잡음 증폭기를 통과하고,

상기 제 2 라우팅은 제 2의 1차 수신기 저잡음 증폭기를 통과하고,

상기 제 2 라우팅은 제 1 신호 분할 스테이지를 통과하고,

상기 제 3 라우팅은 제 1의 2차 수신기 저잡음 증폭기를 통과하고,

상기 제 4 라우팅은 제 2의 2차 수신기 저잡음 증폭기를 통과하고,

상기 제 4 라우팅은 제 2 신호 분할 스테이지를 통과하는,

단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 방법.

청구항 22

제 20 항에 있어서,

상기 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처는 대역내 동작에 있고,

상기 제 1 라우팅 및 상기 제 2 라우팅은 1차 수신기 저잡음 증폭기를 통과하고,

상기 제 2 라우팅은 제 1 신호 분할 스테이지를 통과하고,

상기 제 3 라우팅 및 상기 제 4 라우팅은 2차 수신기 저잡음 증폭기를 통과하고,

상기 제 4 라우팅은 제 2 신호 분할 스테이지를 통과하는,

단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 방법.

청구항 23

단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 장치로서,

제 1 신호를 수신하기 위한 수단;

1차 동상/직교 신호를 획득하기 위해 상기 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처 내의 트랜시버 칩 상의 1차 수신기를 통해 상기 제 1 신호를 라우팅하기 위한 수단;

TRx 동상/직교 신호를 획득하기 위해 상기 1차 수신기의 소스 저잡음 증폭기의 제 1 스테이지 증폭기로부터 상기 트랜시버 칩 상의 3차 수신기의 타겟 저잡음 증폭기의 제 2 스테이지 증폭기를 통해 상기 제 1 신호를 라우팅하기 위한 수단;

제 2 신호를 수신하기 위한 수단;

2차 동상/직교 신호를 획득하기 위해 상기 트랜시버 칩 상의 2차 수신기를 통해 상기 제 2 신호를 라우팅하기 위한 수단; 및

QRx 동상/직교 신호를 획득하기 위해 상기 2차 수신기의 소스 저잡음 증폭기의 제 1 스테이지 증폭기로부터 상기 트랜시버 칩 상의 4차 수신기의 타겟 저잡음 증폭기의 제 2 스테이지 증폭기를 통해 상기 제 2 신호를 라우팅하기 위한 수단을 포함하는,

단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 장치.

청구항 24

제 23 항에 있어서,

상기 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처는 4 개의 안테나들, 전력 분할기, 외부 저잡음 증폭기 또는 다이-투-다이 신호 라우팅을 요구하지 않는,

단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 장치.

청구항 25

제 23 항에 있어서,

상기 트랜시버 칩은,

전송기;

상기 1차 수신기;

상기 2차 수신기;

상기 3차 수신기; 및

상기 4차 수신기를 포함하고,

각각의 수신기는 다수의 저잡음 증폭기들을 포함하고,

각각의 저잡음 증폭기는 제 1 스테이지 증폭기 및 제 2 스테이지 증폭기를 포함하는,

단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 장치.

청구항 26

제 25 항에 있어서,

상기 제 1 스테이지 증폭기는 트랜스컨덕턴스 스테이지이고,

상기 제 2 스테이지 증폭기는 캐스코드 스테이지인,

단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 장치.

청구항 27

제 25 항에 있어서,

상기 다수의 저잡음 증폭기들은 제 1 대역에 대한 다수의 저잡음 증폭기들 및 제 2 대역에 대한 다수의 저잡음 증폭기들을 포함하는,

단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 장치.

청구항 28

다중 캐리어 신호를 수신하도록 구성된 무선 통신 디바이스로서,

단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 포함하고, 상기 단일-칩 신호 분할 캐리어 어그리게

이션 수신기 아키텍처는,

1차 안테나;

2차 안테나; 및

트랜시버 칩을 포함하고,

상기 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처는 동시 하이브리드 듀얼 수신기 경로를 재사용하고,

상기 동시 하이브리드 듀얼 수신기 경로는, 상기 1차 안테나로부터 1차 수신기를 통한 3차 수신기로의 제 1 라우팅 및 상기 2차 안테나로부터 2차 수신기를 통한 4차 수신기로의 제 2 라우팅을 포함하고,

상기 제 1 라우팅은 상기 1차 수신기의 소스 저잡음 증폭기의 제 2 스테이지 증폭기와 상기 3차 수신기의 혼합기(mixer) 사이의 제 3 라우팅을 포함하고,

상기 제 2 라우팅은 상기 2차 수신기의 소스 저잡음 증폭기의 제 2 스테이지 증폭기와 상기 4차 수신기의 혼합기 사이의 제 4 라우팅을 포함하는,

다중 캐리어 신호를 수신하도록 구성된 무선 통신 디바이스.

청구항 29

단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 방법으로서,

1차 안테나를 사용하여 제 1 신호를 수신하는 단계;

1차 동상/직교 신호를 획득하기 위해 상기 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처 내의 트랜시버 칩 상의 1차 수신기를 통해 상기 제 1 신호를 라우팅하는 단계;

TRx 동상/직교 신호를 획득하기 위해 상기 1차 수신기의 소스 저잡음 증폭기의 제 2 스테이지 증폭기로부터 상기 트랜시버 칩 상의 3차 수신기의 혼합기를 통해 상기 제 1 신호를 라우팅하는 단계;

2차 안테나를 사용하여 제 2 신호를 수신하는 단계;

2차 동상/직교 신호를 획득하기 위해 상기 트랜시버 칩 상의 2차 수신기를 통해 상기 제 2 신호를 라우팅하는 단계; 및

QRx 동상/직교 신호를 획득하기 위해 상기 2차 수신기의 소스 저잡음 증폭기의 제 2 스테이지 증폭기로부터 상기 트랜시버 칩 상의 4차 수신기의 혼합기를 통해 상기 제 2 신호를 라우팅하는 단계를 포함하는,

단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 방법.

청구항 30

단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 장치로서,

제 1 신호를 수신하기 위한 수단;

1차 동상/직교 신호를 획득하기 위해 상기 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처 내의 트랜시버 칩 상의 1차 수신기를 통해 상기 제 1 신호를 라우팅하기 위한 수단;

TRx 동상/직교 신호를 획득하기 위해 상기 1차 수신기의 소스 저잡음 증폭기의 제 1 스테이지 증폭기로부터 상기 트랜시버 칩 상의 3차 수신기의 혼합기를 통해 상기 제 1 신호를 라우팅하기 위한 수단;

제 2 신호를 수신하기 위한 수단;

2차 동상/직교 신호를 획득하기 위해 상기 트랜시버 칩 상의 2차 수신기를 통해 상기 제 2 신호를 라우팅하기 위한 수단; 및

QRx 동상/직교 신호를 획득하기 위해 상기 2차 수신기의 소스 저잡음 증폭기의 제 1 스테이지 증폭기로부터 상

기 트랜시버 칩 상의 4차 수신기의 혼합기를 통해 상기 제 2 신호를 라우팅하기 위한 수단을 포함하는,
단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 장치.

청구항 31

삭제

청구항 32

삭제

청구항 33

삭제

청구항 34

삭제

청구항 35

삭제

청구항 36

삭제

청구항 37

삭제

청구항 38

삭제

청구항 39

삭제

청구항 40

삭제

청구항 41

삭제

청구항 42

삭제

청구항 43

삭제

발명의 설명**기술 분야**

[0001] 본 발명은 일반적으로 통신 시스템들에 대한 무선 디바이스들에 관한 것이다. 더 구체적으로는, 본 발명은 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(single-chip signal splitting carrier aggregation receiver architecture)에 대한 시스템들 및 방법들에 관한 것이다.

배경 기술

[0002]

전자 디바이스들(셀룰러 텔레폰들, 무선 모뎀들, 컴퓨터들, 디지털 음악 플레이어들, 글로벌 포지셔닝 시스템 유닛들, 개인 휴대 정보 단말기들, 게임 디바이스들 등)은 일상 생활의 일부분이 되고 있다. 작은 컴퓨팅 디바이스들은 이제 자동차들에서부터 가정용 잠금장치들까지 모든 것 내에 배치된다. 전자 디바이스들의 복잡성은 지난 수년 사이에 극적으로 증가하고 있다. 예를 들어, 많은 전자 디바이스들은 그 디바이스를 제어하는 것을 돋는 하나 이상의 프로세서들뿐만 아니라 디바이스의 프로세서 및 다른 부분들을 지원하기 위한 다수의 디지털 회로들을 갖는다.

[0003]

이들 전자 디바이스들은 서로 그리고 네트워크와 무선으로 통신할 수 있다. 이들 전자 디바이스들에 의한 정보에 대한 수요가 증가함에 따라, 다운링크 스루풋이 또한 증가하였다. 다운링크 스루풋을 증가시키기 위한 한 가지 방법은 캐리어 어그리게이션(carrier aggregation)의 이용이다. 캐리어 어그리게이션에서, 다수의 캐리어들은 요구되는 대역폭(및 따라서 요구되는 스루풋)을 제공하기 위해 물리 계층에서 어그리게이팅될 수 있다.

[0004]

전자 디바이스가 배터리 수명을 최대화하는 것이 바람직할 수 있다. 전자 디바이스가 종종 한정된 동작 시간을 갖는 배터리로 동작하기 때문에, 전자 디바이스의 소비 전력의 감축들은 전자 디바이스의 바람직함 및 기능성을 증가시킬 수 있다.

[0005]

전자 디바이스들은 또한 더 소형화되고 더 저렴해지고 있다. 사이즈의 감소 및 비용의 감소 둘 모두를 용이하게 하기 위해, 추가적인 회로 및 더 복잡한 회로가 접착 회로 상에서 사용되고 있다. 따라서, 회로에 의해 사용되는 다이 영역에서의 임의의 감소는 전자 디바이스의 사이즈 및 비용 둘 모두를 감소시킬 수 있다. 한편으로는 전자 디바이스의 비용 및 사이즈를 최소화하면서 또 한편으로는 전자 디바이스의 전력 소비를 최소화하면서 캐리어 어그리게이션에 전자 디바이스가 참여하는 것을 허용하는 전자 디바이스들에 대한 개선들에 의해 이 점들이 실현될 수 있다.

발명의 내용

[0006]

다중 캐리어 신호를 수신하도록 구성된 무선 통신 디바이스가 설명된다. 무선 통신 디바이스는 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 포함한다. 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처는 1차 안테나, 2차 안테나 및 트랜시버 칩을 포함한다. 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처는 동시 하이브리드 듀얼 수신기 경로를 재사용한다.

[0007]

단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처는 4 개의 안테나들, 전력 분할기(splitter), 외부 저잡음 증폭기 또는 다이-투-다이(die-to-die) 신호 라우팅을 요구하지 않을 수 있다. 트랜시버 칩은 전송기, 1 차 수신기, 2차 수신기, 3차 수신기, 및 4차 수신기를 포함할 수 있다. 각각의 수신기는 다수의 저잡음 증폭기들을 포함할 수 있다. 각각의 저잡음 증폭기는 제 1 스테이지 증폭기 및 제 2 스테이지 증폭기를 포함할 수 있다. 제 1 스테이지 증폭기는 트랜스컨덕턴스(transconductance) 스테이지일 수 있고, 제 2 스테이지 증폭기는 캐스코드(cascode) 스테이지일 수 있다.

[0008]

다수의 저잡음 증폭기들은 제 1 대역에 대한 다수의 저잡음 증폭기들 및 제 2 대역에 대한 다수의 저잡음 증폭기들을 포함할 수 있다. 일 구성에서, 제 1 대역은 저대역일 수 있고, 제 2 대역은 중대역일 수 있다. 다른 구성에서, 제 1 대역은 저대역일 수 있고, 제 2 대역은 고대역일 수 있다. 또 다른 구성에서, 제 1 대역은 중대역일 수 있고, 제 2 대역은 고대역일 수 있다.

[0009]

1차 동상/직교 신호를 획득하기 위해 1차 수신기를 통한 1차 안테나로부터의 제 1 라우팅이 사용될 수 있다. TRx 동상/직교 신호를 획득하기 위해 3차 수신기를 통한 1차 안테나로부터의 제 2 라우팅이 사용될 수 있다. 2 차 동상/직교 신호를 획득하기 위해 2차 수신기를 통한 2차 안테나로부터의 제 3 라우팅이 사용될 수 있다. QRx 동상/직교 신호를 획득하기 위해 4차 수신기를 통한 2차 안테나로부터의 제 4 라우팅이 사용될 수 있다.

[0010]

단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처는 대역간 동작에 있을 수 있다. 제 1 라우팅은 제 1 의 1차 수신기 저잡음 증폭기를 통과할 수 있다. 제 2 라우팅은 제 2의 1차 수신기 저잡음 증폭기를 통과할 수 있다. 제 2 라우팅은 또한 제 1 신호 분할 스테이지를 통과할 수 있다. 제 3 라우팅은 제 1의 2차 수신기 저잡음 증폭기를 통과할 수 있다. 제 4 라우팅은 제 2의 2차 수신기 저잡음 증폭기를 통과할 수 있다. 제 4 라우팅은 또한 제 2 신호 분할 스테이지를 통과할 수 있다.

[0011]

제 1 신호 분할 스테이지는 1차 수신기의 저잡음 증폭기 내의 제 1 스테이지 증폭기와 3차 수신기의 저잡음 증

폭기 내의 제 2 스테이지 증폭기 사이의 라우팅을 포함할 수 있다. 제 2 신호 분할 스테이지는 2차 수신기의 저잡음 증폭기 내의 제 1 스테이지 증폭기와 4차 수신기의 저잡음 증폭기 내의 제 2 스테이지 증폭기 사이의 라우팅을 포함할 수 있다.

[0012] 제 1 신호 분할 스테이지는 1차 수신기의 저잡음 증폭기 내의 제 2 스테이지 증폭기와 3차 수신기 내의 혼합기 사이의 라우팅을 포함할 수 있다. 제 2 신호 분할 스테이지는 2차 수신기의 저잡음 증폭기 내의 제 2 스테이지 증폭기와 4차 수신기 내의 혼합기 사이의 라우팅을 포함할 수 있다.

[0013] 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처는 대역내 동작에 있을 수 있고, 제 1 라우팅 및 제 2 라우팅은 1차 수신기 저잡음 증폭기를 통과할 수 있다. 제 2 라우팅은 또한 제 1 신호 분할 스테이지를 통과할 수 있다. 제 3 라우팅 및 제 4 라우팅은 2차 수신기 저잡음 증폭기를 통과할 수 있다. 제 4 라우팅은 또한 제 2 신호 분할 스테이지를 통과할 수 있다.

[0014] 제 1 신호 분할 스테이지는 1차 수신기의 저잡음 증폭기 내의 제 1 스테이지 증폭기와 3차 수신기의 저잡음 증폭기 내의 제 2 스테이지 증폭기 사이의 라우팅을 포함할 수 있다. 제 2 신호 분할 스테이지는 2차 수신기의 저잡음 증폭기 내의 제 1 스테이지 증폭기와 4차 수신기의 저잡음 증폭기 내의 제 2 스테이지 증폭기 사이의 라우팅을 포함할 수 있다.

[0015] 제 1 신호 분할 스테이지는 1차 수신기의 저잡음 증폭기 내의 제 2 스테이지 증폭기와 3차 수신기 내의 혼합기 사이의 라우팅을 포함할 수 있다. 제 2 신호 분할 스테이지는 2차 수신기의 저잡음 증폭기 내의 제 2 스테이지 증폭기와 4차 수신기 내의 혼합기 사이의 라우팅을 포함할 수 있다.

[0016] 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 방법이 또한 설명된다. 제 1 신호는 1차 안테나를 사용하여 수신된다. 제 1 신호는 1차 동상/직교 신호를 획득하기 위해 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처 내의 트랜시버 칩 상의 1차 수신기를 통해 라우팅된다. 제 1 신호는 TRx 동상/직교 신호를 획득하기 위해 트랜시버 칩 상의 3차 수신기를 통해 라우팅된다. 제 2 신호는 2차 안테나를 사용하여 수신된다. 제 2 신호는 2차 동상/직교 신호를 획득하기 위해 트랜시버 칩 상의 2차 수신기를 통해 라우팅된다. 제 2 신호는 QRx 동상/직교 신호를 획득하기 위해 트랜시버 칩 상의 4차 수신기를 통해 라우팅된다.

[0017] 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 다중 캐리어 신호를 수신하기 위한 장치가 설명된다. 상기 장치는 1차 안테나를 사용하여 제 1 신호를 수신하기 위한 수단을 포함한다. 상기 장치는 또한 1차 동상/직교 신호를 획득하기 위해 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처 내의 트랜시버 칩 상의 1차 수신기를 통해 제 1 신호를 라우팅하기 위한 수단을 포함한다. 상기 장치는 TRx 동상/직교 신호를 획득하기 위해 트랜시버 칩 상의 3차 수신기를 통해 제 1 신호를 라우팅하기 위한 수단을 더 포함한다. 상기 장치는 또한 2차 안테나를 사용하여 제 2 신호를 수신하기 위한 수단을 포함한다. 상기 장치는 2차 동상/직교 신호를 획득하기 위해 트랜시버 칩 상의 2차 수신기를 통해 제 2 신호를 라우팅하기 위한 수단을 더 포함한다. 상기 장치는 또한 QRx 동상/직교 신호를 획득하기 위해 트랜시버 칩 상의 4차 수신기를 통해 제 2 신호를 라우팅하기 위한 수단을 포함한다.

도면의 간단한 설명

[0018] 도 1은 본 시스템들 및 방법들에서 사용하기 위한 무선 통신 디바이스를 도시한다.

도 2는 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 사용하여 신호들을 수신하기 위한 방법의 흐름도이다.

도 3은 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 예시한 블록도이다.

도 4는 대역간 모드에서 동작하는 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 예시한 블록도이다.

도 5는 대역간 모드에서 동작하는 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 예시한 또 다른 블록도이다.

도 6은 대역내 모드에서 동작하는 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 예시한 블록도이다.

도 7은 대역내 모드에서 동작하는 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처를 예시한 또 다른

블록도이다.

도 8은 신호 분할 스테이지를 예시한 블록도이다.

도 9는 또 다른 신호 분할 스테이지를 예시한 블록도이다.

도 10은 무선 통신 디바이스 내에 포함될 수 있는 특정 컴포넌트들을 예시한다.

발명을 실시하기 위한 구체적인 내용

[0019]

3GPP(3rd Generation Partnership Project)는 전세계적으로 적용 가능한 제 3 세대(3G) 모바일 폰 규격의 정의를 목표로 하는 원격 통신 협회들(telecommunication associations)의 그룹들 사이에서 공동 연구물(collaboration)이다. 3GPP LTE(Long Term Evolution)는 UMTS(Universal Mobile Telecommunications System) 모바일 폰 표준의 향상을 목적으로 하는 3GPP 프로젝트이다. 3GPP는 차세대의 모바일 네트워크들, 모바일 시스템들 및 모바일 디바이스들에 대한 규격들을 정의할 수 있다. 3GPP LTE에서, 모바일 스테이션 또는 디바이스는 "UE(user equipment)"로 지칭될 수 있다.

[0020]

3GPP 규격들은 이볼브드(evolved) GSM(Global System for Mobile Communications) 규격들에 기초하는데, 이는 일반적으로 UMTS(Universal Mobile Telecommunications System)로 알려져 있다. 3GPP 표준들은 릴리즈(release)들로서 구조화된다. 따라서, 3GPP의 논의는 흔히 이어 저러한 릴리즈에서의 기능에 관련된다. 예를 들어, 릴리즈 99는 CDMA 에어 인터페이스를 통합하는 제 1 UMTS 제 3 세대(3G) 네트워크들을 특정한다. 릴리즈 6은 무선 LAN(local area networks) 네트워크들을 이용하여 동작을 통합하며, HSUPA(High Speed Uplink Packet Access)를 부가한다. 릴리즈 8은 듀얼 다운링크 캐리어들을 도입하고, 릴리즈 9는 UMTS를 위해서 듀얼 캐리어 동작을 업링크로 확장한다.

[0021]

CDMA2000은, CDMA(code division multiple access)를 사용하여 무선 디바이스를 사이에서 음성, 데이터 및 시그널링을 전송하는 제 3 세대(3G) 기술 표준군이다. CDMA2000은 CDMA2000 1X, CDMA2000 EV-DO Rev. 0, CDMA2000 EV-DO Rev. A 및 CDMA2000 EV-DO Rev. B를 포함할 수 있다. 1x 또는 1xRTT는 코어 CDMA2000 무선 에어 인터페이스 표준을 지칭한다. 1x는 더 구체적으로, 1 x 라디오 전송 기술을 지칭하며, IS-95에서 사용되는 것과 동일한 라디오 주파수(RF) 대역폭을 표시한다. 1xRTT는 64개의 추가 트래픽 채널들을 순방향 링크에 부가 한다. EV-DO는 Evolution-Data Optimized를 지칭한다. EV-DO는 라디오 신호들을 통한 데이터의 무선 송신을 위한 원격통신 표준이다.

[0022]

도 1은 본 시스템들 및 방법들에서 사용하기 위한 무선 통신 디바이스(104)를 도시한다. 무선 통신 디바이스(104)는 또한 단말, 액세스 단말, 사용자 장비(UE: user equipment), 가입자 유닛, 스테이션 등으로 지칭될 수 있고, 이들의 기능 중 일부 또는 전부를 포함할 수 있다. 무선 통신 디바이스(104)는 셀룰러 폰, 개인용 디지털 보조기기(PDA: personal digital assistant), 무선 디바이스, 무선 모뎀, 핸드헬드 디바이스, 랩톱 컴퓨터, PC 카드, 콤팩트 플래시, 외부 또는 내부 모뎀, 유선 전화 등을 수 있다. 무선 통신 디바이스(104)는 이동식이거나 고정식일 수 있다. 무선 통신 디바이스(104)는 임의의 주어진 순간에 다운링크 및/또는 업링크 상에서 제로, 하나 또는 다수의 기지국들과 통신할 수 있다. 다운링크(또는 순방향 링크)는 기지국으로부터 무선 통신 디바이스(104)로의 통신 링크를 지칭하고, 업링크(또는 역방향 링크)는 무선 통신 디바이스(104)로부터 기지국으로의 통신 링크를 지칭한다. 업링크 및 다운링크는 통신 링크를 또는 통신 링크에 사용되는 캐리어들을 지칭할 수 있다.

[0023]

무선 통신 디바이스(104)는 기지국들과 같은 다른 무선 디바이스들을 포함하는 무선 통신 시스템에서 동작할 수 있다. 기지국은 하나 이상의 무선 통신 디바이스들(104)과 통신하는 스테이션이다. 기지국은 또한, 액세스 포인트, 브로드캐스트 전송기, 노드 B, 이별브드 노드 B 등으로 지칭될 수 있고, 이들의 기능 중 일부 또는 전부를 포함할 수 있다. 각각의 기지국은 특정 지리적 영역에 대한 통신 커버리지를 제공한다. 기지국은 하나 이상의 무선 통신 디바이스들(104)에 대한 통신 커버리지를 제공할 수 있다. "셀"이라는 용어는 그 용어가 사용되는 맥락에 따라, 기지국 및/또는 그의 커버리지 영역을 지칭할 수 있다.

[0024]

무선 통신 시스템(예를 들어, 다중 액세스 시스템)에서의 통신들은 무선 링크를 통한 전송들을 통해 달성될 수 있다. 이러한 통신 링크는 단일 입력 및 단일 출력(SISO: single-input and single-output) 또는 다중 입력 및 다중 출력(MIMO: multiple-input and multiple-output) 시스템을 통해 설정될 수 있다. 다중 입력 및 다중 출력(MIMO) 시스템은 데이터 전송을 위한 다수(NT개)의 전송 안테나들 및 다수(NR개)의 수신 안테나들이 각각 장착된 전송기(들) 및 수신기(들)를 포함한다. SISO 시스템들은 다중 입력 및 다중 출력(MIMO) 시스템의 특별한

경우들이다. 다수의 전송 및 수신 안테나들에 의해 생성된 추가 차원들이 이용된다면, 다중 입력 및 다중 출력(MIMO)시스템은 개선된 성능(예를 들어, 더 높은 스루풋, 더 큰 용량 또는 개선된 신뢰도)을 제공할 수 있다.

[0025]

무선 통신 시스템은 단일 입력 및 다중 출력(SIMO)과 다중 입력 및 다중 출력(MIMO)을 모두를 이용할 수 있다. 무선 통신 시스템은 이용 가능한 시스템 자원들(예를 들어, 대역폭 및 전송 전력)을 공유함으로써 다수의 무선 통신 디바이스들(104)과의 통신을 지원할 수 있는 다중 액세스 시스템일 수 있다. 이러한 다중 액세스 시스템들의 예들은 코드 분할 다중 액세스(CDMA: code division multiple access) 시스템들, 광대역 코드 분할 다중 액세스(W-CDMA: wideband code division multiple access) 시스템들, 시분할 다중 액세스(TDMA: time division multiple access) 시스템들, 주파수 분할 다중 액세스(FDMA: frequency division multiple access) 시스템들, 직교 주파수 분할 다중 액세스(OFDMA: orthogonal frequency division multiple access) 시스템들, 단일 캐리어 주파수 분할 다중 액세스(SC-FDMA: single-carrier frequency division multiple access) 시스템들, 제 3 세대 파트너십 프로젝트(3GPP: 3rd Generation Partnership Project) 롱 텀 에볼루션(LTE: Long Term Evolution) 시스템들 및 공간 분할 다중 액세스(SDMA: spatial division multiple access) 시스템들을 포함한다.

[0026]

무선 통신 디바이스(104)는 신호 분할을 사용할 수 있다. 신호 분할에 있어서, 신호들은 특정 경로로 지향된다. 신호 분할의 한 형태는 전류 스티어링(current steering)이다. 대역내 캐리어 어그리게이션의 일 구성에서, 신호 분할은 제 1 스테이지 증폭기(가령, 트랜스컨덕턴스 스테이지(Gm))의 출력으로부터 신호를 취하고, 그 신호를 분할하고 그 신호를 2개의 별개의 제 2 스테이지 증폭기들(가령, 캐스코드 스테이지들(Cas))과 캐리어 어그리게이션을 위한 후속 혼합기들로 파이핑(piping)하는 것에 관련된다. 대역내 캐리어 어그리게이션의 다른 구성에서, 신호 분할은 제 2 스테이지 증폭기(가령, 캐스코드 스테이지(Cas))의 출력으로부터 신호를 취하고, 그 신호를 분할하고 그 신호를 캐리어 어그리게이션을 위한 2개의 별개의 혼합기들로 파이핑하는 것에 관련된다.

[0027]

대역간 캐리어 어그리게이션의 일 구성에서, 신호 분할은 제 1 스테이지 증폭기(가령, 트랜스컨덕턴스 스테이지(Gm))로부터 출력된 신호를 취하고, 그 신호를 다이버시티 수신기의 하향변환 회로를 사용하여 하향변환되도록 다이버시티 경로의 제 2 스테이지 증폭기(가령, 캐스코드 스테이지(Cas)) 및 후속 혼합기로 스티어링(또는 전환 또는 펌핑)하는 것에 관련된다. 대역간 캐리어 어그리게이션의 다른 구성에서, 신호 분할은 제 2 스테이지 증폭기(가령 캐스코드 스테이지(Cas))로부터 출력된 신호를 취하고, 그 신호를 다이버시티 수신기의 하향변환 회로를 사용하여 하향변환되도록 다이버시티 경로의 후속 혼합기로 스티어링(또는 전환 또는 펌핑)하는 것에 관련된다.

[0028]

신호 스티어링은 본원에서 전류 스티어링이다. 그러나, 전압 스티어링이 또한 사용될 수 있다. 대역간 캐리어 어그리게이션을 위한 전압 스티어링의 일 구성에서, 제 1 스테이지 증폭기(가령, 트랜스컨덕턴스 스테이지(Gm))로부터 출력된 신호는 다이버시티 수신기의 하향변환 회로를 사용하여 하향 변환되도록 다이버시티 경로의 제 2 스테이지 증폭기(가령 캐스코드 스테이지(Cas)) 및 후속 혼합기로 전환될 수 있다. 대역간 캐리어 어그리게이션을 위한 전압 스티어링의 다른 구성에서, 제 2 스테이지 증폭기(가령, 캐스코드 스테이지(Cas))로부터 출력된 신호는 다이버시티 수신기의 하향변환 회로를 사용하여 하향변환되도록 다이버시티 경로에서의 후속 혼합기로 전환될 수 있다.

[0029]

무선 통신 디바이스(104)는 1차 안테나(106) 및 2차 안테나(108)를 포함할 수 있다. 2차 안테나(108)는 다이버시티 안테나로 지칭될 수 있다. 트랜시버 칩(110)은 1차 안테나(106) 및 2차 안테나(108)에 연결될 수 있다. 트랜시버 칩(110)은 전송기, 1차 수신기(PRx)(140) 및 2차 수신기(SRx)(142), 3차 수신기(TRx)(144) 및 4차 수신기(QRx)(146)를 포함할 수 있다. 트랜시버 칩(110)의 1차 수신기(PRx)(140)는 PRx 동상/직교(I/Q)(inphase/quadrature) 신호(112)를 무선 통신 디바이스(104) 상의 기저대역 디지털 모뎀(122)으로 출력할 수 있다. 트랜시버 칩(110)의 2차 수신기(SRx)(142)는 SRx 동상/직교(I/Q) 신호(114)를 기저대역 디지털 모뎀(122)으로 출력할 수 있다. 트랜시버 칩(110)의 3차 수신기(TRx)(144)는 TRx 동상/직교(I/Q) 신호(116)를 기저대역 디지털 모뎀(122)으로 출력할 수 있다. 트랜시버 칩(110)의 4차 수신기(QRx)(146)는 QRx 동상/직교(I/Q) 신호(118)를 기저대역 디지털 모뎀(122)으로 출력할 수 있다. 1차 안테나(106), 2차 안테나(108) 및 트랜시버 칩(110)의 구성은 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(125)로 지칭될 수 있다. 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(125)는, 레거시 모드들(다이버시티 및 동시 듀얼 하이브리드 수신기(SHDR))에 대한 성능 저하 없이 광역 감소를 달성하기 위해 단일 칩만을 사용하여 구현될 수 있다.

- [0030] 일반적으로, 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(125)는 1차 안테나(106)에 의해 수신된 신호를 1차 수신기(PRx)(140)에서의 소스 저잡음 증폭기(low noise amplifier; LNA)와 3차 수신기(TRx)(144)에서의 타겟 저잡음 증폭기(LNA) 사이의 라우팅을 사용하여 PRx 동상/직교(I/Q) 신호(112) 및 TRx 동상/직교(I/Q) 신호(116)로 분할할 수 있다. 라우팅은 도 4, 도 5, 도 6 및 도 7에 관련하여 아래에 부가적으로 상세히 논의된다. 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(125)는 또한 2차 안테나(108)에 의해 수신된 신호를 2차 수신기(SRx)(142)에서의 소스 저잡음 증폭기(low noise amplifier; LNA)와 4차 수신기(QRx)(146)에서의 타겟 저잡음 증폭기(LNA) 사이의 라우팅을 사용하여 SRx 동상/직교(I/Q) 신호(114) 및 QRx 동상/직교(I/Q) 신호(118)로 분할할 수 있다. 이러한 라우팅은 또한 도 4, 도 5, 도 6 및 도 7에 관련하여 아래에 부가적으로 상세히 논의된다. 본원에 사용된 바와 같이, 소스 저잡음 증폭기(LNA)는 신호 라우팅이 취해지는 저잡음 증폭기(LNA)를 지칭하고, 타겟 저잡음 증폭기(LNA)는 신호 라우팅이 지향되는 저잡음 증폭기(LNA)를 지칭한다.
- [0031] 신호들(1차 안테나(106)에 의해 수신된 신호 및 2차 안테나(108)에 의해 수신된 신호 중 어느 하나 또는 둘 모두에 대해)을 분할하기 위한 많은 상이한 방법들이 존재할 수 있다. 일 구성에서, 소스 저잡음 증폭기(LNA)의 제 1 스테이지(예를 들면, 트랜스컨터터스 스테이지(Gm))로부터 출력된 신호는 타겟 저잡음 증폭기(LNA)의 제 2 스테이지(예를 들면, 캐스코드 스테이지(Cas))로 라우팅될 수 있다. 또 다른 구성에서, 소스 저잡음 증폭기(LNA)의 제 1 스테이지(예를 들면, 트랜스컨터터스 스테이지(Gm))로부터 출력된 신호는 타겟 저잡음 증폭기(LNA)의 제 2 스테이지(예를 들면, 신호를 분할하는데 사용되는 변압기)로 라우팅될 수 있다.
- [0032] 무선 통신 디바이스(104)는 캐리어 어그리게이션을 위한 동시 하이브리드 듀얼 수신기(SHDR) 경로를 재사용하는 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(125)를 사용할 수 있다. 본 시스템들 및 방법들의 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(125)의 한 이점은 2 개의 안테나들만을 사용하여 동작하는 능력이다. 더 적은 안테나들을 갖는 무선 통신 디바이스(104)가 더 저렴하고, 부피가 더 적고 그리고 덜 복잡하기 때문에, 최소한의 수의 안테나들을 갖는 무선 통신 디바이스(104)가 유리할 수 있다.
- [0033] 본 시스템들 및 방법들의 무선 통신 디바이스(104)는 전력 스플리터의 사용을 요구하지 않는다. 무선 통신 디바이스(104)로부터 전력 스플리터를 제거함으로써, 무선 통신 디바이스(104)는 더 적은 전력을 소비할 수 있다. 또한, 전력 스플리터의 부재는 무선 통신 디바이스(104)의 비용을 절감하고 다이 영역을 자유롭게 할 수 있다. 본 시스템들 및 방법들의 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(125)는 외부 저잡음 증폭기들(LNA들)의 사용을 또한 요구하지 않을 수 있다. 외부 저잡음 증폭기들(LNA들)은 많은 양들의 전력을 소비하고 무선 통신 디바이스(104)의 비용을 증가시킬 수 있다. 본 시스템들 및 방법들의 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(125)의 다른 이점은 다이-투-다이(die-to-die) 신호 라우팅이 없이 동작하는 능력이다. 다이-투-다이 신호 라우팅을 제거하는 것은 무선 통신 디바이스(104)의 복잡도와 비용 둘 모두를 감소시킬 수 있다. 다이-투-다이 시그널링을 제거하는 것은 무선 통신 디바이스(104) 상의 안테나들의 최적의 배치를 또한 허용할 수 있다. 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(125)는 실행되는 2개의 신디사이저들만을 가질 수 있다.
- [0034] 기저대역 디지털 모뎀(122)은 PRx 동상/직교(I/Q) 신호(112), SRx 동상/직교(I/Q) 신호(114), TRx 동상/직교(I/Q) 신호(116) 및 QRx 동상/직교(I/Q) 신호(118)에 대한 프로세싱을 수행할 수 있다. 예를 들면, 기저대역 디지털 모뎀(122)은 신호들을 아날로그-디지털 변환기들(analog-to-digital converters; ADC들)을 사용하여 디지털 도메인으로 변환하고, 디지털 신호 프로세서들(digital signal processors; DSP들)을 사용하여 신호들에 대한 디지털 프로세싱을 수행할 수 있다. 이어서, 기저대역 디지털 모뎀(122)은 제 1 캐리어 신호(124a), 제 2 캐리어 신호(124b), 제 3 캐리어 신호(124c) 및 제 4 캐리어 신호(124d)를 출력할 수 있다. 캐리어 신호(124)는 신호가 사용한 캐리어를 지칭할 수 있다.
- [0035] 일 구성에서, 제 1 캐리어 신호(124a)와 제 2 캐리어 신호(124b)는 저대역에 로케이팅될 수 있고, 반면에 제 3 캐리어 신호(124c)와 제 4 캐리어 신호(124d)는 중간대역 내에 로케이팅된다. 이것은 Rel-10에 따른 듀얼-대역 4-캐리어(Dual-Band 4-Carrier) 또는 대역간 동작으로 지칭될 수 있다. 대역간 동작은 하기의 도 4 및 도 5와 관련하여 하기에 부가적으로 상세히 논의된다. 다른 구성에서, 제 1 캐리어 신호(124a), 제 2 캐리어 신호(124b), 제 3 캐리어 신호(124c) 및 제 4 캐리어 신호(124d)는 모두 저대역과 같은 단일의 대역 내에 로케이팅 될 수 있다. 이것은 릴리즈-10에서의 단일-대역 4-캐리어(Single-Band 4-Carrier) 또는 대역내 동작으로 지칭될 수 있다. 대역내 동작은 하기의 도 6 및 도 7과 관련하여 하기에 부가적으로 상세히 논의된다.
- [0036] 도 2는 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(125)를 사용하여 신호들을 수신하기 위한 방법

(200)의 흐름도이다. 방법(200)은 무선 통신 디바이스(104)에 의해 수행될 수 있다. 무선 통신 디바이스(104)는 대역간 모드 또는 대역내 모드 중 어느 하나에서 동작할 수 있다. 대역간 모드에서, 무선 통신 디바이스(104)는 4 개의 캐리어 신호들, 즉, 제 1 대역 내의 2 개의 캐리어 신호들 및 제 2 대역 내의 2 개의 캐리어 신호들을 수신할 수 있다. 대역내 모드에서, 무선 통신 디바이스(104)는 단일 대역 내의 4 개의 캐리어 신호들을 수신할 수 있다.

[0037] 무선 통신 디바이스(104)는 1차 안테나(106)를 사용하여 제 1 신호를 수신할 수 있다(202). 무선 통신 디바이스(104)는 제 1 신호를 트랜시버 칩(110) 상의 1차 수신기(PRx)(140)를 통해 라우팅하여 PRx 동상/직교(I/Q) 신호(112)를 획득할 수도 있다(204). 무선 통신 디바이스(104)는 또한 제 1 신호를 트랜시버 칩(110) 상의 3차 수신기(TRx)(144)를 통해 라우팅하여 TRx 동상/직교(I/Q) 신호(116)를 획득할 수 있다(206).

[0038] 무선 통신 디바이스(104)는 또한 2차 안테나(108)를 사용하여 제 2 신호를 수신할 수 있다(208). 무선 통신 디바이스(104)는 제 2 신호를 트랜시버 칩(110) 상의 2차 수신기(SRx)(142)를 통해 라우팅하여 SRx 동상/직교(I/Q) 신호(114)를 획득할 수 있다(210). 무선 통신 디바이스(104)는 제 2 신호를 트랜시버 칩(110) 상의 4차 수신기(QRx)(146)를 통해 라우팅하여 QRx 동상/직교(I/Q) 신호(118)를 획득할 수 있다(212).

[0039] 도 3은 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(325)를 예시한 블록도이다. 도 3의 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(325)는 도 1의 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(125)의 일 구성일 수 있다. 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(325)는 1차 안테나(306), 제 1 저대역 통과 고대역 통과 다이플렉서(326a), 제 1 스위치(328a), 4 개의 듀플렉서들(330a-d), 2차 안테나(308), 제 2 저대역 통과 고대역 통과 다이플렉서(326b), 제 2 스위치(328b), 4 개의 SAW(surface acoustic wave) 필터들(334a-d) 및 트랜시버 칩(310)을 포함할 수 있다.

[0040] 1차 안테나(306)는 제 1 저대역 통과 고대역 통과 다이플렉서(326a)에 연결될 수 있다. 제 1 저대역 통과 고대역 통과 다이플렉서(326)는 저대역 주파수들을 하나의 신호로 번들링하고, 고대역(또는 중대역) 주파수들을 또 다른 신호로 번들링할 수 있어서, 1차 안테나(306)가 저대역 및 중대역 신호들 둘 모두를 트랜시버 칩(310)으로 전달하도록 허용한다. 제 1 저대역 통과 고대역 통과 다이플렉서(326a)는 제 1 스위치(328a)에 연결될 수 있다. 제 1 스위치(328a)는 2 개의 입력들(번들링된 저대역 주파수들을 포함하는 신호 및 번들링된 고대역 주파수들을 포함하는 신호) 및 다수의 출력들을 가질 수 있다. 일 구성에서, 제 1 스위치(328a)는 4 개의 듀플렉서들(330)로의 6 개의 가능한 출력들(듀플렉서(330) 쌍들의 6 개의 가능한 구성들을 나타냄)을 가질 수 있다. 4 개의 듀플렉서들(330)은 제 1 듀플렉서(330a), 제 2 듀플렉서(330b), 제 3 듀플렉서(330c) 및 제 4 듀플렉서(330d)를 포함할 수 있다. 일 구성에서, 제 1 듀플렉서(330a) 및 제 2 듀플렉서(330b)는 저대역에 사용될 수 있고, 반면에 제 3 듀플렉서(330c) 및 제 4 듀플렉서(330d)는 중대역에 사용된다.

[0041] 트랜시버 칩(310)은 전송기(332), 1차 수신기(PRx)(340), 2차 수신기(SRx)(342), 3차 수신기(TRx)(344) 및 4차 수신기(QRx)(346)를 포함할 수 있다. 전송기(332)는 4 개의 전송 출력들, 즉, 제 1 전송 출력, 제 2 전송 출력, 제 3 전송 출력 및 제 4 전송 출력을 포함할 수 있다. 일 구성에서, 제 1 전송 출력 및 제 2 전송 출력은 저대역 출력들일 수 있고, 반면에 제 3 전송 출력 및 제 4 전송 출력은 중대역 출력들이다.

[0042] 제 1 전송 출력은 전력 증폭기(PA)(338a)를 통해 제 1 듀플렉서(330a)에 연결될 수 있다. 제 2 전송 출력은 전력 증폭기(338b)를 통해 제 2 듀플렉서(330b)에 연결될 수 있다. 제 3 전송 출력은 전력 증폭기(338c)를 통해 제 3 듀플렉서(330c)에 연결될 수 있다. 제 4 전송 출력은 전력 증폭기(338d)를 통해 제 4 듀플렉서(330d)에 연결될 수 있다.

[0043] 1차 수신기(PRx)(340)는 제 1 듀플렉서(330a)에 연결된 제 1 PRx 저잡음 증폭기(LNA)(348a), 제 2 듀플렉서(330b)에 연결된 제 2 PRx 저잡음 증폭기(LNA)(348b), 제 3 듀플렉서(330c)에 연결된 제 3 PRx 저잡음 증폭기(LNA)(348c) 및 제 4 듀플렉서(330d)에 연결된 제 4 PRx 저잡음 증폭기(LNA)(348d)를 포함할 수 있다. 일 구성에서, 제 1 PRx 저잡음 증폭기(LNA)(348a) 및 제 2 PRx 저잡음 증폭기(LNA)(348b)는 저대역 저잡음 증폭기들(LNA들)일 수 있고, 반면에 제 3 PRx 저잡음 증폭기(LNA)(348c) 및 제 4 PRx 저잡음 증폭기(LNA)(348d)는 중대역 저잡음 증폭기들(LNA들)이다.

[0044] 1차 수신기(PRx)(340)는 또한 혼합기(356a)(예를 들면, 하향 변환기)를 포함할 수 있다. 혼합기(356a)는 제 1 PRx 저잡음 증폭기(LNA)(348a)의 출력, 제 2 PRx 저잡음 증폭기(LNA)(348b)의 출력, 제 3 PRx 저잡음 증폭기(LNA)(348c)의 출력 및 제 4 PRx 저잡음 증폭기(LNA)(348d)의 출력에 연결될 수 있다.

[0045] 1차 수신기(PRx)(340)는 혼합기(356a)에 대한 하향 변환 주파수를 생성하는데 사용되는 위상 동기 루프

(PLL)(362a), PRx VCO(voltage controlled oscillator)(360a) 및 Div 스테이지(358a)를 포함할 수 있다. 혼합기(356a)의 출력은 PRx 기저대역 필터(BBF)(364a)에 연결될 수 있다. 이어서, PRx 기저대역 필터(BBF)(364a)는 PRx 동상/직교(I/Q) 신호(312)를 출력할 수 있다. 트랜시버 칩(310)은 PRx VCO(voltage controlled oscillator)(360)에 의해 생성된 하향 변환 주파수가 2차 수신기(SRx)(342) 내의 혼합기(356b), 3차 수신기(TRx)(344) 내의 혼합기(356c) 및/또는 4차 수신기(QRx)(346) 내의 혼합기(356d)에 의해 사용되도록 허용하는 스위치(366)를 포함할 수 있다.

[0046] 2차 안테나(308)는 제 2 저대역 통과 고대역 통과 다이플렉서(326b)에 연결될 수 있다. 제 2 저대역 통과 고대역 통과 다이플렉서(326b)는 제 2 스위치(328b)에 연결될 수 있다. 제 2 스위치(328b)는 2 개의 입력들(번들링된 저대역 주파수들을 포함하는 신호 및 번들링된 고대역 주파수들을 포함하는 신호) 및 다수의 출력들을 가질 수 있다. 일 구성에서, 제 2 스위치(328b)는 4 개의 SAW(surface acoustic wave) 필터들(334)로의 6 개의 가능한 출력들(SAW(surface acoustic wave) 필터들(334) 쌍들의 6 개의 가능한 구성들을 나타냄)을 가질 수 있다. 4 개의 SAW(surface acoustic wave) 필터들(334)은 제 1 SAW(surface acoustic wave) 필터(334a), 제 2 SAW(surface acoustic wave) 필터(334b), 제 3 SAW(surface acoustic wave) 필터(334c) 및 제 4 SAW(surface acoustic wave) 필터(334d)를 포함할 수 있다. 일 구성에서, 제 1 SAW(surface acoustic wave) 필터(334a) 및 제 2 SAW(surface acoustic wave) 필터(334b)는 저대역에 사용될 수 있고, 반면에 제 3 SAW(surface acoustic wave) 필터(334c) 및 제 4 SAW(surface acoustic wave) 필터(334d)는 중대역에 사용된다.

[0047] 2차 수신기(SRx)(342)는 제 1 SAW(surface acoustic wave) 필터(334a)에 연결된 제 1 SRx 저잡음 증폭기(LNA)(350a), 제 2 SAW(surface acoustic wave) 필터(334b)에 연결된 제 2 SRx 저잡음 증폭기(LNA)(350b), 제 3 SAW(surface acoustic wave) 필터(334c)에 연결된 제 3 SRx 저잡음 증폭기(LNA)(350c) 및 제 4 SAW(surface acoustic wave) 필터(334d)에 연결된 제 4 SRx 저잡음 증폭기(LNA)(350d)를 포함할 수 있다. 일 구성에서, 제 1 SRx 저잡음 증폭기(LNA)(350a) 및 제 2 SRx 저잡음 증폭기(LNA)(350b)는 저대역 저잡음 증폭기들(LNA들)일 수 있고, 반면에 제 3 SRx 저잡음 증폭기(LNA)(350c) 및 제 4 SRx 저잡음 증폭기(LNA)(350d)는 중대역 저잡음 증폭기들(LNA들)이다.

[0048] 2차 수신기(SRx)(342)는 제 1 SRx 저잡음 증폭기(LNA)(350a)의 출력, 제 2 SRx 저잡음 증폭기(LNA)(350b)의 출력, 제 3 SRx 저잡음 증폭기(LNA)(350c)의 출력 및 제 4 SRx 저잡음 증폭기(LNA)(350d)의 출력에 연결된 혼합기(356b)를 포함할 수 있다. 2차 수신기(SRx)(342)는 또한, 혼합기(356b)에 대한 하향 변환 주파수를 생성하는데 사용되는 위상 동기 루프(PLL)(362b), SRx VCO(voltage controlled oscillator)(361) 및 Div 스테이지(358b)를 포함할 수 있다. 일 구성에서 트랜시버 칩(310) 상의 스위치(366)는, Div 스테이지(358b)가 PRx VCO(voltage controlled oscillator)(360)에 의해 생성되는 하향 변환 주파수를 1차 수신기(PRx)(340)로부터 수신하도록 설정될 수 있다. 혼합기(356b)의 출력은 SRx 기저대역 필터(BBF)(364b)에 연결될 수 있다. 이어서, SRx 기저대역 필터(BBF)(364b)는 SRx 동상/직교(I/Q) 신호(314)를 출력할 수 있다.

[0049] 3차 수신기(TRx)(344)는 제 1 TRx 저잡음 증폭기(LNA)(352a), 제 2 TRx 저잡음 증폭기(LNA)(352b), 제 3 TRx 저잡음 증폭기(LNA)(352c) 및 제 4 TRx 저잡음 증폭기(LNA)(352d)를 포함할 수 있다. 일 구성에서, 제 1 TRx 저잡음 증폭기(LNA)(352a) 및 제 2 TRx 저잡음 증폭기(LNA)(352b)는 저대역 저잡음 증폭기들(LNA들)일 수 있고, 반면에 제 3 TRx 저잡음 증폭기(LNA)(352c) 및 제 4 TRx 저잡음 증폭기(LNA)(352d)는 중대역 저잡음 증폭기들(LNA들)이다. 제 1 TRx 저잡음 증폭기(LNA)(352a), 제 2 TRx 저잡음 증폭기(LNA)(352b), 제 3 TRx 저잡음 증폭기(LNA)(352c) 및 제 4 TRx 저잡음 증폭기(LNA)(352d)로의 입력들은 디스에이블될 수 있다.

[0050] 3차 수신기(TRx)(344)는 제 1 TRx 저잡음 증폭기(LNA)(352a), 제 2 TRx 저잡음 증폭기(LNA)(352b), 제 3 TRx 저잡음 증폭기(LNA)(352c) 및 제 4 TRx 저잡음 증폭기(LNA)(352d)의 출력들에 연결된 혼합기(356c)를 포함할 수 있다. 3차 수신기(TRx)(344)는 또한, 혼합기(356c)에 연결된 Div 스테이지(358c)를 포함할 수 있다. Div 스테이지(358c)는 트랜시버 칩(310) 상의 스위치(366)에 연결될 수 있다. 일 구성에서, 스위치(366)는 Div 스테이지(358c)가 PRx VCO(voltage controlled oscillator)(360)에 의해 생성되는 하향 변환 주파수를 1차 수신기(PRx)(340)로부터 수신하도록 설정될 수 있다. 또 다른 구성에서, 스위치(366)는 Div 스테이지(358c)가 SRx VCO(voltage controlled oscillator)(361)에 의해 생성된 하향 변환 주파수를 수신하도록 설정될 수 있다. 혼합기(356c)의 출력은 TRx 기저대역 필터(BBF)(364c)에 연결될 수 있다. 이어서, TRx 기저대역 필터(BBF)(364c)는 TRx 동상/직교(I/Q) 신호(316)를 출력할 수 있다.

[0051] 4차 수신기(QRx)(346)는 제 1 QRx 저잡음 증폭기(LNA)(354a), 제 2 QRx 저잡음 증폭기(LNA)(354b), 제 3 QRx 저잡음 증폭기(LNA)(354c) 및 제 4 QRx 저잡음 증폭기(LNA)(354d)를 포함할 수 있다. 일 구성에서, 제 1 QRx

저잡음 증폭기(LNA)(354a) 및 제 2 QRx 저잡음 증폭기(LNA)(354b)는 저대역 저잡음 증폭기들(LNA들)일 수 있고, 반면에 제 3 QRx 저잡음 증폭기(LNA)(354c) 및 제 4 QRx 저잡음 증폭기(LNA)(354d)는 중대역 저잡음 증폭기들(LNA들)이다. 제 1 QRx 저잡음 증폭기(LNA)(354a), 제 2 QRx 저잡음 증폭기(LNA)(354b), 제 3 QRx 저잡음 증폭기(LNA)(354c) 및 제 4 QRx 저잡음 증폭기(LNA)(354d)로의 입력들은 디스에이블될 수 있다.

[0052] 4차 수신기(QRx)(346)는 제 1 QRx 저잡음 증폭기(LNA)(354a), 제 2 QRx 저잡음 증폭기(LNA)(354b), 제 3 QRx 저잡음 증폭기(LNA)(354c) 및 제 4 QRx 저잡음 증폭기(LNA)(354d)의 출력들에 연결된 혼합기(356d)를 포함할 수 있다. 4차 수신기(QRx)(346)는 또한, 혼합기(356d)에 연결된 Div 스테이지(358d)를 포함할 수 있다. Div 스테이지(358d)는 트랜시버 칩(310) 상의 스위치(366)에 연결될 수 있다. 일 구성에서, 스위치(366)는 Div 스테이지(358d)가 PRx VCO(voltage controlled oscillator)(360)에 의해 생성되는 하향 변환 주파수를 1차 수신기(PRx)(340)로부터 수신하도록 설정될 수 있다. 또 다른 구성에서, 스위치(366)는 Div 스테이지(358d)가 SRx VCO(voltage controlled oscillator)(361)에 의해 생성된 하향 변환 주파수를 2차 수신기(SRx)(342)로부터 수신하도록 설정될 수 있다. 혼합기(356d)의 출력은 QRx 기저대역 필터(BBF)(364d)에 연결될 수 있다. 이어서, QRx 기저대역 필터(BBF)(364d)는 QRx 동상/직교(I/Q) 신호(318)를 출력할 수 있다.

[0053] 도 4는 대역간 모드에서 동작하는 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(425)를 예시한 블록도이다. 도 4의 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(425)는 도 1의 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(125)의 일 구성일 수 있다. 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(425)는 1차 안테나(406), 2차 안테나(408) 및 트랜시버 칩(410)을 포함할 수 있다. 1차 안테나(406) 및 2차 안테나(408)는 듀얼-대역 4-캐리어 신호(즉, 제 1 대역(470) 및 제 2 대역(472)을 통한 4 개의 캐리어들(474a-d)(제 1 대역(470) 및 제 2 대역(472)은 서로 분리됨))를 수신하는데 사용될 수 있다.

[0054] 트랜시버 칩(410)은 전송기(432), 1차 수신기(PRx)(440), 2차 수신기(SRx)(442), 3차 수신기(TRx)(444) 및 4차 수신기(QRx)(446)를 포함할 수 있다. 1차 안테나(406)는 1차 수신기(PRx)(440)의 PRx 회로(468a)에 연결될 수 있다. PRx 회로(468a)는 PRx 저잡음 증폭기들(LNA들)(348a-d), 하향 변환 회로 및 PRx 기저대역 필터(BBF)(364a)를 포함할 수 있다. PRx 회로(468a)는 제 1 대역(470)의 제 1 캐리어(474a) 및 제 2 캐리어(474b)를 포함하는 PRx 동상/직교(I/Q) 신호(412)를 출력할 수 있다.

[0055] 트랜시버 칩(410)은 PRx 회로(468a)로부터 3차 수신기(TRx)(444)의 TRx 회로(468c)로의 라우팅(435a)을 포함할 수 있다. 일 구성에서, 라우팅(435a)은 PRx 회로(468a)의 PRx 저잡음 증폭기(LNA)(348) 내의 제 1 스테이지 증폭기로부터 TRx 회로(468c)까지일 수 있다. 또 다른 구성에서, 라우팅(435a)은 PRx 회로(438a)의 PRx 저잡음 증폭기(LNA)(348) 내의 제 2 스테이지 증폭기로부터 출력될 수 있다. TRx 회로(468c)는 TRx 저잡음 증폭기들(LNA)(352a-d), 하향 변환 회로 및 TRx 기저대역 필터(BBF)(364c)를 포함할 수 있다. 일 구성에서, PRx 회로(468a)로부터의 라우팅(435)은 TRx 회로(468c)의 TRx 저잡음 증폭기(LNA)(352) 내의 제 2 스테이지 증폭기로 입력될 수 있다. 또 다른 구성에서, PRx 회로(468a)로부터의 라우팅(435a)은 3차 수신기(TRx)(444)의 혼합기(356c)에 입력될 수 있다. TRx 회로(468c)는 제 2 대역(472)의 제 3 캐리어(474c) 및 제 4 캐리어(474d)를 포함하는 TRx 동상/직교(I/Q) 신호(416)를 출력할 수 있다.

[0056] 2차 안테나(408)는 2차 수신기(SRx)(442)의 SRx 회로(468b)에 연결될 수 있다. SRx 회로(468b)는 SRx 저잡음 증폭기들(LNA들)(350a-d), 하향 변환 회로 및 SRx 기저대역 필터(BBF)(364b)를 포함할 수 있다. SRx 회로(468b)는 제 1 대역(470)의 제 1 캐리어(474a) 및 제 2 캐리어(474b)를 포함하는 SRx 동상/직교(I/Q) 신호(414)를 출력할 수 있다.

[0057] 트랜시버 칩(410)은 SRx 회로(468b)로부터 4차 수신기(QRx)(446) 내의 QRx 회로(468d)로의 라우팅(435b)을 포함할 수 있다. 일 구성에서, 라우팅(435b)은 SRx 회로(468b)의 SRx 저잡음 증폭기(LNA)(350) 내의 제 1 스테이지 증폭기로부터 출력될 수 있다. 다른 구성에서, 라우팅(435b)은 SRx 회로(468b)의 SRx 저잡음 증폭기(LNA)(350) 내의 제 2 스테이지 증폭기로부터 출력될 수 있다. QRx 회로(468d)는 QRx 저잡음 증폭기들(LNA들)(354a-d), 하향 변환 회로 및 QRx 기저대역 필터(BBF)(364d)를 포함할 수 있다. 일 구성에서, SRx 회로(468b)로부터의 라우팅(435b)은 QRx 회로(468d)의 QRx 저잡음 증폭기(LNA)(354) 내의 제 2 스테이지 증폭기로 입력될 수 있다. 다른 구성에서, SRx 회로(468b)로부터의 라우팅(435b)은 4차 수신기(QRx)(446)의 혼합기(356d)에 입력될 수 있다. QRx 회로(468d)는 제 2 대역(472)의 제 3 캐리어(474c) 및 제 4 캐리어(474d)를 포함하는 QRx 동상/직교(I/Q) 신호(418)를 출력할 수 있다.

[0058] PRx 회로(468a)로부터 TRx 회로(468c)로의 라우팅(435a)은 제 1 신호 분할 스테이지(433a)의 부분일 수 있다. SRx 회로(468b)로부터 QRx 회로(468b)로의 라우팅은 제 2 신호 분할 스테이지(433b)의 부분일 수 있다. 신호

분할 스테이지들(433a-b)은 도 8 및 도 9에 관련하여 아래에 부가적으로 상세히 논의된다.

[0059] 도 5는 대역간 모드에서 동작하는 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(325)를 예시한 또 다른 블록도이다. 도 5의 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(325)는 도 3의 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(325)일 수 있다. 1차 안테나(306) 및 2차 안테나(308)는 듀얼-대역 4-캐리어 신호(즉, 2 개의 별개의 대역들을 통한 4 개의 캐리어들(474a-d))를 수신하는데 사용될 수 있다. PRx 동상/직교(I/Q) 신호(314)를 획득하기 위한 1차 수신기(PRx)(340)를 통한 1차 안테나(306)로부터의 라우팅(537)이 도시된다. 라우팅(537)은 제 1 PRx 저잡음 증폭기(LNA)(348a)를 통과할 수 있다. PRx 동상/직교(I/Q) 신호(314)는 이러한 구성에 대해 제 1 대역(470)으로부터의 제 1 캐리어(474a) 및 제 2 캐리어(474b)를 포함할 수 있다.

[0060] TRx 동상/직교(I/Q) 신호(316)를 획득하기 위한 3차 수신기(TRx)(344)를 통한 1차 안테나(306)로부터의 라우팅(535a)이 또한 도시된다. TRx 동상/직교(I/Q) 신호(316)는 제 2 대역(472)으로부터의 제 3 캐리어(474c) 및 제 4 캐리어(474d)를 포함할 수 있다. TRx 동상/직교(I/Q) 신호(316)를 획득하기 위한 3차 수신기(TRx)(344)를 통한 1차 안테나(306)로부터의 라우팅(535a)은 제 1 신호 분할 스테이지(433a)를 통과할 수 있다. 제 1 신호 분할 스테이지(433a)는 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(325)가 동시 하이브리드 듀얼 수신기(SHDR) 수신기 경로를 재사용하도록 허용할 수 있다.

[0061] 제 1 신호 분할 스테이지(433a)는 1차 수신기(PRx)(340) 내의 제 3 PRx 저잡음 증폭기(LNA)(348c)로부터 3차 수신기(TRx)(344) 내의 제 3 TRx 저잡음 증폭기(LNA)(352c)로의 라우팅(535a)을 포함할 수 있다. 일 구성에서, 라우팅(535a)은 제 3 PRx 저잡음 증폭기(LNA)(348c)의 제 1 증폭기 스테이지(예를 들면, 트랜스컨덕턴스 스테이지(Gm))로부터 출력되고, 제 3 TRx 저잡음 증폭기(LNA)(352c)의 제 2 증폭기 스테이지(예를 들면, 캐스코드 스테이지(Cas))에 입력될 수 있다. 또 다른 구성에서, 라우팅(535a)은 제 3 PRx 저잡음 증폭기(LNA)(348c)의 제 2 증폭기 스테이지(예를 들면, 캐스코드 스테이지(Cas))로부터 출력되고, 3차 수신기(TRx)(344) 내의 혼합기(356c)에 입력될 수 있다.

[0062] SRx 동상/직교(I/Q) 신호(316)를 획득하기 위한 2차 수신기(SRx)(342)를 통한 2차 안테나(308)로부터의 라우팅(539)이 또한 도시된다. 라우팅(539)은 제 1 SRx 저잡음 증폭기(LNA)(350a)를 통과할 수 있다. SRx 동상/직교(I/Q) 신호(314)는 이러한 구성에 대해 제 1 대역(470)으로부터의 제 1 캐리어(474a) 및 제 2 캐리어(474b)를 포함할 수 있다. QRx 동상/직교(I/Q) 신호(318)를 획득하기 위한 4차 수신기(QRx)(346)를 통한 2차 안테나(308)로부터의 라우팅(535b)이 또한 도시된다. QRx 동상/직교(I/Q) 신호(318)는 제 2 대역(472)으로부터의 제 3 캐리어(474c) 및 제 4 캐리어(474d)를 포함할 수 있다. QRx 동상/직교(I/Q) 신호(318)를 획득하기 위한 4차 수신기(QRx)(346)를 통한 2차 안테나(308)로부터의 라우팅(535b)은 제 2 신호 분할 스테이지(433b)를 통과할 수 있다. 제 2 신호 분할 스테이지(433b)는 또한 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(325)가 동시 하이브리드 듀얼 수신기(SHDR) 수신기 경로를 재사용하도록 허용할 수 있다.

[0063] 제 2 신호 분할 스테이지(433b)는 신호를 2차 수신기(SRx)(342) 내의 제 3 SRx 저잡음 증폭기(LNA)(350c)로부터 4차 수신기(QRx)(346) 내의 제 3 QRx 저잡음 증폭기(LNA)(354c)로 라우팅(535b)할 수 있다. 일 구성에서, 라우팅(535b)은 제 3 QRx 저잡음 증폭기(LNA)(354c)의 제 2 증폭기 스테이지(예를 들면, 캐스코드 스테이지(Cas))의 입력으로의 제 3 SRx 저잡음 증폭기(LNA)(350c)의 제 1 증폭기 스테이지(예를 들면, 트랜스컨덕턴스 스테이지(Gm))의 출력일 수 있다. 또 다른 구성에서, 라우팅(535b)은 4차 수신기(QRx)(346) 내의 혼합기(356d)의 입력으로의 제 3 SRx 저잡음 증폭기(LNA)(350c)의 제 2 증폭기 스테이지(예를 들면, 캐스코드 스테이지(Cas))의 출력일 수 있다.

[0064] 도 6은 대역내 모드에서 동작하는 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(625)를 예시한 블록도이다. 도 6의 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(625)는 도 1의 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(125)의 일 구성일 수 있다. 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(625)는 1차 안테나(606), 2차 안테나(608) 및 트랜시버 칩(610)을 포함할 수 있다. 1차 안테나(606) 및 2차 안테나(608)는 단일-대역 4-캐리어 신호(즉, 제 1 대역(670)을 통한 4 개의 캐리어들(674a-d))를 수신하는데 사용될 수 있다.

[0065] 트랜시버 칩(610)은 전송기(632), 1차 수신기(PRx)(640), 2차 수신기(SRx)(642), 3차 수신기(TRx)(644) 및 4차 수신기(QRx)(646)를 포함할 수 있다. 1차 안테나(606)는 1차 수신기(PRx)(640)의 PRx 회로(668a)에 연결될 수 있다. PRx 회로(668a)는 PRx 저잡음 증폭기들(LNA들)(348a-d), 하향 변환 회로 및 PRx 기저대역 필터(BBF)(364a)를 포함할 수 있다. PRx 회로(668a)는 제 1 대역(670)의 제 1 캐리어(674a) 및 제 2 캐리어(674b)를 수신하는데 사용될 수 있다.

b)를 포함하는 PRx 동상/직교(I/Q) 신호(612)를 출력할 수 있다.

[0066] 트랜시버 칩(610)은 PRx 회로(668a)로부터 3차 수신기(TRx)(644)의 TRx 회로(668c)로의 라우팅(635a)을 포함할 수 있다. 일 구성에서, 라우팅(635a)은 PRx 회로(668a)의 PRx 저잡음 증폭기(LNA)(348) 내의 제 1 스테이지 증폭기로부터 TRx 회로(668c)까지일 수 있다. 또 다른 구성에서, 라우팅(635a)은 PRx 회로(668a)의 PRx 저잡음 증폭기(LNA)(348) 내의 제 2 스테이지 증폭기로부터 출력될 수 있다. TRx 회로(668c)는 TRx 저잡음 증폭기들(LNA)(352a-d), 하향 변환 회로 및 TRx 기저대역 필터(BBF)(364c)를 포함할 수 있다. 일 구성에서, PRx 회로(668a)로부터의 라우팅(635)은 TRx 회로(668c)의 TRx 저잡음 증폭기(LNA)(352) 내의 제 2 스테이지 증폭기로 입력될 수 있다. 또 다른 구성에서, PRx 회로(668a)로부터의 라우팅(635a)은 3차 수신기(TRx)(644)의 혼합기(356c)에 입력될 수 있다. TRx 회로(668c)는 제 1 대역(670)의 제 3 캐리어(674c) 및 제 4 캐리어(674d)를 포함하는 TRx 동상/직교(I/Q) 신호(616)를 출력할 수 있다.

[0067] 2차 안테나(608)는 2차 수신기(SRx)(642)의 SRx 회로(668b)에 연결될 수 있다. SRx 회로(668b)는 SRx 저잡음 증폭기들(LNA들)(350a-d), 하향 변환 회로 및 SRx 기저대역 필터(BBF)(364b)를 포함할 수 있다. SRx 회로(668b)는 제 1 대역(670)의 제 1 캐리어(674a) 및 제 2 캐리어(674b)를 포함하는 SRx 동상/직교(I/Q) 신호(614)를 출력할 수 있다.

[0068] 트랜시버 칩(610)은 SRx 회로(668b)로부터 4차 수신기(QRx)(646) 내의 QRx 회로(668d)로의 라우팅(635b)을 포함할 수 있다. 일 구성에서, 라우팅(635b)은 SRx 회로(668b)의 SRx 저잡음 증폭기(LNA)(350) 내의 제 1 스테이지 증폭기로부터 출력될 수 있다. 다른 구성에서, 라우팅(635b)은 SRx 회로(668b)의 SRx 저잡음 증폭기(LNA)(350) 내의 제 2 스테이지 증폭기로부터 출력될 수 있다. QRx 회로(668d)는 QRx 저잡음 증폭기들(LNA들)(354a-d), 하향 변환 회로 및 QRx 기저대역 필터(BBF)(364d)를 포함할 수 있다. 일 구성에서, SRx 회로(668b)로부터의 라우팅(635b)은 QRx 회로(668d)의 QRx 저잡음 증폭기(LNA)(354) 내의 제 2 스테이지 증폭기로 입력될 수 있다. 다른 구성에서, SRx 회로(668b)로부터의 라우팅(635b)은 4차 수신기(QRx)(646)의 혼합기(356d)에 입력될 수 있다. QRx 회로(668d)는 제 1 대역(670)의 제 3 캐리어(674c) 및 제 4 캐리어(674d)를 포함하는 QRx 동상/직교(I/Q) 신호(618)를 출력할 수 있다.

[0069] PRx 회로(668a)로부터 TRx 회로(668c)로의 라우팅(635a)은 제 1 신호 분할 스테이지(633a)의 부분일 수 있다. SRx 회로(668b)로부터 QRx 회로(668b)로의 라우팅은 제 2 신호 분할 스테이지(633b)의 부분일 수 있다. 신호 분할 스테이지들(633a-b)은 도 8 및 도 9에 관련하여 아래에 부가적으로 상세히 논의된다.

[0070] 도 7은 대역내 모드에서 동작하는 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(325)를 예시한 또 다른 블록도이다. 도 7의 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(325)는 도 3의 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(325)일 수 있다. 대역내 모드는 전류 분할을 요구할 수 있다. 6 데시벨(dB) 손실은 0.2-0.5 dB 잡음 지수(NF) 저하를 유도할 수 있다. 라디오 주파수 접적 회로(RFIC) 내의 저잡음 증폭기들(LNA)은 혼합기(Gm)로서 설계될 필요가 있을 수 있다.

[0071] 1차 안테나(306) 및 2차 안테나(308)는 단일-대역 4-캐리어 신호(즉, 제 1 대역(670)을 통한 4 개의 캐리어들(674a-d) 및 제 2 대역(672) 내의 어떠한 캐리어들도 없음)를 수신하는데 사용될 수 있다. PRx 동상/직교(I/Q) 신호(314)를 획득하기 위한 1차 수신기(PRx)(340)를 통한 1차 안테나(306)로부터의 라우팅(737)이 도시된다. 라우팅(737)은 제 1 PRx 저잡음 증폭기(LNA)(348a)를 통과할 수 있다. PRx 동상/직교(I/Q) 신호(314)는 이러한 구성에 대해 제 1 대역(670)으로부터의 제 1 캐리어(674a) 및 제 2 캐리어(674b)를 포함할 수 있다.

[0072] TRx 동상/직교(I/Q) 신호(316)를 획득하기 위한 3차 수신기(TRx)(344)를 통한 1차 안테나(306)로부터의 라우팅(735a)이 또한 도시된다. TRx 동상/직교(I/Q) 신호(316)는 제 1 대역(670)으로부터의 제 3 캐리어(674c) 및 제 4 캐리어(674d)를 포함할 수 있다. TRx 동상/직교(I/Q) 신호(316)를 획득하기 위한 3차 수신기(TRx)(344)를 통한 1차 안테나(306)로부터의 라우팅(735a)은 제 1 신호 분할 스테이지(633a)를 통과할 수 있다. 제 1 신호 분할 스테이지(633a)는 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(325)가 동시 하이브리드 듀얼 수신기(SHDR) 수신기 경로를 재사용하도록 허용할 수 있다.

[0073] 제 1 신호 분할 스테이지(633a)는 1차 수신기(PRx)(340) 내의 제 1 PRx 저잡음 증폭기(LNA)(348a)로부터 3차 수신기(TRx)(344) 내의 제 3 TRx 저잡음 증폭기(LNA)(352c)로의 라우팅(735a)을 포함할 수 있다. 일 구성에서, 라우팅(735a)은 제 1 PRx 저잡음 증폭기(LNA)(348a)의 제 1 증폭기 스테이지(예를 들면, 트랜스컨덕턴스 스테이지(Gm))로부터 출력되고, 제 3 TRx 저잡음 증폭기(LNA)(352c)의 제 2 증폭기 스테이지(예를 들면, 캐스코드 스테이지(Cas))에 입력될 수 있다. 또 다른 구성에서, 라우팅(735a)은 제 1 PRx 저잡음 증폭기

(LNA)(348c)의 제 2 증폭기 스테이지(예를 들면, 캐스코드 스테이지(Cas))로부터 출력되고, 3차 수신기 (TRx)(344) 내의 혼합기(356c)에 입력될 수 있다.

[0074] SRx 동상/직교(I/Q) 신호(316)를 획득하기 위한 2차 수신기(SRx)(342)를 통한 2차 안테나(308)로부터의 라우팅(739)이 또한 도시된다. 라우팅(739)은 제 1 SRx 저잡음 증폭기(LNA)(350a)를 통과할 수 있다. SRx 동상/직교(I/Q) 신호(314)는 이러한 구성에 대해 제 1 대역(670)으로부터의 제 1 캐리어(674a) 및 제 2 캐리어(674b)를 포함할 수 있다. QRx 동상/직교(I/Q) 신호(318)를 획득하기 위한 4차 수신기(QRx)(346)를 통한 2차 안테나(308)로부터의 라우팅(735b)이 또한 도시된다. QRx 동상/직교(I/Q) 신호(318)는 제 1 대역(670)으로부터의 제 3 캐리어(674c) 및 제 4 캐리어(674d)를 포함할 수 있다. QRx 동상/직교(I/Q) 신호(318)를 획득하기 위한 4차 수신기(QRx)(346)를 통한 2차 안테나(308)로부터의 라우팅(735b)은 제 2 신호 분할 스테이지(633b)를 통과할 수 있다. 제 2 신호 분할 스테이지(633b)는 또한 단일-칩 신호 분할 캐리어 어그리게이션 수신기 아키텍처(325)가 동시에 하이브리드 듀얼 수신기(SHDR) 수신기 경로를 재사용하도록 허용할 수 있다.

[0075] 제 2 신호 분할 스테이지(633b)는 신호를 2차 수신기(SRx)(342) 내의 제 1 SRx 저잡음 증폭기(LNA)(350a)로부터 4차 수신기(QRx)(346) 내의 제 3 QRx 저잡음 증폭기(LNA)(354c)로 라우팅(735b) 할 수 있다. 일 구성에서, 라우팅(735b)은 제 3 QRx 저잡음 증폭기(LNA)(354c)의 제 2 증폭기 스테이지(예를 들면, 캐스코드 스테이지(Cas))의 입력으로의 제 1 SRx 저잡음 증폭기(LNA)(350a)의 제 1 증폭기 스테이지(예를 들면, 트랜스컨덕턴스 스테이지(Gm))의 출력일 수 있다. 또 다른 구성에서, 라우팅(735b)은 4차 수신기(QRx)(346) 내의 혼합기(356d)의 입력으로의 제 1 SRx 저잡음 증폭기(LNA)(350a)의 제 2 증폭기 스테이지(예를 들면, 캐스코드 스테이지(Cas))의 출력일 수 있다.

[0076] 도 8은 신호 분할 스테이지(833)를 예시하는 블록도이다. 도 8의 신호 분할 스테이지(833)는 도 4에서의 신호 분할 스테이지(433a-b) 및 도 6에서의 신호 분할 스테이지(633a-b)의 일 구성일 수 있다. 신호 분할 스테이지(833)는 소스 저잡음 증폭기(LNA)(878a)의 부분으로서 소스 제 1 스테이지 증폭기(874a) 및 소스 제 2 스테이지 증폭기(876b), 타겟 저잡음 증폭기(LNA)(878b)의 타겟 제 1 스테이지 증폭기(874a) 및 타겟 제 2 스테이지 증폭기(876b) 및 패시브 혼합기들(856a-d)을 포함할 수 있다. 일 구성에서, 소스 저잡음 증폭기(LNA)(878a)는 PRx 저잡음 증폭기(LNA)(348)일 수 있고, 타겟 저잡음 증폭기(LNA)는 TRx 저잡음 증폭기(352)일 수 있다. 또 다른 구성에서, 소스 저잡음 증폭기(LNA)(878a)는 SRx 저잡음 증폭기(LNA)(350)일 수 있고, 타겟 저잡음 증폭기(LNA)(878b)는 QRx 저잡음 증폭기(LNA)(354)일 수 있다.

[0077] 일 구성에서, 소스 제 1 스테이지 증폭기(874a) 및 타겟 제 1 스테이지 증폭기(874b)는 트랜스컨덕턴스 스테이지들(Gm)일 수 있고, 반면에 소스 제 2 스테이지 증폭기(876a) 및 타겟 제 2 스테이지 증폭기(876b)는 캐스코드 스테이지들(Cas)일 수 있다. 소스 제 1 스테이지 증폭기(874a)의 출력들은 소스 제 2 스테이지 증폭기(876a)에 입력될 수 있다. 이어서, 소스 제 2 스테이지 증폭기(876a)의 출력들은 소스 동상 신호들(880a-b) 및 소스 직교 신호들(880c-d)을 획득하기 위해 패시브 혼합기들(856a-b)을 통해 혼합될 수 있다. 신호 분할 스테이지(833)에서, 소스 제 1 스테이지 증폭기(874a) 후에 신호 분할이 발생한다. 따라서, 소스 제 1 스테이지 증폭기(874a)의 출력들은 타겟 제 2 스테이지 증폭기(876b)의 입력들에 입력될 수 있다. 이어서, 타겟 제 2 스테이지 증폭기(876b)의 출력들은 타겟 동상 신호들(880e-f) 및 타겟 직교 신호들(880g-h)을 획득하기 위해 패시브 혼합기들(856c-d)을 통해 혼합될 수 있다.

[0078] 스위치들은 깨끗한 자립 동작을 허용하기 위해 소스 저잡음 증폭기(LNA)(878a)와 타겟 저잡음 증폭기(LNA)(878b) 사이에서 사용될 수 있다. 저잡음 증폭기(LNA) 토플로지는 신호 분할 감지 포인트를 구동시킬 수 있다.

[0079] 도 9는 또 다른 신호 분할 스테이지(933)를 예시한 블록도이다. 도 9의 신호 분할 스테이지(933)는 도 4의 신호 분할 스테이지(433a-b) 및 도 6의 신호 분할 스테이지(633a-b)의 일 구성일 수 있다. 신호 분할 스테이지(933)는 소스 저잡음 증폭기(LNA)(978a)의 부분으로서 소스 제 1 스테이지 증폭기(974a) 및 소스 제 2 스테이지 증폭기(976a), 타겟 저잡음 증폭기(LNA)(978b)의 타겟 제 1 스테이지 증폭기(974b) 및 타겟 제 2 스테이지 증폭기(976b) 및 패시브 혼합기들(956a-d)을 포함할 수 있다. 일 구성에서, 소스 저잡음 증폭기(LNA)(978a)는 PRx 저잡음 증폭기(LNA)(348)일 수 있고, 타겟 저잡음 증폭기(LNA)는 TRx 저잡음 증폭기(352)일 수 있다. 또 다른 구성에서, 소스 저잡음 증폭기(LNA)(978a)는 SRx 저잡음 증폭기(LNA)(350)일 수 있고, 타겟 저잡음 증폭기(LNA)(978b)는 QRx 저잡음 증폭기(LNA)(354)일 수 있다.

[0080] 일 구성에서, 소스 제 1 스테이지 증폭기(974a) 및 타겟 제 1 스테이지 증폭기(974b)는 트랜스컨덕턴스 스테이지들(Gm)일 수 있고, 반면에 소스 제 2 스테이지 증폭기(976a) 및 타겟 제 2 스테이지 증폭기(976b)는 캐스코드

스테이지들(Cas)일 수 있다. 소스 제 1 스테이지 증폭기(974a)의 출력들은 소스 제 2 스테이지 증폭기(976a)에 입력될 수 있다. 이어서, 소스 제 2 스테이지 증폭기(976a)의 출력들은 소스 동상 신호들(980a-b) 및 소스 직교 신호들(980c-d)을 획득하기 위해 패시브 혼합기들(956a-b)을 통해 혼합될 수 있다. 신호 분할 스테이지(933)에서, 소스 제 2 스테이지 증폭기(976a) 후에 신호 분할이 발생한다. 따라서, 소스 제 2 스테이지 증폭기(976a)의 출력들은 타겟 동상 신호들(980e-f) 및 타겟 직교 신호들(980g-h)을 획득하기 위해 패시브 혼합기들(856c-d)에 입력될 수 있다.

[0081] 스위치들은 깨끗한 차립 동작을 허용하기 위해 소스 저잡음 증폭기(LNA)(978a)와 타겟 저잡음 증폭기(LNA)(978b) 사이에서 사용될 수 있다. 저잡음 증폭기(LNA) 토플로지ings 신호 분할 감지 포인트를 구동시킬 수 있다.

[0082] 도 10은 무선 통신 디바이스(1004) 내에 포함될 수 있는 특정 컴포넌트들을 예시한다. 무선 통신 디바이스(1004)는 액세스 단말, 모바일 스테이션, 사용자 장비(UE) 등일 수 있다. 무선 통신 디바이스(1004)는 프로세서(1003)를 포함한다. 프로세서(1003)는 범용의 단일-칩 또는 다중-칩 마이크로프로세서(예를 들면, ARM), 특수 목적 마이크로프로세서(예를 들면, 디지털 신호 프로세서(DSP)), 마이크로제어기, 프로그래밍 가능 게이트 어레이 등일 수 있다. 프로세서(1003)는 중앙 처리 유닛(CPU)으로 지칭될 수 있다. 도 10의 무선 통신 디바이스(1004)에 단일 프로세서(1003)만이 도시되었지만, 대안적인 구성에서, 프로세서들의 조합(예를 들면, ARM 및 DSP)이 사용될 수 있다.

[0083] 무선 통신 디바이스(1004)는 메모리(1005)를 또한 포함한다. 메모리(1005)는 전자 정보를 저장할 수 있는 임의의 전자 컴포넌트일 수 있다. 메모리(1005)는 RAM(random access memory), ROM(read-only memory), 자기 디스크 스토리지 매체들, 광학 스토리지 매체들, RAM의 플래시 메모리 디바이스들, 프로세서와 함께 포함된 온-보드 메모리, EPROM 메모리, EEPROM 메모리, 레지스터들 등으로, 및 이들의 조합을 포함하여 구현될 수 있다.

[0084] 데이터(1007a) 및 명령들(1009a)은 메모리(1005)에 저장될 수 있다. 명령들(1009a)은 본원에 개시된 방법들을 구현하기 위해 프로세서(1003)에 의해 실행 가능할 수 있다. 명령들(1009a)의 실행은 메모리(1005)에 저장된 데이터(1007a)의 사용을 수반할 수 있다. 프로세서(1003)가 명령들(1009)을 실행할 때, 명령들(1009b)의 여러 부분들은 프로세서(1003)로 로딩될 수 있고, 데이터(1007b)의 여러 조각들(pieces)은 프로세서(1003)로 로딩될 수 있다.

[0085] 무선 통신 디바이스(1004)는, 제 1 안테나(1017a) 및 제 2 안테나(1017b)를 통한 신호들의 무선 통신 디바이스(1004)로의 및 무선 통신 디바이스(1004)로부터의 전송 및 수신을 허용하기 위한 전송기(1011) 및 수신기(1013)를 또한 포함할 수 있다. 전송기(1011) 및 수신기(1013)는 총괄적으로 트랜시버(1015)로 지칭될 수 있다. 무선 통신 디바이스(1004)는 다수의 전송기들, 추가적인 안테나들, 다수의 수신기들 및/또는 다수의 트랜시버들(도시되지 않음)을 또한 포함할 수 있다.

[0086] 무선 통신 디바이스(1004)는 디지털 신호 프로세서(DSP; 1021)를 포함할 수 있다. 무선 통신 디바이스(1004)는 통신 인터페이스(1023)를 또한 포함할 수 있다. 통신 인터페이스(1023)는 사용자가 무선 통신 디바이스(1004)와 상호 작용하도록 허용할 수 있다.

[0087] 무선 통신 디바이스(1004)의 여러 컴포넌트들은 하나 이상의 버스들에 의해 함께 연결될 수 있는데, 상기 버스들은 파워 버스, 제어 신호 버스, 상태 신호 버스, 데이터 버스 등을 포함할 수 있다. 명확히 하기 위해, 여러 버스들은 버스 시스템(1019)으로서 도 10에서 예시된다.

[0088] "결정"이라는 용어는 광범위한 동작들을 포괄하며, 따라서 "결정"은 계산, 컴퓨팅, 프로세싱, 유도, 연구, 롤업(예를 들어, 표, 데이터베이스 또는 다른 데이터 구조의 롤업), 확인 등을 포함할 수 있다. 또한, "결정"은 수신(예를 들어, 정보의 수신), 액세스(예를 들어, 메모리 내의 데이터의 액세스) 등을 포함할 수 있다. 또한, "결정"은 해결, 선택, 선출, 설정 등을 포함할 수 있다.

[0089] "에 기초하여"라는 구절은 명확히 달리 명시되지 않는 한 "~만에 기초하여"를 의미하는 것이 아니다. 다시 말해서, "에 기초하여"라는 구절은 "~만에 기초하여"와 "적어도 ~에 기초하여" 모두를 기술한다.

[0090] "프로세서"라는 용어는 범용 프로세서, 중앙 처리 유닛(CPU), 마이크로프로세서, 디지털 신호 프로세서(DSP), 제어기, 마이크로제어기, 상태 머신 등을 포함하는 것으로 넓게 해석되어야 한다. 일부 상황들 하에서, "프로세서"는 주문형 집적 회로(ASIC: application specific integrated circuit), 프로그래밍 가능 로직 디바이스(PLD: programmable logic device), 필드 프로그래밍 가능 게이트 어레이(FPGA: field programmable gate array) 등을 지칭할 수 있다. "프로세서"라는 용어는 프로세싱 디바이스들의 결합, 예를 들어, DSP와 마이크로

프로세서의 결합, 복수의 마이크로프로세서들, DSP 코어와 결합된 하나 이상의 마이크로프로세서들, 또는 임의의 다른 이러한 구성을 지칭할 수 있다.

[0091] "메모리"라는 용어는 전자 정보를 저장할 수 있는 임의의 전자 컴포넌트를 포함하는 것으로 넓게 해석되어야 한다. 메모리라는 용어는 랜덤 액세스 메모리(RAM), 판독 전용 메모리(ROM), 비휘발성 랜덤 액세스 메모리(NVRAM: non-volatile random access memory), 프로그래밍 가능 판독 전용 메모리(PROM: programmable read-only memory), 소거 가능한 프로그래밍 가능 판독 전용 메모리(EPROM), 전기적으로 소거 가능한 PROM(EPROM), 플래시 메모리, 자기 또는 광 데이터 스토리지, 레지스터들 등과 같은 다양한 타입들의 프로세서 판독 가능 매체들을 지칭할 수 있다. 메모리는, 프로세서가 메모리로부터 정보를 판독할 수 있고 그리고/또는 메모리에 정보를 기록할 수 있다면 프로세서와 전자 통신한다고 말해진다. 프로세서에 통합된 메모리는 프로세서와 전자 통신한다.

[0092] "명령들" 및 "코드"라는 용어들은 임의의 타입의 컴퓨터 판독 가능 명령문(statement)(들)을 포함하는 것으로 넓게 해석되어야 한다. 예를 들어, "명령들" 및 "코드"라는 용어들은 하나 이상의 프로그램들, 루틴들, 서브루틴들, 함수들, 절차들 등을 지칭할 수 있다. "명령들" 및 "코드"는 단일 컴퓨터 판독 가능 명령문 또는 다수의 컴퓨터 판독 가능 명령문들을 포함할 수 있다.

[0093] 본원서 설명된 기능들은 하드웨어, 소프트웨어, 펌웨어 또는 이들의 임의의 조합으로 구현될 수 있다. 소프트웨어로 구현되면, 기능들은 컴퓨터 판독 가능 매체 상에 하나 이상의 명령들로서 저장될 수 있다. "컴퓨터 판독 가능 매체" 또는 "컴퓨터 프로그램 물건"이라는 용어들은 컴퓨터에 의해 액세스될 수 있는 임의의 이용 가능한 매체를 지칭한다. 한정이 아닌 예로서, 컴퓨터 판독 가능 매체는 RAM, ROM, EEPROM, CD-ROM 또는 다른 광 디스크 스토리지, 자기 디스크 스토리지 또는 다른 자기 저장 디바이스들, 또는 명령들이나 데이터 구조들의 형태로 원하는 프로그램 코드를 전달하거나 저장하는데 사용될 수 있으며 컴퓨터에 의해 액세스될 수 있는 임의의 다른 매체를 포함할 수 있다. 본원에 사용된 바와 같이, 디스크(disk) 및 디스크(disc)는 콤팩트 디스크(CD: compact disc), 레이저 디스크(laser disc), 광 디스크(optical disc), 디지털 다기능 디스크(DVD: digital versatile disc), 플로피 디스크(floppy disk) 및 블루-레이® 디스크(Blu-ray® disc)를 포함하며, 여기서 디스크(disk)들은 일반적으로 데이터를 자기적으로 재생하고, 반면에 디스크(disc)들은 데이터를 레이저들에 의해 광학적으로 재생한다.

[0094] 소프트웨어 또는 명령들은 또한 전송 매체를 통해 전송될 수 있다. 예를 들어, 소프트웨어가 동축 케이블, 광 섬유 케이블, 꼬임 쌍선, 디지털 가입자 회선(DSL: digital subscriber line), 또는 적외선, 라디오 및 마이크로파와 같은 무선 기술들을 이용하여 웹사이트, 서버 또는 다른 원격 소스로부터 전송된다면, 동축 케이블, 광 섬유 케이블, 꼬임 쌍선, DSL, 또는 적외선, 라디오 및 마이크로파와 같은 무선 기술들이 전송 매체의 정의에 포함된다.

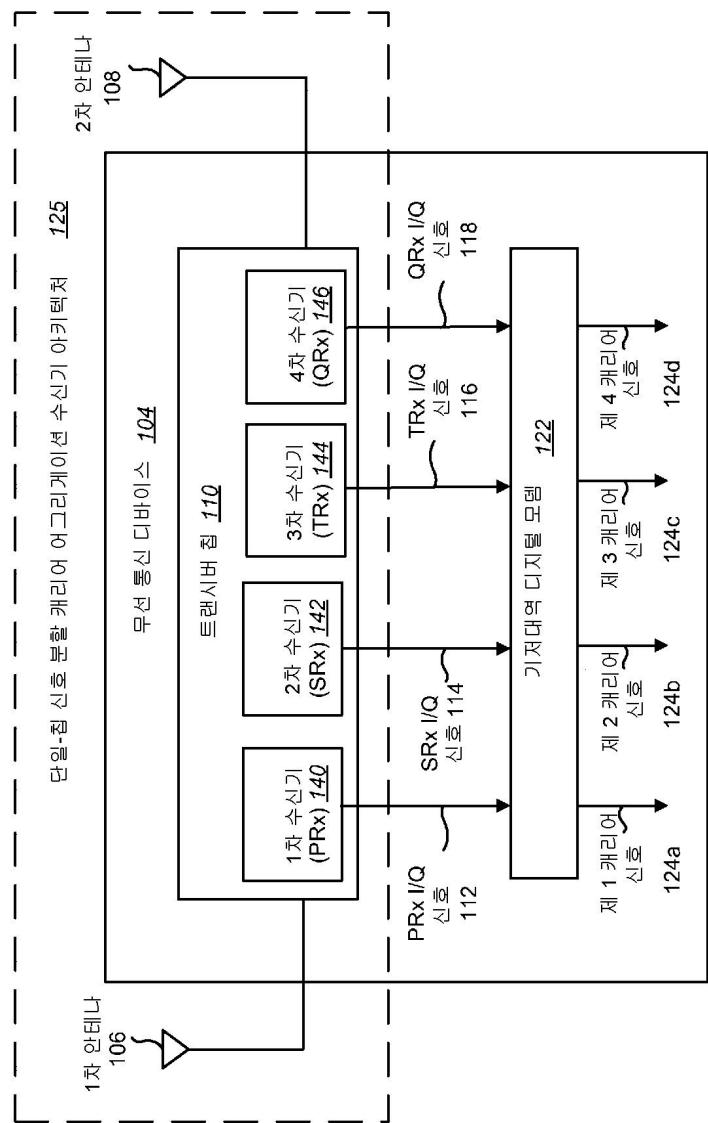
[0095] 본원에 개시된 방법들은 설명된 방법을 달성하기 위한 하나 이상의 단계들 또는 동작들을 포함한다. 방법 단계들 및/또는 동작들은 청구항들의 범위를 벗어나지 않으면서 서로 교환될 수 있다. 다시 말해서, 설명되고 있는 방법의 적절한 동작을 위해 단계들 또는 동작들의 특정 순서가 요구되지 않는 한, 특정 단계들 및/또는 동작들의 순서 및/또는 사용은 청구항들의 범위를 벗어나지 않으면서 변경될 수 있다.

[0096] 또한, 도 2에 의해 예시된 것들과 같이, 본원에 설명된 방법들 및 기술들을 수행하기 위한 모듈들 및/또는 다른 적절한 수단은 디바이스에 의해 다운로드될 수 있고 그리고/또는 그렇지 않으면 획득될 수 있다는 것이 인식되어야 한다. 예를 들어, 디바이스는 서버에 연결되어, 본원에서 설명된 방법들을 수행하기 위한 수단의 전달을 용이하게 할 수 있다. 대안적으로, 본원에 설명된 다양한 방법들은, 디바이스가 저장 수단(예를 들어, 랜덤 액세스 메모리(RAM), 판독 전용 메모리(ROM), 콤팩트 디스크(CD) 또는 플로피 디스크와 같은 물리적 저장 매체 등)을 디바이스에 연결 또는 제공할 때 다양한 방법들을 획득할 수 있도록, 이러한 저장 수단을 통해 제공될 수 있다. 더욱이, 본원 설명된 방법들 및 기술들을 디바이스에 제공하기 위한 임의의 다른 적당한 기술이 이용될 수 있다.

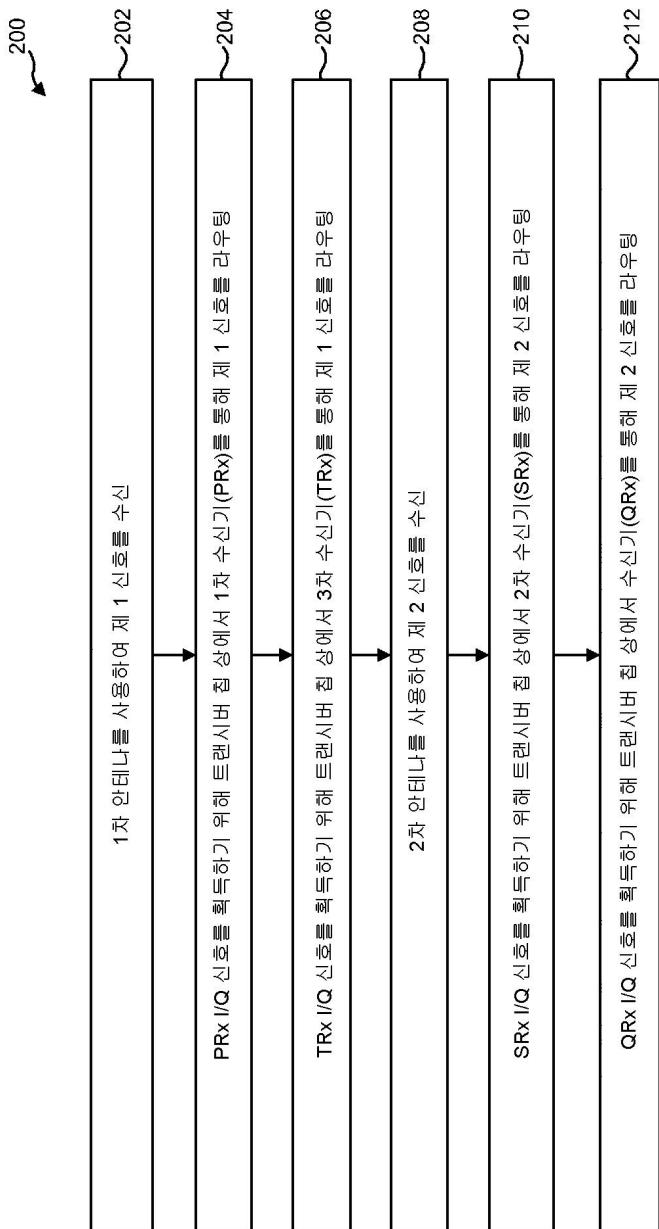
[0097] 청구항들은 위에서 예시된 정확한 구성 및 컴포넌트들로 한정되지는 않는다고 이해되어야 한다. 본원에 설명된 시스템들, 방법들 및 장치들의 배치, 동작 및 세부사항들에 대해 청구항들의 범위에서 벗어나지 않으면서 다양한 변형들, 변경들 및 개조들이 이루어질 수 있다.

도면

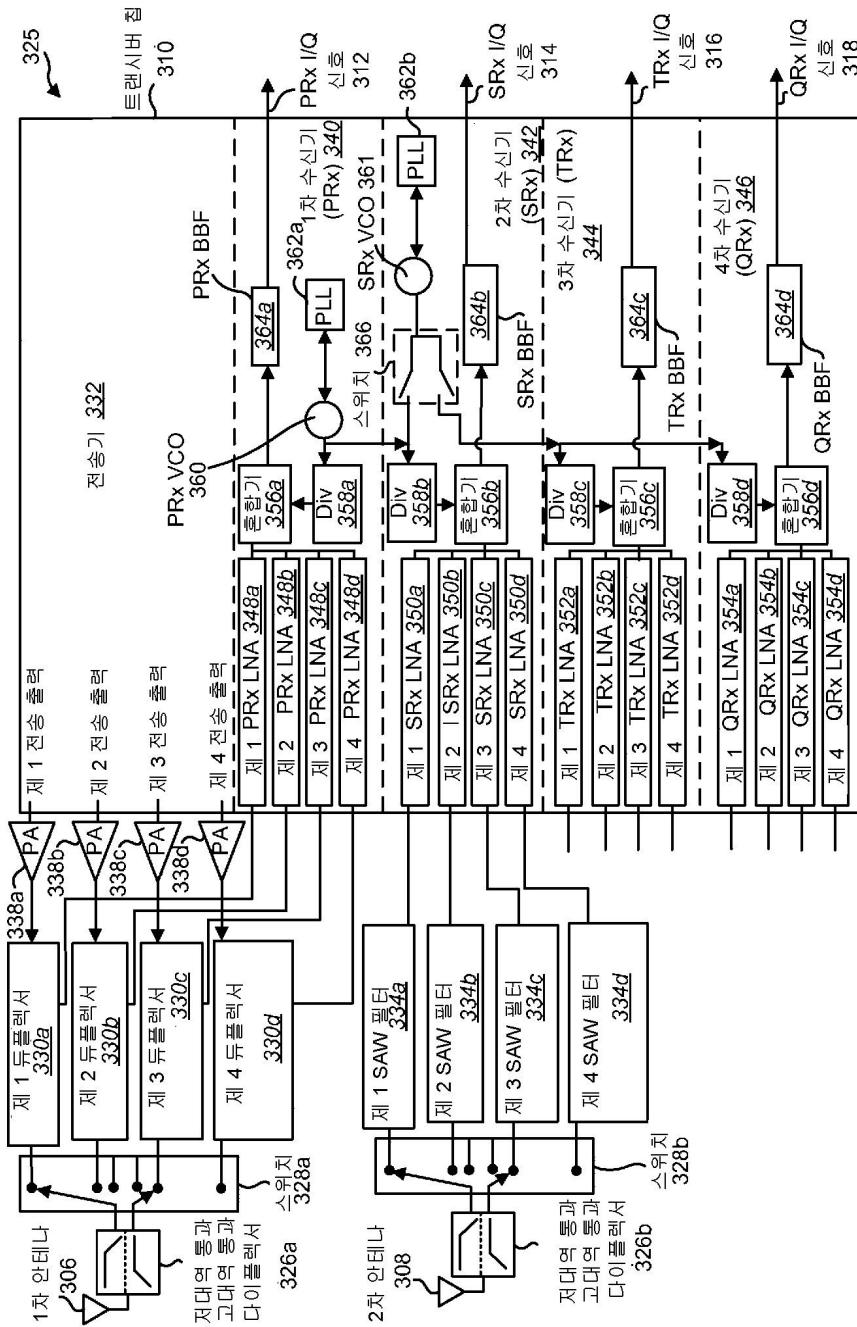
도면1



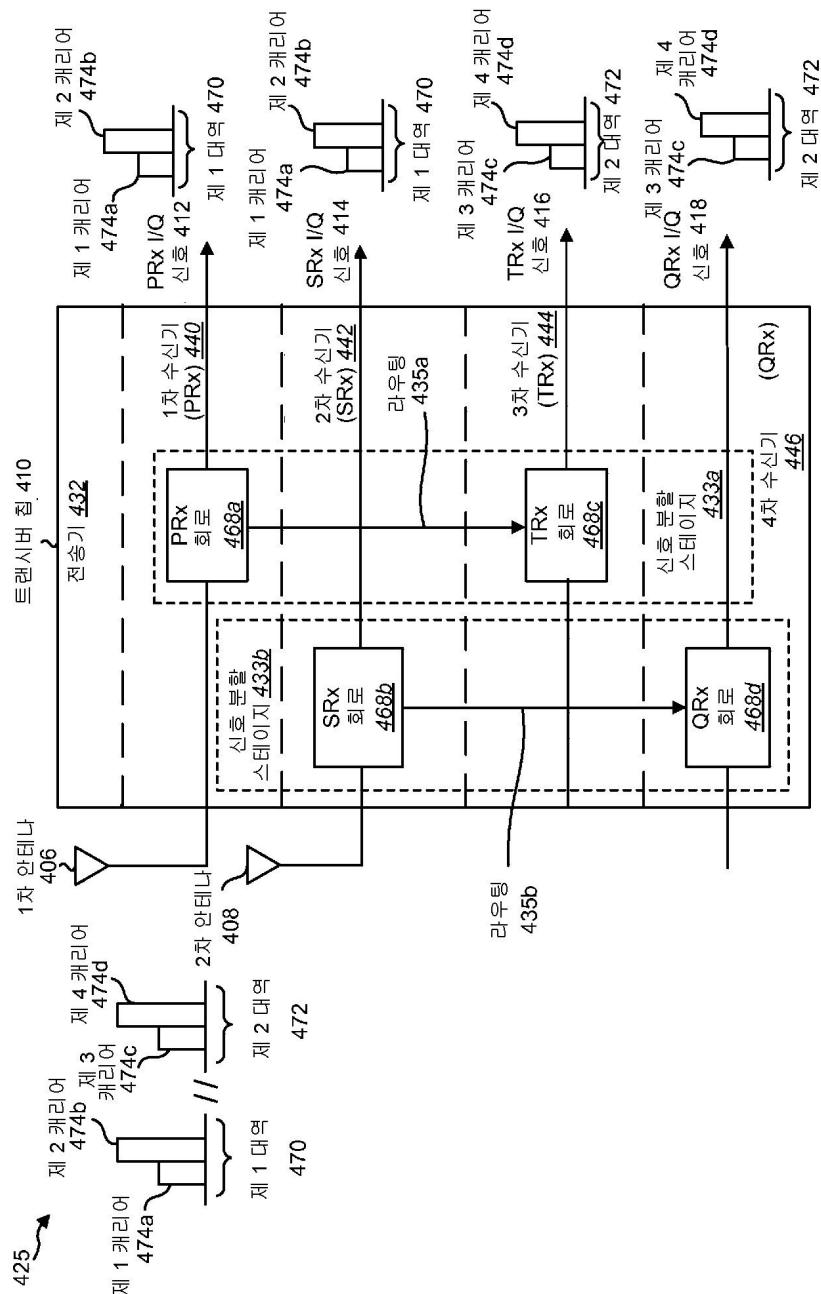
도면2



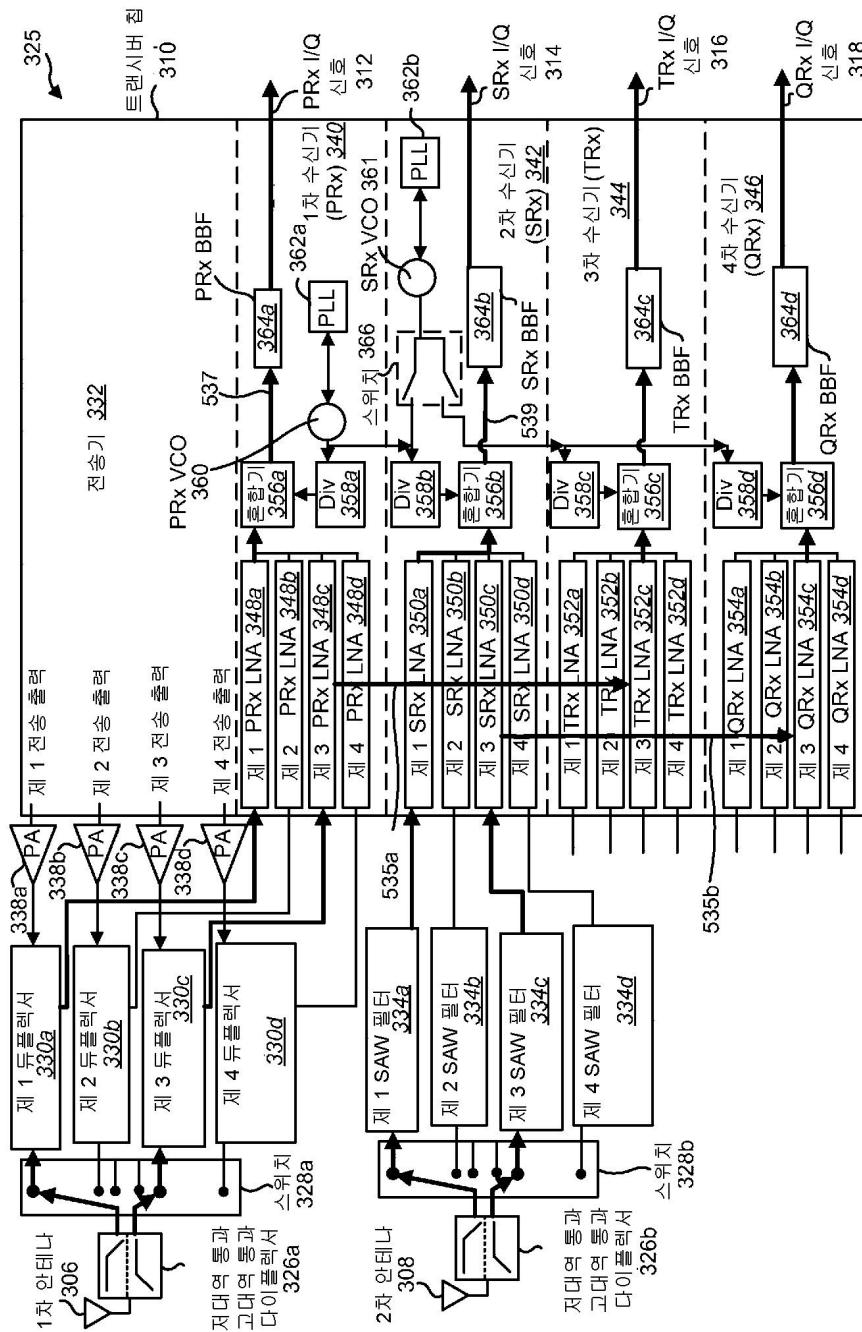
도면3



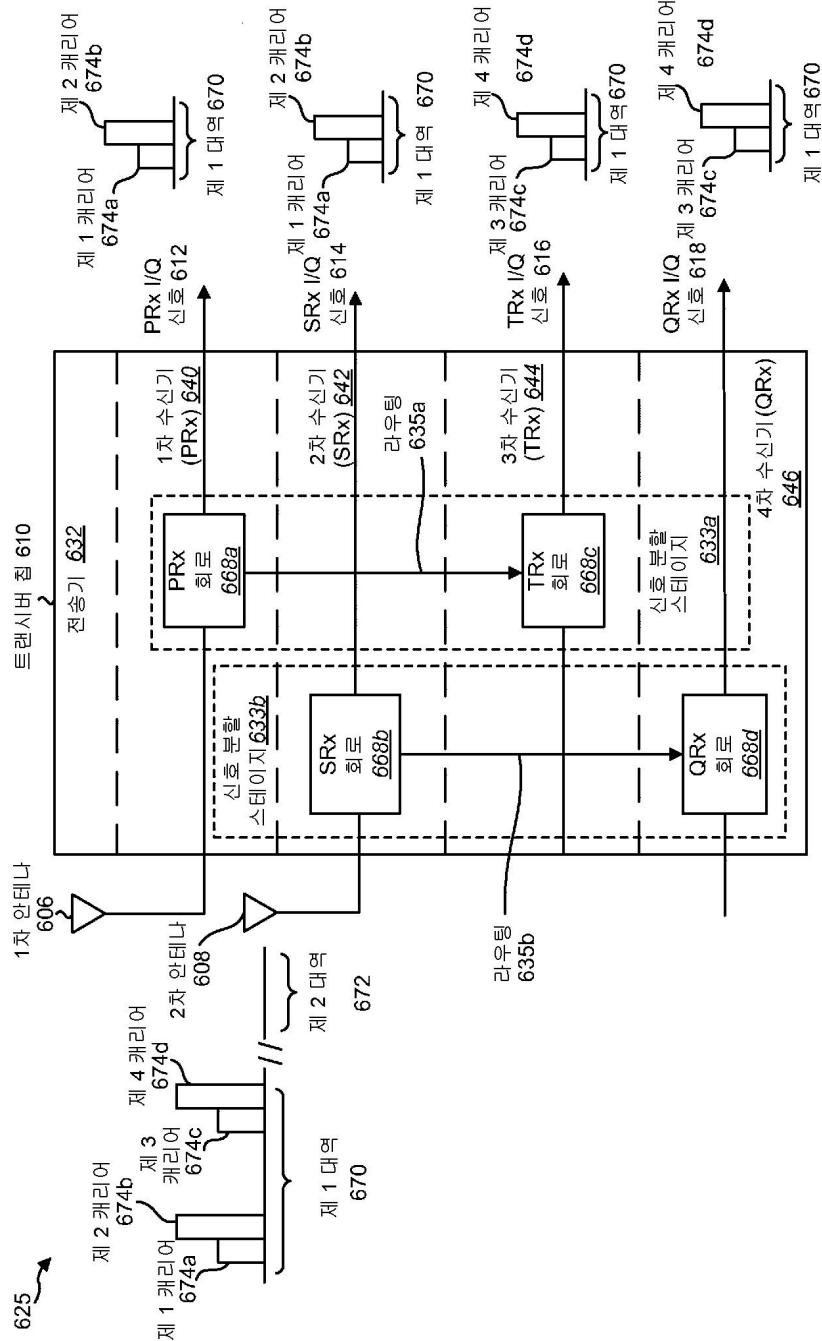
도면4



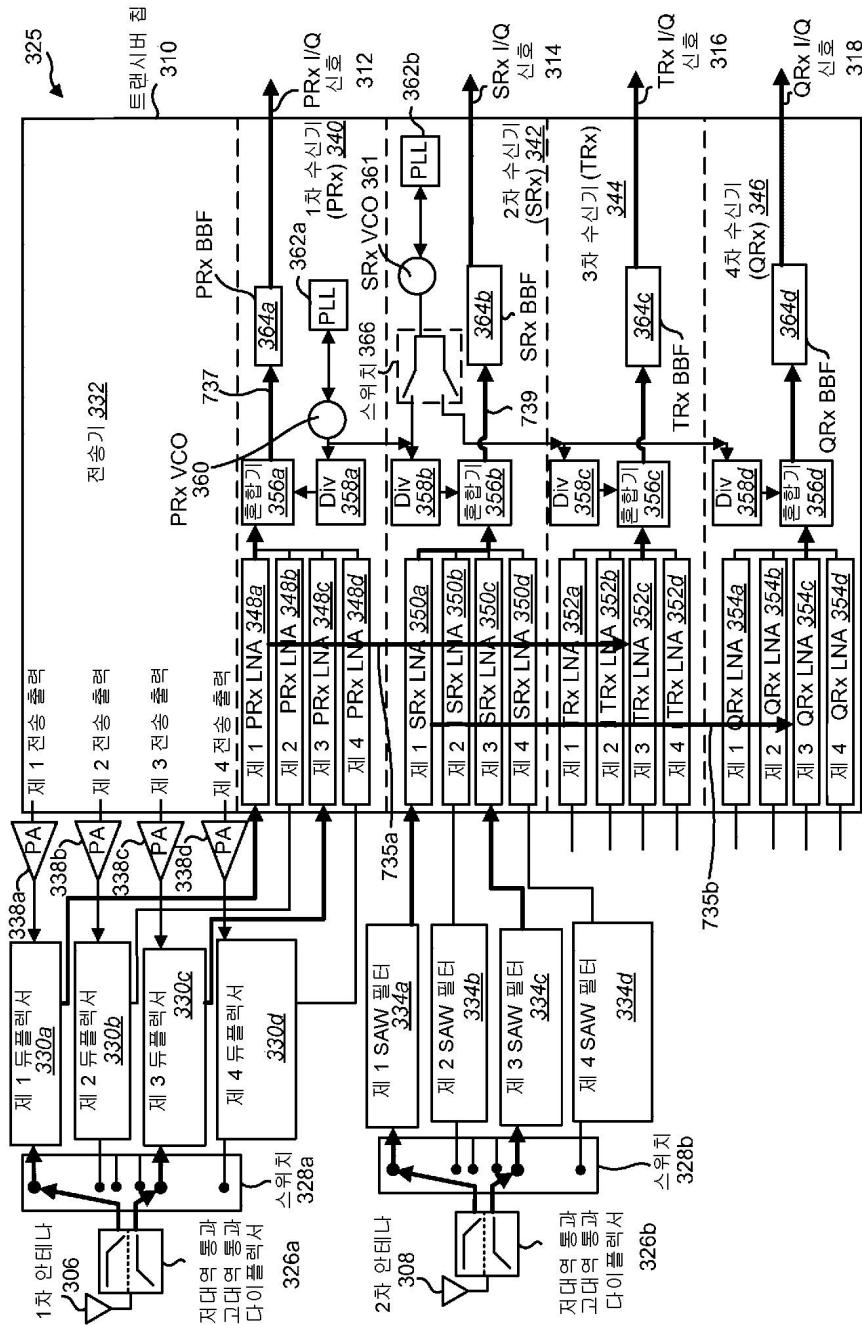
도면5



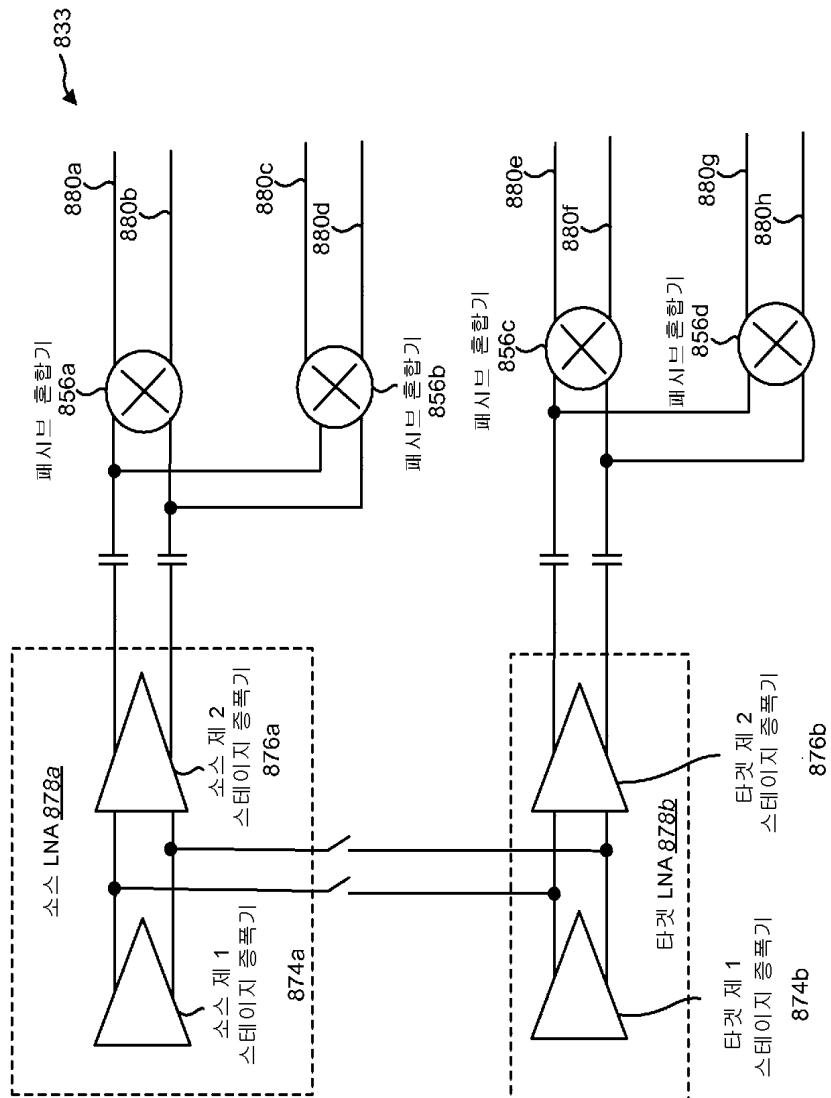
도면6



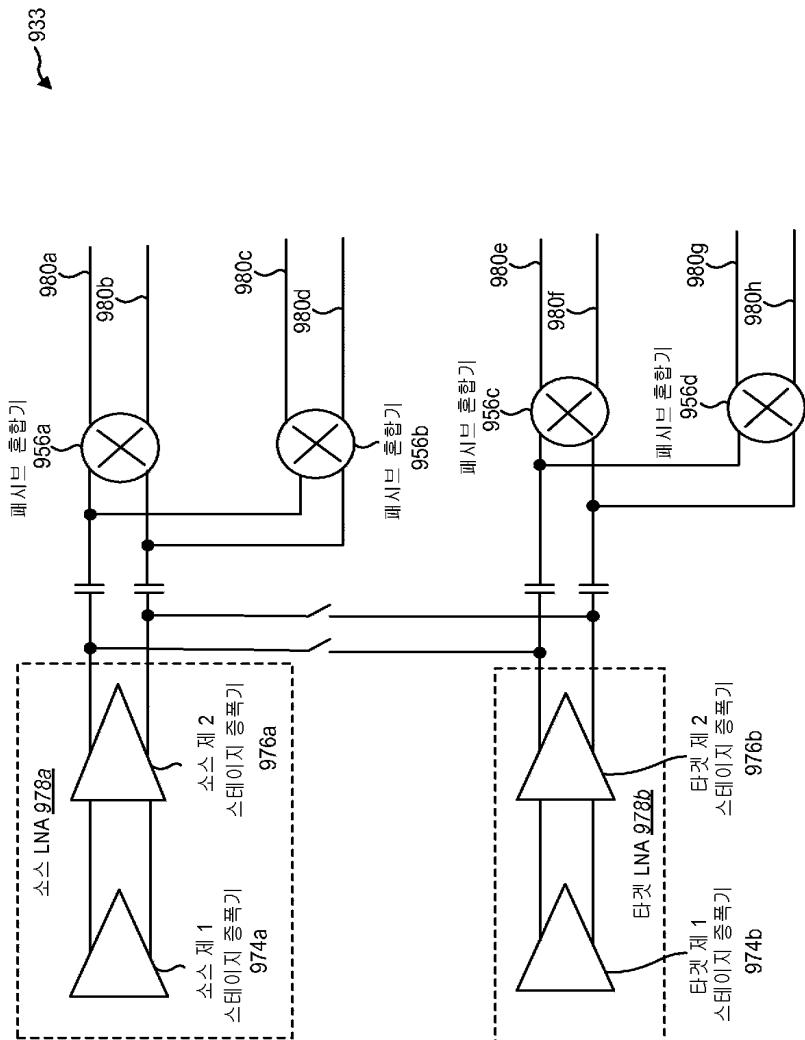
도면7



도면8



도면9



도면10

