

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第4区分

【発行日】令和4年5月13日(2022.5.13)

【国際公開番号】WO2019/239246

【出願番号】特願2020-524940(P2020-524940)

【国際特許分類】

G 1 1 C 11/54(2006.01)

G 1 1 C 11/405(2006.01)

G 0 6 N 3/063(2006.01)

H 0 1 L 29/786(2006.01)

H 0 1 L 21/8234(2006.01)

10

【F I】

G 1 1 C 11/54

G 1 1 C 11/405

G 0 6 N 3/063

H 0 1 L 29/78 6 1 8 B

H 0 1 L 29/78 6 1 3 B

H 0 1 L 27/088 E

20

【手続補正書】

【提出日】令和4年4月29日(2022.4.29)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1回路を有し、

30

前記第1回路は、第1入力端子と、第2入力端子と、第1出力端子と、第2出力端子と、第2回路と、第3回路と、切り替え回路と、を有し、

前記第2回路は、第1トランジスタを有し、

前記第1トランジスタは、第1ゲートと、第2ゲートと、を有し、

前記切り替え回路は、第3乃至第5入力端子を有し、

前記第1入力端子は、前記第2回路の入力端子に電氣的に接続され、

前記第2入力端子は、前記第3回路の入力端子に電氣的に接続され、

前記第2回路の出力端子は、前記第3入力端子に電氣的に接続され、

前記第3回路の出力端子は、前記第4入力端子に電氣的に接続され、

前記第2回路は、

40

前記第2回路の入力端子に入力された信号を補正して、前記第2回路の出力端子に補正された信号を出力する機能と、

前記第1トランジスタの前記第2ゲートの電位に応じて、前記第2回路の入力端子に信号が入力されてから、前記第2回路の出力端子から補正された信号が出力されるまでの時間を変動させる機能と、を有し、

前記第3回路は、前記第3回路の入力端子に入力された信号を補正して、前記第3回路の出力端子に補正された信号を出力する機能を有し、

前記切り替え回路は、前記第5入力端子に入力された信号に応じて、前記第3入力端子と、前記第1出力端子又は前記第2出力端子の一方と、を電氣的に接続させ、かつ前記第4入力端子と、前記第1出力端子又は前記第2出力端子の他方と、を電氣的に接続させる機

50

能を有する、半導体装置。

【請求項 2】

請求項 1 において、前記第 1 回路を複数段、有し、

前段の前記第 1 回路の前記第 1 出力端子は、後段の前記第 1 回路の前記第 1 入力端子に電氣的に接続され、

前段の前記第 1 回路の前記第 2 出力端子は、後段の前記第 1 回路の前記第 2 入力端子に電氣的に接続され、

全ての前記第 1 回路の前記第 1 トランジスタの前記第 2 ゲートのそれぞれには、対応する第 1 データに応じた電位が印加され、かつ全ての前記切り替え回路の前記第 5 入力端子のそれぞれには、対応する第 2 データに応じた第 1 信号が印加されている場合に、一段目の前記第 1 回路の前記第 1 入力端子と前記第 2 入力端子とにそれぞれ入力信号が入力されることによって、最終段の前記第 1 回路の前記第 1 出力端子と前記第 2 出力端子とから出力されるそれぞれの出力信号の時間差は、前記第 1 データと前記第 2 データの積和に応じた時間となる、半導体装置。

10

【請求項 3】

請求項 2 において、第 4 回路を有し、

前記第 4 回路は、前記最終段の前記第 1 回路の前記第 1 出力端子と、前記第 2 出力端子と、に電氣的に接続され、

前記第 4 回路は、前記出力信号の時間差に応じた信号を生成する機能を有する、半導体装置。

20

【請求項 4】

請求項 1 乃至請求項 3 のいずれかーにおいて、

前記第 2 回路は、第 2 トランジスタと、第 1 保持部と、第 1 インバータ回路と、を有し、

前記第 1 トランジスタは、n チャンネル型トランジスタであって、

前記第 2 トランジスタは、p チャンネル型トランジスタであって、

前記第 2 回路の入力端子は、前記第 2 トランジスタのゲートと、前記第 1 トランジスタの前記第 1 ゲートと、に電氣的に接続され、

前記第 2 トランジスタの第 1 端子は、前記第 1 トランジスタの第 1 端子と、前記第 1 インバータ回路の入力端子と、に電氣的に接続され、

前記第 1 インバータ回路の出力端子は、前記第 2 回路の出力端子に電氣的に接続され、

30

前記第 1 トランジスタの前記第 2 ゲートは、前記第 1 保持部に電氣的に接続され、

前記第 1 保持部は、前記第 1 トランジスタの前記第 2 ゲートの電位を保持する機能を有する、半導体装置。

【請求項 5】

請求項 1 乃至請求項 3 のいずれかーにおいて、

前記第 2 回路は、第 2 乃至第 5 トランジスタと、第 1 保持部と、第 2 保持部と、第 1 インバータ回路と、を有し、

前記第 1 トランジスタ、及び前記第 3 トランジスタは、n チャンネル型トランジスタであって、

前記第 2 トランジスタは、p チャンネル型トランジスタであって、

40

前記第 4 トランジスタは、第 3 ゲートと、第 4 ゲートと、を有し、

前記第 2 回路の入力端子は、前記第 2 トランジスタのゲートと、前記第 4 トランジスタの前記第 3 ゲートと、前記第 1 トランジスタの前記第 1 ゲートと、に電氣的に接続され、

前記第 2 トランジスタの第 1 端子は、前記第 3 トランジスタの第 1 端子と、前記第 5 トランジスタの第 1 端子と、前記第 1 インバータ回路の入力端子と、に電氣的に接続され、

前記第 3 トランジスタの第 2 端子は、前記第 1 トランジスタの第 1 端子に電氣的に接続され、

前記第 5 トランジスタの第 2 端子は、前記第 4 トランジスタの第 1 端子に電氣的に接続され、

前記第 1 インバータ回路の出力端子は、前記第 2 回路の出力端子に電氣的に接続され、

50

前記第 1 トランジスタの前記第 2 ゲートは、前記第 1 保持部に電氣的に接続され、
 前記第 4 トランジスタの前記第 4 ゲートは、前記第 2 保持部に電氣的に接続され、
 前記第 1 保持部は、前記第 1 トランジスタの前記第 2 ゲートの電位を保持する機能を有し
 、
 前記第 2 保持部は、前記第 4 トランジスタの前記第 4 ゲートの電位を保持する機能を有す
 る、半導体装置。

【請求項 6】

請求項 1 乃至請求項 3 のいずれか一において、
 前記第 2 回路は、第 2 トランジスタと、第 3 トランジスタと、第 1 保持部と、第 1 インバ
 ータ回路と、を有し、
 前記第 1 トランジスタ、及び前記第 3 トランジスタのそれぞれは、n チャンネル型トランジ
 スタであって、
 前記第 2 トランジスタは、p チャンネル型トランジスタであって、
 前記第 2 回路の入力端子は、前記第 2 トランジスタのゲートと、前記第 3 トランジスタの
 ゲートと、前記第 1 トランジスタの前記第 1 ゲートと、に電氣的に接続され、
 前記第 2 トランジスタの第 1 端子は、前記第 3 トランジスタの第 1 端子と、前記第 1 イン
 バータ回路の入力端子と、に電氣的に接続され、
 前記第 3 トランジスタの第 2 端子は、前記第 1 トランジスタの第 1 端子と、に電氣的に接
 続され、
 前記第 1 インバータ回路の出力端子は、前記第 2 回路の出力端子に電氣的に接続され、
 前記第 1 トランジスタの前記第 2 ゲートは、前記第 1 保持部に電氣的に接続され、
 前記第 1 保持部は、前記第 1 トランジスタの前記第 2 ゲートの電位を保持する機能を有す
 る、半導体装置。

10

20

【請求項 7】

請求項 1 乃至請求項 3 のいずれか一において、
 前記第 2 回路は、負荷素子と、第 1 保持部と、第 1 インバータ回路と、を有し、
 前記第 2 回路の入力端子は、前記第 1 トランジスタの前記第 1 ゲートに電氣的に接続され
 、
 前記負荷素子の第 1 端子は、前記第 1 トランジスタの第 1 端子と、前記第 1 インバータ回
 路の入力端子と、に電氣的に接続され、
 前記第 1 インバータ回路の出力端子は、前記第 2 回路の出力端子に電氣的に接続され、
 前記第 1 トランジスタの前記第 2 ゲートは、前記第 1 保持部に電氣的に接続され、
 前記第 1 保持部は、前記第 1 トランジスタの前記第 2 ゲートの電位を保持する機能を有す
 る、半導体装置。

30

【請求項 8】

請求項 4 乃至請求項 7 のいずれか一において、
 前記第 1 保持部は、第 6 トランジスタと、容量素子と、を有し、
 前記第 1 トランジスタの前記第 2 ゲートは、前記第 6 トランジスタの第 1 端子と、前記容
 量素子の第 1 端子と、に電氣的に接続され、
 前記第 6 トランジスタは、チャンネル形成領域に金属酸化物を有する、半導体装置。

40

【請求項 9】

請求項 4 乃至請求項 7 のいずれか一において、
 前記第 1 保持部は、第 2 インバータ回路と、第 3 インバータ回路と、を有し、
 前記第 1 トランジスタの前記第 2 ゲートは、前記第 2 インバータ回路の入力端子と、前記
 第 3 インバータ回路の出力端子と、に電氣的に接続され、
 前記第 2 インバータ回路の出力端子は、前記第 3 インバータ回路の入力端子に電氣的に接
 続されている、半導体装置。

【請求項 10】

請求項 1 乃至請求項 9 のいずれか一において、
 前記第 1 トランジスタは、チャンネル形成領域に金属酸化物を有する、半導体装置。

50

【請求項 1 1】

請求項 1 乃至請求項 1 0 のいずれか一の半導体装置を有し、
前記半導体装置によってニューラルネットワークの演算を行う、電子機器。

10

20

30

40

50