

POPIS VYNÁLEZU K AUTORSKÉMU OSVEDČENIU

231520
(11) (B1)



ÚŘAD PRO VYNÁLEZY
A OBJEVY

(22) Prihlášené 28 06 82
(21) (PV 4809-82)

(40) Zverejnené 15 09 83

(45) Vydané 15 12 86

(51) Int. C1.3
G 06 F 3/00

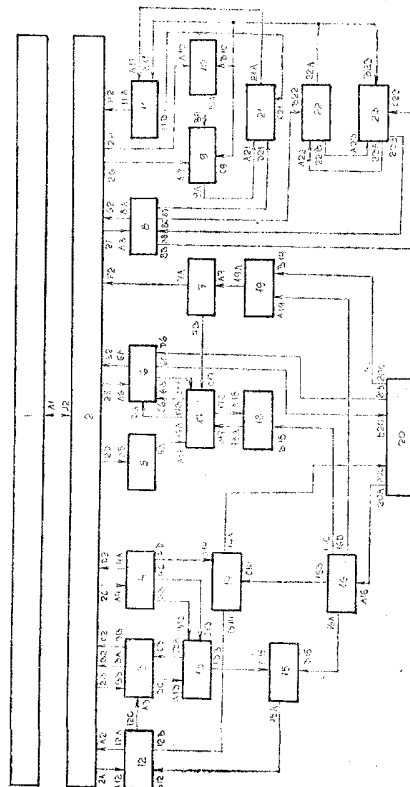
(75)

Autor vynálezu

HLUŠEK JÁN ing., SCHWARTZ LADISLAV ing., ŽILINA

(54) Zapojenie synchronného adaptora pre počítačové systémy so spoločnou zbernicou a synchronnou komunikáciou v procedúrach bytovo orientovaných označovaného písmenom B

Synchronný adaptor označovaný písmenom B je určený na pripojenie počítačových systémov so spoločnou zbernicou k počítačovému systémom používajúcim bytovo orientované procedúry prenosu dát ako i na vzájomné prepojenie počítačových systémov so spoločnou zbernicou. Zapojenie synchronného adaptora — B zabezpečuje vysielanie i príjem synchronnej informácie ako i výpočet zabezpečovacej postupnosti.



Vynález sa týka zapojenia synchronného adaptora pre počítačové systémy so spoločnou zbernicou a synchronnou komunikáciou v procedúrach bytovo orientovaných označovaného písmenom B.

Doteraz známe zapojenia synchronného adaptora umožňujú prenos v procedúrach bitovo, bitovo-bytovo alebo bytovo orientovaných. Avšak zapojenie synchronného adaptora pre prenos v procedúrach bytovo orientovaných je zložité, pozostáva z dvoch zariadení samostatne pripojených na zbernicu počítačového systému, predstavuje dve záťaže pre zbernicu a je realizované na dvoch doskách plošných spojov.

Vyššie uvedené nedostatky odstraňuje zapojenie synchronného adaptora pre počítačové systémy so spoločnou zbernicou a synchronnou komunikáciou v procedúrach bytovo orientovaných označovaného písmenom B, podľa vynálezu, ktorého podstata je v tom, že prvé výstupy bloku styku so zbernicou sú pripojené na vstupy bloku riadenia vysielача, na ktorého hradlovací vstup je pripojený výstup čítača vyslaných bitov, pričom výstup bloku riadenia vysielача je spojený so zapisovacím vstupom serializátora, zatiaľ čo výstup bloku riadenia vysielача je pripojený na prvý vstup bloku styku so zbernicou a výstup bloku riadenia vysielача je spojený so vstupom stavového registra vysielача, ktorého vstupy sú spojené s druhými výstupmi bloku styku so zbernicou, na ktorého druhé vstupy sú pripojené výstupy stavového registra vysielача a tretie vstupy bloku styku so zbernicou sú pripojené k výstupom stavového registra vysielача, ktorého výstup je spojený so vstupom hradlovacieho bloku, ktorého druhý výstup je spojený s uvoľňovacím vstupom čítača vyslaných bitov, zatiaľ čo hodinový vstup čítača vyslaných bitov je spojený s prvým výstupom bloku časovania, ktorého druhý výstup je pripojený na časovací vstup serializátora, pričom výstup serializátora je spojený so vstupom bloku prevodníkov, ktorého výstupu sú spojené so vstupmi bloku časovania, zatiaľ čo tretie výstupy bloku styku so zbernicou sú pripojené na vstupy dátového registra vysielача, ktorého výstupy sú spojené so vstupmi serializátora, pričom výstup dátového registra vysielача je spojený so vstupom hradlovacieho bloku, ktorého výstup je spojený so vstupom stavového registra vysielача a štvrté vstupy bloku styku so zbernicou sú pripojené na výstupy dátového registra vysielача, ktorého výstup je spojený so vstupom hradlovacieho bloku, zatiaľ čo blok styku so zbernicou je svojimi štvrtými výstupmi spojený so vstupmi registra parametrov, ktorého výstupy sú spojené so vstupmi bloku riadenia prijímača a taktiež bloku styku so zbernicou je svojimi piatimi výstupmi spojený so vstupmi registra stavov, ktorý je prvými riadiacimi výstupmi spojený so vstupmi bloku styku so zbernicou, zatiaľ čo blok

prevodníkov je riadiacimi výstupmi spojený so vstupmi registra stavov prijímača, ktorý je druhými riadiacimi výstupmi spojený so vstupmi bloku prevodníkov a tento je spojený dátovým výstupom so vstupom deserializátora, ku ktorému je pripojený na hodinový vstup výstup bloku časovania, pričom výstupy deserializátora sú pripojené na vstupy prijímacieho dátového registra, ktorého prvé dátové výstupy sú pripojené na šieste vstupy bloku styku so zbernicou a druhé dátové výstupy prijímacieho dátového registra sú pripojené na vstupy bloku riadenia prijímača, ktorý je spojený prvým riadiacim výstupom so vstupom čítača prijatých bitov a na jeho hodinový vstup je pripojený výstup bloku časovania, zatiaľ čo výstup čítača prijatých bitov je pripojený na vstup bloku riadenia a jeho druhý riadiaci výstup je pripojený na vstup registra stavov prijímača, pričom tretí riadiaci výstup bloku riadenia prijímača je pripojený na vstup registra stavov prijímača, ktorého tretí riadiaci výstup je pripojený na vstup bloku riadenia prijímača, zatiaľ čo šieste výstupy bloku styku so zbernicou sú spojené so vstupmi stavového registra pomocnej aritmetiky, ktorého výstup je pripojený na vstup bloku riadenia pomocnej aritmetiky, pričom výstup stavového registra pomocnej aritmetiky je pripojený na vstup bloku časovania pomocnej aritmetiky, na ktorého ďalší vstup je pripojený výstup bloku riadenia pomocnej aritmetiky, zatiaľ čo časovací výstup bloku časovania pomocnej aritmetiky je pripojený na hodinový vstup bloku riadenia pomocnej aritmetiky ako aj na hodinový vstup registra výpočtu zabezpečenia a ďalej na hodinový vstup dátového registra horného bytu i na hodinový vstup dátového registra dolného bytu, ktorého sériový výstup je pripojený na vstup bloku spätnej väzby, pričom druhý vstup bloku spätnej väzby je spojený s výstupom stavového registra pomocnej aritmetiky, ktorého výstupy sú pripojené na siedme vstupy bloku styku so zbernicou, pričom ôsme výstupy bloku styku so zbernicou sú pripojené na vstupy dátového registra horného bytu, ktorého sériový výstup je spojený so sériovým vstupom dátového registra dolného bytu, zatiaľ čo na vstupy dátového registra dolného bytu sú pripojené na siedme vstupy bloku styku so zbernicou, ktorého ôsme vstupy sú spojené s výstupmi registra výpočtu zabezpečenia, ktorého sériový výstup je pripojený so vstupom bloku spätnej väzby, pričom výstup bloku spätnej väzby je spojený so vstupom registra výpočtu zabezpečenia, zatiaľ čo výstup bloku časovania pomocnej aritmetiky je spojený so vstupom bloku riadenia pomocnej aritmetiky, ktorého výstup je privedený na dátový vstup stavového registra pomocnej aritmetiky.

Zapojenie synchronného adaptora ozna-

čovaného písmenom B podľa tohto vynálezu je oproti doteraz známym zapojeniam výhodné preto, lebo je realizované s menším počtom súčiastok, je umiestnené na jednej doske plošných spojov a predstavuje len jednu záťaž pre zbernicu počítačového systému.

Na priloženom výkrese je zobrazená celková bloková schéma synchronného adaptora označovaného písmenom B.

Synchronný adaptor označovaný písmenom B je na spoločnú zbernicu **1** počítačového systému pripojený prostredníctvom bloku **2** styku so zbernicou, ktorý generuje signály pre zápis alebo čítanie niektorého z nasledovných registrov: stavového registra **3** vysielateľa, dátového registra **4** vysielateľa, registra **5** parametrov, registra **6** stavov prijímateľa, prijímacieho dátového registra **7**, stavového registra **8** pomocnej aritmetiky, dátového registra **9** dolného byte, dátového registra **8** horného byte a registra **11** výpočtu zabezpečenia. Vysielateľ slúži na serializáciu vysielaných dát a zabezpečovacej postupnosti. Časovanie vysielateľa je generované v bloku **16** časovania a je závislé od časovacích signálov **20A** bloku **20** prevodníkov, ktoré sú pripojené na vstupy **A16** bloku **16** časovania. Prvý výstup **16A** bloku **16** časovania je pripojený na hodinový vstup **B15** čítača **15** vyslaných bitov, zatiaľ čo na uvoľňovací vstup **A15** je privedený druhý výstup **13B** hradlovacieho bloku **13**. Uvoľnenie činnosti vysielateľa nastane po nastavení zapisovacieho signálu a stavových bitov **2B** bloku **2** styku so zbernicou, ktoré sú privedené na vstupy **B3** stavového registra **3** vysielateľa a po nastavení zapisovacieho signálu, stavových a dátových bitov **2C**, ktoré sú pripojené na vstupy **A4** dátového registra **4** vysielateľa. V závislosti na vstupoch **A13**, **B13**, **C13** hradlovacieho bloku **13** sa nastaví jeho výstup **13B**, ktorým sa uvoľňuje činnosť čítača **15** vyslaných bitov. Výstup **15A** čítača **15** vyslaných bitov sa nastaví po vyslaní celého bytu a spôsobí generovanie žiadosti o prerušenie po nastavení výstupu **12A** v bloku **12** riadenia vysielateľa. Zároveň sa nastaví aj výstup **12B**, ktorý povolí prepis dátového bytu z dátového registra **4** vysielateľa do serializátora **14**.

Pri prijímaní sa zapíše z bloku **2** styku so zbernicou cez štvrté výstupy **2D** do vstupov **A5** registra **5** parametrov synchronizačný znak, ktorý sa cez výstupy **5A** a vstupy **A17** porovnáva v bloku **17** riadenia prijímateľa s prijímanými znakmi a ďalej sa z bloku **2** styku so zbernicou cez piate výstupy **2E** a vstupy **A6** zapíše do registra **6** stavov prijímateľa riadiace signály modemu a povolenie činnosti prijímateľa, na základe čoho sa signálom z tretieho riadiaceho výstupu **6B** vstupujúceho do vstupu **B17** bloku **17** riadenia prijímateľa povolí činnosť prijímateľa, čo má za následok, že prichádzajúce dáta z dátového vstupu **20C** bloku **20** prevodníkov vstupujú do vstupu **B19** deserializátora

19 spolu s hodinami prichádzajúcimi z bloku **16** časovania z jeho výstupu **16D** do hodinového vstupu **A19** deserializátora **19**, z ktorého prijatý znak je prepísaný z výstupov **19A** do vstupov **A7** prijímacieho dátového registra **7**, odkiaľ je znak ďalej predložený riadiacemu programu cez prvé dátové výstupy **7A**, ktoré vstupujú do vstupov **F2** bloku **2**, styku so zbernicou a súčasne je porovnaný cez druhé dátové výstupy **7B** prijímacieho dátového registra **7** a vstupy **C17** bloku **17** riadenia prijímateľa s už zapísaným synchronizačným znakom do registra **5** parametrov, ako výsledok tohto porovnania generuje blok **17** riadenia prijímateľa signál, ktorý je výsledkom dvojnásobnej zhody, čo znamená, že nasledovali za sebou dva synchronizačné znaky a tento signál cez prvý riadiaci výstup **17C** bloku **17** riadenia prijímateľa vstupuje do vstupu **A18** čítača **18** prijatých bitov nasynchronizuje jeho činnosť a zároveň do tohto bloku vstupujú do hodinového vstupu **B18** čítača **18** prijatých bitov hodiny z výstupu **16C** bloku **16** časovania, čo spôsobuje v čítači **18** prijatých bitov pravidelné nastavovanie po rôznych prijatých bitoch signálu na výstupe **18A**, ktorý vstupuje do vstupu **D17** bloku **17** riadenia prijímateľa, kde spôsobí na začiatku správy nastavenie signálu aktivity prijímateľa na treťom riadiacom výstupe **17B**, ktorý vstupuje do vstupu **C6** registra **6** stavov prijímateľa, a taktiež spôsobuje po každom prijatom znaku nastavovanie signálu na druhom riadiacom výstupe **17A** bloku **17** riadenia prijímateľa vstupujúceho do vstupu **B6** registra **6** stavov prijímateľa a ďalej prostredníctvom registra **6** stavov prijímateľa je riadený modem druhými riadiacimi výstupmi **6C** vstupujúcimi do vstupov **B20** bloku **20** prevodníkov odkiaľ ako kontrolné signály riadenia modemu vystupujú riadiace výstupy **20B** vstupujúce do vstupov **D6** registra **6** stavov prijímateľa, odkiaľ sú predávané riadiacemu programu spolu so signálmi zo vstupov **B6**, **C6** cez prvé riadiace výstupy **6A** registra **6** stavov prijímateľa do vstupov **E2** bloku **2** styku so spoločnou zbernicou.

Zabezpečovacia postupnosť sa vypočíta pred vyslaním bloku dát alebo v priebehu jeho vysielania. Nastavením zapisovacieho signálu a stavových bitov **2F** v bloku **2** styku so zbernicou, ktoré sú privedené na vstupy **A8** stavového registra **8** pomocnej aritmetiky, sú určené spätné väzby v bloku **21** spätnej väzby pre výpočet pozdĺžnej parity alebo cyklického zabezpečenia. Dáta, z ktorých je vypočítavané zabezpečenie spoločne so zapisovacími signálmi sú privádzané na vstupy **A9**, **A10** dátových registrov **9**, **10** dolného a horného bytu, pričom sériový výstup **10A** dátového registra **10** horného bytu je spojený so sériovým vstupom **B9** dátového registra **9** dolného bytu, ktorého sériový výstup **9A** je privedený na vstup **A21** bloku **21** spätnej väzby. Časovanie sa zaistú-

je v bloku 22 časovania spätnej väzby. Na základe nastavenia výstupu 8B stavového registra 8 pomocnej aritmetiky sa na výstupe 22A bloku 22 časovania pomocnej arit-

metiky generuje osem alebo šesťnásť časovacích impulzov. Výsledná zabezpečovacia postupnosť sa prečíta z výstupov 11A registra 11 výpočtu zabezpečenia.

PREDMET VYNÁLEZU

Zapojenie synchronného adaptora pre počítačové systémy so spoločnou a synchronnou komunikáciou v procedúrach bytovo orientovaných označovaného písmenom B, vyznačujúce sa tým, že prvé výstupy (2A) bloku (2) styku so zbernicou sú pripojené na vstupy (A12) bloku (12) riadenia vysielateľa, na ktorého hradlovací vstup (B12) je pripojený výstup (15A) čítača (15) vyslaných bitov, pričom výstup (12B) bloku (12) riadenia vysielateľa je spojený so zapisovacím vstupom (B14) serializátora (14), zatiaľ čo výstup (12A) bloku (12) riadenia vysielateľa je pripojený na prvý vstup (A2) bloku (2) styku so zbernicou a výstup (12C) bloku (12) riadenia vysielateľa je spojený so vstupom (A3) stavového registra (3) vysielateľa, ktorého vstupy (B3) sú spojené s druhými výstupmi (2B) bloku (2) styku so zbernicou, na ktorého druhé vstupy (B2) sú pripojené výstupy (3A) stavového registra (3) vysielateľa a tretie vstupy (C2) bloku (2) styku so zbernicou sú pripojené k výstupom (3B) stavového registra (3) vysielateľa, ktorého výstup (3C) je spojený so vstupom (A13) hradlovacieho bloku (13), ktorého druhý výstup (13B) je spojený s uvoľňovacím vstupom (A15) čítača (15) vyslaných bitov, zatiaľ čo hodinový vstup (B15) čítača (15) vyslaných bitov je spojený s prvým výstupom (16A) bloku (16) časovania, ktorého druhý výstup (16B) je pripojený na časovací vstup (C14) serializátora (14), pričom výstup (14A) serializátora (14) je spojený so vstupom (A20) bloku (20) prevodníkov, ktorého výstupy (20A) sú spojené so vstupmi (A16) bloku (16) časovania, zatiaľ čo tretie výstupy (2C) bloku (2) styku so zbernicou sú pripojené na vstupy (A4) dátového registra (4) vysielateľa, ktorého výstupy (4D) sú spojené so vstupmi (A14) serializátora (14), pričom výstup (4B) dátového registra (4) vysielateľa je spojený so vstupom (B13) hradlovacieho bloku (13), ktorého výstup (13A) je spojený so vstupom (C3) stavového registra (3) vysielateľa a štvrté vstupy (D2) bloku (2) styku so zbernicou sú pripojené na výstupy (4A) dátového registra (4) vysielateľa, ktorého výstup (4C) je spojený so vstupom (C13) hradlovacieho bloku (13), zatiaľ čo blok (2) styku so zbernicou je svojimi štvrtými výstupmi (2D) spojený so vstupmi (A5) registra (5) parametrov, ktorého výstupy (5A) sú spojené so vstupmi (A17) bloku (17) riadenia prijímača a taktiež blok (2) styku so zbernicou je svojimi piatymi výstupmi (2E) spojený so vstupmi (A16) registra (6) sta-

vov, ktorý je prvými riadiacimi výstupmi (6A) spojený so vstupmi (E2) bloku (2) styku so zbernicou, zatiaľ čo blok (20) prevodníkov je riadiacimi výstupmi (20B) spojený so vstupmi (D6) registra (6) stavov prijímača, ktorý je druhými riadiacimi výstupmi (6C) spojený so vstupmi (B20) bloku (20) prevodníkov, a tento je spojený dátovým výstupom (20C) so vstupom (B19) deserializátora (19), ku ktorému je pripojený na hodinový vstup (A19) výstup (16D) bloku (16) časovania, pričom výstupy (19A) deserializátora (19) sú pripojené na vstupy (A7) prijímacieho dátového registra (7), ktorého prvé dátové výstupy (7A) sú pripojené na šieste vstupy (F2) bloku (2) styku so zbernicou, a druhé dátové výstupy (7B) prijímacieho dátového registra (7) sú pripojené na vstupy (C17) bloku (17) riadenia prijímača, ktorý je spojený prvým riadiacim výstupom (17C) so vstupom (A18) čítača (18) prijatých bitov, a na jeho hodinový vstup (B18) je pripojený výstup (16C) bloku (16) časovania, zatiaľ čo výstup (18A) čítača (18) prijatých bitov je pripojený na vstup (D17) bloku (17) riadenia a jeho druhý riadiaci výstup (17A) je pripojený na vstup (B6) registra (6) stavov prijímača, pričom tretí riadiaci výstup (17B) bloku (17) riadenia prijímača je pripojený na vstup (C6) registra (6) stavov prijímača, ktorého tretí riadiaci výstup (6B) je pripojený na vstup (B17) bloku (17) riadenia prijímača, zatiaľ čo šieste výstupy (2F) bloku (2) styku so zbernicou sú spojené so vstupmi (A8) stavového registra (8) pomocnej aritmetiky, ktorého výstup (8B) je pripojený na vstup (C23) bloku (23) riadenia pomocnej aritmetiky, pričom výstup (8C) stavového registra (8) pomocnej aritmetiky je pripojený na vstup (B22) bloku (22) časovania pomocnej aritmetiky, na ktorého ďalší vstup (A22) je pripojený výstup (23A) bloku (23) riadenia pomocnej aritmetiky, zatiaľ čo časovací výstup (22A) bloku (22) časovania pomocnej aritmetiky je pripojený na hodinový vstup (B23) bloku (23) riadenia pomocnej aritmetiky, ako aj na hodinový vstup (B11) registra (11) výpočtu zabezpečenia a ďalej na hodinový vstup (B10) dátového registra (10) horného bytu i na hodinový vstup (C9) dátového registra (9) dolného bytu, ktorého sériový výstup (9A) je pripojený na vstup (A21) bloku (21) spätnej väzby, pričom druhý vstup (B21) bloku (21) spätnej väzby je spojený s výstupom (8D) stavového registra (8) pomoc-

nej aritmetiky, ktorého výstupy (8A) sú pripojené na siedme vstupy (G2) bloku (2) styku so zbernicou, pričom ôsme výstupy (2H) bloku (2) styku so zbernicou sú pripojené na vstupy (A10) dátového registra (10) horného bytu, ktorého sériový výstup (10A) je spojený so sériovým vstupom (B9) dátového registra (9) dolného bytu, zatiaľ čo na vstupy (A9) dátového registra (9) dolného bytu sú pripojené na siedme vstupy (2G) bloku (2) styku so zbernicou, ktorého ôsme vstupy (H2) sú spojené s výstupmi (11A)

registra (11) výpočtu zabezpečenia, ktorého sériový výstup (11B) je prepojený so vstupom (C21) bloku (21) spätnej väzby, pričom výstup (21A) bloku (21) spätnej väzby je spojený so vstupom (A11) registra (11) výpočtu zabezpečenia, zatiaľ čo výstup (22A) bloku (22) časovania pomocnej aritmetiky je spojený so vstupom (A23) bloku (23) riadenia pomocnej aritmetiky, ktorého výstup (23B) je privedený na dátový vstup (B8) stavového registra (8) pomocnej aritmetiky.

1 list výkresov

