



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2007년12월14일
(11) 등록번호 10-0785695
(24) 등록일자 2007년12월07일

(51) Int. Cl.
H01M 4/02 (2006.01) H01M 4/38 (2006.01)
(21) 출원번호 10-2005-7007918
(22) 출원일자 2005년05월04일
심사청구일자 2005년05월04일
번역문제출일자 2005년05월04일
(65) 공개번호 10-2005-0075374
(43) 공개일자 2005년07월20일
(86) 국제출원번호 PCT/GB2003/004783
국제출원일자 2003년11월05일
(87) 국제공개번호 WO 2004/042851
국제공개일자 2004년05월21일
(30) 우선권주장
0225779.8 2002년11월05일 영국(GB)
(56) 선행기술조사문헌
W02001013414 A1
(뒷면에 계속)
전체 청구항 수 : 총 11 항

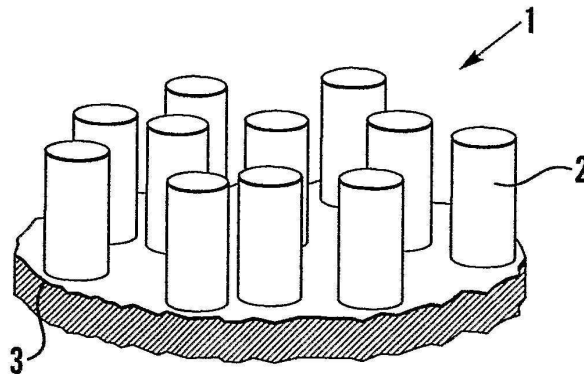
(73) 특허권자
임페리얼 이노베이션스 리미티드
영국 런던 에스더블유7 2에이제트 임페리얼컬리지
일렉트릭얼 앤드 일렉트로닉 엔지니어링 빌딩 레
벨 12
(72) 발명자
그린 미노
영국 런던 에스더블유13 9큐에이치, 바네스, 제라
드 로드55
(74) 대리인
정세성

(54) 구조화된 실리콘 양극

(57) 요약

실리콘 기판에서 하나의 집적 유닛(unit)으로 칩 상에 제조되는 실리콘 및 리튬 배터리는 n-형 실리콘 웨이퍼 상에 제조된 서브-미크론 직경의 실리콘 필러들로부터 형성된 실리콘 양극을 포함한다.

대표도 - 도1



(56) 선행기술조사문헌

W02001096847 A1

KR1019980012683 A

JP10199524 A

KR1020010022161 A

JP2001291514 A

JP05315316 A

특허청구의 범위

청구항 1

서브-미크론 실리콘 필러(pillar)들의 어레이가 그 위에 형성되어 있는 실리콘 기판을 포함하는 것을 특징으로 하는 배터리용 실리콘 전극.

청구항 2

서브-미크론 실리콘 필러(pillar)들의 어레이가 n형 실리콘 기판상에 형성된 것을 특징으로 하는 실리콘 양극.

청구항 3

제2항에 있어서, 상기 실리콘 양극은 웨이퍼와 접합된 실리콘-온-인슐레이터(silicon-on-insulator) 기판상에 형성되는 것을 특징으로 하는 실리콘 양극.

청구항 4

제2항에 있어서, 상기 실리콘 필러들의 부분 피복율(fractional coverage)은 상기 기판의 0.5를 초과하지 않는 것을 특징으로 하는 실리콘 양극.

청구항 5

(a) 가용성 고체로 된 필름을 친수성 실리콘 기판상에 형성하는 단계;

(b) 상기 필름을 용매 증기에 노출시킴으로써, 필름은 표면상에서 분리된 반구형 섬(island)들의 어레이로 재조직하는 단계;

(c) 상기 노출된 실리콘을 에칭하여 제거하고 상기 섬들에 대응하는 필러들을 남기기 위하여 레지스트로 가용성 고체로 된 상기 섬들을 구비한 실리콘 기판을 반응성 이온 에칭하는 단계;

를 포함하는 것을 특징으로 하는 실리콘 전극 형성 방법.

청구항 6

상기 제2항 내지 제4항 중 어느 한 항에 있어서,

상기 실리콘 필러는 0.1-1.0 미크론의 지름(d) 및 1-10 미크론의 높이(H)를 가지는 것을 특징으로 하는 실리콘 양극.

청구항 7

상기 제2항 내지 제4항 중 어느 한 항에 있어서,

상기 실리콘 필러는 0.3 미크론의 지름(d) 및 6 미크론의 높이(H)를 가지는 것을 특징으로 하는 실리콘 양극.

청구항 8

상기 제2항 내지 제4항 중 어느 한 항의 양극을 포함하는 것을 특징으로 하는 리튬 배터리.

청구항 9

상기 제1항에 있어서,

상기 실리콘 필러는 0.1-1.0 미크론의 지름(d) 및 1-10 미크론의 높이(H)를 가지는 것을 특징으로 하는 실리콘 전극.

청구항 10

상기 제1항에 있어서,

상기 실리콘 필러는 0.3 미크론의 지름(d) 및 6 미크론의 높이(H)를 가지는 것을 특징으로 하는 실리콘 전극.

청구항 11

상기 제 1항의 전극을 포함하는 것을 특징으로 하는 리튬 배터리.

명세서

기술 분야

<1> 본 발명은 리튬 배터리에 적용하기 위한 구조화된 실리콘 양극에 관한 것이다.

배경 기술

<2> 실리콘은 리튬 배터리에 적용함에 있어 잠재적으로 단위 부피당 높은 에너지를 가지는 리튬을 위한 호스트 물질로 알려져 있다. 이러한 잠재력의 실현을 시도함에 있어서, 실리콘 분말 및 카본 블랙의 나노 합성을 사용할 때² 부분적인 성공을 경험할 수 있었다. 실리콘/리튬의 사용과 관련되는 중요한 기술적 문제는 합금화^{1c,3}와 관련하여 반복되는 큰 부피의 팽창에 의해 초래되는 기계적인 결함이 나타나는 것이다. 만약 흑연(graphite)과 같은 계층 물질을 제외한 금속 및 금속 간의 양극 호스트 물질들이 미세한 분말 형태(서브-미크론 범위)로 존재하지 않는다면, 몇 번의 리튬 삽입 및 추출 사이클^{3,4} 후 분해되는 것으로 보고되고 있다. 실리콘 칩 상에 집적된 리튬 배터리를 만들기 위해서는 이러한 물질 문제에 대한 해결책을 강구하여야 한다. 칩과 함께 집적된 리튬 배터리에 대한 중요한 응용 범위는 의료 분야이다. 그러므로, 고도로 발전한 귀속 달팽이관 이식 수술은 집적 배터리의 보급⁵으로 혜택을 받는 분야이다.

발명의 상세한 설명

<3> 본 발명은 실리콘 칩 상에 집적된 리튬 배터리를 가능하게 하는 실리콘-리튬 시스템의 잠재력을 실현하고자 하는 것이다.

본 발명은 서브-미크론 실리콘 필러(pillar)들의 어레이가 n형 실리콘 기판상에 형성된 실리콘 양극을 제공한다.

바람직하게 상기 실리콘 양극은 실리콘-온-인슐레이터(silicon-on-insulator) 기판 상에 형성한 것을 포함한다.

<4> 본 발명은 실리콘 웨이퍼 상에 서브-미크론 실리콘 전극 구조를 제조하는 방법을 제공한다. 바람직하게 이러한 구조들은 필러(pillar)들을 포함한다.

<5> 실리콘-리튬 시스템을 위하여, 기본 셀(cell) 다이어그램은 $Li|Li^+-electrolyte|Si$ 로 나타낼 수 있다. 이러한 셀을 위하여 음극 프로세스(cathode process)는 실리콘 상으로 리튬을 방전함으로써 합금(충전)을 형성하며, 양극 프로세스(anode process)는 리튬 추출 또는 합금 분리(방전)이다. 웬(Wen)과 하긴스(Huggins)⁶에 의해서 발표된 섭씨 415 °C 에서의 액체 시스템에 대한 EMF 데이터는 아래 괄호 안에 나타내었으며, 상온⁷에서의 고체 시스템에 대한 온도는 아래에서 괄호 없이 보여준다. 결과는(mV vs, Li) Si/Li₁₂Si₇-582(332); Li₁₂Si₇/Li₇Si₃-520(288); Li₇Si₃/Li₁₃Si₄-428(158); Li₁₃Si₄/Li₂₁Si₅--300(44)이다.

<6> Si 대신에 Li₁₂Si₇의 형성은 상당한 부피 변화를 초래한다(합금은 2.17배 이상 더 크다). 리튬 배터리에서 양극으로 사용하기 적당한 종래의 실리콘 웨이퍼에서, 이러한 부피 변화는 틈(crack)을 형성하고 분말화(pulverisation)를 일으킨다. 그러나, 본 발명에 따라 만들어지는 서브-미크론 양극 구조들은 그들의 작은 크기 및 구조 때문에 리튬 합금 및 탈합금(de-alloying)에 의해 발생하는 거대한 부피 변화에 대한 상태들을 잘 견딜 수 있다.

<7> 테스트에서는 서브-미크론 직경의 실리콘 필러들의 구조화된 전극들이 사이클 동안에는 구조적으로 완전한 상태(structural integrity)를 유지하였으나 평평한 실리콘 전극들은 50번의 사이클 후에 크랙(2 미크론)이 생겼다. 적합한 전극을 얻기 위한 크기의 제한은, 상기 실리콘 필러들의 부분 표면 피복율(fractional surface coverage)(F)이 ~0.5를 초과하지 않아야 한다.

실시예

- <15> 실리콘 상에서 리튬의 전기 화학 방전 및 후속의 화학 반응은 실리콘 격자(lattice)를 파괴하고, 고체의 팽윤 (swelling) 및 비결정성 Si/Li 상(phase)¹³을 생성한다. 시스템 내에서 나타나는 첫 번째 새로운 상은 Li₁₂Si₇이다. 이 화합물 및 Li까지 포함하는 나머지는 소위 ZPC(Zintl-Phase Compound)이며 단일 양전기의 양이온 및 복합적인 공유결합의 다중으로 충전된 음전기의 음이온으로 구성되어 있다. 물론, "이온"에 속하는 전하(charge)는 단지 개념에 불과하다. 실제 전하(정의에 의한)는 형식적인 값보다 작으며 상당히 작을 수 있다. 그러한 이유로, 벌크(bulk) 리튬은 Li⁰로 벌크 실리콘은 Si_n⁰으로 언급될 것이다.
- <16> 실리콘의 리튬화(lithiation) 및 탈리튬화(de-lithiation)에 대한 기본적인 메카니즘을 이해하는 것은 중요하며 다음과 같다.
- <17> (i) 방전된 리튬은 실리콘과 원자적으로 연속적인 접촉을 가진 ZPC 필름을 형성하는 실리콘과 반응한다.
- <18> (ii) 리튬 잉여분은 조밀한 ZPC 필름을 통하여 확산(빈 공간 메카니즘을 통하여)되어 Si/ZPC 계면에서 실리콘과 반응하며, 빈 공간의 형성 없이 ZPC 필름을 두껍게 한다.
- <19> 이러한 프로세스는 다음과 같이 나타낼 수 있다.
- <20> $Li^+(el) + e^-(solid) \rightarrow Li(ads.); Li(ads.) + V(ZPC) \rightarrow Li^0(ZPC)_s; Li^0(ZPC)_s \rightarrow diffusion \rightarrow Li^0(ZPC)_{ZPC/Si}; xLi^0 + ySi^0 \rightarrow ZPC(Li_{x/y}Si).$
- <21> (Li(ads)는 ZPC에 흡수된 Li를 나타내며, V는 ZPC 내에 있는 Li⁰ 공결자점(vacancy)이다)
- <22> (iii) 무결정의¹³ ZPC 필름은 변형가능하며 부피의 변화에 중요한 응력 유도 크래킹(cracking)을 발생시키지 않는다.
- <23> 결정성 Si¹⁴ 내의 Li에 대한 확산 계수 D는 $\sim 10^{-14} cm^2 s^{-1}$ 이며, ZPC 내의 Li는 속력이 더 빠르다고 예상된다. $10^{-12} cm^2 s^{-1}$ 의 D값은 여기에서의 언급되는 프로세스를 이해하기는 충분하다. 딜(Deal) 및 그로브(Grove)¹⁵에 따르면, ZPC 필름에 대한 이번 모델은 많은 부분에서 실리콘 상의 SiO₂ 층 형성 모델과 유사하지만 세부 내용은 차이가 있으며 다른 곳에서 논하게 된다.
- <24> 넓은 의미에서 ZPC 분해 모델은 상기 스텝들과 반대이다. 전해액 인터페이스에서 Li⁰의 방전은 ZPC 내에서 표면 공백점(surface vacancy)을 생성시킨다. 국부적으로 Li⁰는 공백속으로 이동하며, 공백은 ZPC/Si 인터페이스로 다시 확산된다: 인터페이스 Si_n에서는 Si 상(다결정체라고 불리는 곳에서¹³)에서 재결합하며, 공백들은 하나가 되어 더욱 커다란 빈 공간을 발생시킨다. 이러한 공간들은, 더욱 합체되고 커질수록, 도 4c,d 및 도 5의 SEM 사진에서 보여지는 특징과 같은 갈라진 크랙을 발생시킨다. 그러한 프로세스는 Silicon/tin 합금에서 리튬 제거에 대한 Beaulieu et al¹⁶에 의해서 설명된다.
- <25> 평평한 Si의 반복된 Li 합금/탈합금은 도 5를 참조하면 기관의 분말화(pulverisation) 없이 실행될 수 있다. 하지만 언급된 바와 같이, 합금/탈합금 프로세스는 ZPC 층을 통한 분산에 제한되어 있다. 다양한 응용에 사용되기 위하여 적절한 충전 비율을 얻기 위하여 Si/전해액 인터페이스의 표면적을 증가시켜야 하며, 필러 제조를 이용하여 이를 수행하여왔다. 입자와 입자 사이들간의 접촉은 변화하고 사이클링²을 가지고 분리되기 때문에, 실리콘 입자를 사용하는 이전의 시도는 실패하였다. 반면에 도 4와 비교하면, 50 사이클 후 필러 상부의 평평함을 보면 필러 구조는 대부분 유지된다고 확인할 수 있다.
- <26> 여기에 보인 100% 미만의 효율성은 합금 상의 전해액과의 반응 및 ZPC 영역에서의 더 작은 범위의 분리에 원인이 있다. 여기에서 보여진 데이터는 합금 및 탈합금 상의 감소된 전류 밀도는 향상된 효율의 결과를 나타내고 있다. 이러한 향상은 대부분 합금시 흡수된 Li의 감소된 표면 농도 및 탈합금시 ZPC 내에서 모든 리튬을 접근함으로써 이루어진다고 가정한다.
- <27> 필러 구성의 표면 대 부피 비율을 높이는 광범위한 방법이 있으며, 예를 들면 ~ 0.3 마이크론의 지름(d) 및 6 마이크론의 높이(h)를 가진 필러가 있다. 필러의 부피(v)는 FH이며, $F=0.4$, $v=2.4 \times 10^{-4} cc/cm^2$ 대하여 Li₁₂Si₇으로 변환

시키면 $3.81 \times 10^3 \text{ v} = 914 \text{ microAhrcm}^{-2}$ 의 용량과 동일하다. 그러한 필러 구조의 표면적은 $\sim 4 \text{ FH/d}$ 이며, 이것은 한층 더 향상된 특징이다.

<28> 본 발명에 따른 구조를 제조하기 위해서는 다음과 같은 방법 즉, 국제 특허 번호 W001/13414에 개시된 "섬 리소그래피(Island Lithography)"를 사용할 수 있다. 이 방법은 필러 어레이를 형성함에 있어 리소그래피 단계에서 세습 염화물을 레지스트로 사용한다. 이 방법은 다음과 같이 작용한다. CsCl의 박막은 Si 기판의 깨끗하고 친수성의 표면 상에 진공증착된다. 이러한 시스템은 제어된 상대 습도하에서 대기에 노출된다. 물의 여러층은 표면 상에 흡착되며 CsCl은 수분층에서 가용성의 성질을 가진다(높은 곡률 환경에서는 더욱 가용성이 커진다). CsCl은 CsCl 표면 곡률과 관련있는 초과 표면 에너지에 의해 반구형 섬의 분포 상태로 다시 조직된다. 이러한 어레이는 나노-스케일(nano-scale) 현상과 관련있는 다양한 연구를 위한 구조를 형성하는데 유용하다. 이러한 경우에는 X 마스크(mask)로 작용하는 섬과 더불어, 반응성 이온 에칭을 사용하는 것이 바람직하며 이를 둘러싼 실리콘의 제거는 원하는 필러 구조를 형성한다.

<29> 섬 어레이의 형성의 동력학에 대한 연구가 GaAs 표면⁹ 상 및 최근에는 보다 광범위하게, 기술과 결과가 자세하게 나타나는 Si/SiO₂ 표면¹⁰ 상에서 실행되고 있다. 프로세스 변수들은 CsCl 필름 두께(L), 습도(RH), 노출 시간(t)이다. 얻어진 섬 어레이는 지름의 가우스 분배, 평균 지름(<d>), 표준 편차($\pm s$) 그리고 표면 부분 피복율(fractional coverage)(F) 등을 포함한다. CsCl 레지스트 어레이를 만들기 위해서, 다음 단계는 필러¹¹의 해당 어레이를 생성하는 반응성 이온 에칭(RIE: reactive ion etching)이다. RIE 프로세스 변수들은 피드-가스(feed-gas) 합성물, 유량 및 챔버 압력, RF 전원, dc 바이어스(bias), 에치(etch) 시간 등이다. 결과는 필러 높이(H)와 대응하는 에치의 깊이 및 벽의 각도, 즉 필러 벽이 웨이퍼 평면과 이루는 각도에 의해 특징 지워지며, 이 실시예에서는 90°에 가깝도록 설정되었다. 본 발명에서의 구체적인 예들은 Oxford Plasmalab(80) 장치들에서 에칭되었다. 에칭 가스(O₂:Ar: CHF₃)는 1:10:20의 비율이며 공급 비율은 20sccm, 챔버 압력은 50 milli pascals, RF 전원은 73 watts 그리고 dc 바이어스는 200V 이다.

<30> 본 발명(K-series)에 설명된 필러 구조는 <d>=580nm \pm 15nm, F=0.34, H=810nm인 것이 특징이며, L=80nm, RH=40% 그리고 t=17.5hrs를 이용하여 제조되었다. 이러한 제조 후에는 실리콘 샘플들은 물로 씻고, 같은 부피 비율의 NH₄OH(28w% NH₃):H₂O₂(100v/v):H₂O 내에서 20 초 동안 에칭되며, 에칭된 물질은 탈이온수로 씻고 송풍 건조하였다.

<31> 물론, 상기 구조는 섬 리소그래피에 의하여 제조되는 분산된 분포 상태가 아니라 일정한 특징의 어레이를 생산하는 포토리소그래피와 같은 다른 공지 기술에 의해서 제조될 수도 있다.

<32> 도 1은 본 발명에 따른 구조화된 전극의 개략도이며, 이하의 테스트에서 사용되는 것처럼, 필러들(2)이 실리콘 웨이퍼(3) 상에서 선명하게 보이는 양극의 부분 단면도이다.

<33> 도 6은 본 발명에 따른 일실시예를 이루는 리튬 배터리를 보여주는 도면이며, 리튬 배터리는 양극(1), 음극(4), 폴리머 전해액(5), 충전을 위해 양극을 둘러싼 코일에 연결된 정류기 회로를 나타내는 첫번째 스트립(6), 출력 회로(배터리에 의해 구동되는)를 나타내는 두번째 스트립(7) 그리고 구동될 장치에 연결을 위한 한 쌍의 배선들(8)을 포함한다.

<34> 전기 화학 테스트는 세 개의 전극, 유리 그리고 셀에서 실행되며, Si 샘플은 작동 전극이고 금속성 Li은 대극(counter) 및 참조(reference) 전극으로 사용된다. 에틸렌 탄산염 내에서 LiClO₄ (Merck Selectipura)의 1M 용액 : 디에틸 탄산염(Merck Selectipura), (1:1) w/w 용매는 전해질로서 사용된다. 밀폐 투명 용기의 건조한 아르곤 대기 내에서 셀은 형성된다. 음 접촉은 1:1 In-Ga 공유 합금¹²을 이용하여 실리콘 샘플의 후면 부위에 생성된다. 전극 영역은 PTFE 홀더(holder) 내의 오링(O-ring) 어레이를 사용함으로써 정확히 나타내어 진다. 접촉제는 사용되지 않고 전해액/대기의 밀폐가 가능하다. 이전의 연구에서 Si 전극을 실장하기 위해 사용된 에폭시 접착제는 활성화된 전극 표면을 오염시킴으로써 고전압(>2V)에서 불요(spurious) 전류를 발생시킨다.

<35> 셀의 전기 화학적인 반응은 주기적인 전압-전류법(CV) 및 정전류 측정(일정한 전류에서 전압 대 전류)에 의해 조사되며, 전기 화학 워크 스테이션을 사용한다(VMP PerkinElmerTM Instruments). 여기에서 언급된, mAhcm⁻² (Micro Amp Hours cm⁻²)단위로 주어지는 용량은 총 전하량이며 전해물에 노출되어 튀어나온 전극 표면 영역에

삽입된다(구조에 따른 모든 표면 영역을 무시).

<36> 여기에서 얻어진 결과는 다음과 같다.

<37> $\text{Li}|\text{Li}^+\text{-electrolyte}|\text{Si}$ 셀의 반응이 측정되었으며, 이러한 셀에 대한 음극 프로세스는 실리콘 상의 리튬 방전을 통해 합금(충전)을 형성하고 양극 프로세스는 리튬 추출 또는 탈합금(방전)이다. 도 2는 일련의 CV 스캔 세트(캡션에서 상세한 설명)를 보여준다. 첫 번째 주기 및 두 번째 주기는 아래에 언급될 그것들과 차이가 나지만 특히 두 번째 주기는 많은 차이가 있다. 이러한 차이는 첫 번째 Li 방전 중에 전극의 필름을 생성하는 것과 관련 있는 "포메이션(formation)" 효과 때문이라고 추측된다. 첫 번째와 두 번째 주기 후 스캔은 반복적이며 일반적인 형태이다. 이러한 스캔 내에서 전위는 천천히 변화하고 전류의 밀도는 작기 때문에, IR 드롭(drop) 또는 확산 과전위 기간은 존재하지 않고, 과전위 활동이 없다고 가정한다면 전극 전위는 표면 리튬 활동의 척도이다. 첫 번째 음극의 특징은 상온 데이터⁷에 따르면, $\text{Li}_{12}\text{Si}_7$ 의 존재에 대응하는 ~330mV에서의 급격한 전류의 증가이다. 도달할 수 있는 가장 낮은 전위는 25mV이며 이것은 더 높은 Li 화합물, 예를 들어 $\text{Li}_{21}\text{Si}_5$ 와 관계가 있다. 사이클링의 순서는 샘플의 점진적인 활성화(progressive activation)가 결정성 실리콘 구조의 파손(breakdown) 증가와 관련이 있다는 것을 보여준다. CV 커브의 일부인 양극은 다양한 ZPC 평형 전위에 따른 전극의 점진적인 탈리튬화(de-lithiation)와 관계가 있다. 1mVs^{-1} 의 스캔 비율에 대하여 전극의 용량(260mAhcm^{-2})은 대략 $\text{Li}_{12}\text{Si}_7$ 으로 변환된 필러의 부피와 유사하게 비교되며 반면에, 느린 스캔의 비율은 상기의 용량이 필러 부피의 용량을 초과한다. 후자의 결과는 합금/탈합금의 프로세스 중에서 기판과 관계가 있다는 것을 나타낸다.

<38> 도 3은 두 개의 다른 충전/방전 전류 밀도에서 구조화된 Si 상에서 일련의 정전류 측정에 대한 결과를 보여주고 있다(캡션에서 상세히 설명).

<39> 도 4는 여기에서 언급된 실리콘 전극의 K-series 구조 및 그 구조 상의 광범위한 정전류 사이클링의 효과를 보여준다. 구조는 전혀 변하지 않으나 고전류 밀도에 도달하면 필러의 밀부분인 벌크 Si 표면에 갈라진 틈이 발생한다.

<40> 도 5는 개별적으로 사이클링 이전 그리고 정전류 사이클링 후, 평면(필러 모양이 아닌)의 Si 전극 상에서 획득된 구조에 대한 SEM 사진을 보여주고 있다. 낮은 전류 밀도가 반복될 때, 표면은 변형되거나 틈의 형성은 발생하지 않는다. 높은 전류 밀도에서의 사이클링은 넓은 틈을 발생시킨다.

<41> References

- <42> 1. (a): R.A Sharma and R.N.seefurth, J. Electrochem. Soc., 123, 1763 (1976); (b): B.A Boukamp, G.C. Lash and R.A. Huggins, J Electrochem. Soc., 123, 725 (1981); (c): R.A. Huggins, Lithium Alloy Anodes in "Handbook of Battery Materials", J.O. basenhard Ed, Willey-VCH, Weinheim, 359(1999); (d): S. Bourderau, T. Brousse and D.M Schleich, J. Power Sources, 233, 81 (1999); (e): O.Z. Zhuo, Bo Bao and S. Sinha, US Patent No. 6334939 B1 Jan 1,2002; 이외에도, 리튬 양극용으로 다양한 호스트 물질을 사용하는 것에 관한 많은 특허가 있다.
- <43> 2. Hong Li, Xuejie Huang, Liquan Chen, Zhengang Wu and Yong Liang, Electrochem. Solid-State., 2, 547 (1999)
- <44> 3. J.O. Besenhard, J. Yang and M. Winter, J. power Sources, 68, 87 (1997)
- <45> 4. L.Y. Beaulieu, D. Larcher, R.A. Dunlap and J.R. Dahn, J. Electrochem. Soc., 147, 3206 (2000)
- <46> 5. J.K. Niparko (Editor), "Cochlea Implants", Pub., Lippincott Williams and Wilkins, Philadelphia, (2000)
- <47> 6. C.J Wen and R.A. Huggins, J. Solid State Chem., 37, 271 (1981)
- <48> 7. W.J. Weydanz, M. Wohlfahrt-Mehrens and R.A. Huggins, J. Power Sources 81-82, 237 (1999)
- <49> 8. J-P. Colinge, "Silicon-on-Insulator Technology: Materials to VLSI", Kluwer Acad. Pub, Boston, Chapter 2, (1991)
- <50> 9. Mino Green, M. Garcia-Parajo, F. Khaleque and R Murray, Appl. phys. Lett., 63, 264 (1993)

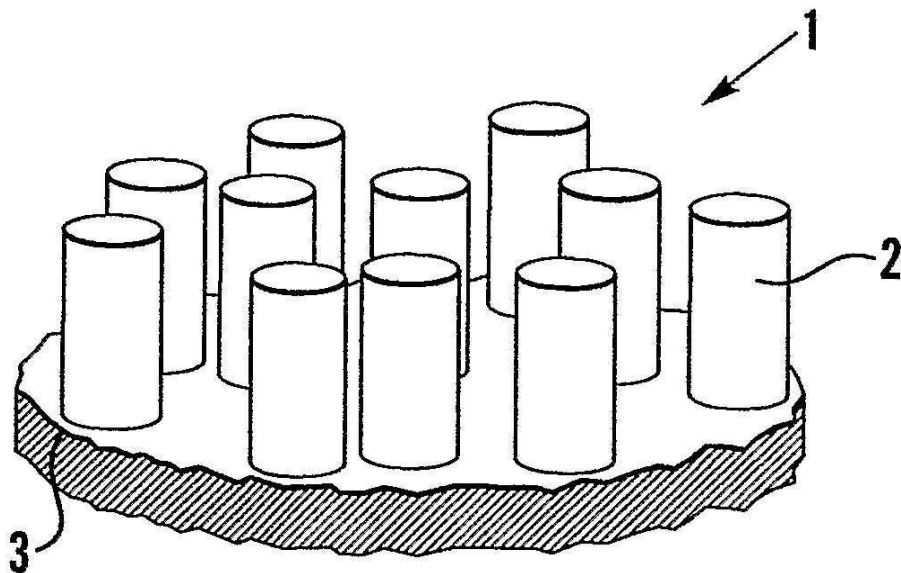
- <51> 10. Mino Green and Shin Tsuchiya, J. Vac. Sci. & Tech. B, 17, 2074 (1999)
- <52> 11. Shin Tsuchiya, Mino Green and RRA Syms, Electrochem. Solid-State Lett, 3, 44 (2000)
- <53> 12. L-C. Chen, M. Chen, T-H Tsaur, C Lien and C-C. Wan, Sensors and Actuators, A49, 115 (1995)
- <54> 13. H. Li, X. Huang, L. Chen, G. Zhou, Z. Zhang, D. Yu, Y.J. Mo and N. Pei, Solid State Ionics, 135, 181 (2000)
- <55> 14. "Properties of Silicon", Pub. INSPEC, The Institution of Electrical Engineers, London, (1988): p.461 for solubility; p.455 for diffusion data
- <56> 15. B.E. Deal and A.S. Grove, J. Appl. Phys.,36, 3770(1965)
- <57> 16. L.Y. Beaulieu, K.W. Eberman, R.L. Turner, L.J Krause and J.R. Dahn, Electrochem. Solid-State Lett., 4, A137 (2001)

도면의 간단한 설명

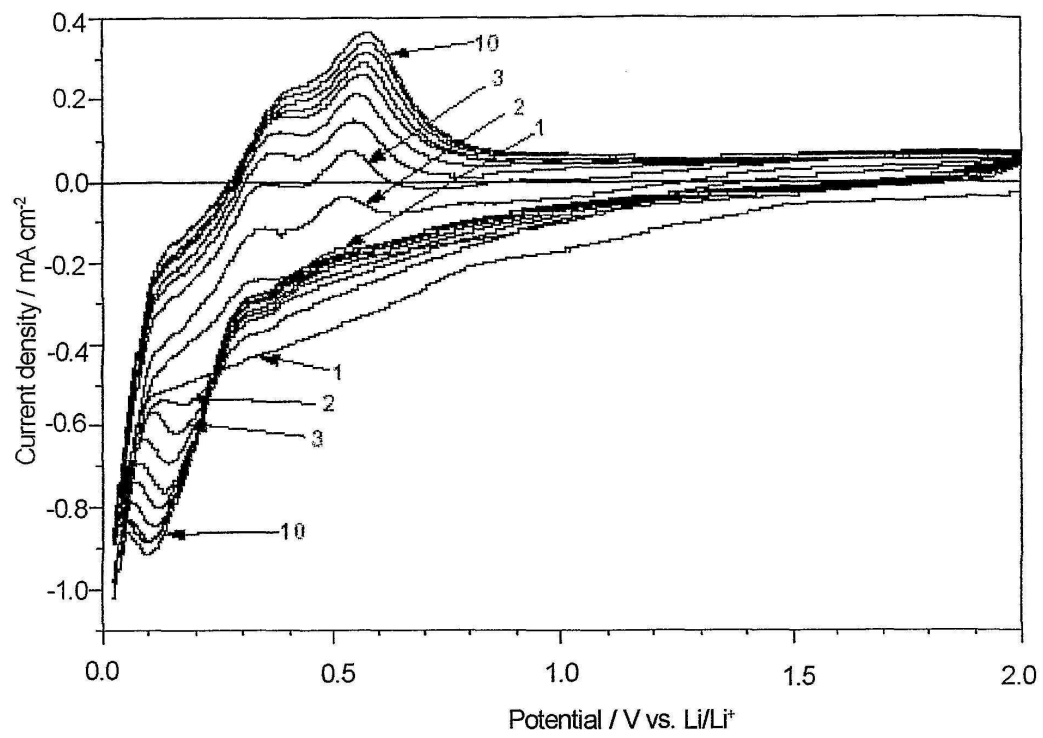
- <8> 본 발명의 실시예는 첨부된 도면을 참조하여 설명할 것이며 이에 제한되지 않는다.
- <9> 도 1은 구조화된 전극을 개략적으로 도시한 도면이다.
- <10> 도 2a 내지 도 2d는 일련의 CV 스캔 세트 중 하나를 보여주는 도면이다.
- <11> 도 3a 내지 도 3d는 일련의 정전류(galvanostatic) 측정들의 결과를 보여주는 도면이다.
- <12> 도 4a 내지 도 4c는 구조를 보여주는 사진이다.
- <13> 도 5a 내지 도 5c는 구조의 SEM 사진을 보여주는 도면이다.
- <14> 도 6은 본 발명에 따른 리튬 배터리를 보여주는 도면이다.

도면

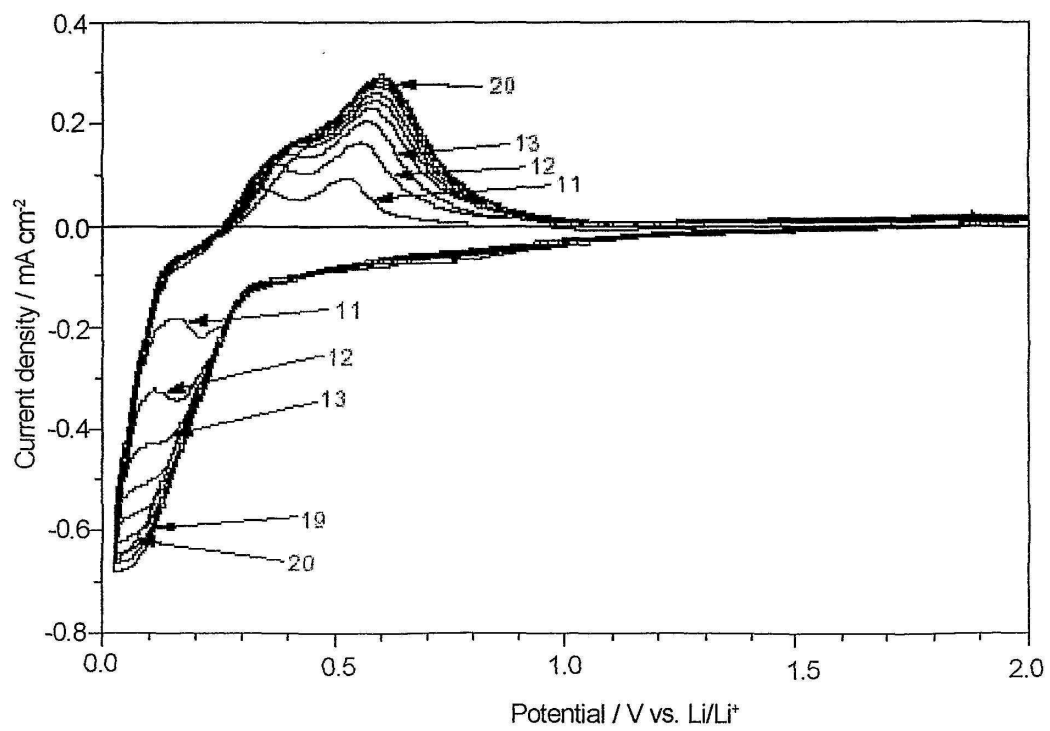
도면1



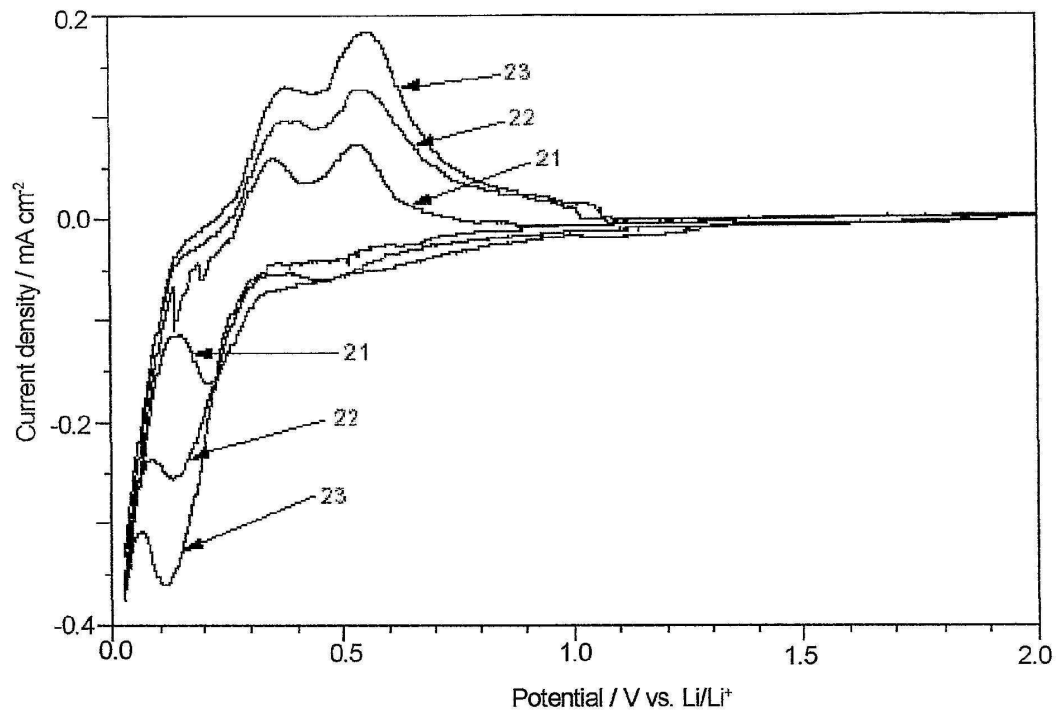
도면2a



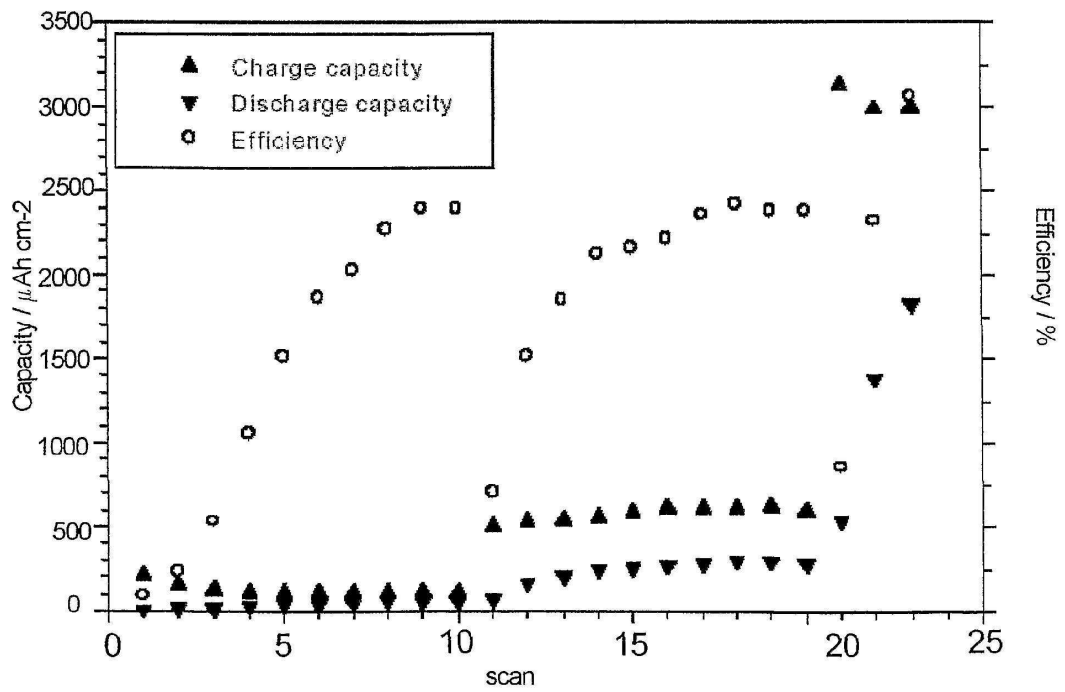
도면2b



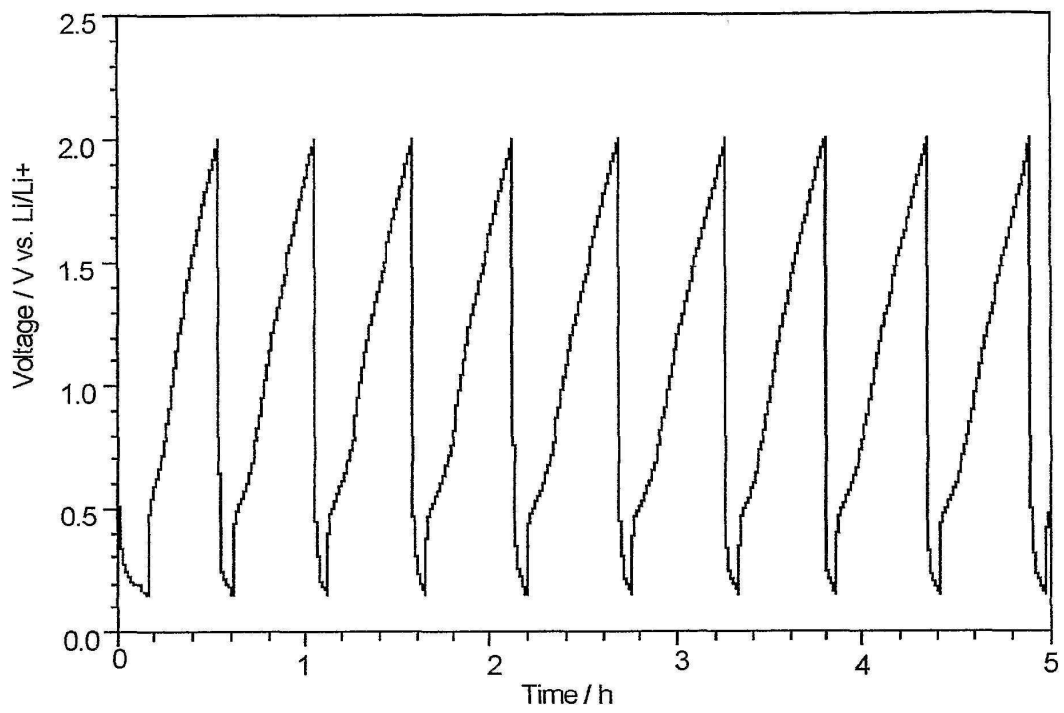
도면2c



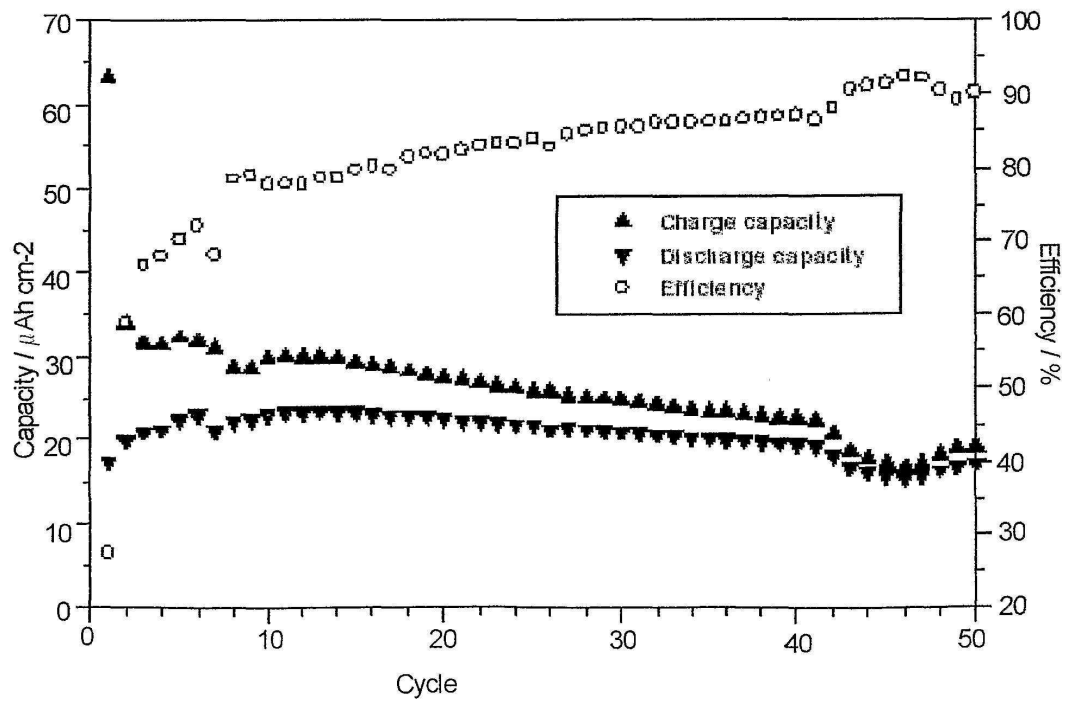
도면2d



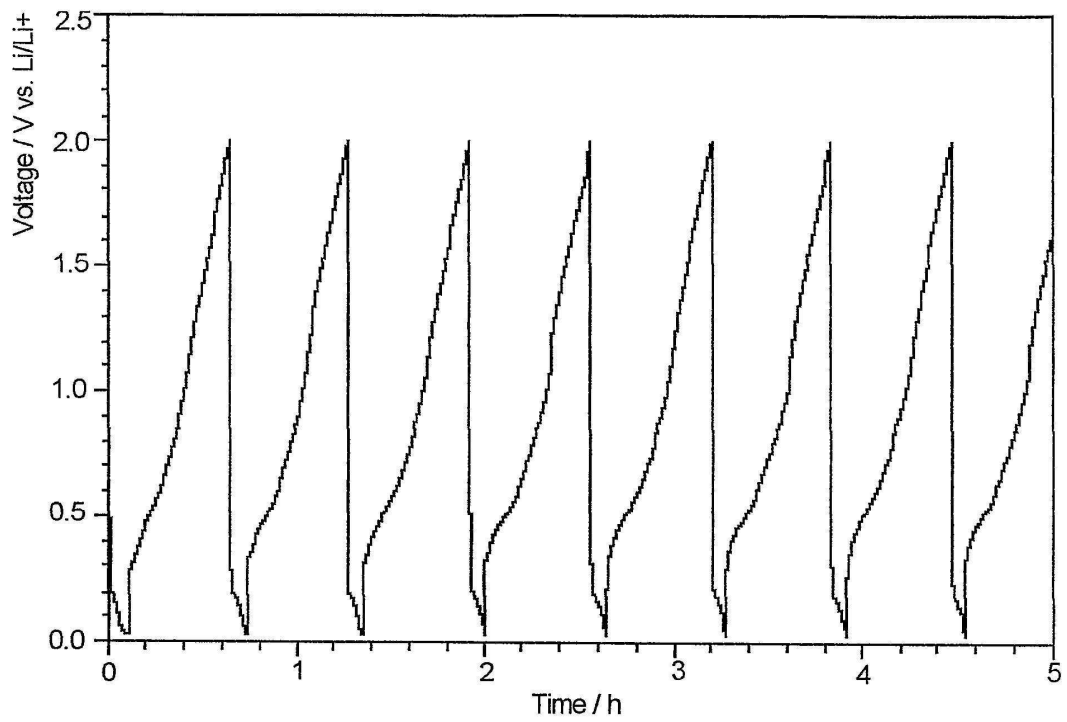
도면3a



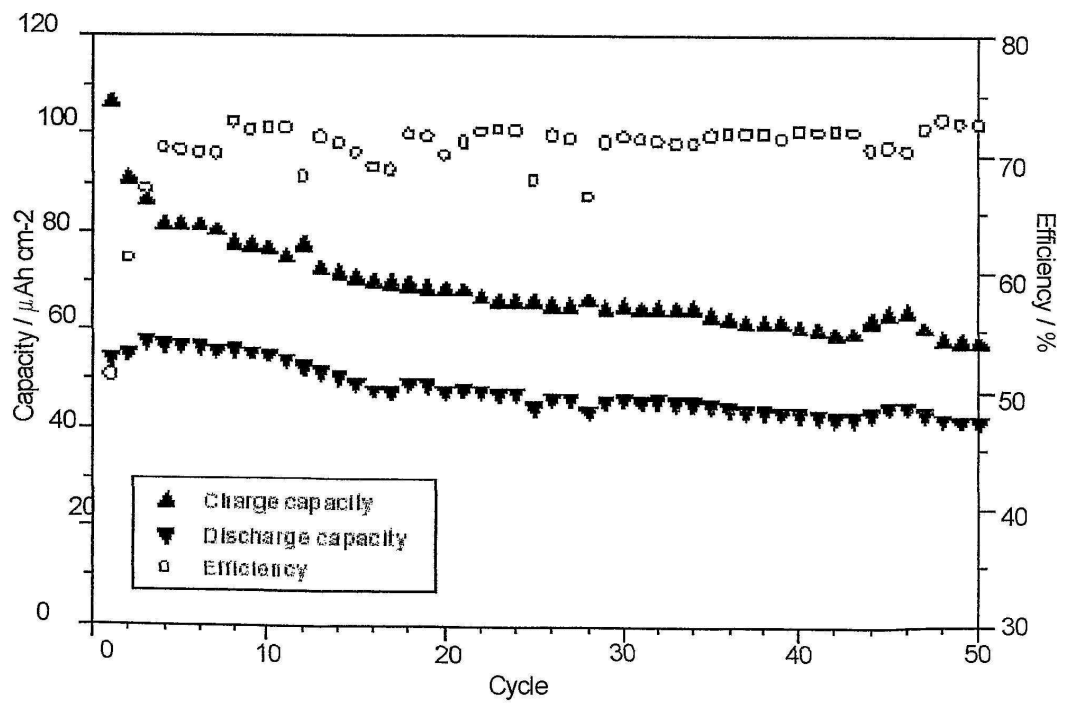
도면3b



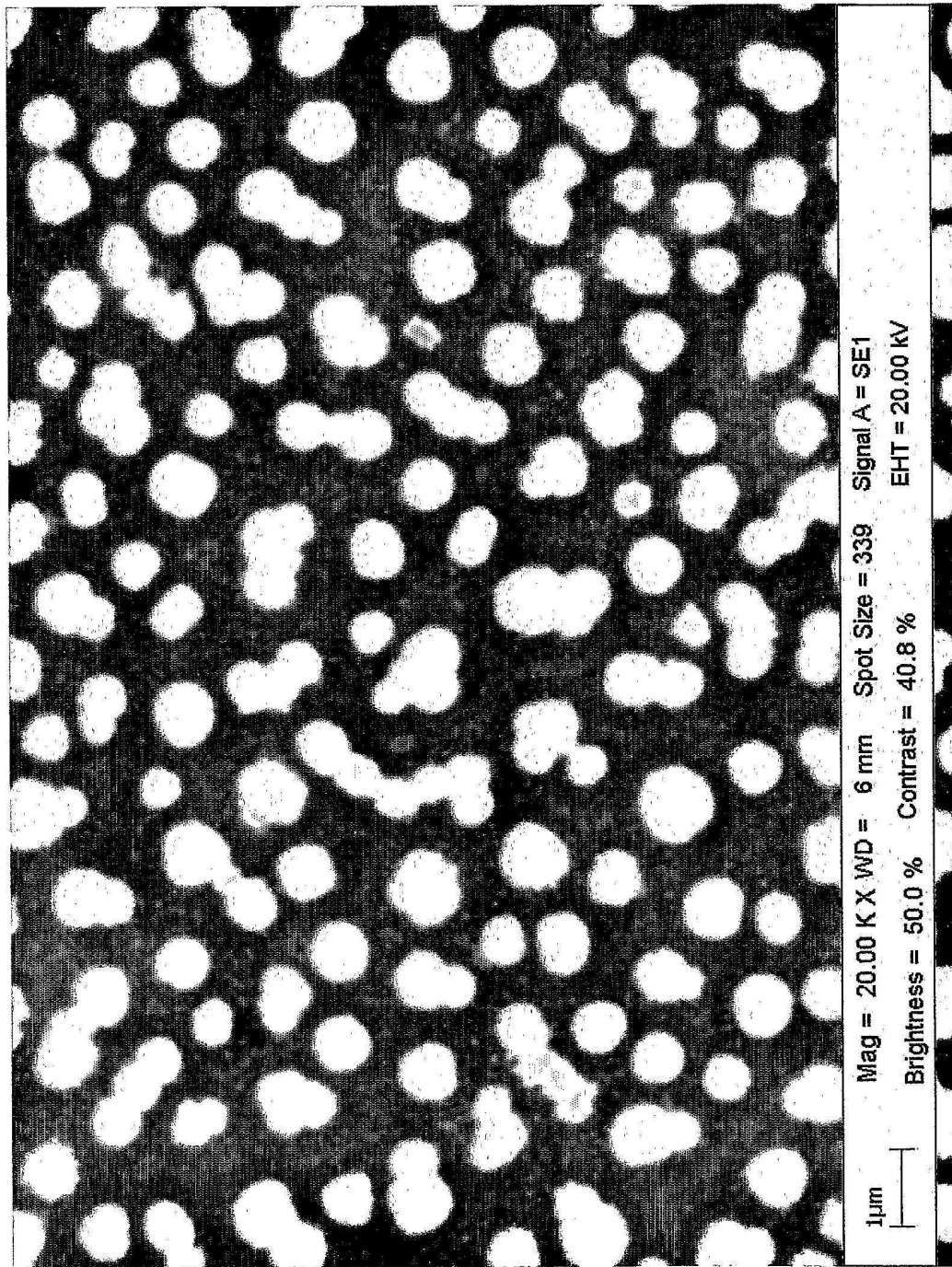
도면3c



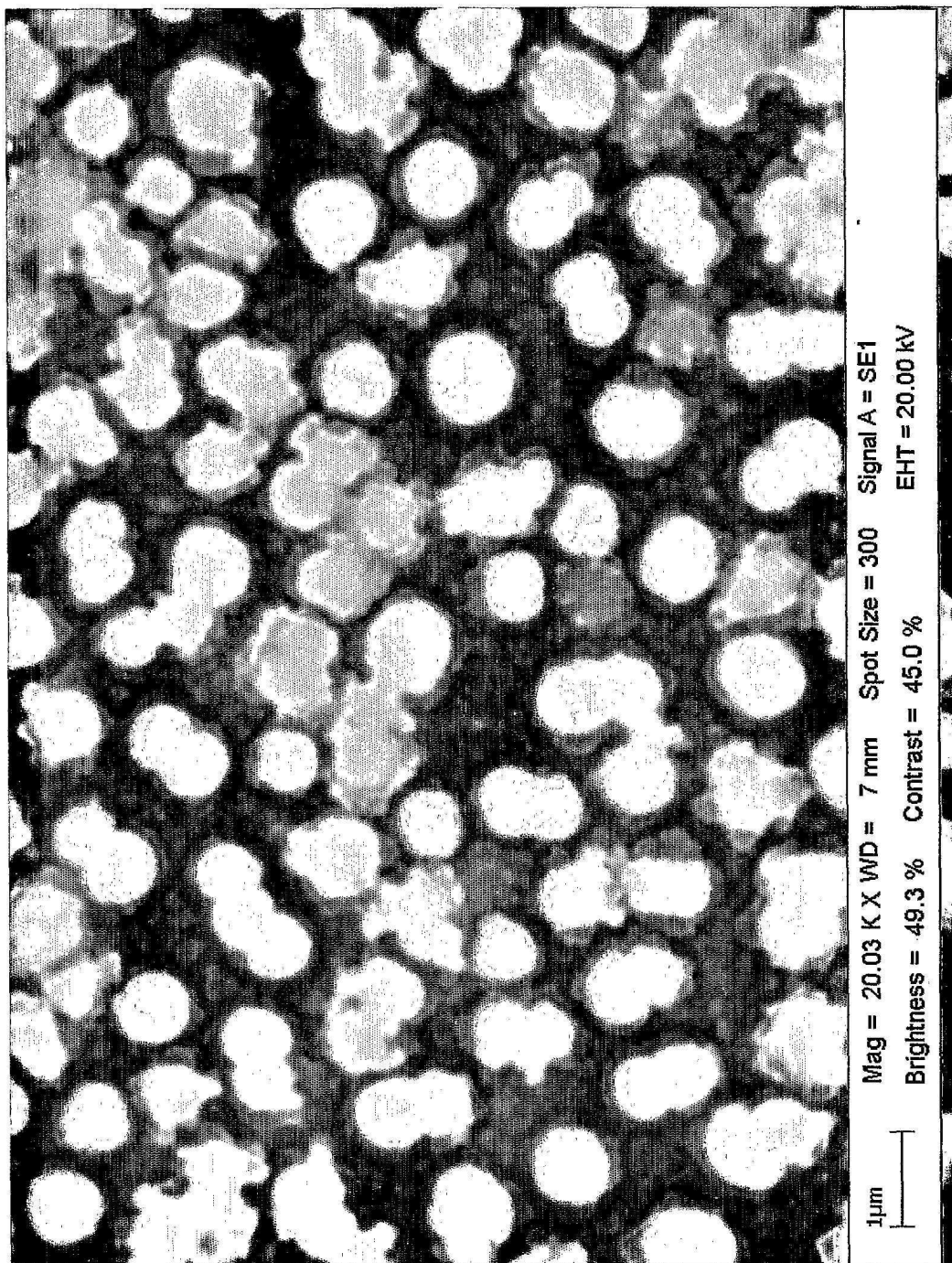
도면3d



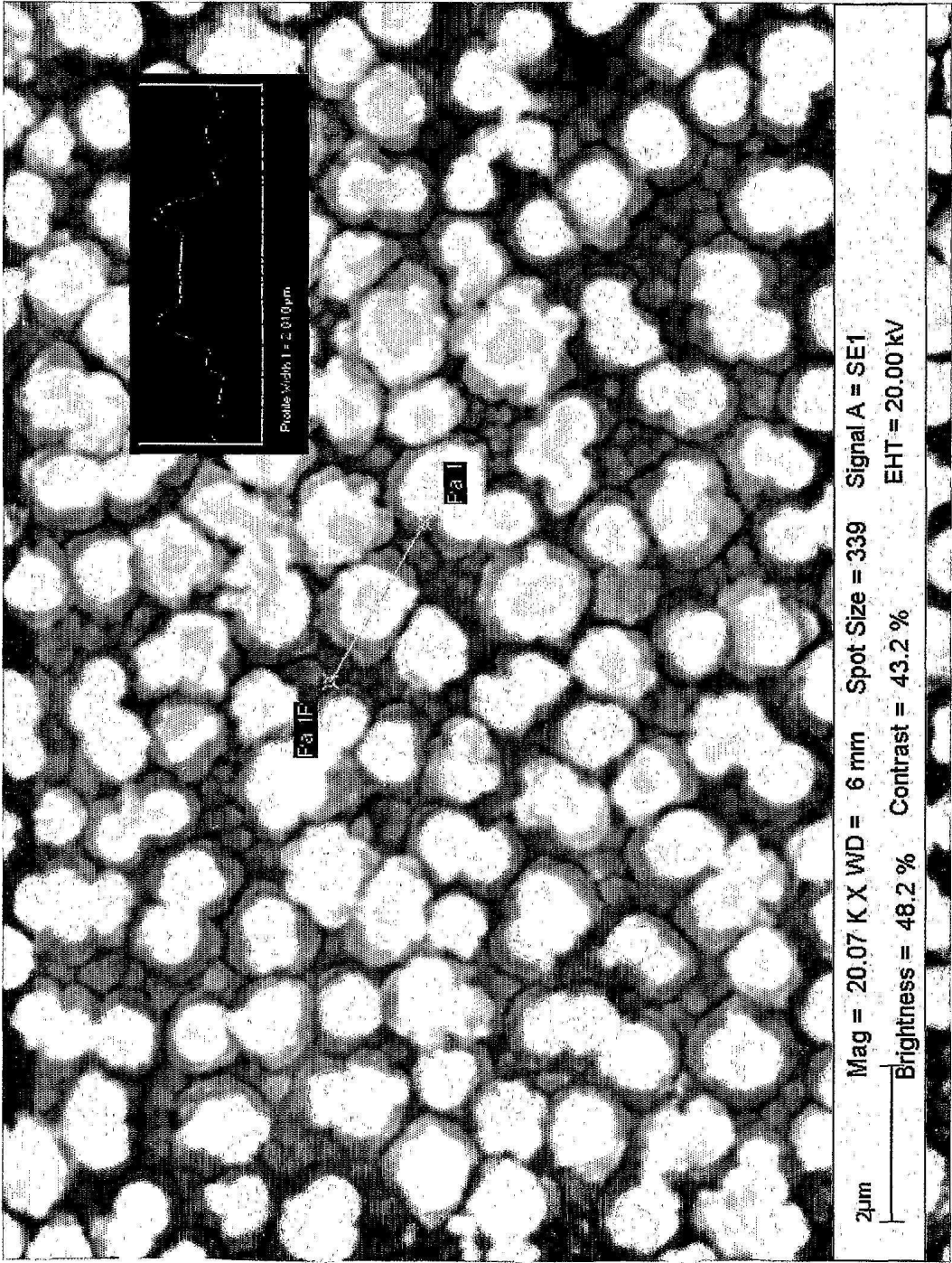
도면4a



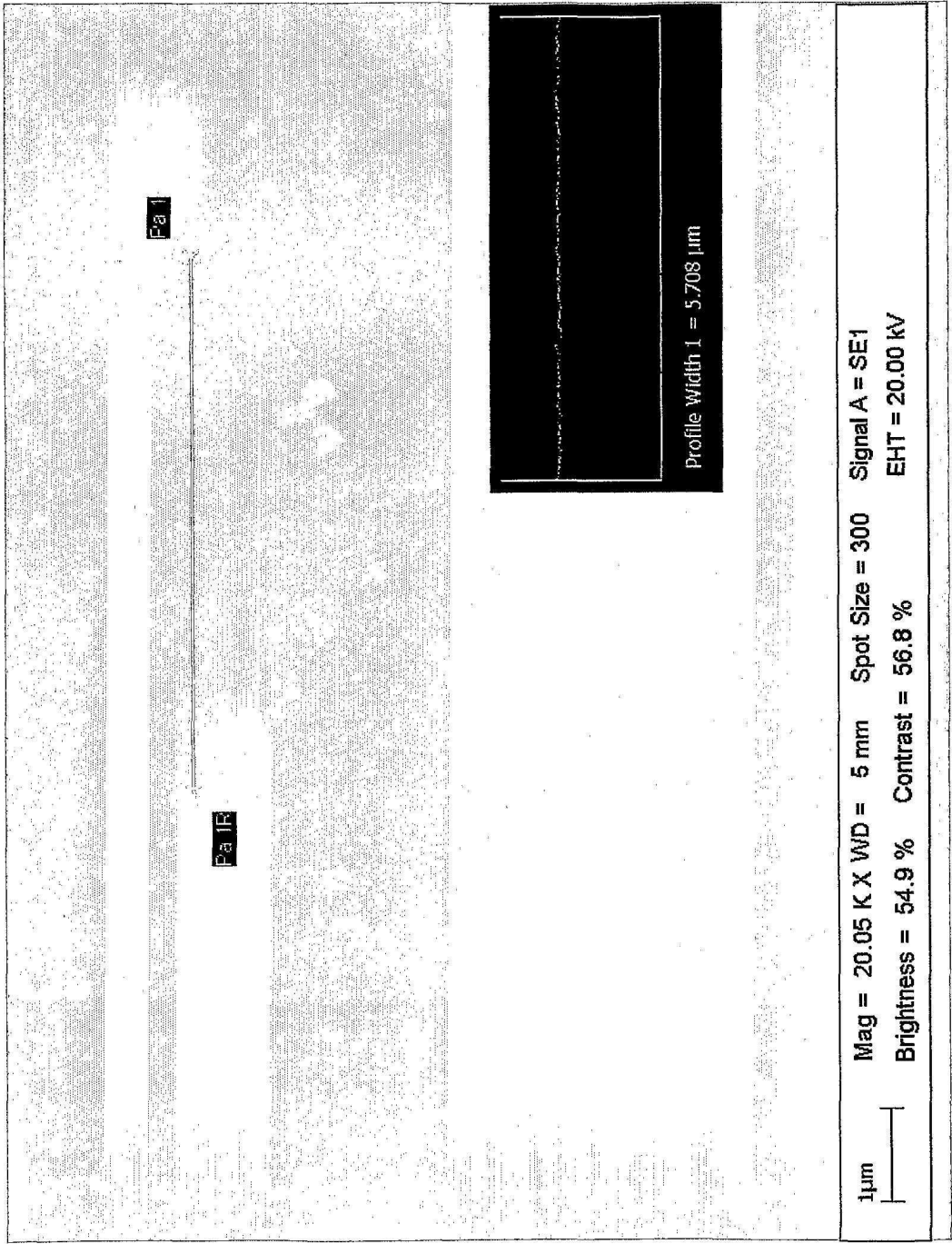
도면4b



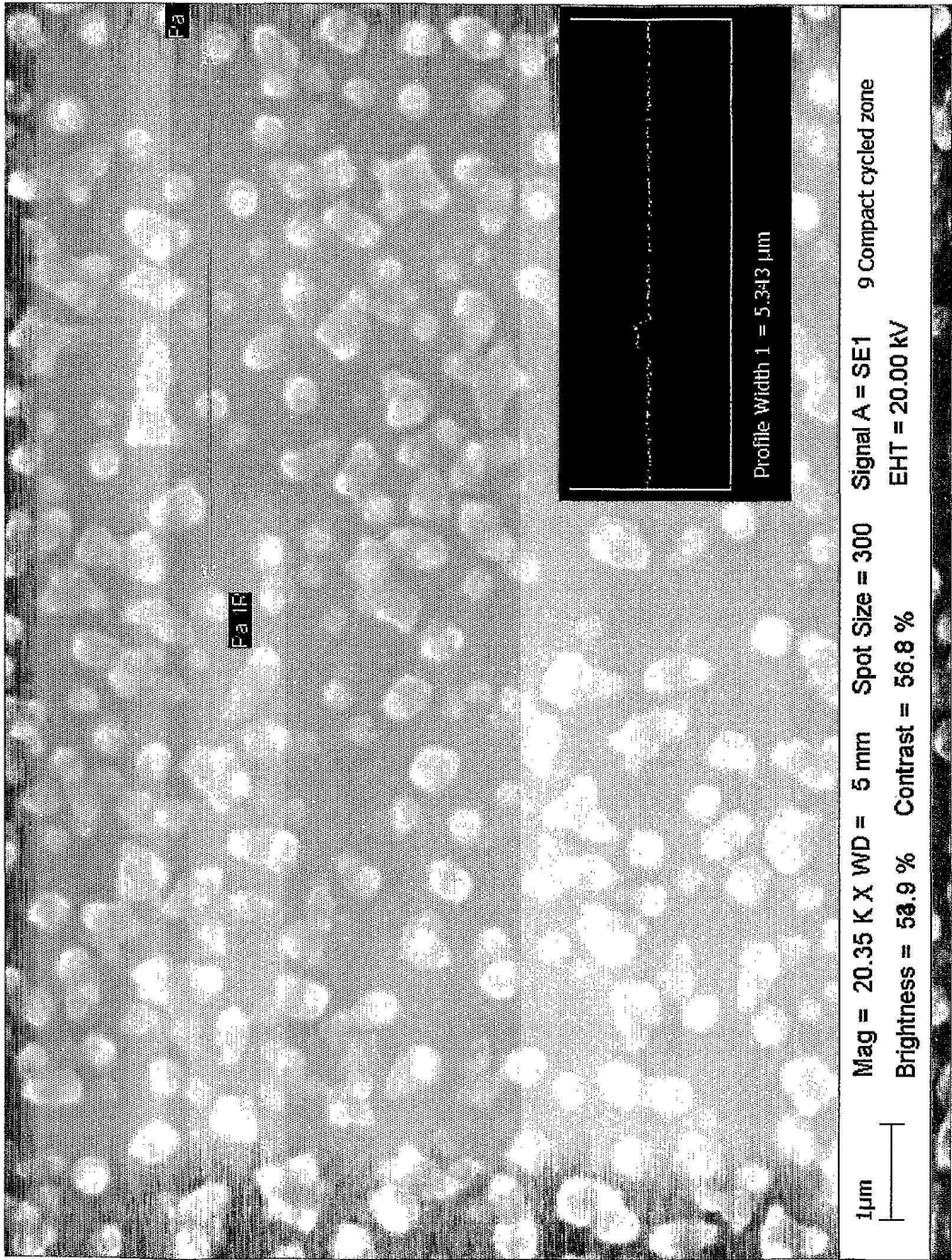
도면4c



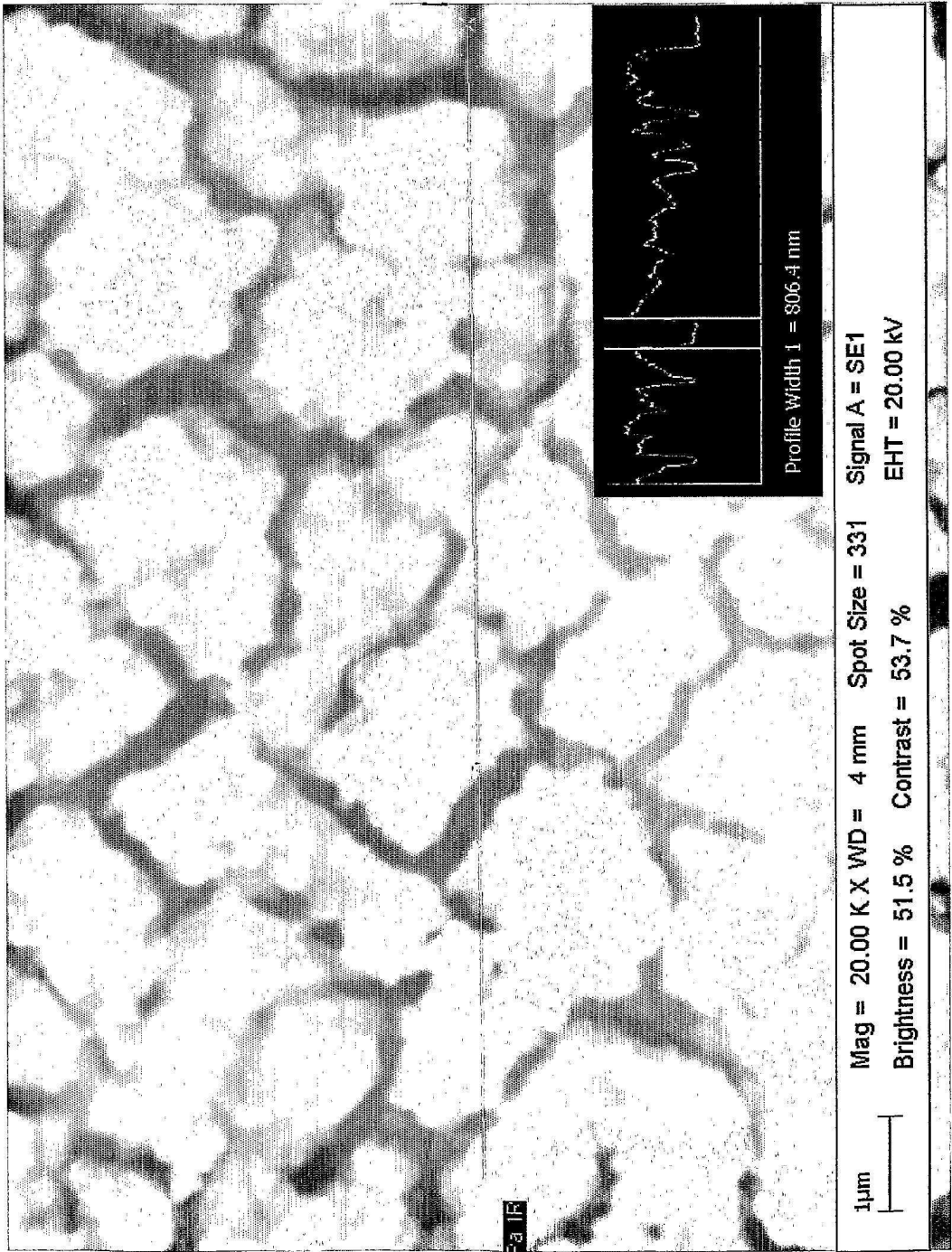
도면5a



도면5b



도면5c



도면6

