

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6377735号
(P6377735)

(45) 発行日 平成30年8月22日 (2018. 8. 22)

(24) 登録日 平成30年8月3日 (2018. 8. 3)

(51) Int. Cl.

F I

G 0 6 F 3/041 (2006. 01)
H 0 1 L 21/027 (2006. 01)G 0 6 F 3/041 6 6 0
G 0 6 F 3/041 4 9 5
G 0 6 F 3/041 4 9 0
G 0 6 F 3/041 4 3 0
H 0 1 L 21/30 5 0 2 D

請求項の数 15 (全 22 頁)

(21) 出願番号 特願2016-523270 (P2016-523270)
 (86) (22) 出願日 平成26年10月17日 (2014. 10. 17)
 (65) 公表番号 特表2016-541044 (P2016-541044A)
 (43) 公表日 平成28年12月28日 (2016. 12. 28)
 (86) 国際出願番号 PCT/EP2014/072348
 (87) 国際公開番号 W02015/055830
 (87) 国際公開日 平成27年4月23日 (2015. 4. 23)
 審査請求日 平成29年10月17日 (2017. 10. 17)
 (31) 優先権主張番号 13189385. 1
 (32) 優先日 平成25年10月18日 (2013. 10. 18)
 (33) 優先権主張国 欧州特許庁 (EP)

(73) 特許権者 390040660
 アプライド マテリアルズ インコーポレ
 イテッド
 APPLIED MATERIALS, I
 NCORPORATED
 アメリカ合衆国 カリフォルニア州 95
 054 サンタ クララ パウアーズ ア
 ベニュー 3050
 (74) 代理人 110002077
 園田・小林特許業務法人
 (72) 発明者 ロッツ, ハンス・ゲオルク
 ドイツ国 63584 グリュンダウー
 ローテンベルゲン, ヒューナーベルク
 9アー

最終頁に続く

(54) 【発明の名称】 タッチパネル用透明体の製作方法及びタッチスクリーンパネル用透明体を製作するシステム

(57) 【特許請求の範囲】

【請求項 1】

タッチスクリーンパネルのための透明体 (10) を製作するプロセスであって、
 フレキシブル透明基板 (14) の上に第1の透明層スタック (12) を堆積することで
 あって、前記第1の透明層スタック (12) が、第1の屈折率を有する第1の誘電体膜 (16) と、
 前記第1の屈折率と異なる第2の屈折率を有する第2の誘電体膜 (18) とを
 少なくとも含む、堆積すること、

前記第1の透明層スタック (12) の上に透明導電性膜 (22) を設けること、
 前記透明導電性膜の上に導電性材料の層を堆積すること、
 前記導電性材料の層の上にポリマー層を設けること、
 前記ポリマー層上にパターンをインプリントすること、
 前記パターンに基づいて前記導電性材料の層をエッチングし、前記タッチスクリーンパ
 ネルのための導電経路を形成すること、及び

前記パターンに基づいて前記透明導電性膜をエッチングし、タッチ検出のための構造化
 された透明導電パターンを形成すること
 を含むプロセス。

【請求項 2】

前記構造化された透明導電パターンの上に第2の透明層スタックを堆積することであっ
 て、前記第2の透明層スタックが、

第3の屈折率から前記第3の屈折率と異なる第4の屈折率までの傾斜した屈折率を有

する第3の誘電体膜を含む層スタックと、

第3の屈折率を有する第3の誘電体膜、並びに、前記第3の屈折率と異なる第4の屈折率をそれぞれ有する第4の誘電体膜又は透明接着剤を少なくとも含む層スタックとからなるグループから選択される、堆積すること、

前記第2の透明層スタックの上に更なるフォトレジストを設けること、

前記更なるフォトレジストの上に更なるパターンをインプリントすること、及び

前記更なるパターンに基づいて前記第2の透明層スタックをエッチングし、前記導電経路を露出すること、

を更に含む、請求項1に記載のプロセス。

【請求項3】

前記第1の誘電体膜(16)、前記第2の誘電体膜(18)、又は前記透明導電性膜(22)のうちの少なくとも1つが、ターゲットのスパッタリングによって堆積される、請求項1又は2に記載のプロセス。

【請求項4】

前記第1の誘電体膜が少なくとも1.8の屈折率を有し、前記第2の誘電体膜が1.5以下の屈折率を有し、且つ/又は、第3の誘電体膜が少なくとも1.8の屈折率を有し、第4の誘電体膜が1.5以下の屈折率を有する、請求項1から3のいずれか一項に記載のプロセス。

【請求項5】

前記第1の透明層スタック及び第2の透明層スタックが、屈折率整合層スタックであり、且つ/又は、 SiO_x 、 SiNx 、 SiO_xNy 、 AlO_x 、 AlO_xNy 、 TiO_x 、 TaO_x 、 MgFx 、 NbO 、及びそれらの組み合わせからなるグループから選択される、請求項1から4のいずれか一項に記載のプロセス。

【請求項6】

前記誘電体膜が、MFスパッタリングによってスパッタリングされ、前記透明導電性膜が、DCスパッタリングによってスパッタリングされる、請求項1から5のいずれか一項に記載のプロセス。

【請求項7】

前記透明導電性膜が、インジウムスズ酸化物(ITO)を含む、請求項1から6のいずれか一項に記載のプロセス。

【請求項8】

前記導電性材料の層が、少なくとも50重量%のCu、Ag、Al、AlNd、Mo、又はMoNbを含む、請求項1から7のいずれか一項に記載のプロセス。

【請求項9】

前記フレキシブル透明基板が、プラスチック膜である、請求項1から8のいずれか一項に記載のプロセス。

【請求項10】

前記プラスチック膜がハードコートされる、請求項9に記載のプロセス。

【請求項11】

前記透明体を覆うために第2のフレキシブル膜を設けることを更に含む、請求項1から10のいずれか一項に記載のプロセス。

【請求項12】

タッチスクリーンパネルのための透明体であって、

フレキシブル透明基板、

前記透明基板の上に堆積される第1の透明層スタックであって、前記透明層スタック(12)が、第1の屈折率を有する第1の誘電体膜(16)と、前記第1の屈折率と異なる第2の屈折率を有する第2の誘電体膜(18)とを少なくとも含む、第1の透明層スタック、

インプリントパターンに基づいてエッチングされる、タッチ検出のための構造化された透明導電パターン、及び

10

20

30

40

50

前記インプリントパターンに基づいてエッチングされる、前記タッチスクリーンパネルのための導電経路を含む透明体。

【請求項 1 3】

前記構造化された透明導電パターンの上の第 2 の透明層スタックであって、

第 3 の屈折率から前記第 3 の屈折率と異なる第 4 の屈折率までの傾斜した屈折率を有する第 3 の誘電体膜を含む層スタックと、

第 3 の屈折率を有する第 3 の誘電体膜、並びに、前記第 3 の屈折率と異なる第 4 の屈折率をそれぞれ有する第 4 の誘電体膜又は透明接着剤を少なくとも含む層スタックとからなるグループから選択される、第 2 の透明層スタックを更に備え、

前記第 2 の透明層スタックがエッチングされて、前記導電経路を露出する、請求項 1 2 に記載の透明体。

【請求項 1 4】

前記構造化された透明導電パターンが、100 オーム/スクエア以下のシート抵抗に対応する、請求項 1 2 又は 1 3 に記載の透明体。

【請求項 1 5】

タッチスクリーンパネルのための透明体(10)を製作するシステムであって、

基板(14)の上に第 1 の透明層スタック(12)を堆積するように構成される第 1 の堆積アセンブリであって、前記第 1 の透明層スタック(12)が、第 1 の屈折率を有する第 1 の誘電体膜(16)と、前記第 1 の屈折率と異なる第 2 の屈折率を有する第 2 の誘電体膜(18)とを少なくとも含む、第 1 の堆積アセンブリ、

透明導電性膜(22)を堆積するように構成される第 2 の堆積アセンブリ、

導電性材料の層を堆積するように構成される第 3 の堆積アセンブリ、

フォトリソスタックステーション、

インプリントステーション、

硬化ステーション、

エッチングステーション、及び

第 2 の透明層スタック(12)を堆積するように構成される第 3 の堆積アセンブリであって、前記第 2 の透明層スタック(12)が、第 3 の屈折率を有する第 3 の誘電体膜(16)を少なくとも含む、第 3 の堆積アセンブリを備え、

前記第 1 の堆積アセンブリ、前記第 2 の堆積アセンブリ、及び前記第 3 の堆積アセンブリは、前記第 1 の透明層スタック(12)、前記透明導電性膜(22)、及び前記第 2 の透明層スタックがこの順番で前記基板(14)の上に配置されるように構成され、且つ、前記第 1 の堆積アセンブリ、前記第 2 の堆積アセンブリ、又は前記第 3 の堆積アセンブリのうちの少なくとも 1 つが、ターゲットに動作可能に連結されるスパッタリングシステムを備え、前記スパッタリングシステムが、前記ターゲットのスパッタリングによって、前記第 1 の誘電体膜(16)、前記第 2 の誘電体膜(18)、前記第 3 の誘電体膜、第 4 の誘電体膜、又は前記透明導電性膜(22)のうちの少なくとも 1 つを堆積するように構成される、システム。

【発明の詳細な説明】

【技術分野】

【0001】

[0001] 本開示の実施形態は、タッチパネルのための透明体を製作するプロセス及びシステム、並びにこれらのプロセスに従って製作された透明体に関する。

【背景技術】

【0002】

[0002] タッチパネルは、表示区域内のタッチを検出し、位置を特定することができる特定の種類の電子視覚ディスプレイである。通例、タッチパネルは、スクリーンの上に配置され、タッチを感知するように構成された透明体を含む。そのような透明体は実質

10

20

30

40

50

的に透明であり、その結果、スクリーンによって放出される可視スペクトルの光は透明体を通して送出され得る。少なくとも幾つかの既知のタッチパネルは、基板の上に順に形成されたバリア及び透明導体によって構成された透明体を含む。そのようなパネルの表示区域にタッチすると、通例、透明体の領域のキャパシタンスの測定可能な変化がもたらされる。静電容量の変化は、様々な技術を使用して測定することができ、その結果、タッチの位置を決定することができる。

【 0 0 0 3 】

【 0 0 0 3 】タッチパネルで使用される透明体は幾つかの特定の要件に制約される。具体的には、1つの重要な要件は、タッチスクリーンの信頼性がある期間にわたって損なわれないように、透明体が、スクリーンへの度重なる接触及び厳しい条件に耐えるために十分に安定することである。しかし、頑健であると思なされるタッチスクリーンに含まれる少なくとも幾つかの既知の透明体は、例えば、透明体を形成する層の厚さ、組成物、及び構造に起因して、透明体を通る光の適切な透過を妨げる。その上、例えば均一で欠陥のないバリアを有する、そのような高品質で安定した透明体を製造することは困難である。

10

【 0 0 0 4 】

【 0 0 0 4 】更に、様々な種類のタッチパネル用透明体があることを考慮するべきである。静電容量の変化を測定するための導電層が構造化された導電層である透明体に対しては、光学特性、例えばユーザへの見栄えを特に考慮をしなければならない。

【 0 0 0 5 】

【 0 0 0 5 】更に考慮すべき側面は、ディスプレイのサイズが着実に大きくなっていることであり、上述の光学特性以上に、電気的特性もますます注目されている。それにより、導電率に関連してパターン化され（タッチセンサ構造体のように）、且つ従来の構造体と比べて光学性能及び電気性能が向上した不可視物体をもたらし、薄膜ベースフラットパネルディスプレイ及びタッチスクリーン技術の設計が望まれる。

20

【 0 0 0 6 】

【 0 0 0 6 】通例、破損しにくい材料からのタッチパネルを提供することが望ましい。したがって、プラスチックフィルムは適切な基板となる。しかしながら、例えば、フィルムの加熱能力が限られているため、フィルムを加工することは更に困難である。したがって、凹凸状で破損しにくいPETフィルム基板（PET foil substrate）に基づく、より大きなサイズの投影型静電容量タッチパネルセンサは、パターンニング後のセンサ素子の不可視性ととも、特定の電気的特性、並びに光学的且つ色的に中立な高透過率を必要とする。

30

【 0 0 0 7 】

【 0 0 0 7 】それ故に、可視スペクトルの光の適切な透過と改善された電気特性とを損なうことなく、透明体を基板の上で安定的に形成するように、タッチパネルで使用される高品質透明体を形成するプロセス及び装置を有することが望ましい。

【 発明の概要 】

【 0 0 0 8 】

【 0 0 0 8 】上述に照らして、独立請求項に記載のプロセス、デバイス、及び装置が提供される。本発明の更なる態様、利点、及び特徴は、従属請求項、明細書、及び添付の図面から明らかとなる。

40

【 0 0 0 9 】

【 0 0 0 9 】1つの実施形態によれば、タッチスクリーンパネルのための透明体を製作するプロセスが提供される。このプロセスは、フレキシブル透明基板の上に第1の透明層スタックを堆積することであって、前記第1の透明層スタックが、第1の屈折率を有する第1の誘電体膜と、第1の屈折率と異なる第2の屈折率を有する第2の誘電体膜とを少なくとも含む、堆積すること、第1の透明層スタックの上に透明導電性膜を設けること、透明導電性膜の上に導電性材料の層を堆積すること、導電性材料の層の上にポリマー層を設けること、ポリマー層上にパターン、具体的には3Dパターンをインプリントすること、前記パターンに基づいて導電性材料の層をエッチングし、タッチスクリーンパネルのため

50

の導電経路を形成すること、及び前記パターンに基づいて透明導電性膜をエッチングし、タッチ検出のための構造化された透明導電パターンを形成することを含む。

【 0 0 1 0 】

【 0 0 1 0 】 別の実施形態によれば、タッチスクリーンパネルのための透明体が提供される。この透明体は、フレキシブル透明基板、透明基板の上に堆積される第 1 の透明層スタックであって、第 1 の屈折率を有する第 1 の誘電体膜と、第 1 の屈折率と異なる第 2 の屈折率を有する第 2 の誘電体膜とを少なくとも含む第 1 の透明層スタック、インプリントパターンに基づいてエッチングされる、タッチ検出のための構造化された透明導電パターン、及びインプリントパターンに基づいてエッチングされる、タッチスクリーンパネルのための導電経路を含む。

10

【 0 0 1 1 】

【 0 0 1 1 】 別の実施形態によれば、タッチスクリーンパネルのための透明体を製作するシステムが提供される。このシステムは、基板の上に第 1 の透明層スタックを堆積するように構成される第 1 の堆積アセンブリであって、前記第 1 の透明層スタックが、第 1 の屈折率を有する第 1 の誘電体膜と、第 1 の屈折率と異なる第 2 の屈折率を有する第 2 の誘電体膜とを少なくとも含む第 1 の堆積アセンブリ、透明導電性膜を堆積するように構成される第 2 の堆積アセンブリ、導電性材料の層を堆積するように構成される第 3 の堆積アセンブリ、フォトレジスト堆積ステーション (photoresist deposition station)、インプリントステーション (imprint station)、硬化ステーション、エッチングステーション、及び第 2 の透明層スタックを堆積するように構成される第 3 の堆積アセンブリであって、前記第 2 の透明層スタックが、第 3 の屈折率を有する第 3 の誘電体膜を少なくとも含む第 3 の堆積アセンブリを含み、前記第 1 の堆積アセンブリ、前記第 2 の堆積アセンブリ、及び前記第 3 の堆積アセンブリは、第 1 の透明層スタック、透明導電性膜、及び第 2 の透明層スタックがこの順番で基板の上に配置されるように構成され、且つ、第 1 の堆積アセンブリ、第 2 の堆積アセンブリ、又は第 3 の堆積アセンブリのうちの少なくとも 1 つは、ターゲットに動作可能に連結されるスパッタリングシステムを備え、前記スパッタリングシステムは、ターゲットのスパッタリング、典型的に回転可能なターゲットからのマグネトロンスパッタリングによって、第 1 の誘電体膜、第 2 の誘電体膜、第 3 の誘電体膜、第 4 の誘電体膜、又は透明導電性膜のうちの少なくとも 1 つを堆積するように構成される。

20

30

【図面の簡単な説明】

【 0 0 1 2 】

【 0 0 1 2 】 当業者にとっての、ベストモードを含む完全で有効な開示は、添付の図の参照を含む本明細書の残りの部分でより具体的に提示される。

【 0 0 1 3 】

【図 1】 本明細書の実施形態による、タッチパネルで使用される例示的な透明体の概略図である。

【図 2】 本明細書の実施形態による、透明体が接合されるタッチパネル及び光電子装置で使用される、更なる例示的な透明体の概略図である。

【図 3】 本明細書に記載されている実施形態による、層スタック内に設けられるパターンニングされた TCO 層の概略図を示す。

40

【図 4】 図 4 A は、TCO を有するパターン及び TCO を有しないパターンの光学的特性を示す層スタックの反射のグラフを示す。図 4 B は、TCO を有するパターン及び TCO を有しないパターンの光学的特性を示す層スタックの透過のグラフを示す。

【図 5】 本明細書の実施形態による、タッチパネルで使用される例示的な透明体の製作の概略図である。

【図 6】 本明細書に記載されている実施形態で使用される、ポリマー層内にパターンを設けるための装置の概略図である。

【図 7】 本明細書の実施形態による、タッチパネルで使用される更なる例示的な透明体の概略図である。

50

【図 8 A】本明細書の実施形態による、タッチパネルで使用される透明体を製作するための例示的な堆積装置の概略図である。

【図 8 B】本明細書の実施形態による、タッチパネルで使用される透明体で使用する、パターンニングされたポリマー層を製作するための装置の概略図である。

【図 9】本明細書の実施形態による、タッチパネルで使用される透明体を製作する方法を示すフロー図である。

【発明を実施するための形態】

【0014】

【0023】これより、様々な実施形態が詳細に参照され、それらの 1 つ又は複数の例が図に示される。各例は、説明のために提供され、本発明の限定を意味しない。1 つの実施形態の要素は、更なる詳述なしに他の実施形態で有利に利用できると考えられる。

10

【0015】

【0024】本明細書の実施形態によれば、第 1 の透明層スタック 12 が、図 1 に示すように、基板 14 の上に堆積される。本明細書で使用する「基板」という用語は、ウェブ又はフォイルなどのフレキシブル基板を包含することになる。本明細書で使用する「透明な」という用語は、比較的散乱が低い状態で光を透過し、その結果、例えば、構造体を通して透過される光を実質的に明瞭に見ることができるような構造体の性能を特に含むものとする。フレキシブル基板の場合には、基板 14 はその上に形成されるハードコート 24 を有することが一般的である。

【0016】

20

【0025】典型的な実施形態によれば、層スタックは、積み重ねて形成された（例えば、堆積によって）幾つかの膜で構成される。具体的には、本明細書の実施形態は、複数の誘電体膜、すなわち、実質的に電気を伝導しない膜で構成し得る第 1 の透明層スタックを堆積させることを含む。具体的には、図 1 に例示的に示すように、第 1 の透明層スタック 12 は、第 1 の誘電体膜 16、及び第 2 の誘電体膜 18 を含んでもよい。それにより、第 1 の透明層スタックは、タッチパネルで使用されるバリアを構成し得る。

【0017】

【0026】図 1 に示すように、構造化された透明導電性酸化物（TCO）膜 22 が、透明層スタックの上に設けられる。点状領域 22 は、図 3 に関連してより詳細に説明される TCO 領域の接続を示す。典型的な実施形態によれば、構造化された TCO 層は、TCO 層を堆積させ、TCO 層をパターンニングすることによって設けることができる。本明細書に記載された実施形態によれば、このパターンニングは、フレキシブル基板（例えば PET 膜）を有するタッチパネル透明体を設けるために有益に使用できる自己整合型インプリントリソグラフィ処理（self-aligned imprint lithography process）で行われる。

30

【0018】

【0027】本明細書に記載される他の実施形態と組み合わせることができる典型的な実施形態によれば、透明導電性酸化物層は、インジウムスズ酸化物（ITO）層、ドーブ ITO 層、不純物ドーブ ZnO、In₂O₃、SnO₂ 及び CdO、ITO（In₂O₃ : Sn）、AZO（ZnO : Al）、IZO（ZnO : In）、GZO（ZnO : Ga）、インジウムガリウム亜鉛酸化物（IGZO）、多成分酸化物（ZnO、In₂O₃、及び SnO₂ の組合せを含むか又はそれらからなる）、少なくとも ITO 層と金属層とからの層スタック、例えば、ITO / 金属 / ITO スタック又は金属 / ITO / 金属スタックであってもよい。

40

【0019】

【0028】タッチパネル又はタッチディスプレイのサイズの増加を考慮すると、TCO 層のシート抵抗がますます小さくなることが望ましい。しかしながら、より小さなシート抵抗を望むことは、ユーザの目に透明に映る薄い TCO 層を望むことと矛盾する。本明細書に記載される他の実施形態と組み合わせることができる典型的な実施形態によれば、TCO 層、例えば、ITO 層のシート抵抗は、150 オーム / スクエア以下、典型的には

50

100 オーム / スクエア以下、更に典型的には50 オーム / スクエア以下でなければならない。

【0020】

【0029】優れた装置の性能のためには、薄いTCO層、例えば、薄いITO層が必要である。例えば、層の厚みは、25 nm以下であってもよい。幾つかの現状のプロセス技術及び設計統合スキームでは、シート抵抗は約100 オーム / スクエアに限定される。ITOが層スタックの最上部に堆積される現状の層構造では、より低いシート抵抗は可能ではない。したがって、更なる改善が望まれており、電気的特性（例えば、低いシート抵抗）及び光学的特性（例えば、不可視性）の両方を考慮するべきである。

【0021】

【0030】幾つかの実施形態によると、TCO層、例えばITO層は、層スタック12の最上部に最後の層として堆積することができ、これにより、屈折率整合スタックが形成される。代替的な層構造では、TCO層、例えばITO層は、層システムの中に組み込まれてもよい。このいわゆる「埋め込まれたITO」は、より低いシート抵抗を有するより厚みのあるITO層、パターニングされたITO層を有する光学的且つ色的に中立な高透過率を可能にする。

【0022】

【0031】リジット基板のシートツーシート(sheet-to-sheet)(S2S)処理では、標準的なフォトリソグラフィプロセスを有する技術が電子機器を構造化するために使用される。リジット基板上のITO層を有する層スタック内にパターニングされたITO層を生成するために同技術が更に適用されることが多い。しかしながら、フレキシブル基板上の埋め込まれたITOのロールツーロール(Roll-to-Roll)(R2R)プロセスは、費用がかかり過ぎる。

【0023】

【0032】このことを考慮すると、本明細書に記載される実施形態は、TCO層22（例えば図1Aを参照）及び銅層122を含む。銅層は、ライン幅を減少させてTCOパターンに導電経路を形成するために使用され、結果的にタッチパネルの周りの斜面がより小さくなる。被覆工程の後、TCO層及び銅層をパターニングするためにマルチレベルインプリント法(multi-level imprint method)が使用される。

【0024】

【0033】図1Aに示すように、第2の透明層スタック112をTCO層22の上に設けてもよい。典型的な実施形態によれば、第2の層スタックは、積み重ねて形成された（例えば、堆積によって）幾つかの膜で構成される。具体的には、本明細書の実施形態は、複数の誘電体膜、すなわち、実質的に電気を伝導しない膜で構成し得る第2の透明層スタックを堆積させることを含む。具体的には、図1Aに例示的に示すように、第2の透明層スタック112は、第3の誘電体膜116、及び第4の誘電体膜118を含んでもよい。それにより、改善された屈折率整合を提供することができる。更に、その下のTCO層の安定化処理を提供し得る。また更に、被覆されていない基板に比べて、全体的な透過を提供し得る。

【0025】

【0034】本明細書に記載されている他の実施形態と組み合わせることができる本明細書に記載されている典型的な実施形態によると、第1の透明層スタック12の第1の誘電体膜16、すなわち、基板の上の第1の透明誘電体膜は、例えば、1.8以上の屈折率を有する高屈折率膜である。更なる代替的又は追加的な修正例によると、透明導電性酸化物層は、例えば、低屈折率(1.5以下)誘電体膜と高屈折率(1.8以上)誘電体膜の間に直接設けられる。更に、代替的又は追加的に、基板の上の最後の誘電体膜は、低屈折率誘電体膜であってもよい。それにより、最後の誘電体膜は、すなわち、カラーフィルタ、第2のフレキシブル基板、又は光電子装置に接合界面で透明接着剤又は空隙が提供される前のタッチパネル透明体の最後の誘電体膜と呼ばれる。

【 0 0 2 6 】

【 0 0 3 5 】特にフレキシブル基板上のＴＣＯ層がより厚みのある層スタック又は透明体に対するタッチパネルディスプレイの以前の設計に比べて、本明細書に記載されている実施形態は、少なくとも第１の屈折率整合層スタックを有する層スタック又は透明体、例えば、１つ又は複数の誘電体膜、屈折率整合層スタックの上のＴＣＯ層を提供してもよく、ＴＣＯ層は、１００オーム／スクエア以下のシート抵抗、ＴＣＯ層に接触する導電経路を形成するための導電層、及び任意選択的に第２の屈折率整合層スタックを有してもよい。これは、１つのリソグラフィ処理、例えば、自己整合型インプリントリソグラフィ（ＳＡＩＬ）プロセスで提供し得る。

【 0 0 2 7 】

【 0 0 3 6 】透明接着剤、例えば、光透過性接着剤は、透明体の上に供給してもよく、すなわち、本明細書に記載された実施形態の透明体と接触してもよい。代替的又は追加的に、第２のフレキシブル基板がタッチパネルの透明体を覆ってもよい。それにより、実施形態では、低い抵抗を更にもたらし「透明な」タッチパネル構造が提供される。

【 0 0 2 8 】

【 0 0 3 7 】２つの透明層スタックの間でＴＣＯを挟むため、且つ抵抗が低い「透明な」ＴＣＯパターンに対して解決を得るための任意選択的な第２の透明層スタックとは、タッチスクリーンディスプレイの隣接する構成要素に透明接着剤で接合（例えば、光学的に接合）される前に上部にＴＣＯ層を有する構造のことを指す。第２の透明層スタックを利用することによって、ＴＣＯパターンの更に改善されたパターンの「不可視性」を達成し得る。

【 0 0 2 9 】

【 0 0 3 8 】本明細書の実施形態によると、図１Ａに示されているように、第１の透明層スタック１２は、基板１４の上に堆積され、フレキシブル基板の場合、基板１４がその上形成されたハードコート２４を有することが一般的である。

【 0 0 3 0 】

【 0 0 3 9 】タッチパネル用の従来の層スタック又は透明体は、（タッチスクリーンのような）機能スクリーンとなる場合がある。しかしながら、低下した日光下の可読性、下部のディスプレイからの生成画像に関連したスクリーンの有色外観（反射率）及び色変化、並びに、機能スクリーンの構造化コア層（例えば、パターン化された透明導電性酸化物（ＴＣＯ））からの可視のパターンが生じる場合が多い。更に、導電率は、大面積タッチパネル、例えば、７インチ以上の対角線をもつタッチパネル、特に、２０インチを超える対角線をもつタッチスクリーンで十分でないことがある。しかし、スクリーンの斜面に設けられる、タッチパネルのパターン化されたＴＣＯに接触するための更なる接触部は、基板が幅広のリムを有するように、通常大きな面積を必要とする。

【 0 0 3 1 】

【 0 0 4 0 】透明層スタックの構造のため、導電膜が、透明体を通る光の最適透過を損なわないことが容易となる。具体的には、本明細書の実施形態による透明層スタックは、以下で更に論じるように、導電膜、更には構造化された導電膜が、反射色の中性に影響を与えないようにすることを容易にする。ＴＣＯパターンとともに、導電性材料（例えば、銅又は銀）の層から導電経路を製作する複合プロセスは、斜面のサイズの減少を可能にし、フレキシブル基板上のタッチパネル構造の経済競争力を向上させる。

【 0 0 3 2 】

【 0 0 4 1 】本明細書に記載されている他の実施形態と組み合わせることができる典型的な実施形態によると、構造化されたＴＣＯ層のシート抵抗は、１００オーム／スクエア以下、例えば、１０から５０オーム／スクエアである。この値は、十分に大きな面積をもつ、すなわち、パターンが小さ過ぎることのない層の抵抗を表すが、典型的には、シート抵抗は、この文脈で参照される物理量である。構造化されたＴＣＯパターン、例えば、ラインは、オーム単位のライン抵抗に対応する。しかしながら、シート抵抗は、関連パラメータであり、試験領域への堆積によって判定されてもよく、或いは、パターン化された構

10

20

30

40

50

造体の抵抗及び構造体の形状に基づいて判定又は計算されてもよい。したがって、構造化された層のシート抵抗を直接的に（さらに間接的に）判定することはできず、むしろ非構造化層の抵抗を参照するにしても、当業者であれば、構造化された層の値に対応するシート抵抗が分かるであろう。

【0033】

【0042】それによって、例えば、20 nm以上、例えば50 nmから150 nmのTCO層の厚みを利用してもよい。追加的に又は代替的に、様々なプロセス方式で生成されたITOの典型的な抵抗範囲よりも低い固有抵抗を有する透明導電性酸化物を使用してもよい。この透明導電性酸化物は、バルクITOに対して130～450 μcm 、すなわち、優れた電気特性を有するが、光学特性が劣っている。例えば、より厚みある構造化されたTCO層は、より視認しやすい傾向があるので、シート抵抗の減少及び/又はTCO層の厚みの増加によって、層スタックを更に改善する要望が生じる結果となる。

10

【0034】

【0043】本明細書に記載されている実施形態によると、そのような不可視物体、例えば、タッチセンサを製作する強化された構造体及び方法は、パターン化されたTCOの厚み及びフレキシブル基板上のその導電率の制限を越えるために提供される。ディスプレイなどに設けられる、本明細書に記載される層スタック又は透明体は、空気（屈折率1）の環境に置かれたときに不可視と見なされ、ITO（「不可視」ITO）などのTCO層をもつ領域とTCO層をもたない領域との間の光学的外観の差はごくわずかである。

【0035】

20

【0044】本明細書に記載されている他の実施形態と組み合わせることができる幾つかの実施形態によれば、物体の少なくとも1つの側で隣接する媒体が1と異なる屈折率、例えば1.3から1.7の屈折率を有するように、例えば、ディスプレイに一体化される又は装着される不可視物体のための様々なスタック及び装着方式を提供することができる。この手段により、不可視スタックは、20 オーム/スクエア以下のシート抵抗を支持することができる、それは、以前の概念と比較して光学的性能を損なうことなしに10倍の改善である。

【0036】

【0045】図2では、例示的な透明体10が示される。フレキシブル基板が提供される。フレキシブル透明基板は、例えば、ハードコートされたプラスチック膜又はハードコートされたフォイルであってもよい。例えば、ハードコートされたPETフォイルを使用してもよい。他の実施形態によると、PET、COC、TAC、COP、及びPENから構成されるグループから選択される材料をフレキシブル透明基板として利用してもよい。典型的に、これらの基板のうちの任意のものをハードコートしてもよい。

30

【0037】

【0046】第1の透明誘電体膜16が堆積される前、任意選択的に、シード層（seed layer）を基板の上に設けてもよい。シード層は、例えば、5 nm以下の薄い層であってもよく、且つ/又は、SiO_xを含んでもよい。図2で例示的に示されているように、第1の誘電体膜16、第2の誘電体膜18、及び第3の誘電体膜218が堆積される。典型的に、第1の誘電体膜は、高屈折率材料、例えば、Nb₂O₅から作られる。典型的に、第2の誘電体膜18は、低屈折率材料、例えば、SiO_xから作られる。典型的に、第3の誘電体膜218は、高屈折率材料、例えば、Nb₂O₅から作られる。

40

【0038】

【0047】典型的な実施形態によると、その後、パターン化された層システムが提供される。これは、TCO層22、導電性材料122の層（銅、銀又はアルミニウム、AlNd、Mo、及びMoNbなど）、及び導電層122とTCO層22が設けられない領域を示すハッチング領域によって示される。これらの領域の屈折率によって、パターン化された構造の可視性が生じ得る。したがって、屈折率整合及び様々なパターン層の不可視性をもたらすため、第1の誘電体層スタック及び任意選択的に第2の誘電体層スタックを設けてもよい。

50

【 0 0 3 9 】

【 0 0 4 8 】 本明細書に記載される実施形態によると、且つ以下でより詳細に説明されるように、パターニングされたＴＣＯ層 2 2 及び導電性材料 1 2 2 のパターニングされた層は、両方の層が 1 つのリソグラフィ工程でパターニングされ得るように、インプリント工程によってパターニングされる。

【 0 0 4 0 】

【 0 0 4 9 】 基板 1 4、透明層スタック、パターニングされたＴＣＯ層 2 2 及び導電性材料 1 2 2 のパターニングされた層、並びにその後にフレキシブルフォイル 1 1 4 を含む透明体、すなわち、図 2 で示されているものと類似し、層 1 1 6 及び 1 1 8 を有しない構造体は、透明体の上面にＴＣＯを有する構造として説明することができる。典型的に、これらの構造は、約 2 5 n m のＴＣＯ層、例えば、ＩＴＯ層の最大限可能な厚みを有してもよい。これによって、Ｔ y 8 9 % の透明度及び約 1 0 0 オーム / スクエアのシート抵抗となり得る。

10

【 0 0 4 1 】

【 0 0 5 0 】 図 2 で示されるように、更なる誘電体膜 1 1 6 及び 1 1 8 を設けてもよい。典型的に、第 4 の誘電体膜 1 1 6 は、低屈折率材料、例えば、S i O x から作られる。典型的に、第 5 の誘電体膜 1 1 8 は、高屈折率材料、例えば、N b 2 O 5 から作られる。それにより、埋め込まれたＴＣＯ層が設けられ、これにより、十分な不可視性を維持しながらも更に厚みのあるＴＣＯ層が可能となる。したがって、5 0 オーム / スクエア以下のシート抵抗を実現し得る。このような実施形態のためには、典型的に、導電性材料のライン又は経路を暴露するために第 2 のインプリントーエッチング工程が提供される。

20

【 0 0 4 2 】

【 0 0 5 1 】 図 2 に示される層システムは、2 つのハードコートされたフレキシブル基板、すなわち、フレキシブル透明基板 1 4 及びフレキシブル透明フォイル 1 1 4 の中にカプセル化される。これらの実施形態は、5 0 オーム / スクエアの低表面抵抗と組み合わさって、Ｔ y = 9 0 % の高光透過率を可能にする。

【 0 0 4 3 】

【 0 0 5 2 】 図 3 は、ＴＣＯパターンを含む層の更なる例を示す。ＴＣＯ層 3 0 0 は、ＴＣＯ領域 3 2 0 及びＴＣＯ領域 3 2 0 間の間隙 3 3 0 を有する。図 3 で見る可以看到るように、ＴＣＯのパターンによって、一方の方向では、ＴＣＯ領域 3 2 0 が接続されてもよく、別の方向では、ＴＣＯ領域 3 2 0 間で実質的に接続が提供されなくてもよい。例えば、ＴＣＯ領域 3 2 0 を接続することによって、ＴＣＯ領域 3 2 0 の列 3 1 0 が形成されるが、列 3 1 0 の間では、実施的に接続が提供されない。図 3 で示されている例では、ＴＣＯパターンは、菱形のようなＴＣＯ領域を含む。しかしながら、本明細書に記載されているＴＣＯパターンは、図示のパターンに限定されず、縞形状、長方形、正方形、三角形、多角形、又はタッチパネル内のＴＣＯ層での使用に適切な任意の形状を有するＴＣＯ領域など、異なる形状のＴＣＯ領域を設けてもよい。

30

【 0 0 4 4 】

【 0 0 5 3 】 幾つかの実施形態によると、ＴＣＯ領域は、典型的に約 1 m m と約 7 m m の間、より典型的に約 2 m m と約 6 m m の間、更により典型的に約 3 m m と約 5 m m の間の直径を有してもよい。1 つの実施形態では、ＴＣＯ領域の直径（図 3 の参照記号 3 2 5 によって示される）は、3 m m であってもよい。ここでの「直径」は、ＴＣＯ領域の形状に左右され、且つ更に 1 つの方向でのＴＣＯ領域の 1 つの寸法によって画定することができることを理解するべきである。幾つかの実施形態によると、且つ、以上で既に説明されたように、ＴＣＯ領域は、経路（経路 3 2 6 など）によって接続されてもよい。1 つの実施形態では、列 3 1 0 を形成するように 1 つの方向でＴＣＯ領域 3 2 0 を接続する経路 3 2 6 は、約 1 m m の幅 3 2 7 を有してもよい。

40

【 0 0 4 5 】

【 0 0 5 4 】 図 3 は、ＴＣＯパターンと接触している銅配線 1 2 2 を更に示す。幾つかの実施形態によると、銅配線 1 2 2 は、ＴＣＯパターンをコントローラ 3 5 0 と接続する

50

。例えば、コントローラ 350 は、TCO パターン及び銅配線によって通過し、タッチスクリーンをタッチされることによって誘導される電流における差異を検出してもよい。

【0046】

【0055】図 4A は、400 nm から 800 nm のスペクトル領域における反射を示す。点線によって、TCO 材料、例えば ITO が設けられた位置、すなわち、エッチングされていない位置での反射スペクトルが示されている。実線によって、TCO 材料、例えば ITO が設けられていない位置での反射スペクトルが示されている。見てわかるように、2 つのスペクトルは、比較的よく似ており（例えば、 < 2 ）、TCO 材料を有する領域と TCO 材料を有しない領域の外観が類似する。したがって、タッチパネルはそれにより「不可視」である。

10

【0047】

【0056】図 4B は、400 nm から 800 nm のスペクトル領域における透過を示す。点線によって、TCO 材料、例えば ITO が設けられた位置、すなわち、エッチングされていない位置での透過スペクトルが示されている。実線によって、TCO 材料、例えば ITO が設けられていない位置での透過スペクトルが示されている。見てわかるように、2 つのスペクトルは、比較的よく似ており（例えば、 < 2 ）、TCO 材料を有する領域と TCO 材料を有しない領域の外観が類似する。したがって、タッチパネルはそれにより「不可視」である。

【0048】

【0057】本明細書に記載されている他の実施形態と組み合わせることができる幾つかの実施形態によれば、TCO パターンに接触するための接続線を設けるために使用される銅などの TCO 層及び / 又は導電性材料をパターンニングするため、自己整合型インプリントリソグラフィ (SAIL) プロセスが使用される。SAIL プロセスは、1 つのレベル又は層、2 つのレベル又は層、或いは更なるレベル又は層、例えば、最大で 4 つのレベル又は層に対して適用してもよい。それにより、リソグラフィ工程の労力を軽減して製作コストを減少させることによって、タッチパネルのための透明体の製作は恩恵を受けることができる。これは、処理、例えば、膜又はフォイルなどのフレキシブル基板の層のパターンニングにとって特に有用である。

20

【0049】

【0058】図 5A から図 5F は、例えば、1 つのレベル又は 2 つのレベルのプロセスとして、本明細書に記載されている実施形態に従って適用し得る SAIL プロセスの工程を示す。図 5A では、被覆された基板 14 が提供されている。それに関して、基板の被覆は、透明層スタック（すなわち屈折率整合層スタック 12）、TCO 膜 22、及び導電性材料 122 の層を含む。図 5B では、ポリマー層 612 で更なる被覆が設けられている。ポリマー層は、図 5D で示されるように、例えば UV 光で硬化し得るフォトレジストを形成する。硬化する前、フォトレジストは、パターン（典型的には 3D パターン）がエンボス加工される図 5C のインプリント工程において構造化される。それにより、3D パターンは、凹部がエンボス加工される面を有すると理解される。つまり、他の実施形態と組み合わせることができる幾つかの実施形態によると、3D パターンは、1 つ又は複数のレベルのインプリントの深さを有し得るトポグラフィを含む。幾つかの実施形態によると、これらの凹部は、1 つの深さ又は 2 つ以上の深さでエンボス加工し得る。インプリントに関しては、スタンプ 611 がポリマー層内にエンボス加工され、ポリマーパターン 613 が形成される。ステップ 5E、すなわち、ステップ 5D でフォトレジストを硬化した後、スタンプが取り外され、被覆された基板をエッチングできるようになる。それにより、幾つかの層をエッチングすることができる。このことは、例えば、1 つのレベル或いは複数のレベルのインプリントを実行するかどうかによって左右される場合がある。

30

40

【0050】

【0059】本明細書に記載されている実施形態によると、典型的に、導電性材料の層は、外部コントローラで TCO パターンに接触するため、最初に、銅配線などの配線又は経路を形成するようにエッチングされる。その後、TCO 層がエッチングされる。例えば

50

、図3に示されるような構造がTCO層内にエッチングされてもよく、それにより、タッチパネルにおけるタッチ用途のためのパターンニングされた透明導電性酸化物膜が形成される。

【0051】

【0060】追加的又は代替的に提供され得るSAILプロセスの更なる詳細は、図6において例示的に示される。インプリントステーションは、ローラ610を含み、このローラはその軸の周りを回転し得る。ローラ610が回転すると、ポリマー層612内にパターンがインプリントされる。図6で示されるように、ローラ610は、その上に設けられているスタンプ611を有する。ローラ610と例えば別のローラ110との間の間隙を通して基板を動かしたとき、スタンプ611のパターンがポリマー層612内にエンボス加工される。結果として、パターンニングされたポリマー層613が生じる。図6の矢印4は、ローラ110とローラ610との間の間隙を通る基板14の動きを示す。それにより、ローラは、矢印によって示されるように回転する。

10

【0052】

【0061】本明細書に記載されている他の実施形態と組み合わせることができる幾つかの実施形態によると、層構造、すなわち、透明体は、次の層を含んでもよい。透明フレキシブル基板、典型的に、ハードコートされたPET膜などのハードコートされたプラスチック膜が設けられる。任意選択的に、シード層、SiO_xシード層、バリア層、及び接着層からなるグループの1つ又は複数の任意の層を基板上に設けてもよい。その後、屈折率整合層スタック、すなわち、誘電体層スタックが堆積される。層スタックは、異なる屈折率を有する2つ以上の誘電体層を含んでもよい。例えば、層スタックの第1の層として、高屈折率層、例えば、Nb₂O₅が、基板又は任意の1つ又は複数の層の上に堆積される。その後、層スタックの第2の層として、低屈折率層、例えば、SiO_xが、層スタックの第1の層の上に堆積される。その後、層スタックの第3の層として、高屈折率層、例えば、Nb₂O₅が、層スタックの第2の層の上に堆積される。本明細書に記載されている他の実施形態と組み合わせることができる更なる実施形態によれば、更なる誘電体層を誘電体層スタック内に設けてもよい。その後、ITO層が堆積され、ITO層の上に銅層が堆積される。

20

【0053】

【0062】銅層及びITO層の後続のエッチングのための2レベルパターンを提供するため、銅層の上に被覆されるフォトレジストにおいて2レベルインプリント工程(two-level imprint step)が提供される。エンボス加工されたフォトレジストが硬化される。その後、銅層内のパターンがエッチングされ、銅配線、すなわち、ITOパターンに接触するための導電経路が形成される。更に、例えば、第2のエッチング工程において、ITO層がエッチングされ、タッチセンサのITOパターンが形成される。

30

【0054】

【0063】上述のようなこのようなシステムは、典型的に、約89%の透過率Ty及び約100オーム/スクエアのシート抵抗となり得る。

【0055】

40

【0064】更なる実施形態によると、このようなシステムは、更なる誘電体、例えば、屈折率整合層スタックによって更に拡大してもよい。したがって、第4の層として、低屈折率層、例えば、SiO_xがパターンの上に堆積される。その後、第5の層として、高屈折率層、例えば、Nb₂O₅が第4の層の上に堆積される。第5の層及び第4の層の後続のエッチングのためのパターンを提供するため、第5の層の上に被覆されるフォトレジストにおいて1レベルインプリント工程が提供される。エンボス加工されたフォトレジストが硬化される。その後、第5の層がエッチングされ、銅配線、すなわち、導電経路を暴露するために第4の層がエッチングされる。

【0056】

【0065】第4及び第5の誘電体層を有するこのような改良されたシステムは、不可

50

視性を維持しながらもより厚みのあるITO層を有することができるため、改良されたシステム、すなわち、埋め込まれたITO層を有する改良されたシステムは、結果として、約90%の透過率Ty及び約50オーム/スクエアのシート抵抗となり得る。

【0057】

【0066】本発明に係る実施形態は、基板（例えば、透明フォイル）から構成される層スタック又は透明体、並びに、例えばクリア接着剤でディスプレイの上面に装着される複数の層のスタックに関する。透明体は、2つの透明フォイルの間に挟まれてもよい。第1の層スタック及び任意選択の第2の層スタックは、高屈折率及び低屈折率を有する透明な絶縁材（SiOx、TiOx、NbOx、SiNx、SiOxNy、AlOxNy、MgF2、TaOxなど）並びに透明導電性酸化物（例えば、ITO）のような透明導電性材料を含む。実装態様によると、層の被覆又は層の堆積の方法は、化学気相堆積又は物理的気相堆積であってもよい。

10

【0058】

【0067】本明細書に記載されている他の実施形態と組み合わせることができる典型的な実施形態によると、基板上に堆積される第1の誘電体膜は、典型的に、例えば、少なくとも1.8の屈折率を有する高屈折率層であってもよい。例えば、酸化ニオブ含有膜（niobium-oxide containing film）を第1の誘電体膜として基板上に堆積してもよい。

【0059】

【0068】本明細書に記載されている他の実施形態と組み合わせることができる更なる実施形態によると、75nmなど、145nm未満（例えば、20nmから130nm）のTCOの厚みによって、上述の値のように更に優れた不可視性が生じる結果となる。

20

【0060】

【0069】更なる典型的な実施形態によると、誘電体膜16、18、116、及び118は、酸化物、窒化物、又は酸窒化物を含む層であってもよく、酸化物化合物、窒化物化合物、又は酸窒化物化合物は、それぞれ、少なくとも70重量%、典型的に少なくとも90重量%の酸化物、窒化物、又は酸窒化を含む。それにより、以下で説明されるように、高い透明性のための層構造又は改良された透過特性を有する層構造のいずれかを設けてもよい。

【0061】

30

【0070】より具体的には、本明細書に記載されている実施形態によると、第2の誘電体膜、又は任意選択的に第4の誘電体膜、又は更なる誘電体膜は、例えば、Nb2O5、Si3N4などから構成される第1の誘電体膜よりも低い屈折率を有する、例えば、SiO2から構成される膜であってもよい。本明細書の実施形態に従って製作された透明体の第1の透明層スタック（例えば、2層タイプスタック）及び第2の透明層スタック（例えば、2層タイプスタック）は、タッチパネルで使用される少なくとも幾つかの既知の透明体と比較しての追加の誘電体膜と、異なる屈折率をもつ膜の独特な組合せとを考慮して、透明体を通る光の適切な透過を容易にするバリアを提供する。

【0062】

【0071】本明細書に記載されている他の実施形態と組み合わせることができる典型的な実施形態によると、例えば1.50未満、より具体的には1.47未満、又は更により具体的には1.45未満のより低い屈折率を有する誘電体膜と、例えば、少なくとも1.80、より具体的には少なくとも2.10、又は更により具体的には少なくとも2.40のより高い屈折率を有する誘電体膜とが、交互に設けられる。それにより、SiOx、MgF、SiOxNyなどを含む膜によってより低い屈折率を有する膜を設けることができる。例えば、NbOx、SiNx、SiOxNy、TiOx、AlOx、AlOxNy、TaOxなどを含む膜によってより高い屈折率を有する膜を設けることができる。

40

【0063】

【0072】本明細書に記載されている実施形態によると、透明体10は、限定はしないが、インジウムスズ酸化物（ITO）、具体的には、結晶性ITO又は100オーム/

50

スクエア以下のシート抵抗を有するITOなどの透明導電性膜22を含む。本明細書に記載されている他の実施形態と組み合わせることができる異なる実施形態によると、典型的に、90重量%以上のIn₂O₃を成分とするITOを使用してもよい。例えば、結晶性ITOでは95重量%のIn₂O₃及び5重量%のSnO₂を成分とするITO、及び/又は、93重量%のIn₂O₃及び7重量%のSnO₂を成分とするITOを使用してもよい。

【0064】

[0073] 更なる例によれば、透明基板14は、プラスチック(フレキシブル)を含んでもよく、それらは更に、薄膜層、ハードコート、直線又は円偏光部材、或いは四分の一波長板(λ quarter retarder)で既に覆われていてもよい。ガラス基板では、ガラス基板上での堆積プロセス及び製作方法は、本明細書に記載されたプラスチック基板に比べてより高い温度で行うことができる。したがって、ガラス基板から知ることができる構造は、必ずしもプラスチック膜又はフォイルに適用することができない。

【0065】

[0074] 本明細書に記載されている他の実施形態と組み合わせることができる更なる実施形態によると、層スタック12は、典型的に、少なくとも第1の誘電体膜及び第2の誘電体膜を有する屈折率整合層スタックであり、第1の屈折率は、第1の誘電体膜によって与えられ、第2の屈折率は、第2の誘電体膜によって与えられ、第2の屈折率は第1の屈折率より低い。本明細書に記載されている他の実施形態と組み合わせることができる例示的な実装形態によれば、屈折率の連続的变化又は準連続的(例えば、小さい階段をもつ階段状)変化を透明層スタック12に発生させることができるように、第1の誘電体膜、第2の誘電体膜、及び複数の更なる誘電体膜を堆積させてもよい。典型的な実装態様によると、誘電体膜は、化学気相堆積又は物理的気相堆積、例えば、スパッタリング又は蒸発によって製作されてもよい。典型例は、高屈折率及び低屈折率を有する絶縁材料、例えば、SiO_x、MgF、TiO_x、NbO_x、SiNx、SiO_xNy、AlO_x、AlO_xNy、TaO_x、及びそれらの組合せであってもよい。

【0066】

[0075] 本明細書に示すように、透明導電性酸化物層22が層スタック12の上に堆積される。本明細書に記載されている実施形態によれば、透明導電層スタックは、増加した層厚又は層材料の減少した固有抵抗を提供することによって増加した導電率を有する。それによって、例えば、40nm以上、例えば50nmから150nmのTCO層の厚みを利用し得る。

【0067】

[0076] 本明細書に記載されている他の実施形態と組み合わせることができる更なる実施形態によると、透明導電性酸化物層は、更に、1つ又は複数の透明導電性酸化物膜を有する透明導電性酸化物層スタックとして設けてもよい。製作の間、透明導電性酸化物膜又は透明導電性膜スタックは、堆積中又は堆積後に、例えば、熱加熱又はRTPフラッシュライト(RTP flash light)によって加熱してもよい。典型的に、透明導電性酸化物は、80℃以上の温度まで加熱し得る。透明導電性酸化物膜の製作は、化学気相堆積又は物理的気相堆積、例えばスパッタリング又は蒸発によって行なわれてもよい。製作の収率を高めるため、例えば、回転可能なターゲットからの透明導電性酸化物層のDCスパッタリングを行ってもよい。透明導電性酸化物又は透明導電性酸化物層スタックの典型例は、ITO、ドーブITO、不純物ドーブZnO、In₂O₃、SnO₂及びCdO、ITO(In₂O₃:Sn)、AZO(ZnO:Al)、IZO(ZnO:In)、GZO(ZnO:Ga)、多成分酸化物(ZnO、In₂O₃、及びSnO₂の組合せを含むか又はそれらからなる)、少なくともITO層と金属層とからの層スタック(例えば、ITO/金属/ITOスタック又は金属/ITO/金属スタック)であってもよい。

【0068】

[0077] 典型的な実装態様によると、誘電体膜は、化学気相堆積又は物理的気相堆

10

20

30

40

50

積、例えば、スパッタリング又は蒸発によって製作されてもよい。典型例は、高屈折率及び低屈折率を有する絶縁材料、例えば、 SiO_x 、 TiO_x 、 NbO_x 、 SiN_x 、 SiO_xNy 、 AlO_x 、 TaO_x 、及びそれらの組合せであってもよい。

【0069】

【0078】本明細書に記載されている幾つかの実施形態によると、層スタック、例えばタッチパネルの層スタック又は透明体は、改善された視覚特性及び電気特性を伴ってディスプレイ装置に接合又は一体化してもよい。本明細書に記載されているように、層スタック又は透明体と呼ばれる。これらの用語は、本明細書では同意語として使用されており、例えば、透明体は、更に層又は膜のスタックによって提供され、すなわち、透明体は、層スタックでもあることを理解されたい。1つのSAILプロセス、例えば、マルチレベ
10
ルSAILプロセスにおける接続配線及びTCOパターンの製作は、非常に効率が良い。更に、SAILプロセスによる接続配線の製作によって、間の幅及び距離が小さい配線が可能になる。それにより、タッチパネルの層スタックの斜面は小さくてもよく、したがって、タッチパネルディスプレイの斜面は小さくてもよい。

【0070】

【0079】本明細書に記載されている他の実施形態と組み合わせることができる更なる実施形態によると、透明層スタック12と透明導電性膜の組み合わせは、2回、3回、又は更に4回繰り返されてもよい。図7は、基板14の上に堆積された透明層スタック12を示す。構造化された透明導電性膜22が透明層スタック12の上に設けられる。その後、第2の透明層スタック112及び更なる透明導電性膜522が堆積される。その中で
20
、隣接する膜に対して異なる屈折率が提供される。第2の透明導電性膜522が第2の透明層スタック112の上に設けられる。

【0071】

【0080】より簡単に図示するため、概して導電性材料の銅配線又は接続配線は図7では除外されている。図5に示されている断面は、第2の透明導電性膜522の構造化を示していない。しかしながら、異なる断面で見ることができるよう構造化を適用してもよい。例えば、2つの更なる誘電体膜を含む更なる透明層スタック512が、第2のTCO層522の上に堆積される。透明接着剤24は、更なる透明層スタック51の上に供給され、ディスプレイなどの電気-光学装置に透明体を結合するように構成される。代替的に又は追加的に、第2の基板14を構造体の上面に設けてもよい。層スタックの2つ以上
30
の層によって、幾つかの方向でのタッチ検出が可能になる。典型的に、ディスプレイはx座標及びy座標を有する。1つのパターン化された又は構造化された透明導電性膜は、タッチのx座標を検出することができる。別のパターン化された又は構造化された透明導電性膜は、タッチのy座標を検出することができる。例えば、図3は、1つのITOパターン又はグリッドを示す。フルタッチパネルは、図3に示されるように、少なくとも2つのITOパターン又はITOグリッドを含み、水平グリッド(x座標)と垂直グリッド(y座標)がフルタッチ検知(full touch sensing)を実現することができる。

【0072】

【0081】図7は、垂直ITOグリッド及び水平ITOグリッドが1つの層スタック
40
で製作されている実施形態を示す。代替的に、垂直ITOグリッド及び水平ITOグリッドは、2つの層スタックで製作することができ、2つともディスプレイに設けてもよい。

【0073】

【0082】特定の実施形態によると、第1の透明層スタック、透明導電性膜、及び第2の透明層スタック112は、製作された透明体のa*値及びb*値が、1.5未満、具体的には1未満、より具体的には0.7未満、又は更に具体的には0.2未満であるように堆積される。具体的には、本明細書の実施形態によれば、第1の透明層スタック、透明導電性膜、及び透明接着剤によってのみ形成され、且つ実質的に透明な基板の上に置かれた構造体のa*値及びb*値は、これらの値を採用してもよい。

【0074】

10

20

30

40

50

【 0 0 8 3 】 図 8 A は、本明細書の実施形態による、タッチパネルで使用される透明体を製作するための例示的な堆積装置 1 0 0 を示す。例示的な堆積装置 1 0 0 は、ロールツーロールシステムとして設けられ、巻き出しモジュール 3 0 2、巻き取りモジュール 3 0 4、及びそれらの間に配置されている処理モジュールを含む。処理モジュールは、処理ドラム 3 0 6 の周りに放射状に配置される堆積源を含む。

【 0 0 7 5 】

【 0 0 8 4 】 処理モジュールは、基板 1 4 を処理ドラム 3 0 6 に適切に供給し、処理された基板 1 4 ' を処理モジュール 3 0 8 から巻き取りモジュール 3 0 4 に供給することを容易にする補助ローラ 3 1 0、3 1 2 を更に含んでもよい。具体的には、本明細書の実施形態による堆積装置は、プラスチック膜上のロールツーロール堆積のためのスパッタロールコータ (s p u t t e r r o l l c o a t e r) として構成されてもよい。堆積装置 1 0 0 は、本開示の実施形態による透明体の製作に適合したアブライドマテリアルズ社製造の S m a r t W e b (商 標) であってもよい。

【 0 0 7 6 】

【 0 0 8 5 】 例示的な堆積装置 1 0 0 は、堆積源として、5つのターゲットアセンブリ 1 0 2 0 - 1 から 1 0 2 0 - 5 を有し、且つ基板 1 4 の上に第 1 の透明層スタック 1 2 を堆積するように構成される第 1 の堆積アセンブリを含む。第 1 の透明層スタック 1 2 は、第 1 の誘電体膜 1 6、第 2 の誘電体膜 1 8、及び第 3 の誘電体膜 2 1 8 を含む。典型的な実施形態によると、層スタック 1 2 のそれぞれの膜は、個別の堆積チャンバ内で、或いは堆積チャンバの個別の区画内で堆積されてもよい。例示的な堆積装置 1 0 0 は、透明導電性膜 2 2 を堆積するように構成される第 2 の堆積アセンブリを更に含む。

【 0 0 7 7 】

【 0 0 8 6 】 本明細書の実施形態によると、第 1 の堆積アセンブリ及び第 2 の堆積アセンブリは、第 1 の透明層スタック 1 2 及び透明導電性膜 2 2 が、この順序で基板 1 4 の上に堆積されるように構成される。例示的な実施形態では、透明導電性膜 2 2 が第 1 の透明層スタック 1 2 の上に堆積されるように、第 1 の堆積アセンブリは第 2 の堆積アセンブリに対して上方に配置される。典型的な実施形態によると、堆積装置 1 0 0 は、低屈折率を有する第 1 の誘電体膜及び第 3 の誘電体膜、並びに高屈折率を有する第 2 の誘電体膜を堆積するように構成される。

【 0 0 7 8 】

【 0 0 8 7 】 本明細書に記載されている他の実施形態と組み合わせることができる幾つかの実施形態によると、装置 1 0 0 は、6つの区画、チャンバ又はサブチャンバを含んでもよく、それにより、各区画は、個別の処理パラメータの下で、特に個別の処理ガスを用いて作動させてもよい。図 8 A に示されるように、この装置は、ターゲット管 1 0 2 2 を備えた 5 つの回転可能な MF カソード又はターゲットアセンブリ 1 0 2 0 - 1 から 1 0 2 0 - 5 を含んでもよい。他の 1 つの区画は、DC モードで通電される少なくとも 1 つの ITO 回転可能ターゲット (I T O r o t a t a b l e t a r g e t) 1 0 2 8 - 1 及び 1 0 2 8 - 2 を有するターゲットアセンブリを備える。代替的に、6つの区画又はチャンバを有する装置は、ターゲットチューブ、例えば、Si ターゲットチューブ又は Nb ターゲットチューブを備える、4つの回転可能な MF カソード又はターゲットアセンブリを含んでもよい。他の 2 つの区画又はチャンバは、DC モードで通電される ITO 回転可能ターゲットを有するターゲットアセンブリを備える。図 8 A で示されるように、例示的に、1つのターゲットアセンブリ 1 0 2 0 - 1 のみに対して、及び 1 つのターゲット 1 0 2 8 - 1 のみに対して、MF 電力供給装置 1 1 2 0 及び電力供給装置 1 1 2 8 がそれぞれ設けられる。他のターゲットアセンブリ及びターゲットは、相応に装備される (図示せず) 。

【 0 0 7 9 】

【 0 0 8 8 】 図 8 A で更に示されているように、コーティングドラム 3 0 6 は、装置内に設けられている回転軸を有する。コーティングドラムは、湾曲した外面に沿って基板をガイドするための湾曲外面を有する。それにより、基板は、幾つかの真空処理領域を通し

10

20

30

40

50

てガイドされる。本明細書では頻繁に堆積ステーションを処理ステーションとして言及するが、エッチングステーション、前処理ステーション、加熱ステーションなどの他の処理ステーションも、コーティングドラム 306 の湾曲した外面に沿って設けてもよい。

【0080】

【0089】概して、本明細書に記載されている他の実施形態と組み合わせることができる異なる実施形態によると、スパッタ堆積源、蒸発堆積源、又はプラズマ堆積源は、フレキシブル基板（例えばウェブ又はフォイル）の上に薄膜を堆積するように適合されてもよい。図 8A は、本明細書に記載されている実施形態で利用される層スタック及び透明導電性酸化物膜を堆積するためのスパッタ堆積源を示す。しかしながら、特に誘電体層は、更に CVD 源、特に PECVD（プラズマ化学気相堆積）源で堆積してもよい。

10

【0081】

【0090】それにより、誘電体層スタックの誘電体膜は、PECVD（プラズマ化学気相堆積）源によって堆積されてもよい。TCO 層（例えば、ITO）及び導電性材料（例えば、銅）は、PVD、具体的にはスパッタリングによって堆積されてもよい。図 8 は、その後例えば ITO 及び銅を堆積するための、堆積源 1027 の中の回転可能なスパッタターゲット 1028-1 及び 1028-2 を示す。

【0082】

【0091】概して、PVD 堆積源は、例えば、基板又は蒸発器に堆積されるべき材料のターゲットを有する回転可能なカソードであってもよい。典型的に、スパッタカソードは、中にマグネトロンを有する回転可能なカソードであってもよい。それによって、層を堆積させるためにマグネトロンスパッタリングを実施してもよい。カソードを交互にバイアスすることができるように、カソードは AC 電源に接続される。

20

【0083】

【0092】本明細書で使用する「マグネトロンスパッタリング」は、磁石アセンブリ、すなわち、磁場を発生させることができるユニットを使用して行われるスパッタリングを指す。典型的に、そのような磁石アセンブリは永久磁石からなる。この永久磁石は、回転可能なターゲット表面の下方に発生する発生磁場の内部に自由電子が捕捉されるように、典型的に、回転可能なターゲットの内部に配置されるか又は平面ターゲットに連結される。そのような磁石アセンブリを更に配置して、平面カソードに連結してもよい。

【0084】

【0093】それにより、マグネトロンスパッタリングは、限定はしないが、Twin Mag（商標）カソードアセンブリなどのダブルマグネトロнкаソード、すなわち、図 8 に示される 2 つのカソードによって実現することができる。具体的には、シリコンターゲットからの MF スパッタリングに対しては、ダブルカソードを含むターゲットアセンブリを適用してもよい。典型的な実施形態によると、堆積チャンバ内のカソードは交換可能であってもよい。したがって、シリコンを消費した後、ターゲットが交換される。

30

【0085】

【0094】典型的な実施形態によると、誘電体層は、PECVD（プラズマ化学気相堆積）又はスパッタリング（例えば、マグネトロンスパッタリング）によって堆積してもよい。マグネトロンスパッタリングは、具体的には、AC 電源を有する回転可能なカソードで行われてもよい。典型的に、誘電体層を堆積させるために MF スパッタリングを適用してもよい。それにより、典型的な実施形態によると、シリコンターゲット（例えば、溶射シリコンターゲット）からのスパッタリングが、中間周波数スパッタリングである MF スパッタリングによって実施される。本明細書の実施形態によると、中周波は、5 kHz から 100 kHz まで、例えば、10 kHz から 50 kHz までの範囲内の周波数である。透明導電性酸化物膜のための、ターゲットからのスパッタリングは、典型的には、DC スパッタリングとして実施される。2 つのカソードは、スパッタリング中に電子を収集するアノードと一緒に DC 電源に接続してもよい。したがって、本明細書に記載されている他の実施形態と組み合わせることができる更なる実施形態によれば、透明導電性酸化物層、例えば ITO 層は、DC スパッタリングによってスパッタリングしてもよい。

40

50

【 0 0 8 6 】

【 0 0 9 5 】本明細書に記載されている実施形態によると、透明体の層の堆積の後、処理された基板とともにロールは、図 8 B に示されているように製作システム、例えばインプリントステーション 1 2 0 0 の別のステーションに移送されてもよい。フォトレジストとして作用するポリマー層は、上部に層を有する基板 1 4 ' 上に被覆される。例えば、ポリマー層は、1 つ又は複数の源 8 1 0 によって溶射されてもよい。基板は、様々なローラ 3 1 0 を介して、インプリントステーション 1 2 0 0 を通してガイドされる。ポリマー層が基板の上に堆積された後、ポリマー層内にパターンをエンボス加工するためにスタンプ 6 1 1 が使用される。インプリントされたフォトレジストは、その後 UV 源 8 9 2 によって硬化される。本明細書に記載されている他の実施形態と組み合わせることができる更なる実施形態によれば、任意選択的に、基板処理の結果を評価する光学的測定ユニット 4 9 4 を更に提供してもよい。

10

【 0 0 8 7 】

【 0 0 9 6 】図 9 は、本明細書に記載されている透明体を製作するプロセスを示すフロー図 7 0 0 を示す。ステップ 7 0 2 では、第 1 の透明層スタック（例えば、層スタック 1 2 ）が透明基板の上に堆積される。それにより、層スタックは少なくとも 2 つの誘電体膜を含み、誘電体膜の屈折率は互いに異なり、より高い屈折率を有する膜と、より低い屈折率を有する膜とを交互に堆積させてもよい。ステップ 7 0 4 では、透明導電性膜（例えば構造化された I T O 層）及び導電性材料の層が、透明層スタック 1 2 の上に堆積される。本明細書に記載されている他の実装態様と組み合わせることができる異なる実装態様によれば、透明導電性膜は、更に導電膜のスタックであってもよい。例えば、ステップ 7 0 4 では、T C O / 金属 / T C O スタックを設けてもよい。ステップ 7 0 6 では、T C O 層 4 及び導電層を S A I L プロセスで処理する。

20

【 0 0 8 8 】

【 0 0 9 7 】不可視性の I T O による解決策では、光学的性質（透過及び反射の色値）の光学的均一性に対して非常に高い要求がある。これは、技術的には、膜厚及び光分散特性に関連して均一膜を堆積することに対応する。したがって、本明細書に記載されている堆積装置は、第 1 の層スタック又は透明導電性膜のうちの少なくとも 1 つの部分形成する膜のうちの少なくとも 1 つの光学的性質を堆積の間に測定するように構成される測定システム（図 8 B の 4 9 4 を参照）を更に含んでもよい。

30

【 0 0 8 9 】

【 0 0 9 8 】本明細書に記載されているように、透明導電性膜は、1 0 0 オーム / スクエア以下のシート抵抗、特に埋め込まれた T C O に対しては、5 0 オーム / スクエア以下のシート抵抗を有する。これは、比較的厚い透明導電層を設けるか、且つ / 又は、低い比抵抗率（specific resistivity）を有する T C O 材料を利用することによって、実現し得る。これにより、より複雑な屈折率整合状況が結果として生じ、この状況は、パターンの不可視性、色の中性、及び高い透過率レベルなど、必要とされる高い光学的性能を実現する。

【 0 0 9 0 】

【 0 0 9 9 】上述のように、本明細書に記載されている他の実施形態と組み合わせることができる幾つかの実施形態によると、透明体、すなわち、薄膜スタックは、回転式ターゲットからのマグネトロンスパッタリングを関与させることにより生成される。

40

【 0 0 9 1 】

【 0 1 0 0 】1 つの実施形態によると、タッチスクリーンパネルのための透明体を製作するプロセスが説明される。このプロセスは、フレキシブル透明基板の上に第 1 の透明層スタックを堆積することであって、前記第 1 の透明層スタックが、第 1 の屈折率を有する第 1 の誘電体膜と、第 1 の屈折率と異なる第 2 の屈折率を有する第 2 の誘電体膜とを少なくとも含む、堆積すること、第 1 の透明層スタックの上に透明導電性膜を設けること、透明導電性膜の上に導電性材料の層を堆積すること、導電性材料の層の上にポリマー層を設けること、ポリマー層上にパターン、具体的には 3 D パターンをインプリントすること、

50

前記パターンに基づいて導電性材料の層をエッチングし、タッチスクリーンパネルのための導電経路を形成すること、及び前記パターンに基づいて透明導電性膜をエッチングし、タッチ検出のための構造化された透明導電パターンを形成することを含む。

【0092】

[0101] 本明細書に記載されているプロセス及び／又は本明細書に記載されている透明体に対して、追加的又は互いに代替的に提供することができるそれらの任意の修正例によると、第1の誘電体膜は少なくとも1.8の屈折率を有し、第2の誘電体膜は1.5以下の屈折率を有し、且つ／又は、第3の誘電体膜は少なくとも1.8の屈折率を有し、第4の誘電体膜は1.5以下の屈折率を有し、透明導電性膜は20nm以上、特に50nmから150nmの厚みを有し、透明導電性膜はインジウムスズ酸化物(ITO)を有し、透明導電性膜が1.5以下の屈折率を有する誘電体膜の上に設けられ、1.8以上の屈折率を有する誘電体膜が透明導電性膜の上に設けられ、透明接着剤が層スタックをタッチスクリーンパネルに結合するために供給され、且つ／又は、プロセスは、第1の透明層スタックを堆積する前にフレキシブル基板上にSiO₂シード層を堆積することを更に含む。

10

【0093】

[0102] 本明細書に記載されている他の実施形態と組み合わせることができる典型的な実施形態によると、フレキシブル透明基板は、有機基板、無機基板、本明細書に記載されている実施例によるプラスチックフォイル、偏光材料基板(polarizer material substrate)、及び四分の一波長基板(lambda quarter retarder substrate)からなる群から選択される。

20

【0094】

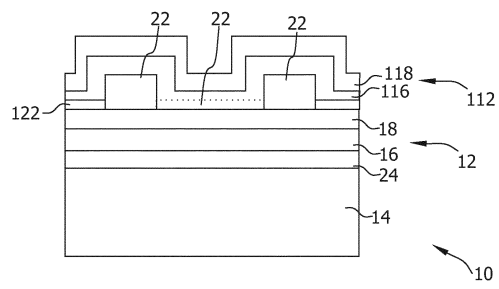
[0103] 本明細書では、最良の形態を含む本発明を開示し、且つ任意の当業者が本発明を製作及び利用できるようにするため、複数の実施例が用いられている。本発明は、様々な特定の実施形態に関連して説明されてきたが、当業者であれば、特許請求の範囲の精神及び範囲内で変更を加えて本発明を実施できることを認識するであろう。特に、実施形態の実施例の互いに非排他的な特徴、並びに上述の実施形態又はそれらの修正例は、互いに組み合わせてもよい。

【0095】

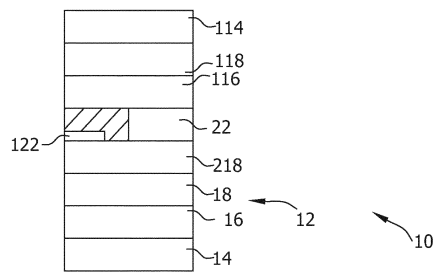
[0104] 上記の記述は、本発明の実施形態を対象としているが、本発明の他の実施形態及び更なる実施形態は、本発明の基本的な範囲を逸脱せずに考案してもよく、本発明の範囲は、以下の特許請求の範囲によって定められる。

30

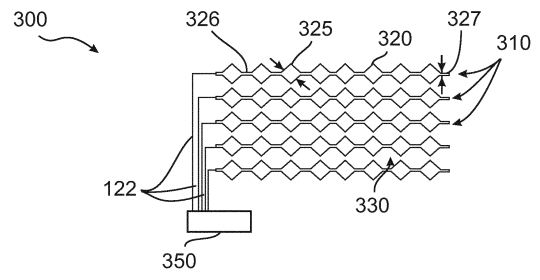
【図 1】



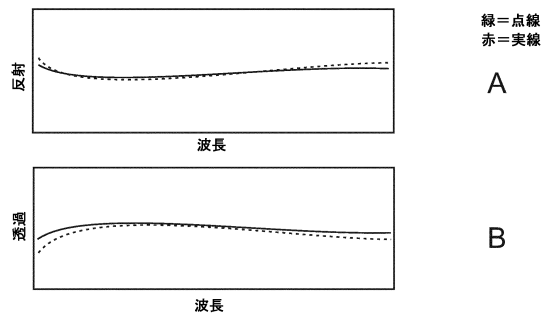
【図 2】



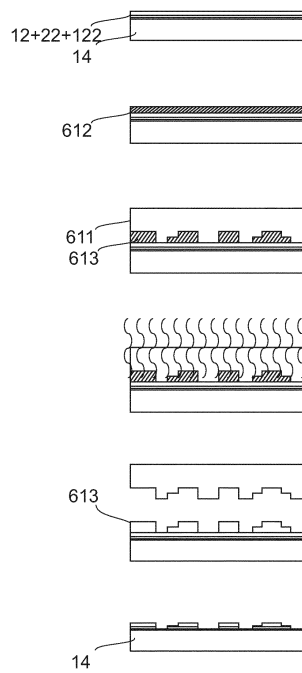
【図 3】



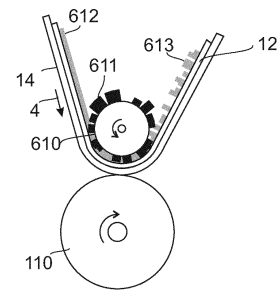
【図 4】



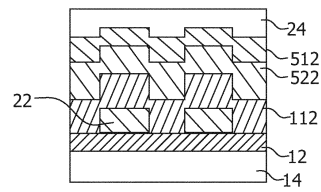
【図 5】



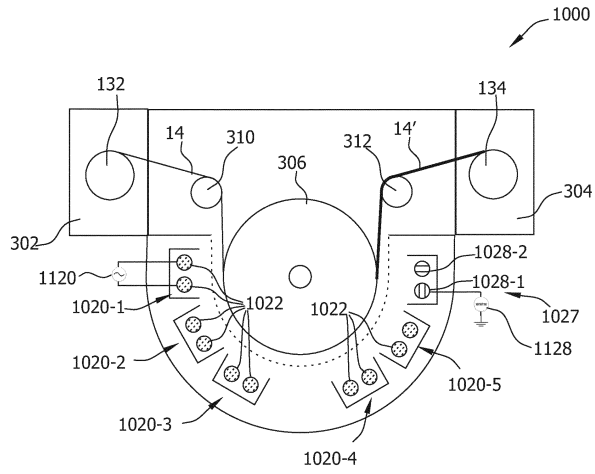
【図 6】



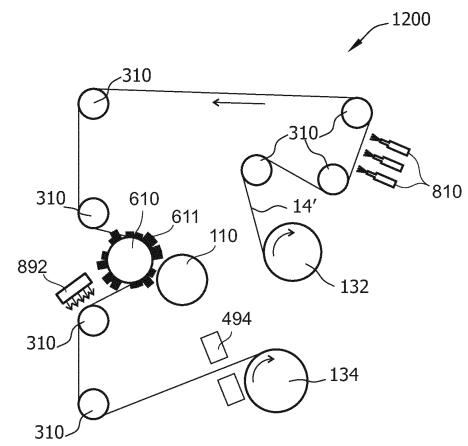
【図 7】



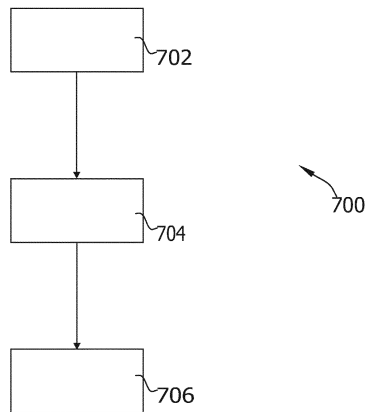
【図 8 A】



【図 8 B】



【図 9】



フロントページの続き

(72)発明者 モリソン, ニール

ドイツ国 6 4 2 8 7 ダルムシュタット, ローゼンハーヴェーク 2 5

(72)発明者 デビッシュ, トーマス

ドイツ国 6 3 7 4 3 アシャッフエンブルク, アン デン ボルンヴィーゼン 1 1

審査官 星野 昌幸

(56)参考文献 国際公開第2013/143615(WO, A1)

国際公開第2012/153573(WO, A1)

特開2014-235535(JP, A)

米国特許出願公開第2005/0100830(US, A1)

特開2006-203193(JP, A)

国際公開第2013/034181(WO, A1)

米国特許出願公開第2011/0027561(US, A1)

(58)調査した分野(Int.Cl., DB名)

G 0 6 F 3 / 0 4 1

H 0 1 L 2 1 / 0 2 7